

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-159912

(P2018-159912A)

(43) 公開日 平成30年10月11日(2018.10.11)

| (51) Int.Cl.                          | F I            | テーマコード (参考) |
|---------------------------------------|----------------|-------------|
| <b>G09G 3/20 (2006.01)</b>            | G09G 3/20 680E | 2H189       |
| <b>G09G 3/36 (2006.01)</b>            | G09G 3/36      | 2H193       |
| <b>G09G 3/30 (2006.01)</b>            | G09G 3/20 612U | 3K107       |
| <b>G09G 3/3233 (2016.01)</b>          | G09G 3/20 642J | 5C006       |
| <b>G02F 1/1333 (2006.01)</b>          | G09G 3/20 641P | 5C080       |
| 審査請求 未請求 請求項の数 22 O L (全 72 頁) 最終頁に続く |                |             |

(21) 出願番号 特願2018-21284 (P2018-21284)  
 (22) 出願日 平成30年2月8日(2018.2.8)  
 (31) 優先権主張番号 特願2017-22685 (P2017-22685)  
 (32) 優先日 平成29年2月10日(2017.2.10)  
 (33) 優先権主張国 日本国(JP)  
 (31) 優先権主張番号 特願2017-74759 (P2017-74759)  
 (32) 優先日 平成29年4月4日(2017.4.4)  
 (33) 優先権主張国 日本国(JP)

(71) 出願人 000153878  
 株式会社半導体エネルギー研究所  
 神奈川県厚木市長谷398番地  
 (72) 発明者 岡本 佑樹  
 神奈川県厚木市長谷398番地 株式会社  
 半導体エネルギー研究所内  
 Fターム(参考) 2H189 AA27 AA31 HA16 JA05 JA06  
 JA10 JA12 JA14 JA19 JA20  
 NA05  
 2H193 ZA04 ZF13 ZF14 ZF16 ZH04  
 ZH05 ZH07 ZH37 ZH52 ZQ06  
 ZQ07 ZQ11 ZQ14 ZQ16 ZQ22  
 ZQ26

最終頁に続く

(54) 【発明の名称】 表示コントローラ、表示システム、および電子機器

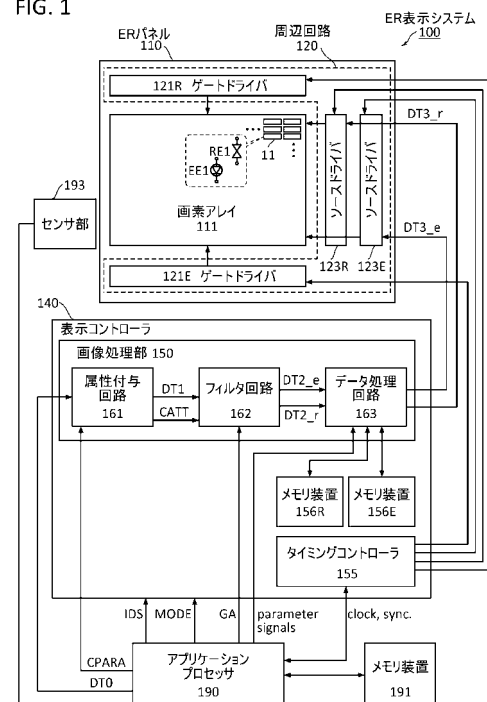
## (57) 【要約】

【課題】高視認性の表示システムを提供する。

【解決手段】表示システムはホスト装置、表示コントローラおよび表示パネルを有する。表示パネルには、複数のサブ画素を有する画素アレイが設けられている。サブ画素は発光型表示素子、反射型表示素子を有する。ホスト装置は表示コントローラに画像データDT0を送信する。表示コントローラは次の機能をもつ。画像データDT0の色の分類。色の分類結果に基づく属性データの生成。画像データDT0から画像データDT1の生成。画像データDT1に対する属性データに応じた画像処理により、2種類の画像データDT2\_e、DT2\_rの生成。画像データDT2\_eから画像データDT3\_eの生成。画像データDT2\_rから画像データDT3\_rの生成。画像データDT3\_eは発光型表示素子で表示され、画像データDT3\_rは反射型表示素子で表示される。

【選択図】図1

FIG. 1



**【特許請求の範囲】****【請求項 1】**

ホスト装置、表示コントローラ、および表示パネルを有する表示システムであって、  
前記ホスト装置は前記表示コントローラに第 1 画像データを送信し、  
前記第 1 画像データは 1 画素分の画像データであり、  
前記表示コントローラは、

前記第 1 画像データの色の分類を行い、分類結果に基づいて属性データを生成し、

前記第 1 画像データを処理し、第 2 画像データを生成し、

前記第 2 画像データに対して、前記属性データに応じた処理を行い、第 3 画像データを生成し、

前記第 3 画像データを処理して第 4 画像データを生成し、

前記第 4 画像データを前記表示パネルに送信する

ことを特徴とする表示システム。

**【請求項 2】**

請求項 1 において、

前記第 2 画像データへの処理には、前記第 2 画像データの画素値に、前記属性データに応じたゲイン値を乗算する処理が含まれることを特徴とする表示システム。

**【請求項 3】**

請求項 1 又は 2 において、

前記第 3 画像データへの処理には、ガンマ補正が含まれることを特徴とする表示システム。

**【請求項 4】**

ホスト装置、表示コントローラ、および表示パネルを有する表示システムであって、

前記表示パネルは画素アレイを有し、

前記画素アレイは複数のサブ画素を有し、

前記サブ画素は発光型表示素子および反射型表示素子を有し、

前記ホスト装置は前記表示コントローラに第 1 画像データを送信し、

前記第 1 画像データは 1 画素分の画像データであり、

表示コントローラは、

前記第 1 画像データの色の分類を行い、分類結果に基づいて属性データを生成し、

前記第 1 画像データを処理し、第 2 画像データを生成し、

前記第 2 画像データに対して前記属性データに応じた処理を行い、第 3 画像データおよび第 4 画像データを生成し、

前記第 3 画像データを処理して、第 5 画像データを生成し、

前記第 4 画像データを処理して、第 6 画像データを生成し、

前記第 5 画像データおよび前記第 6 画像データを前記表示パネルに送信し、

前記第 5 画像データは前記発光型表示素子で表示され、

前記第 6 画像データは前記反射型表示素子で表示されることを特徴とする表示システム

。

**【請求項 5】**

請求項 4 において、

前記第 2 画像データへの処理には、前記第 2 画像データの画素値に、前記属性データに応じたゲイン値を乗算する処理が含まれる表示システム。

**【請求項 6】**

請求項 4 又は 5 において、

前記第 3 画像データの処理には、ガンマ補正が含まれ、

前記第 4 画像データの処理には、ガンマ補正が含まれることを特徴とする表示システム

。

**【請求項 7】**

請求項 4 乃至 6 の何れか 1 項において、

10

20

30

40

50

前記反射型表示素子は反射型液晶素子であることを特徴とする表示システム。

【請求項 8】

請求項 4 乃至 7 の何れか 1 項において、

前記発光型表示素子はエレクトロルミネセンス素子であることを特徴とする表示システム。

【請求項 9】

表示コントローラ、および表示パネルを有する表示システムであって、

表示パネルは画素アレイ、および周辺回路を有し、

画素アレイは画素を有し、

10

前記画素は複数の第 1 サブ画素および複数の第 2 サブ画素を有し、

前記第 1 サブ画素は反射型表示素子を有し、

前記第 2 サブ画素は発光型表示素子を有し、

前記表示コントローラは、

外部から送信される第 1 データを処理して、第 2 データおよび第 3 データを生成し

、

前記第 2 データを処理して、第 4 データを生成し、

前記第 3 データを処理して、第 5 データを生成し、

前記第 4 データ、および前記第 5 データを表示パネルに送信し、

前記周辺回路は前記画素に前記第 4 データ、および前記第 5 データを書き込み、

20

前記第 4 データは前記複数の第 1 サブ画素によって表示され、

前記第 5 データは前記複数の第 2 サブ画素によって表示され、

前記表示コントローラは前記第 1 データがカラーデータであるか否かを判定し、前記第 1 データがカラーデータである場合は、前記第 2 データとして黒表示データを作成し、前記第 3 データとして前記第 1 データと同じデータを作成することを特徴とする表示システム。

【請求項 10】

請求項 9 において、

前記表示コントローラは前記第 1 データがカラーデータであるか否かを判定し、前記第 1 データがカラーデータではない場合は、前記第 2 データとして前記第 1 データをグレースケールデータに変換することでグレースケールデータを生成し、前記第 3 データとして黒表示データを作成することを特徴とする表示システム。

30

【請求項 11】

請求項 9 において、

前記表示コントローラは前記第 1 データがカラーデータであるか否かを判定し、第 1 データがカラーデータではない場合は、前記第 2 データとして前記第 1 データと同じデータを生成し、前記第 3 データとして黒表示データを作成することを特徴とする表示システム。

【請求項 12】

請求項 9 乃至 11 の何れか 1 項において、

40

前記表示システムは光センサを有し、

前記表示コントローラは、光センサで取得された情報に基づいて、前記第 3 データを処理することを特徴とする表示システム。

【請求項 13】

請求項 9 乃至 12 の何れか 1 項において、

前記反射型表示素子は反射型液晶素子であることを特徴とする表示システム。

【請求項 14】

請求項 9 乃至 13 の何れか 1 項において、

前記発光型表示素子はエレクトロルミネセンス素子であることを特徴とする表示システム。

50

## 【請求項 15】

請求項 1 乃至 14 の何れか 1 項において、  
さらに、タッチセンサを有することを特徴とする表示システム。

## 【請求項 16】

請求項 1 乃至 15 の何れか 1 項において、  
前記表示コントローラはメモリ装置を有し、  
前記メモリ装置のメモリセルは、容量素子と前記容量素子への充放電を制御するためのトランジスタを有し、  
前記トランジスタのチャネル形成領域は金属酸化物を有することを特徴とする表示システム。

10

## 【請求項 17】

筐体および表示部を有する電気機器であり、  
前記表示部に、請求項 1 乃至 11 の何れか 1 項に記載の表示システムを備えることを特徴とする電子機器。

## 【請求項 18】

画素に複数の第 1 サブ画素および複数の第 2 サブ画素を有し、前記第 1 サブ画素が反射型表示素子を有し、前記第 2 サブ画素は発光型表示素子を有する表示パネルの表示コントローラであって、

前記表示コントローラは、外部から送信される画像データを処理して、前記複数の第 1 サブ画素の表示のための第 1 データと、前記複数の第 2 サブ画素の表示のための第 2 データとを生成し、

20

前記表示コントローラは前記画像データがカラーデータであるか否かを判定し、前記画像データがカラーデータである場合は、前記第 1 データとして黒表示データを作成し、前記第 2 データとして前記画像データと同じデータを作成することを特徴とする表示コントローラ。

## 【請求項 19】

請求項 18 において、

前記表示コントローラは前記画像データがカラーデータであるか否かを判定し、前記画像データがカラーデータではない場合は、前記画像データをグレースケールデータに変換することで前記第 1 データを生成し、前記第 2 データとして黒表示データを作成することを特徴とする表示コントローラ。

30

## 【請求項 20】

請求項 18 において、

前記表示コントローラは前記第 1 画像データがカラーデータであるか否かを判定し、前記第 1 画像データがカラーデータではない場合は、前記第 1 データとして前記第 1 画像データと同じデータを生成し、前記第 2 データとして黒表示データを作成することを特徴とする表示コントローラ。

## 【請求項 21】

請求項 18 乃至 20 の何れか 1 項において、

外部から入力される環境光の情報に基づいて、前記第 2 データを処理することを特徴とする表示コントローラ。

40

## 【請求項 22】

請求項 18 乃至 21 の何れか 1 項において、

さらにメモリ装置を有し、

前記メモリ装置はメモリセルを有し、

前記メモリセルは、容量素子と前記容量素子への充放電を制御するためのトランジスタを有し、

前記トランジスタのチャネル形成領域は金属酸化物を有することを特徴とする表示コントローラ。

## 【発明の詳細な説明】

50

## 【技術分野】

## 【0001】

本発明の一形態は、表示装置の技術の分野に属しており、例えば、表示装置の画素アレイ、駆動回路、および制御回路、表示装置の動作方法などに関する。なお、ここで記載する技術分野は例示であり、本発明の一形態の適用可能な技術分野は、これに限定されるものではない。

## 【背景技術】

## 【0002】

スマートフォン、スマートウォッチ、タブレット端末、電子書籍端末、ノートPC（パーソナルコンピュータ）等の携帯型電子機器が普及している。携帯型電子機器は様々な環境で利用されるため、携帯型電子機器に搭載される表示装置には、利用する環境に適した表示をすること、低消費電力であることが求められる。このような要求を実現する表示装置として、1のサブ画素に液晶素子と発光素子が設けられているハイブリッド（複合型）表示装置が提案されている（例えば、特許文献1 3）。

10

## 【0003】

チャネル形成領域に金属酸化物を有するトランジスタ（以下、「金属酸化物半導体トランジスタ」、または「OSトランジスタ」と呼ぶ場合がある。）が知られている。例えば、非特許文献1、2にはサブ画素がOSトランジスタで構成されているハイブリッド表示装置が記載されている。

20

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献1】特開2003-157026号公報

【特許文献2】国際公開第2004/053819号

【特許文献3】国際公開第2007/041150号

## 【非特許文献】

## 【0005】

【非特許文献1】K. Kusunoki et al., "Transmissive OLED and Reflective LC Hybrid (TR Hybrid) Display," SID Symposium Digest of Technical Papers, 2016, vol. 47, pp. 57-60.

30

【非特許文献2】T. Sakuishi et al., "Transmissive OLED and Reflective LC Hybrid (TR Hybrid) Display with High Visibility and Low Power Consumption," SID Symposium Digest of Technical Papers, 2016, vol. 47, pp. 735-738.

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

本発明の一形態の課題は、視認性を向上すること、消費電力を低減すること、画像データ送信の負荷を低減すること、および動作不良を低減することである。

40

## 【0007】

複数の課題の記載は、互いの課題の存在を妨げるものではない。本発明の一形態は、例示した全ての課題を解決する必要はない。また、列記した以外の課題が、本出願の明細書、図面、および特許請求の範囲（以下、「本明細書等」と呼ぶ。）の記載から、自ずと明らかとなるものであり、このような課題も、本発明の一形態の課題となり得る。

## 【課題を解決するための手段】

## 【0008】

（1） 本発明の1形態は、ホスト装置、表示コントローラ、および表示パネルを有する表示システムであって、ホスト装置は表示コントローラに第1画像データを送信し、第1

50

画像データは1画素分の画像データであり、表示コントローラは、第1画像データの色の分類を行い、分類結果に基づいて属性データを生成し、第1画像データを処理して第2画像データを生成し、第2画像データに対して属性データに応じた処理を行うことで第3画像データを生成し、第3画像データを処理して第4画像データを生成し、第4画像データを表示パネルに送信する表示システムである。

【0009】

(2) 前記形態(1)において、第2画像データへの処理には、第2画像データの画素値に、属性データに応じたゲイン値を乗算する処理が含まれる。

【0010】

(3) 前記形態(1)又は(2)において、第3画像データへの処理には、ガンマ補正が含まれる。

10

【0011】

(4) 本発明の1形態は、ホスト装置、表示コントローラ、および表示パネルを有する表示システムであって、表示パネルは画素アレイを有し、画素アレイは複数のサブ画素を有し、サブ画素は発光型表示素子および反射型表示素子を有し、ホスト装置は表示コントローラに第1画像データを送信し、第1画像データは1画素分の画像データであり、表示コントローラは、第1画像データの色の分類を行い、分類結果に基づいて属性データを生成し、第1画像データを処理して第2画像データを生成し、第2画像データに対して属性データに応じた処理を行うことで第3画像データおよび第4画像データを生成し、第3画像データを処理して第5画像データを生成し、第4画像データを処理して第6画像データを生成し、第5画像データおよび第6画像データを表示パネルに送信し、第5画像データは発光型表示素子で表示され、第6画像データは反射型表示素子で表示されることを特徴とする表示システムである。

20

【0012】

(5) 前記形態(4)において、第2画像データへの処理には、第2画像データの画素値に、属性データに応じたゲイン値を乗算する処理が含まれる。

【0013】

(6) 前記形態(4)又は(5)において、第3画像データへの処理には、ガンマ補正が含まれ、第4画像データの処理には、ガンマ補正が含まれる。

30

【0014】

(7) 本発明の1形態は、表示コントローラおよび表示パネルを有する表示システムであって、表示パネルは画素アレイおよび周辺回路を有し、画素アレイは画素を有し、画素は複数の第1サブ画素、および複数の第2サブ画素を有し、第1サブ画素は反射型表示素子を有し、第2サブ画素は発光型表示素子を有し、表示コントローラは、外部から送信される第1データを処理して、第2データおよび第3データを生成し、第2データを処理して第4データを生成し、第3データを処理して第5データを生成し、第4データおよび第5データを表示パネルに送信し、周辺回路は画素に第4データおよび第5データを書き込み、第4データは複数の第1サブ画素によって表示され、第5データは複数の第2サブ画素によって表示され、表示コントローラは第1データがカラーデータであるか否かを判定し、第1データがカラーデータである場合は、第2データとして黒表示データを作成し、第3データとして第1データと同じデータを作成する表示システムである。

40

【0015】

(8) 前記形態(7)において、表示コントローラは第1データがカラーデータであるか否かを判定し、第1データがカラーデータではない場合は、第2データとして第1データをグレースケールデータに変換することでグレースケールデータを生成し、第3データとして黒表示データを作成する。

【0016】

(9) 前記形態(7)において、表示コントローラは第1データがカラーデータであるか否かを判定し、第1データがカラーデータではない場合は、第2データとして第1データと同じデータを生成し、第3データとして黒表示データを作成する。

50

## 【 0 0 1 7 】

( 1 0 ) 前記形態 ( 4 ) 乃至 ( 9 ) の何れか 1 において、反射型表示素子は反射型液晶素子である。

## 【 0 0 1 8 】

( 1 1 ) 前記形態 ( 4 ) 乃至 ( 1 0 ) の何れか 1 において、発光型表示素子はエレクトロルミネセンス素子である。

## 【 0 0 1 9 】

本明細書等において、半導体装置とは、半導体特性を利用した装置であり、半導体素子 ( トランジスタ、ダイオード、フォトダイオード等 ) を含む回路、同回路を有する装置等をいう。また、半導体特性を利用することで機能しうる装置全般をいう。例えば、集積回路、集積回路を備えたチップや、パッケージにチップを収納した電子部品は半導体装置の一例である。また、記憶装置、表示装置、発光装置、照明装置及び電子機器等は、それ自体が半導体装置であり、半導体装置を有している場合がある。

10

## 【 0 0 2 0 】

本明細書等において、X と Y とが接続されていると記載されている場合は、X と Y とが電氣的に接続されている場合と、X と Y とが機能的に接続されている場合と、X と Y とが直接接続されている場合とが、本明細書等に関示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。X、Y は、対象物 ( 例えば、装置、素子、回路、配線、電極、端子、導電膜、層など ) であるとする。

20

## 【 0 0 2 1 】

トランジスタは、ゲート、ソース、およびドレインと呼ばれる 3 つの端子を有する。ゲートは、トランジスタの導通状態を制御する制御端子である。ソースまたはドレインとして機能する 2 つの端子は、トランジスタの入出力端子である。2 つの入出力端子は、トランジスタの導電型 ( n チャネル型、p チャネル型 ) 及びトランジスタの 3 つの端子に与えられる電位の高低によって、一方がソースとなり他方がドレインとなる。このため、本明細書等においては、ソースやドレインの用語は、入れ替えて用いることができるものとする。また、本明細書等では、ゲート以外の 2 つの端子を第 1 端子、第 2 端子と呼ぶ場合がある。

## 【 0 0 2 2 】

ノードは、回路構成やデバイス構造等に応じて、端子、配線、電極、導電層、導電体、不純物領域等と言い換えることが可能である。また、端子、配線等をノードと言い換えることが可能である。また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって設けられている場合なども含む。

30

## 【 0 0 2 3 】

電圧は、ある電位と、基準の電位 ( 例えば接地電位 ( GND ) またはソース電位 ) との電位差のことを示す場合が多い。よって、電圧を電位と言い換えることが可能である。なお、電位とは相対的なものである。よって、GND と記載されていても、必ずしも 0 V を意味しない場合もある。

40

## 【 0 0 2 4 】

本明細書等において、「膜」という言葉と「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を「導電膜」という用語に変更することが可能な場合がある。例えば、「絶縁膜」という用語を「絶縁層」という用語に変更することが可能な場合がある。

## 【 0 0 2 5 】

本明細書等において、「第 1 」、「第 2 」、「第 3 」などの序数詞は、順序を表すために使用される場合がある。または、構成要素の混同を避けるために使用する場合がある。これらの場合、序数詞の使用は構成要素の個数を限定するものではなく、順序を限定するも

50

のでもない。また、例えば、「第 1」を「第 2」または「第 3」に置き換えて、本発明の一形態を説明することができる。

【発明の効果】

【0026】

本発明の一形態は、視認性を向上すること、消費電力を低減すること、データ送信の負荷を低減すること、および動作不良を低減することが可能である。

【0027】

複数の効果の記載は、他の効果の存在を妨げるものではない。また、本発明の一形態は、必ずしも、例示した効果の全てを有する必要はない。また、本発明の一形態について、上記以外の課題、効果、および新規な特徴については、本明細書の記載および図面から自ずと明らかになるものである。

10

【図面の簡単な説明】

【0028】

【図 1】ER 表示システムの構成例を示す機能ブロック図。

【図 2】A：画素アレイ、サブ画素の構成例を示す回路図。B：画素の構成例を示す図。

【図 3】A、C：ER パネルの表示原理を示す断面図。B：画素アレイの構成例を示す模式図。

【図 4】回路の動作例を示すフローチャート。

【図 5】フィルタ回路の動作例を示すフローチャート。

【図 6】表示コントローラの構成例を示す機能ブロック図。

20

【図 7】TXT モードでの画像処理部の動作例を示すタイミングチャート。

【図 8】TXT モードでの画像処理を説明する図。

【図 9】属性付与回路の動作例を示すフローチャート。

【図 10】フィルタ回路の動作例を示すフローチャート。

【図 11】ER 表示システムの構成例を示す機能ブロック図。

【図 12】A：画素の構成例を示す図。B：画素アレイの構成例を示す模式図。C：ER パネルの表示原理を示す断面図。

【図 13】属性付与回路の動作例を示すフローチャート。

【図 14】表示システムの構成例を示す機能ブロック図。

【図 15】表示システムの構成例を示す機能ブロック図。

30

【図 16】ER 表示システムの表示モード（TXT モード）を説明する図。

【図 17】TXT モードでのフィルタ回路の動作例を示すフローチャート。

【図 18】TXT モードでのフィルタ回路の動作例を示すタイミングチャート。

【図 19】TXT モードでのフィルタ回路の動作例を示すフローチャート。

【図 20】TXT モードでのフィルタ回路の動作例を示すタイミングチャート。

【図 21】ER 表示システムの構成例を示す機能ブロック図。

【図 22】TXT モードでのフィルタ回路の動作例を示すフローチャート。

【図 23】TXT モードでのフィルタ回路の動作例を示すタイミングチャート。

【図 24】TXT モードでのフィルタ回路の動作例を示すフローチャート。

【図 25】TXT モードでのフィルタ回路の動作例を示すタイミングチャート。

40

【図 26】ER 表示システムの構成例を示す機能ブロック図。

【図 27】A、B：ER パネルの構成例を示す断面図。C：センサアレイの回路構成例を示す図。

【図 28】A、C：ER パネルの構成例を示す斜視模式図。

【図 29】ER 表示システムの構成例を示す機能ブロック図。

【図 30】A、D：電子機器の構成例を示す図。

【図 31】電子機器の構成例を示す図。

【図 32】A：DOSRAM の構成例を示す機能ブロック図。B：メモリセルアレイの構成例を示す図。C：メモリセルの回路構成例を示す図。

【図 33】NOSRAM の構成例を示す機能ブロック図。

50



- 【図 3 4】A D : メモリセルの回路構成例を示す図。
- 【図 3 5】A、B : N O S R A M の動作例を示すタイミングチャート。
- 【図 3 6】N O S R A M の断面構成例を示す図。
- 【図 3 7】N O S R A M の断面構成例を示す図。
- 【図 3 8】A、B : O S トランジスタの構成例を示す断面図。
- 【図 3 9】A、B : O S トランジスタの構成例を示す断面図。
- 【図 4 0】E R パネルの構成例を示す図。
- 【図 4 1】A : サブ画素のレイアウト例を示す平面図。B : サブ画素の透過領域と遮光領域とを示す図。
- 【図 4 2】E R パネルの断面構成例を示す図。
- 【図 4 3】E L パネルの構成例を示す断面図。
- 【図 4 4】A、B : E L パネルの構成例を示す断面図。
- 【発明を実施するための形態】

#### 【 0 0 2 9 】

以下に、本発明の実施の形態を説明する。ただし、本発明の一形態は、以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明の一形態は、以下に示す実施の形態の記載内容に限定して解釈されるものではない。

#### 【 0 0 3 0 】

以下に示される複数の実施の形態は適宜組み合わせることが可能である。また 1 の実施の形態の中に、複数の構成例（作製方法例、動作方法例、使用方法例等も含む。）が示される場合は、互いの構成例を適宜組み合わせること、および他の実施の形態に記載された 1 または複数の構成例と適宜組み合わせることも可能である。

#### 【 0 0 3 1 】

図面において、同一の要素または同様な機能を有する要素、同一の材質の要素、あるいは同時に形成される要素等には同一の符号を付す場合があり、その繰り返しの説明は省略する場合がある。

#### 【 0 0 3 2 】

また、複数の要素に同じ符号を用いる場合、特に、それらを区別する必要があるときには、符号に“\_\_ 1 ”、“\_\_ 2 ”、“[ n ] ”、“[ m , n ] ”等の識別用の符号を付記して記載する場合がある。

#### 【 0 0 3 3 】

本明細書において、例えば、電源電位 V D D を、電位 V D D 、V D D 等と省略して記載する場合がある。これは、他の構成要素（例えば、信号、電圧、回路、素子、電極、配線等）についても同様である。

#### 【 0 0 3 4 】

##### 〔実施の形態 1〕

本実施の形態では、表示システムについて説明する。なお、本明細書等では、発光型（light emitting）表示パネルと反射型（reflective）表示パネルとを複合化した表示パネルを「E R パネル」または「E R 表示パネル」と呼ぶ。E R パネルを備える表示システムを「E R 表示システム」と呼ぶこととする。

#### 【 0 0 3 5 】

< < E R 表示システム 1 0 0 > >

図 1 は、E R 表示システムの構成例を示す機能ブロック図である。図 1 に示す E R 表示システム 1 0 0 は、E R パネル 1 1 0、表示コントローラ 1 4 0、アプリケーションプロセッサ 1 9 0、メモリ装置 1 9 1、センサ部 1 9 3 を有する。

#### 【 0 0 3 6 】

E R パネル 1 1 0 は画素アレイ 1 1 1、周辺回路 1 2 0 を有する。E R パネル 1 1 0 は、表示パネルに周辺回路 1 2 0 が実装されている構成であることから、E R パネル 1 1 0 を E R 表示モジュールと呼ぶこともできる。

## 【0037】

画素アレイ111は複数のサブ画素11を有する。サブ画素11は反射型表示素子と発光型表示素子とを有する。ここでは、反射型表示素子はLC（液晶）素子RE1であり、発光型表示素子はEL（エレクトロルミネセンス）素子EE1である。周辺回路120は、ゲートドライバ121E、121R、ソースドライバ123E、123Rを有する。

## 【0038】

ERパネルの発光型表示素子、反射型表示素子には特段の制約はない。例えば、発光型表示素子としては、EL素子の他、発光ダイオード、発光トランジスタ、量子ドットまたは量子ロッドを利用した発光素子などがある。例えば、反射型表示素子としては、反射型LC素子の他に、電気泳動方式の表示素子、粒子移動方式の表示素子、または粒子回転方式の表示素子などがある。

10

## 【0039】

LC素子としては、様々なモードが適用されたLC素子を用いることができる。例えば垂直配向（VA：Vertical Alignment）モード、TN（Twisted Nematic）モード、IPS（In Plane Switching）モード、VA IPSモード、FFS（Fringe Field Switching）モード、ASM（Axially Symmetric aligned Micro cell）モード、OCB（Optically Compensated Birefringence）モード、FLC（Ferroelectric Liquid Crystal）モード、AFLC（AntiFerroelectric Liquid Crystal）モード、ゲスト-ホストモード等が適用されたLC素子を用いることができる。

20

## 【0040】

垂直配向モードには、MVA（Multi Domain Vertical Alignment）モード、PVA（Patterned Vertical Alignment）モード、ASV（Advanced Super View）モードなどがある。

## 【0041】

暗い環境でもLC素子RE1での表示を可能にするため、ER表示システム100は、画素アレイ111を照明する照明装置を有していてもよい。例えば、照明装置には、光源にLED光源を用いたエッジライト型フロントライトがある。

30

## 【0042】

表示コントローラ140は、ERパネル110を駆動するためのコントローラである。表示コントローラ140は画像処理部150、タイミングコントローラ155、メモリ装置156E、156Rを有する。画像処理部150は、属性付与回路161、フィルタ回路162、データ処理回路163を有する。画像処理部150はさらにレジスタ（図示せず）を有する。レジスタには、画像処理部150が画像データの処理に用いるパラメータ等が格納される。

## 【0043】

メモリ装置191は、画像データなど、アプリケーションプロセッサ190が処理を行うために必要なデータを記憶する。

40

## 【0044】

画像処理部150は、受信した画像データを処理し、反射型表示素子で表示させる画像データと、発光型表示素子で表示させる画像データとを生成する。ここでは、便宜的に、反射型表示素子用の画像データを「LC用画像データ」と呼び、発光型表示素子用の画像データを「EL用画像データ」と呼ぶ。

## 【0045】

画像処理部150は、LC用画像データをソースドライバ123Rに伝送し、EL用画像データをソースドライバ123Eに伝送する。メモリ装置156Eは、EL用画像データのためのフレームメモリとして用いられ、メモリ装置156Rは、LC用画像データのためのフレームメモリとして用いられる。

50

## 【 0 0 4 6 】

アプリケーションプロセッサ 1 9 0 は表示コントローラ 1 4 0 に各種の信号を送信する。送信する信号には、例えば、クロック信号、同期信号、コマンド信号（ I D S、 M O D E 等）、パラメータ信号（ C P A R A、 G A 等）がある。

## 【 0 0 4 7 】

信号 M O D E は、 E R パネル 1 1 0 の表示モードを設定するための信号である。 E R パネルの表示モードは 3 種類に大別される。第 1 の表示モードは、反射型表示素子のみで表示を行うモードであり、第 2 の表示モードは、発光型表示素子のみで表示を行うモードである。第 3 の表示モードは、反射型表示素子と発光型表示素子双方によって表示を行うモードである。ここでは、便宜的に第 1 乃至第 3 の表示モードをそれぞれ、 R L C D モード、 E L D モード、ハイブリッドモードと呼ぶこととする。

10

## 【 0 0 4 8 】

ハイブリッドモードには 2 種類ある。一方は、反射型素子と発光型素子とは共通の画像データを表示するモードである。他方は、反射型表示素子と発光型表示素子とで異なる画像データを表示するモードである。ここでは、便宜的に、前者のハイブリッドモードを H Y モードと呼び、後者を T X T（テキスト）モードと呼ぶことにする。

## 【 0 0 4 9 】

信号 I D S は、 E R パネル 1 1 0 でアイドリング・ストップ（ I D S ）駆動を実行するためのコマンド信号である。 I D S 駆動とは、通常駆動よりも低いリフレッシュレートで表示パネルを駆動することをいう。 I D S 駆動については後述する。

20

## 【 0 0 5 0 】

例えば、アプリケーションプロセッサ 1 9 0 は、センサ部 1 9 3 で取得したデータ、使用者の操作等による割り込み信号、画像データの属性（動画 / 静止画、カラー画像 / グレースケール画像）等にもとづいて、コマンド信号、パラメータ信号を生成する。

## 【 0 0 5 1 】

例えば、センサ部 1 9 3 は、照度を検出する機能、および光の R G B 成分を検出する機能を有する。

## 【 0 0 5 2 】

タイミングコントローラ 1 5 5 は、アプリケーションプロセッサ 1 9 0 から送信された信号に基づいて、タイミング信号を生成する。タイミング信号は周辺回路 1 2 0 の動作タイミングを設定するための信号であり、例えば、クロック信号、スタートパルス信号、パルス幅制御信号などである。

30

## 【 0 0 5 3 】

画像処理部 1 5 0 が画像データの処理に用いるパラメータは、パラメータ信号によって設定される。設定されたパラメータは、画像処理部 1 5 0 のレジスタに記憶される。画像処理部 1 5 0 は、パラメータを用いて、画像データ D T 0 を処理し、画像データ D T 3 \_\_ e、D T 3 \_\_ r を生成する。画像データ D T 3 \_\_ e は E L 用画像データであり、ソースドライバ 1 2 3 E に送信される。画像データ D T 3 \_\_ r は L C 用画像データであり、ソースドライバ 1 2 3 R に送信される。

## 【 0 0 5 4 】

なお、図 1 は機能ブロック図であり、表示コントローラ 1 4 0 の構成は図 1 の構成に限定されない。例えば、画像処理部 1 5 0 の処理を 1 の処理回路（例えば、 F P G A ）で実行する構成であってもよい。或いは、フィルタ回路 1 6 2 およびデータ処理回路 1 6 3 が行う処理を 1 の処理回路（例えば、 F P G A など）で実行する構成であってもよい。

40

## 【 0 0 5 5 】

< < E R パネル 1 1 0 > >

図 2 A、図 2 B、図 3 A - 図 3 C を参照して、 E R パネル 1 1 0 を説明する。

## 【 0 0 5 6 】

< 画素アレイ 1 1 1、サブ画素 1 1 >

図 2 A は画素アレイ 1 1 1、サブ画素 1 1 の構成例を示す回路図である。画素アレイ 1 1

50

1 には、ゲート線 G L 1、G L 2、ソース線 S L 1、S L 2、配線 C S L、A N L を有する。

【 0 0 5 7 】

ゲートドライバ 1 2 1 R はゲート線 G L 1 を駆動し、ゲートドライバ 1 2 1 E はゲート線 G L 2 を駆動する。ソースドライバ 1 2 3 R はソース線 S L 1 に L C 用データ信号を入力し、ソースドライバ 1 2 3 E はソース線 S L 2 に E L 用データ信号を入力する。

【 0 0 5 8 】

図 2 A には、代表的に 1 行 3 列に配列された 3 のサブ画素 1 1 を示している。本明細書等において、ゲート線 G L 1  $\_j$  (  $j$  は 1 以上の整数 ) は第  $j$  行のゲート線 G L 1 であり、ソース線 S L 2  $\_3 k$  (  $k$  は 1 以上の整数 ) は、第 3  $k$  列のソース線 S L 2 であり、サブ画素 1 1 [  $j$  , 3  $k$  ] とは、第  $j$  行第 3  $k$  列のサブ画素 1 1 である。また、本明細書等において、複数のゲート線 G L 1 のうちの 1 を特定する必要があるときは、ゲート線 G L 1  $\_1$  等と表記する。また、ゲート線 G L 1 と記載した場合は、任意のゲート線 G L 1 を指している。他の要素についても同様である。

10

【 0 0 5 9 】

サブ画素 1 1 はサブ画素 1 2、1 3 を有する。サブ画素 1 2 は、ゲート線 G L 1、ソース線 S L 1、配線 C S L に電氣的に接続され、サブ画素 1 3 は、ゲート線 G L 2、ソース線 S L 2、配線 A N L に電氣的に接続されている。

【 0 0 6 0 】

サブ画素 1 2 は L C 用画像データを表示するサブ画素であり、トランジスタ M 1、容量素子 C 1、L C 素子 R E 1 を有する。配線 C S L には、電圧 V C C M が入力される。配線 C S L は、複数のサブ画素 1 2 で共有され、各サブ画素 1 2 の容量素子 C 1 が電氣的に接続されている。

20

【 0 0 6 1 】

L C 素子 R E 1 は、一对の電極 ( 画素電極、コモン電極 )、および一对の電極に挟まれた L C 層を有する。L C 素子 R E 1 の画素電極は、トランジスタ M 1 に電氣的に接続され、L C 素子 R E 1 のコモン電極には、電圧 V T C M が入力される。電圧 V T C M と電圧 V C C M とは同じ電圧であってもよいし、異なってもよい。

【 0 0 6 2 】

サブ画素 1 3 は E L 用画像データを表示するサブ画素であり、トランジスタ M 2、M 3、容量素子 C 2、E L 素子 E E 1 を有する。配線 A N L には電圧 V A N O が入力される。配線 A N L は、複数のサブ画素 1 3 で共有されており、各サブ画素 1 3 の容量素子 C 2 が電氣的に接続されている。

30

【 0 0 6 3 】

トランジスタ M 2 は選択トランジスタと呼ばれ、トランジスタ M 3 は駆動トランジスタと呼ばれる。容量素子 C 2 はトランジスタ M 3 のゲート電圧を保持するために設けられている。トランジスタ M 3 はバックゲートを有する。トランジスタ M 3 のゲートにバックゲートを電氣的に接続し、トランジスタ M 3 の電流駆動能力を向上させている。

【 0 0 6 4 】

E L 素子 E E 1 は、一对の電極 ( アノード電極、カソード電極 )、および一对の電極に挟まれた E L 層を有する。図 2 A の例では、E L 素子 E E 1 の画素電極がアノード電極であり、コモン電極がカソード電極である。E L 素子 E E 1 の画素電極はトランジスタ M 3 に電氣的に接続され、E L 素子 E E 1 のコモン電極には電圧 V C T が入力される。図 2 A の例では、電圧 V A N O は電圧 V C T よりも高い。

40

【 0 0 6 5 】

E L 素子 E E 1 の E L 層は少なくとも発光層を有する。E L 層には、電子輸送物質を含む層 ( 電子輸送層 )、正孔輸送物質を含む層 ( 正孔輸送層 ) など、他の機能層を適宜設けることができる。E L 素子は、発光物質が有機物である場合は有機 E L 素子と呼ばれ、無機物である場合は無機 E L 素子と呼ばれる。

【 0 0 6 6 】

50

図 2 B を参照して画素の構成例を説明する。図 2 B の例では、赤色 ( R )、緑色 ( G )、青色 ( B ) を表示する 3 のサブ画素 1 1 で、1 画素が構成される。

【 0 0 6 7 】

サブ画素 1 1 R は、サブ画素 1 2 W 1、サブ画素 1 3 R で構成され、サブ画素 1 1 G は、サブ画素 1 2 W 2、サブ画素 1 3 G で構成され、サブ画素 1 1 B は、サブ画素 1 2 W 3、サブ画素 1 3 B で構成される。サブ画素 1 2 W 1、1 2 W 2、1 2 W 3 は、白色 ( W ) を表示するサブ画素であり、グレースケール表示用のサブ画素である。

【 0 0 6 8 】

本明細書等では、表示色を用いて、構成要素を区別する場合、R、\_\_ R 等の識別記号を付すことにする。例えば、サブ画素 1 1 R は赤色のサブ画素 1 1 を表す。ソース線 S L 2 \_\_ G k とは、緑色のデータ信号が入力される第 k 番のソース線 S L 2 を表している。

10

【 0 0 6 9 】

< < 表示原理 > >

図 3 A を参照して、E R パネル 1 1 0 の表示原理を説明する。図 3 A は E R パネル 1 1 0 の模式的な断面図である。

【 0 0 7 0 】

E R パネル 1 1 0 は基板 3 1 1、3 1 2 を有する。基板 3 1 1 と基板 3 1 2 の間に、L C 層 3 1 3、E L 素子層 3 1 4、トランジスタ層 3 1 5 が設けられている。ここでは、サブ画素 1 3 R、1 3 G、1 3 B の各 E L 素子 E E 1 を塗り分け方式で作製することで、表示色 ( R G B ) で発光させている。

20

【 0 0 7 1 】

トランジスタ層 3 1 5 には、画素アレイ 1 1 1 を構成する各種の素子、および外部接続端子が設けられる。トランジスタ層 3 1 5 に設けられる素子としては、トランジスタ、容量素子、整流素子、抵抗素子等がある。トランジスタ層 3 1 5 には、周辺回路 1 2 0 の全てまたは一部の回路を構成する各種の素子が設けられる場合がある。

【 0 0 7 2 】

トランジスタ層 3 1 5 に設けられる各種素子 ( トランジスタ、容量素子等 ) のデバイス構造には、特段の制約はない。画素アレイ 1 1 1 および周辺回路 1 2 0 に適したデバイス構造を選択すればよい。例えば、トランジスタのデバイス構造には、トップゲート型、ボトムゲート型、およびゲート ( フロントゲート ) とボトムゲート双方を備えたデュアルゲート型、1 つの半導体層に対して複数のゲート電極を有するマルチゲート型が挙げられる。トランジスタの活性層に用いられる半導体としては、単結晶半導体、非単結晶半導体に大別される。非単結晶としては、多結晶半導体、微結晶半導体、非晶質半導体などが挙げられる。半導体材料には、S i、G e、C 等の第 1 4 族元素を 1 種または複数含む半導体 ( 例えば、シリコン、シリコンゲルマニウム、炭化シリコン等 )、金属酸化物 ( 酸化物半導体とも呼ばれる。 ) 等が挙げられる。

30

【 0 0 7 3 】

トランジスタの活性層に適用される金属酸化物は、Z n 酸化物、Z n S n 酸化物、G a S n 酸化物、I n G a 酸化物、I n Z n 酸化物、I n M Z n 酸化物 ( M は、T i、G a、Y、Z r、L a、C e、N d、S n または H f ) などがある。また、インジウムおよび亜鉛を含む酸化物に、アルミニウム、ガリウム、イットリウム、銅、バナジウム、ベリリウム、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれていてもよい。

40

【 0 0 7 4 】

トランジスタ層 3 1 5 には、画素電極 3 2 0、3 3 0 が設けられている。画素電極 3 2 0 は L C 素子 R E 1 の画素電極であり、光 3 0 1 - 3 0 3 を透過する透過電極である。画素電極 3 3 0 は E L 素子 E E 1 の画素電極であり、光 3 0 1 - 3 0 3 を透過する透過電極である。

【 0 0 7 5 】

50

光 3 0 1 は環境光である。光 3 0 2 は L C 素子 R E 1 の反射光である。光 3 0 3 は、E L 素子 E E 1 が発する光である。

【 0 0 7 6 】

基板 3 1 1 の光 3 0 1 が入射する面には光学フィルム 3 1 7 が設けられている。光学フィルム 3 1 7 には、例えば、偏光フィルム（代表的には、円偏光フィルム）、位相差フィルム、プリズムシート、反射防止フィルム、防眩（アンチグレア）フィルムなどがある。光学フィルム 3 1 7 は複数の光学フィルムの積層であってもよい。光学フィルム 3 1 7 の種類は適宜選択される。例えば、L C 素子 R E 1 がゲスト ホストモードの L C 素子である場合は、円偏光フィルムが不要である。

【 0 0 7 7 】

基板 3 1 1 の L C 層 3 1 3 と対向する面には、コモン電極 3 2 1 が設けられている。コモン電極 3 2 1 は L C 素子 R E 1 のコモン電極であり、透過電極である。

【 0 0 7 8 】

E L 素子 E E 1 は、画素電極 3 3 0、コモン電極 3 3 1、E L 層で構成される。E L 層、コモン電極 3 3 1 は E L 素子層 3 1 4 に設けられている。コモン電極 3 3 1 は反射電極である。L C 素子 R E 1 は、L C 層 3 1 3、画素電極 3 2 0、コモン電極 3 2 1、3 3 1 で構成される。コモン電極 3 2 1 は透過電極であり、L C 層 3 1 3 と対向する面に設けられている。光 3 0 3 の輝度は E L 層を流れる電流で制御される。電流は画素電極 3 3 0 とコモン電極 3 3 1 間の電位差によって制御される。光 3 0 3 はコモン電極 3 3 1 で反射され、画素電極 3 3 0、3 2 0、L C 層 3 1 3、コモン電極 3 2 1、基板 3 1 1、光学フィルム 3 1 7 を通過する。

【 0 0 7 9 】

画素電極 3 2 0 とコモン電極 3 2 1 は L C 層 3 1 3 に電界を与える電極対を構成する。電界によって光 3 0 2 の輝度が制御される。電極対が透過電極で構成されているので、光 3 0 2 を取り出すための反射電極が設けられている。この反射電極として E L 素子 E E 1 のコモン電極 3 3 1 が用いられている。このような構成によって、L C 素子 R E 1 は反射型表示素子として機能する。

【 0 0 8 0 】

光 3 0 1 は光学フィルム 3 1 7、基板 3 1 1、コモン電極 3 2 1、L C 層 3 1 3、画素電極 3 2 0、3 3 0 を通過し、コモン電極 3 3 1 で反射される。コモン電極 3 3 1 で反射された光 3 0 3 は画素電極 3 3 0、3 2 0、L C 層 3 1 3、コモン電極 3 2 1、基板 3 1 1、光学フィルム 3 1 7 を通過する。

【 0 0 8 1 】

< < E R パネル 1 1 4 > >

なお、E R パネルの反射型表示素子の画素電極を反射電極にし、この画素電極で環境光を反射する構成とすることができる。このような構成例を図 3 C に示す。E R パネル 1 1 4 は E R パネル 1 1 0 の変形例であり、透過型の画素電極 3 3 0 に代えて反射型の画素電極 3 3 2 が設けられている。E L 素子 E E 1 の光 3 0 3 を取り出すため、画素電極 3 3 2 には少なくとも 1 の開口 3 3 2 a が設けられている。

【 0 0 8 2 】

< < 表示モード > >

図 3 A の表示原理に従うと、画素アレイ 1 1 1 は、サブ画素 1 2 W 1、1 2 W 2、1 2 W 3 で構成される画素アレイ 1 1 1 R と、サブ画素 1 3 R、1 3 G、1 3 B で構成される画素アレイ 1 1 1 E とを複合化したものである（図 3 B 参照）。画素アレイ 1 1 1 E はカラー表示が可能であり、画素アレイ 1 1 1 R はカラー表示が不可能であり、グレースケール表示を行う。

【 0 0 8 3 】

画素アレイ 1 1 1 R は、反射型表示素子で表示を行うため、グレースケールの静止画を表示するのに適し、また低消費電力のデバイスである。他方、画素アレイ 1 1 1 E は発光型表示素子で表示を行うため、高コントラスト比であり、色再現性が良い、そのため、カラ

10

20

30

40

50

ー表示に適したデバイスである。

【0084】

画素アレイ111Rは白黒表示のみであるため、ER表示システム100のRLCDモードでは、白黒表示のみが可能である。カラー表示は、ハイブリッドモードとELDモードにおいて可能である。

【0085】

ER表示システム100がユーザーに提示する画像は、画素アレイ111Eで表示された画像と、画素アレイ111Rで表示された画像とを合わせた画像である。本実施の形態では、画素アレイ111E、111Rの性能の違いを効果的に利用することで、ER表示システム100の性能を拡張している。

10

【0086】

<<画像処理部150>>

属性付与回路161は、アプリケーションプロセッサ190から送信される1フレームの画像データについて、1画素ごとに色属性を付与する。フィルタ回路162は、色属性、および使用環境（代表的には、外光の照度およびRGB成分）に応じた画像処理を行い、1フレームの画像データからEL用とLC用の2種類の画像データを生成する。データ処理回路163は、ERパネル110の特性に応じた画像処理をEL用およびLC用画像データに行う。

【0087】

ER表示システム100にはLC用とEL用の2種類の画像データが必要になるが、表示コントローラ140は1種類の画像データから2種類の画像データを生成できるため、アプリケーションプロセッサ190から表示コントローラ140へ送信する画像データ量が倍増することが回避できる。よって、アプリケーションプロセッサ190の画像データ送信の際の負荷が軽減されるため、ER表示システム100の動作の安定化につながる。

20

【0088】

<属性付与回路161>

図4を参照して、属性付与回路161の動作例を説明する。図4は属性付与回路161の動作例を示すフローチャートである。

【0089】

（画像データDT0の受信：ステップST01）

30

属性付与回路161はアプリケーションプロセッサ190が生成した画像データDT0[R0, G0, B0]を受信する。画像データDT0は1画素分の画像データである。R0、G0、B0はR、G、Bの画素値である。

【0090】

（色属性の付与：ステップST02 - ST04）

属性付与回路161は、画像データDT0から画像データDT1を生成し、かつ画像データDT0の色の分類を行い、その結果に基づき、色属性を画像データDT1に付与する。信号CPARAによって、色の分類のためのパラメータが設定されている。図4の例では、色属性は2種類であり、画像データDT0の色が、特定の色またはこれと類似している色であるか、それ以外の色であるかを分類している。

40

【0091】

属性付与回路161はパラメータを用いて、画像データDT0のR、G、Bの画素値を分析し（ステップST02）、分析結果に応じた属性データCATTを生成する（ステップST03、ST04）。属性データCATTは色属性を表しており、ここでは1ビットとしている。

【0092】

ステップST02において、属性付与回路161は、下記式（a1）乃至（a3）の比較演算を行う。式中のCL0r、CL0g、CL0b等が信号CPARAによって設定されたパラメータである。CL0r、CL0g、CL0bは同じでも異なってもよい。CU0r、CU0g、CU0bは同じでも異なってもよい。

50

## 【 0 0 9 3 】

|         |           |         |               |
|---------|-----------|---------|---------------|
| C L 0 r | R 0 - G 0 | C U 0 r | ・ ・ ・ ( a 1 ) |
| C L 0 g | G 0 - B 0 | C U 0 g | ・ ・ ・ ( a 2 ) |
| C L 0 b | B 0 - R 0 | C U 0 b | ・ ・ ・ ( a 3 ) |

## 【 0 0 9 4 】

式 ( a 1 ) 乃至 ( a 3 ) の比較演算が全て真である場合は、ステップ S T 0 3 が実行され、それ以外の場合はステップ S T 0 4 が実行される。つまり、R、G、B画素値の差分が設定範囲内である場合、色属性は“ 0 ”であり ( C A T T = 0 )、設定範囲外である場合、色属性は“ 1 ”である ( C A T T = 1 )。

## 【 0 0 9 5 】

( 画像データ D T 1 の生成 : ステップ S T 0 5 )

属性付与回路 1 6 1 は、画像データ D T 0 [ R 0 , G 0 , B 0 ] を複製し、画像データ D T 1 [ R 1 , G 1 , B 1 ] を生成する。なお、画像データ D T 1 は画像データ D T 0 と異なってもよい。例えば、R 0 と定数との飽和加算を行い、R 1 を生成してもよい。G 1、B 1 の生成も同様に行う。飽和加算で用いる定数は信号 C P A R A で設定すればよい。定数は負の数でも正の数でもよい。

## 【 0 0 9 6 】

( データの送信 : ステップ S T 0 6 )

属性付与回路 1 6 1 は、属性データ C A T T、画像データ D T 1 をフィルタ回路 1 6 2 に送信する。1 フレームの画像データを処理するために、ステップ S T 0 1 - S T 0 6 が所

## 【 0 0 9 7 】

< フィルタ回路 1 6 2 >

図 5 を参照して、フィルタ回路 1 6 2 の動作例を説明する。図 5 はフィルタ回路 1 6 2 の動作例を示すフローチャートである。

## 【 0 0 9 8 】

( データの受信 : ステップ S T 1 1 )

フィルタ回路 1 6 2 は属性回路 1 6 1 が生成した属性データ C A T T、画像データ D T 1 [ R 1 , G 1 , B 1 ] を受信する。

## 【 0 0 9 9 】

( 画像データ D T 2 \_\_ e、D T 2 \_\_ r の生成 : ステップ S T 1 2 S T 1 4 )

フィルタ回路 1 6 2 は、色属性を判別し ( ステップ S T 1 2 )、判別結果に応じた、調光および調色処理を画像データ D T 1 に行い、画像データ D T 2 \_\_ e、D T 2 \_\_ r を生成する ( ステップ S T 1 3、S T 1 4 )。

## 【 0 1 0 0 】

画像データ D T 2 \_\_ e は、1 画素分の E L 用画像データであり、R、G、B の画素値 ( R 2 \_ E , G 2 \_ E , B 2 \_ E ) で構成される。画像データ D T 2 \_\_ r は 1 画素分の L C 用画像データである。画像データ D T 2 \_\_ r は、8 ビットの画素値 Y 2 \_ R のみで構成される。ここでは、画像データ D T 2 \_\_ r は、色相および彩度の属性をもたず、輝度の属性のみをもつ。

## 【 0 1 0 1 】

図 5 の例では、画素値 R 1、G 1、B 1 それぞれにゲイン値を掛けることで、画像データ D T 2 \_\_ e [ R 2 \_ E , G 2 \_ E , B 2 \_ E ] を得ている。画像データ D T 2 \_\_ r の生成のための調色処理として、グレースケール変換が行われる。画像データ D T 1 のグレースケール変換によって得られた輝度値に対してゲイン値を掛けることで、画素値 Y 2 \_ R を得ている。

## 【 0 1 0 2 】

C A T T = 0 であれば、フィルタ回路 1 6 2 は、下記式 ( a 1 1 ) 乃至 ( a 1 4 ) を実行し、画素値 R 2 \_ E、G 2 \_ E、B 2 \_ E、Y 2 \_ R を算出する。G A 0 \_ R \_ E、G A 0 \_ B \_ E、G A 0 \_ G \_ E、G A 0 \_ Y はゲイン値である。



## 【 0 1 0 3 】

$$\begin{aligned} R_{2E} &= R_1 \times GA_{0RE} & \dots (a_{11}) \\ G_{2E} &= G_1 \times GA_{0GE} & \dots (a_{12}) \\ B_{2E} &= B_1 \times GA_{0BE} & \dots (a_{13}) \end{aligned}$$

## 【 0 1 0 4 】

$$Y_{2R} = (0.299R_1 + 0.587G_1 + 0.114B_1) GA_{0Y} \dots (a_{14})$$

## 【 0 1 0 5 】

CATT = 1 であれば、フィルタ回路 162 は、下記式 (a<sub>15</sub>) 乃至 (a<sub>18</sub>) を実行し、画素値 R<sub>2E</sub>、G<sub>2E</sub>、B<sub>2E</sub>、Y<sub>2R</sub> を算出する。GA<sub>1RE</sub>、GA<sub>1BE</sub>、GA<sub>1GE</sub>、GA<sub>1Y</sub> はゲイン値である。

10

## 【 0 1 0 6 】

$$\begin{aligned} R_{2E} &= R_1 \times GA_{1RE} & \dots (a_{15}) \\ G_{2E} &= G_1 \times GA_{1GE} & \dots (a_{16}) \\ B_{2E} &= B_1 \times GA_{1BE} & \dots (a_{17}) \end{aligned}$$

## 【 0 1 0 7 】

$$Y_{2R} = (0.299R_1 + 0.587G_1 + 0.114B_1) GA_{1Y} \dots (a_{18})$$

## 【 0 1 0 8 】

式 (a<sub>14</sub>)、(a<sub>18</sub>) には、規格 ITU - R BT. 601 で定義されているグレースケールの変換式が用いられているが、グレースケール変換式はこれに限定されない。

20

## 【 0 1 0 9 】

フィルタ回路 162 が使用するゲイン値は、信号 GA によって設定される。アプリケーションプロセッサ 190 は、センサ部 193 が検出した使用環境の情報 (例えば、環境光の照度、RGB 成分) に基づいて、信号 GA を生成する。さらに、アプリケーションプロセッサは、表示モードに応じてゲイン値を設定する。従って、フィルタ回路 162 は、使用環境および表示モードに応じた調光および調色処理が可能である。

## 【 0 1 1 0 】

(データの送信: ステップ ST15)

30

フィルタ回路 162 は画像データ DT2<sub>e</sub>、DT2<sub>r</sub> をデータ処理回路 163 に送信する。データ処理回路 163 が属性データ CATT を使用する場合は、属性データ CATT もデータ処理回路 163 に送信される。

## 【 0 1 1 1 】

フィルタ回路 162 では、ステップ ST11 ~ ST15 が所定の回数繰り返され、1 フレームの画像データの画素ごとに、画像データ DT2<sub>e</sub>、DT2<sub>r</sub> が生成される。

## 【 0 1 1 2 】

フィルタ回路 162 において、使用環境と色属性とに応じた調光および調色処理を、画素単位で行うことで、1 フレームの EL 用画像データが生成される。属性データ CATT に応じて、1 画素ごとに、グレースケール変換または黒画像変換が行われ、1 フレームの LC 用画像データが生成される。

40

## 【 0 1 1 3 】

< データ処理回路 163 >

データ処理回路 163 は、画像データ DT2<sub>e</sub> [R<sub>2E</sub>, G<sub>2E</sub>, B<sub>2E</sub>]、DT2<sub>r</sub> [Y<sub>2R</sub>] を処理し、画像データ DT3<sub>e</sub> [R<sub>3E</sub>, G<sub>3E</sub>, B<sub>3E</sub>]、DT3<sub>r</sub> [Y<sub>3R</sub>] を生成する。データ処理回路 163 の代表的な処理はガンマ補正である。ガンマ補正は、表示パネルのガンマ特性に合わせて画像データの輝度を最適化する処理である。データ処理回路 163 は、異なるガンマ値を用いて画像データ DT2<sub>e</sub> と画像データ DT2<sub>r</sub> のガンマ補正をそれぞれ行う。

## 【 0 1 1 4 】

50

サブ画素 13 のトランジスタ M3 の電気特性のばらつきを補正するための処理を、画像データ DT2\_\_e に行ってもよい。

【0115】

データ処理回路 163 は、画像データ DT3\_\_e、画像データ DT3\_\_r をソースドライバ 123E、ソースドライバ 123R に送信する。

【0116】

ソースドライバ 123E は画像データ DT3\_\_e [R3<sub>E</sub>, G3<sub>E</sub>, B3<sub>E</sub>] を処理し、ソース線 SL2\_\_R、SL2\_\_G、SL2\_\_B に書き込む階調信号をそれぞれ生成する。ソースドライバ 123R は画像データ DT3\_\_r [Y3<sub>R</sub>] を処理し、ソース線 SL1\_\_W1、SL1\_\_W2、SL1\_\_W3 に書き込む階調信号を生成する。ソース線 SL1\_\_W1、SL1\_\_W2、SL1\_\_W3 には、同じ階調値をもつ階調信号が入力されるが、画素アレイ 111R の駆動方式（ゲートライン反転駆動、ソースライン反転駆動、フレーム反転駆動、ドット反転駆動）に応じて、ソース線 SL1\_\_W2 の階調信号の極性は、ソース線 SL1\_\_W1、SL1\_\_W3 の階調信号と異なる場合がある。

10

【0117】

<<表示コントローラ 141>>

図 6 に表示コントローラの他の構成例を示す。図 6 に示す表示コントローラ 141 は、画像処理部 151 を有する。画像処理部 151 は、属性付与回路 161、データ処理回路 164、フィルタ回路 165 を有する。画像処理部 151 は、画像処理の順序が画像処理部 150 と異なる。

20

【0118】

属性付与回路 161 は、画像データ DT1 [R1, G1, B1]、属性データ CATT をデータ処理回路 164 に送信する。

【0119】

データ処理回路 164 は、画像データ DT1 を処理して、画像データ DT4\_\_e [R4<sub>E</sub>, G4<sub>E</sub>, B4<sub>E</sub>]、DT4\_\_r [R4<sub>R</sub>, G4<sub>R</sub>, B4<sub>R</sub>] を生成する。データ処理回路 164 が行う画像処理は、データ処理回路 163 と同様、ガンマ補正等の ER パネル 110 の特性に応じたものである。データ処理回路 164 はフィルタ回路 165 へ、画像データ DT4\_\_e [R4<sub>E</sub>, G4<sub>E</sub>, B4<sub>E</sub>]、DT4\_\_r [R4<sub>R</sub>, G4<sub>R</sub>, B4<sub>R</sub>]、属性データ CATT を送信する。

30

【0120】

フィルタ回路 165 は、画像データ DT4\_\_e [R4<sub>E</sub>, G4<sub>E</sub>, B4<sub>E</sub>] に対して、属性データ CATT に応じた調光調色処理を行い、画像データ DT5\_\_e [R5<sub>E</sub>, G5<sub>E</sub>, B5<sub>E</sub>] を生成する。具体的には、画素値 R4<sub>E</sub>、G4<sub>E</sub>、B4<sub>E</sub> にそれぞれに対して、属性データ CATT に応じたゲイン値を乗算し、画素値 R5<sub>E</sub>、G5<sub>E</sub>、B5<sub>E</sub> を求める。

【0121】

フィルタ回路 165 は、属性データ CATT に応じて、画像データ DT4\_\_r [R4<sub>R</sub>, G4<sub>R</sub>, B4<sub>R</sub>] をグレースケール変換して、輝度値を算出し、輝度値と属性データ CATT に応じたゲイン値との乗算を行うことで、画像データ DT5\_\_r [Y5<sub>R</sub>] を生成する。画像データ DT5\_\_e、DT5\_\_r はソースドライバ 123E、123R へ送信される。

40

【0122】

<<表示モード>>

<TXTモード>

図 7、図 8 を参照して、TXT モードを説明する。ここでは、画像データの画素値は 8 ビットとする。

【0123】

（画像処理部 150 の動作例）

図 7 は、TXT モードでの画像処理部 150 の動作例を示すタイミングチャートである。

50

図 7 において、 $T_0$ 、 $T_1$  等は時刻を表す。

【0124】

信号  $C P A R A$  によって、属性付与回路 161 が使用するパラメータは以下のように設定されている。つまり、画像データ  $D T 0$  の画素値  $R_0$ 、 $G_0$ 、 $B_0$  が全て等しい場合のみ、色属性  $C A T T$  が 0 になる。

【0125】

$$C L 0 r = C L 0 g = C L 0 b = 0$$

$$C U 0 r = C U 0 g = C U 0 b = 0$$

【0126】

信号  $G A$  によって、フィルタ回路 162 が使用するゲイン値は以下のように設定されている。つまり、色属性が “0” の画像データ  $D T 1$  は、 $L C$  素子  $R E 1$  の反射光のみで表示され、他方、色属性が “1” の画像データ  $D T 1$  は、 $E L$  素子  $E E 1$  の光のみで表示されることとなる。

10

【0127】

$$G A 0_{R E} = G A 0_{B E} = G A 0_{G E} = 0$$

$$G A 0_Y = 1$$

$$G A 1_{R E} = G A 1_{B E} = G A 1_{G E} = 0.5$$

$$G A 1_Y = 0$$

【0128】

$T_0$  にて、属性付与回路 161 は画像データ  $D T 0 [8' d 250, 8' d 250, 8' d 50]$  を受信する。期間  $T_0 - T_1$  で、属性付与回路 161 はステップ  $S T 0 2 - S T 0 5$  を実行する。

20

【0129】

$$|R_0 - G_0| = |250 - 250| = 0$$

$$|G_0 - B_0| = |250 - 50| = 200$$

$$|B_0 - R_0| = |50 - 250| = 200$$

ステップ  $S T 0 2$  は偽であるので、属性データ  $C A T T$  は “1” である。

【0130】

図 7 の例では、属性付与回路 161 は、画像データ  $D T 0$  を複製することで、画像データ  $D T 1$  を生成する。 $T_1$  で属性付与回路 161 はフィルタ回路 162 に画像データ  $D T 1 [8' d 250, 8' d 250, 8' d 50]$ 、属性データ  $C A T T [1]$  を送信する。

30

【0131】

$T_2$  にて、フィルタ回路 162 は、画像データ  $D T 2\_e$ 、 $D T 2\_r$  を生成する。属性データ  $C A T T$  は “1” であるので、フィルタ回路 162 はステップ  $S T 1 4$  を実行する。下記の演算が行われ、画像データ  $D T 2\_e [8' d 125, 8' d 125, 8' d 25]$ 、 $D T 2\_r [8' d 0]$  が生成される。

【0132】

$$R 2_E = R 1 \times 0.5 = 125$$

$$G 2_E = G 1 \times 0.5 = 125$$

$$B 2_E = B 1 \times 0.5 = 25$$

$$Y 2_R = 0$$

40

【0133】

$T_3$  にて、属性付与回路 161 は画像データ  $D T 0 [8' d 50, 8' d 50, 8' d 250]$  を受信する。期間  $T_3 - T_4$  で、属性付与回路 161 はステップ  $S T 0 2 - S T 0 5$  を実行する。

【0134】

$$|R_0 - G_0| = |50 - 50| = 0$$

$$|G_0 - B_0| = |50 - 250| = 200$$

$$|B_0 - R_0| = |250 - 50| = 200$$

ステップ  $S T 0 2$  の演算結果は偽であるので、属性データ  $C A T T$  は “1” である。

50

## 【 0 1 3 5 】

T 4で属性付与回路 1 6 1はフィルタ回路 1 6 2に画像データ D T 1 [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 0 ]、属性データ C A T T [ 1 ]を送信する。

## 【 0 1 3 6 】

T 5にて、フィルタ回路 1 6 2はステップ S T 1 4を実行する。下記の演算が行われ、画像データ D T 2 \_\_ e [ 8 ' d 2 5 , 8 ' d 2 5 , 8 ' d 1 2 5 ]、D T 2 \_\_ r [ 8 ' d 0 ] 0が生成される。

## 【 0 1 3 7 】

$$R 2 _ E = R 1 \times 0 . 5 = 2 5$$

$$G 2 _ E = G 1 \times 0 . 5 = 2 5$$

$$B 2 _ E = B 1 \times 0 . 5 = 1 2 5$$

$$Y 2 _ R = 0$$

10

## 【 0 1 3 8 】

T 6にて、属性付与回路 1 6 1は画像データ D T 0 [ 8 ' d 1 1 0 , 8 ' d 1 1 0 , 8 ' d 1 1 0 ]を受信する。期間 T 6 - T 7で、属性付与回路 1 6 1はステップ S T 0 2 S T 0 5を実行する。

$$| R 0 - G 0 | = | 1 1 0 - 1 1 0 | = 0$$

$$| G 0 - B 0 | = | 1 1 0 - 1 1 0 | = 0$$

$$| B 0 - R 0 | = | 1 1 0 - 1 1 0 | = 0$$

## 【 0 1 3 9 】

20

ステップ S T 0 2の論理は真であるので、属性データ C A T Tは“ 0 ”である。

## 【 0 1 4 0 】

T 7で属性付与回路 1 6 1はフィルタ回路 1 6 2に画像データ D T 1 [ 8 ' d 1 1 0 , 8 ' d 1 1 0 , 8 ' d 1 1 0 ]、属性データ C A T T [ 0 ]を送信する。

## 【 0 1 4 1 】

属性データ C A T Tは“ 0 ”であるので、T 8にて、フィルタ回路 1 6 2はステップ S T 1 3を実行する。下記の演算が行われ、画像データ D T 2 \_\_ e [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ]、D T 2 \_\_ r [ 8 ' d 1 1 0 ]が生成される。

## 【 0 1 4 2 】

$$R 2 _ E = R 1 \times 0 = 0$$

$$G 2 _ E = G 1 \times 0 = 0$$

$$B 2 _ E = B 1 \times 0 = 0$$

$$Y 2 _ R = ( 0 . 2 9 9 R 1 + 0 . 5 8 7 G 1 + 0 . 1 1 4 B 1 ) \times 1 = 1 1 0$$

30

## 【 0 1 4 3 】

なお、T X Tモードでは、色属性が“ 1 ”である場合、サブ画素 1 2に黒画像を表示できればよいので、画像データ D T 2 \_\_ rの画素値 Y 2 \_ Rは0に限定されない。つまり、ゲイン値 G A 1 \_ Yを0よりも大きくし、画素値 Y 2 \_ Rが0よりも大きくなってもよい。

## 【 0 1 4 4 】

図 8を参照して、E L用画像とL C用画像との違いを説明する。図 8に示す画像 1 8 0は、アプリケーションプロセッサ 1 9 0で生成された1フレーム分の画像である。画像 1 8 0は背景 8 0、テキスト 8 1、ハイライト 8 3、8 4、およびカラー写真 8 5で構成される。背景 8 0は白 ( R 0 = G 0 = B 0 = 8 ' d 2 5 5 )であり、テキスト 8 1は黒 ( R 0 = G 0 = B 0 = 8 ' d 0 )である。ハイライト 8 3は黄であり、ハイライト 8 4は赤である。なお、便宜的に、カラー写真 8 5は、グレースケール画像 ( R 0 = G 0 = B 0 )を含まないこととする。

40

## 【 0 1 4 5 】

画像 1 8 1は属性付与回路 1 6 1で生成される画像であり、画像 1 8 0の複製である。属性付与回路 1 6 1は画像 1 8 0の色分類を行い、色属性を決定する。背景 8 0とテキスト 8 1の色属性は“ 0 ”に設定され、ハイライト 8 3、8 4およびカラー写真 8 5の色属性は“ 1 ”に設定される。

50

## 【 0 1 4 6 】

フィルタ回路 1 6 2 では、画像 1 8 1 を色属性によってフィルタリング処理し、画像 1 8 2 E、1 8 2 R を生成する。画像 1 8 2 E は E L 用画像である。画像 1 8 2 E では、色属性が “ 0 ” である画素の色は黒に変換されるため、背景 8 0 およびテキスト 8 1 は黒画像である。色属性が “ 1 ” であるハイライト 8 3、8 4 およびカラー写真 8 5 はカラー画像である。

## 【 0 1 4 7 】

画像 1 8 2 R は L C 用画像である。画像 1 8 2 R において、色属性が “ 0 ” である領域はグレースケール画像であるので、背景 8 0 は白であり、テキスト 8 1 は黒である。色属性が “ 1 ” である領域は黒画像であるので、ハイライト 8 3、8 4 およびカラー写真 8 5 は黒である。

10

## 【 0 1 4 8 】

データ処理回路 1 6 3 は、画像 1 8 2 E、1 8 2 R をそれぞれ処理して、画像 1 8 3 E、1 8 3 R を生成する。E R パネル 1 1 0 には画像 1 8 3 E と画像 1 8 3 R とを合成した画像 1 8 4 が表示される。

## 【 0 1 4 9 】

E L 素子 E E 1 は、色再現性に優れた表示素子である。ハイライト 8 3、8 4、カラー写真 8 5 の表示は E L 素子 E E 1 の発光のみで行われ、L C 素子 R E 1 の反射光は寄与しないため、ハイライト 8 3、8 4、カラー写真 8 5 を画像 1 8 0 本来の色で、E R パネル 1 1 0 で表示させることができる。

20

## 【 0 1 5 0 】

ゲイン値  $GA1_{RE}$ 、 $GA1_{GE}$ 、 $GA1_{BE}$  を使用環境の照度に応じて設定できるため、使用環境の照度の変化に対応して、E L 素子 E E 1 の輝度の調整が可能である。例えば、暗い環境下では、E L 素子 E E 1 の輝度を低くすることで、カラー画像の視認性の向上と、E R パネル 1 1 0 の消費電力の低減とが実現できる。

## 【 0 1 5 1 】

背景 8 0 を L C 素子 R E 1 による反射光のみで表示すると、使用環境の照度が低い場合は、背景 8 0 が暗くなる場合がある。また、使用環境の色温度（または外光の R G B 成分）によっては、背景 8 0 の色ずれが大きくなる。そのため、使用環境の照度、色温度に応じて、ゲイン値  $GA0_{RE}$ 、 $GA0_{GE}$ 、 $GA0_{BE}$  を変更し、背景 8 0 を L C 素子 R E 1 の反射光と E L 素子 E E 1 の光とで表示するとよい。その結果として、背景 8 0 の輝度を上げることができる。さらに、背景 8 0 の色ずれを補正することができる。

30

## 【 0 1 5 2 】

< H Y ・ R L C D ・ E L D モード >

画像処理部 1 5 0 は信号 M O D E に応じた画像処理を行う。画像処理の内容は、T X T モード以外の表示モードでも同様である。フィルタ回路が用いるゲイン値は、表示モードに関連付けて画像処理部 1 5 0 のレジスタに記憶すればよい。フィルタ回路 1 6 2 は信号 M O D E にもとづいて、使用するゲイン値を変更する。

## 【 0 1 5 3 】

R L C D モードでは、サブ画素 1 3 が黒画像を表示するように、データ D T 2 \_\_ e の生成に用いるゲイン値を 0 に設定する。例えば、 $GA0_{RE} = GA0_{BE} = GA0_{GE} = 0$ 、かつ  $GA1_{RE} = GA1_{GE} = GA1_{BE} = 0$  とする。

40

## 【 0 1 5 4 】

E L D モードでは、サブ画素 1 2 が黒画像を表示するように、データ D T 2 \_\_ r の生成に用いるゲイン値を 0 に設定する。例えば、 $GA0_Y = 0$ 、かつ、 $GA1_Y = 0$  である。

## 【 0 1 5 5 】

< < 色属性 > >

上記の構成例では、色属性の数は 2 であるが、色属性の数は 2 以上であればよい。ここでは、色属性の数が 4 であり、属性データ C A T T が 2 ビットである例を示す。

## 【 0 1 5 6 】

50

< 属性付与回路 161 の動作例 >

図 9 は、属性付与回路 161 の動作例を示すフローチャートであり、図 4 のフローチャートとは属性データ C A T T の判定のプロセスが異なる。

【 0 1 5 7 】

( 画像データ D T 0 の受信 : ステップ S T 2 0 )

属性付与回路 161 はアプリケーションプロセッサ 190 が生成した画像データ D T 0 [ R 0 , G 0 , B 0 ] を受信する。

【 0 1 5 8 】

( 画像データ D T 1 の生成 : ステップ S T 2 1 )

ステップ S T 2 1 は、ステップ S T 0 5 と同様である。属性付与回路 161 は、画像データ D T 0 [ R 0 , G 0 , B 0 ] を処理し、画像データ D T 1 [ R 1 , G 1 , B 1 ] を生成する。

【 0 1 5 9 】

( 色属性の付与 : ステップ S T 2 2 S T 2 8 )

信号 C P A R A によって、色分類のためのパラメータが設定されている。使用されるパラメータは下記式 ( b 1 ) 乃至 ( b 3 ) の関係をもつ。

【 0 1 6 0 】

|         |         |         |         |         |         |     |         |
|---------|---------|---------|---------|---------|---------|-----|---------|
| C L 2 r | C L 1 r | C L 0 r | C U 0 r | C U 1 r | C U 2 r | ... | ( b 1 ) |
| C L 2 g | C L 1 g | C L 0 g | C U 0 g | C U 1 g | C U 2 g | ... | ( b 2 ) |
| C L 2 b | C L 1 b | C L 0 b | C U 0 b | C U 1 b | C U 2 b | ... | ( b 3 ) |

【 0 1 6 1 】

ステップ S T 2 2 において、属性付与回路 161 は、下記式 ( b 4 ) 乃至 ( b 6 ) の比較演算を行う。

|         |           |         |     |         |
|---------|-----------|---------|-----|---------|
| C L 0 r | R 0 - G 0 | C U 0 r | ... | ( b 4 ) |
| C L 0 g | G 0 - B 0 | C U 0 g | ... | ( b 5 ) |
| C L 0 b | B 0 - R 0 | C U 0 b | ... | ( b 6 ) |

【 0 1 6 2 】

ステップ S T 2 3 において、属性付与回路 161 は、下記式 ( b 7 ) 乃至 ( b 9 ) の比較演算を行う。

|         |           |         |     |         |
|---------|-----------|---------|-----|---------|
| C L 1 r | R 0 - G 0 | C U 1 r | ... | ( b 7 ) |
| C L 1 g | G 0 - B 0 | C U 1 g | ... | ( b 8 ) |
| C L 1 b | B 0 - R 0 | C U 1 b | ... | ( b 9 ) |

【 0 1 6 3 】

ステップ S T 2 4 において、属性付与回路 161 は、下記式 ( b 10 ) 乃至 ( b 12 ) の比較演算を行う。

|         |           |         |     |          |
|---------|-----------|---------|-----|----------|
| C L 2 r | R 0 - G 0 | C U 2 r | ... | ( b 10 ) |
| C L 2 g | G 0 - B 0 | C U 2 g | ... | ( b 11 ) |
| C L 2 b | B 0 - R 0 | C U 2 b | ... | ( b 12 ) |

【 0 1 6 4 】

式 ( b 4 ) 乃至 ( b 6 ) の比較演算が全て真である場合に、ステップ S T 2 2 は真となり、それ以外の場合は偽である。ステップ S T 2 3、S T 2 4 の論理も同様である。

【 0 1 6 5 】

ステップ S T 2 2 が真である場合、属性データ C A T T は 2 ' b 0 0 に設定される。ステップ S T 2 3 が真である場合、属性データ C A T T は 2 ' b 0 1 に設定される。ステップ S T 2 4 が真である場合、属性データ C A T T は 2 ' b 1 0 に設定される。これら以外の場合、属性データ C A T T は 2 ' b 1 1 に設定される。

【 0 1 6 6 】

( データの送信 : ステップ S T 2 9 )

属性付与回路 161 は、属性データ C A T T、画像データ D T 1 をフィルタ回路 162 に送信する。1 フレームの画像データを処理するため、ステップ S T 2 0 S T 2 9 が所定

10

20

30

40

50

の回数繰り返される。

【 0 1 6 7 】

<フィルタ回路 1 6 2 の動作例>

図 1 0 は、フィルタ回路 1 6 2 の動作例を示すフローチャートである。

【 0 1 6 8 】

(データの受信：ステップ S T 3 0 )

フィルタ回路 1 6 2 は属性データ C A T T、画像データ D T 1 [ R 1 , G 1 , B 1 ] を受信する。

【 0 1 6 9 】

(色属性の判別：ステップ S T 3 1 S T 3 3 )

フィルタ回路 1 6 2 は、属性データ C A T T を解析し、色属性を判別する。

【 0 1 7 0 】

(画像データ D T 2 \_ e、D T 2 \_ r の生成：ステップ S T 3 4 - S T 3 7 )

フィルタ回路 1 6 2 は、判別結果に応じた処理を画像データ D T 1 に行い、画像データ D T 2 \_ e、D T 2 \_ r を生成する。属性データ C A T T が 2 ' b 0 0 の場合、画像処理 \_ F 0 が行われる。属性データ C A T T が 2 ' b 0 1 の場合、画像処理 \_ F 1 が行われる。属性データ C A T T が 2 ' b 1 0 の場合、画像処理 \_ F 2 が行われ、属性データ C A T T が 2 ' b 1 1 の場合、画像処理 \_ F 3 が行われる。

【 0 1 7 1 】

画像データ D T 2 \_ e、D T 2 \_ r を生成するために使用されるゲイン値は、信号 G A によって設定されている。

【 0 1 7 2 】

(画像処理 \_ F 0 : ステップ S T 3 4 )

ステップ S T 3 4 において、フィルタ回路 1 6 2 は、下記式 ( b 2 1 ) 乃至 ( b 2 4 ) を実行し、画素値 R 2 \_ E、G 2 \_ E、B 2 \_ E、Y 2 \_ R を算出する。

【 0 1 7 3 】

$$\begin{aligned} R 2 _ E &= R 1 \times G A 0 _ { R E} & \cdots (b 2 1) \\ G 2 _ E &= G 1 \times G A 0 _ { G E} & \cdots (b 2 2) \\ B 2 _ E &= B 1 \times G A 0 _ { B E} & \cdots (b 2 3) \end{aligned}$$

【 0 1 7 4 】

$$Y 2 _ R = ( 0 . 2 9 9 R 1 + 0 . 5 8 7 G 1 + 0 . 1 1 4 B 1 ) G A 1 _ Y \cdots (b 2 4)$$

【 0 1 7 5 】

(画像処理 \_ F 1 : ステップ S T 3 5 )

ステップ S T 3 5 において、フィルタ回路 1 6 2 は、下記式 ( b 2 5 ) 乃至 ( b 2 8 ) を実行し、画素値 R 2 \_ E、G 2 \_ E、B 2 \_ E、Y 2 \_ R を算出する。

【 0 1 7 6 】

$$\begin{aligned} R 2 _ E &= R 1 \times G A 1 _ { R E} & \cdots (b 2 5) \\ G 2 _ E &= G 1 \times G A 1 _ { G E} & \cdots (b 2 6) \\ B 2 _ E &= B 1 \times G A 1 _ { B E} & \cdots (b 2 7) \end{aligned}$$

【 0 1 7 7 】

$$Y 2 _ R = ( 0 . 2 9 9 R 1 + 0 . 5 8 7 G 1 + 0 . 1 1 4 B 1 ) G A 1 _ Y \cdots (b 2 8)$$

【 0 1 7 8 】

(画像処理 \_ F 2 : ステップ S T 3 6 )

ステップ S T 3 6 において、フィルタ回路 1 6 2 は、下記式 ( b 2 9 ) 乃至 ( b 3 2 ) を実行し、画素値 R 2 \_ E、G 2 \_ E、B 2 \_ E、Y 2 \_ R を算出する。

【 0 1 7 9 】

$$\begin{aligned} R 2 _ E &= R 1 \times G A 2 _ { R E} & \cdots (b 2 9) \\ G 2 _ E &= G 1 \times G A 2 _ { G E} & \cdots (b 3 0) \end{aligned}$$

10

20

30

40

50

$$B_{2E} = B_1 \times GA_{2BE} \dots (b_{31})$$

【0180】

$$Y_{2R} = (0.299R_1 + 0.587G_1 + 0.114B_1) GA_{2Y} \dots (b_{32})$$

【0181】

(画像処理\_\_F3:ステップST37)

ステップST37において、フィルタ回路162は、下記式(b<sub>33</sub>)乃至(b<sub>36</sub>)を実行し、画素値R<sub>2E</sub>、G<sub>2E</sub>、B<sub>2E</sub>、Y<sub>2R</sub>を算出する。

【0182】

$$R_{2E} = R_1 \times GA_{3RE} \dots (b_{33})$$

$$G_{2E} = G_1 \times GA_{3GE} \dots (b_{34})$$

$$B_{2E} = B_1 \times GA_{3BE} \dots (b_{35})$$

【0183】

$$Y_{2R} = (0.299R_1 + 0.587G_1 + 0.114B_1) GA_{3Y} \dots (b_{36})$$

【0184】

(データの送信:ステップST38)

フィルタ回路162は画像データDT2\_\_e、DT2\_\_rをデータ処理回路163に送信する。1フレームの画像データを処理するため、ステップST30 ST38が所定の回数繰り返される。データ処理回路163が属性データCATTを使用する場合は、属性データCATTもデータ処理回路163に送信される。

【0185】

表示モードがTXTモードである場合、例えば、以下のようにゲイン値を設定する。

【0186】

$$GA_{0RE} = GA_{0BE} = GA_{0GE} = 0$$

$$GA_{1RE} = GA_{1BE} = GA_{1GE} = 0.25$$

$$GA_{2RE} = GA_{2BE} = GA_{2GE} = 0.5$$

$$GA_{3RE} = GA_{3BE} = GA_{3GE} = 0.75$$

$$GA_{0Y} = 1$$

$$GA_{1Y} = GA_{2Y} = GA_{3Y} = 0$$

【0187】

この例では、属性データCATTが2'b00または2'b01であるとき、画像データDT2\_\_eは黒画像データであり、画像データDT2\_\_rはグレースケールデータである。色属性が2'b10または2'b11であるとき、画像データDT2\_\_eはカラー画像データであり、画像データDT2\_\_rは黒画像データである。

【0188】

<<IDS駆動>>

静止画像データはフレームごとにデータの変化がない。よって、静止画像を表示する場合は、通常駆動と同じ頻度で、サブ画素11、特にサブ画素12のデータの書き換えを行う必要がない。そこで、静止画を表示する際は、通常駆動での1フレーム期間よりも長い時間、サブ画素11のデータの書き換えを一時的に停止するような駆動方法を実行させてもよい。ここでは、このような駆動方法を、「アイドリング・ストップ(IDS)駆動」と呼ぶこととする。IDS駆動では、通常駆動よりも画像データの書き換えが低頻度であるので、ER表示システム100の消費電力は通常動作よりも低い。

【0189】

例えば、アプリケーションプロセッサ190は、フレーム間で画像データに変更があるかを判定し、この判定結果に基づき信号IDSを生成し、表示コントローラ140に送信する。タイミングコントローラ155は信号IDSに基づき、周辺回路120のタイミング信号を生成する。信号IDSは、IDS駆動と通常駆動との切り替え、通常駆動およびIDS駆動のリフレッシュレートを設定するための信号である。例えば、リフレッシュ

10

20

30

40

50



レートは、通常駆動では60乃至120Hzとし、IDS駆動では60Hz未満、例えば1Hzとする。

【0190】

別の例では、IDS駆動において、画素アレイ111Eのリフレッシュレートは通常駆動と同じにし、画素アレイ111Rのリフレッシュレートは信号idsにより指定されるリフレッシュレートとしてもよい。

【0191】

IDS駆動でも通常駆動と同じ表示品位を保つために、容量素子C1からの電荷のリークをできるだけ少なくすることが望ましい。電荷がリークしてしまうと、LC素子RE1に印加される電圧が変動して、サブ画素12の透過率が変化してしまうからである。そのため、トランジスタM1はオフ電流が小さいトランジスタであることが好ましい。サブ画素13についても同様である。そのため、サブ画素11のトランジスタM1-M3は、オフ電流が極めて小さいOSTランジスタで構成されることが好ましい。OSTランジスタのオフ電流がSiトランジスタと比較して極めて小さいのは、金属酸化物のバンドギャップがSiよりも広い（例えば、2.5eV以上）からである。

【0192】

フィルタ回路162において、環境光の照度および色温度（RGB成分）に応じて、EL用画像データに対して調光および調色処理が可能である。従って、様々な環境下において、月光下でも真夏の直射日光下でも、高い視認性があり、かつ低消費電力な表示システムを提供することができる。

【0193】

<<ER表示システム101>>

以下に、ER表示システムの他の構成例を説明する。ここでは、ERパネルが、カラー反射型LC表示パネルと、カラーEL表示パネルとを複合化したパネルである例を説明する。

【0194】

図11に示すER表示システム101は、ER表示システム100の変形例であり、ERパネル110に代えて、ERパネル115を有し、表示コントローラ140に代えて表示コントローラ142を有する。

【0195】

ERパネル115は、画素アレイ116、周辺回路120を有する。画素アレイ116も画素アレイ111と同様に、サブ画素11で構成される。画素アレイ116の回路構成は画素アレイ111（図2A参照）と同様である。画素アレイ116の画素15は、サブ画素12R、12G、12B、サブ画素13R、13G、13Bで構成される（図12A）。画素アレイ116も画素アレイ111と同様に、LC素子RE1で構成される画素アレイ116Rと、EL素子EE1で構成される画素アレイ116Eとを複合化したものである（図12B参照）。

【0196】

図12CはERパネル115の模式的な断面図である。ERパネル115では、画素アレイ116Rをカラー化するため、カラーフィルタ層318が基板311とコモン電極321との間に設けられている。カラーフィルタ層318を設けているので、サブ画素13R、13G、13Bの各EL素子EE1は白色発光素子でもよいし、表示色（RGB）で発光する発光素子でもよい。

【0197】

ERパネル114（図3C）にカラーフィルタ層318を設けたERパネルで、ER表示システム101を構成することもできる。

【0198】

<<表示コントローラ142>>

表示コントローラ142は表示コントローラ140の変形例であり、画像処理部150に代えて画像処理部152を有する。画像処理部152は、属性付与回路161、フィルタ

10

20

30

40

50

回路 167、データ処理回路 168 を有する。

【0199】

属性付与回路 161 は、画像データ DT1 [ R1 , G1 , B1 ]、属性データ CATT をフィルタ回路 167 に送信する。

【0200】

フィルタ回路 167 は、画像データ DT1 に対して、属性データ CATT に応じた調光および調色処理を行い、画像データ DT7\_\_e [ R7\_E , G7\_E , B7\_E ]、DT7\_\_r [ R7\_R , G7\_R , B7\_R ] を生成する。

【0201】

データ処理回路 168 は、画像データ DT7\_\_e、DT7\_\_r を処理して、画像データ DT8\_\_e [ R8\_E , G8\_E , B8\_E ]、DT8\_\_r [ R8\_R , G8\_R , B8\_R ] を生成する。画像データ DT8\_\_e、DT8\_\_r はソースドライバ 123E、123R に送信される。

10

【0202】

<フィルタ回路 167 の動作例>

図 13 を参照して、フィルタ回路 167 の動作例を説明する。ここでは、属性データ CATT は 2 ビットである。

【0203】

(データの受信：ステップ ST40)

フィルタ回路 167 は属性データ CATT、画像データ DT1 [ R1 , G1 , B1 ] を受信する。

20

【0204】

(色属性の判別：ステップ ST41 ST43)

フィルタ回路 167 は、属性データ CATT を解析し、色属性を判別する。

【0205】

(画像データ DT7\_\_e、DT7\_\_r の生成：ステップ ST44 ST47)

フィルタ回路 167 は、判別結果に応じた処理を画像データ DT1 に行い、画像データ DT7\_\_e、DT7\_\_r を生成する。属性データ CATT が 2' b00 の場合、画像処理\_\_F10 が行われる。属性データ CATT が 2' b01 の場合、画像処理\_\_F11 が行われる。属性データ CATT が 2' b10 の場合、画像処理\_\_F12 が行われ、属性データ CATT が 2' b11 の場合、画像処理\_\_F13 が行われる。

30

【0206】

(画像処理\_\_F10：ステップ ST44)

ステップ ST44 において、フィルタ回路 167 は、下記式 (c1) 乃至 (c6) を実行し、画素値 R7\_E、G7\_E、B7\_E、R7\_R、G7\_R、B7\_R を算出する。

【0207】

$$\begin{aligned} R7_E &= R1 \times GA0_{RE} & \cdots (c1) \\ G7_E &= G1 \times GA0_{GE} & \cdots (c2) \\ B7_E &= B1 \times GA0_{BE} & \cdots (c3) \\ R7_R &= R1 \times GA0_{RR} & \cdots (c4) \\ G7_R &= G1 \times GA0_{GR} & \cdots (c5) \\ B7_R &= B1 \times GA0_{BR} & \cdots (c6) \end{aligned}$$

40

【0208】

(画像処理\_\_F11：ステップ ST45)

ステップ ST45 において、フィルタ回路 167 は、下記式 (c7) 乃至 (c12) を実行し、画素値 R7\_E、G7\_E、B7\_E、R7\_R、G7\_R、B7\_R を算出する。

【0209】

$$\begin{aligned} R7_E &= R1 \times GA1_{RE} & \cdots (c7) \\ G7_E &= G1 \times GA1_{GE} & \cdots (c8) \\ B7_E &= B1 \times GA1_{BE} & \cdots (c9) \end{aligned}$$

50

$$\begin{aligned}
 R7_R &= R1 \times GA1_{RR} & \dots (c10) \\
 G7_R &= G1 \times GA1_{GR} & \dots (c11) \\
 B7_R &= B1 \times GA1_{BR} & \dots (c12)
 \end{aligned}$$

【0210】

(画像処理\_\_F12:ステップST46)

ステップST46において、フィルタ回路167は、下記式(c13)乃至(c18)を実行し、画素値R7\_E、G7\_E、B7\_E、R7\_R、G7\_R、B7\_Rを算出する。

【0211】

$$\begin{aligned}
 R7_E &= R1 \times GA2_{RE} & \dots (c13) \\
 G7_E &= G1 \times GA2_{GE} & \dots (c14) \\
 B7_E &= B1 \times GA2_{BE} & \dots (c15) \\
 R7_R &= R1 \times GA2_{RR} & \dots (c16) \\
 G7_R &= G1 \times GA2_{GR} & \dots (c17) \\
 B7_R &= B1 \times GA2_{BR} & \dots (c18)
 \end{aligned}$$

10

【0212】

(画像処理\_\_F13:ステップST47)

ステップST47において、フィルタ回路167は、下記式(c19)乃至(c24)を実行し、画素値R7\_E、G7\_E、B7\_E、R7\_R、G7\_R、B7\_Rを算出する。

【0213】

$$\begin{aligned}
 R7_E &= R1 \times GA3_{RE} & \dots (c19) \\
 G7_E &= G1 \times GA3_{GE} & \dots (c20) \\
 B7_E &= B1 \times GA3_{BE} & \dots (c21) \\
 R7_R &= R1 \times GA3_{RR} & \dots (c22) \\
 G7_R &= G1 \times GA3_{GR} & \dots (c23) \\
 B7_R &= B1 \times GA3_{BR} & \dots (c24)
 \end{aligned}$$

20

【0214】

(データの送信:ステップST48)

フィルタ回路167は画像データDT7\_\_e、DT7\_\_rをデータ処理回路168に送信する。1フレームの画像データを処理するため、ステップST40 ST48が所定の回数繰り返される。データ処理回路168が属性データCATTを使用する場合は、属性データCATTもデータ処理回路168に送信される。

30

【0215】

画像データDT7\_\_e、DT7\_\_rの生成に使用されるゲイン値は、信号GAによって設定されている。例えば、GA0\_RE、GA0\_RR等の値は、表示モードに関連付けて画像処理部152のレジスタに記憶され、フィルタ回路167は信号MODEに基づいて、GA0\_RE等の値を変更する。

【0216】

例えば、表示モードがTXTモードである場合、属性データCATTが2'b00または2'b01であるときは、画像データDT7\_\_rがグレースケールデータになるようなゲイン値が用いられる。他方、属性データCATTが2'b10または2'b11であるときは、画像データDT7\_\_rが黒画像データになるようなゲイン値が用いられる。

40

【0217】

画素アレイ116Rはカラー表示が可能であるため、ER表示システム101はRLCDモードでもカラー表示が可能である。例えば、使用環境の明るさに応じて、RLCDモード、HYモード、ELDモード間で表示モードを切り替えることで、高表示品位と低消費電力とが実現できる。

【0218】

LC素子RE1の反射光が視認できない暗い環境では、ELDモードで表示を行う。

【0219】

環境光の照度が高くなるほど、LC素子RE1の反射光は視認性が向上するが、逆に、E

50

L素子E E 1の光は視認性が低下する。そのため、E L素子E E 1の光が視認できないような環境（例えば、晴天の昼間の屋外）では、E L素子E E 1を発光させる必要がないため、R L C Dモードで表示を行う。

【0220】

また、L C素子R E 1の反射光を視認できるが、反射光のみでは良好な表示品位が得られないような低照度の環境（照明の無い屋内）では、H Yモードで表示を行う。同様に、E L素子E E 1の光が視認しにくい明るい環境（明るく照明された屋内、曇天の昼間の屋外など）では、H Yモードで表示を行う。H Yモードをサポートすることで、E R表示システム101は様々な環境において、高品質の表示が可能である。

【0221】

フィルタ回路167において、L C用およびE L用画像データに対して、環境光の照度およびR G B成分に関連付けられた調光および調色処理が可能である。従って、E R表示システム101は、低消費電力であり、かつ様々な環境下（月光下、真夏の直射日光下）において、高品位のカラー画像表示が可能である。

【0222】

<<表示システム105>>

本実施の形態の表示コントローラが適用可能な表示システムは、E R表示システムに限定されない。様々な表示システムに適用が可能である。L Cパネル、E Lパネル、量子ドット（または量子ロッド）パネル、マイクロLEDパネルなどで表示パネルが構成されている表示システムに適用できる。以下では、E Lパネルで構成される表示システムについて説明する。

【0223】

図14に示す表示システム105は、E Lパネル117、表示コントローラ145、アプリケーションプロセッサ190、メモリ装置191、センサ部193を有する。

【0224】

E Lパネル117は、画素アレイ118、周辺回路125を有する。周辺回路125はゲートドライバ121E、ソースドライバ123Eを有する。画素アレイ118は、サブ画素13で構成される。1画素は、サブ画素13R、13G、13Bで構成される。

【0225】

表示コントローラ145は、画像処理部153、タイミングコントローラ155、メモリ装置156Eを有する。画像処理部153は、属性付与回路161、フィルタ回路172、データ処理回路173を有する。

【0226】

フィルタ回路172は、画像データD T 1に対して、属性データC A T Tに応じた調光および調色処理を行い、画像データD T 1 2\_\_e [ R 1 2 E , G 1 2 E , B 1 2 E ]を生成する。データ処理回路173は、画像データD T 1 2\_\_eを処理して、画像データD T 1 3\_\_e [ R 1 3 E , G 1 3 E , B 1 3 E ]を生成する。画像データD T 1 3\_\_eはソースドライバ123Eに送信される。

【0227】

なお、画像処理部153は、先にデータ処理回路173で画像データD T 1を処理し、データ処理回路173で処理した画像データをフィルタ回路172が処理する構成であってもよい。

【0228】

<フィルタ回路172の動作例>

以下に、フィルタ回路172の動作例を説明する。ここでは、属性データC A T Tは2ビットである。フィルタ回路172の動作は、フィルタ回路167の動作（図13参照）と同様である。

【0229】

（データの受信）

フィルタ回路172は、属性データC A T T、画像データD T 1 [ R 1 , G 1 , B 1 ]を

10

20

30

40

50

受信する。

【 0 2 3 0 】

( 色属性の判別 )

次に、フィルタ回路 1 7 2 は、属性データ C A T T を解析し、色属性を判別する。

【 0 2 3 1 】

( 画像データ D T 1 2 \_\_ e の生成 )

フィルタ回路 1 7 2 は、色属性の判別結果に応じた処理を画像データ D T 1 に行い、画像データ D T 1 2 \_\_ e を生成する。属性データ C A T T が 2 ' b 0 0 の場合、画像処理 \_\_ F 2 0 が行われる。属性データ C A T T が 2 ' b 0 1 の場合、画像処理 \_\_ F 2 1 が行われる。属性データ C A T T が 2 ' b 1 0 の場合、画像処理 \_\_ F 2 2 が行われ、属性データ C A T T が 2 ' b 1 1 の場合、画像処理 \_\_ F 2 3 が行われる。画像処理 \_\_ F 2 0 乃至 F 2 3 で使用されるゲイン値は、信号 G A によって設定されている。

10

【 0 2 3 2 】

( 画像処理 \_\_ F 2 0 )

フィルタ回路 1 7 2 は、下記式 ( d 1 ) 乃至 ( d 3 ) を実行し、画素値 R 1 2 \_ E 、 G 1 2 \_ E 、 B 1 2 \_ E を算出する。

【 0 2 3 3 】

$$\begin{aligned} R 1 2 _ E &= R 1 \times G A 1 0_{R E} & \cdots (d 1) \\ G 1 2 _ E &= G 1 \times G A 1 0_{G E} & \cdots (d 2) \\ B 1 2 _ E &= B 1 \times G A 1 0_{B E} & \cdots (d 3) \end{aligned}$$

20

【 0 2 3 4 】

( 画像処理 \_\_ F 2 1 )

フィルタ回路 1 7 2 は、下記式 ( d - 4 ) 乃至 ( d - 6 ) を実行し、画素値 R 1 2 \_ E 、 G 1 2 \_ E 、 B 1 2 \_ E を算出する。

【 0 2 3 5 】

$$\begin{aligned} R 1 2 _ E &= R 1 \times G A 1 1_{R E} & \cdots (d 4) \\ G 1 2 _ E &= G 1 \times G A 1 1_{G E} & \cdots (d 5) \\ B 1 2 _ E &= B 1 \times G A 1 1_{B E} & \cdots (d 6) \end{aligned}$$

【 0 2 3 6 】

( 画像処理 \_\_ F 2 2 )

フィルタ回路 1 7 2 は、下記式 ( d - 7 ) 乃至 ( d - 9 ) を実行し、画素値 R 1 2 \_ E 、 G 1 2 \_ E 、 B 1 2 \_ E を算出する。

【 0 2 3 7 】

$$\begin{aligned} R 1 2 _ E &= R 1 \times G A 1 2_{R E} & \cdots (d 7) \\ G 1 2 _ E &= G 1 \times G A 1 2_{G E} & \cdots (d 8) \\ B 1 2 _ E &= B 1 \times G A 1 2_{B E} & \cdots (d 9) \end{aligned}$$

【 0 2 3 8 】

( 画像処理 \_\_ F 2 3 )

フィルタ回路 1 7 2 は、下記式 ( d 1 0 ) 乃至 ( d 1 2 ) を実行し、画素値 R 1 2 \_ E 、 G 1 2 \_ E 、 B 1 2 \_ E を算出する。

40

【 0 2 3 9 】

$$\begin{aligned} R 1 2 _ E &= R 1 \times G A 1 3_{R E} & \cdots (d 1 0) \\ G 1 2 _ E &= G 1 \times G A 1 3_{G E} & \cdots (d 1 1) \\ B 1 2 _ E &= B 1 \times G A 1 3_{B E} & \cdots (d 1 2) \end{aligned}$$

【 0 2 4 0 】

( データの送信 )

フィルタ回路 1 7 2 は画像データ D T 1 2 \_\_ e をデータ処理回路 1 7 3 に送信する。データ処理回路 1 7 3 が属性データ C A T T を使用する場合は、属性データ C A T T もデータ処理回路 1 7 3 に送信される。1 フレームの画像データを処理するため、以上の処理が所定の回数繰り返される。

50

## 【 0 2 4 1 】

## 〔 実施の形態 2 〕

本実施の形態では、ハイブリッド表示パネルを備えた表示システムについて説明する。

## 【 0 2 4 2 】

## &lt; &lt; E R 表示システム &gt; &gt;

図 1 5 は、E R 表示システムの構成例を示すブロック図である。図 1 5 に示す E R 表示システム 4 0 0 は、E R パネル 1 1 0、表示コントローラ 4 1 0、アプリケーションプロセッサ 1 9 0、メモリ装置 1 9 1、光センサ 1 9 5 を有する。

## 【 0 2 4 3 】

表示コントローラ 4 1 0 は、E R パネル 1 1 0 のためのコントローラである。表示コントローラ 4 1 0 は、画像処理回路 4 2 0、フィルタ回路 4 2 2、タイミングコントローラ 4 2 5、メモリ装置 4 2 6 E、4 2 6 R を有する。

## 【 0 2 4 4 】

タイミングコントローラ 4 2 5 には、タイミング信号（例えば、クロック信号、同期信号）、およびコマンド信号等がアプリケーションプロセッサ 1 9 0 から送信される。タイミングコントローラ 4 2 5 は、アプリケーションプロセッサ 1 9 0 から送信された信号に基づいて、タイミング信号を生成する。タイミング信号は周辺回路 1 2 0 の動作タイミングを設定するための信号であり、例えば、クロック信号、スタートパルス信号、パルス幅制御信号などがある。

## 【 0 2 4 5 】

なお、図 1 5 は機能ブロック図であり、例えば、画像処理回路 4 2 0 は 1 の回路で構成されている制約はない。或いは、画像処理回路 4 2 0、フィルタ回路 4 2 2 が行う処理を 1 の処理回路（例えば、F P G A など）で実行する構成であってもよい。

## 【 0 2 4 6 】

アプリケーションプロセッサ 1 9 0 は、メモリ装置 1 9 1 から画像データを読み出し、読み出した画像データを処理して、表示コントローラ 4 1 0 に送信する。表示コントローラ 4 1 0 は、受信した画像データをフィルタ回路 4 2 2 でフィルタリング処理し、L C 用画像データと E L 用画像データとを生成する。表示コントローラ 4 1 0 は、画像処理した L C 用画像データをソースドライバ 1 2 3 R に伝送し、画像処理した E L 用画像データをソースドライバ 1 2 3 E に伝送する。

## 【 0 2 4 7 】

表示コントローラ 4 1 0 には、L C 用画像データを記憶するためのフレームメモリとして、メモリ装置 4 2 6 R が設けられ、E L 用画像データを記憶するためのフレームメモリとして、メモリ装置 4 2 6 E が設けられている。

## 【 0 2 4 8 】

## &lt; &lt; T X T モード &gt; &gt;

E R 表示システム 4 0 0 は、E R 表示システム 1 0 0 と同じ表示モードを備える。図 1 6 を参照して、E R 表示システム 4 0 0 の T X T モードでの動作例を説明する。ここでは、E R 表示システム 4 0 0 が図 8 に示す画像 1 8 0 を表示する例を説明する。なお、画像 1 8 0 において、ハイライト 8 3、8 4、カラー写真 8 5 はカラー領域であり、背景 8 0、テキスト 8 1 は白黒領域である。

## 【 0 2 4 9 】

T X T モードでは、カラー領域は、画素アレイ 1 1 1 E の E L 素子 E E 1 の発光で表示し、画素アレイ 1 1 1 R は表示に寄与しない。カラー領域以外の領域（上記の白黒領域）は、画素アレイ 1 1 1 R の L C 素子 R E 1 の反射光で表示し、画素アレイ 1 1 1 E は表示に寄与せず、E L 素子 E E 1 は非発光である。表示コントローラ 4 1 0 は、画像 1 8 0 に対して、このようなハイブリッド表示のための処理を行う。

## 【 0 2 5 0 】

表示コントローラ 4 1 0 において、フィルタ回路 4 2 2 は画像 1 8 0 をフィルタリング処理して、2 の画像 1 8 6 E、1 8 6 R を生成する。画像 1 8 6 R は L C 用画像データであ

10

20

30

40

50

り、画像 186E は EL 用画像である。画像 180 のカラー領域の階調データは、画像 186R では黒表示の階調データに変換される。図 16 の例では、フィルタリング処理は、画像をカラー領域と白黒領域とに分離する処理に相当する。フィルタ回路 422 の詳しい動作例は後述する。

#### 【0251】

画像処理回路 420 は、画像 186E、186R をそれぞれ処理して、画像 187E、187R を生成する。画像処理回路 420 が行う処理は、ガンマ補正、調光、調色などがある。光センサ 195 で取得した環境光の情報（例えば、照度、色温度）に基づいて、ガンマ補正、調光処理等のための各種パラメータを設定することができる。

#### 【0252】

画像 187E、187R のデータはソースドライバ 123E、123R にそれぞれ送信される。ER パネル 110 には画像 187E と画像 187R とを合成した画像 188 が表示される。

#### 【0253】

TXT モードでは、テキスト 81 と背景 80 の表示には、EL 素子 EE1 の発光は寄与しない。他方、ハイライト 83、84 の表示は EL 素子 EE1 の発光のみで行われ、LC 素子 RE1 は黒表示を行うので、ハイライト 83、84 を際立たせて表示させることができる。同様に、カラー写真 85 は EL 素子 EE1 の発光のみで表示される。よって、視認性の優れた ER 表示システム 400 を提供することができる。

#### 【0254】

TXT モードでは、一部または全ての EL 素子 EE1 を非発光状態にできるので、ER 表示システム 400 の消費電力を低減できる。

#### 【0255】

図 16 に示すように、ER 表示システム 400 では、表示コントローラ 410 において、LC 用と EL 用の 2 種類の画像データの生成が行われる。よって、LC パネルと EL パネルとで別々の画像データを表示させる場合であっても、アプリケーションプロセッサ 190 から表示コントローラ 410 へ送信する画像データ量が 2 倍になることが回避できる。よって、アプリケーションプロセッサ 190 の画像データ送信の際の負荷が軽減されるため、ER 表示システム 400 の動作の安定化につながる。

#### 【0256】

<フィルタ回路 422 の動作例 1>

以下、図 17 を参照して、TXT モードでのフィルタ回路 422 の動作例を説明する。ここでは、階調データは 8 ビット（0 255）である。

#### 【0257】

（ステップ ST60）

フィルタ回路 422 はアプリケーションプロセッサ 190 が生成したデータ DT0 [R0, G0, B0] を受信する。

#### 【0258】

（ステップ ST61）

フィルタ回路 422 は、画素ごとに、カラー領域に属しているか、白黒領域に属しているかの判定を行う。ステップ ST61 は、データ DT0 がカラーデータであるか否かの判定を行うステップである。具体的には、フィルタ回路 422 は、下記式（f 1）乃至（f 3）の比較演算を行う。式中の Cr g 1、Cr g 2、C g b 1 等のパラメータは、表示コントローラ 410 のレジスタに設定されている。Cr g 1、C g b 1、C b r 1 は同じでも異なってもよい。Cr g 2、C g b 2、C b r 2 は同じでも異なってもよい。

#### 【0259】

|         |           |         |             |
|---------|-----------|---------|-------------|
| Cr g 1  | R 0 - G 0 | Cr g 2  | ・・・ ( f 1 ) |
| C g b 1 | G 0 - B 0 | C g b 2 | ・・・ ( f 2 ) |
| C b r 1 | B 0 - R 0 | C b r 2 | ・・・ ( f 3 ) |

10

20

30

40

50

## 【 0 2 6 0 】

式 ( f 1 ) 乃至 ( f 3 ) の比較演算が全て真である場合は、ステップ S T 6 2 が実行され、それ以外の場合はステップ S T 6 3 が実行される。ステップ S T 6 1 は、R G B データの差分が設定範囲に含まれていない場合は、データ D T 0 はカラーデータであると判定し、設定範囲内にあれば、データ D T 0 は白黒データであると判定するステップである。なお、ここでいう白黒データは無彩色データのことであり、白黒 2 値データだけでなく、グレースケールデータも含まれる。

## 【 0 2 6 1 】

ステップ S T 6 2、S T 6 3 では、フィルタ回路 4 2 2 はデータ D T 0 からデータ D T 1 1 \_\_ e、D T 1 1 \_\_ r を生成する。データ D T 1 1 \_\_ e は画像 1 8 6 E の 1 画素分の画像データであり、R G B データ [ R e m 1、G e m 1、B e m 1 ] で構成される。データ D T 1 1 \_\_ r は画像 1 8 6 R の 1 画素分の画像データである。データ D T 1 1 \_\_ r は、色相および彩度の属性をもたず、輝度データ ( W r f 1 ) のみで構成される。輝度データも 8 ビットデータである。

10

## 【 0 2 6 2 】

( ステップ S T 6 2 )

ステップ S T 6 2 では、データ D T 0 を黒表示データに変換することで、E L 用のデータ D T 1 1 \_\_ e [ R e m 1、G e m 1、B e m 1 ] を生成する。具体的には、フィルタ回路 4 2 2 は、式 ( f 4 ) 乃至 ( f 6 ) を演算することで、データ D T 1 1 \_\_ e を生成する。

20

## 【 0 2 6 3 】

$$\begin{aligned} R e m 1 &= 0 && \cdots ( f - 4 ) \\ G e m 1 &= 0 && \cdots ( f - 5 ) \\ B e m 1 &= 0 && \cdots ( f - 6 ) \end{aligned}$$

## 【 0 2 6 4 】

ここでは、データ D T 1 1 \_\_ e の R G B データを全て “ 0 ” にしているが、これに限定されない。データ D T 1 1 \_\_ e はサブ画素 1 3 R、1 3 G、1 3 B で黒表示を可能にするデータであればよい。

## 【 0 2 6 5 】

データ D T 0 をグレースケールデータに変換することで、L C 用のデータ D T 1 1 \_\_ r [ W r f 1 ] を生成する。具体的には、フィルタ回路 4 2 2 は下記変換式 ( f 7 ) を実行する。

30

## 【 0 2 6 6 】

$$W r f 1 = 0.299 R 0 + 0.587 G 0 + 0.114 B 0 \cdots ( f 7 )$$

## 【 0 2 6 7 】

ここでは、式 ( f 7 ) に、規格 I T U - R B T . 6 0 1 で定義されている R G B データを輝度データに変換する式を適用しているが、R G B データをグレースケールデータに変換する式は、式 ( f 7 ) に限定されない。

## 【 0 2 6 8 】

( ステップ S T 6 3 )

ステップ S T 6 3 では、フィルタ回路 4 2 2 は、下記変換式 ( f 8 ) 乃至 ( f 1 0 ) を演算して、データ D T 0 からデータ D T 1 1 \_\_ e を生成する。ここでは、データ D T 0 はそのままデータ D T 1 1 \_\_ e として用いられる。

40

## 【 0 2 6 9 】

$$\begin{aligned} R e m 1 &= R 0 && \cdots ( f 8 ) \\ G e m 1 &= G 0 && \cdots ( f 9 ) \\ B e m 1 &= B 0 && \cdots ( f 1 0 ) \end{aligned}$$

## 【 0 2 7 0 】

フィルタ回路 4 2 2 は、下記式 ( f 1 1 ) を演算し、データ D T 1 1 \_\_ r を生成する。データ D T 1 1 \_\_ r は輝度 0 のデータ ( 黒表示用データ ) である。

50



$W r f 1 = 0 \quad \cdot \cdot \cdot (f \quad 1 \quad 1)$

【0271】

(ステップST64)

フィルタ回路422は、データDT11\_\_e、DT11\_\_rを画像処理回路420に送信する。フィルタ回路422は、ステップST60 - ST64のサイクルを画素数と同じ回数繰り返すことで、1フレーム分のデータDT11\_\_eとデータDT11\_\_rとを生成する。

【0272】

画像処理回路420は受信したデータDT11\_\_e、DT11\_\_rを処理し、データDT12\_\_e [ Rem2, Gem2, Bem2 ]、DT12\_\_r [ Wrf2 ]を生成する。表示コントローラ410は、データDT12\_\_e、DT12\_\_rをソースドライバ123E、123Rにそれぞれ送信する。

10

【0273】

ソースドライバ123Eは、データDT12\_\_e [ Rem1, Gem1, Bem1 ]を処理し、ソース線SL2\_\_R、SL2\_\_G、SL2\_\_Bに書き込むデータ信号を生成する。ソースドライバ123Rは、データDT12\_\_r [ Wrf2 ]を処理し、ソース線SL1\_\_W1、SL1\_\_W2、SL1\_\_W3に書き込むデータ信号を生成する。ソース線SL1\_\_W1、SL1\_\_W2、SL1\_\_W3のデータ信号は、同じ階調データを持つが、画素アレイ111Rの駆動方式(ゲートライン反転駆動、ソースライン反転駆動、フレーム反転駆動、ドット反転駆動)に応じて、ソース線SL1\_\_W2のデータ信号の極性は、ソース線SL1\_\_W1、SL1\_\_W3のデータ信号と異なる場合がある。

20

【0274】

図18を参照して、フィルタ回路422の動作の具体例を説明する。各パラメータを以下のように設定する。

$$C r g 1 = C g b 1 = C b r 1 = - 1 5$$

$$C r g 2 = C g b 2 = C b r 2 = 1 5$$

【0275】

T0にて、フィルタ回路422はデータDT0 [ 8'd255, 8'd255, 8'd50 ]を受信する。T0からT1の期間にフィルタ回路422はステップST61を実行する。

30

$$R 0 - G 0 = 2 5 5 - 2 5 5 = 0$$

$$G 0 - B 0 = 2 5 5 - 5 0 = 2 0 5$$

$$B 0 - R 0 = 5 0 - 2 5 5 = - 2 0 5$$

であるので、式(f 1)は真であり、式(f 2)、(f 3)は偽である。

【0276】

よって、ステップST61は偽であるので、T1からT2の期間に、フィルタ回路422はステップST63を実行する。下記の演算を行い、データDT11\_\_r、DT11\_\_eを生成する。

$$R e m 1 = R 0 = 8 ' d 2 5 5$$

$$G e m 1 = G 0 = 8 ' d 2 5 5$$

$$B e m 1 = B 0 = 8 ' d 5 0$$

$$W r f 1 = 8 ' d 0$$

40

【0277】

T1から所定の時間経過すると、フィルタ回路422は、生成したデータDT11\_\_r [ 8'd0 ]、データDT11\_\_e [ 8'd255, 8'd255, 8'd50 ]を画像処理回路420に送信を開始する(ステップST64)。

【0278】

T2にて、フィルタ回路422はデータDT0 [ 8'd50, 8'd50, 8'd255 ]を受信する。T2からT3の期間に、フィルタ回路422はステップST61を実行する。

50

$$\begin{aligned} R0 - G0 &= 50 - 50 = 0 \\ G0 - B0 &= 50 - 255 = -205 \\ B0 - R0 &= 255 - 50 = 205 \end{aligned}$$

であるので、式 ( f 1 ) は真であり、式 ( f 2 )、( f 3 ) は偽である。

【 0 2 7 9 】

よって、T 3 から T 4 の期間に、フィルタ回路 4 2 2 はステップ S T 6 3 を実行する。下記の演算を行い、データ D T 1 1 \_\_ r、D T 1 1 \_\_ e を生成する。

$$\begin{aligned} R e m 1 &= R 0 = 8 ' d 5 0 \\ G e m 1 &= G 0 = 8 ' d 5 0 \\ B e m 1 &= B 0 = 8 ' d 2 5 5 \\ W r f 1 &= 8 ' d 0 \end{aligned}$$

10

【 0 2 8 0 】

T 3 から所定の時間経過すると、フィルタ回路 4 2 2 は、生成したデータ D T 1 1 \_\_ r [ 8 ' d 0 ]、データ D T 1 1 \_\_ e [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 5 ] を画像処理回路 4 2 0 に送信を開始する ( ステップ S T 6 4 ) 。

【 0 2 8 1 】

T 4 にて、フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] を受信する。T 4 から T 5 の期間に、フィルタ回路 4 2 2 はステップ S T 6 1 を実行する。

$$\begin{aligned} R0 - G0 &= 105 - 110 = -5 \\ G0 - B0 &= 110 - 100 = 10 \\ B0 - R0 &= 100 - 105 = -5 \end{aligned}$$

20

であるので、ステップ S T 6 1 は真である。

【 0 2 8 2 】

T 5 から T 6 の期間に、フィルタ回路 4 2 2 はステップ S T 6 2 を実行し、データ D T 1 1 \_\_ r、D T 1 1 \_\_ e を生成する。式 ( f 7 ) から、 $W r f 1 = 0 . 299 \times 105 + 0 . 587 \times 110 + 0 . 114 \times 100$  であり、D T 1 1 \_\_ r は [ 8 ' d 1 0 8 ] である。式 ( f 4 ) 乃至 ( f 6 ) から、D T 1 1 \_\_ e は [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ] である。

【 0 2 8 3 】

30

T 5 から所定の時間経過すると、フィルタ回路 4 2 2 は、生成したデータ D T 1 1 \_\_ r [ 8 ' d 1 0 8 ]、データ D T 1 1 \_\_ e [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ] を画像処理回路 4 2 0 に送信を開始する ( ステップ S T 6 4 ) 。

【 0 2 8 4 】

< フィルタ回路 4 2 2 の動作例 2 >

図 1 9 を参照して、T X T モードでのフィルタ回路 4 2 2 の他の動作例を説明する。図 1 9 に示す動作フローは、図 1 7 の動作フローの変形例であり、ステップ S T 6 5 が追加されている。ステップ S T 6 1 とステップ S T 6 5 とにより、データ D T 0 がカラーデータであるか否かの判定が行われる。

【 0 2 8 5 】

40

( ステップ S T 6 5 )

ステップ S T 6 1 が真である場合、ステップ S T 6 5 は実行される。フィルタ回路 4 2 2 は、下記式 ( f 1 2 ) 乃至 ( f 1 4 ) の比較演算を行う。式中の C r 3、C g 3、C b 3 はフィルタ回路 4 2 2 が使用するパラメータであり、表示コントローラ 4 1 0 のレジスタに設定されている。C r 3、C g 3、C b 3 はフィルタリング処理のしきい値である。C r 3、C g 3、C b 3 は同じでも異なってもよい。

【 0 2 8 6 】

$$\begin{aligned} R0 & \quad C r 3 & \quad \cdots ( f 1 2 ) \\ G0 & \quad C g 3 & \quad \cdots ( f 1 3 ) \\ B0 & \quad C b 3 & \quad \cdots ( f 1 4 ) \end{aligned}$$

50

## 【 0 2 8 7 】

式 ( f 1 2 ) 乃至 ( f 1 4 ) の比較演算が全て真である場合は、ステップ S T 6 2 が実行され、それ以外の場合はステップ S T 6 3 が実行される。つまり、式 ( f 1 ) 乃至 ( f 3 ) および ( f 1 2 ) 乃至 ( f 1 4 ) が全て真である場合、ステップ S T 6 2 が実行され、それ以外の場合は、ステップ S T 6 3 が実行される。

## 【 0 2 8 8 】

ステップ S T 6 5 で判定されるデータ D T 0 は、ステップ S T 6 1 でグレースケールデータであると判定されたデータである。よって、ステップ S T 6 5 を実行することで、グレースケールデータの中から、R G B データが全てしきい値以上であるデータを抽出することができる。L C 素子 R E 1 が表示するデータ D T 1 2 \_ r は、ステップ S T 6 5 で抽出されたグレースケールデータである。

10

## 【 0 2 8 9 】

図 2 0 を参照して、動作例 2 の具体例を説明する。以下のようにパラメータを設定する。

C r g 1 = C g b 1 = C b r 1 = - 1 5

C r g 2 = C g b 2 = C b r 2 = 1 5

C r 3 = C g 3 = C b 3 = 2 0 0

## 【 0 2 9 0 】

この場合、ステップ S T 6 5 によって、グレースケールデータの中から、白表示データとそれに近い高階調データが抽出される。データ D T 0 がこのようなグレースケールデータである場合は、データ D T 0 は L C 素子 R E 1 でグレースケール表示される。それ以外の場合は、データ D T 0 は E L 素子 E E 1 でカラー表示される。

20

## 【 0 2 9 1 】

( 期間 T 0 - T 2 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 2 5 5 , 8 ' d 2 5 5 , 8 ' d 5 0 ] を受信する。ステップ S T 6 1 の比較演算の結果は偽であるので、フィルタ回路 4 2 2 はステップ S T 6 3 を実行し、データ D T 1 1 \_ r [ 8 ' d 0 ]、データ D T 1 1 \_ e [ 8 ' d 2 5 5 , 8 ' d 2 5 5 , 8 ' d 5 0 ] を生成し、生成したデータ D T 1 1 \_ r、D T 1 1 \_ e を画像処理回路 4 2 0 に送信する。

## 【 0 2 9 2 】

( 期間 T 2 - T 4 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 5 ] を受信する。ステップ S T 6 1 の比較演算の結果は偽であるので、フィルタ回路 4 2 2 はステップ S T 6 3 を実行し、データ D T 1 1 \_ r [ 8 ' d 0 ]、データ D T 1 1 \_ e [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 5 ] を生成し、生成したデータ D T 1 1 \_ r、D T 1 1 \_ e を画像処理回路 4 2 0 に送信する。

30

## 【 0 2 9 3 】

( 期間 T 4 - T 6 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] を受信する。ステップ S T 6 1 は真であるが、S T 6 5 は偽であるので、フィルタ回路 4 2 2 はステップ S T 6 3 を実行し、データ D T 1 1 \_ r [ 8 ' d 0 ]、データ D T 1 1 \_ e [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] を生成し、生成したデータ D T 1 1 \_ r、D T 1 1 \_ e を画像処理回路 4 2 0 に送信する。

40

## 【 0 2 9 4 】

データ D T 0 [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] に対する判定結果は、上掲の動作例 1 ではグレースケールデータであり、動作例 2 ではカラーデータである。当該データ D T 0 の表示方法は、動作例 1、2 とで異なる。

## 【 0 2 9 5 】

動作例 2 では、データ D T 0 がステップ S T 6 1 の全ての条件を満たしていても、データ D T 0 の R G B データの何れか 1 つでもしきい値よりも小さい場合は、データ D T 0 は E L 素子 E E 1 でカラー表示され、L C 素子 R E 1 は表示に寄与しない。フィルタ回路 4 2

50

2のパラメータを最適化することで、グレースケールデータであっても中間階調の画像データである場合は、E L素子E E 1のみで表示させることができる。例えば、自然物など中間階調を多く含むカラー画像と、テキストおよび背景(2値画像)とで構成される画像の表示品位を向上できる。

【0296】

(期間T 6 - T 8)

フィルタ回路422は、データDT 0 [ 8' d 2 4 5, 8' d 2 5 5, 8' d 2 4 0 ]を受信する。ステップST 6 1は真であり、かつステップST 6 5は真であるので、フィルタ回路422はステップST 6 2を実行し、データDT 1 1\_\_r [ 8' d 2 5 0 ]、データDT 1 1\_\_e [ 8' d 0, 8' d 0, 8' d 0 ]を生成し、生成したデータDT 1 1\_\_r、DT 1 1\_\_eを画像処理回路420に送信する。

10

【0297】

<<ER表示システム>>

図21に示すER表示システム401は、ER表示システム400の変形例であり、ERパネル110に代えて、ERパネル115を有する。フィルタ回路422は、アプリケーションプロセッサ190から送信されたデータDT 0を処理し、データDT 1 3\_\_r、DT 1 3\_\_eを生成する。画像処理回路420は、データDT 1 3\_\_r、DT 1 3\_\_eをそれぞれ処理し、データDT 1 4\_\_r、DT 1 4\_\_eを生成する。

【0298】

<フィルタ回路422の動作例3>

20

図22を参照して、T X Tモードでのフィルタ回路422の動作例を説明する。図22に示す動作フローのステップST 7 0 ST 7 4は、動作例1のステップST 6 0 ST 6 4に対応する。

【0299】

(ステップST 7 0)

ステップST 7 0はステップST 6 0と同じである。フィルタ回路422はアプリケーションプロセッサ190が生成したデータDT 0 [ R 0、G 0、B 0 ]を受信する。

【0300】

(ステップST 7 1)

ステップST 7 1はステップST 6 1と同じである。フィルタ回路422は、下記式(f 2 1)乃至(f 2 3)の比較演算を行う。

30

【0301】

|         |           |         |            |
|---------|-----------|---------|------------|
| C r g 1 | R 0 - G 0 | C r g 2 | ・・・(f 2 1) |
| C g b 1 | G 0 - B 0 | C g b 2 | ・・・(f 2 2) |
| C b r 1 | B 0 - R 0 | C b r 2 | ・・・(f 2 3) |

【0302】

式(f 2 1)乃至(f 2 3)の比較演算が全て真である場合は、ステップST 7 2が実行され、それ以外の場合はステップST 7 3が実行される。ステップST 7 2、ST 7 3では、フィルタ回路422はデータDT 0からデータDT 1 3\_\_e、DT 1 3\_\_rを生成する。データDT 1 3\_\_eは1画素分の画像データであり、R G Bデータ[R e m 3, G e m 3, B e m 3]で構成される。データDT 1 3\_\_rは1画素分の画像データであり、R G Bデータ[R r f 3, G r f 3, B r f 3]で構成される。

40

【0303】

(ステップST 7 2)

ステップST 7 2では、データDT 0を黒表示データに変換することで、E L用のデータDT 1 3\_\_e [ R e m 3, G e m 3, B e m 3 ]を生成する。具体的には、フィルタ回路422は、式(f 2 4)乃至(f 2 6)を演算することで、データDT 1 3\_\_eを生成する。

【0304】

R e m 3 = 0 ・・・(f 2 4)

50

$G_{em3} = 0 \quad \dots (f \quad 25)$

$B_{em3} = 0 \quad \dots (f \quad 26)$

【0305】

データDT13\_\_eのRGBデータを全て“0”にしているが、これに限定されない。データDT13\_\_eはサブ画素13R、13G、13Bの黒表示を可能にするデータであればよい。

【0306】

フィルタ回路422は、下記変換式(f 27)乃至(f 29)を演算して、データDT0からデータDT13\_\_rを生成する。ここでは、データDT0はそのままデータDT13\_\_rとして用いられる。

10

【0307】

$R_{rf3} = R0 \quad \dots (f \quad 27)$

$G_{rf3} = G0 \quad \dots (f \quad 28)$

$B_{rf3} = B0 \quad \dots (f \quad 29)$

【0308】

(ステップST73)

ステップST73では、フィルタ回路422は、下記変換式(f 30)乃至(f 32)を演算して、データDT0からデータDT13\_\_eを生成する。ここでは、データDT0はそのままデータDT13\_\_eとして用いられる。

20

【0309】

$R_{em3} = R0 \quad \dots (f \quad 30)$

$G_{em3} = G0 \quad \dots (f \quad 31)$

$B_{em3} = B0 \quad \dots (f \quad 32)$

【0310】

フィルタ回路422は、データDT0を黒表示データに変換することで、データDT13\_\_rを生成する。そのため、フィルタ回路422は、下記式(f 33)乃至(f 35)を演算する。

【0311】

$R_{rf3} = 0 \quad \dots (f \quad 33)$

$G_{rf3} = 0 \quad \dots (f \quad 34)$

$B_{rf3} = 0 \quad \dots (f \quad 35)$

30

【0312】

データDT13\_\_rのRGBデータを全て“0”にしているが、これに限定されない。データDT13\_\_rはサブ画素12R、12G、12Bの黒表示を可能にするデータであればよい。

【0313】

(ステップST74)

フィルタ回路422は、データDT13\_\_e、DT13\_\_rを画像処理回路420に送信する。フィルタ回路422は、ステップST70 - ST74のサイクルを画素の数と同じ回数繰り返すことで、1フレーム分のデータDT13\_\_e、DT13\_\_rを生成する。

40

【0314】

画像処理回路420は受信したデータDT13\_\_e、DT13\_\_rを処理し、データDT14\_\_e[R<sub>em4</sub>, G<sub>em4</sub>, B<sub>em4</sub>]、DT14\_\_r[R<sub>rf4</sub>, G<sub>rf4</sub>, B<sub>rf4</sub>]を生成する。表示コントローラ410は、データDT14\_\_e、DT14\_\_rをソースドライバ123E、123Rにそれぞれ送信する。

【0315】

ソースドライバ123Eは、データDT14\_\_e[R<sub>em4</sub>, G<sub>em4</sub>, B<sub>em4</sub>]を処理し、ソース線SL2\_\_R、SL2\_\_G、SL2\_\_Bに書き込むデータ信号を生成する。ソースドライバ123Rは、データDT14\_\_r[R<sub>rf4</sub>, G<sub>rf4</sub>, B<sub>rf4</sub>]を処理し、ソース線SL1\_\_R、SL1\_\_G、SL1\_\_Bに書き込むデータ信号を生成する。

50

## 【0316】

図23を参照して、動作例3の具体例を説明する。以下のようにパラメータを設定する。

$$Crg1 = Cgb1 = Cbr1 = -15$$

$$Crg2 = Cgb2 = Cbr2 = 15$$

## 【0317】

(期間T0 - T2)

フィルタ回路422は、データDT0[8'd255, 8'd255, 8'd50]を受信する。ステップST71は偽であるので、フィルタ回路422はステップST73を実行し、データDT13\_\_r[8'd0, 8'd0, 8'd0]、データDT13\_\_e[8'd255, 8'd255, 8'd50]を生成する。生成されたデータDT13\_\_r、DT13\_\_eは画像処理回路420に送信される。

10

## 【0318】

(期間T2 - T4)

フィルタ回路422は、データDT0[8'd50, 8'd50, 8'd255]を受信する。ステップST71は偽であるので、フィルタ回路422はステップST73を実行し、データDT13\_\_r[8'd0, 8'd0, 8'd0]、データDT13\_\_e[8'd50, 8'd50, 8'd255]を生成する。生成されたデータDT13\_\_r、DT13\_\_eは画像処理回路420に送信される。

## 【0319】

(期間T4 - T6)

フィルタ回路422は、データDT0[8'd105, 8'd110, 8'd100]を受信する。ステップST71は真であるので、フィルタ回路422はステップST72を実行し、データDT13\_\_r[8'd105, 8'd110, 8'd100]、データDT13\_\_e[8'd0, 8'd0, 8'd0]を生成する。生成されたデータDT13\_\_r、DT13\_\_eは画像処理回路420に送信される。

20

## 【0320】

<フィルタ回路422の動作例4>

図24を参照して、TXTモードでのフィルタ回路422の他の動作例を説明する。図24に示す動作フローは、図22の動作フローの変形例であり、ステップST75が追加されている。ステップST71とステップST75とにより、データDT0がカラーデータであるか否かの判定が行われる。

30

## 【0321】

(ステップST75)

ステップST71が真である場合、ステップST75は実行される。ステップST75は動作例2のステップST65(図19参照)と同じステップである。フィルタ回路422は、下記式(f36)乃至(f38)の比較演算を行う。

## 【0322】

$$R0 \quad C r 3 \quad \cdots (f \quad 36)$$

$$G0 \quad C g 3 \quad \cdots (f \quad 37)$$

$$B0 \quad C b 3 \quad \cdots (f \quad 38)$$

40

## 【0323】

動作例4では、式(f21)乃至(f23)および(f36)乃至(f38)が全て真である場合、ステップST72が実行され、それ以外の場合は、ステップST73が実行される。

## 【0324】

図25を参照して、動作例4の具体例を説明する。以下のようにパラメータを設定する。

$$Crg1 = Cgb1 = Cbr1 = -15$$

$$Crg2 = Cgb2 = Cbr2 = 15$$

$$C r 3 = C g 3 = C b 3 = 200$$

## 【0325】

50

( 期間 T 0 - T 2 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 2 5 5 , 8 ' d 2 5 5 , 8 ' d 5 0 ] を受信する。ステップ S T 7 1 は偽であるので、フィルタ回路 4 2 2 はステップ S T 7 3 を実行し、データ D T 1 3 \_ r [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ]、データ D T 1 3 \_ e [ 8 ' d 2 5 5 , 8 ' d 2 5 5 , 8 ' d 5 0 ] を生成する。生成されたデータ D T 1 3 \_ r、D T 1 3 \_ e は画像処理回路 4 2 0 に送信される。

【 0 3 2 6 】

( 期間 T 2 - T 4 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 5 ] を受信する。ステップ S T 7 1 は偽であるので、フィルタ回路 4 2 2 はステップ S T 7 3 を実行し、データ D T 1 3 \_ r [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ]、データ D T 1 3 \_ e [ 8 ' d 5 0 , 8 ' d 5 0 , 8 ' d 2 5 5 ] を生成する。生成されたデータ D T 1 3 \_ r、D T 1 3 \_ e は画像処理回路 4 2 0 に送信される。

10

【 0 3 2 7 】

( 期間 T 4 - T 6 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] を受信する。ステップ S T 7 1 は真であり、ステップ S T 7 5 は偽であるので、フィルタ回路 4 2 2 はステップ S T 7 3 を実行し、データ D T 1 3 \_ r [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ]、データ D T 1 3 \_ e [ 8 ' d 1 0 5 , 8 ' d 1 1 0 , 8 ' d 1 0 0 ] を生成する。生成されたデータ D T 1 3 \_ r、D T 1 3 \_ e は画像処理回路 4 2 0 に送信される。

20

【 0 3 2 8 】

( 期間 T 6 - T 8 )

フィルタ回路 4 2 2 は、データ D T 0 [ 8 ' d 2 4 5 , 8 ' d 2 5 5 , 8 ' d 2 4 0 ] を受信する。ステップ S T 7 1 は真であり、ステップ S T 7 5 は真であるので、フィルタ回路 4 2 2 はステップ S T 7 2 を実行し、データ D T 1 3 \_ r [ 8 ' d 2 4 5 , 8 ' d 2 5 5 , 8 ' d 2 4 0 ]、データ D T 1 3 \_ e [ 8 ' d 0 , 8 ' d 0 , 8 ' d 0 ] を生成する。生成されたデータ D T 1 3 \_ r、D T 1 3 \_ e は画像処理回路 4 2 0 に送信される。

【 0 3 2 9 】

< < H Y モード > >

H Y モードでは、光センサ 1 9 5 で取得したデータ ( 例えば、環境光の照度、色温度 )、および使用者の操作等に基づく割り込み要求に応じて、サブ画素 1 3 R、1 3 G、1 3 B の輝度を変更される。光センサ 1 9 5 で取得されたデータ、割り込み要求に基づいて、調光処理のパラメータが設定され、画像処理回路 4 2 0 は、設定されたパラメータを用いてデータ D T 1 3 \_ e の調光処理を行う。

30

【 0 3 3 0 】

( 1 ) 明るい環境 ( 例えば、晴天の昼間の屋外 ) では表示モードは、画素アレイ 1 1 6 E の E L 素子 E E 1 を非発光にして、画素アレイ 1 1 6 R のみで表示を行う。( 2 ) 暗い環境 ( 例えば、夜間の屋外、照明の無い屋内など )、つまり画素アレイ 1 1 6 R が表示を行えない環境では、画素アレイ 1 1 6 E のみで表示を行う。( 3 ) 環境光の照度が低い環境 ( 例えば、照明器具で照明された室内、曇天の屋外など )、L C 素子 R E 1 の反射光のみでは良好な表示品位が得られないような環境では、E L 素子 E E 1 を発光させ、画素アレイ 1 1 6 R と画素アレイ 1 1 6 E とで表示を行う。

40

【 0 3 3 1 】

以上述べたように、H Y モードでは、使用環境の明るさに応じて、サブ画素 1 3 R、1 3 G、1 3 B の輝度を調節することができるので、E R 表示システム 4 0 1 の表示品位の向上と、消費電力の低減とが図れる。また、E R 表示システム 4 0 1 では、T X T モード、H Y モードともに I D S 駆動が可能であり、I D S 駆動によって、消費電力の低減を図れる。

【 0 3 3 2 】

本実施の形態の E R 表示システムでは、ホスト装置では、E L 用と L C 用の 2 種類の画像

50

データを生成しなくてもよい。よって、ホスト装置が表示コントローラへ画像データを送信するときの負荷が軽減されるので、E R表示システムの動作不良を低減できる。

【0333】

〔実施の形態3〕

上掲の実施の形態の表示システムに、タッチセンサを組み込むことができる。本実施の形態では、タッチセンサが組み込まれた表示システムについて説明する。

【0334】

<< E R表示システム103 >>

図26に、E R表示システム101をベースにしたタッチセンサ付きのE R表示システム103の構成例を示す。E R表示システム103は、E Rパネル115、タッチセンサ130、表示コントローラ143、アプリケーションプロセッサ190、メモリ装置191、センサ部193を有する。

【0335】

表示コントローラ143は、画像処理部152、タイミングコントローラ155、メモリ装置156E、156R、タッチセンサコントローラ159を有する。タッチセンサコントローラ159には、アプリケーションプロセッサから、クロック信号、同期信号などの信号が送信される。タッチセンサコントローラ159は、タッチセンサ130を駆動するためのタイミング信号を生成する。

【0336】

アプリケーションプロセッサ190は、タッチセンサ130で検出された位置情報等を反映した画像データを生成する。

【0337】

タッチセンサ130の構造は、アウトセル型（外付け型）、内蔵型に大別される。内蔵型タッチセンサの構造には、例えば、オンセル型とインセル型とがある。図27Aは、タッチセンサ130をインセル型タッチセンサで構成した例であり、基板311のLC層313側にセンサアレイ341が設けられている。図27Bは、タッチセンサ130がオンセル型タッチセンサである例であり、基板311の光取り出し側にセンサアレイ341が設けられている。センサアレイ341は、光301-303を遮光しない構造であることが好ましい。

【0338】

図27Cにタッチセンサ130の構成例を示す。図27Cに示すタッチセンサ130は相互容量型タッチセンサであり、センサアレイ341、タッチセンサドライバ342を有する。センサアレイ341は、複数のドライブ線DRL、複数のセンス線SNLを有する。1本のドライブ線DRLと1本のセンス線SNLと間に容量CTが形成される。タッチセンサドライバ342は、ドライブ線DRLを駆動している間、センス線SNLの信号を検出する。センス線SNLの信号は容量CTの容量値の変化量の情報をもつ。センス線SNLの信号を解析することで、タッチの有無、タッチ位置などの情報を得ることができる。

【0339】

図28Aに、アウトセル型タッチセンサとE Rパネル115との組み合わせ例を示す。図28Aの例では、E Rパネル115の基板311側（光取り出し側）に光学式タッチセンサ133が設けられ、基板312側に電磁誘導方式タッチセンサ135が設けられている。

【0340】

光学式タッチセンサ133は、赤外線133irを発する赤外LEDと、赤外線133irを検知する受光素子（例えば、イメージセンサ）を備える。受光素子の信号を検知することで、指137で赤外線133irが遮られた位置を検出する（図28B）。

【0341】

電磁誘導方式タッチセンサ135は、画素アレイ116と重なる領域にセンサコイル135aを有する。位置の入力は電子ペン138で行う。電子ペン138とセンサコイル135a間で生じる磁束135mによって、センサコイル135aの誘導電流が変化する。こ

10

20

30

40

50



の変化量を検知することで、電子ペン 138 の位置、筆圧などを検出することができる（図 28C）。

【0342】

ここでは、タッチセンサとして、相互容量型タッチセンサ、光学式タッチセンサ、および電磁誘導方式タッチセンサを挙げたが、これらに限定されない。抵抗膜方式タッチセンサ、表面弾性波方式タッチセンサなどのタッチセンサでもよい。1種類または複数種類のタッチセンサを、表示システムに組み込むことが可能である。

【0343】

<<ER表示システム403>>

図29に、タッチセンサを有するER表示システムの一例を示す。図29に示すER表示システム403はER表示システム400の変形例であり、表示コントローラ410に代えて表示コントローラ412を備え、タッチセンサ130が更に設けられている。

10

【0344】

表示コントローラ412は、タッチセンサコントローラ427、IDSコントローラ428を有する。タッチセンサコントローラ427は、タッチセンサ130を制御するためのタイミング信号を生成する。アプリケーションプロセッサ190は、タッチセンサ130で検出された位置情報等を反映した、画像データを生成する。

【0345】

IDSコントローラ428は信号idsを生成する。例えば、IDSコントローラ428をニューラルネットワーク(NN)で構築して、IDSコントローラ428でIDS駆動の開始および終了タイミングを予測してもよい。学習機能を持つIDSコントローラ428を備えることで、IDS駆動と通常動作の切り替えを効率よく行えるため、ER表示システム403全体の消費電力低減の効率化が図れる。

20

【0346】

IDSコントローラ428の学習データとして、タッチセンサ130の出力データ、メモリ装置426R、426Eの消費電流、アプリケーションプロセッサ190の出力データ（実行しているアプリケーションの属性など）が用いられる。IDSコントローラ428は、これらのデータを用いてERパネル110の最適なりフレッシュレートを学習する。

【0347】

〔実施の形態4〕

30

<<電子機器>>

本実施の形態では、実施の形態1乃至3に係る表示システムを備える電子機器を説明する。

【0348】

図30Aにタブレット型情報端末の構成例を示す。図30Aに示す情報端末3010は、筐体3011、表示部3012、光センサ3013、カメラ3015、操作ボタン3016を有する。情報端末3010の機能には、音声通話、カメラ3015を利用したビデオ通話、電子メール、手帳、インターネット接続、音楽再生などがある。

【0349】

表示部3012はタッチセンサが組み込まれた表示システムで構成される。情報端末3010の画面をスタイラスペン3017（または電子ペン）、指などでタッチ操作することで、情報端末3010を操作することが可能である。光センサ3013で検知された環境光のデータに基づいて、表示部3012の明るさ、色合いなどが変更可能である。以下に例示される電子機器の表示部も、表示部3012と同様の機能を持つ。

40

【0350】

情報端末3010に電子教科書のデータを記憶させることで、デジタル教科書リーダとして用いることが可能である。

【0351】

図30BにPC（パーソナルコンピュータ）の構成例を示す。図30Bに示すPC3030は、筐体3031、表示部3032、光センサ3034、カメラ3035、キーボード

50

３０３６を有する。キーボード３０３６は、筐体３０３１から着脱可能な構成である。筐体３０３１にキーボード３０３６を装着した状態では、ＰＣ３０３０はノート型ＰＣとして使用できる。筐体３０３１からキーボード３０３６を脱着した状態では、ＰＣ３０３０はタブレット型ＰＣとして使用できる。

【０３５２】

ＰＣ３０３０に電子教科書のデータを記憶させることで、デジタル教科書リーダとして用いることが可能である。

【０３５３】

図３０Ｃにスマートフォンの構成例を示す。図３０Ｃに示すスマートフォン３０５０は、筐体３０５１、表示部３０５２、光センサ３０５４、マイク３０５６、スピーカ３０５７、操作ボタン３０５８を有する。筐体３０５１の背面には、カメラなどが設けられている。スマートフォン３０５０は情報端末３０１０等と同様の機能をもつ。

10

【０３５４】

図３０Ｄにウェアラブル情報端末の構成例を示す。図３０Ｄに示す情報端末３０７０は筐体３０７１、表示部３０７２、リストバンド３０７３、光センサ３０７４、操作ボタン３０７５、竜頭３０７６を有する。情報端末３０７０は情報端末３０１０等と同様の機能をもち、スマートウォッチとして用いることができる。

【０３５５】

図３０Ｄは、腕時計型のウェアラブル情報端末の構成例である。ウェアラブル情報端末には、眼鏡型、ゴーグル型、ブレスレット型、アームバンド型、ペンダント型など様々な態様がある。

20

【０３５６】

図３１にデジタルサイネージの構成例を示す。図３１に示すデジタルサイネージ３１００は、筐体３１０１、表示部３１０２、スピーカ３１０３、光センサ３１０４を有する。表示部３１０２に実施の形態１のＥＲ表示システムが設けられている。デジタルサイネージ３１００によって、例えば、駅、空港、施設などの案内図表示システム、病院、銀行などの順番案内表示システムを提供できる。

【０３５７】

上掲のＥＲ表示システムは、ＴＸＴモードをサポートしているため、電子教科書を収めた情報端末（デジタル教科書リーダ）に好適である。ＴＸＴモードでは、教科書のテキストは、環境光を利用した反射型表示パネルに表示されるため、ユーザーは、紙媒体の教科書を読むのと同様な感覚で、デジタル教科書リーダで教科書を読むことができ、長時間画面を見ても疲れにくい。

30

【０３５８】

また、ユーザーは、カラーで各種の注釈（ハイライト表示、下線、取り消し線、フリーハンドの線図など）を白黒のテキストに記入することができるため、本デジタル教科書リーダによって紙媒体の教科書と同様の学習環境を得ることができる。注釈の表示は、反射型表示素子による黒表示と発光型表示素子によるカラー表示とのハイブリッド表示によって行われる。したがって注釈は色再現性の高い発光型素子だけで表示することができるため、白黒表示のテキストに対して、注釈を目立たせることができる。

40

【０３５９】

〔実施の形態５〕

本実施の形態では、メモリ装置について説明する。例えば、本実施の形態のメモリ装置は、ＥＲ表示システムのメモリ装置に適用される。

【０３６０】

本明細書等では、データ保持部（例えば、メモリセル）にＯＳトランジスタが設けられているメモリ装置のことを、「ＯＳメモリ」と呼ぶこととする。本実施の形態では、ＯＳメモリの一例として、「ＤＯＳＲＡＭ（登録商標）」、および「ＮＯＳＲＡＭ（登録商標）」について、説明する。

【０３６１】

50

「D O S R A M (ドスラム)」とは、「D y n a m i c O x i d e S e m i c o n d u c t o r R A M」の頭字語であり、1 T (トランジスタ) 1 C (容量) 型のメモリセルを有する R A M を指す。「N O S R A M (ノスラム)」とは「N o n v o l a t i l e O x i d e S e m i c o n d u c t o r R A M」の頭字語であり、ゲインセル型 (2 T 型、3 T 型) のメモリセルを有する R A M を指す。

#### 【0362】

<< D O S R A M 1 4 0 0 >>

以下、図 3 2 A - 図 3 2 C を参照して、D O S R A M について説明する。

#### 【0363】

図 3 2 A に示す D O S R A M 1 4 0 0 は、コントローラ 1 4 0 5、行回路 1 4 1 0、列回路 1 4 1 5、M C - S A アレイ 1 4 2 0 を有する。行回路 1 4 1 0 はデコーダ 1 4 1 1、ワード線ドライバ 1 4 1 2、列セクタ 1 4 1 3、センスアンプドライバ 1 4 1 4 を有する。列回路 1 4 1 5 はグローバルセンスアンプアレイ 1 4 1 6、入出力回路 1 4 1 7 を有する。グローバルセンスアンプアレイ 1 4 1 6 は複数のグローバルセンスアンプ 1 4 4 7 を有する。M C - S A アレイ 1 4 2 0 はメモリセルアレイ 1 4 2 2、センスアンプアレイ 1 4 2 3、グローバルビット線 G B L L、G B L R を有する。

10

#### 【0364】

( M C - S A アレイ 1 4 2 0 )

M C - S A アレイ 1 4 2 0 は、メモリセルアレイ 1 4 2 2 をセンスアンプアレイ 1 4 2 3 上に積層した積層構造をもつ。グローバルビット線 G B L L、G B L R はメモリセルアレイ 1 4 2 2 上に積層されている。D O S R A M 1 4 0 0 では、ビット線の構造に、ローカルビット線とグローバルビット線とで階層化された階層ビット線構造が採用されている。

20

#### 【0365】

メモリセルアレイ 1 4 2 2 は、N 個 ( N は 2 以上の整数 ) のローカルメモリセルアレイ 1 4 2 5 < 0 > - 1 4 2 5 < N - 1 > を有する。図 3 2 B に示すように、ローカルメモリセルアレイ 1 4 2 5 は、複数のメモリセル 1 4 4 5、複数のワード線 W L、複数のビット線 B L L、B L R を有する。図 3 2 B の例では、ローカルメモリセルアレイ 1 4 2 5 の構造はオープンビット線型であるが、フォールデッドビット線型であってもよい。

#### 【0366】

図 3 2 C に示すメモリセル 1 4 4 5 は、O S トランジスタ M O 4 5、容量素子 C 4 5 を有する。O S トランジスタ M O 4 5 は容量素子 C 4 5 の充放電を制御する機能をもつ。O S トランジスタ M O 4 5 のゲートはワード線 W L に電氣的に接続され、バックゲートは配線 B G L に電氣的に接続され、第 1 端子はビット線 B L L または B L R に電氣的に接続され、第 2 端子は容量素子 C 4 5 の第 1 端子に電氣的に接続されている。容量素子 C 4 5 の第 2 端子は配線 P C L に電氣的に接続されている。配線 P C L、B G L は電圧を供給するための電源線である。

30

#### 【0367】

配線 B G L の電圧によって、O S トランジスタ M O 4 5 の閾値電圧を変更することができる。例えば、配線 B G L の電圧は固定電圧 (例えば、負の定電圧) であってもよいし、D O S R A M 1 4 0 0 の動作に応じて、配線 B G L の電圧を変化させてもよい。

40

#### 【0368】

O S トランジスタ M O 4 5 のバックゲートを O S トランジスタ M O 4 5 のゲート、ソース、またはドレインに電氣的に接続してもよい。あるいは、O S トランジスタ M O 4 5 にバックゲートを設けなくてもよい。

#### 【0369】

センスアンプアレイ 1 4 2 3 は、N 個のローカルセンスアンプアレイ 1 4 2 6 < 0 > - 1 4 2 6 < N - 1 > を有する。ローカルセンスアンプアレイ 1 4 2 6 は、1 のスイッチアレイ 1 4 4 4、複数のセンスアンプ 1 4 4 6 を有する。センスアンプ 1 4 4 6 には、ビット線対が電氣的に接続されている。センスアンプ 1 4 4 6 は、ビット線対をプリチャージする機能、ビット線対の電圧差を増幅する機能、この電圧差を保持する機能を有する。スイ

50

タッチアレイ 1444 は、ビット線対を選択し、選択したビット線対とグローバルビット線対と間を導通状態にする機能を有する。

【0370】

ここで、ビット線対とは、センスアンプによって、同時に比較される 2 本のビット線のことをいう。グローバルビット線対とは、グローバルセンスアンプによって、同時に比較される 2 本のグローバルビット線のことをいう。ビット線対を一对のビット線と呼ぶことができ、グローバルビット線対を一对のグローバルビット線と呼ぶことができる。ここでは、ビット線 B L L とビット線 B L R が 1 組のビット線対を成す。グローバルビット線 G B L L とグローバルビット線 G B L R とが 1 組のグローバルビット線対をなす。以下、ビット線対 ( B L L , B L R )、グローバルビット線対 ( G B L L , G B L R ) と表す。

10

【0371】

(コントローラ 1405)

コントローラ 1405 は、D O S R A M 1400 の動作全般を制御する機能を有する。コントローラ 1405 は、外部からの入力されるコマンド信号を論理演算して、動作モードを決定する機能、決定した動作モードが実行されるように、行回路 1410、列回路 1415 の制御信号を生成する機能、外部から入力されるアドレス信号を保持する機能、内部アドレス信号を生成する機能を有する。

【0372】

(行回路 1410)

行回路 1410 は、M C - S A アレイ 1420 を駆動する機能を有する。デコーダ 1411 はアドレス信号をデコードする機能を有する。ワード線ドライバ 1412 は、アクセス対象行のワード線 W L を選択する選択信号を生成する。

20

【0373】

列セクタ 1413、センスアンプドライバ 1414 はセンスアンプアレイ 1423 を駆動するための回路である。列セクタ 1413 は、アクセス対象列のビット線を選択するための選択信号を生成する機能をもつ。列セクタ 1413 の選択信号によって、各ローカルセンスアンプアレイ 1426 のスイッチアレイ 1444 が制御される。センスアンプドライバ 1414 の制御信号によって、複数のローカルセンスアンプアレイ 1426 は独立して駆動される。

【0374】

30

(列回路 1415)

列回路 1415 は、データ信号 W D A [ 31 : 0 ] の入力を制御する機能、データ信号 R D A [ 31 : 0 ] の出力を制御する機能を有する。データ信号 W D A [ 31 : 0 ] は書き込みデータ信号であり、データ信号 R D A [ 31 : 0 ] は読み出しデータ信号である。

【0375】

グローバルセンスアンプ 1447 はグローバルビット線対 ( G B L L , G B L R ) に電氣的に接続されている。グローバルセンスアンプ 1447 はグローバルビット線対 ( G B L L , G B L R ) 間の電圧差を増幅する機能、この電圧差を保持する機能を有する。グローバルビット線対 ( G B L L , G B L R ) へのデータの書き込み、および読み出しは、入出力回路 1417 によって行われる。

40

【0376】

D O S R A M 1400 の書き込み動作の概要を説明する。入出力回路 1417 によって、データがグローバルビット線対に書き込まれる。グローバルビット線対のデータは、グローバルセンスアンプアレイ 1416 によって保持される。アドレス信号が指定するローカルセンスアンプアレイ 1426 のスイッチアレイ 1444 によって、グローバルビット線対のデータが、対象列のビット線対に書き込まれる。ローカルセンスアンプアレイ 1426 は、書き込まれたデータを増幅し、保持する。指定されたローカルメモリセルアレイ 1425 において、行回路 1410 によって、対象行のワード線 W L が選択され、選択行のメモリセル 1445 にローカルセンスアンプアレイ 1426 の保持データが書き込まれる。

50

## 【0377】

DOSRAM1400の読み出し動作の概要を説明する。アドレス信号によって、ローカルメモリセルアレイ1425の1行が指定される。指定されたローカルメモリセルアレイ1425において、対象行のワード線WLが選択状態となり、メモリセル1445のデータがビット線に書き込まれる。ローカルセンスアンプアレイ1426によって、各列のビット線対の電圧差がデータとして検出され、かつ保持される。スイッチアレイ1444によって、ローカルセンスアンプアレイ1426の保持データの内、アドレス信号が指定する列のデータが、グローバルビット線対に書き込まれる。グローバルセンスアンプアレイ1416は、グローバルビット線対のデータを検出し、保持する。グローバルセンスアンプアレイ1416の保持データは入出力回路1417に出力される。以上で、読み出し動作が完了する。

10

## 【0378】

容量素子C45の充放電によってデータを書き換えるため、DOSRAM1400は原理的には書き換え回数に制約はなく、かつ、低エネルギーで、データの書き込みおよび読み出しが可能である。また、メモリセル1445の回路構成が単純であるため、大容量化が容易である。よって、DOSRAM1400は大容量のデータを高頻度で書き換えるメモリ装置、例えば、画像処理に利用されるフレームメモリに好適である。

## 【0379】

OSTランジスタMO45はOSTランジスタである。OSTランジスタはオフ電流が極めて小さいため、容量素子C45から電荷がリークすることを抑えることができるので、DOSRAM1400は保持時間がDRAMに比べて非常に長いため、リフレッシュレートを低減できる。従って、DOSRAM1400はリフレッシュ動作に要する電力を削減できる。

20

## 【0380】

MC-SAアレイ1420が積層構造であることによって、ローカルセンスアンプアレイ1426の長さと同程度の長さにビット線を短くすることができる。ビット線を短くすることで、ビット線容量が小さくなり、メモリセル1445の保持容量を低減することができる。また、ローカルセンスアンプアレイ1426にスイッチアレイ1444を設けることで、長いビット線の本数を減らすことができる。以上の理由から、DOSRAM1400のアクセス時に駆動する負荷が低減される。

30

## 【0381】

以上のことから、DOSRAM1400を表示コントローラのフレームメモリ、またはアプリケーションプロセッサのメインメモリに用いることで、ER表示システムの消費電力を低減できる。

## 【0382】

<<NOSRAM>>

図33、図34A乃至図34D、図35A、図35Bを参照してNOSRAMについて説明する。ここでは、1のメモリセルで多値データを記憶する多値NOSRAMについて説明する。

40

## 【0383】

図33に示すNOSRAM1600は、メモリセルアレイ1610、コントローラ1640、行ドライバ1650、列ドライバ1660、出力ドライバ1670を有する。

## 【0384】

メモリセルアレイ1610は複数のメモリセル1611、複数のワード線WWL、RWL、ビット線BL、ソース線SLを有する。ワード線WWLは書き込みワード線であり、ワード線RWLは読み出しワード線である。NOSRAM1600では、1のメモリセル1611で3ビット(8値)のデータを記憶する。

## 【0385】

コントローラ1640は、NOSRAM1600全体を統括的に制御し、データWDA[31:0]の書き込み、データRDA[31:0]の読み出しを行う。コントローラ16

50

40は、外部からのコマンド信号（例えば、チップイネーブル信号、書き込みイネーブル信号など）を処理して、行ドライバ1650、列ドライバ1660および出力ドライバ1670の制御信号を生成する。

【0386】

行ドライバ1650は、アクセスする行を選択する機能を有する。行ドライバ1650は、行デコーダ1651、およびワード線ドライバ1652を有する。

【0387】

列ドライバ1660は、ソース線SLおよびビット線BLを駆動する。列ドライバ1660は、列デコーダ1661、書き込みドライバ1662、DAC（デジタル アナログ変換回路）1663を有する。

10

【0388】

DAC1663は3ビットのデジタルデータをアナログ電圧に変換する。DAC1663は32ビットのデータWDA[31:0]を3ビットごとに、アナログ電圧に変換する。

【0389】

書き込みドライバ1662は、ソース線SLをプリチャージする機能、ソース線SLを電氣的に浮遊状態にする機能、ソース線SLを選択する機能、選択されたソース線SLにDAC1663で生成した書き込み電圧を入力する機能、ビット線BLをプリチャージする機能、ビット線BLを電氣的に浮遊状態にする機能等を有する。

【0390】

出力ドライバ1670は、セクタ1671、ADC（アナログ デジタル変換回路）1672、出力バッファ1673を有する。セクタ1671は、アクセスするソース線SLを選択し、選択されたソース線SLの電圧をADC1672に送信する。ADC1672は、アナログ電圧を3ビットのデジタルデータに変換する機能を持つ。ソース線SLの電圧はADC1672において、3ビットのデータに変換され、出力バッファ1673はADC1672から出力されるデータを保持する。

20

【0391】

<メモリセル>

図34Aはメモリセル1611の構成例を示す回路図である。メモリセル1611は2T型ゲインセルであり、ワード線WWL、RWL、ビット線BL、ソース線SL、配線BGLに電氣的に接続されている。メモリセル1611は、ノードSN、OSトランジスタMO61、トランジスタMP61、容量素子C61を有する。OSトランジスタMO61は書き込みトランジスタである。トランジスタMP61は読み出しトランジスタであり、例えばpチャネル型Siトランジスタで構成される。容量素子C61はノードSNの電圧を保持するための保持容量である。ノードSNはデータの保持ノードであり、ここではトランジスタMP61のゲートに相当する。

30

【0392】

メモリセル1611の書き込みトランジスタがOSトランジスタMO61で構成されているため、NOSRAM1600は長時間データを保持することが可能である。

【0393】

図34B - 図34Dにメモリセルの他の構成例を示す。図34Bに示すメモリセル1612は、メモリセル1611の変形例であり、読み出しトランジスタをnチャネル型トランジスタ(MN61)に変更したものである。トランジスタMN61はOSトランジスタであってもよいし、Siトランジスタであってもよい。

40

【0394】

メモリセル1611、1612において、OSトランジスタMO61はバックゲートの無いOSトランジスタであってもよい。

【0395】

図34Cに示すメモリセル1613は、3T型ゲインセルであり、ワード線WWL、RWL、ビット線BL、ソース線SL、配線BGL、PCLに電氣的に接続されている。メモリセル1613は、ノードSN、OSトランジスタMO62、トランジスタMP62、ト

50

ランジスタMP63、容量素子C62を有する。OSTランジスタMO62は書き込みトランジスタである。トランジスタMP62は読み出しトランジスタであり、トランジスタMP63は選択トランジスタである。トランジスタMP62、MP63はSiトランジスタである。

#### 【0396】

図34Dに示すメモリセル1614は、メモリセル1613の変形例であり、読み出しトランジスタおよび選択トランジスタをnチャネル型トランジスタ(MN62、MN63)に変更したものである。トランジスタMN62、MN63はOSTランジスタであってもよいし、Siトランジスタであってもよい。

#### 【0397】

メモリセル1611-1614に設けられるOSTランジスタは、バックゲートの無いトランジスタでもよいし、バックゲートが有るトランジスタであってもよい。

#### 【0398】

<書き込み動作>

図35AはNOSRAM1600の書き込み動作例を示すタイミングチャートである。t1、t2等は時刻を表す。

#### 【0399】

スタンバイ状態ではワード線RWLは高レベル(“H”)であり、ワード線WWLは、ソース線SL、ビット線BLは低レベル(“L”)である。よって、非選択状態のメモリセル1611では、OSTランジスタMO61およびトランジスタMP61がオフ状態であり、ノードSNは電氣的に浮遊状態である。

#### 【0400】

t1で、行ドライバ1650によって、ワード線WWLを“H”にし、ワード線RWLを“L”にして、OSTランジスタMO61およびトランジスタMP61をオン状態にする。列ドライバ1660によって、ビット線BLおよびソース線SLはプリチャージされる。ここでは、GND(接地電位)にプリチャージされる。

#### 【0401】

t2で、列ドライバ1660によって、ビット線BLは電氣的に浮遊状態とされる。ソース線SLには書き込み電圧(Va0-Va7)が入力される。電圧(Va0-Va7)は、8値のデータに対応する。3d'000のデータをメモリセル1611に書き込む場合は、書き込み電圧はVa0であり、3d'111のデータをメモリセル1611に書き込む場合は、書き込み電圧はVa7である。

#### 【0402】

ソース線SLの電圧(書き込み電圧)は、トランジスタMP61を介してビット線BLに入力され、ビット線BLの電圧はOSTランジスタMO61を介してノードSNに入力される。

#### 【0403】

書き込み電圧(Va0-Va7)よりもトランジスタMP61のしきい値電圧(以下、VTPと呼ぶ)分低い電圧(Vb0-Vb7)が、ノードSNに入力される。後述するように、トランジスタMP61を介してノードSNに書き込み電圧を入力することで、VTPに依存しない電圧をノードSNから読み出すことが可能である。そのため、NOSRAM1600の信頼性を向上させることができる。

#### 【0404】

t3でワード線WWLを“L”にして、OSTランジスタMO61をオフ状態にする。t4でワード線RWLを“H”にして、メモリセル1611を非選択状態にする。ワード線RWLを“H”することで、ノードSNの電圧は上昇する。

#### 【0405】

<読み出し動作>

図35Bは読み出し動作の一例を示すタイミングチャートである。読み出し動作は、ノードSNの電圧をソース線SLに書き込む動作である。

10

20

30

40

50

## 【 0 4 0 6 】

t 5 で、列ドライバ 1 6 6 0 はビット線 B L を G N D にプリチャージし、ソース線 S L を V H S L にプリチャージする。

## 【 0 4 0 7 】

t 6 で、列ドライバ 1 6 6 0 はソース線 S L を電氣的に浮遊状態にし、行ドライバ 1 6 5 0 はワード線 R W L を “ L ” にしてトランジスタ M P 6 1 をオン状態にする。ノード S N の電圧は V b 0 - V b 7 となり、トランジスタ M P 6 1 にはドレイン電流が流れる。ドレイン電流によって、ソース線 S L の電圧は低下する。ノード S N とソース線 S L 間電圧が V T P となると、ドレイン電流が流れなくなり、ノード S N の電圧の低下は停止する。このときのソース線 S L の電圧 ( V r s 0 - V r s 7 ) は、ノード S N の電圧 ( V b 0 - V b 7 ) に V T P を加えた電圧となる。例えば、 $V r s 0 = V b 0 + V T P = ( V a 0 - V T P ) + V T P = V a 0$  となる。つまり、上記の書き込み動作を行うことで、メモリセル 1 6 1 1 からソース線 S L に読み出された電圧 ( V r s 0 - V r s 7 ) は、トランジスタ M P 6 1 のしきい値電圧 V T P の影響を受けない。

10

## 【 0 4 0 8 】

t 7 で、行ドライバ 1 6 5 0 によってワード線 R W L を “ H ” にすることで、メモリセル 1 6 1 1 は保持状態となる。t 7 以降で、セクタ 1 6 7 1 により、ソース線 S L と A D C 1 6 7 2 とを導通状態にして、ソース線 S L の電圧を A D C 1 6 7 2 に入力する。A D C 1 6 7 2 は、ソース線 S L の電圧 ( V r s 0 - V r s 7 ) を 3 ビットのデータに変換する。A D C 1 6 7 2 は、4 のソース線 S L の電圧から生成した 3 ビットのデータを統合して 3 2 ビットのデータを生成し、出力バッファ 1 6 7 3 へ出力する。出力バッファ 1 6 7 3 から出力される 3 2 ビットのデータが R D A [ 3 1 : 0 ] である。

20

## 【 0 4 0 9 】

容量素子 C 6 1 の充放電によってデータを書き換えるため、N O S R A M 1 6 0 0 は原理的には書き換え回数に制約はなく、かつ、低エネルギーで、データの書き込みおよび読み出しが可能である。また、長時間データを保持することが可能であるので、リフレッシュ頻度を低減できる。よって、N O S R A M 1 6 0 0 は大容量のデータを高頻度で書き換えるメモリ装置、例えば、画像処理に利用されるフレームメモリに好適である。

## 【 0 4 1 0 】

N O S R A M 1 6 0 0 を表示コントローラのフレームメモリ、またはアプリケーションプロセッサのメインメモリに用いることで、E R 表示システムの消費電力を低減することができる。

30

## 【 0 4 1 1 】

## 〔実施の形態 6〕

本実施の形態では、S i トランジスタと O S トランジスタとで構成される半導体装置について説明する。ここでは、実施の形態 2 の N O S R A M 1 6 0 0 を例に、このような半導体装置の構造について説明する。

## 【 0 4 1 2 】

< < N O S R A M の断面構造例 > >

図 3 6 を参照して、N O S R A M 1 6 0 0 の構造について説明する。図 3 6 には、代表的にメモリセル 1 6 1 1 の断面構造例を示している。N O S R A M 1 6 0 0 は、単結晶シリコンウエハ 5 5 0 0 と、層 L X 1 - L X 1 1 の積層を有する。層 L X 1 - L X 1 1 には、配線、電極、プラグ等が設けられている。

40

## 【 0 4 1 3 】

層 L X 1 には、トランジスタ M P 6 1 等の N O S R A M 1 6 0 0 を構成する S i トランジスタが設けられている。S i トランジスタのチャネル形成領域は単結晶シリコンウエハ 5 5 0 0 に設けられている。

## 【 0 4 1 4 】

層 L X 8 には、トランジスタ M O 6 1 等の O S トランジスタが設けられている。O S トランジスタのバックゲート電極は層 L X 7 に設けられている。ここでは、O S トランジスタ

50



の構造は後述するＯＳトランジスタ５００４（図３９Ｂ参照）と同様である。

【０４１５】

層ＬＸ９には、容量素子Ｃ６１が設けられている。容量素子Ｃ６１を層ＬＸ９よりも下層に設けることが可能である。そのような例を図３７に示す。図３７では、容量素子Ｃ６１は層ＬＸ５に設けられている。図３７では、層ＬＸ８に設けられるＯＳトランジスタの構造は、後述するＯＳトランジスタ５００２（図３８Ｂ参照）と同様である。

【０４１６】

なお、図３６、図３７はＮＯＳＲＡＭ１６００の断面構成例を説明するための断面図であり、ＮＯＳＲＡＭ１６００を特定の切断線で切った断面図ではない。次に、図３８Ａ乃至図３９Ｂを参照して、ＯＳトランジスタの構成例を説明する。

10

【０４１７】

<<ＯＳトランジスタの構成例１>>

図３８ＡにＯＳトランジスタの構成例を示す。図３８Ａに示すＯＳトランジスタ５００１は、金属酸化物トランジスタである。図３８Ａの左側の図は、ＯＳトランジスタ５００１のチャネル長方向の断面図であり、右側の図は、ＯＳトランジスタ５００１のチャネル幅方向の断面図である。

【０４１８】

ＯＳトランジスタ５００１は絶縁表面に形成される。ここでは、絶縁層５０２１上に形成されている。ＯＳトランジスタ５００１は、絶縁層５０２８、５０２９で覆われている。ＯＳトランジスタ５００１は、絶縁層５０２２－５０２７、５０３０－５０３２、金属酸化物層５０１１－５０１３、導電層５０５０－５０５４を有する。

20

【０４１９】

なお、図中の絶縁層、金属酸化物層、導電層等は、単層でも積層でもよい。これらの作製には、スパッタリング法、分子線エピタキシー法（ＭＢＥ法）、パルスレーザアブレーション法（ＰＬＡ法）、ＣＶＤ法、原子層堆積法（ＡＬＤ法）などの各種の成膜方法を用いることができる。なお、ＣＶＤ法には、プラズマＣＶＤ法、熱ＣＶＤ法、有機金属ＣＶＤ法などがある。

【０４２０】

金属酸化物層５０１１－５０１３をまとめて酸化物層５０１０と呼ぶ。図３８Ａに示すように、酸化物層５０１０は金属酸化物層５０１１、金属酸化物層５０１２、金属酸化物層５０１３の順に積層している部分を有する。ＯＳトランジスタ５００１がオン状態のとき、チャネルは酸化物層５０１０の金属酸化物層５０１２に主に形成される。

30

【０４２１】

ＯＳトランジスタ５００１のゲート電極は導電層５０５０で構成され、ソース電極またはドレイン電極として機能する一対の電極は、導電層５０５１、５０５２で構成される。導電層５０５０－５０５２はそれぞれバリア層として機能する絶縁層５０３０－５０３２に覆われている。バックゲート電極は導電層５０５３と導電層５０５４との積層で構成される。ＯＳトランジスタ５００１はバックゲート電極を有さない構造としてもよい。後述するＯＳトランジスタ５００２も同様である。

【０４２２】

ゲート（フロントゲート）側のゲート絶縁層は絶縁層５０２７で構成され、バックゲート側のゲート絶縁層は、絶縁層５０２４－５０２６の積層で構成される。絶縁層５０２８は層間絶縁層である。絶縁層５０２９はバリア層である。

40

【０４２３】

金属酸化物層５０１３は、金属酸化物層５０１１、５０１２、導電層５０５１、５０５２でなる積層体を覆っている。絶縁層５０２７は金属酸化物層５０１３を覆っている。導電層５０５１、５０５２はそれぞれ、金属酸化物層５０１３、絶縁層５０２７を介して、導電層５０５０と重なる領域を有する。

【０４２４】

導電層５０５０－５０５４に用いられる導電材料には、リン等の不純物元素をドーピング

50

した多結晶シリコンに代表される半導体、ニッケルシリサイド等のシリサイド、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、クロム、ネオジム、スカンジウム等の金属、または上述した金属を成分とする金属窒化物（窒化タンタル、窒化チタン、窒化モリブデン、窒化タングステン）等がある。また、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの導電性材料を用いることができる。

#### 【0425】

例えば、導電層5050は、窒化タンタル、またはタングステン単層である。あるいは、導電層5050が2層構造、および3層構造の場合、次のような組み合わせがある。先に記載した導電体が絶縁層5027側の層を構成する。（アルミニウム、チタン）、（窒化チタン、チタン）、（窒化チタン、タングステン）、（窒化タンタル、タングステン）、（窒化タングステン、タングステン）、（チタン、アルミニウム、チタン）、（窒化チタン、アルミニウム、チタン）、（窒化チタン、アルミニウム、窒化チタン）。

10

#### 【0426】

導電層5051と導電層5052は同じ層構造をもつ。例えば、導電層5051が単層である場合、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンなどの金属、またはこれを主成分とする合金で構成すればよい。導電層5051が2層構造、および3層構造の場合、次のような組み合わせがある。先に記載した導電体が絶縁層5027側の層を構成する。（チタン、アルミニウム）、（タングステン、アルミニウム）、（タングステン、銅）、（銅-マグネシウム-アルミニウム合金、銅）、（チタン、銅）、（チタン又は窒化チタン、アルミニウムまたは銅、チタンまたは窒化チタン）、（モリブデンまたは窒化モリブデン、アルミニウムまたは銅、モリブデンまたは窒化モリブデン）。

20

#### 【0427】

例えば、導電層5053は、水素に対するバリア性を有する導電層（例えば、窒化タンタル層）とし、導電層5054は、導電層5053よりも導電率の高い導電層（例えばタングステン）とすることが好ましい。このような構造であることで、導電層5053と導電層5054の積層は配線としての機能と、酸化物層5010への水素の拡散を抑制する機能とをもつ。

30

#### 【0428】

絶縁層5021-5032に用いられる絶縁材料には、窒化アルミニウム、酸化アルミニウム、窒化酸化アルミニウム、酸化窒化アルミニウム、酸化マグネシウム、窒化シリコン、酸化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、アルミニウムシリケートなどがある。絶縁層5021-5032はこれらの絶縁材料でなる単層、または積層して構成される。絶縁層5021-5032を構成する層は、複数の絶縁材料を含んでいてもよい。

#### 【0429】

なお、本明細書等において、酸化窒化物とは、酸素の含有量が窒素よりも多い化合物であり、窒化酸化物とは、窒素の含有量が酸素よりも多い化合物のことをいう。

40

#### 【0430】

OSTランジスタ5001において、酸素および水素に対してバリア性をもつ絶縁層（以下、バリア層）によって酸化物層5010が包み込まれる構造であることが好ましい。このような構造であることで、酸化物層5010から酸素が放出されること、酸化物層5010への水素の侵入を抑えることができるので、OSTランジスタ5001の信頼性、電気特性を向上できる。

#### 【0431】

例えば、絶縁層5029をバリア層として機能させ、かつ絶縁層5021、5022、5

50

024の少なくとも1つをバリア層として機能させればよい。バリア層は、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム、窒化シリコンなどの材料で形成することができる。酸化物層5010と導電層5050の間に、バリア層をさらに設けてもよい。もしくは、金属酸化物層5013として、酸素および水素に対してバリア性をもつ金属酸化物層を設けてもよい。

#### 【0432】

絶縁層5030は、導電層5050の酸化を防ぐバリア層であることが好ましい。絶縁層5030が酸素に対してバリア性を有することで、絶縁層5028等から離脱した酸素による導電層5050の酸化を抑制することができる。例えば、絶縁層5030には、酸化アルミニウムなどの金属酸化物を用いることができる。

10

#### 【0433】

絶縁層5021 - 5032の構成例を記す。この例では、絶縁層5021、5022、5025、5029、5030 - 5032は、それぞれ、バリア層として機能する。絶縁層5026 - 5028は過剰酸素を含む酸化物層である。絶縁層5021は窒化シリコンであり、絶縁層5022は酸化アルミニウムであり、絶縁層5023は酸化窒化シリコンである。バックゲート側のゲート絶縁層(5024 - 5026)は、酸化シリコン、酸化アルミニウム、酸化シリコンの積層である。フロントゲート側のゲート絶縁層(5027)は、酸化窒化シリコンである。層間絶縁層(5028)は、酸化シリコンである。絶縁層5029、5030 - 5032は酸化アルミニウムである。

20

#### 【0434】

図38Aは、酸化物層5010が3層構造の例であるが、これに限定されない。酸化物層5010は、例えば、金属酸化物層5011または金属酸化物層5013のない2層構造とすることができるし、金属酸化物層5011 - 5013の何れか1層で構成してもよい。または、酸化物層5010を4層以上の金属酸化物層で構成してもよい。

#### 【0435】

<<Oストランジスタの構成例2>>

図38BにOストランジスタの構成例を示す。図38Bに示すOストランジスタ5002は、Oストランジスタ5001の変形例である。図38Bの左側にはOストランジスタ5002のチャンネル長方向の断面図を、右側にはチャンネル幅方向の断面図を示す。

30

#### 【0436】

Oストランジスタ5002では、金属酸化物層5011、5012とでなる積層の上面および側面が、金属酸化物層5013と絶縁層5027とでなる積層によって覆われている。そのため、Oストランジスタ5002においては、絶縁層5031、5032は必ずしも設けなくてもよい。

#### 【0437】

<<Oストランジスタの構成例3>>

図39AにOストランジスタの構成例を示す。図39Aに示すOストランジスタ5003は、Oストランジスタ5001の変形例であり、主に、ゲート電極の構造が異なる。図39Aの左側にはOストランジスタ5003のチャンネル長方向の断面図を、右側にはチャンネル幅方向の断面図を示す。

40

#### 【0438】

絶縁層5028に形成された開口部には、金属酸化物層5013、絶縁層5027、導電層5050が設けられている。つまり、絶縁層5028の開口部を利用して、ゲート電極が自己整合的に形成されている。よって、Oストランジスタ5002では、ゲート電極(5050)は、ゲート絶縁層(5017)を介してソース電極およびドレイン電極(5051、5052)と重なる領域を有していない。そのためゲート - ソース間の寄生容量、ゲート - ドレイン間の寄生容量が低減でき、周波特性を向上できる。また、絶縁層5028の開口によってゲート電極幅を制御できるため、チャンネル長の短いOストランジスタの作製が容易である。

50

## 【0439】

<< O S トランジスタの構成例 4 >>

図 39 B に示す O S トランジスタ 5004 は、O S トランジスタ 5001 とはゲート電極、酸化物層の構造が異なる。

## 【0440】

O S トランジスタ 5004 のゲート電極 (5050) は絶縁層 5033、5034 に覆われている。

## 【0441】

O S トランジスタ 5004 は、金属酸化物層 5011、5012 とでなる酸化物層 5009 を有する。導電層 5051、5052 を設ける代わりに、金属酸化物層 5011 に低抵抗領域 5011a、5011b が、金属酸化物層 5012 に低抵抗領域 5012a、5012b が設けられている。酸化物層 5009 に不純物元素 (例えば、水素、窒素) を選択的に添加することで、低抵抗領域 5011a、5011b、5012a、5012b を形成することができる。

10

## 【0442】

金属酸化物層に不純物元素を添加すると、添加した領域に酸素欠損が形成され、不純物元素が酸素欠損に入り込むことで、キャリア密度が高くなるため、添加領域が低抵抗化される。

## 【0443】

O S トランジスタのチャネル形成領域は、C A C O S (c l o u d - a l i g n e d c o m p o s i t e o x i d e s e m i c o n d u c t o r) であることが好ましい。

20

## 【0444】

C A C O S とは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、C A C O S または C A C - m e t a l o x i d e を、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子 (またはホール) を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能 (オン / オフさせる機能) を C A C O S に付与することができる。C A C O S において、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

30

## 【0445】

C A C O S は、導電性領域、および絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

## 【0446】

また、C A C O S において、導電性領域と、絶縁性領域とは、それぞれ 0.5 nm 以上 10 nm 以下、好ましくは 0.5 nm 以上 3 nm 以下のサイズで材料中に分散している場合がある。

40

## 【0447】

また、C A C O S は異なるバンドギャップを有する成分により構成される。例えば、C A C O S は、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記 C A C O S をトランジスタのチャネル形成領域に用いることで、O S トランジスタに高い電流駆動力、および高い電界効果移動度を与えることができる。

50

## 【0448】

また、結晶性によって金属酸化物半導体を分類すると、単結晶金属酸化物半導体と、それ以外の非単結晶金属酸化物半導体とに分けられる。非単結晶金属酸化物半導体としては、CAAC OS (c axis aligned crystalline oxide semiconductor)、多結晶金属酸化物半導体、nc OS (nanocrystalline oxide semiconductor)、擬似非晶質金属酸化物半導体 (a like OS: amorphous like oxide semiconductor) などがある。

## 【0449】

また、OSTランジスタのチャネル形成領域は、CAAC OS、nc OSなどの結晶部を有する金属酸化物で構成されることが好ましい。

10

## 【0450】

CAAC OSは、c軸配向性を有し、かつa-b面方向において複数のナノ結晶が連結し、歪みを有した結晶構造となっている。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間に格子配列の向きが変化している箇所を指す。

## 【0451】

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、CAAC OSにおいて、歪み近傍においても、明確な結晶粒界（グレインバウンダリーともいう）を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

20

## 【0452】

CAAC OSは、インジウム、および酸素を有する層（以下、In層）と、元素M、亜鉛、および酸素を有する層（以下、(M, Zn)層）とが積層した、層状の結晶構造（層状構造ともいう）を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、(M, Zn)層の元素Mがインジウムと置換した場合、(In, M, Zn)層と表すこともできる。また、In層のインジウムが元素Mと置換した場合、(In, M)層と表すこともできる。

30

## 【0453】

nc OSは、微小な領域（例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域）において原子配列に周期性を有する。また、nc OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc OSは、分析方法によっては、a like OSや非晶質酸化物半導体と区別が付かない場合がある。

## 【0454】

a like OSは、nc OSと非晶質金属酸化物半導体との間の構造を有する金属酸化物半導体である。a like OSは、鬆または低密度領域を有する。a like OSは、nc OSおよびCAAC OSと比べて、結晶性が低い。

40

## 【0455】

本明細書等において、CACは金属酸化物半導体の機能または材料を表し、CAACは金属酸化物半導体の結晶構造を表している。

## 【0456】

## 〔実施の形態7〕

本実施の形態では、表示パネルについて説明する。

## 【0457】

<<ERパネル>>

図40は、ERパネルの構成例を示す。図40に示すERパネル500は、画素アレイ5

50

10、ゲートドライバ512R\_\_R、512R\_\_L、512E\_\_R、512E\_\_L、ソースドライバIC515R、ソースドライバIC515E、FPC517を有する。

#### 【0458】

画素アレイ510は、画素アレイ111（図2A、図2B参照）と同様の構成である。画素アレイ510は、複数のサブ画素11、複数のゲート線GL1、GL2、複数のソース線SL1、SL2を有する。サブ画素11のトランジスタM1-M3はOSトランジスタで構成されている。

#### 【0459】

ゲートドライバ512R\_\_R、512R\_\_Lはゲート線GL1を駆動する。ゲートドライバ512R\_\_R、512R\_\_Lによって、ゲート線GL1の両端から同じタイミングでゲート信号が入力される。ゲートドライバ512E\_\_R、512E\_\_Lはゲート線GL2を駆動する。ゲートドライバ512E\_\_R、512E\_\_Lによって、ゲート線GL2の両端から同じタイミングでゲート信号が入力される。

10

#### 【0460】

例えば、ゲートドライバ512R\_\_Rは奇数行のゲート線GL1を駆動し、ゲートドライバ512R\_\_Lは偶数行のゲート線GL1を駆動してもよい。または、ゲートドライバ512R\_\_R、512R\_\_Lの何れか一方を設ける構成とすることもできる。ゲートドライバ512R\_\_R、512R\_\_L、512E\_\_R、512E\_\_LをドライバICで構成してもよい。

#### 【0461】

ソース線SL1にはソースドライバIC515Rによってデータ信号が入力され、ソース線SL2にはソースドライバIC515Eによってデータ信号が入力される。なお、ソース線SL1、SL2それぞれにデータ信号をそれぞれ生成できるソースドライバICを用いてもよい。ソースドライバIC515R、515Eの数は、画素アレイ510の画素数に応じて決まる。図40は、ソースドライバIC515R、515EはCOG（Chip On Glass）方式で実装されている例であるが、実装方式はこれに限定されない。実装方式はCOF（Chip on Film）方式等でもよい。

20

#### 【0462】

図40の例では、ゲートドライバ512R\_\_R、512R\_\_L、512E\_\_R、512E\_\_LはGOA（Gate On Array）方式で実装されているが、ゲートドライバ512R\_\_R、512R\_\_L、512E\_\_R、512E\_\_Lを1または複数のゲートドライバICで構成してもよい。

30

#### 【0463】

表示コントローラが生成したタイミング信号、画像データは、FPC517を経てERパネル500に入力される。FPC517によってERパネル500で使用する電圧が入力される。

#### 【0464】

図41Aは、サブ画素11のレイアウト例を示す。図41Aには、トランジスタ層に形成される要素の一部が示される。

#### 【0465】

実施の形態1（図3A）で述べたように、LC素子RE1の光は、トランジスタ層を2回通過し、EL素子EE1の光はトランジスタ層を1回通過する。LC素子RE1、EL素子EE1の光の取り出し効率を高めるためには、トランジスタ層に設けられる導電層、半導体層等は透光性を有する材料で構成する。

40

#### 【0466】

図41Bは、サブ画素11の透過領域と遮光領域とを示す。透過領域とは、環境光、LC素子RE1の光、EL素子EE1の光が透過できる領域であり、遮光領域とは、これらの光が透過できない領域である。図41Bにおいて、ハッチングで示されている領域が遮光領域520であり、それ以外の領域が透過領域521である。よって、サブ画素11の占有面積に対する透過領域521の割合（開口率）が高いほど、LC素子RE1、EL素子

50

EE1の光取り出し効率を向上できる。その結果、ERパネル500の消費電力を低減できる、ERパネル500の表示品位を向上できる等の効果が得られる。

【0467】

例えば、トランジスタ層に設けられる導電層、半導体層等を透光性を有する材料で構成することで、透過領域521を広くすることができる。

【0468】

透光性を有する導電性材料としては、例えば、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの金属酸化物などを用いればよい。特に、エネルギーバンドギャップが2.5 eV以上の導電性材料は、可視光の透過率が高いため好ましい。

10

【0469】

上掲の透光性を有する導電性材料は金属酸化物であるため、銅やアルミニウムなどの遮光性を有する導電性材料と比較して抵抗率が大きい。信号の減衰、信号の遅延、電力の消費などを抑えるため、ゲート線GL1、GL2、ソース線SL1、SL2、配線ANL、CSLなどのバスラインの配線抵抗は低いことが好ましい。そのため、バスラインは抵抗率が小さく遮光性を有する導電性材料（例えば、金属、金属窒化物など）で構成することが好ましい。バスラインのレイアウト、幅および厚さ、サブ画素11の面積などに応じて、バスラインの一部または全体は透光性を有する導電性材料で構成することができる。

【0470】

図41Aにおいて、ハッチングが付されている導電層は、抵抗率が小さく遮光性を有する導電性材料で形成されている。ハッチングが付されていない導電層および半導体層は、透光性を有する材料（例えば、金属酸化物）で構成されている。透光性を有する材料で、サブ画素11を構成する導電層および活性層を形成することで、例えば、開口率を60%以上100%以下、さらには80%以上100%以下にできる。

20

【0471】

EL素子EE1とLC素子RE1とが積層されているので、EL素子EE1の発光領域の面積と、LC素子RE1の環境光を反射する反射領域の面積の総和は、サブ画素11の面積以上にすることができる。発光領域と反射領域とは表示に寄与している領域である。よって、サブ画素11の開口率を、サブ画素11の面積に対する発光領域と反射領域との面積総和の割合であると定義できる。この定義ではサブ画素11の開口率は100%よりも

30

【0472】

<断面構成例>

図42に、ERパネル500の断面構成例を示す。ERパネル500は、基板531、532、LC層540、導電層544-547、絶縁層548-558、金属酸化物層560、導電層561-568、570-576、EL層581等によって構成される。同一の膜を加工して得られる複数の層に、同じハッチングパターンを付している。各層は単層でも、複数層の積層であってもよい。

【0473】

トランジスタM1、M3、MD1、容量素子C1などが設けられるトランジスタ層は、接着層533、534を介して基板531、532にそれぞれ固定されている。接着層533によって、基板531と基板532間にLC層540が封止される。接着層533、534としては、紫外線硬化型等の光硬化型接着剤、反応硬化型接着剤、熱硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤を用いることができる。

40

【0474】

基板531には、配向膜541b、カラーフィルタ層542、遮光層543、導電層544、絶縁層548、549、が設けられている。

【0475】

カラーフィルタ層542に用いることのできる材料には、金属材料、樹脂材料、顔料または染料を含む樹脂材料などがある。遮光層543に用いることのできる材料には、カーボ

50

ンブラック、チタンブラック、金属、金属酸化物、複数の金属酸化物の固溶体を含む複合酸化物などがある。

【0476】

絶縁層548は平坦化層の機能を有している。絶縁層548により、導電層544の表面を概略平坦にできるため、LC層540の厚さを均一にできる。絶縁層549は、LC素子RE1のセルギャップを保持するためのスペーサとして機能する。絶縁層549によるLC層540の配向の乱れが表示に影響を与える場合は、サブ画素11の遮光領域520に絶縁層549は設けられることが好ましい。

【0477】

基板531の光取り出し面には、偏光フィルムなどの光学フィルム582を配置することができる。光学フィルム582は適宜設けられる。基板531に、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、又は使用に伴う傷の発生を抑制するハードコート膜などの機能性部材を設けてもよい。

【0478】

トランジスタM1-M3、MD1、容量素子C1は絶縁層550上に設けられている。絶縁層550のLC層540側には、導電層545、配向膜541aが設けられている。なお、トランジスタMD1は、ゲートドライバ512R<sub>L</sub>に設けられるトランジスタである。他のゲートドライバにも同様の構造のトランジスタが設けられる。

【0479】

トランジスタM1-M3、MD1、容量素子C1は絶縁層553、554に覆われている。絶縁層554は平坦化層の機能を有する。絶縁層553はバリア層の機能を有する。トランジスタM1等を覆う絶縁層の少なくとも一層に、水や水素などの不純物が拡散しにくい材料を用いることが好ましい。

【0480】

ERパネル500の絶縁層に用いることのできる絶縁材料としては、例えば、アクリル、エポキシなどの樹脂材料、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウムなどの無機絶縁材料などがある。絶縁層の機能等に応じた絶縁材料が選択される。

【0481】

トランジスタM3は、金属酸化物層560、ゲート電極として機能する導電層561、563、ゲート絶縁層として機能する絶縁層551、557、ソース電極またはドレイン電極として機能する導電層566、567、を有する。金属酸化物層560はトランジスタM1の活性層を構成し、チャンネル形成領域、ソース領域またはドレイン領域として機能する低抵抗領域を有する。

【0482】

不純物を金属酸化物層560に選択的に添加することで、低抵抗領域は形成される。不純物としては、リン、砒素、アンチモン、ホウ素、アルミニウム、シリコン、窒素、ヘリウム、ネオン、アルゴン、クリプトン、キセノン、インジウム、フッ素、塩素、チタン、亜鉛、及び炭素などがある。不純物の添加方法には、プラズマ処理法、イオン注入法、イオンドーピング法、プラズマイメージョンイオンインプランテーション法などがある。導電層563をマスクに用いて金属酸化物層560に不純物を添加することで、低抵抗領域をセルフアラインで形成できる。

【0483】

金属酸化物層560に不純物が添加されると、金属酸化物層560中の金属元素と酸素との結合が切断され、酸素欠損が形成される。金属酸化物層560の酸素欠損が形成された領域に水素が入ると、酸素欠損サイトに水素が入り伝導帯近傍にドナー準位が形成されるため、当該領域の導電率を大きくすることができる。

【0484】

トランジスタM1、M2はトランジスタM3と同様の構造であるが、絶縁層551（ゲート絶縁層）、導電層563（ゲート電極）を有さない。絶縁層551、558、導電層5

10

20

30

40

50



6 2、5 6 5 によって、容量素子 C 1 が構成される。絶縁層 5 5 7、5 5 8 は同じ絶縁膜を加工して得られた層である。

【0 4 8 5】

トランジスタ M D 1 は金属酸化物層 5 6 0、ゲート電極として機能する導電層 5 6 3、5 7 4、ゲート絶縁層として機能する絶縁層 5 5 1、5 5 7、ソース電極またはドレイン電極として機能する導電層 5 7 1、5 7 2 を有する。他のゲートドライバにもトランジスタ M D 1 と同様の構造のトランジスタが設けられる。トランジスタ M D 1 は、ゲートドライバ 5 1 2 R \_ L に設けられるトランジスタであるので、トランジスタ M 1 - M 3 よりも高速で駆動される。そのため、導電層 5 7 1、5 7 2、5 7 4 は、抵抗率が小さく遮光性を有する導電性材料（金属材料）で形成されている。トランジスタ M D 1 のゲート電極として、導電層 5 6 3 に代えて、抵抗率が小さく遮光性を有する導電層を設けてもよい。

10

【0 4 8 6】

E L 素子 E E 1 は、導電層 5 6 8、5 7 0、E L 層 5 8 1 で構成される。導電層 5 7 1 は透過型の画素電極として機能し、トランジスタ M 3 の導電層 5 6 7 に電氣的に接続されている。導電層 5 7 3 は反射型のコモン電極として機能する。ここでは、E L 層 5 8 1 が発する光 5 2 6 は白色光である。光 5 2 6 はカラーフィルタ層 5 4 2 を通過することで、サブ画素 1 1 の表示色の光に変換される。

【0 4 8 7】

L C 素子 R E 1 は、導電層 5 4 4、5 4 5、5 7 0、L C 層 5 4 0 で構成される。導電層 5 4 4 は透過型のコモン電極として機能し、導電層 5 4 5 は透過型の画素電極として機能する。L C 層 5 4 0 を通過した光 5 2 5 は、導電層 5 7 0（E L 素子 E E 1 のコモン電極）によって反射されることで、外部に取り出される。

20

【0 4 8 8】

端子部 5 9 0 には、F P C 5 1 7、ソースドライバ I C 5 1 5 R、5 1 5 E が電氣的に接続される。図 4 2 には、端子部 5 9 0 に F P C 5 1 7 が電氣的に接続されている例を示す。

【0 4 8 9】

端子部 5 9 0 に、外部接続用の端子が設けられる。導電層 5 4 6、5 7 5 によって端子が形成されている。導電層 5 7 5 はトランジスタ層に形成される引き回し配線が電氣的に接続されている。引き回し配線は導電層 5 7 3 で形成されている。導電層 5 7 0 - 5 7 3 は、同じ導電膜を加工して得られた層である。導電層 5 4 6 は、異方性導電層 5 9 4 を介して F P C 5 1 7 と電氣的に接続されている。異方性導電層 5 9 4 に代えて、異方性導電ペーストで F P C 5 1 7 と端子間を導通してもよい。

30

【0 4 9 0】

接続部 5 9 1 は、トランジスタ M 1 と L C 素子 R E 1 の画素電極（導電層 5 4 5）との接続部である。接続部 5 9 1 には導電層 5 7 4 が設けられている。導電層 5 7 4 により導電層 5 4 5 とトランジスタ M 1 の導電層 5 6 7 とが電氣的に接続される。

【0 4 9 1】

接続部 5 9 2 は、コモン電極（導電層 5 4 4）と、トランジスタ層に設けられる引き回し配線との接続部である。接続部 5 9 2 はコモンコンタクトとも呼ばれる。接着層 5 3 3 の領域内に接続部 5 9 2 を設けることで、E R パネル 5 0 0 の狭額縁化ができる。接続部 5 9 2 には、端子として機能する導電層 5 4 7 が設けられている。導電層 5 4 5 - 5 4 7 は同じ導電膜を加工して得られた層である。導電性スペーサ 5 9 5 および導電層 5 4 7 を介して、導電層 5 4 4 は引き回し配線に電氣的に接続されている。

40

【0 4 9 2】

< < E L パネル > >

図 4 3、図 4 4 A、図 4 4 B を参照して、E L パネルの構成例について説明する。

【0 4 9 3】

図 4 3 に示す E L パネル 4 2 0 1 において、基板 4 0 0 1 は素子基板のベース基板であり、基板 4 0 0 6 は対向基板のベース基板である。

50

## 【0494】

基板4001には、画素アレイ4120、ゲートドライバ回路4125、端子部4126が設けられている。図43には、画素アレイ4120に含まれるトランジスタ4010、容量素子4020およびEL素子4513、並びにゲートドライバ回路4125に含まれるトランジスタ4011を例示している。基板4001には絶縁層4102、4103、4110、4111、4112が設けられている。

## 【0495】

トランジスタ4010、4011は絶縁層4102上に設けられている。トランジスタ4010、4011は、それぞれ、導電層4150、4151、半導体層4152、導電層4156、4157を有する。導電層4150、4151はソース電極およびドレイン電極を構成する。導電層4156はバックゲート電極を構成し、導電層4157はゲート電極を構成する。

10

## 【0496】

容量素子4020は、導電層4151と導電層4021が絶縁層4103を介して重なる領域を有する。

## 【0497】

端子部4126には、導電層4014、4015が設けられている。導電層4015はFPC4018が有する端子と異方性導電層4019を介して、電氣的に接続されている。導電層4015は、導電層4014に電氣的に接続されている。導電層4014は端子を構成し、導電層4015は引き回し配線を構成する。

20

## 【0498】

半導体層4152はチャネル形成領域を有する。半導体層4152は、金属酸化物層またはシリコン層などである。

## 【0499】

例えば、半導体層4152を金属酸化物層とする場合、インジウム(In)および亜鉛(Zn)の少なくとも一方を含む金属酸化物層であることが好ましい。このような金属酸化物物としては、In酸化物、Zn酸化物、In-Zn酸化物、In-M-Zn酸化物(元素Mは、Al、Ti、Ga、Y、Zr、La、Ce、Nd、またはHf。)が代表的である。

30

## 【0500】

トランジスタ4010、4011がOSトランジスタである場合、半導体層4152は、例えば、1層乃至3層の金属酸化物層で構成される。

## 【0501】

導電層4030は絶縁層4112の上に設けられている。導電層4030、絶縁層4112上に隔壁4510が設けられている。隔壁4510上に発光層4511、導電層4031の積層が設けられている。隔壁4510は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、導電層4030上に開口部を形成し、その開口部の側面が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

40

## 【0502】

EL素子4513は、導電層4030、発光層4511、導電層4031の積層で構成される。導電層4030は画素電極であり、導電層4031はコモン電極である。発光層4511は、単層でもよいし、複数層の積層でもよい。

## 【0503】

EL素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、導電層4031および隔壁4510上に保護層を形成してもよい。保護層としては、窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、DLC(Diamond Like Carbon)層などを形成することができる。

## 【0504】

50

シール材 4 0 0 5 によって基板 4 0 0 6 は基板 4 0 0 1 に固定されている。シール材 4 0 0 5 によって密封されている基板 4 0 0 1 と基板 4 0 0 6 との間の空間は、充填材 4 5 1 4 で満たされている。充填材 4 5 1 4 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ、シリコン、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）などを用いることができる。また、充填材 4 5 1 4 に乾燥剤が含まれていてもよい。シール材 4 0 0 5 には、ガラスフリットなどのガラス材料や、二液混合型の樹脂などの常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂などの樹脂材料を用いることができる。シール材 4 0 0 5 に乾燥剤が含まれていてもよい。

10

#### 【0505】

カラーフィルタ層、ブラックマトリクス層、偏光板、円偏光板（楕円偏光板を含む）、位相差板（ / 4 板、 / 2 板）などは、適宜設ければよい。これらは、ELパネル 4 2 0 1 がトップエミッション型表示パネルであれば基板 4 0 0 6 に設ければよく、ボトムエミッション型表示パネルであれば基板 4 0 0 1 に設ければよい。

#### 【0506】

図 4 4 A、図 4 4 B に EL パネルの他の構成例を示す。図 4 4 A に示す EL パネル 4 2 0 2、図 4 4 B に示す EL パネル 4 2 0 3 は、それぞれ、トランジスタの構造が EL パネル 4 2 0 1 と異なる。EL パネル 4 2 0 2 のトランジスタ 4 0 1 0、4 0 1 1 はトップゲート型トランジスタである。EL パネル 4 2 0 3 のトランジスタ 4 0 1 0、4 0 1 1 は、バックゲート電極を有するトップゲート型トランジスタである。

20

#### 【符号の説明】

#### 【0507】

M 1、M 2、M 3：トランジスタ、 C 1、C 2：容量素子、 G L 1、G L 2：ゲート線、 S L 1、S L 2：ソース線、

1 0、1 5：画素、 1 1、1 1 R、 1 1 G、 1 1 B、 1 2、 1 2 R、 1 2 G、 1 2 B、 1 2 W 1、 1 2 W 2、 1 2 W 3：サブ画素、 1 3、 1 3 R、 1 3 G：素子、 1 3 B：サブ画素、

8 0：背景、 8 1：テキスト、 8 3、8 4：ハイライト、 8 5：カラー写真、 1 0 0、 1 0 1、 1 0 2、 1 0 3：ER表示システム、 1 0 5：表示システム、 1 1 0、1 1 4、1 1 5：ERパネル、 1 1 7：ELパネル、

30

1 1 1、1 1 1 E、1 1 1 R、1 1 6、1 1 6 E、1 1 6 R、1 1 8：画素アレイ、 1 2 0、1 2 5：周辺回路、 1 2 1 E、1 2 1 R：ゲートドライバ、 1 2 3 E、1 2 3 R：ソースドライバ、

1 3 0：タッチセンサ、 1 3 3：光学式タッチセンサ、 1 3 3 i r：赤外線、 1 3 5：電磁誘導方式タッチセンサ、 1 3 5 a：センサコイル、 1 3 5 m：磁束、 1 3 7：指、 1 3 8：電子ペン、

1 4 0、1 4 1、1 4 2、1 4 3、1 4 5：表示コントローラ、

1 5 0、1 5 1、1 5 2、1 5 3：画像処理部、

1 5 5：タイミングコントローラ、

40

1 5 6 E、1 5 6 R、1 9 1：メモリ装置、

1 5 9：タッチセンサコントローラ、

1 6 1：属性付与回路、

1 6 2、1 6 5、1 6 7、1 7 2：フィルタ回路、

1 6 3、1 6 4、1 6 8、1 7 3：データ処理回路、

1 8 0、1 8 1、1 8 2 E、1 8 2 R、1 8 3 E、1 8 3 R、1 8 4：画像、

1 9 0：アプリケーションプロセッサ、 1 9 3：センサ部、

3 0 1、3 0 2、3 0 3：光、

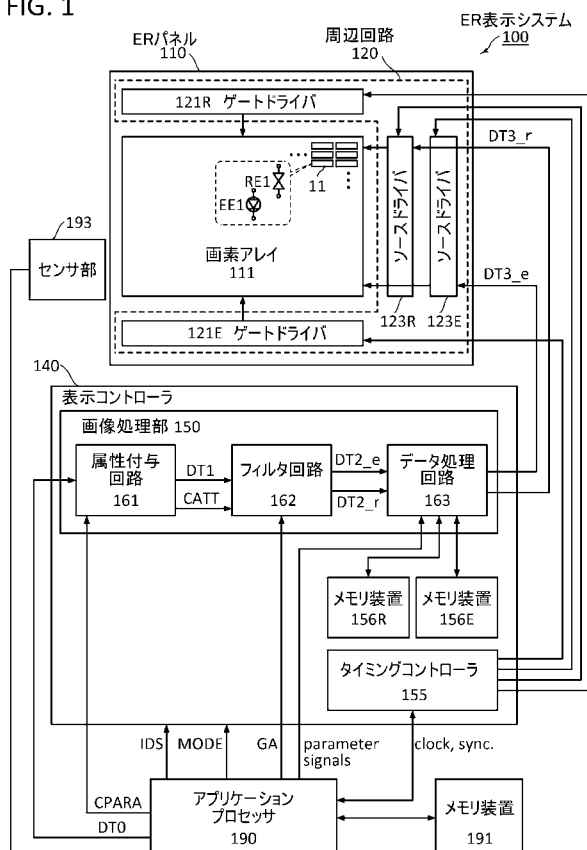
3 1 1、3 1 2：基板、 3 1 3：LC層、 3 1 4：EL素子層、 3 1 5：トランジスタ層、 3 1 7：光学フィルム、 3 1 8：カラーフィルタ層、 3 2 0、3 3 0：画

50

素電極、 3 2 1、 3 3 1 : コモン電極、 3 3 2 a : 開口、 3 4 1 : センサアレイ、  
3 4 2 : タッチセンサドライバ

【 図 1 】

FIG. 1



【 図 2 】

FIG. 2A

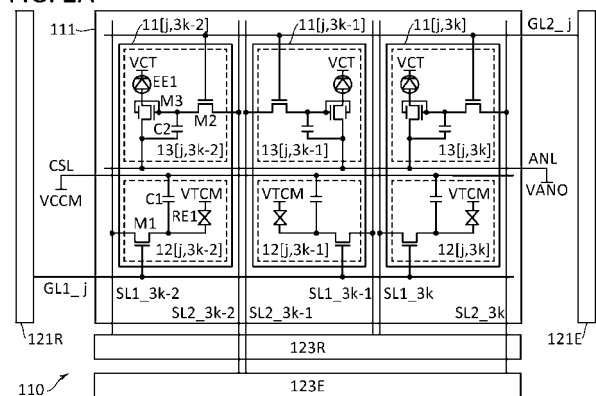
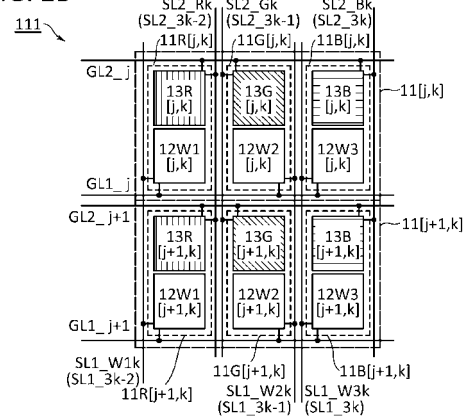


FIG. 2B



【図 3】

FIG. 3A

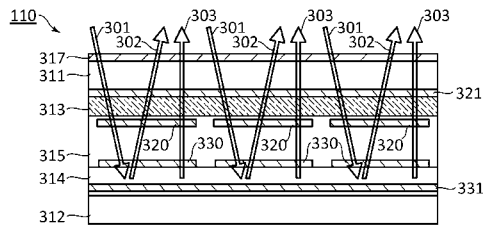


FIG. 3B

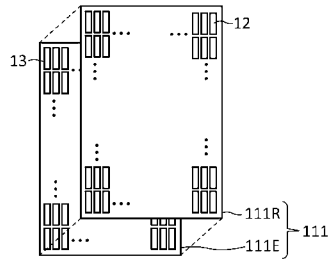
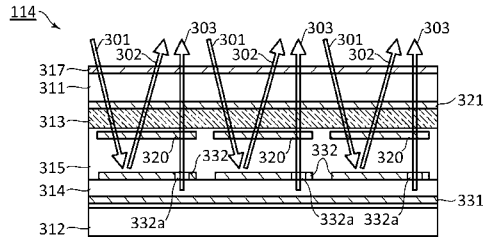
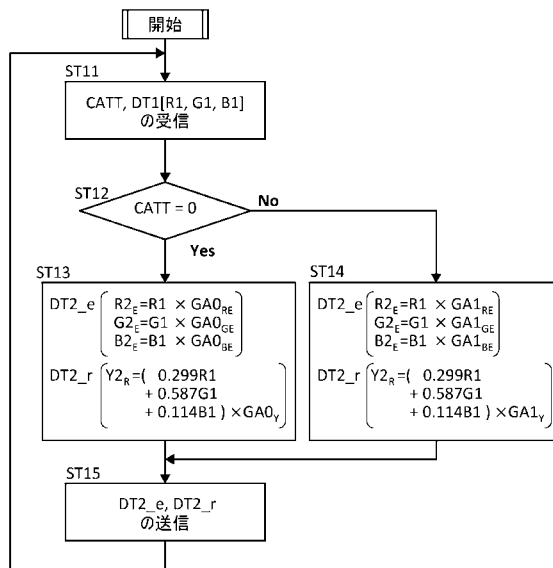


FIG. 3C



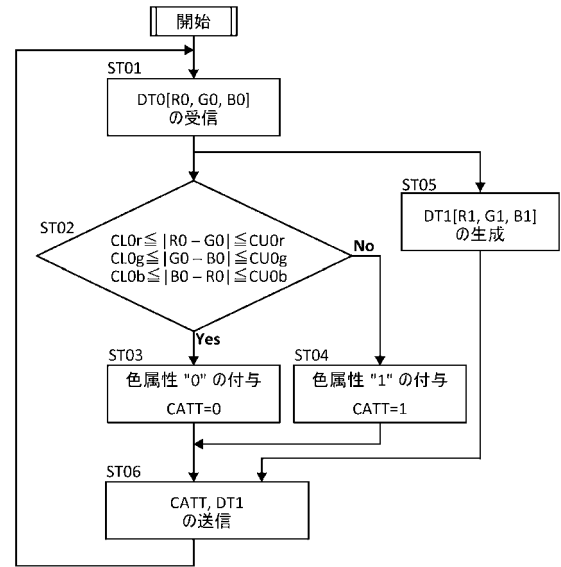
【図 5】

FIG. 5



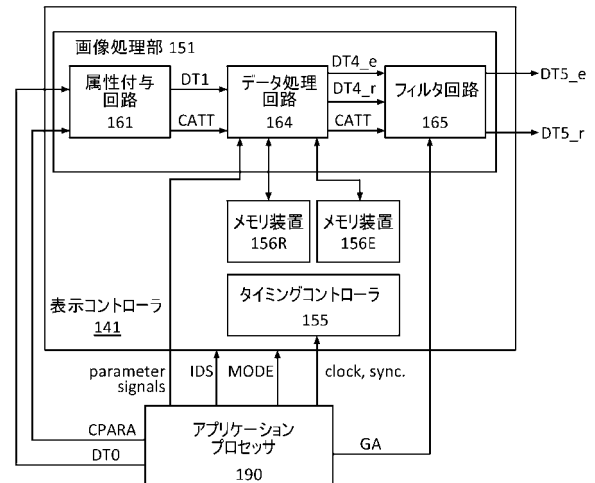
【図 4】

FIG. 4



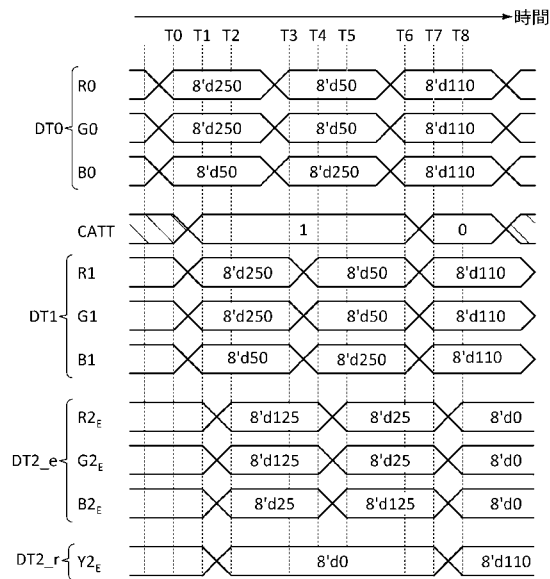
【図 6】

FIG. 6

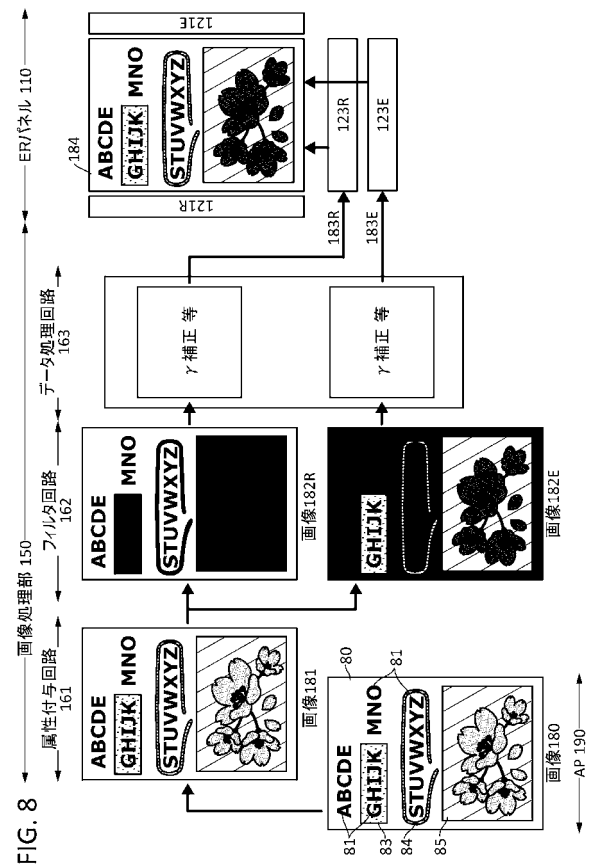


【図 7】

FIG. 7

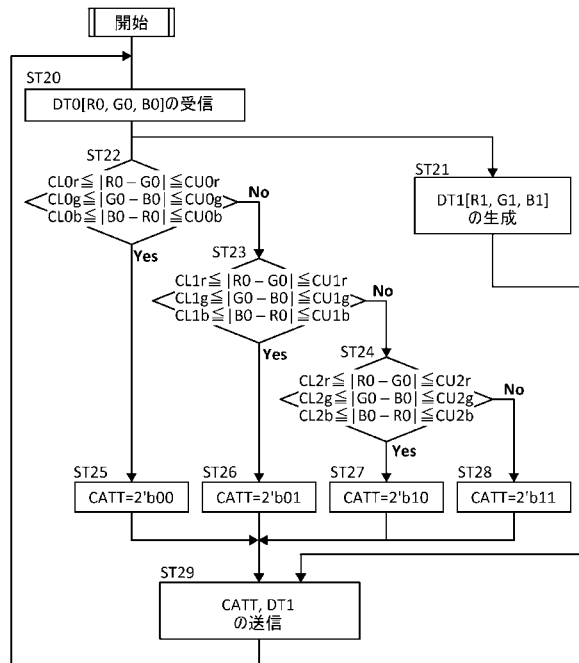


【図 8】



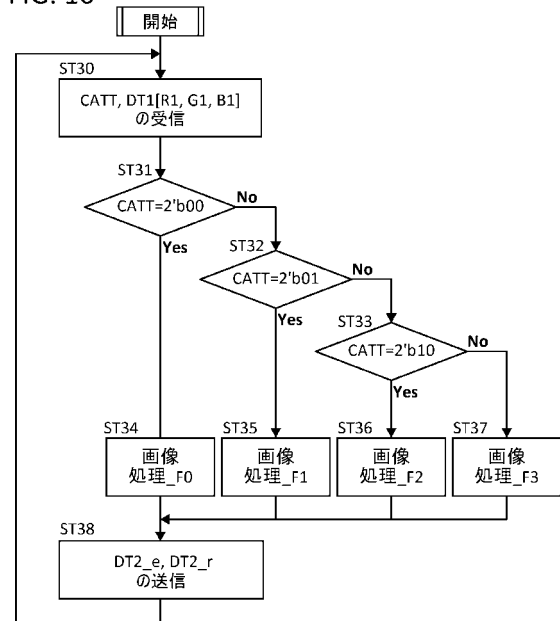
【図 9】

FIG. 9



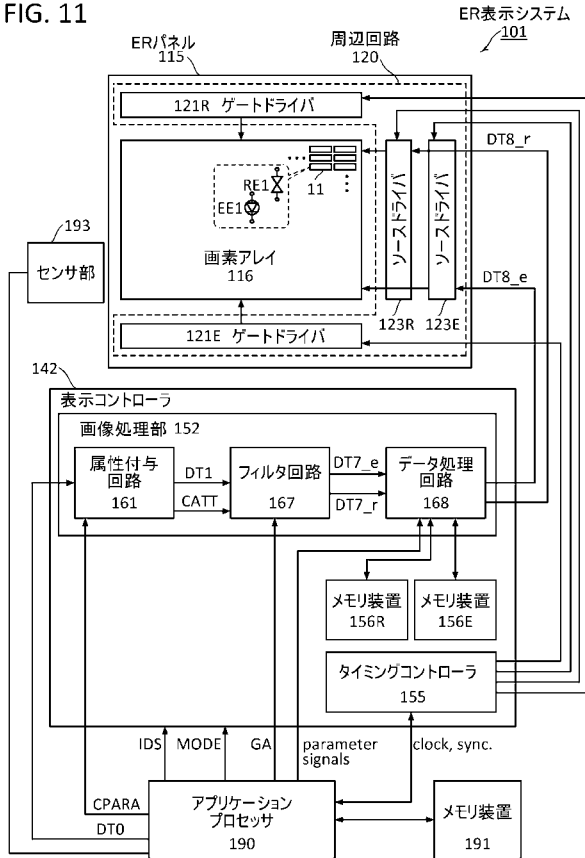
【図 10】

FIG. 10



【図 1 1】

FIG. 11



【図 1 2】

FIG. 12A

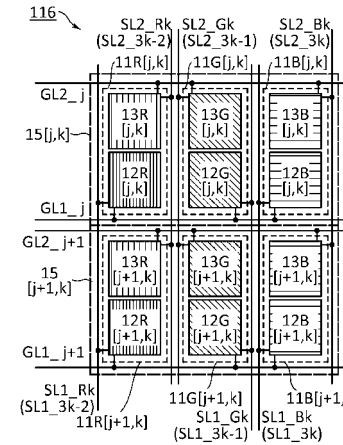


FIG. 12B

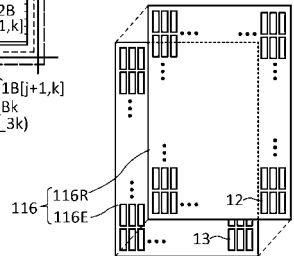
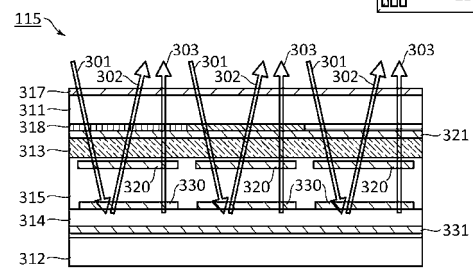
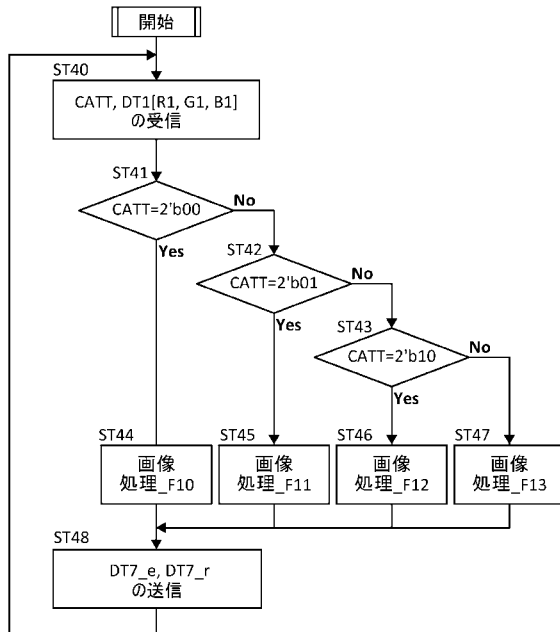


FIG. 12C



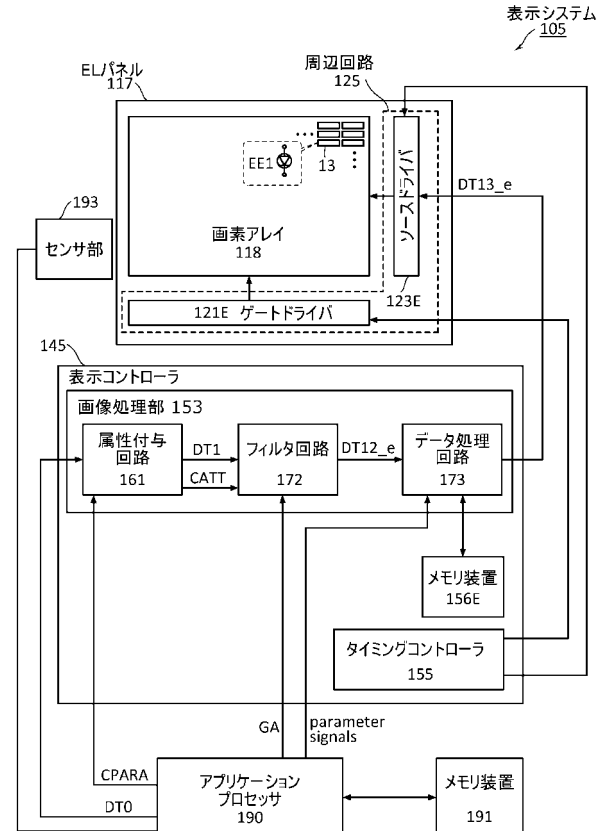
【図 1 3】

FIG. 13



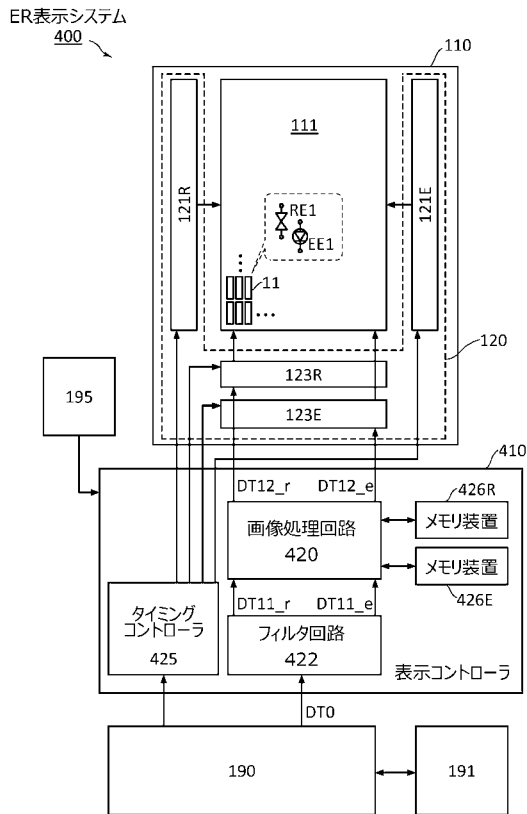
【図 1 4】

FIG. 14

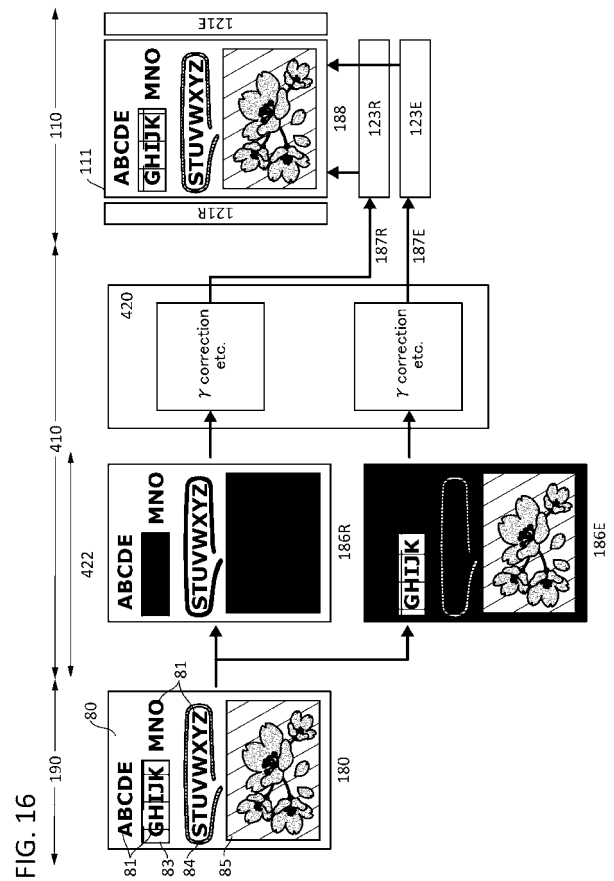


【 図 1 5 】

FIG. 15

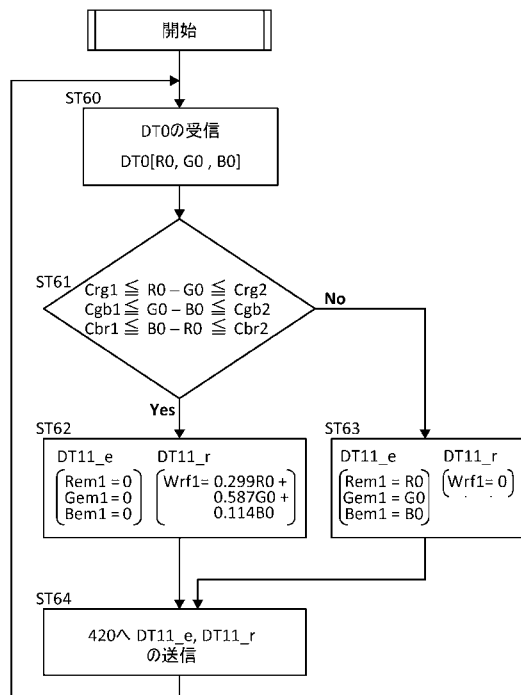


【 図 1 6 】



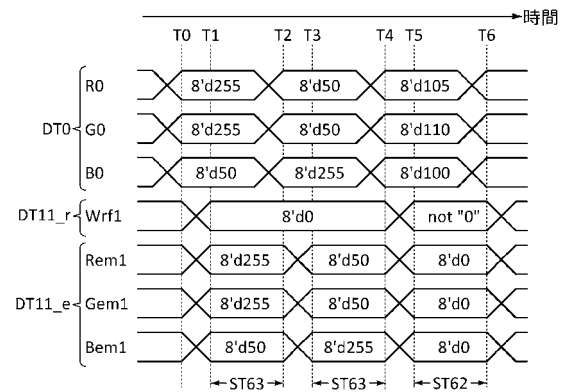
【 図 1 7 】

FIG. 17



【 図 1 8 】

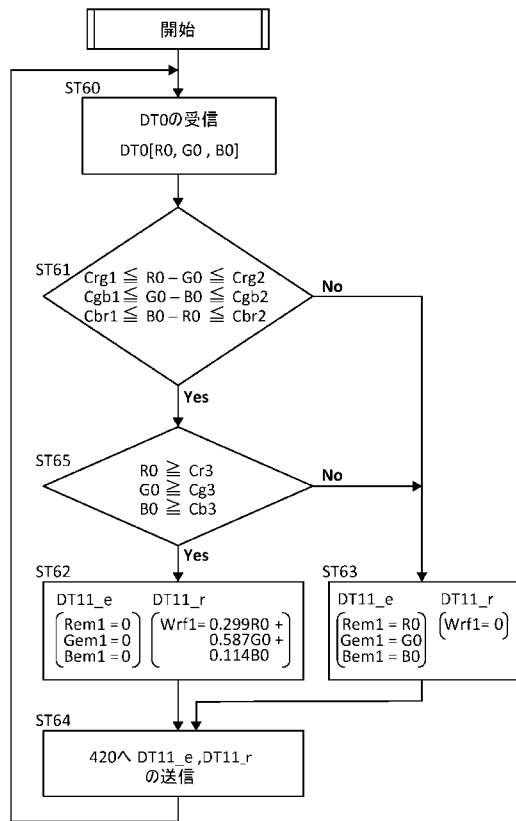
FIG. 18





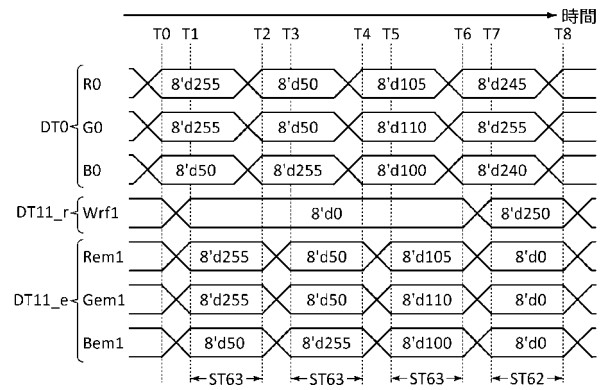
【図 19】

FIG. 19



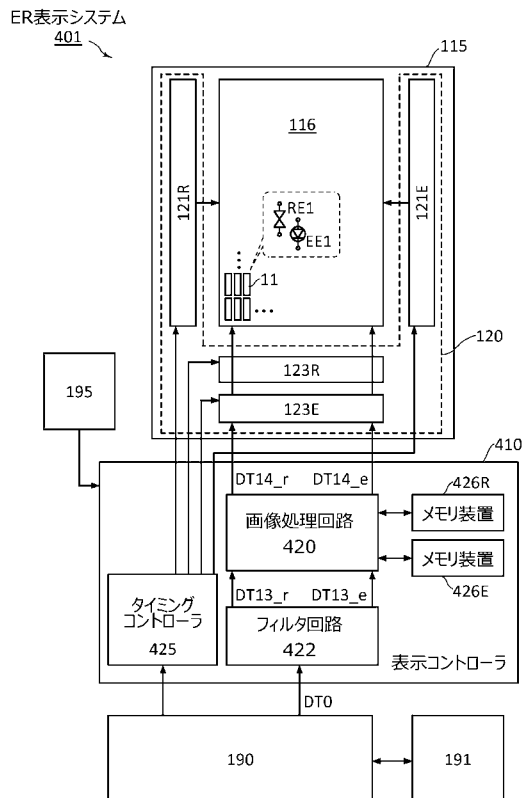
【図 20】

FIG. 20



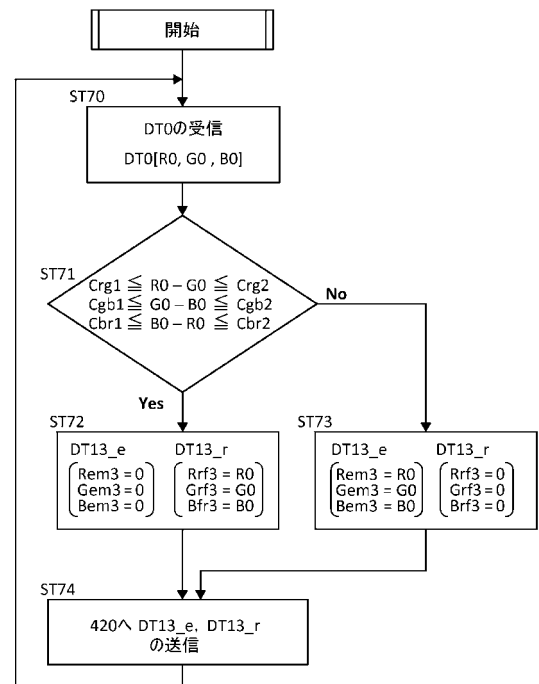
【図 21】

FIG. 21



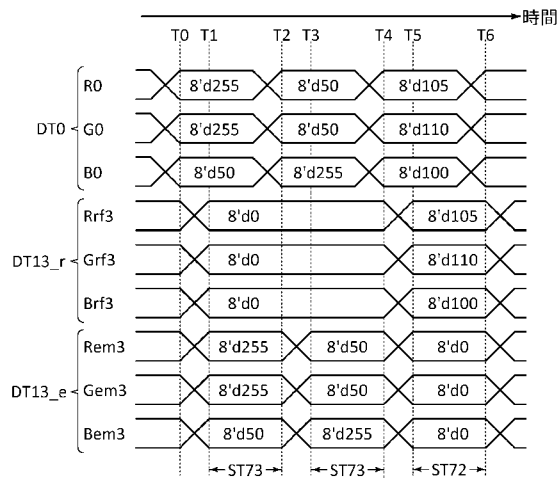
【図 22】

FIG. 22



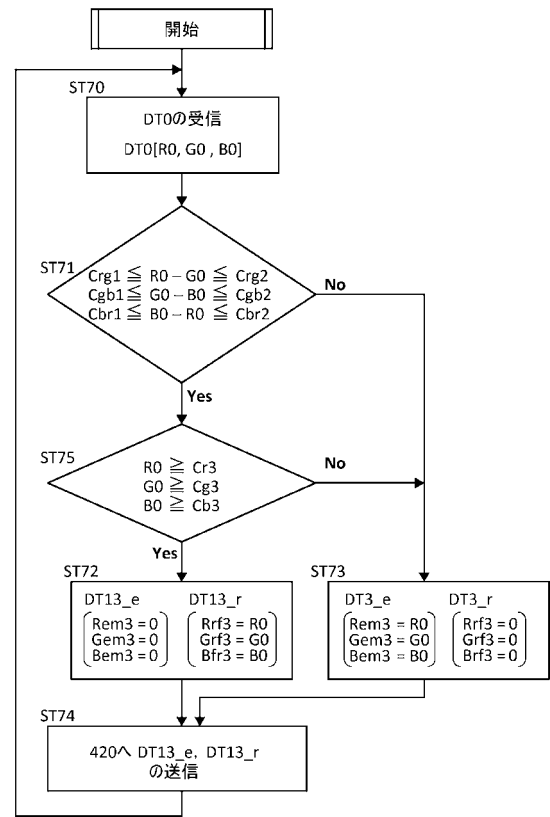
【図 2 3】

FIG. 23



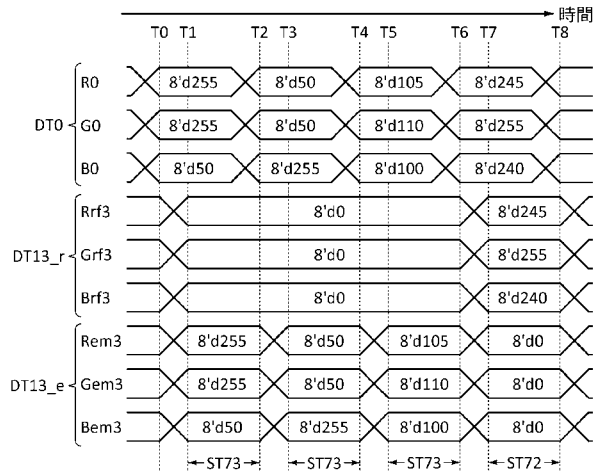
【図 2 4】

FIG. 24



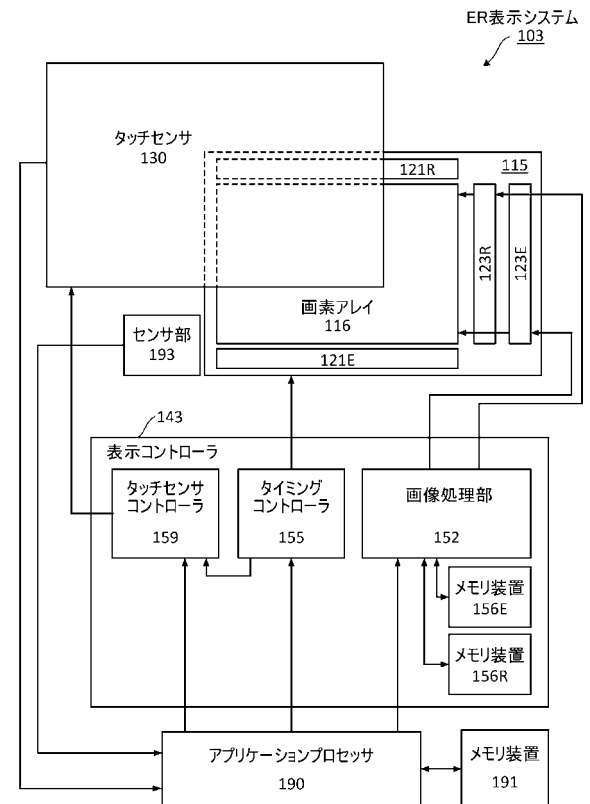
【図 2 5】

FIG. 25



【図 2 6】

FIG. 26



【図 27】

FIG. 27A

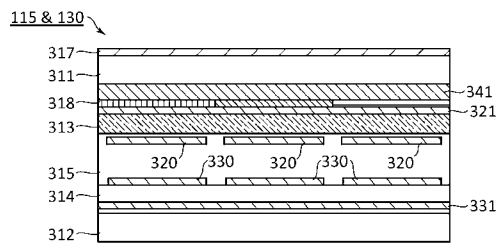


FIG. 27B

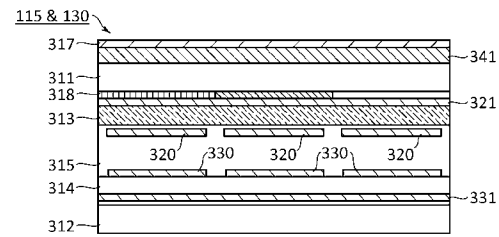
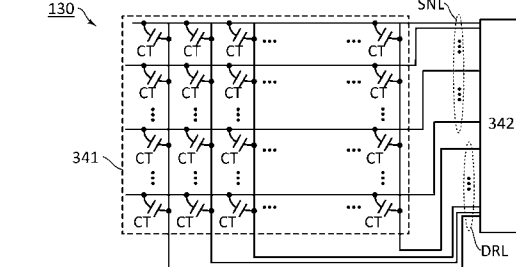
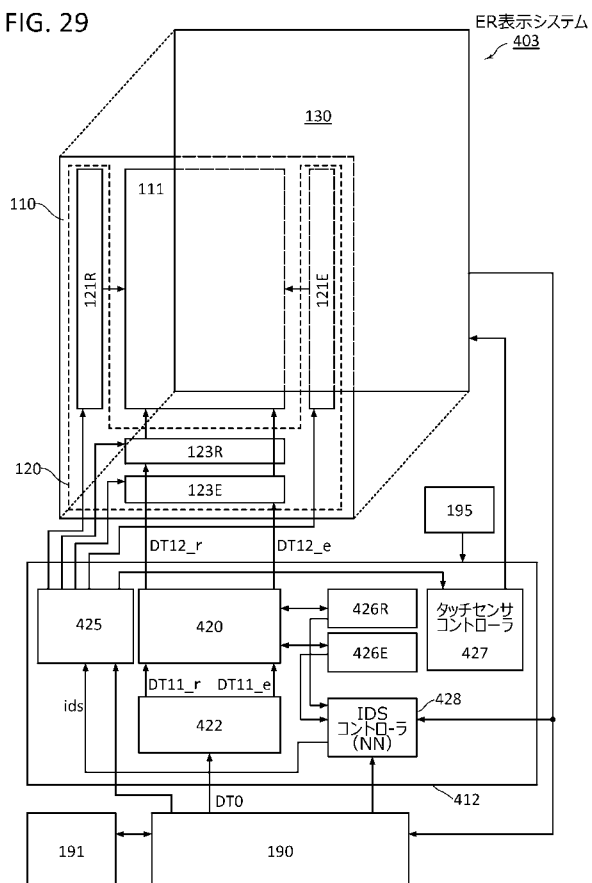


FIG. 27C



【図 29】

FIG. 29



【図 28】

FIG. 28A

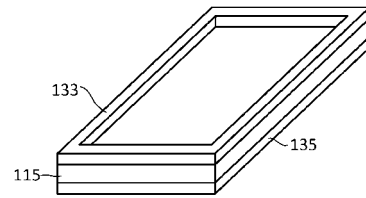


FIG. 28B

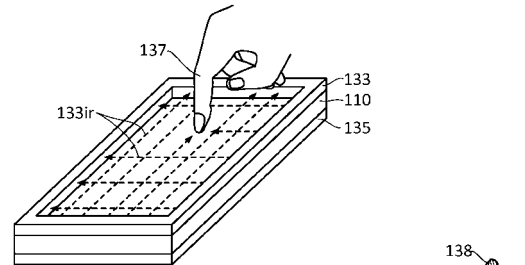
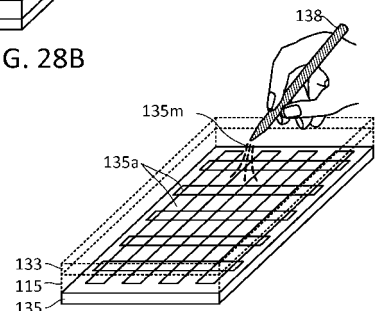


FIG. 28C



【図 30】

FIG. 30A

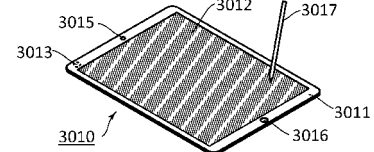


FIG. 30B

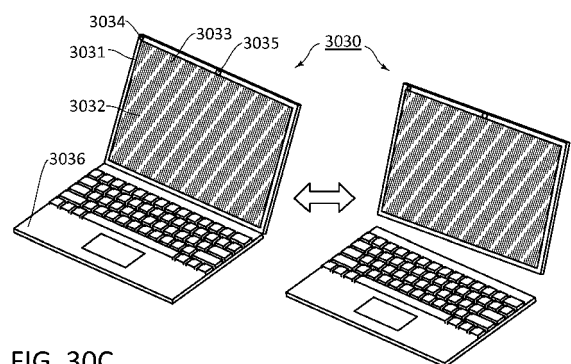


FIG. 30C

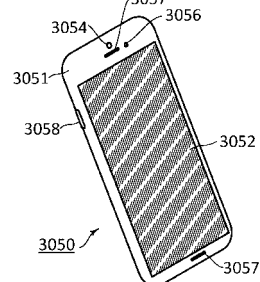
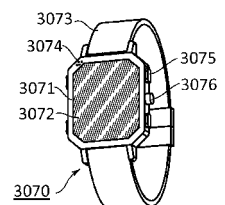
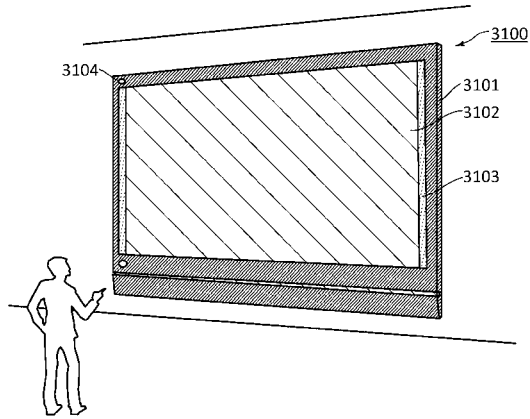


FIG. 30D

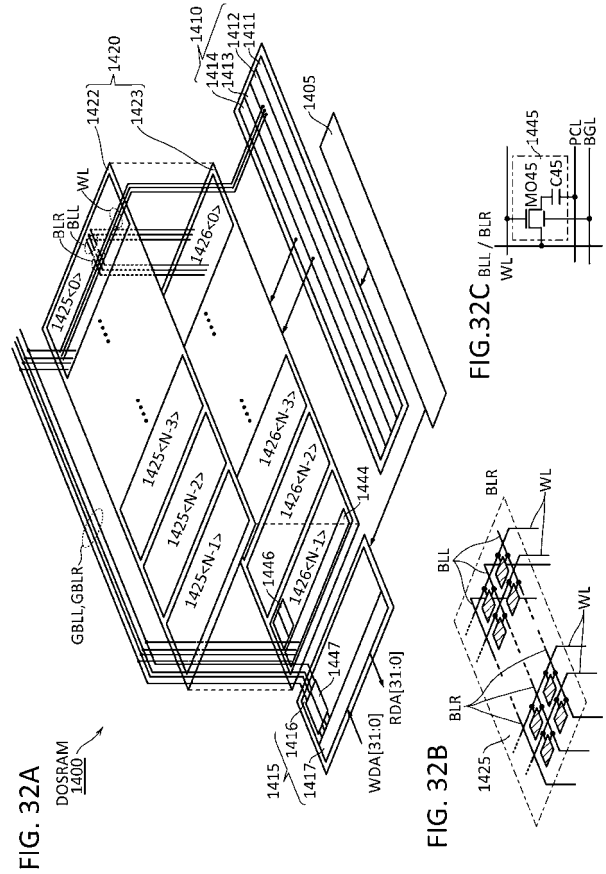


【図 3 1】

FIG. 31

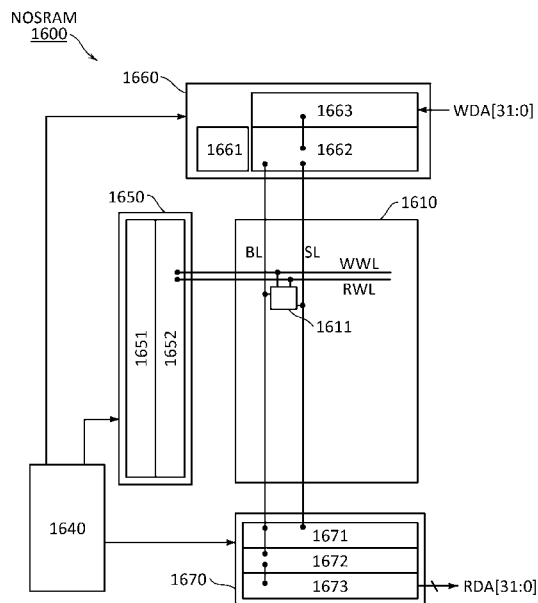


【図 3 2】



【図 3 3】

FIG. 33



【図 3 4】

FIG. 34A

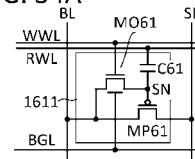


FIG. 34B

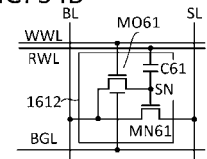


FIG. 34C

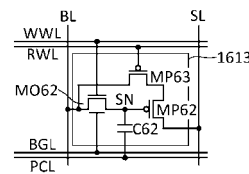
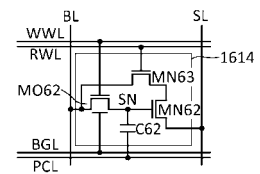
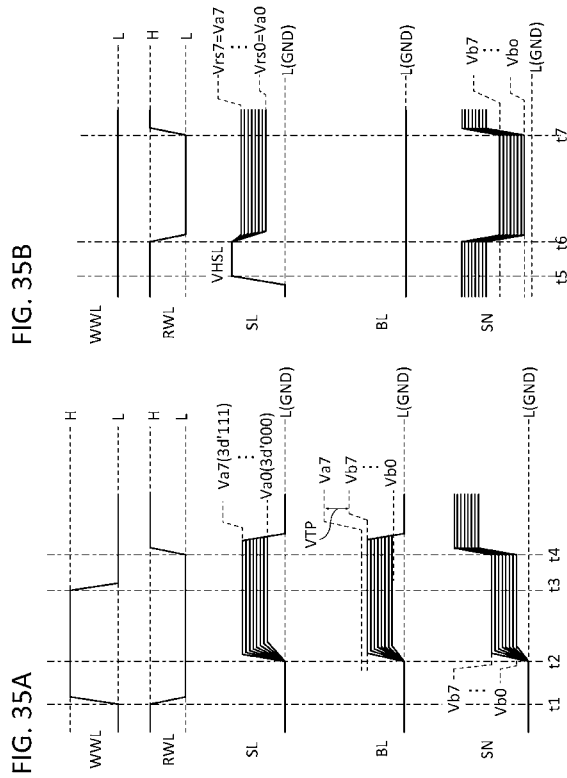


FIG. 34D

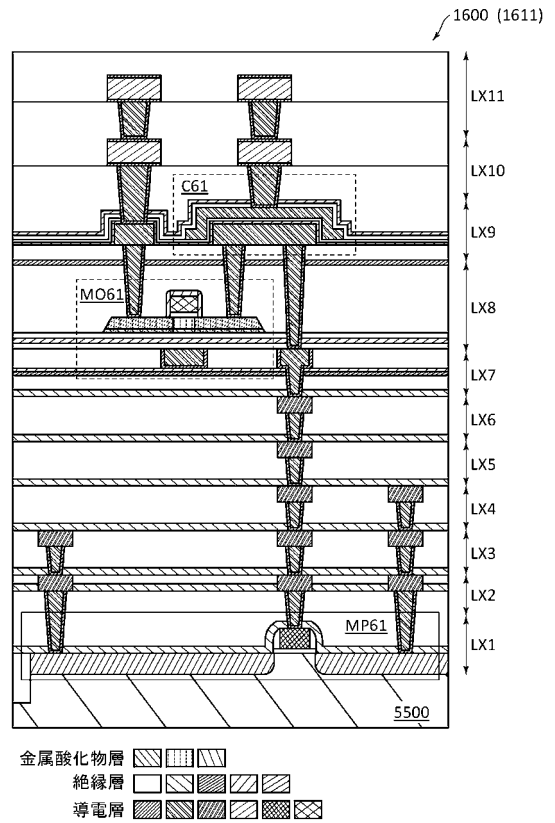


【図 3 5】



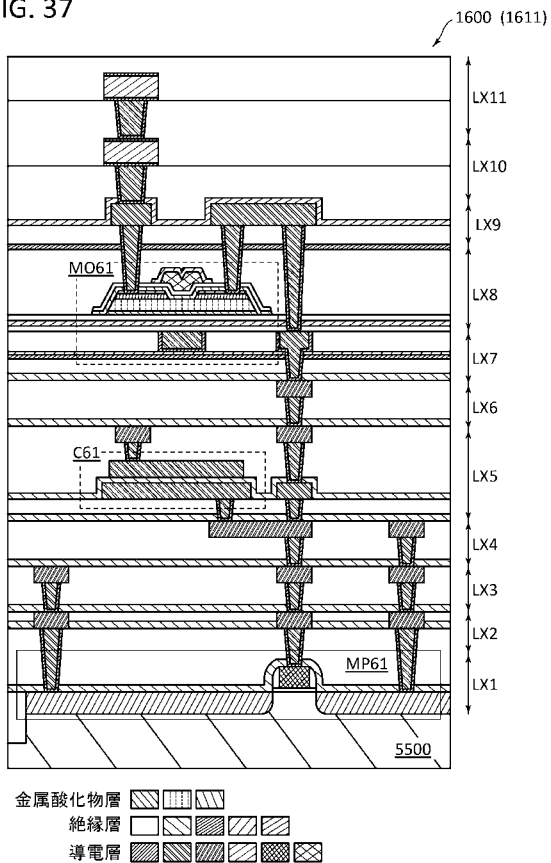
【図 3 6】

FIG. 36



【図 3 7】

FIG. 37



【図 3 8】

FIG. 38A

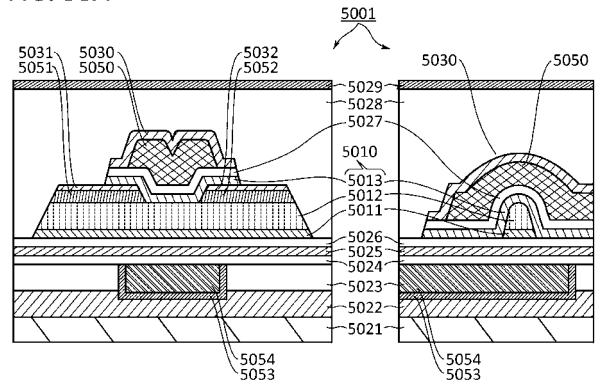
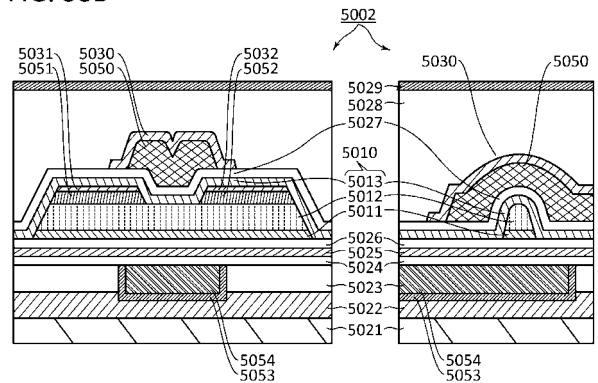
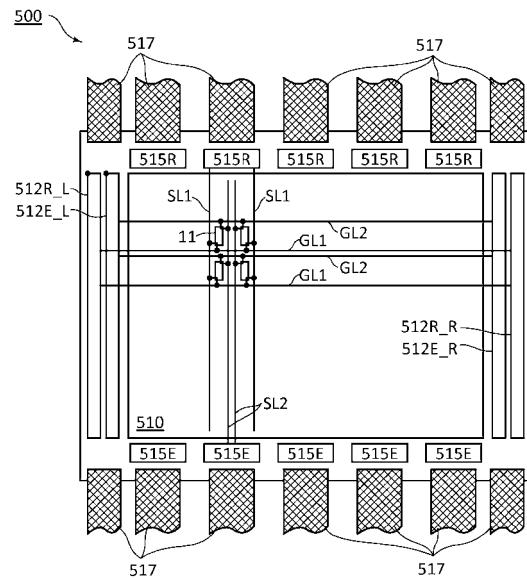


FIG. 38B

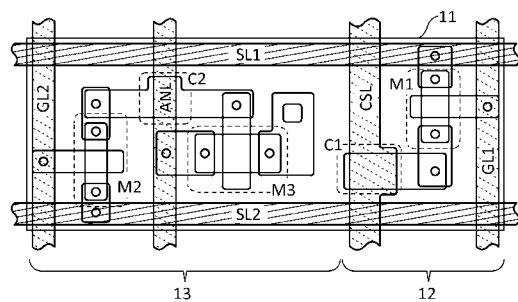
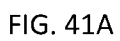


【 図 4 0 】

FIG. 40



【 図 4 2 】



【 図 4 2 】

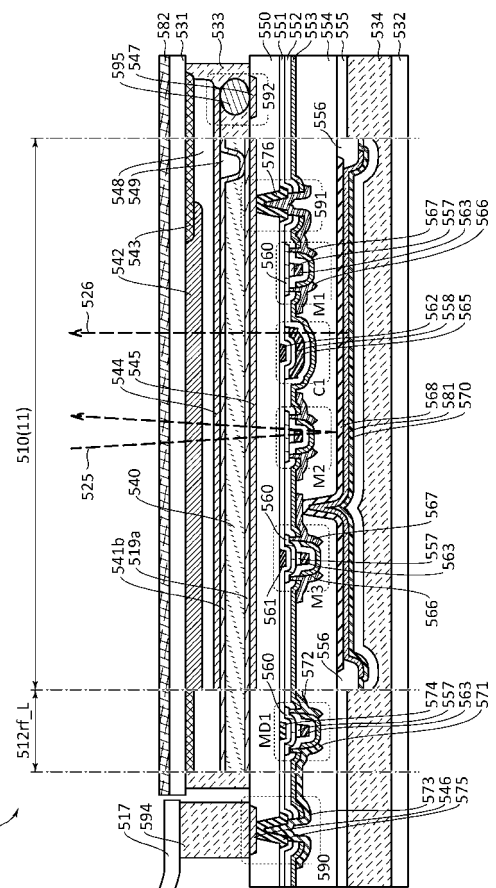
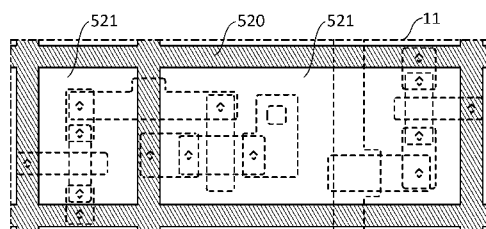
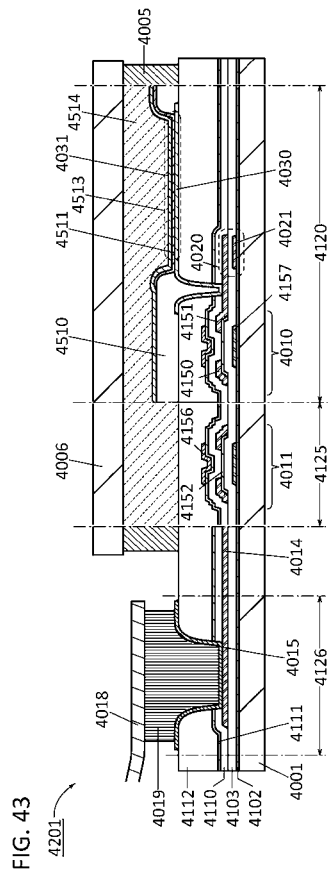
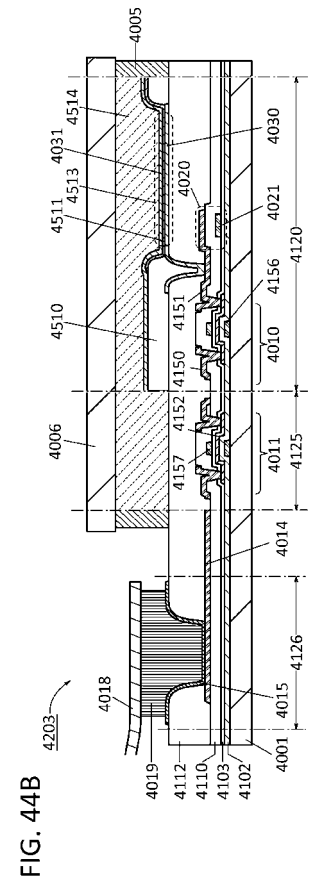
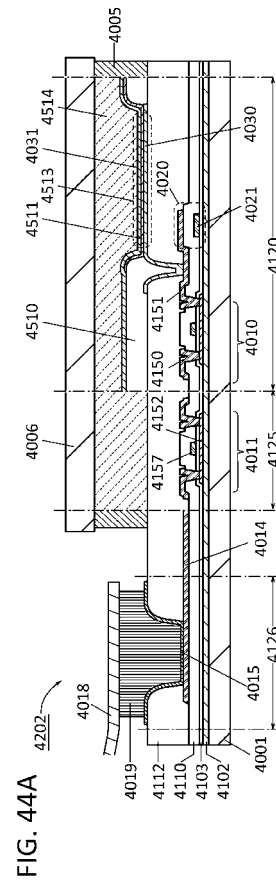


FIG. 42

【 図 4 3 】



【 図 4 4 】



## フロントページの続き

| (51)Int.Cl.                    | F I     |        |         | テーマコード ( 参考 ) |  |  |
|--------------------------------|---------|--------|---------|---------------|--|--|
| <b>G 0 2 F 1/133 (2006.01)</b> | G 0 9 G | 3/20   | 6 4 1 Q | 5 C 3 8 0     |  |  |
| <b>H 0 1 L 51/50 (2006.01)</b> | G 0 9 G | 3/30   | K       |               |  |  |
| <b>H 0 5 B 33/14 (2006.01)</b> | G 0 9 G | 3/30   | J       |               |  |  |
| <b>H 0 1 L 27/32 (2006.01)</b> | G 0 9 G | 3/20   | 6 2 1 K |               |  |  |
|                                | G 0 9 G | 3/20   | 6 4 2 F |               |  |  |
|                                | G 0 9 G | 3/20   | 6 3 1 V |               |  |  |
|                                | G 0 9 G | 3/20   | 6 3 2 Z |               |  |  |
|                                | G 0 9 G | 3/20   | 6 1 1 A |               |  |  |
|                                | G 0 9 G | 3/3233 |         |               |  |  |
|                                | G 0 9 G | 3/20   | 6 3 3 R |               |  |  |
|                                | G 0 2 F | 1/1333 |         |               |  |  |
|                                | G 0 2 F | 1/133  | 5 5 0   |               |  |  |
|                                | H 0 5 B | 33/14  | A       |               |  |  |
|                                | H 0 5 B | 33/14  | Z       |               |  |  |
|                                | H 0 1 L | 27/32  |         |               |  |  |

|           |       |      |      |      |      |      |      |      |      |       |      |
|-----------|-------|------|------|------|------|------|------|------|------|-------|------|
| F ターム(参考) | 3K107 | AA01 | AA05 | BB01 | CC14 | CC21 | CC32 | CC41 | EE04 | EE57  | EE65 |
|           |       | EE66 | EE68 | HH04 |      |      |      |      |      |       |      |
|           | 5C006 | AA02 | AA11 | AA21 | AC25 | AF01 | AF44 | AF45 | AF46 | AF63  | AF81 |
|           |       | AF83 | BB16 | BB28 | BC16 | BF02 | BF15 | BF21 | BF38 | BF39  | FA04 |
|           |       | FA05 | FA47 | FA48 |      |      |      |      |      |       |      |
|           | 5C080 | AA06 | AA10 | BB05 | CC03 | CC07 | DD01 | DD04 | DD09 | DD24  | DD26 |
|           |       | EE01 | EE17 | EE19 | EE28 | EE29 | EE30 | FF11 | GG07 | JJ01  | JJ02 |
|           |       | JJ03 | JJ04 | JJ06 | JJ07 | KK02 | KK07 | KK34 | KK47 | KK49  |      |
|           | 5C380 | AA01 | AA02 | AB06 | AB11 | AB21 | AB28 | AB34 | AB45 | AB46  | AC02 |
|           |       | AC08 | AC11 | AC12 | AC16 | BA01 | BA22 | BA43 | BA45 | BB11  | CA04 |
|           |       | CA12 | CA32 | CA48 | CB26 | CC02 | CC26 | CC33 | CC62 | CD012 | CE19 |
|           |       | CF02 | CF22 | CF48 | CF49 | CF62 | CF66 | CF68 | DA02 | DA35  | DA41 |
|           |       | DA42 | DA58 | EA01 | FA06 | FA09 | HA10 |      |      |       |      |