

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-124582

(P2007-124582A)

(43) 公開日 平成19年5月17日(2007.5.17)

(51) Int. Cl.	F I	テーマコード (参考)
HO4L 27/227 (2006.01)	HO4L 27/22 J	5K004
HO4B 1/04 (2006.01)	HO4B 1/04 Z	5K060
HO4B 1/16 (2006.01)	HO4B 1/16 R	5K061

審査請求 有 請求項の数 16 O L (全 17 頁)

(21) 出願番号	特願2005-317616 (P2005-317616)	(71) 出願人	000003078 株式会社東芝
(22) 出願日	平成17年10月31日(2005.10.31)	(74) 代理人	100109900 弁理士 堀口 浩
		(72) 発明者	瀬戸 一郎 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
		(72) 発明者	山口 恵一 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
		Fターム(参考)	5K004 AA05 FG00 FG03 5K060 CC04 EE05 HH15 HH22 HH34 5K061 AA01 CC14 CC25

(54) 【発明の名称】 遅延検波回路、同期検波回路、無線受信装置および無線送信装置

(57) 【要約】

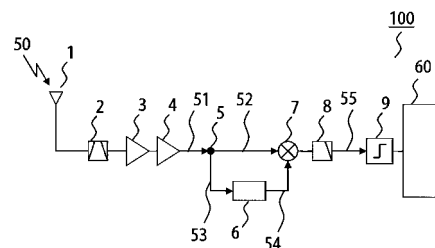
【課題】

検波などに用いる遅延線を、簡易で小型が要求される通信機内に備えることは困難であり、さらには、遅延検波を提供する通信機全体を1チップICに集積するような小型化も対応出来ない問題がある。

【解決手段】

入力信号を第1の分岐入力信号及び第2の分岐入力信号に分配する分配手段と、前記第1の分岐入力信号の位相を遅延させる、トランジスタを用いた遅延回路と、前記第2の分岐入力信号に、位相を遅延した前記第1の分岐入力信号を乗算する乗算手段と、を備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入力信号を第 1 の分岐入力信号及び第 2 の分岐入力信号に分配する分配手段と、
前記第 1 の分岐入力信号の位相を遅延させるトランジスタと、
前記第 2 の分岐入力信号に、位相を遅延した前記第 1 の分岐入力信号を乗算する乗算手段と、
を備えることを特徴とする遅延検波回路。

【請求項 2】

前記トランジスタに与えるバイアス電圧を制御することにより、前記第 1 の分岐入力信号の位相を遅延させる量を制御するバイアス電圧付与手段を備えることを特徴とする請求項 1 記載の遅延検波回路。

10

【請求項 3】

前記バイアス電圧付与手段は、前記トランジスタに与えるバイアスの絶対値を増加させることにより、前記第 1 の分岐入力信号の位相の遅延させる量を増加させることを特徴とする請求項 1 記載の遅延検波回路。

【請求項 4】

前記トランジスタは、バイポーラ型であり、
前記第 1 の分岐入力信号を入力する前記トランジスタのベース端子に、バイアス電圧を印加するバイアス電圧付与手段を備えることを特徴とする請求項 1 記載の遅延検波回路。

【請求項 5】

前記トランジスタのエミッタ端子が接地され、前記トランジスタのコレクタ端子から位相を遅延した前記第 1 の分岐入力信号を得ることを特徴とする請求項 4 記載の遅延検波回路。

20

【請求項 6】

前記トランジスタは、FET型であり、
前記第 1 の分岐入力信号が入力される前記トランジスタのソース端子に、バイアス電圧を印加するバイアス電圧付与手段を備えることを特徴とする請求項 1 記載の遅延検波回路。

【請求項 7】

前記トランジスタのゲート端子が接地され、ドレイン端子から位相を遅延した前記第 1 の分岐入力信号を得ることを特徴とする請求項 6 記載の遅延検波回路。

30

【請求項 8】

前記トランジスタが位相を遅延させた前記第 1 の分岐入力信号の位相を遅延させる他のトランジスタを備えることを特徴とする請求項 1 記載の遅延検波回路。

【請求項 9】

位相を遅延した前記第 1 の分岐入力信号を乗算した前記第 2 の分岐入力信号の振幅レベルを検出するレベル検出器と、
前記振幅レベルを微分する微分器とを備え、
前記微分器の出力に基づいて前記トランジスタのバイアス電圧を制御することを特徴とする請求項 1 記載の遅延検波回路。

40

【請求項 10】

位相を遅延した前記第 1 の分岐入力信号を乗算した前記第 2 の分岐入力信号を微分する微分器とを備え、
前記微分器の出力に基づいて前記トランジスタのバイアス電圧を制御することを特徴とする請求項 1 記載の遅延検波回路。

【請求項 11】

無線信号を受信する受信部と、
前記受信部の出力信号を第 1 の分岐入力信号及び第 2 の分岐入力信号に分配する分配手段と、
前記第 1 の分岐入力信号の位相を遅延させるトランジスタと、

50

前記第 2 の分岐入力信号と、位相を遅延した前記第 1 の分岐入力信号とを乗算する乗算手段と、
前記乗算手段の出力をデジタル信号に変換する変換手段と、
前記デジタル信号をデジタル信号処理して情報信号を出力するデジタル信号処理部と、
を備えることを特徴とする無線受信装置。

【請求項 1 2】

入力信号に周波数同期したローカル信号を発振するローカル信号発信器と、
前記ローカル信号の位相を遅延させるトランジスタと、
前記入力信号に、位相を遅延した前記ローカル信号を乗算する乗算手段と、
を備えることを特徴とする同期検波回路。

10

【請求項 1 3】

位相を遅延した前記ローカル信号が乗算した前記入力信号の振幅レベルを検出するレベル検出器と、
前記振幅レベルを微分する微分器とを備え、
前記微分器の出力に基づいて前記トランジスタのバイアス電圧を制御することを特徴とする請求項 1 2 記載の同期検波回路。

【請求項 1 4】

位相を遅延した前記ローカル入力信号が乗算した前記入力信号を微分する微分器とを備え、
前記微分器の出力に基づいて前記トランジスタのバイアス電圧を制御することを特徴とする請求項 1 2 記載の同期検波回路。

20

【請求項 1 5】

無線信号を受信する受信部と、
前記受信部の出力信号に周波数同期したローカル信号を発振するローカル信号発信器と、
前記ローカル信号の位相を遅延させるトランジスタと、
前記出力信号に、位相を遅延した前記ローカル信号を乗算する乗算手段と、
前記乗算手段の出力をデジタル信号に変換する変換手段と、
前記デジタル信号をデジタル信号処理して情報信号を出力するデジタル信号処理部と、
を備えることを特徴とする無線受信装置。

【請求項 1 6】

BPSK (binary phase-shift keying) の変調方式を用いた無線信号を送信する無線送信装置において、
ベースバンド信号をローカル信号と乗算して周波数アップコンバートする乗算器と、
前記ローカル信号の位相を遅延させるトランジスタと、
周波数アップコンバートした前記ベースバンド信号に、位相を遅延した前記ローカル信号を加算する加算器と、
を備えることを特徴とする無線送信装置。

30

【発明の詳細な説明】

【技術分野】

40

【0 0 0 1】

本発明は、遅延検波あるいは同期検波を用いた、無線受信装置および無線送信装置に関する。

【背景技術】

【0 0 0 2】

T V、P C、携帯電話などのモバイル機器等に搭載される無線通信システムにおいて、従来の音声データから、インターネットや動画像等に代表される大容量データの通信需要が高まっている。例えば、動画像のような大容量データをリアルタイムに伝送するためには、1 Gbpsを超えるような高速伝送であることが要求され、1 GHzを超える広い信号帯域が必要となる。そのようなGHzクラスの広い信号帯域を提供するために、近年、60 GHz

50

などのミリ波帯を用いた無線通信システムが注目されている。伝送速度が1 Gbpsを超えるような無線通信システムをエンドユーザ向けに提供するためには、送信機や受信機を1チップのICに集積化することが可能な無線機構成が重要となる。そのためには、無線機のアーキテクチャや構成などは、簡易で小型化に適しており、外付け部品が少なく、実装が容易であることが必須である。ミリ波を用いた無線通信では、無線機におけるアーキテクチャの簡易性、小型化の容易性から、ASK (amplitude shift keying)の適用例が多い。変調方式にASKを用いる理由は、受信機側において、二乗検波等の包絡線検波を適用すると、ローカル信号が不要となり、無線機構成が簡易となるからである。但し、伝送距離の拡大、大容量化などのユーザからの要望を考慮すると、受信感度特性が優れ、多値化が可能であるPSK (Phase shift keying)及びQPSK (Quadrature phase shift keying)等の位相変調方式が、今後、有力になっていく。

10

【0003】

通常、60 GHzのような高周波帯においては、マイクロ波帯に比べて、RF回路の特性出しが困難であり、雑音特性や歪特性が劣化する傾向にある。従って、無線機として簡易な構成が要求されることは勿論であるが、アーキテクチャとしても、回路特性の劣化による影響を緩和するような構成が望まれる。前述の背景から、位相変調方式において、ASKと同じように受信機側でローカル信号を不要とした簡易な構成を維持するためには、差動符号化を施したDPSK (differential phase-shift keying)を用いた遅延検波方法が有力である。遅延検波は、受信機側でローカル信号が不要であるため、受信機構成が簡易であること、データ速度が高速になるとシンボル間隔が短くなり、VCO (Voltage Controlled Oscillator)の位相雑音に起因する位相誤差の影響を減少させることが可能、等の利点がある。

20

【0004】

特に、60 GHzのようなミリ波帯で、1 Gbps超の高速データ伝送においては、高周波化したことにより増大したVCOの位相雑音の影響を、遅延検波方法により緩和する効果が期待できる。

【0005】

遅延検波は、受信信号を2つに分岐し、分岐された一方の受信信号に、遅延量として、シンボル時間Tを与えてから、もう一方の分岐した受信信号と乗算することで実現される。この遅延量を与える方法としては、伝送線路による遅延線を設ける方法や、インダクタ(L)とキャパシタ(C)とで遅延回路を構成する方法、さらに特許文献1や特許文献2に記載された方法などがある。

30

【特許文献1】特開平6-303261号公報

【特許文献2】特開平6-104946号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

従来の遅延検波回路は、60 GHz帯ミリ波伝送のような1 Gbps超の高速伝送においては、以下のような種々の問題を有している。

【0007】

物理的な伝搬線路による遅延線は、遅延線の長さを確保する必要性から、受信機構成の規模が大きくなる問題がある。伝搬路長を短くするために、 $1/4$ の線路として、バラクタダイオードと組み合わせる方法や、FETスイッチ等で物理的に伝送路を切り替える工夫があるが、1 Gbps超の伝送レートにおいても、遅延線として数cm以上の長さが必要であり、数mm角であるワンチップICで受信機を構成することは困難である。

40

【0008】

LC回路による遅延線は、60 GHzのようなミリ波帯に対しては、LとCがもつ自己共振周波数が所望帯域よりも低く、LやCとしての特性を広帯域にわたって提供することが出来ない。そのため、データ変調された広帯域信号に対しての遅延線としての適用は困難である。

【0009】

特許文献1記載の、弾性表面波を用いた遅延線は、無線機の回路とのワンチップ化は困

50

難であり、無線機モジュールとしての構成を取らざるを得ず、構成規模が大きくなる問題がある。また、ミリ波のような高周波信号の場合、モジュール内における信号インターフェースの受け渡しにおいても伝搬損失が現れ、受信特性が劣化する。

【0010】

特許文献2記載の、AD変換してのデジタル信号処理による遅延回路は、サンプリング定理からビットレートの少なくとも2倍以上の高速処理が必要となり、データ伝送が高速になるにつれて信号処理に要求される高速特性が著しく厳しくなる問題がある。また、1シンボル時間内の受信信号波形をスタックする必要があるため、メモリーを搭載する必要があり、受信機規模が大きくなる傾向にある。

【0011】

また、遅延検波では、受信信号を分岐して一方を、シンボル時間の遅延を与えて、さらに、搬送波レベルでの位相同期が必要となる。上記の方法においては、いずれも固定遅延量を与えて、遅延検波に適した位相関係に制御する場合、位相制御手段を他に用意する必要があり、受信機の構成が大規模になる問題がある。

【0012】

つまり、これらのような遅延線を、簡易で小型が要求される受信機内に備えることは困難であり、さらには、遅延検波を提供する受信機全体を1チップICに集積するような小型化も対応出来ない問題がある。

【課題を解決するための手段】

【0013】

上記課題を鑑みて本発明は、入力信号を第1の分岐入力信号及び第2の分岐入力信号に分配する分配手段と、前記第1の分岐入力信号の位相を遅延させるトランジスタと、前記第2の分岐入力信号に、位相を遅延した前記第1の分岐入力信号を乗算する乗算手段と、を備えることを特徴とする遅延検波回路および無線通信装置を提供する。

【0014】

また本発明は、入力信号に周波数同期されたローカル信号を発振するローカル信号発信器と、前記ローカル信号の位相を遅延させるトランジスタと、前記入力信号に、位相を遅延した前記ローカル信号を乗算する乗算手段と、を備えることを特徴とする同期検波回路および無線通信装置を提供する。

【0015】

また本発明は、BPSK(binary phase-shift keying)の変調方式を用いた無線信号を送信する無線送信装置において、ベースバンド信号をローカル信号と乗算して周波数アップコンバートする乗算器と、前記ローカル信号の位相を遅延させるトランジスタと、周波数アップコンバートされた前記ベースバンド信号に、位相を遅延した前記ローカル信号を加算する加算器と、を備えることを特徴とする無線通信装置を提供する。

【発明の効果】

【0016】

本発明によれば、例えば1 Gbpsを超えるような高速伝送を扱うアーキテクチャであっても、1チップ化することができ、遅延検波に適した遅延量と位相の調整を可能とする回路及びその回路を用いた無線通信装置を得ることができる。

【発明を実施するための最良の形態】

【0017】

以下、本発明の実施の形態を、図面を参照して説明する。

【0018】

(第1の実施の形態)

図1は、本実施の形態の無線受信機100のブロック図である。

【0019】

受信機100は、アンテナ1、バンドパスフィルタ2、低雑音増幅器3、段間増幅器4、分岐器5、遅延器6、乗算器7、ローパスフィルタ8、コンパレータ9、受信データ処理部60を備える。

10

20

30

40

50

【 0 0 2 0 】

元の情報が差動符号化された無線信号50をアンテナ1で受信する。

【 0 0 2 1 】

バンドパスフィルタ2は無線信号50の干渉波を抑圧して信号帯域を抽出する。

【 0 0 2 2 】

バンドパスフィルタ2で抽出した信号を低雑増幅器3と段間増幅器4で増幅して受信信号51を得る。段間増幅器4は、図1のように1つの増幅器で構成してもよいが、必要に応じて複数の増幅器を直列接続して構成してもよい。受信信号51の大きさは、以下の(1)式のように示すことが出来る。

【数1】

$$R_{51}(t) = A(t) \cdot \cos[\omega t + \theta(t)] \quad (1)$$

10

【 0 0 2 3 】

ここで、 t は時間、 $R_{51}(t)$ は受信信号51の大きさ、 $A(t)$ はフェージング成分を含んだ振幅成分、 ω は角振動周波数、 $\theta(t)$ は、差動符号化された位相変調項を示す。受信信号51は、差動符号化されていれば、位相変調でも周波数変調であっても構わないが、ここでは、位相変調の差動符号を用いたDPSK (Differential phase-shift keying)であるものとして説明する。

【 0 0 2 4 】

受信信号51は、分岐器5において、受信信号52及び受信信号53に分岐される。受信信号53は、遅延器6により、1シンボル時間 T の遅延を与えられ、遅延受信信号54となる。受信信号52の大きさは(2)式のように表すことができる。また、遅延受信信号54の大きさは(3)式のように表すことが出来る。

20

【数2】

$$R_{52}(t) = \alpha \cdot A(t) \cdot \cos[\omega t + \theta(t)] \quad (2)$$

【数3】

$$R_{54}(t) = \alpha \cdot A(t-T) \cdot \cos[\omega(t-T) + \theta(t-T)] \quad (3)$$

30

【 0 0 2 5 】

ここで、 $R_{102}(t)$ が受信信号52の大きさ、 $R_{104}(t)$ が遅延受信信号54の大きさ、 α は受信チェーンの利得(分岐前の受信信号51に対する、分岐された受信信号52の利得)を示している。

【 0 0 2 6 】

乗算器7は、受信信号52と1シンボル時間 T の遅延を与えられた遅延受信信号54とを乗算して出力する。

【 0 0 2 7 】

乗算器7の出力から、高調波を除く所望帯域のみがローパスフィルタ8で抽出されて、遅延検波信号55が得られる。遅延検波信号55は(4)式で表される。

40

【数4】

$$\begin{aligned} R_{55}(t) &= \alpha^2 \cdot \frac{A(t) \cdot A(t-T)}{2} \cdot \cos[\theta(t) - \theta(t-T)] \\ &= k \cdot \cos[\theta(t) - \theta(t-T)] \end{aligned} \quad (4)$$

【 0 0 2 8 】

ここで、 $R_{55}(t)$ が遅延検波信号55の大きさ、 k は受信チェーンの利得と受信信号52の $A(t)$ 、 $A(t-T)$ の電力に依存する係数である。また、 T は $2n$ (n は整数値)をとるように、角振動周波数 ω とシンボル時間 T は設定され、(4)式では省略することが出来る。フ

50

エージング変動がシンボル時間と比べて緩やかであり、段間増幅器 4 における増幅が飽和レベルに近い領域まで受信信号 52 を増幅していると考え、k は定数をみなすことが出来る。

【0029】

遅延検波信号 55 は、 $\cos[\omega(t) - \omega(t-T)]$ に応じて +k から -k までの値をとるが、コンパレータ 9 において、デジタル情報の “0” が “1” に判定される。コンパレータ 9 では、必要に応じて、等価増幅 (Reamplifying)、波形整形 (Reshaping)、時間ジッタ抑圧 (Retiming) の処理をも施すようにしてもよい。受信データ処理部 60 は、コンパレータ 9 によって “0” が “1” に判定されて得られるデジタル信号を元の情報に変換し、例えば音声に変換したり、種々のアプリケーション処理を行う。

10

【0030】

図 2 は、トランジスタを用いた遅延回路 6 のブロック図である。

【0031】

受信信号 53 は、AC 結合のためのコンデンサ 10 を介して、トランジスタ 11 のベース端子に入力される。

【0032】

トランジスタ 11 は、エミッタ端子が抵抗 18 を介して接地されている。また、ベース端子は、コンデンサ 10、抵抗 13 および 14 と接続されている。ベース端子には抵抗 13 を介してバイアス電源 12 が接続される。また、ベース端子は抵抗 14 を介して接地される。このように接続されることにより、ベース端子のバイアス条件が決定される。ここでは、このようにバイアス電源 12 の電圧を変化させて、バイアス条件を調整する構成としたが、バイアス条件が可変できる構成であれば、他の回路構成でも構わない。

20

【0033】

また、トランジスタ 11 のコレクタ端子は、 V_{CC} 電源 15 に抵抗 17 を介して接続されている。また、受信信号 53 コレクタ端子に接続されたコンデンサ 16 を介して、遅延受信信号 54 が出力される。

【0034】

なお、図 2 においては、入力側負荷及び出力側負荷は、説明の簡単化のため省略しているが、例えば入力側負荷を介して受信信号 53 をコンデンサ 10 へ入力するよう構成してもよい。また、コンデンサ 16 から出力側負荷を介して遅延受信信号 54 を出力するよう構成してもよい。

30

【0035】

ここで、遅延受信信号 54 は、トランジスタ 11 によって受信信号 53 に対して群遅延を被ることになる。また、遅延受信信号 54 の位相は、トランジスタ 11 に与えられるバイアス電源 12 によって決定されるバイアス条件に応じて回転する特徴がある。従って、遅延受信信号 54 は、(5) 式のように表すことが出来る。

【数 5】

$$R_{54}'(t) = \alpha \cdot A(t - \tau) \cdot \cos[\omega(t - \tau) + \theta(t - \tau) + \phi_{V_{bias}}] \quad (5)$$

【0036】

ここで、 $R_{54}'(t)$ が遅延受信信号 54 の大きさ、 τ はトランジスタ 11 による群遅延量、 $\phi_{V_{bias}}$ はトランジスタ 11 のバイアス条件 V_{bias} に依存して回転する位相量を示す。遅延検波の理想条件としては、 $\tau = T$ であり、 $\phi_{V_{bias}}$ が、 $2m\pi$ (m は整数) である。但し、トランジスタ 11 の群遅延 τ は、理想条件から外れている場合が考えられ、遅延検波信号 55 は、(6) 式のように表すことができる。

40

【数 6】

$$R_{55}'(t) = \alpha^2 \cdot \frac{A(t) \cdot A(t-\tau)}{2} \cdot \cos[\omega\tau + \theta(t) - \theta(t-\tau) - \phi_{V_{bias}}]$$

$$= k \cdot \cos[\omega\tau + \theta(t) - \theta(t-\tau) - \phi_{V_{bias}}] \quad (6)$$

【0037】

ここで、 $R_{55}'(t)$ が遅延検波信号55の大きさである。受信信号52は、段間増幅器4により飽和レベル近くまで増幅されたこと、フェージングの影響による変動がシンボル時間に比較して緩やかであることを考慮すると、 k は(4)式と同様の数値をとると考えられる。群遅延はバイアス電源12に応じて変化することが考えられるが、絶対遅延時間としては変化が微小とみなすことができるので、一定であるとして考えられる。(6)式中の k は(7)式のように表すことができる。

【数 7】

$$\omega\tau = \omega \cdot T \cdot \gamma = 2 \cdot \pi \cdot \gamma \quad (7)$$

【0038】

ここで、 γ は $1/T$ であり、 T であれば、 2π として無視できる。また、位相変調項である $(t) - (t - T)$ も T であれば、差動符号として、0あるいは 2π の値をとることになる。従って、位相項である $\phi_{V_{bias}}$ の設定を考えて、バイアス電源12を調整すれば良い。バイアス電源12は、遅延受信信号54がトランジスタ11から被った位相回転量が $2 \cdot n \cdot \pi$ (n は整数)、あるいは、 $2 \cdot (n+1) \cdot \pi$ (n は整数)となるように設定する。

【0039】

位相項 $\phi_{V_{bias}} = 2 \cdot (n+1) \cdot \pi$ の場合は、変調項 $(t) - (t-T)$ に対して、遅延検波信号55の出力の正負が反転することになる。

【0040】

遅延検波信号55の反転は、以下の方法で簡易に補完することが可能である。例えば、通信接続の開始時に、受信機100にとって既知信号を、送信機側から受信機100側に送信する。受信機100はその既知信号を受信して遅延処理した遅延検波信号55と既知信号とを比較することで符号が反転しているか否かを判断することが可能となる。符号が反転している場合には、受信機100側において、コンパレータ9の後段において、インバータを挿入して、元に戻すことが可能であり、無線通信システムにおいては、符号の反転が発生しても、補完することが可能であり、問題とはならない。

【0041】

図3に、トランジスタ11における、バイアス電源12に対する位相回転量の特性を示す。図3のグラフは、図2のトランジスタ11を使った回路において、横軸にバイアス電源12の電圧をとり、縦軸は、遅延受信信号54における受信信号53に対する相対位相差 $\phi_{V_{bias}}$ [degree] (S21特性のphase)を示している。但し、トランジスタ11で発生する群遅延量はここでは既知として除いている。図3は、図2の回路構成において、トランジスタに2SCタイプを用いて、 $V_{CC} = 5V$ として、 V_{bias} を0~5.0Vまで可変させた際の所定の周波数帯における位相特性である。トランジスタ11は、ベース側の電流条件が、バイアス電圧 $V_{V_{bias}}$ に依存して変化し、トランジスタ11の入出力間(エミッタベース、ベースコレクタ、コレクタエミッタ)で容量結合している値が変動して位相回転量が変化することになる。図2の回路は反転増幅器の構成であり、バイアス電源12が V_{CC} に比べて十分抑えられて、トランジスタがOn状態となっている場合は、位相回転量は 180 度)で安定するが、バイアス電源12がトランジスタ11のしきい値付近の(バイアス電源12が V_{CC} に比べてさほど小さくなる)エリアにおいては、指数的に位相回転量が変動することになる。このような位相変化は、使用するトランジスタと透過させる信号の周波数の関係に依存する。一般的には、トランジスタの動作状態が、ベースに流れる電流あるいは印加される電圧に依存して切り替わる際に位相が大きく回る。このようなトラ

10

20

30

40

50

ンジスタ 11 の位相変化の原理特性を、遅延回路 6 の位相調整に活用する。図 2 の回路構成では、コレクタ側から遅延受信信号 54 を出力しているため反転増幅タイプとなるが、エミッタ側から遅延受信信号 54 を出力して、非反転増幅タイプとしても構わない。また、トランジスタは、バイポーラあるいは FET のどちらのタイプでもよく、NPN、PNP、NMOS、PMOS の極性も回路構成やプロセスにあわせて選択してよい。

【0042】

図 2 に示す回路構成を用いて、バイアス電源 12 が出力する電圧としてバイアス電圧 $V_{V_{bias}}$ を設定して位相量 φ_{bias} を調整する場合、バイアス電圧 $V_{V_{bias}}$ の設定ターゲットが必要となる。図 4 において、位相量 φ_{bias} を調整するための回路構成を示し、回路動作を説明する。

10

【0043】

図 4 は、分岐器 43、レベル検出器 40、微分器 41、ループフィルタ 42 から構成されるバイアス電圧 $V_{V_{bias}}$ の制御回路を、図 1 のブロック図に追加した構成を示す図である。分岐器 43 において、図 1 における遅延検波信号 55 の一部を制御回路側に分岐する。

【0044】

遅延検波信号 55 は、レベル検出器 40 で、信号振幅レベルを検出される。レベル検出器 40 は例えば図 9 や図 10 に示すような、ダイオード 44 とコンデンサ 45 との組み合わせによって実現することができる。

【0045】

図 9 では、遅延検波信号 55 はダイオード 44 へ順方向に入力されて負の成分がカットされる。ダイオード 44 の出力端は抵抗 46 を介して、一端が接地されたコンデンサ 45 の他端に接続されている。コンデンサ 45 の他端から振幅レベル出力 56 が取り出される。

20

【0046】

また、図 10 では、ダイオード 144 が抵抗 146 の一端から逆方向に接地されている。コンデンサ 145 は一端が抵抗 146 の他端に接続し、他端が接地されている。抵抗 146 の一端から遅延検波信号 55 が入力され、他端から振幅レベル出力 56 が取り出される。

【0047】

信号振幅レベル出力 56 は、図 4 中の (a) に示されているように、位相項 φ_{bias} に依存した周期関数となる。位相項 φ_{bias} が 0 あるいは π であれば、遅延検波出力である遅延受信信号 54 は、最大振幅をとることとなる。また、逆に、位相項 φ_{bias} が $\pm \pi/2$ であると、受信信号 52 と受信信号 53 が直交の関係となり、出力レベルは原理上、ゼロとなる。遅延回路 6 におけるバイアス電源 12 は、(a) のグラフにおいて出力レベルが最大となるように調整すれば良い。図 4 においては、信号振幅レベル出力 56 を微分回路 20 で一回微分し、ループフィルタ 42 を通して、図 4 中 (b) に示す位相項 φ_{bias} とループフィルタ出力 57 の関係を得る。ここで、図 4 中 (b) の丸印のゼロクロスポイントを用いて、バイアス電圧 $V_{V_{bias}}$ を制御することが可能となる。ループフィルタ出力 57 がプラスの数値を出力していれば、バイアス電圧 $V_{V_{bias}}$ を大きくして位相項 φ_{bias} をすすめる方向とし、逆にループフィルタ出力 57 がマイナスの数値を出力していれば、バイアス電圧 $V_{V_{bias}}$ を小さくして位相項 φ_{bias} を遅らせる方向とすれば良い。なお、図 2 においてトランジスタ 11 を NPN 型として表記したためここではバイアス電圧 $V_{V_{bias}}$ と位相項 φ_{bias} との増加および減少の関係を上記のように説明したが、トランジスタ 11 を PNP 型の極性のものにすれば逆の関係となることは言うまでもない。

30

40

【0048】

ループフィルタ出力 57 は直接、バイアス電源 12 が供給するバイアス電圧として印加する設計としてもよい。あるいはループフィルタ出力 57 に所定のリファレンス電圧を加算、あるいは減算して、バイアス電源 12 として遅延回路 6 へ供給する設計とするなど、ループフィルタ出力 57 に依存したバイアス電圧をバイアス電源 12 が供給することにしてもよい。

50

【 0 0 4 9 】

遅延受信信号54は、位相項 v_{bias} に依存して符号の正負が反転する場合があるが、無線通信の接続開始時の既知情報を用いて、デジタル信号処理により反転を戻すことは可能である。図4においては、分岐された遅延検波信号55を、レベル検出器40を通さずに微分回路41に入力するようにしてもよい。その際には、同様に、既知信号として、符号がどちらか一方に1連続などのように固定されている情報を送信機から出力し、これを無線信号50として受信して遅延検波信号55を生成するとよい。

【 0 0 5 0 】

図2に示す回路構成において、トランジスタの群遅延のみを利用して安定した遅延検波が可能であれば（すなわち位相項 v_{bias} の動的な調整が不要であれば）、バイアス電圧 $V_{v_{bias}}$ は固定して、位相制御は施さなくても構わない。また、バイアス電圧 $V_{v_{bias}}$ による位相項 v_{bias} の制御においては、トランジスタ11による利得の特性も変化することになる。利得の変動に対しては、図2の回路の前段、あるいは後段に、利得補償用の増幅器を挿入して利得補完する構成や、飽和レベルまで増幅するようリミッタを挿入する構成等により、遅延させた遅延受信信号54の強度を安定させる手段との組み合わせも考えられる。

【 0 0 5 1 】

図4の制御回路においては、いくつかの動作方式が考えられる。

【 0 0 5 2 】

ループフィルタ42の通過帯域をデータ速度に比べて十分に広くした構成であれば、通信接続を開始する際に送信機側から送られてくる既知信号（例えばプリアンプル等）を受信している間にバイアス電圧 $V_{v_{bias}}$ を設定し、既知信号の受信を終えてデータ信号を受信する際にはバイアス電圧 $V_{v_{bias}}$ を既知信号により設定した値に固定して位相項 v_{bias} が動かないようにすればよい。

【 0 0 5 3 】

ループフィルタ42の帯域をデータ速度に比べて十分に狭くし、遅延検波信号55のうちビット単位のデータ系列で表された部分がバイアス電圧 $V_{v_{bias}}$ の調整に供されない構成であれば、レベル検出回路19をバイパスさせて以下のような方法でバイアス電圧 $V_{v_{bias}}$ を設定する。

【 0 0 5 4 】

遅延検波信号55はレベル検出回路19を通らずにループフィルタ42に入力する。この場合、ループフィルタ42に入力される信号は電圧値として正負両方値をとることとなる。その場合、遅延検波信号55のうちビット単位のデータ系列で表された部分の - 1 データの数と + 1 データの数とが同じずつであると、その部分のデータの平均は0となってしまう。すなわち、- 1 データや + 1 データに相当する遅延検波信号55の電圧値の絶対値がいくら大きくても、ループフィルタ42を通過する値はあまり大きくならない。

【 0 0 5 5 】

それを避けるために、無線受信機100が受信する無線信号50を送信する送信機において、遅延検波信号55のうちビット単位のデータ系列で表された部分の差動符号化 (t)- ($t-$) において、データ0 ($(t)- (t-) = -$) と1 ($(t)- (t-) =$) の発生確率を、“1”のマーク率が高いように設定する。このようなデータ系列とすることで、データ系列中の平均値が0からより外れた値となるので、帯域が狭いループフィルタ42の出力も0から外れる。その結果、ループフィルタ出力57の大小が判定できるので、上述のように図4(a)中における位相項 v_{bias} と出力レベルの関係から、位相項 $v_{bias} =$ となる条件に、バイアス電源12を設定することができるようになる。

【 0 0 5 6 】

伝送情報が画像情報のようなストリーミングであれば、データ情報をフレーム化し、そのフレームヘッダ部分において“1”のマーク率を高めたデータ系列としてもよい。あるいはマーク率が高いダミーブロックをフレームに挿入してもよい。

【 0 0 5 7 】

10

20

30

40

50

勿論、上記以外の制御回路の動作方法でも、バイアス電圧 $V_{V_{bias}}$ を制御して、位相項 v_{bias} 調整し、遅延受信信号54が最大振幅レベルとなるような構成であれば、構わない。

【0058】

(変形例)

バイアス電圧 $V_{V_{bias}}$ による位相項 v_{bias} の調整条件は、トランジスタ11への入力信号である受信信号53の周波数に依存する。すなわち、高周波においては、トランジスタ11の入力および出力における容量結合にも依存して、位相が回転しきらず、位相回転量として得られないこともある。受信信号53が高周波であっても十分な位相回転量を得るためには、トランジスタ11を多段接続して遅延回路6を構成してもよい。

10

【0059】

図5は、トランジスタ11を3段接続して実現した遅延回路6の一実施形態としての回路図である。

【0060】

受信信号53は、AC結合のためのコンデンサ10を介して、1段目のトランジスタ11のベース端子に入力される。

【0061】

1段目のトランジスタ11は、エミッタ端子が抵抗18を介して接地されている。また、ベース端子は、コンデンサ10、抵抗13および14と接続されている。ベース端子には抵抗13を介してバイアス電源12が接続される。また、ベース端子は抵抗14を介して接地される。トランジスタ11のコレクタ端子は、インダクタ19を介して V_{CC} 電源15に接続された抵抗17から、 V_{CC} 電圧が供給される。また、コレクタ端子はコンデンサ16を介して2段目のトランジスタ21のベース端子に接続されている。

20

【0062】

2段目のトランジスタ21は、エミッタ端子が抵抗28を介して接地されている。また、ベース端子は、コンデンサ16、抵抗23および24と接続されている。ベース端子には、インダクタ29を介してバイアス電源12に接続された抵抗23から、バイアス電圧が供給される。また、ベース端子は抵抗24を介して接地される。トランジスタ21のコレクタ端子は、 V_{CC} 電源15に抵抗27を介して接続されている。また、コレクタ端子はコンデンサ26を介して3段目のトランジスタ31のベース端子に接続されている。

30

【0063】

3段目のトランジスタ31は、エミッタ端子が抵抗38を介して接地されている。また、ベース端子は、コンデンサ26、抵抗33および34と接続されている。ベース端子には、インダクタ29とインダクタ39とを介してバイアス電源12に接続された抵抗33から、バイアス電圧が供給される。また、ベース端子は抵抗34を介して接地される。トランジスタ31のコレクタ端子は、 V_{CC} 電源15にインダクタ49を介して接続された抵抗37から V_{CC} 電圧を供給されている。また、コレクタ端子に接続されたコンデンサ46を介して遅延受信信号54が出力される。

【0064】

V_{CC} 及び V_{bias} は各段で共通としているが、各段のアイソレーションを高めるために、段間にはインダクタ19、29、39及び49を挿入している。

40

【0065】

各段において、位相変化量が θ [radian]であれば、3段接続することで、 $3 \times \theta$ [radian]の位相変化量が得られることになる。多段とすることで、受信信号53に対して遅延受信信号54は増幅されることになるが、たとえ、飽和状態に近い領域まで増幅されても、2値あるいは4値の位相変調、あるいは周波数変調であれば、振幅成分が平坦となっても、位相あるいは周波数成分に情報が残っているので、復調機能においては問題にならない。また逆に、飽和レベルに近い領域で、受信信号53を遅延受信信号54として伝達することで、出力レベルが安定した遅延検波信号55遅延検波信号55を得られることになる。通常、トランジスタを1段とした図2の場合、反転増幅が理想的な状態であり位相回転

50

量としては [radian]までである。遅延検波のためには、位相回転量として、 $2 \times$ [radian]の自由度が必要であり、2段あるいは3段の多段接続とすることが望ましい。トランジスタ11を用いた回路の段数としては、位相調整という機能を考慮すると、2個以上であれば、 $2 \times$ [radian]を提供することが可能である。

【0066】

以上、第1の実施例について述べてきたが、図1から図5に示した回路は、全て半導体素子で実装することが可能である。遅延回路としても、従来のように物理的な伝搬路長が必要なく、トランジスタの群遅延を利用しており、また、遅延受信信号54の位相調整もトランジスタのバイアス電源の条件を変更することで可能である。したがって、本発明の第1の実施例である図1から図5の回路は、集積回路としてワンチップ内に全て実装して、遅延検波の機能を提供することが可能となる。

10

【0067】

(第2の実施の形態)

図6を用いて、第2の実施形態について説明する。第1の実施の形態においては、トランジスタを用いた遅延器6の出力を用いた遅延検波を行う構成について述べたが、同期検波にも適用することが可能である。

【0068】

図6は、同期検波用のローカル信号に本発明を用いた、本実施の形態の無線受信機200のブロック図である。

【0069】

受信機200は、アンテナ201、バンドパスフィルタ202、低雑音増幅器203、段間増幅器204、分岐器205、遅延器206、乗算器207、ローパスフィルタ208、コンパレータ209、レベル検出器240、微分器241、ループフィルタ242、分岐器243、ローカル信号発生器222およびシンセサイザ223を備える。

20

【0070】

2値のBinary phase-shift keying (BPSK)の変調方式で変調されている無線信号250をアンテナ201で受信する。無線信号250を、バンドパスフィルタ202、低雑音増幅器203、段間増幅器204を通して受信信号251を得る。

【0071】

分岐器205において分岐させた受信信号251の一部を、ローカル信号発生器222が発生するローカル信号の周波数をロック(同期)するためのシンセサイザ223に入力する。受信信号251と周波数同期されたローカル信号258は、遅延器206で群遅延を与えられて、乗算器207に入力される。乗算器207では、分岐器205からの受信信号251とローカル信号258をミキシングして、同期検波を行う。同期検波を施された受信信号を、所望帯域を抽出するローパスフィルタ208を通して、復調信号259を得る。

30

【0072】

復調信号259は、コンパレータ209において“0”あるいは“1”に判定される。

【0073】

ここで、復調信号259は、(8)式のように表すことができる。

【数8】

40

$$\begin{aligned}
 R_{109}(t) &= LPF_8[\alpha \cdot A \cdot \cos\{\omega t + \theta(t)\} \times \cos\{\omega t + \phi_{Vbias}\}] \\
 &= \frac{\alpha \cdot A}{2} \cdot \cos\{\theta(t) - \phi_{Vbias}\}
 \end{aligned}
 \tag{8}$$

【0074】

ここで、 $R_{109}(t)$ は復調信号259の大きさ、 $LPF_8[\dots]$ は、所望帯域を抽出するローパスフィルタ機能、つまり[]内の式で得られる解のうち所望帯域以上の値を制限することを示している。また、 α は受信チェーンの利得、 A は無線信号250の振幅、 ω は無線信号250の角振動周波数、 $\theta(t)$ は無線信号250の位相変調項(0あるいは)、

50

v_{bias} はローカル信号258の位相項を示している。

【0075】

無線信号250はBPSK変調であるため、ローカル信号258の位相項である v_{bias} が受信信号251に対する相対位相として n (n は整数)であれば、受信感度を劣化させずに復調することが可能となる。

【0076】

定数 n が奇数の場合は符号が反転することになるが、それは既知情報を使ってコンパレータ209よりも後段のデジタル信号処理部において反転することが可能である。

【0077】

従って、ローカル信号258の位相を遅延させる遅延器206は、復調信号259のレベルが最大となるように機能させればよい。遅延器206の位相を調整する制御回路は、図4に示した構成と同様であり、レベル検出器240、微分器241、ローパスフィルタ242で構成することができる。すなわち、ローパスフィルタ208の後段に設ける分岐器243から、復調信号259の一部を分岐して取り出し、レベル検出器240に入力させる。そして、レベル検出器240の出力が最大となるように、遅延器206の位相を調整する。

10

【0078】

この調整の仕方については、図4の説明と同様であるため省略する。

【0079】

本実施の形態においては、DPSK方式の位相変調に対し1シンボル時間の遅延を与える構成について説明した。トランジスタが与える群遅延の大きさ次第で、1シンボル時間のみの遅延ではなく、 m シンボル (m は2以上の実数)の遅延を与える構成も可能である。その際には、送信機側で、 m シンボル遅延の符号化を行うことで、1シンボル遅延の復調と同じ受信感度が得られることになる。通常、 m シンボル遅延の m が大きくなるとフェージングの影響が強くなってきて、シンボル間の相関が弱まる可能性がある。しかしながら、60 GHz帯ミリ波を用いた無線通信システムにおいては、近距離での通信でもあり、またLOS (Line of Sight) が基本となることが多いので、 m が大きくなっても受信感度には大きな影響はないと考えられる。遅延させるシンボル長の設定は、使用するトランジスタ、RF周波数帯、ビットレートの兼ね合いから決定すればよい。

20

【0080】

(第3の実施の形態)

30

図7を用いて、本発明の第3の実施形態について説明する。

【0081】

上記実施の形態では受信機に本発明を適用した構成を示したが、本実施の形態では送信機に適用した構成について説明する。

【0082】

本実施の形態の送信機300は、変調方式にBPSKを用いた変調信号に、位相制御を施したローカル信号を重畳した送信信号を送信する。受信機側ではローカル信号などは用いず、二乗検波などの簡易な構成で復調する構成である。本構成であれば、第2の実施の形態で用いたシンセサイザが不必要となるため、送信機及び受信機を含めた無線通信システムとして、簡易な構成になる利点がある。特にシンセサイザは、ミリ波などの60GHz付近の高周波においては実装が困難であるため、削除できる利点は大きい。

40

【0083】

図7は、重畳するローカル信号の位相調整に本発明を用いた、本実施の形態の無線送信機300のブロック図である。

【0084】

送信機300は、アンテナ301、バンドパスフィルタ302、パワーアンプ303、段間増幅器304、分岐器305、遅延器306、乗算器307、バンドパスフィルタ308、加算器309、レベル検出器340、微分器341、ループフィルタ342、分岐器343、ローカル信号発生器322および送信データ生成部320を備える。

【0085】

50

送信データ生成部 320 はデータ “0” あるいは “1” を、BPSK の送信データ用に “-1” あるいは “+1” に符号化した送信データ信号（ベースバンド信号）350 を出力する。

【0086】

送信データ信号 350 は、ローカル信号発生器 322 から出力され分岐器 343 にて分岐されたローカル信号 358 の一部と、乗算器 307 においてミキシングされ、所望の RF 帯域に周波数アップコンバートされた RF 信号 361 となる。

【0087】

RF 信号 361 は両側波帯にデータ情報が存在しているが、バンドパスフィルタ 308 で片側の側波帯だけを抽出する。但し、このバンドパスフィルタ 308 では、両側波帯とも通過させても復調は可能である。ここでは片側波帯を通過させて伝送するものとして説明する。RF 信号 361 は、加算器 309 において、遅延器 306 で位相制御された遅延ローカル信号 354 と加算されて、送信信号 352 となる。送信信号 352 は、(9) 式のよ

うに表すことができる。

【数 9】

$$T_{352}(t) = A \cdot \cos\{\theta(t)\} \cdot \cos\{\omega t\} + \cos(\omega t + \phi_{Vbias}) \quad (9)$$

【0088】

ここで、 $T_{352}(t)$ は送信信号 352 の大きさ、 A は送信信号 352 の振幅、 $\theta(t)$ は位相変調項（0 あるいは π の値をとる）であり、 ω は RF 帯の角振動周波数、 ϕ_{Vbias} はローカル信号 358 に遅延器 306 が与えた位相の変化量を表す項すなわち変調信号 $A \cdot \cos\{\theta(t)\} \cdot \cos(\omega t)$ に対する相対位相を示している。

【0089】

送信信号 352 は、段間増幅器 304、パワーアンプ 303 において増幅され、バンドパスフィルタ 302 を通過してアンテナ 301 から無線信号 351 として送信される。ここで、加算器 309 の後段に分配器 305 を挿入し、送信信号 352 の一部を位相制御回路に入力して、遅延器 306 でローカル信号 358 に与える位相量（つまり (9) 式における位相項 ϕ_{Vbias} の値）を調整する。この位相制御回路は、図 4 に示した構成と同様であり、レベル検出器 340、微分器 341、ローパスフィルタ 342 で構成することができる。制御回路は、送信信号 352 の一部をレベル検出器 340 に入力し、そのレベル検出器 340 の出力が最大となるように、遅延回路 306 の位相を制御することになる。制御機能については、図 4 の説明において述べているため省略する。レベル検出器 340 が例えば図 9 や図 10 のような包絡線検波を行う構成であれば、レベル検出器 340 の出力である振幅レベル出力 356 は (10) 式のように表すことができる。

【数 10】

$$T_{356}'(t) = A \cdot \cos\{\theta(t)\} \cdot \frac{\cos(\phi_{Vbias})}{2} \quad (10)$$

【0090】

ここで、 $T_{356}'(t)$ は振幅レベル出力 356 である。振幅レベル出力 356 が最大となるためには、位相項 ϕ_{Vbias} は、 $n\pi$ （ n は整数）であることが望ましい。

【0091】

以上説明した送信機 300 からの無線信号 351 を受信する受信機 400 の構成の一例を図 8 を用いて説明する。受信機 400 は、アンテナ 401、バンドパスフィルタ 402、低雑音増幅器 403、段間増幅器 404、レベル検出器 440、ローパスフィルタ 408 及びコンパレータ 409 を備える。

【0092】

送信機 300 から送信されアンテナ 401 で受信した無線信号 351 は、バンドパスフィルタ 402、低雑音増幅器 403、段間増幅器 404 を介して、レベル検出器 440 に受信信号 451 として入力される。レベル検出器 440 は、図 7 のレベル検出器 340 と

10

20

30

40

50

同様の構成のものを用いることができる。レベル検出器 440 の出力である振幅レベル出力 456 の所望帯域のみをローパスフィルタ 8 で抽出して検波信号 455 は、式 (10) で記載されたレベル検出器 340 の出力と等価 (すなわちほぼ相似) となる。従って、検波信号 455 のレベルが最大となるように、位相項 v_{bias} を調整することが望ましく、位相項 $v_{bias} = n$ (n は整数) の関係が確保できれば、受信感度の劣化をおこすことなく復調することが可能となる。

【0093】

検波信号 455 は、コンパレータ 409 で、第 1 の実施形態の同様に、データ “0” あるいは “1” のデジタル信号に復調されることになる。定数 n が奇数の場合は符号が反転することになるが、それは既知情報を使ってコンパレータ 409 後段のデジタル信号処理部において簡便に反転することが可能である。

10

【0094】

ローカル信号発生器 322 は、受信信号 451 に対して周波数をロックしてもよいが、ロックしていなくても、通信機能としては問題なく、シンセサイザを省くことが可能である。つまり、本実施の形態では、送信機側及び受信機側において、デジタル信号による位相変調である BPSK 方式を用いていながら、シンセサイザは必要なく、また受信機側ではローカル信号が不要となる利点がある。また、これらの送信機及び受信機は、全て半導体素子で構成することが可能であるため、ワンチップ IC への集積化が容易となる利点がある。

【0095】

なお、本発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。例えば既に触れたように、極性の異なるトランジスタを用いることは可能であることは言うまでもない。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施の形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施の形態にわたる構成要素を適宜組み合わせてもよい。

20

【図面の簡単な説明】

【0096】

【図 1】第 1 の実施の形態における受信機のブロック図。

【図 2】第 1 の実施の形態における遅延回路のブロック図。

【図 3】第 1 の実施の形態におけるトランジスタの、バイアス電源に対する位相回転量の特性を示す線図。

30

【図 4】第 1 の実施の形態におけるバイアス電源の制御回路のブロック図。

【図 5】第 1 の実施の形態における遅延回路の変形例のブロック図。

【図 6】第 2 の実施の形態における受信機のブロック図。

【図 7】第 3 の実施の形態における送信機のブロック図。

【図 8】第 3 の実施の形態における受信機のブロック図。

【図 9】第 1 の実施の形態におけるレベル検出器の一例の回路図。

【図 10】第 1 の実施の形態における検出器の一例の回路図。

【符号の説明】

【0097】

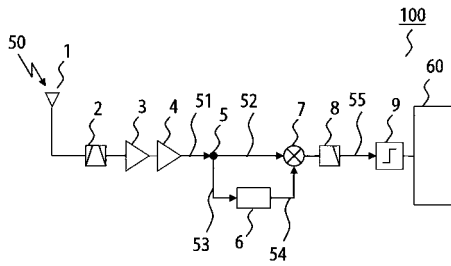
1,201,301,401・・・アンテナ、2,202,302,402・・・バンドパスフィルタ、3,203・・・低雑音増幅器、4,204,304,404・・・段間増幅器、5,205,305・・・分岐器、6,206,306・・・遅延器、7,207,307・・・乗算器、8,208,408・・・ローパスフィルタ、9,209,409・・・コンパレータ、10,210,310・・・コンデンサ、11,211,311・・・トランジスタ、12,212,312・・・バイアス電源、13,213,313・・・抵抗、14,214,314・・・抵抗、15,215,315・・・VCC電源、16,216,316・・・コンデンサ、17,217,317・・・抵抗、18,218,318・・・抵抗、19,219,319・・・インダクタ、20・・・コンデンサ、21・・・トランジスタ、23・・・抵抗、24・・・抵抗、26・・・コンデンサ、27・・・抵抗、28・・・抵抗、29・・・インダクタ、30・・・コンデンサ、31・・・トランジスタ、33・・・抵抗、34・・・抵抗、36・・・コンデンサ、37・・・抵抗、38・・・抵抗、39・・・インダクタ、40,240,3

40

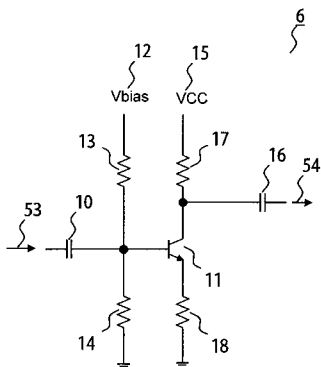
50

40,440・・・レベル検出器、41,241,341・・・微分器、42,242・・・ループフィルタ、43,243,343・・・分岐器、44,144・・・ダイオード、45,145・・・コンデンサ、46,146・・・抵抗、50,250,351・・・無線信号、51,251,451・・・受信信号、52・・・受信信号、53・・・受信信号、54・・・遅延受信信号、55・・・遅延検波信号、56,256,356,456・・・振幅レベル出力、57,257・・・ループフィルタ出力、58,258,358・・・ローカル信号、59,259・・・復調信号、60,460・・・受信データ処理部、100,200,300,400・・・受信機、222322・・・ローカル信号発生器、223・・・シンセサイザ、303・・・パワーアンプ、308・・・バンドパスフィルタ、309・・・加算器、320・・・送信データ生成部、350・・・送信データ、352・・・送信信号、354・・・遅延ローカル信号、361・・・RF信号、455・・・検波信号。

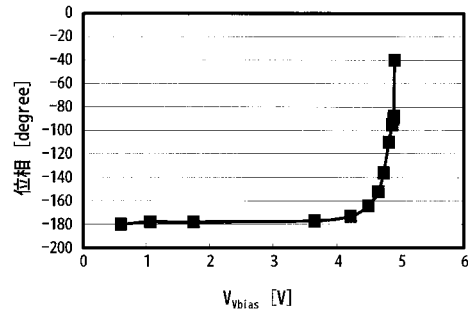
【図1】



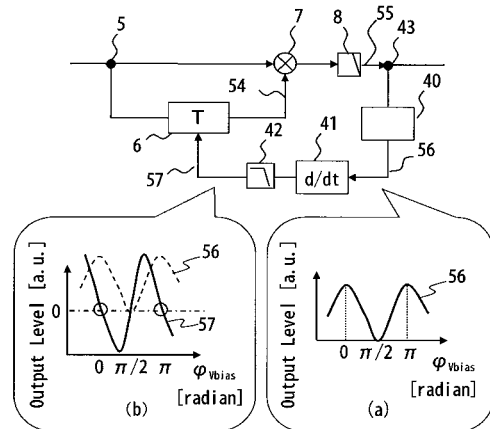
【図2】



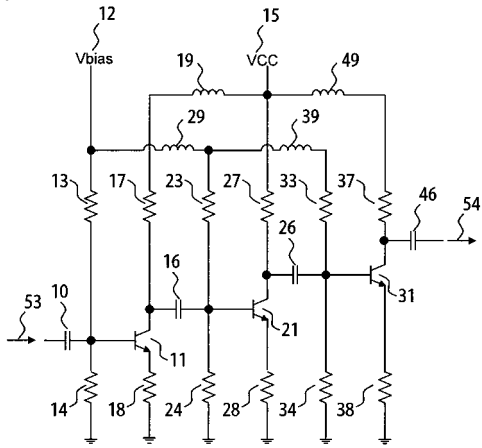
【図3】



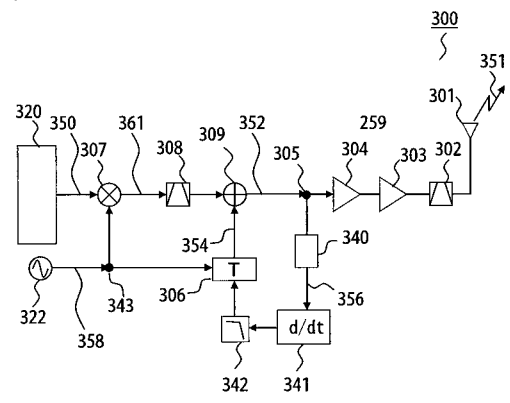
【図4】



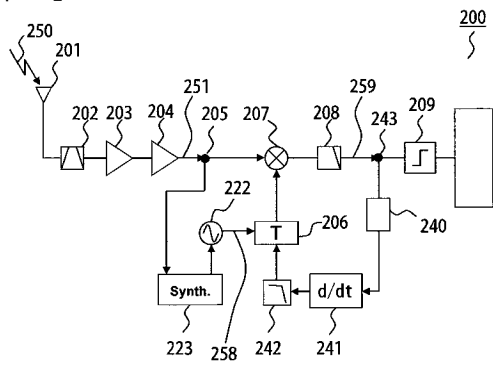
【 図 5 】



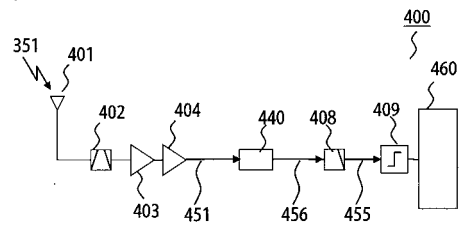
【 図 7 】



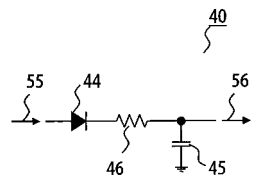
【 図 6 】



【 図 8 】



【 図 9 】



【 図 10 】

