

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-9747

(P2010-9747A)

(43) 公開日 平成22年1月14日(2010.1.14)

| (51) Int.Cl. | F I | テーマコード (参考) |
|-----------------------------|--------------|-------------|
| H05B 33/10 (2006.01) | H05B 33/10 | 3K107 |
| H05B 33/12 (2006.01) | H05B 33/12 B | |
| H05B 33/22 (2006.01) | H05B 33/22 Z | |
| H01L 51/50 (2006.01) | H05B 33/14 A | |
| | H05B 33/22 D | |

審査請求 有 請求項の数 9 O L (全 19 頁)

(21) 出願番号 特願2008-163950 (P2008-163950)
 (22) 出願日 平成20年6月24日 (2008.6.24)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 木津 貴志
 東京都八王子市石川町2951番地5 カシオ計算機株式会社八王子技術センター内
 (72) 発明者 熊谷 稔
 東京都八王子市石川町2951番地5 カシオ計算機株式会社八王子技術センター内
 Fターム(参考) 3K107 AA01 BB01 CC27 CC45 DD71 DD84 DD89 DD96 FF15 GG24

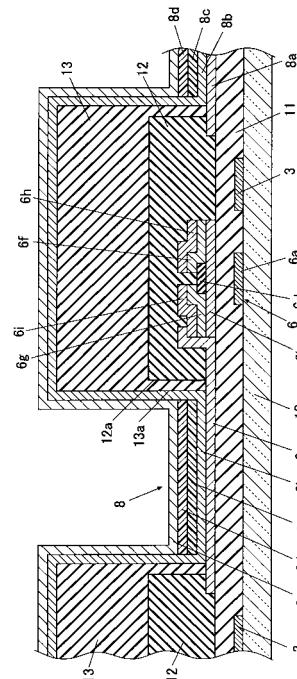
(54) 【発明の名称】 発光装置及び発光装置の製造方法

(57) 【要約】

【課題】 発光特性に優れたELパネル及びELパネルの製造方法を実現する。

【解決手段】 酸化モリブデン層を成膜して正孔注入層8bを形成することに先立って、ポリイミド系樹脂材料からなるバンク13に対して酸素プラズマ処理を施して、その表層を90nm以上除去することによって、ELパネル1の発光領域を構成する各画素Pを良好に発光させ、その発光領域におけるダークエリアの発生を防止することを可能にした。

【選択図】 図5



【特許請求の範囲】**【請求項 1】**

基板の上面側に形成された第一電極と、前記第一電極上に積層されたキャリア輸送層及び発光層と、前記キャリア輸送層及び発光層を前記第一電極との間に介装する第二電極と、隔壁と、を備える発光装置の製造方法において、

前記基板の上面側に形成された前記隔壁の表層を厚さ 90 nm 以上除去した後に、遷移金属酸化物を成膜してなる前記キャリア輸送層を形成することを特徴とする発光装置の製造方法。

【請求項 2】

前記隔壁は、ポリイミド系樹脂材料からなることを特徴とする請求項 1 に記載の発光装置の製造方法。 10

【請求項 3】

前記遷移金属酸化物は、酸化モリブデンであることを特徴とする請求項 1 又は 2 に記載の発光装置の製造方法。

【請求項 4】

前記隔壁は、酸素プラズマ処理により、90 nm 以上 1 μm 以下の厚さで表層が除去されることを特徴とする請求項 1 ~ 3 の何れか一項に記載の発光装置の製造方法。

【請求項 5】

請求項 1 ~ 4 の何れかに記載の発光装置の製造方法によって製造されることを特徴とする発光装置。 20

【請求項 6】

基板の上面側に形成された第一電極と、前記第一電極上に積層されたキャリア輸送層及び発光層と、前記キャリア輸送層及び発光層を前記第一電極との間に介装する第二電極と、隔壁と、を備える発光装置であって、

前記隔壁は、少なくとも 0.5 μm の厚みを有するように、その隔壁の表層が 90 nm 以上除去されてなり、

前記キャリア輸送層は、遷移金属酸化物が成膜されてなることを特徴とする発光装置。

【請求項 7】

前記隔壁は、ポリイミド系樹脂材料からなることを特徴とする請求項 6 に記載の発光装置。 30

【請求項 8】

前記遷移金属酸化物は、酸化モリブデンであることを特徴とする請求項 6 又は 7 に記載の発光装置。

【請求項 9】

前記隔壁は、酸素プラズマ処理により、90 nm 以上 1 μm 以下の厚さで表層が除去されていることを特徴とする請求項 6 ~ 8 の何れか一項に記載の発光装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、発光装置及び発光装置の製造方法に関する。 40

【背景技術】**【0002】**

近年、携帯電話機などの電子機器の表示デバイスとして、自発光素子である複数の EL (Electro Luminescence) 発光素子をマトリクス状に配列した EL 発光パネルを適用したものが知られている。

この EL 発光パネルの製造プロセスにおいて、蒸着或いは塗布して EL 発光層を成膜する工程がある。

EL 発光層を塗布して成膜する場合、その工程の前に、紫外線照射処理あるいはプラズマ処理を施して、電極表面の濡れ性向上を図るなどすることによって、EL 発光層を良好に成膜する技術が知られている（例えば、特許文献 1 参照。）。 50

【特許文献1】特開2007-134321号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、上記従来技術が実施されて製造されたEL発光パネルにおいて、そのEL発光パネルの発光領域を構成する複数のEL発光素子のうち、EL発光素子が部分的に発光しない非発光領域が、発光領域の端部側に生じてしまうことがあることがわかった。

【0004】

そこで、本発明の課題は、発光特性に優れた発光装置及び発光装置の製造方法を提供することである。

【課題を解決するための手段】

【0005】

以上の課題を解決するため、本発明の一の態様は、

基板の上面側に形成された第一電極と、前記第一電極上に積層されたキャリア輸送層及び発光層と、前記キャリア輸送層及び発光層を前記第一電極との間に介装する第二電極と、隔壁と、を備える発光装置の製造方法において、

前記基板の上面側に形成された前記隔壁の表層を厚さ90nm以上除去した後に、遷移金属酸化物を成膜してなる前記キャリア輸送層を形成することを特徴としている。

【0006】

好ましくは、前記隔壁は、ポリイミド系樹脂材料からなる。

また、好ましくは、前記遷移金属酸化物は、酸化モリブデンである。

また、好ましくは、前記隔壁は、酸素プラズマ処理により、90nm以上1μm以下の厚さで表層が除去されている。

【0007】

そして、上記発光装置の製造方法によって製造されることを特徴とする発光装置が提供される。

【0008】

また、本発明の他の態様によれば、

基板の上面側に形成された第一電極と、前記第一電極上に積層されたキャリア輸送層及び発光層と、前記キャリア輸送層及び発光層を前記第一電極との間に介装する第二電極と、隔壁と、を備える発光装置であって、

前記隔壁は、少なくとも0.5μmの厚みを有するように、その隔壁の表層が90nm以上除去されてなり、

前記キャリア輸送層は、遷移金属酸化物が成膜されてなることを特徴とする発光装置が提供される。

【0009】

好ましくは、前記隔壁は、ポリイミド系樹脂材料からなる。

また、好ましくは、前記遷移金属酸化物は、酸化モリブデンである。

また、好ましくは、前記隔壁は、酸素プラズマ処理により、90nm以上1μm以下の厚さで表層が除去されている。

【発明の効果】

【0010】

本発明によれば、優れた発光特性を有する発光装置を実現することができる。

【発明を実施するための最良の形態】

【0011】

以下に、本発明を実施するための好ましい形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。

なお、本実施形態においては、発光装置を表示装置であるELパネルに適用し、本発明について説明する。

10

20

30

40

50

【 0 0 1 2 】

図 1 は、E L パネル 1 における複数の画素 P の配置構成を示す平面図であり、図 2 は、E L パネル 1 の概略構成を示す平面図である。

【 0 0 1 3 】

図 1、図 2 に示すように、E L パネル 1 には、例えば、R (赤)、G (緑)、B (青) をそれぞれ発光する複数の画素 P が所定のパターンでマトリクス状に配置されている。

この E L パネル 1 には、複数の走査線 2 が行方向に沿って互いに略平行となるよう配列され、複数の信号線 3 が平面視して走査線 2 と略直交する列方向に沿って互いに略平行となるよう配列されている。また、隣り合う走査線 2 の間において電圧供給線 4 が走査線 2 に沿って設けられている。そして、これら各走査線 2 と隣接する二本の信号線 3 と各電圧供給線 4 とによって囲われる範囲が、画素 P に相当する。

10

また、E L パネル 1 には、走査線 2、信号線 3、電圧供給線 4 の上方に覆うように、格子状の隔壁であるバンク 1 3 が設けられている。このバンク 1 3 によって囲われてなる略長形状の複数の開口部 1 3 a が画素 P ごとに形成されており、この開口部 1 3 a 内に、後述する正孔注入層 8 b、機能層 8 c、発光層 8 d が設けられている。

【 0 0 1 4 】

図 3 は、アクティブマトリクス駆動方式で動作する E L パネル 1 の一画素に相当する回路を示した回路図である。

【 0 0 1 5 】

図 3 に示すように、E L パネル 1 には、走査線 2 と、走査線 2 と交差する信号線 3 と、走査線 2 に沿う電圧供給線 4 とが設けられており、この E L パネル 1 の一画素 P につき、薄膜トランジスタであるスイッチトランジスタ 5 と、薄膜トランジスタである駆動トランジスタ 6 と、キャパシタ 7 と、E L 素子 8 とが設けられている。

20

【 0 0 1 6 】

各画素 P においては、スイッチトランジスタ 5 のゲートが走査線 2 に接続され、スイッチトランジスタ 5 のドレインとソースのうちの一方が信号線 3 に接続され、スイッチトランジスタ 5 のドレインとソースのうちの他方がキャパシタ 7 の一方の電極及び駆動トランジスタ 6 のゲートに接続されている。駆動トランジスタ 6 のソースとドレインのうちの一方が電圧供給線 4 に接続され、駆動トランジスタ 6 のソースとドレインのうちの他方がキャパシタ 7 の他方の電極及び E L 素子 8 のアノードに接続されている。なお、全ての画素 P の E L 素子 8 のカソードは、一定電圧 V_{com} に保たれている (例えば、接地されている)。

30

【 0 0 1 7 】

また、この E L パネル 1 の周囲において各走査線 2 が走査ドライバに接続され、各電圧供給線 4 が一定電圧源又は適宜電圧信号を出力するドライバに接続され、各信号線 3 がデータドライバに接続され、これらドライバによって E L パネル 1 がアクティブマトリクス駆動方式で駆動される。電圧供給線 4 には、一定電圧源又はドライバによって所定の電力が供給される。

【 0 0 1 8 】

次に、E L パネル 1 と、その画素 P の回路構造について、図 4 ~ 図 6 を用いて説明する。ここで、図 4 は、E L パネル 1 の一画素 P に相当する平面図であり、図 5 は、図 4 の V - V 線に沿った面の矢視断面図、図 6 は、図 4 の VI - VI 線に沿った面の矢視断面図である。なお、図 4 においては、電極及び配線を主に示す。

40

【 0 0 1 9 】

図 4 に示すように、スイッチトランジスタ 5 及び駆動トランジスタ 6 は、信号線 3 に沿うように配列され、スイッチトランジスタ 5 の近傍にキャパシタ 7 が配置され、駆動トランジスタ 6 の近傍に E L 素子 8 が配置されている。また、当該画素に対応する走査線 2 及び電圧供給線 4 の間に、スイッチトランジスタ 5、駆動トランジスタ 6、キャパシタ 7 及び E L 素子 8 が配置されている。

【 0 0 2 0 】

50

図4～図6に示すように、基板10上の一面にゲート絶縁膜11が成膜されており、スイッチトランジスタ5、駆動トランジスタ6及びそれら周囲のゲート絶縁膜11の上に層間絶縁膜12が成膜されている。信号線3はゲート絶縁膜11と基板10との間に形成され、走査線2及び電圧供給線4はゲート絶縁膜11と層間絶縁膜12との間に形成されている。

【0021】

また、図4、図6に示すように、スイッチトランジスタ5は、逆スタガ構造の薄膜トランジスタである。このスイッチトランジスタ5は、ゲート電極5a、半導体膜5b、チャネル保護膜5d、不純物半導体膜5f、5g、ドレイン電極5h、ソース電極5i等を有するものである。

10

【0022】

ゲート電極5aは、基板10とゲート絶縁膜11の間に形成されている。このゲート電極5aは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなる。また、ゲート電極5aの上に絶縁性のゲート絶縁膜11が成膜されており、そのゲート絶縁膜11によってゲート電極5aが被覆されている。

ゲート絶縁膜11は、例えば、シリコン窒化物又はシリコン酸化物からなる。このゲート絶縁膜11上であってゲート電極5aに対応する位置に真性半導体膜5bが形成されており、半導体膜5bがゲート絶縁膜11を挟んでゲート電極5aと相対している。

半導体膜5bは、例えば、アモルファスシリコン又は多結晶シリコンからなり、この半導体膜5bにチャネルが形成される。また、半導体膜5bの中央部上には、絶縁性のチャネル保護膜5dが形成されている。このチャネル保護膜5dは、例えば、シリコン窒化物又はシリコン酸化物からなる。

20

また、半導体膜5bの一端部の上には、不純物半導体膜5fが一部チャネル保護膜5dに重なるようにして形成されており、半導体膜5bの他端部の上には、不純物半導体膜5gが一部チャネル保護膜5dに重なるようにして形成されている。そして、不純物半導体膜5f、5gはそれぞれ半導体膜5bの両端側に互いに離間して形成されている。なお、不純物半導体膜5f、5gはn型半導体であるが、これに限らず、p型半導体であってもよい。

不純物半導体膜5fの上には、ドレイン電極5hが形成されている。不純物半導体膜5gの上には、ソース電極5iが形成されている。ドレイン電極5h、ソース電極5iは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなる。

30

チャネル保護膜5d、ドレイン電極5h及びソース電極5iの上には、保護膜となる絶縁性の層間絶縁膜12が成膜され、チャネル保護膜5d、ドレイン電極5h及びソース電極5iが層間絶縁膜12によって被覆されている。そして、スイッチトランジスタ5は、層間絶縁膜12によって覆われるようになっている。層間絶縁膜12は、例えば、厚さが100nm～200nmの窒化シリコン又は酸化シリコンからなる。

【0023】

また、図4、図5に示すように、駆動トランジスタ6は、逆スタガ構造の薄膜トランジスタである。この駆動トランジスタ6は、ゲート電極6a、半導体膜6b、チャネル保護膜6d、不純物半導体膜6f、6g、ドレイン電極6h、ソース電極6i等を有するものである。

40

【0024】

ゲート電極6aは、例えば、Cr膜、Al膜、Cr/Al積層膜、AlTi合金膜又はAlTiNd合金膜からなり、ゲート電極5aと同様に基板10とゲート絶縁膜11の間に形成されている。そして、ゲート電極6aは、例えば、シリコン窒化物又はシリコン酸化物からなるゲート絶縁膜11によって被覆されている。

このゲート絶縁膜11の上であって、ゲート電極6aに対応する位置に、チャネルが形成される半導体膜6bが、例えば、アモルファスシリコン又は多結晶シリコンにより形成されている。この半導体膜6bはゲート絶縁膜11を挟んでゲート電極6aと相対してい

50

る。

半導体膜 6 b の中央部上には、絶縁性のチャネル保護膜 6 d が形成されている。このチャネル保護膜 6 d は、例えば、シリコン窒化物又はシリコン酸化物からなる。

また、半導体膜 6 b の一端部の上には、不純物半導体膜 6 f が一部チャネル保護膜 6 d に重なるようにして形成されており、半導体膜 6 b の他端部の上には、不純物半導体膜 6 g が一部チャネル保護膜 6 d に重なるようにして形成されている。そして、不純物半導体膜 6 f , 6 g はそれぞれ半導体膜 6 b の両端側に互いに離間して形成されている。なお、不純物半導体膜 6 f , 6 g は n 型半導体であるが、これに限らず、p 型半導体であってもよい。

不純物半導体膜 6 f の上には、ドレイン電極 6 h が形成されている。不純物半導体膜 6 g の上には、ソース電極 6 i が形成されている。ドレイン電極 6 h , ソース電極 6 i は、例えば、Cr 膜、Al 膜、Cr / Al 積層膜、AlTi 合金膜又は AlTiNd 合金膜からなる。

チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i の上には、保護膜となる絶縁性の層間絶縁膜 1 2 が成膜され、チャネル保護膜 6 d、ドレイン電極 6 h 及びソース電極 6 i が層間絶縁膜 1 2 によって被覆されている。そして、駆動トランジスタ 6 は、層間絶縁膜 1 2 によって覆われるようになっている。

【0025】

キャパシタ 7 は、図 4、図 6 に示すように、対向する一对の電極 7 a、7 b 及びそれらの間に介在する誘導体としてのゲート絶縁膜 1 1 を有している。そして、一方の電極 7 a は、基板 1 0 とゲート絶縁膜 1 1 との間に形成され、他方の電極 7 b は、ゲート絶縁膜 1 1 と層間絶縁膜 1 2 との間に形成されている。

なお、キャパシタ 7 の電極 7 a は、駆動トランジスタ 6 のゲート電極 6 a に一体に連なり接続されており、キャパシタ 7 の電極 7 b は、駆動トランジスタ 6 のソース電極 6 i に一体に連なり接続されている。また、駆動トランジスタ 6 のドレイン電極 6 h が電圧供給線 4 に一体に連なっている。

【0026】

なお、信号線 3、キャパシタ 7 の電極 7 a、スイッチトランジスタ 5 のゲート電極 5 a 及び駆動トランジスタ 6 のゲート電極 6 a は、基板 1 0 に一面に成膜された導電膜であるゲートメタル層をフォトリソグラフィ法及びエッチング法等によって形状加工することで一括して形成されたものである。

また、走査線 2、電圧供給線 4、キャパシタ 7 の電極 7 b、スイッチトランジスタ 5 のドレイン電極 5 h、ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h、ソース電極 6 i は、ゲート絶縁膜 1 1 等に一面に成膜された導電膜であるソース、ドレインメタル層をフォトリソグラフィ法及びエッチング法等によって形状加工することで形成されたものである。

【0027】

また、ゲート絶縁膜 1 1 には、ゲート電極 5 a と走査線 2 とが重なる領域にコンタクトホール 1 1 a が形成され、ドレイン電極 5 h と信号線 3 とが重なる領域にコンタクトホール 1 1 b が形成され、ゲート電極 6 a とソース電極 5 i とが重なる領域にコンタクトホール 1 1 c が形成されており、コンタクトホール 1 1 a ~ 1 1 c 内にコンタクトプラグ 2 0 a ~ 2 0 c がそれぞれ埋め込まれている。コンタクトプラグ 2 0 a によってスイッチトランジスタ 5 のゲート 5 a と走査線 2 が電氣的に導通し、コンタクトプラグ 2 0 b によってスイッチトランジスタ 5 のドレイン電極 5 h と信号線 3 が電氣的に導通し、コンタクトプラグ 2 0 c によってスイッチトランジスタ 5 のソース電極 5 i とキャパシタ 7 の電極 7 a が電氣的に導通するとともにスイッチトランジスタ 5 のソース電極 5 i と駆動トランジスタ 6 のゲート電極 6 a が電氣的に導通する。このコンタクトプラグ 2 0 a ~ 2 0 c を介することなく、走査線 2 が直接ゲート電極 5 a と接触し、ドレイン電極 5 h が信号線 3 と接触し、ソース電極 5 i がゲート電極 6 a と接触してもよい。

【0028】

10

20

30

40

50

画素電極 8 a は、ゲート絶縁膜 1 1 を介して基板 1 0 上に設けられており、画素 P ごとに独立して形成されている。EL パネル 1 が、EL 素子 8 の光を基板 1 0 から出射するボトムエミッション型の場合、この画素電極 8 a は透明電極であって、例えば、錫ドープ酸化インジウム (ITO)、亜鉛ドープ酸化インジウム、酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO) 又はカドミウム - 錫酸化物 (CTO) の少なくともいずれかを含む。EL パネル 1 が、EL 素子 8 の光を後述する対向電極 8 e を透過して出射するトップエミッション型の場合、画素電極 8 a は、上述した透明電極となる層及びその層の下に Al 膜や Al 合金膜等の光反射層の積層構造でもよい。このとき、光反射層は、ソース、ドレインメタル層によって形成されてもよい。なお、画素電極 8 a は一部、駆動トランジスタ 6 のソース電極 6 i に重なり、画素電極 8 a とソース電極 6 i が接続している。

10

【0029】

そして、図 4 ~ 図 6 に示すように、層間絶縁膜 1 2 が、走査線 2、信号線 3、電圧供給線 4、スイッチトランジスタ 5、駆動トランジスタ 6、画素電極 8 a の周縁部、キャパシタ 7 の電極 7 b 及びゲート絶縁膜 1 1 を覆うように形成されている。

この層間絶縁膜 1 2 には、各画素電極 8 a の中央部が露出するように開口部 1 2 a が形成されている。そのため、層間絶縁膜 1 2 は平面視して格子状に形成されている。

【0030】

EL 素子 8 は、図 4、図 5 に示すように、アノードとなる第一電極としての画素電極 8 a と、画素電極 8 a の上に形成されたキャリア輸送層としての正孔注入層 8 b と、正孔注入層 8 b の上に形成されたキャリア輸送層としての機能層 8 c と、機能層 8 c の上に形成された発光層 8 d と、発光層 8 d の上に形成された第二電極としての対向電極 8 e とを備えている。対向電極 8 e は全画素 P に共通の単一電極であって、全画素 P に連続して形成されている。

20

【0031】

正孔注入層 8 b は、例えば、遷移金属酸化物からなる層であって、画素電極 8 a から発光層 8 d に向けて正孔を注入するキャリア注入層である。この正孔注入層 8 b には、遷移金属酸化物である酸化モリブデン、酸化バナジウム、酸化タングステン、酸化チタン等を用いることができ、特に酸化モリブデンであることが好ましい。

【0032】

機能層 8 c は、例えば、ポリフルオレン系材料からなるインターレイヤー層 (電子輸送抑制層) であって、電子が発光層 8 d から正孔注入層 8 b 側へ移動することを抑制する機能を有する。

30

【0033】

発光層 8 d は、画素 P 毎に R (赤)、G (緑)、B (青) のいずれかを発光する有機材料を含み、例えば、ポリフルオレン系発光材料やポリフェニレンビレン系発光材料等の共役二重結合ポリマーからなり、対向電極 8 e から供給される電子と、正孔注入層 8 b から注入される正孔との再結合に伴い発光する層である。このため、R (赤) を発光する画素 P、G (緑) を発光する画素 P、B (青) を発光する画素 P は、それぞれ発光層 8 d の発光材料が異なる。画素 P の R (赤)、G (緑)、B (青) のパターンは、デルタ配列であってよく、また縦方向に同色画素が配列されるストライプパターンであってもよい。

40

【0034】

対向電極 8 e は、EL パネル 1 がボトムエミッション型の場合、例えば、Mg、Ca、Ba、Li 等の仕事関数が 4.0 eV 以下、好ましくは 3.0 eV 以下であり、20 nm 以下の厚さの低仕事関数層と、低仕事関数層上に設けられたシート抵抗を下げるために厚さが 100 nm 以上の Al 膜や Al 合金膜等の光反射層との積層構造でもよい。また、EL パネル 1 がトップエミッション型の場合、上記低仕事関数層と、低仕事関数層上に設けられた、例えば、錫ドープ酸化インジウム (ITO)、亜鉛ドープ酸化インジウム、酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO) 又はカドミウム - 錫酸化物 (CTO) 等からなる透明導電層との積層構造でもよい。

50

この対向電極 8 e は全ての画素 P に共通した電極であり、発光層 8 d などとともに後述するバンク 1 3 を被覆している。

【 0 0 3 5 】

バンク 1 3 は、層間絶縁膜 1 2 上に形成された隔壁であって、例えば、感光性のポリイミド系樹脂材料など、絶縁性の樹脂材料からなる。バンク 1 3 は、機能層 8 c や発光層 8 d を湿式法により形成するに際して、機能層 8 c や発光層 8 d となる材料が溶媒に溶解または分散された液状体が隣接する画素 P に流出しないようにする隔壁として機能するものである。

【 0 0 3 6 】

そして、バンク 1 3 および層間絶縁膜 1 2 によって発光部位となる発光層 8 d が画素 P ごとに仕切られている。

このバンク 1 3 の開口部 1 3 a 内において、正孔注入層 8 b、機能層 8 c、発光層 8 d が、画素電極 8 a 上に積層されている。

例えば、図 5 に示すように、バンク 1 3 の開口部 1 3 a 内における画素電極 8 a 上には、正孔注入層 8 b が積層されている。

【 0 0 3 7 】

そして、各開口部 1 3 a における正孔注入層 8 b 上に、機能層 8 c となる材料が含有される液状体を塗布し、基板 1 0 ごと加熱してその液状体を乾燥させ成膜させた化合物膜が形成され、機能層 8 c として積層されている。

さらに、各開口部 1 3 a における機能層 8 c 上に、発光層 8 d となる材料が含有される液状体を塗布し、基板 1 0 ごと加熱してその液状体を乾燥させ成膜させた化合物膜が形成され、発光層 8 d として積層されている。

なお、この発光層 8 d とバンク 1 3 を被覆するように対向電極 8 e が設けられている（図 5 参照）。

【 0 0 3 8 】

この E L パネル 1 は、次のように駆動されて発光する。

全ての電圧供給線 4 に所定レベルの電圧が印加された状態で、走査ドライバによって走査線 2 に順次オン電圧が印加されることで、これら走査線 2 に接続されたスイッチトランジスタ 5 が順次選択される。

各走査線 2 がそれぞれ選択されている時に、データドライバによって階調に応じたレベルの電圧が全ての信号線 3 に印加されると、その選択されている走査線 2 に対応するスイッチトランジスタ 5 がオンになっていることから、その階調に応じたレベルの電圧が駆動トランジスタ 6 のゲート電極 6 a に印加される。

この駆動トランジスタ 6 のゲート電極 6 a に印加された電圧に応じて、駆動トランジスタ 6 のゲート電極 6 a とソース電極 6 i との間の電位差が定まって、駆動トランジスタ 6 におけるドレイン - ソース電流の大きさが定まり、E L 素子 8 がそのドレイン - ソース電流に応じた明るさで発光する。

その後、その走査線 2 の選択が解除されると、スイッチトランジスタ 5 がオフとなるので、駆動トランジスタ 6 のゲート電極 6 a に印加された電圧にしたがった電荷がキャパシタ 7 に蓄えられ、駆動トランジスタ 6 のゲート電極 6 a とソース電極 6 i 間の電位差は保持される。

このため、駆動トランジスタ 6 は選択時と同じ電流値のドレイン - ソース電流を流し続け、E L 素子 8 の発光輝度を維持するようになっている。

【 0 0 3 9 】

次に、E L パネル 1 の製造方法について説明する。

【 0 0 4 0 】

基板 1 0 上にゲートメタル層をスパッタリングで堆積させ、フォトリソグラフィーによりパターンニングして信号線 3、キャパシタ 7 の電極 7 a、スイッチトランジスタ 5 のゲート電極 5 a 及び駆動トランジスタ 6 のゲート電極 6 a を形成する。

次いで、プラズマ C V D によって窒化シリコン等のゲート絶縁膜 1 1 を堆積する。

10

20

30

40

50

次いで、半導体膜 5 b、6 b となるアモルファスシリコン等の半導体層、チャネル保護膜 5 d、6 d となる窒化シリコン等の絶縁層を連続して堆積後、フォトリソグラフィによってチャネル保護膜 5 d、6 d をパターン形成し、不純物半導体膜 5 f、5 g、6 f、6 g となる不純物層を堆積後、フォトリソグラフィによって不純物層及び半導体層を連続してパターンニングして不純物半導体膜 5 f、5 g、6 f、6 g、半導体膜 5 b、6 b を形成する。

そして、フォトリソグラフィによって、ゲート絶縁膜 1 1 に、E L パネル 1 の一辺に位置する走査ドライバに接続するための各走査線 2 の外部接続端子を開口するコンタクトホール（図示せず）及びコンタクトホール 1 1 a ~ 1 1 c を形成する。次いで、コンタクトホール 1 1 a ~ 1 1 c 内にコンタクトプラグ 2 0 a ~ 2 0 c を形成する。このコンタクトプラグの形成工程は省略されてもよい。

次いで、スイッチトランジスタ 5 のドレイン電極 5 h、ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h、ソース電極 6 i となるソース、ドレインメタル層を堆積して適宜パターンニングして、走査線 2、電圧供給線 4、キャパシタ 7 の電極 7 b、スイッチトランジスタ 5 のドレイン電極 5 h、ソース電極 5 i 及び駆動トランジスタ 6 のドレイン電極 6 h、ソース電極 6 i を形成する。その後、ITO 等の透明導電膜を堆積してからパターンニングして画素電極 8 a を形成する。E L パネル 1 がトップエミッション型の場合、透明導電膜の下方にソース、ドレインメタル層又は他の光反射性導電膜を設けてもよい。

次いで、スイッチトランジスタ 5 や駆動トランジスタ 6 等を覆うように、気相成長法により窒化シリコン等の絶縁膜を成膜し、その絶縁膜をフォトリソグラフィでパターンニングすることで画素電極 8 a の中央部が露出する開口部 1 2 a を有する層間絶縁膜 1 2 を形成する。この開口部 1 2 a とともに、図示しない走査線 2 の外部接続端子、E L パネル 1 の一辺に位置するデータドライバに接続するための各信号線 3 の外部接続端子及び電圧供給線 4 の外部接続端子をそれぞれ開口する複数のコンタクトホールを形成する。

【0041】

次いで、図 7 に示すように、ポリイミド系の感光性樹脂材料を堆積した後に露光、現像して、画素電極 8 a が露出する開口部 1 3 a を有する格子状のバンク 1 3 を形成する。

次いで、そのバンク 1 3 及び画素電極 8 a に対して酸素プラズマ処理を施して、バンク 1 3 の表層を 90 nm 以上、1 μ m 以下の厚さ削るように除去するとともに、画素電極 8 a 上の残留有機物を除去する。

なお、成膜されて形成されたバンク 1 3 の厚みは 1.5 ~ 3.5 μ m 程度あるので、その表層が 1 μ m ほど除去されても、機能層 8 c や発光層 8 d となる材料が含有される液状体が塗布された際に、その液状体が隣接する画素 P に流れ出ないようにする隔壁として機能は維持される。

つまり、酸素プラズマ処理が施されて、その表層が削られたバンク 1 3 は、少なくとも 0.5 μ m の厚みを有している。

【0042】

次いで、図 8 に示すように、スパッタリング法、真空蒸着法などにより、酸化モリブデンからなる遷移金属酸化物層を成膜し、画素電極 8 a 上に正孔注入層 8 b を形成する。

【0043】

次いで、図 9 に示すように、バンク 1 3 の開口部 1 3 a 内における正孔注入層 8 b 上に、機能層 8 c を構成する有機材料がテトラリン、テトラメチルベンゼン、メシチレン等の有機溶媒に溶解または分散された液状体を、分離した複数の液滴として吐出するインクジェット方式又は連続した液流を流し出すノズルプリント方式により塗布し乾燥させることで、正孔注入層 8 b 上に機能層 8 c を積層して形成する。

さらに、図 9 に示すように、バンク 1 3 の開口部 1 3 a 内における機能層 8 c 上に、発光層 8 d を構成する有機発光材料がテトラリン、テトラメチルベンゼン、メシチレン等の有機溶媒に溶解または分散された液状体をインクジェット方式又はノズルプリント方式により塗布し乾燥させることで、機能層 8 c 上に発光層 8 d を積層して形成する。なお、機能層 8 c を設けずに正孔注入層 8 b 上に直接発光層 8 d を積層した構造であってもよい。

10

20

30

40

50

【0044】

そして、図5に示すように、バンク13の上及び発光層8dの上に、発光層8dを覆う対向電極8eを一面に成膜することで、EL素子8が形成されて、ELパネル1が製造される。

【0045】

次に、本発明の効果を確認した実施例および比較例について説明する。

【0046】

図10は、発光試験に用いたELパネル100を示す平面図であり、図11は、そのELパネル100の画素Pに相当する断面図である。

【0047】

発光試験用のELパネル100は、図10、図11に示すように、基板10の上面に形成された画素電極8aと、画素電極8aの上面に格子状に設けられたバンク13と、画素電極8aとバンク13の上に成膜された正孔注入層8bと、正孔注入層8b上に成膜された機能層8cと、機能層8c上に成膜された発光層8dと、発光層8d上に成膜された対向電極8eと、封止基板30と、基板10と封止基板30の間および対向電極8eと封止基板30の間に充填されたシール材15等を備えている。

このELパネル100は、バンク13により仕切られてなる588個の画素Pを有している。なお、ELパネル100において、升目状に並んだ複数の画素Pが存在する範囲が発光領域(表示領域)Aとなる。

【0048】

基板10及び封止基板30は、光透過性を有するガラス基板である。

画素電極8aは、ITOからなる透明電極である。

バンク13は、ポジ型の感光性ポリイミド系樹脂材料からなり、ここでは、東レ株式会社製「フォトニースDL-1000」を用いている。

正孔注入層8bは、遷移金属酸化物層として酸化モリブデンを成膜した層である。

機能層8cは、インターレイヤー材料をキシレンに溶かした溶液をインクジェットやノズルプリントにより成膜した層である。

発光層8dは、ポリフルオレン系緑色の発光材料をキシレンに溶かした溶液をインクジェットやノズルプリントにより成膜した層である。

シール材15は、熱硬化性樹脂材料からなり、基板10と封止基板30の間にEL素子8を構成する各層(8a~8e)を密封している。

なお、ELパネル100には、電圧供給線4と対向電極8eとの間に所定の電圧を印加する電源(図示せず)が接続されている。

【0049】

この基板10の上面側の画素電極8a上に設けられたバンク13は、当初1.5μm程度の厚みを有するように形成されている。そして、バンク13が形成された基板10を純水を用いて洗浄した後、UVオゾン処理を行うことなしに、画素電極8aの表面洗浄を兼ねて酸素プラズマ処理を施し、バンク13の表層を所定量除去した。

この酸素プラズマ処理には、東京応化工業株式会社製アッシャ「OPM-SQ1000E」を用い、真空度0.6[Torr]、RF出力300[W]、O₂流量800[scm]、基板温度45[]の条件のアッシングを施し、その処理時間を適宜調整することによりバンク13の表層を所定量(50nm、70nm、90nm、110nm)の厚さだけ除去した。

そして、酸素プラズマ処理後、正孔注入層8bとしての酸化モリブデンを蒸着法で30[nm]に成膜した。

更に、機能層8c、発光層8d、対向電極8eを順次成膜して、封止基板20をシール材15で貼り合わせて製造したELパネル100を、常温・常圧下、窒素置換されたデシケータ中に7日間(7×24h)保管した後、そのELパネル100の発光試験を実施した。

【0050】

10

20

30

40

50

なお、この発光試験の対象として、その表層が50[nm]除去されたバンク13を備えるELパネル100、表層が70[nm]除去されたバンク13を備えるELパネル100、表層が90[nm]除去されたバンク13を備えるELパネル100、表層が110[nm]除去されたバンク13を備えるELパネル100、の4つのタイプのELパネル100を用意し、各ELパネル100の発光状態を対照させて、その良否を確認した。

【0051】

それらELパネル100の発光試験結果を図12、図13、図14に示す。

この図12(a)(b)、図13(a)(b)に示されているELパネル100の領域は、図10のELパネル100における周縁領域X部分である。

図12(a)に示されているELパネル100は、バンク13の表層を50nm除去した比較例であり、図12(b)に示されているELパネル100は、バンク13の表層を70nm除去した比較例である。

また、図13(a)に示されているELパネル100は、バンク13の表層を90nm除去した実施例であり、図13(b)に示されているELパネル100は、バンク13の表層を110nm除去した実施例である。

【0052】

図14(a)は、バンク13の表層を50nm除去した比較例のELパネル100全域を示しており、図14(b)は、バンク13の表層を110nm除去した実施例のELパネル100全域を示している。

図14(a)から明らかのように、この非発光領域は、ELパネル100の周縁に集中しており、周縁側の画素Pから内側の画素Pに向かって経時的に非発光領域が成長しているダークエリアである。このダークエリアは、ランダムな位置の画素Pのランダムな部位が発光しないスポット状のダークスポットとは異なる。

【0053】

図12(a)に示すELパネル100の発光画像において、発光領域Aの端部側におけるEL素子8(画素P)には、EL素子8が部分的に発光しないダークエリアが生じている。

図12(b)に示すELパネル100の発光画像においては、その割り合いはバンク13の表層を50nm除去したELパネル100に比べて少ないものの、EL素子8が部分的に発光しないダークエリアが生じている。

【0054】

これに対して図13(a)(b)に示すELパネル100の発光画像においては、ダークエリアは生じておらず、全てのEL素子8がその画素P全域に亘って均等に良好に発光していることがわかる。

つまり、バンク13の表層を90nm以上除去したELパネル100には、ダークエリアが生じないことが確認された。

【0055】

以上の結果から、酸化モリブデン層を成膜して正孔注入層8bを形成することに先立って、バンク13の表層を酸素プラズマ処理によって90nm以上除去したELパネル100にはダークエリアは発生しないので、そのELパネル100は発光特性に優れた発光装置であるといえる。

また、ポリイミド系樹脂材料からなるバンク13の表層を、酸素プラズマ処理によって90nm以上除去した後、酸化モリブデンからなる正孔注入層8bを成膜する工程を有する発光装置の製造方法は、発光特性に優れたELパネル100(ELパネル1)を製造することを可能にする技術であるといえる。

【0056】

このようにバンク13の表層を酸素プラズマ処理によって90nm以上除去したELパネル100が、優れた発光特性を示す理由については明確に説明されてはいないが、バンク13の表層、特に発光領域Aの端部側の表層に酸化モリブデンの正孔注入性を阻害する成分が含まれているとすると、そのバンク13の表層を90nm以上除去することによ

10

20

30

40

50

て、その阻害成分や阻害原因が取り除かれることとなって、その発光特性が向上すると推測して解釈することができる。なお、ポリエチレンジオキシチオフエン（PEDOT）とドーパントであるポリスチレンスルホン酸（PSS）を水系溶媒に分散させた分散液であるPEDOT/PSS水溶液を用いて正孔注入層8bを形成した場合、同様に酸素プラズマ処理を行っても、酸化モリブデンのように顕著にダークスポットが減少することはなかった。

【0057】

なお、以上の実施の形態において、発光試験にスイッチトランジスタ5や駆動トランジスタ6を備えないELパネル100を用いて、そのELパネル100の発光特性について確認したが、これはバンク13の削り量に関する比較試験であるので、それらトランジスタの有無は本試験結果に影響を及ぼすものではない。つまり、スイッチトランジスタ5や駆動トランジスタ6を備えるELパネル1におけるバンク13の削り量を同様に調整した場合でも、同様の試験結果が得られることは勿論である。

ここではトランジスタを備えないELパネル100の方が、安価に容易に早く製造することが可能なので、発光特性の確認試験として各種条件の試験を繰り返し行う上のメリットから、ELパネル100を用いる発光試験を行った。

【0058】

また、以上の実施の形態において、ELパネル1に封止基板30を配設していないが、本発明はこれに限定されるものではなく、ELパネル1における対向電極8eの上面側にシール材15を介して封止基板30を取り付けて、その封止基板30と基板10とで、EL素子8などを挟み込む構成にしてもよい。

【0059】

また、以上の実施の形態において、発光装置を表示装置であるELパネルに適用した場合を例に説明したが、本発明はこれに限定されるものではなく、例えば、露光装置、光アドレッシング装置、照明装置などに本発明を適用してもよい。

【0060】

また、その他、具体的な細部構造等についても適宜に変更可能であることは勿論である。

【図面の簡単な説明】

【0061】

【図1】ELパネルの画素の配置構成を示す平面図である。

【図2】ELパネルの概略構成を示す平面図である。

【図3】ELパネルの一画素に相当する回路を示した回路図である。

【図4】ELパネルの一画素を示した平面図である。

【図5】図4のV-V線に沿った面の矢視断面図である。

【図6】図4のVI-VI線に沿った面の矢視断面図である。

【図7】基板の上面側に形成されたバンクを示す断面図である。

【図8】開口部内に形成された正孔注入層を示す断面図である。

【図9】開口部内に形成された正孔注入層及び機能層及び発光層を示す断面図である。

【図10】発光試験用のELパネルの画素の配置構成を示す平面図である。

【図11】図10のXI-XI線に沿った面の矢視断面図であり、一画素分を示す説明図である。

【図12】ELパネルの発光画像を示す説明図であり、バンクの表層50nm除去の比較例(a)と、バンクの表層70nm除去の比較例(b)である。

【図13】ELパネルの発光画像を示す説明図であり、バンクの表層90nm除去の実施例(a)と、バンクの表層110nm除去の実施例(b)である。

【図14】ELパネル全体の発光画像を示す説明図であり、バンクの表層50nm除去の比較例(a)と、バンクの表層110nm除去の実施例(b)である。

【符号の説明】

【0062】

10

20

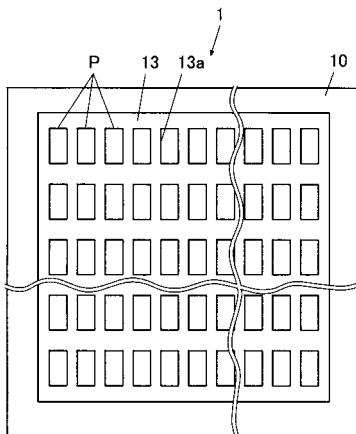
30

40

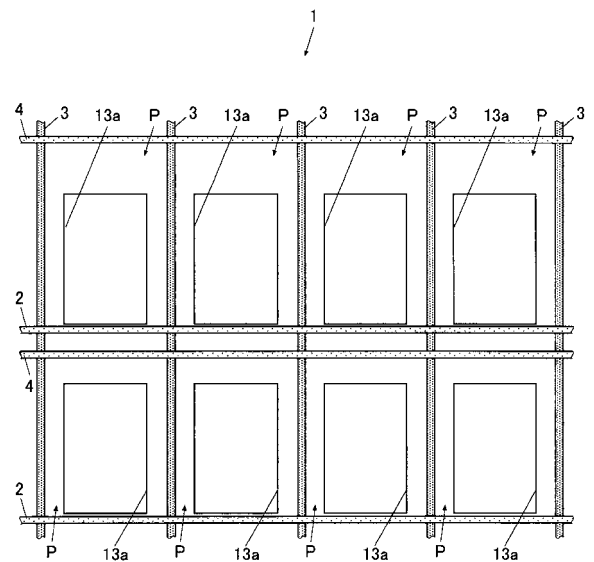
50

- 1、100 ELパネル（発光装置）
- 8 EL素子
- 8a 画素電極（第一電極）
- 8b 正孔注入層（キャリア輸送層）
- 8c 機能層（キャリア輸送層）
- 8d 発光層
- 8e 対向電極（第二電極）
- 10 基板
- 11 ゲート絶縁膜
- 12 層間絶縁膜
- 13 バンク（隔壁）
- 13a 開口部
- 15 シール材
- 30 封止基板
- P 画素

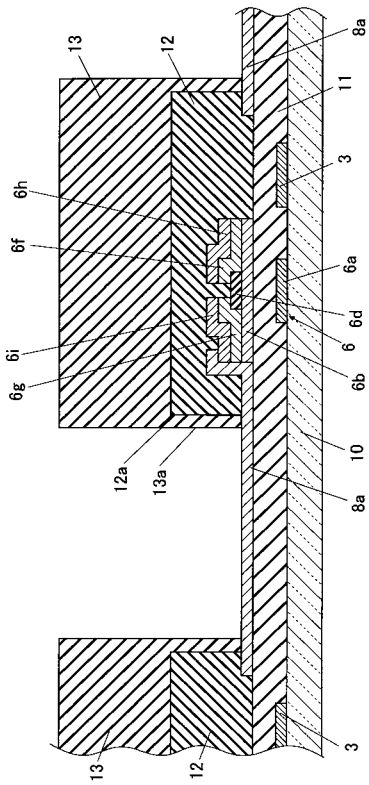
【図1】



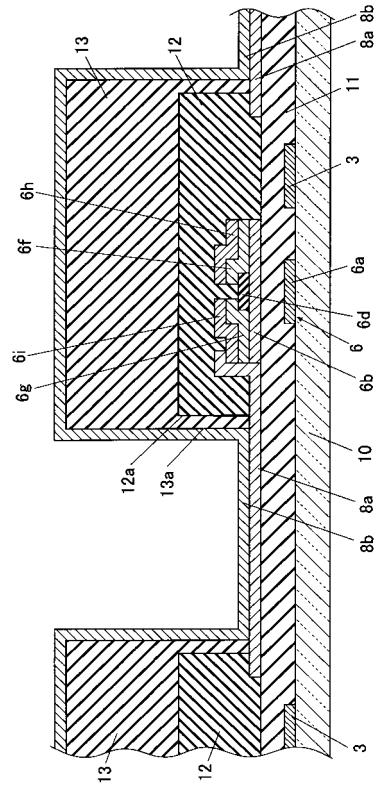
【図2】



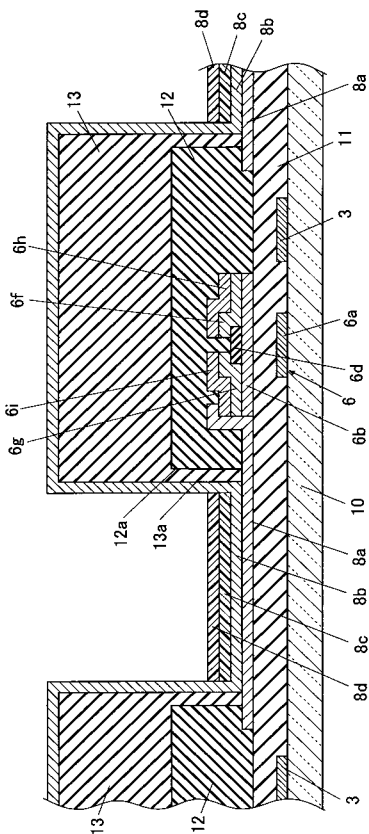
【 図 7 】



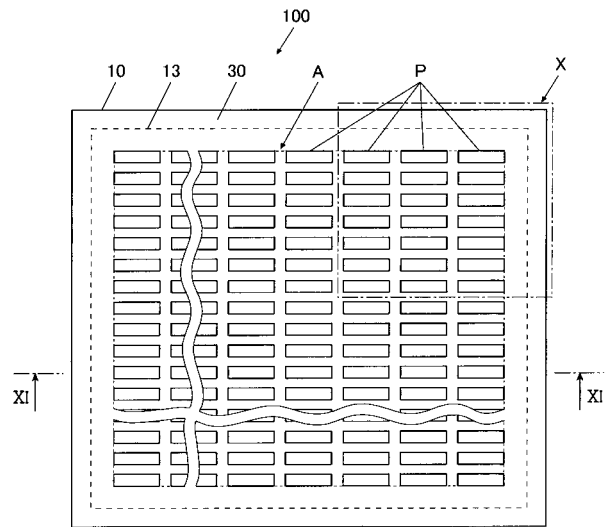
【 図 8 】



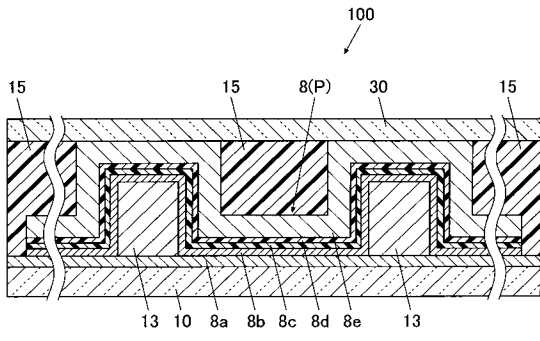
【 図 9 】



【 図 10 】

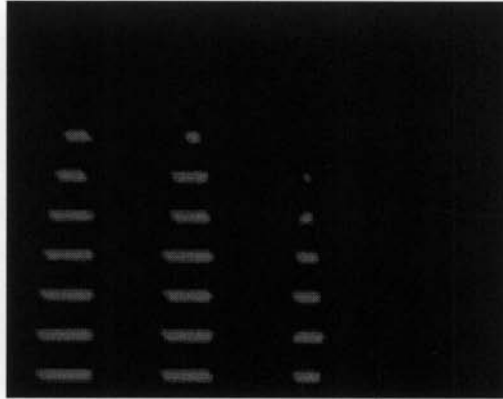


【 図 1 1 】

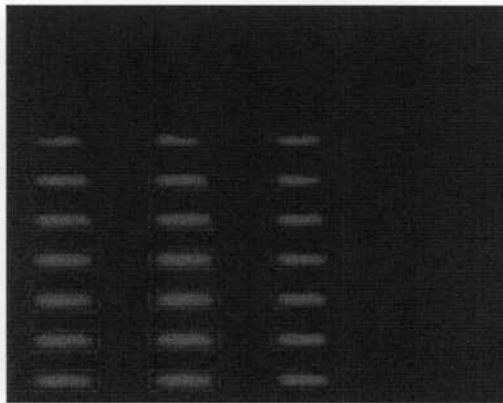


【 図 1 2 】

(a)

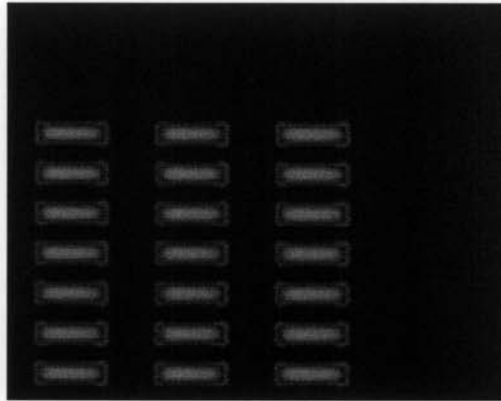


(b)

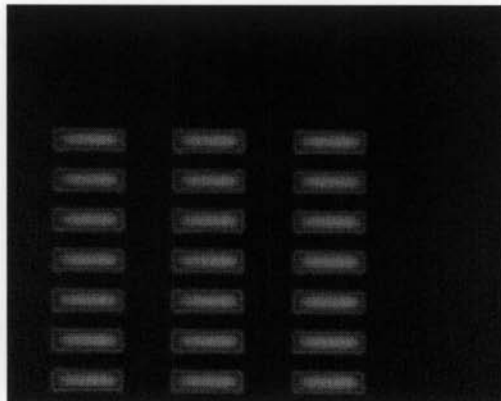


【 図 1 3 】

(a)

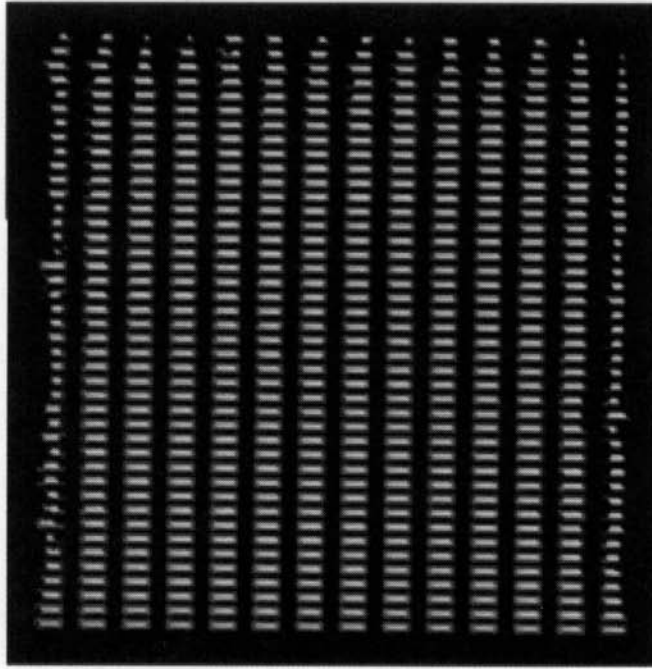


(b)



【 図 1 4 】

(a)



(b)

