

---

Octrooiraad



⑩ A **Terinzagelegging** ⑪ **8001931**

Nederland

⑲ NL

---

- ⑤4 **Monolithisch geïntegreerde schakelinrichting voor een digitaal-analoog-omvormer.**
- ⑤1 Int.Cl<sup>3</sup>: H03K13/02, H01L27/10, H01L29/76.
- ⑦1 Aanvrager: ITT Industries, Inc. te New York.
- ⑦4 Gem.: Ir. K. Kemper  
1e v. d. Kunstraat 292  
2521 AV 's-Gravenhage.

- 
- ②1 Aanvraag Nr. 8001931.
- ②2 Ingediend 2 april 1980.
- ③2 Voorrang vanaf 7 april 1979.
- ③3 Land van voorrang: Bondsrepubliek Duitsland (DE).
- ③1 Nummer van de voorrangsaanvraag: P 2914108 .
- ②3 --
- ⑥1 --
- ⑥2 --

---

④3 Ter inzage gelegd 9 oktober 1980.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

---

Monolithisch geïntegreerde schakelinrichting voor een  
digitaal-analoog-omvormer.

De uitvinding heeft betrekking op een monolithisch geïntegreerde digitaal-analoog-omvormer waarin weerstanden en schakelaars in de vorm van isolatielaag-veldeffecttransistoren zijn uitgevoerd. In dit verband wordt gewezen op het tijdschrift "Funk-Technik" 30, 5 nummer 8, 1975, bladzijden 217 tot 219.

Het is uit het Duitse octrooischrift 2.059.933 bekend om bij dergelijke in geïntegreerde MOS-techniek realiseerbare digitaal-analoog-omvormers als weerstanden isolatielaag-veldeffecttransistoren te gebruiken waarvan de weerstandswaarden door een vooraf bepaalde verhouding tussen breedte en lengte van de kanaalzone zijn gekozen.

De uitvinding heeft betrekking op een dergelijke monolithisch geïntegreerde schakelinrichting voor een digitaal-analoog-omvormer zoals beschreven is in de kop van de hoofdconclusie.

15 Bij massafabricage van dergelijke monolithisch geïntegreerde schakelinrichtingen door middel van een groot aantal, in de afzonderlijke schakelinrichtingen te verdelen halfgeleiderplaten ontstaat de moeilijkheid dat de uitgangssignalen van de omvormers op grond van de fabricagevoorwaarden variëren, hetgeen onder bepaalde 20 omstandigheden leidt tot aanzienlijke variaties in opbrengst. Er werd vastgesteld dat weliswaar de variaties over één halfgeleiderplaat minder problematisch zijn maar over een groot aantal halfgeleiderplaten aanzienlijk kunnen zijn.

De uitvinding heeft nu ten doel een schakelingsmaatregel te 25 verschaffen voor een monolithisch geïntegreerde schakelinrichting zoals beschreven in de kop van de hoofdconclusie, waardoor de invloeden van de variaties in de fabricagevoorwaarden op de opbrengst van een massafabricageproces van bovengenoemde soort in hoge mate kunnen worden geëlimineerd.

30 Aan deze doelstelling wordt volgens de uitvinding voldaan door de in het kenmerkende deel van de hoofdconclusie aangegeven schakelingsmaatregel.

Als constante stroombron wordt bij voorkeur een in geïntegreerde schakelingstechniek realiseerbare in temperatuur gecompenseerde 35 constante stroombron van bekend type gebruikt.

Door de verdere isolatielaag-veldeffecttransistoren in de monolithisch geïntegreerde schakelinrichting volgens de uitvinding

8001931

worden wel variaties in de fabricage-omstandigheden vereffend. Omdat echter als stroombronnen in verzadiging bedreven isolatielaag-veldeffecttransistoren van het verrijkingstype worden gebruikt zijn de weerstandswaarden daarvan tamelijk afhankelijk van de variaties van de aan de drain-elektroden optredende spanning  $V_0$ , die invloed hebben op de effectieve kanaallengte  $L$ .

Volgens een inventieve verdere uitvoeringsvorm van de monolithisch geïntegreerde schakeling volgens de uitvinding worden deze kanaallengte-varianties gecompenseerd, doordat de verdere isolatielaag-veldeffecttransistor in serie wordt geschakeld met het source-drain-traject van een in de vorm van een isolatielaag-veldeffecttransistor uitgevoerde regeltransistor van het verrijkingstype, waarvan de gate-elektrode op de uitgangspotentiaal wordt gelegd.

De monolithisch geïntegreerde schakelinrichting volgens de uitvinding wordt in het volgende aan de hand van de figuren nader verklaard.

Fig. 1 toont het schema van de monolithisch geïntegreerde schakelinrichting volgens de uitvinding.

Fig. 2 toont het schema van de genoemde inventieve verdere uitvoeringsvorm van de monolithisch geïntegreerde schakelinrichting volgens de uitvinding.

De monolithisch geïntegreerde digitaal-analoog-omvormer bevat om te beginnen een aantal source-drain-serieschakelingen van isolatielaag-veldeffecttransistoren ( $Q_1, T_1; Q_2, T_2; Q_3, T_3, \dots$ ), waarvan drie serieschakelingen in de figuren zijn weergegeven. Deze serieschakelingen liggen tussen de uitgangspotentiaal  $V_0$  en massa. De uitgangspotentiaal  $V_0$  valt over de belastingsweerstand  $R_L$ , die aangesloten is op de spanning  $V_C$  en waardoor de stroom  $I_0$  loopt.

In overeenstemming met de bekende stand der techniek volgens het Duitse octrooischrift 2.059.933 worden door de bovenste op de uitgangspotentiaal  $V_0$  aangesloten isolatielaag-veldeffecttransistoren  $Q_1, Q_2, Q_3, \dots$  de weerstanden nagebootst waarvan de stromen door een vooraf bepaalde verhouding tussen breedte en lengte van de kanaalzone worden gekozen. Deze transistoren  $Q_1, Q_2, Q_3, \dots$  worden echter in verzadiging bedreven. De gate-elektroden ervan worden gemeenschappelijk aan de regelspanningspotentiaal  $V_r$  gelegd, welke potentiaal van het knooppunt 1 van een serieschakeling van een stroombron  $I_k$  met een verdere isolatielaag-veldeffecttransistor  $Q_k$ , waardoor de regelstroom  $I_r$  loopt, wordt afgenomen. Het knooppunt 1

tussen de stroombron  $I_k$  en de verdere isolatielaag-veldeffect-transistor is gekoppeld met de drain-elektrode van deze transistor en wordt met zijn gate-elektrode verbonden.

5 Gebruikmakend van de bekende relatie voor de source-drain-stroom van de isolatielaag-veldeffecttransistor  $Q_k$ ;  $Q_1$ ,  $Q_2$ ,  $Q_3$ , ...

$$I_k = K \frac{W_k}{L_k} (V_{GS} - V_t)^2$$

10 zie "SCP and Solid-State Technology" (november 1966), bladzijden 33 - 38, met drempelspanning  $V_t$  en  $K = C_o \mu / 2$  kan men aantonen dat

$$I_n = I_k \frac{W_n / L_n}{W_k / L_k}$$

15 waaruit duidelijk wordt dat de aan de fabricagevoorwaarden onderworpen grootheden, namelijk de drempelspanning  $V_t$  en de specifieke capaciteit  $C_o$  en daarmee ook de variaties daarvan geëlimineerd zijn.

Omdat de belastingsweerstand  $R_L$  onderworpen is aan dezelfde variaties van de fabricagevoorwaarden treedt er nog een probleem op in zoverre, dat de uitgangspotentiaal  $V_o$  eveneens aan deze variaties is onderworpen. De variaties in de uitgangspotentiaal  $V_o$  komen tot uiting in variaties van de effectieve kanaallengte  $L$  van de veldeffecttransistoren  $Q_1$ ,  $Q_2$ ,  $Q_3$ , ..., omdat de effectieve kanaallengte  $L$  gelijk is aan de afstanden tussen de source-gebieden en de drain-gebieden, telkens met aftrek van de spanningsafhankelijke veldzone van het drain-gebied. De kanaallengte-varianties van de 25 veldeffecttransistoren  $Q_1$ ,  $Q_2$ ,  $Q_3$ , ... verschillen over, met  $\Delta V_o$  van  $V_o$  afwijkende waarden van de kanaallengte-varianties van de verdere isolatielaag-veldeffecttransistor  $Q_k$ .

30 Grote waarden van de kanaallengte  $L$  verbeteren de nauwkeurigheid omdat de door  $\Delta V_o$  veroorzaakte relatieve kanaallengteverandering kleiner wordt. Bij eenmaal vastgelegde  $W/L$ -verhoudingen is de invloed van  $\Delta V_o$  des te minder naarmate het  $W/L$ -produkt, dat wil zeggen het kanaaloppervlak, groter wordt bemeten.

35  $V_r$  is daarmee onderworpen aan temperatuur- en procesvarianties, hetgeen zowel invloed heeft op de door de veldeffecttransistoren  $Q_1$ ,  $Q_2$ ,  $Q_3$ , ... lopende source-stromen maar niet op de verhoudingen daarvan.

40 De schakelinrichting volgens fig. 2 onderscheidt zich van de inrichting uit fig. 1 doordat de verdere isolatielaag-veldeffecttransistor  $Q_k$  in serie geschakeld is met het source-drain-traject

van een regeltransistor  $T_k$ , die uitgevoerd is in de vorm van een isolatielaag-veldeffecttransistor. De gate-elektrode daarvan staat op de uitgangspotentiaal  $V_o$ , terwijl de source-elektrode is verbonden met de referentiepotentiaal. Deze regeltransistor  $T_k$  dient ter  
5 compensatie van de op grond van de voedingsspanningspotentiaal-variatië  $\Delta V_o$  optredende variatië in de effectieve kanaallengten.

Deze compensatie wordt bereikt door een terugkoppeling van  $V_o$  naar  $V_r$  via de regeltransistor  $T_k$ . Zonder deze regeltransistor  $T_k$  zouden bij dalende  $V_o$  de stromen  $I_1$ ,  $I_2$  en  $I_3$  eveneens dalen  
10 omdat de effectieve kanaallengte  $L$  van deze transistoren op grond van de vermindering van de veldzone van de PN-overgang van het drain-gebied vergroot zou worden.

Door deze terugkoppeling via de regeltransistor  $T_k$  is echter slechts gedeeltelijk een compensatie van de genoemde kanaallengte-  
15 variatië mogelijk, omdat bij dalende  $V_o$  de potentiaal  $V_b$  toeneemt, hetgeen de drempelspanning  $V_t$  met een factor op grond van het substraateffect verhoogt. Bij toenemende drempelwaarde  $V_t$  van de verdere isolatielaag-veldeffecttransistor  $Q_k$  nemen ook de in de veldeffecttransistoren  $Q_1$ ,  $Q_2$ ,  $Q_3$ , ... lopende stromen toe. Een  
20 compensatie op de beschreven wijze aan de hand van de schakelinrichting volgens fig. 2 is derhalve slechts over een begrensd gebied van de voedingsspanningspotentiaal  $V_o$  bevredigend.

C O N C L U S I E S

1. Monolithisch geïntegreerde schakelinrichting voor een digitaal-analoog-omvormer met parallel geschakelde en in de vorm van isolatielaag-veldeffecttransistoren uitgevoerde weerstanden  
5 waarvan de uitgangsströmen door een vooraf bepaalde verhouding tussen breedte en lengte van het kanaalgebied zijn gekozen en waarvan de source-drain-strömen door middel van elk in de vorm van een isolatielaag-veldeffecttransistor uitgevoerde schakeltransistor worden gestuurd, m e t h e t k e n m e r k, dat  
10 het source-drain-traject van elk der transistoren ( $Q_1, Q_2, Q_3, \dots$ ) van het verrijkingstype in serie is geschakeld met het source-drain-traject van elk een verdere schakeltransistor ( $T_1, T_2, T_3, \dots$ ) tussen de uitgangspotentiaal ( $V_o$ ) en de referentiepotentiaal, dat de gate-elektroden van de in verzadiging bedreven veldeffect-  
15 transistoren ( $Q_1, Q_2, Q_3, \dots$ ) zijn verbonden met de gate-elektrode en de drain-elektrode van een verdere isolatielaag-veldeffecttransistor ( $Q_k$ ) van het verrijkingstype, waarvan het source-drain-traject in serie geschakeld is tussen een constante stroombron ( $I_k$ ) en de referentiepotentiaal en waarvan de W/L-verhouding gelijk is  
20 aan die van de veldeffecttransistor met de kleinste W/L-verhouding.

2. Monolithisch geïntegreerde schakelinrichting volgens conclusie 1, m e t h e t k e n m e r k, dat de verdere isolatielaag-veldeffecttransistor ( $Q_k$ ) in serie geschakeld is met het source-drain-traject van een in de vorm van een isolatielaag-veldeffect-  
25 transistor uitgevoerde regeltransistor ( $T_k$ ), waarvan de gate-elektrode op de uitgangspotentiaal ( $V_o$ ) is geplaatst.

=====

Fig. 1

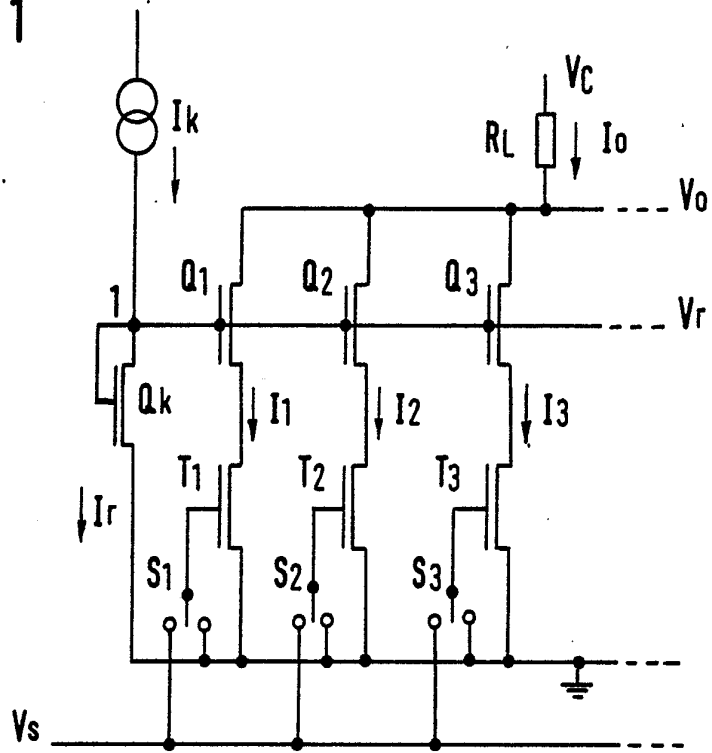
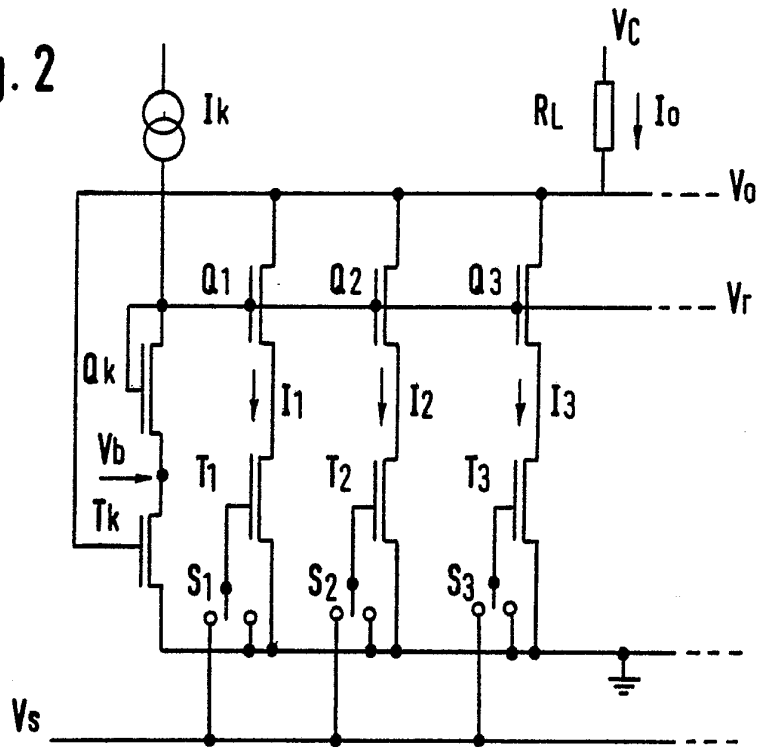


Fig. 2



800 1931