



[12] 发明专利说明书

[21] ZL 专利号 95117764.8

[43] 授权公告日 2003 年 6 月 11 日

[11] 授权公告号 CN 1111299C

[22] 申请日 1995.10.6 [21] 申请号 95117764.8

[30] 优先权

[32] 1994.10.6 [33] JP [31] 243097/1994

[32] 1994.12.12 [33] JP [31] 307834/1994

[32] 1995.6.14 [33] JP [31] 147817/1995

[32] 1995.9.22 [33] JP [31] 244738/1995

[71] 专利权人 三菱电机株式会社

地址 日本东京

[72] 发明人 山口敦男

[56] 参考文献

DE 3707173 1987.09.10 G06K7/08

审查员 孙履平

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

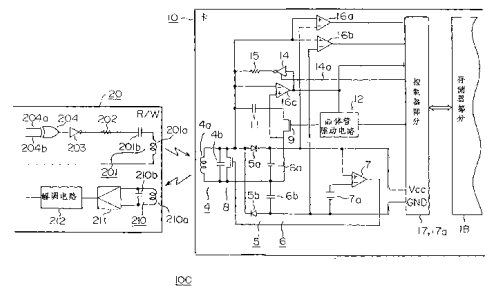
代理人 杨国旭

权利要求书 2 页 说明书 32 页 附图 36 页

[54] 发明名称 非接触式 IC 卡与非接触式 IC 卡系统

[57] 摘要

一种非接触式 IC 卡系统，包括非接触式 IC 卡，它使用电磁波作为通信媒体并其中不含电池，以及读写 (R/W) 单元。为了消除接收信号的电平依赖卡与 R/W 单元之间的距离而变化这一问题，比较器 7 检测用于数据发送和接收的天线谐振电路 4 的接收信号电平，然后可变电阻器 8 改变天线谐振电路 4 的品质因数 Q，其结果是调整正在输入的接收信号电平到所希望的值。



1. 一种非接触式 IC 卡，应用电磁波作为通信媒体并其中不含电池，它包括：

天线谐振电路，用于数据发送和接收；

接收电平检测器，它通过整流电路与天线谐振电路连接，包括一个比较器，用于对经整流电路整流后的接收信号电平与预定值进行比较；以及

品质因数调节器，包括一个与上述天线谐振电路连接的可变电阻器件，当上述检测器检测出整流后的电压超过预定值时，该可变电阻器件根据超出量被调节以改变上述天线谐振电路的品质因数。

2. 根据权利要求 1 的非接触式 IC 卡，还包括：

相位检测器，用于检测供数据发送与接收之用的天线谐振电路自由振荡的相位；以及

能量供给器，用于在发送时以上述天线的自由振荡的相位从一储能电路向上述天线谐振电路提供能量。

3. 根据权利要求 1 的非接触式 IC 卡，还包括：

谐振频率切换器，用于根据输出数据和该输出数据的变化以及上述相位检测器的输出之一将一电容器接入上述天线谐振电路和从其断开该电容器，以便改变上述天线谐振电路的谐振频率，

其中，数据发送是基于调频和调相之一进行的。

4. 根据权利要求3的一种非接触式IC卡，进而包括相位调节器，用于把在上述天线谐振电路中因所接收的信号而感应出的电压的相位调节到上述谐振电路自由振荡的相位。

5. 根据权利要求4的非接触式IC卡，还包含相位变化检测禁止器，用于在一相位检测的检测进行之后的给定的时间周期中禁止对相位变化的检测，以防止不必要的的数据而使信号振幅下降又被解调。

6. 根据权利要求3的非接触式IC卡，其中上述电容器在一个周期期间与上述天线谐振电路连接并在两个周期期间与其断开，用于发送的频率设定为用于电能供给的频率的1/2，并且发送是在电能接收状态下进行的。

7. 根据权利要求6的非接触式IC卡，其中上述电容器在一个周期期间从上述天线谐振电路断开，并进行用于发送的调相。

8. 根据权利要求1的非接触式IC卡，应用电磁波作为通信媒体并其中不含电池，它包括

相位变化检测器，用于基于其振幅的变化检测由于所收到的信号引起的供数据发送与接收之用的天线谐振电路电压的相位变化；以及

解调器，用于根据上述相位变化检测器所检测的相位变化对数据解调。

9. 根据权利要求8的非接触式IC卡，还包括相位调节器，用于将上述天线谐振电路中因所收到的信号感应的电压的相位调节到该谐振电路振荡的相位。

非接触式 IC 卡与非接触式 IC 卡系统

本发明涉及应用电磁波作为通信媒体的非接触式 IC 卡与使用这一非接触式 IC 卡的非接触式 IC 卡系统。

图 43 示出已知的包含有非接触式 IC 卡的非接触式 IC 卡系统的一般构成，其中使用电磁波作为通信媒体。图示中，该 IC 卡系统包括非接触式 IC 卡（以下称之为卡）1，读/写器（简记为 R/W）2，以及与 R/W 器 2 连接的主计算机 3。即是说，非接触式 IC 卡应用系统通常包括卡 1，可从卡中进行读取数据操作的 R/W 单元 2，以及用以控制整个系统的主计算机 3，R/W 单元 2 与主计算机 3 两者可构成一个单元（R/W 单元）。在卡 1 与 R/W2 之间发送和接收数据是应用电磁波作为媒体而进行的。

但是，这种先有的这样构成的非接触式 IC 卡系统对于满足以下要求不能产生满意的结果：（1）从降低制造成本，免除电池寿命的影响和利于环保的问题来看需要一种无须内置电池的无电池卡；（2）取决于应用的场所，所接收的信号电平要能根据通信的距离而改变，即卡与 R/W 单元之间的距离，要求按这个距离在卡的一方的接收电平是可调的；（3）除了有效的功率发送与接收以外，为了实现与无电池卡的远距离通信必须尽可能减小功率消耗（需求）；（4）对于从 R/W 单元到卡的通信，数据的发送将与供电同时进行，这时

由于连续的供电以调幅的方式是不可能的，故必须调相或调频，并这时在卡的一方接收时必须以较小的电流损耗进行解调；以及 (5) 在 R/W 单元一方接收所发送的数据时，向卡的一方功率发送可一度停止，由于这一原因，卡必须只能靠在电源中积累的能量有效地进行操作以发送必须的数据量；因而必须有效地进行调制。

为了满足以上的要求，进行了本发明的研制，并具体而言本发明的目的是提供一种非接触式 IC 卡和非接触式 IC 卡系统，两者都可根据接收的信号的电平切换天线的灵敏度。

为此目的，根据本发明的一个方面，提供了应用电磁波作为通信媒体并其中不含电池的非接触式 IC 卡，它包括与用于数据传输和接收的天线谐振电路连接的接收电平检测器，用以检测所接收的信号电平，还包括也与天线谐振电路连接的品质因数调节器，用于作为用接收电平检测器所检测的电平的作用而改变或变化天线谐振电路的品质因数 Q 。于是这种结构是基于天线谐振电路中所接收的信号电平而改变天线谐振电路的品质因数 Q 。于是这种结构可提供一种非接触式 IC 卡，其中感应电压可在离读和写单元的距离变化很宽的范围上平稳地生成。

本发明的另一方面在于，一种应用电磁波作为通信媒体并其中不含电池的非接触式 IC 卡，包括：用于检测用以进行数据发送和接收的天线谐振电路的自由振荡的相位的相位检测器，和能量供给器，用于在发送时按天线谐振电路自由振荡的相位向天线谐振电路提供来自能量存储电路的能量。即，在发送时以检测到的天线谐振电路的自由振荡的相位从能量存储电路向天线谐振电路补充能量。这种结构可有效地保持自由振荡而保证长时间的发送。

本发明的又一方面在于，应用电磁波作为通信媒体并其中不含电池的一种非接触式 IC 卡包括：相位检测器，用于检测进行数据发送和接收的天线谐振电路的自由振荡的相位；和谐振频率切换器，用于根据输出数据和输出数据的变化以及相位检测器的输出之一向天线谐振电路上接入或从其断开电容器以改变天线谐振电路的谐振频率，其中数据发送是基于调频或调相之一进行的。于是，电容器向天线谐振电路的接入或从其断开是作为输出数据或输出数据的变化而进行的，使得天线谐振电路的电路常数即谐振频率发生变化，并且数据的发送是按调频或调相来实现的。这种结构可以以较小的能量传输损失有效地进行调制。

本发明的一个特点在于，应用电磁波作为通信媒体并且其中不含电池的非接触式 IC 卡包含由一系列谐振电路构成的一天线谐振电路用于数据的发送和接收。由于天线谐振电路是由一系列具有低谐振阻抗的谐振电路所构成，故可进行有效的功率接收。

本发明的另一特点在于，应用电磁波作为通信媒体并其内不含电池的一非接触式 IC 卡的组成如下：相位变化检测器，用于基于其振幅的变化检测用于数据发送和接收的天线谐振电路因所接收的信号所引起的电压相位的变化；以及解调器，用于根据相位变化检测器所检测到的相位变化对数据解调。根据本发明这一特点，对数据的调制用了相位调制，这时基于其振幅的变化检测出了归因于收到的信号所引起的天线谐振电路的相位变化，使得根据所检测到的相位变化完成数据的调制。于是，从读写单元到卡的发送可通过调相进行，这使得功率供给和数据传输可被比较，此外，可节省操作能量，因此在卡的一方相位变化的解调根据振幅的变化而实现。

本发明的又一特点在于，使用电磁波作为通信媒体并其中不包含电池的非接触式 IC 卡包括用于根据输出数据将天线谐振电路的两端子短路的开关器件，该天线谐振电路是由串连谐振电路构成的用于数据的发送和接收，由此，发送是基于归因于开关器件的天线谐振电路负载的变化而进行的。即，天线谐振电路两端之间的短路是根据输出数据而产生的，而发送是基于所造成的天线谐振电路的负载变化而建立的。这种结构提供的非接触式 IC 卡可有效地进行发送时较少能损失的调制。

此外，根据本发明的一个方面，提供了以电磁波作为通信媒体并且其中不包含电池的非接触型 IC 卡以及读写单元，该非接触式 IC 卡包括根据输出数据对由串连谐振电路构成用于数据发送和接收的天线谐振电路的两端进行短路的开关器件，使得发送是基于归因于开关器件的天线谐振电路的负载的变化而进行的。同时读写单元包括解调器，用于通过检测基于同天线谐振电路连接的功率传输调节电阻中所发生的变化而进行解调。在卡方面，天线谐振电路的两端根据输出数据被短路，使得发送是基于天线谐振电路负载的变化而完成的，同时在读写单元方面，解调是通过基于同天线谐振电路连接的功率发送调节电阻中所发生的变化检测到的卡方面负载的变化而进行的。这种结构可提供能够以较小的能量损耗有效地进行调制的非接触式 IC 卡系统。

进而，在包括以电磁波作为通信媒体并且其内不包含电池的非接触式 IC 卡以及一读写单元的非接触式 IC 卡系统中，读写单元包括连接于用于发送和接收的天线谐振电路的两端之间的强制性相位倒相器，该倒相器用来相对于数据的变化变化的 $\pm 90^\circ$ 范围对天线谐振电

路两端的短路，以强制进行被发送信号相位的倒相。在这一结构中，强制性倒相器对天线谐振电路两端在相对于数据变化的 $\pm 90^\circ$ 范围内进行短路，以强制进行所发送的信号相位的倒相，其结果是，即使天线谐振电路的Q值很高也可在读写单元方面进行高速数据调制。而且，改善了从读写单元到卡的数据发送速度。

最好还包括强制性相位倒相速度调节器，可有效地抑制在强制性相位倒相时天线谐振电路中电压的快速变化。这一额外装设的强制性相位倒相速度调节器控制了强制性相位倒相时天线谐振电路电压的快速变化，于是即使卡离读写单元近使得天线谐振电路的Q值降低，也可正常地进行发送。这一结构可提供高可靠性的非接触式IC卡系统，该系统即使在卡接近读写单元而降低了卡方面的天线谐振电路的Q值时，也可正常建立通信。

而且，根据本发明的一个方面，以电磁波为通信媒体且不含电池的非接触式IC卡装有相位调节器，用于因接收到的信号在天线谐振电路中引起与谐振电路的振荡同相位的感应电压。该相位调节器强制性地引起天线谐振电路中因接收到的信号所感应的电压的相位与该谐振电路的振荡相位重合，从而使得在卡的方面尽管天线谐振电路高的Q值也可实行快速数据解调，于是改善了从读写单元到卡方面的数据发送速度。

又最好在非接触式IC卡中还包含相位变化检测抑制器，该抑制器的作用是对于相位检测器完之后一段给定的时间中抑制相位变化的检测，以便防止因先于在检测相位变化时的相位调节的相位变化不必要的数据不顾小振幅而再次被解调。这一相位变化检测抑制器可保证即使卡与读写单元彼此很近而天线谐振电路的Q值低的情

况下的正常通信。即，这一结构可在即使卡接近读写单元而使卡方面的天线谐振电路的Q值降低也能高可靠地提供可正常建立通信的非接触式IC卡系统。

本发明的进一步的特点在于，以电磁波为通信媒体且不含电池的非接触式IC卡装有：整流电路，用于对来自数据发送和接收的天线谐振电路的信号进行整流；以及开关器件，该器件可根据开关信号进行操作，使得天线谐振电路的两个端头中呈现较低电压的一个接地，而其中另一端头的较高电压被选作一信号。这一结构使得天线谐振电路的振幅变大，此外使得它易于处理信号，因为所有所得的信号都是正的。

上述开关器件最好装有一信号产生电路，该电路产生开关信号，其输出在天线谐振电路的较高电压信号转变为负电平时被倒相。即，倒相输出的较高电压信号自动转换为负电平，使得较低电压被接地并允许较高电压取作为信号。

又在上述非接触式IC卡中还包括：PLL，能够接收或输入表示被接收的信号转化为负状态的信号并产生一被调为与输入信号协调的输出；以及一检测器，可响应相位调制信号每半个周期对于基于PLL输出的开关信号进行取样而用于调制。即，PLL的操作是为了接收表示负接收信号的信号，并产生一与其协调的输出，同时，解调是在基于PLL的输出每半周期被取样的相位调制信号的接收时以开关信号完成的，其结果是检测变得对于所接收的卡的电压变化是有抵抗作用的。

在上述非接触式IC卡中，每当给定的天线谐振电路的波形的零交叉点数时就执行上述开关信号的倒相，使得产生不同于功率频率

的发送频率，使得发送能够在接收功率的状态中实行。而且，上述开关信号的倒相每当天线谐振电路中的波形的隔一零交叉点时就执行，并在调制时每当天线谐振电路中的波形的四个零交叉点时就执行上述开关信号的倒相。于是，频率为功率频率 $1/2$ 的载波可与功率接收同时产生，并然后被调相。而且，在调制时，天线谐振电路中的波形通过四个零交叉点的每个零交叉点就执行上述开关信号的倒相，这使得调相可基于四种相位进行。

以这一结构，因为增加了传输中的每数据的信息量，数据的传输可以较高速度进行。

本发明的另一特点在于，上述非接触式 IC 卡包括 PLL，它的操作可接收表示接收信号转换为负状态的信号并产生与输入的信号一致的输出，其中对于调相从 PLL 的输出获得半周期并且上述天线谐振电路的两上端头在调制时从零交叉点起的半周期被短路。这一结构无须电容器可实现高速解调。类似地，对于相位解调，从 PLL 的输出得到半周期并且在调制时从零交叉点上述天线谐振电路的两个端子被短路半个周期。这一结构也可实现无需电容器的高速解调。

而且，根据本发明的一个方面，上述的电容器在一个周期中是与天线谐振电路连接的，并在二个周期中是与其断开的，并产生为 $1/2$ (半个) 功率频率的发送频率以便在与接收功率的状态同时进行发送。与此相反，在调制时，调相是这样进行的，即电容器在一周期中是断开的。这一结构能够在接收功率的状态同时产生传输载波并进行基于调相的发送。

本发明的目的和特点从以下结合附图所进行的较佳实施例的详细说明将变得更为显而易见。这些附图是：

图 1 是一电路图，表示根据本发明的第一到第三实施例的非接触式 IC 卡系统的结构；

图 2 是波形图，用于说明图 1 电路结构的操作；

图 3 是一电路图，表示非接触式 IC 卡的另一结构；

图 4 是一电路图，表示根据本发明第四到第六实施例的非接触式 IC 卡系统的另一结构；

图 5 是波形图，用于说明图 4 电路结构的操作；

图 6 是一电路图，表示非接触式 IC 卡的另一结构；

图 7 是对于本发明第七实施例中的数据传输的延迟所得到的说明性图示；

图 8 是根据本发明的非接触式 IC 卡系统的读写单元的电路结构的图示；

图 9 是波形图，用于表示图 8 的读写单元的操作；

图 10 是一波形图，用于表示图 8 中读写单元的调相；

图 11A 与 11B 是波形图，用于表示根据第七实施例在谐振电路的 Q 值低的情形下调相时卡中的接收状态；

图 12A 与 12B 是波形图，用于表示根据本发明的第八实施例的读写单元中的发送状态；

图 13 是一波形图，用于表示本发明第九实施例中在谐振电路的 Q 值高的情况下的接受状态；

图 14 是一波形图，用于说明根据第九实施例的卡中的解调；

图 15 是一波形图，用于描述第九实施例中当谐振电路的 Q 值低时的解调；

图 16 是根据本发明的非接触式 IC 卡的电路结构图；

图 17 是根据本发明的第十一实施例的非接触式 IC 卡的电路结构的一例的图示；

图 18A 与 18B 表示图 17 的卡的电路结构中的波形；

图 19 表示根据本发明的第十二实施例的开关信号产生电路的结构；

图 20 表示图 19 电路结构的波形；

图 21 是根据本发明第十三实施例的非接触式 IC 卡的检测部分的电路结构的一例的图示；

图 22 表示图 21 检测部分电路结构的波形；

图 23 是一波形图,表示根据本发明的第十四实施例的非接触式 IC 卡的操作；

图 24 是一波形图,表示由于标准频率与标准频率的 $1/2$ 的频率的组合而形成的复合波；

图 25 是波形图,用于说明根据本发明第十五实施例的非接触式 IC 卡的操作；

图 26A 与 26B 是波形图,表示第十五实施例中的实际信号；

图 27A 与 27B 是波形图,用于说明根据本发明第十六实施例的非接触式 IC 卡的操作；

图 28 表示卡电路结构的一例,其中数据发送是以二相移键控模式进行的,该模式应用了载波频率为 $1/2$ 功率频率；

图 29 表示另一个卡电路的结构,其中数据传输是以应用了载波频率为 $1/2$ 功率频率的二进制相移键控模式进行的；

图 30 表示卡电路结构的一例,按此例数据传输是以四相移键控模式进行的,应用了频率为功率频率 $1/2$ 的载波；

图 31 是以二相移键控模式的数据传输的卡的电路结构的一例的图示，应用了其频率为 $1/4$ 功率频率的载波；

图 32 是以四相移键控模式进行数据传输的卡电路结构的一例的图示，应用了频率为 $1/4$ 功率频率的载波；

图 33A 与 33B 是波形图，表示图 28 到 32 电路的操作；

图 34 是根据本发明的第十七实施例的非接触式 IC 卡的电路结构的一例的图示；

图 35 是图 34 电路中的波形图示；

图 36A 与 36B 是根据本发明的第十八实施例的非接触式 IC 卡的电路结构一例的图示；

图 37 是图 36 电路中的波形图示；

图 38 是根据本发明第十九实施例的非接触式 IC 卡的电路结构的一例的图示；

图 39 是图 38 电路中的波形的图示；

图 40A 到图 40C 是第十九实施例中卡一方及读写单元一方的波形的图示，这是通过计算机仿真分析得到的；

图 41 是用于描述根据本发明的第二十实施例的非接触式 IC 卡的操作的波形图；

图 42A 到图 42C 是第二十实施例中卡一方与读写单元一方中的波形的图示，这是由计算机仿真分析得到的；

图 43 是非接触式 IC 卡系统已知的结构的图示。

现参见图 1，以下说明根据本发明的第一实施例非接触式 IC 卡系统。在图示中，非接触式 IC 卡系统通通用标号 100 表示，它基本包括无电池非接触式 IC 卡（以下将称之为卡）10 与读写单元（以下

记为 R/W) 20。卡 10 包括由天线线圈 4a 与电容器 4b 构成的并联谐振电路的天线谐振电路 4, 还包括由整流器件 5a, 5b 构成的整流电路 5, 以及由能量储存电容器 6a, 6b 组成的能量储存电路 6。附带来说, 图 1 表示出全波倍压整流器的结构。在卡 10 中还包括与基准电源 7a 连接的比较器 7 用于检测整流的电压超过预定值的情况, 还包括由诸如与天线谐振电路 4 并联的 MOSFET 晶体管之类的元件所构成的可变电阻器件 8。当比较器 7 检测到整流电压超过预定值时, 可变电阻器 8 根据超出 (与它的差) 预定值的量而改变 (或使其变化) 天线谐振电路 4 的品质因数 Q。其中还包括输出晶体管 9, 输出电容器 11, 晶体管驱动电路 12, 驱动器 14, 它在发送时响应控制信号而进入执行状态, 以及与该驱动器 14 的输出侧连接的电阻器 15。

此外, 卡 10 还装有: 高电位侧电平比较器 16a, 其功能量检测天线谐振电路 4 的高电位侧中的振幅电平超出预定值 (例如, Vcc); 低电位侧电平比较器 16b, 用于检测天线谐振电路 4 的低电平侧中的振幅电平高得低于预定值 (例如, GND); 中电平比较器 16c, 用于检测天线谐振电路 4 是高于还是低于预定值 (例如, 1/2 的 Vcc); 以及还装有控制部分 17 及用于存储数据的存储器部分 18。顺便指出, 存储器部分 18 可由 EEPROM 等类似的不需要备份的器件构成, 因为卡 10 是无电池式。

另一方面, R/W 单元 20 装有: 用于发送的天线谐振电路 201, 它由天线线圈 201a 与电容器 201b 构成串联谐振电路组成; 功率发送调节电阻器 202, 用于调节从 R/W 单元 20 发送的功率大小; 驱动器 203; 以及由一 EX—OR 电路组成的并与驱动器 203 的输入侧连接的调制电路 204。调制电路 204 对数据 204a 和载波 204b 响应。此

外，R/W 单元 20 还装有：用于接收的天线谐振电路 204，它由天线线圈 210a 与电容器 210b 组成并联谐振电路构成；用于放大所接收的信号的放大电路 211；以及解调电路 212。

实施例 1

由于随 R/W 单元 20 与卡 10 之间的距离功率的供给会发生很大的变化，故在卡 10 一方品质因数 Q 的改变是基于整流出的电压而进行的，以便稳定在卡 10 中所感应出的电压，这样形成对功率供给的变化的吸收。在图 1 的构成中，比较器 7 与基准电源 7a 形成接收电平检测器，可变电阻器件 8 构成品质因数调节器。

在操作中，在比较器 7 检测出整流后的电压超过预定值的情况下。可变电阻器 8 被调节而使得天线谐振电路 4 的品质因数 Q 变得较低，这是作为偏离预定值的一个功能。品质因数 Q 的减小使得所接收的电压可调，因此，卡 10 中所感应出的电压可克服因 R/W 单元 20 与卡 10 之间的距离的变化而能保持稳定。

实施例 2

现结合图 2 再来说明本发明的第二实施例。第二实施例的一个方面如下。即，数据从卡 10 到 R/W 单元 20 的发送是在这样的状态下进行的，即从 R/W 单元 20 到卡 10 需要大的发送功率的发送停止了，但同时在这种情形下电能的供给也停止了，因而必须有效地应用储存在卡 10 中的能量。为此，在本实施例中，是通过直接利用发生在天线谐振电路 4 中的自由振荡而造成存储在储能电容器 6a 与 6b 中的能量是逐渐地提供给卡 10 的天线谐振电路 4 的，其结果是

自由振荡的衰减的时间进行得长。

本实施例中，中间电平比较器 16C 构成了相位检测器，而驱动器 14 与电阻器 15 构成了能量提供器件。驱动器 14 是由一电路构成的，其中一个 Pch 晶体管与一个 Nch 晶体管串接在电源与基准电平之间，即能量储存电路 6 的两端，并用于向天线谐振电路 4 通过电阻器 15 提供能量储存电路 6 的能量。

在操作中，驱动器 14 在发送时响应控制信号 14a 转为执行态。基于中间电平比较器 16 的输出检测天线谐振电路 4 的相位，按照维持天线谐振电路 4 的自由振荡所必须的量与其中的自由振荡同相位地向天线谐振电路 4 提供储能电容器 6a, 6b 中的能量。这时，供给量的调节依赖于电阻器 15 的电阻，由此可延长从卡 10 的发送时间。

实施例 3

以下仍将参照图 1 的电路构成说明本发明的第三实施例。对于从卡 10 到 R/W 的数据发送的调制也必须较小的能耗。因而在本实施例中，天线谐振电路 4 的常数是按照所传输的数据的变化而改变的，以此实现了调相方式。

本实施例中，中间电平比较器 16C 组成了相位检测器，而输出晶体管 9，输出电容器 11 与晶体管驱动电路 12 构成了谐振频率开关器件。晶体管驱动电路 12 的类型使得在控制部分 17 的脉冲式输出数据变化时向输出晶体管 9 提供一信号。

本实施例的操作如下。在调相的情形下，当输出数据改变时，晶体管驱动电路 12 产生一 180° 相位周期升起的 180° 的脉冲。该 180° 相位周期是基于中间电平比较器 16c 的输出而获得的。其后，输出晶体

管 9 是根据该 180° 脉冲而导通和关断的, 其结果是发生了输出电容器 11 对天线谐振电路 4 的接通和断开, 使得天线谐振电路 4 的谐振频率按照数据的变化而变化。输出电容器 11 与天线谐振电路 4 的连接的结果引起天线谐振电路 4 的电路常数的变化。

图 2 是用来表示操作的波形图, 其中 (a) 代表数据, (b) 表示载波, (c) 代表已调相的波形, (d) 表示在调相中提供给晶体管 9 基极的信号 (180° 脉冲), (e) 表示调频后的波形, 以及 (f) 表示调频时馈送给晶体管 9 的基极的信号。从图 2 的 (a) 到 (d) 明显可见, 当输出数据发生变化时 (从 H 电平到 L 电平或反之), 则频率变化达 180° 的周期。这时, 设定变化了的频率为原来的频率的 $1/2$, 可实现 2—相位调制。即如图 2 的 (c) 中所示, 已调相的信号在频率中呈现出 $1/2$ 的变化达 180° 周期, 即对于字母 A 到 B 之间的周期, 按该频率的变化在字母 C 与 D 之间的周期发生相位的倒相。另一方面, 如果基于中间电平比相器 16c 的输出考虑相位, 则输出晶体管 9 直接根据从控制器部分 17 的输出数据的变化而导通和关断, 这时如图 2 的 (e) 与 (f) 所示可实现使频率降低为 $1/2$ 的调频。

这些调制系统对于卡 10 的调频需要较小的能量。为此不需进行通过驱动天线谐振电路的调制。

虽然图 1 的构成中包含整流电路 5 与储能电路 6 的部分构造为如图 3 中所示全波倍压整流器, 但也可构造成包括整流电路 5 的半波倍压整流器, 该整流电路 5 是由整流器件 5a, 5b 及由一电容器形成的储能电路 6 构成的。而且, 诸如半波整流和桥式整流等整流方式也是实际可行的。

图 4 是根据本发明的非接触式 IC 卡系统的另一构成的图示。该

图示中，卡系统总的用标号 110 表示，类似地包括卡 10b 与 R/W 单元 20b。在图 4 的系统中，对应于图 1 的部件标以相同的标号，并且对其说明为简捷起见从略。而且，图 4 中对于第三实施例仅与前面第一实施例相关的部分从略。R/W 单元 20a 的一个特点是对于发送和接收都要有天线谐振电路 201A。

实施例 4

以下参见图 4 就本发明的第四实施例进行说明。在卡 10b 呈现大的电流消耗的情形下，从 R/W 单元到卡 10b 的有效电能发送需要低阻抗的天线谐振电路 4A。因而，在第四实施例中，卡 10b 的天线谐振电路 4A 构造成串联谐振电路，其中天线线圈 4a 与电容器 4b 彼此串联地耦合，使得功率通过由低阻抗的串联谐振电路构成的天线谐振电路 4A 吸收。这一构成可在卡 10b 中有效地进行电能接收。

实施例 5

仍然结合图 4 说明本发明的第五实施例。即在从 R/W 单元 20a 到卡 10g 提供电能的同时发送数据，在调幅时连续的电能提供将是不可能的。因而，调相或调频则是必须的。于是，根据本第五实施例，为了从 R/W 单元 20a 到卡 10b 的供能和数据发送可彼此相容地进行，要对数据进行调相，并在卡 10b 的一方以天线谐振电路 4A 所接收的信号的相位的变化通过数据的解调作为电压变化即幅度的变化而被检测。

在本实施例中，高电平侧的电平比较器 16a 与低电平侧的电平比较器 16b 构成相位变化检测器，中间电平比较器 16c，控制部分 17

等构成解调器。

图5是一波形图，用于说明数据经受调相的情况下对卡10b中所接收的信号进行解调的操作。图5中，(a)表示天线谐振电路4A中的波形，(b)表示高电位侧电平比较器16a的输出波形，(c)表示低电位侧电平比较器16b的输出波形，以及(d)表示中间电平比较器16c的输出波形。

卡10b中所接收的信号的解调是通过检测在接收的信号的相位变化时所接收的信号幅度的变化而达到的。基于比较器16a, 16b的输出，作出判断：当接收的信号（幅度）没有超过整流过的电压时发生了相位变化，并根据这一判断进行数据的解调。从幅度的变化而检测相位的变化可减小卡10b的一方操作电流。于是，除了数据发送与供电能彼此相容之外，在卡10b一方可减小解调时的操作电能。虽然以上说明是对卡10b进行的，但图1中的卡10等也实际可行。

实施例6

以下进而对本发明的第六实施例进行说明。即使对于从卡10b到R/W单元20a的数据发送的调制中，也需要较小的能耗。于是本实施例中，从卡10b到R/W单元20a的数据发送是以下述方式实现的：被构成为卡10b中的串连谐振电路的天线谐振电路4A的两端，即负载两端，根据所发送的数据被短路。输出晶体管9的通和断是与从控制部分17的输出数据相一致的。

另一方面，在R/W单元20a中数据接收是以下述方式实现的：卡10b一方的负载变化是通过放大电路21（被检测的）以及解调电路212从功率传输调节电阻器202的两端检测出的，该电阻器的操

作可调节从R/W单元20a发送的功率的大小。类似地,由于这一调制系统与天线谐振电路4A的驱动无关,故在卡10b中调制可用较少的能量实现。

本实施例中,卡10b一方的输出晶体管9构成了开关器件,而在R/W单元20a一方的功率发送调节电阻202,放大电路211以及解调电路212构成了解调器。

虽然在图4的构成中包括整流电路5与储能电路6的部分是作为全波倍压整流器构成的,但如图6所示,也可作为包含由整流器件5a,5b所构成的整流电路5以及由一个电容器构成的储能电路6的半波倍压整流器构成。此外,诸如半波整流和桥式整流等其它整流方法也是可实际使用的。

实施例7

以下对本发明的第七实施例进行说明。在如以上诸实施例中基于调相的非接触式IC卡系统中,由于作为串联谐振电路所构成的R/W单元的发送天线谐振电路(见图1中201)的驱动电阻设置得较低,而其品质因数Q设置得较高,故跨在天线谐振电路的电压较大,这可将电能发送到一定距离。与此相对,该系统就从R/W单元到卡的数据发送速度而言就没有什么优越性。即当信号在R/W单元一方调制时,由于Q值较高,故调制所需的时间就比较长,结果是数据发送的速度变得较低。换言之,发送的速度随通信距离的增加而变低。

图7表示在R/W单元发送天线谐振电路具有高Q值情形下的所发送的信号的波形。这一发送的信号显示出在位置A处的数据的

转折点,这时高的Q值延迟了用于发送和接收的天线谐振电路中的电压的变化。于是,这个第七实施例是这样设计的:即使R/W单元一方的发送和接收天线谐振电路保持高Q值,也可以高速进行数据调制,从而允许高速的数据发送。

图8表示这一实施例以及本发明第八实施例中R/W单元20b的构成,该第八实施例将在稍后进行说明。这一R/W单元20b并联于发送天线谐振电路201,并进而与用于将谐振电路201的两端短路的短路晶体管220以及用于避免电流逆向流动的二极管221耦合。顺便来说,电阻器222是用于第八实施例的并在本实施例中是不需要它的,第八实施例将在稍后说明。短路晶体管220与二极管221构成强制性倒相器。

在发送时R/W单元20b的操作现参见图8与表示图8电路构成中的波形的图9在以下进行说明。图8和9中,载波B用原始数据A调制成数据C。从驱动器203输出的数据D变为被倒相的状态。用于将谐振电路201的两端之间在相对于数据D的变化的 $\pm 90^\circ$ 范围内短路的信号E加到短路晶体管220。这时,谐振电路201的电压如下所示那样改变。更具体来说,如图9的F所示,在谐振电路201的电压到达零之后,谐振电路201两端在 180° 的范围期间被短路。短路晶体管220作为用于短路的元件,而二极管221是反向电流防止型的,它在图9中的F移到负侧时阻止电流流入短路晶体管220。于是,R/W单元20b无需如图10中所示的电压升高的延迟即可产生调相,并即使R/W单元方的发送和接收天线谐振电路的Q值高,从R/W单元到卡的数据发送也可高速进行。

实施例 8

将在以下说明本发明的第八实施例。虽然在前面的第一实施例中，卡接近 R/W 单元会造成 Q 值的降低以便防止电压过高增加，如果 Q 值再降低，则相对在 R/W 单元天线谐振电路中波形的延迟就会变小，其结果是卡天线谐振电路中的波形接近 R/W 单元天线谐振电路中的波形。如果这种状态下相位如同在第七实施例中那样如图 11A 的 A 所示那样被强制倒相，则卡的一方会生成一如图 11B 中所示的接收信号，其中会暂时出现振幅下降，使得在检测转折点时会遇到困难，这使得解调不能进行。因此，本发明的第八实施例提供了一种结构，它可使数据的接收与卡接近 R/W 单元无关。本实施例的一个特点在于，作为强制倒相速度调节器的电阻器 222 与图 8 的 R/W 单元 20b 中短路晶体管 220 串联装设。

其次，本实施例的操作如下。当 R/W 单元 20b 以高速进行数据调制时，使其波形的幅度降低到使得可在卡（见图 1 中 10）一方可进行调制的电平。为此目的，增加了电阻器 222 与短路晶体管 220 串联而造成损耗以降低发送天线谐振电路 201 中的振幅。其结果是，从 R/W 单元 20b 要被发送的信号波形如图 12A 所示缓慢地变化，同时对转折点的检测可如图 12B 所示在卡一方精确地进行。于是，适当地控制在 R/W 单元一方的调制时的损耗（强制倒相）可使在向卡一方发送时高速的数据发送与短距离通信相容。

实施例 9

以下对本发明的第九实施例进行说明。虽然上述第七实施例涉及到增加从 R/W 单元一方到卡一方数据发送速度，并具体涉及 R/

W 单元一方中的调制,这第九实施例也类似地关系到数据的发送速度,并具体关系到在卡的一方从 R/W 单元一方接收数据时的解调。

希望在接收电能时卡一方的天线谐振电路(见图 1 中的 4)具有高 Q 值,而高 Q 值又产生了这样的问题:由于如图 13 所示被接收的数据要相对长的时间用于出现在谐振电路中振幅的改变,其结果是难于增加数据发送速度。虽然在前面各实施例中,数据检测是基于在卡一方的天线谐振电路中电压的下降的检测而进行的,天线谐振电路的 Q 值的增加引起了数据检测之后在天线谐振电路中电压的缓慢的恢复。这种缓慢的恢复造成了数据发送速度下降。于是本实施例中,使得在数据检测之后在卡中天线谐振电路中所感应的电压的相位与谐振电路的振荡的相位一致,以使在谐振电路中易于恢复振幅。

本实施例中,卡电路构成基本与图 1 的卡 10 相同,这时如图 2 (c) 中所示以及在上述第三实施例中,在调相时频率减到 $1/2$ 。因此,控制部分被标以标号 17a。输出晶体管 9,输出电容器 11,晶体管驱动电路 12 与控制部分 17a 的一部分构成了相位调节器。其中,输出晶体管 9,输出电容器 11 与晶体管驱动电路 12 在前述第三实施例中用于谐振频率开关器件。

在操作中,在如图 14 中所示的数据变化检测之后,输出晶体管 9 在半周期 (180°) 期间为导通,于是输出电容器得以与天线谐振电路 4 连接,该电容改变了设谐振电路 4 的谐振频率为 $1/2$ 用于相位重合。这使得调制电路在从卡到 R/W 单元的数据发送时可被共用,因而产生了很大的优点。其结果,在卡一方,在从 R/W 单元到卡的数据发送时从变化的检测到恢复的时间可被缩短,于是可增加数据

发送的速度。此外，这种情形下，在上述第三实施例中对于从卡到 R/W 单元的数据发送的调制中所使用的谐振频率切换器件可被共用，具有很大优点。

实施例 10

将在以下说明本发明第十实施例。这第十实施例涉及一种结构，该结构可确保在卡接近 R/W 单元的情形下卡接收数据。在以上第九实施例中，当卡接近 R/W 单元时卡中的天线谐振电路的 Q 值变低，其结果是天线谐振电路的延迟变得很小。此外，由于 R/W 单元中的发送天线谐振电路的调制速度高，即使如图 15 中所示的相位变化在由字母 A 所指的位置被检测到，并且该相位趋向于如第九实施例中所述那样变化，相位仍过早地改变，其结果是如字母 B 所示又发生振幅的减小。因此，本实施例中，为了避免不正常的操作，在由第九实施例中所采用的电路结构一旦检测出转折点之后的一段给定的时间周期中禁止转折点的检测。

图 16 简略示出本实施例中卡 10d 的主要部分的结构。其基本结构与图 1 的结构相同。在图 16 中，检测部分 40 是用于检测转折点，而延迟电路 41 是用于造成延迟而禁止在检测部分 40 检测到转折点之后一个预定的时间周期内检测转折点。检测部分 40 和延迟电路 41 构成相位变化检测禁止器。这些部件的输出通过 AND 门 42 导向控制部分 (17, 17a)。这一结构使得即使在相位变化检测之后振幅再次降低，也可避免不必要的数据的解调，于是尽管距离短也可稳定的进行数据接收。

顺便提及，图 7, 10 到 15 是基于计算机仿真分析。

实施例 11

以下对本发明的第十一实施例结合图 17 进行说明,该图表示卡的结构的一部分。在这结构中,使用了桥式整流电路 5A 作为整流电路,结果是天线谐振电路 4 中的振幅可当作电源的电压,达到两倍于图 1 的半波倍压整流电路中的电压。由于被输入信号是两倍于半波倍压整流电路中所应用的信号,如果卡电路在 3V 操作,那么 R/W 单元与卡之间待处理的信号认为是 1.5V。另一方面,由于桥式整流电路 5A 的应用可接收卡电路的操作电压,即 3V 信号,故可实现更精确的信号发送和接收。

图 17 中,对应于上述各实施例的部件标以相同的标号。在该图示中,卡包括:由整流器件 5a 到 5d 构成的全波桥式整流电路 5A;倒相器 30;由 N 型沟道晶体管 31a 与 31d 组成的开关电路 31;用于获得恒压电源的齐纳 (Zener) 二极管 33;用于平滑已整流电压以存储电能的储能电路;以及电阻器 R1。图 18A 示出图 17 天线谐振电路 4 两端之间的电压 A,图 18B 示出桥式整流电路 5A 之前的输出 F (未表示与电压 A 同步)。

天线谐振电路 4 呈现出在吸收信号时的正弦波振荡,以及当超过 V_{cc} 时电流流向桥式整流电路 5A。这时,假定在天线谐振电路 4 的较低电压端的电压稍低于 GND 的值,同时其较高电压端的电压设为高于 V_{cc} 的值。另一方面,当天线谐振电路 4 中的电压低于 V_{cc} 时,电流不流入桥式整流电路 5A,使得天线谐振电路 4 中的电压取 V_{cc} 与 GND 之间的浮动状态,并在吸收信号时成为不稳定的。于是,使得天线谐振电路 4 的较低电压端取地电位,同时在其较高电压端

的电压抽取作为信号。这一操作依赖于开关电路(接地器件)31。它可根据图17中所示的开关信号C操作。这可提高天线谐振电路4的振幅而允许使用更大的信号,其结果是精确的处理。此外,被抽取的信号取被整流的状态,这使得不存在与振幅为正或负有有关的问题。这可简化处理过程。

实施例12

现参见图19说明第十二实施例。图19是一信号产生电路的一例的图示,该电路的效用在于产生经开关电路31的开关信号。天线谐振电路4的较低电压端是通过该电路接地的。在图示中,信号产生电路是由比较器34与D-型触发器35构成。此外,图20示出图17与19电路的波形。比较器34检测输入的或进来的信号B变得低于由虚线所示的接地电平这一事实,然后把一个信号倒相,以此天线谐振电路4的较低电压端被接地。这一结构可使天线谐振电路4的较低电压端接地并从其较高电压端抽取信号。

实施例13

以下对本发明的第十三实施例进行说明。本实施例是为了实现对于所接收的卡的电压波动性强抵制性检测,这种电压波动是由于在调相时进行数据发送的情形下R/W单元与卡之间的距离的变化所引起的。以上实施例中相位的变化是基于振幅而判定的,与此相对的是本实施例是通过一锁相环电路获得一基准相位信号,从而将其与所接收的信号在相位上比较,相位的变化是作为其间相位的差异的函数而被检测的。从而卡不会受到振幅变化的影响。

图 21 表示根据本实施例的卡的控制部分中 (例如, 图 17 电路的左边) 所装设的检测部分的构成, 图 22 表示其中的波形。图 21 中, 在检测部分包括有: 一个 PLL (锁相环电路), 一个 EX—OR 电路 37 和 D—型触发器 38a, 38b。图 22 中信号 C 和 D 例如可从图 19 的电路中获得。检测部分包括 PLL36 并作为到该 PLL36 的输入信号接收信号 D, 该信号指示输入信号 B 变得低于地电平这一事实, 然后检测部分产生一与输入信号 D 同步的输出信号 D'。这一输出信号 D' 在 D—型触发器 38b 被分为 1/2 而生成一基准相位信号 D''。EX—OR 37 使得构成基准相位信号 D'' 与第十二实施例中的开关信号 C 的 EX—OR, 该 EX—OR 结果是被 PLL36 的输出信号在 D—型触发器 38a 形为信号 E 中的每半个周期取样, 于是生成检测输出 E'。顺便来说, 开关信号 C 在相位上是对应于被接收的信号的。开关信号 C 与基准相位信号 D'' 的 EX—OR 及其在半周期的间隔处的取样可保证高质量的检测输出。

实施例 14

以下就本发明的第十四实施例进行说明。这一实施例的目的在于实现在 R/W 单元与卡彼此分开一定程序条件下实现高速通信。更具体而言, 为了使得 R/W 单元在连续向卡的一方供电能时可从卡接收数据, 从 R/W 单元到卡所提供的电能的频率设定为不同于从卡向 R/W 单元发送数据的频率 (载波)。图 23 示出这种情形下所呈现的波形。在第十二实施例中, 开关信号 C 被倒相, 例如如图 20 中所示使得只要当天线谐振电路 4 两端之间的电压波形 A 的振幅通过零交叉点 (极性反相点) 时, 天线谐振电路 4 的较低电压端

与 GND 耦合, 而其较高电压端被抽取作为信号。另一方面, 在本第十四实施例中开关信号 C 被设定为在每隔一个零交叉点时而不是象图 23 的由 C 所示的在每一零交叉点时被倒相。于是, 当开关信号在非倒相的情况下, 在零交叉点之前, 较低电压端与 GND 耦合, 而较高电压端作为信号的抽取之用, 并在零交叉点之后, 较高电压端接地而较低电压端给出信号。此外, 较高电压端接地这时较低电压端产生一信号, 并在零交叉之后较低电压端接地而较高电压端生成信号。来自天线谐振电路 4 的高电压端的信号用于通过桥式整流电路 5A 使 Vcc 充电, 而来自其较低电压端的信号通过桥式整流电路 5A 被箝位 (clamping) 在 GND—a (稍低于 GND)。即, 通过齐纳二极管 33 所实现的箝位在 Vcc 重复两次并在 GND 两次, 这样产生的波形如图 23 中 F 所示。从图 24 明显可见, 这一波形与基准频率 R 的合成波 M 是相同的, 并且频率 $R/2$ 为基准频率 R 的 $1/2$ 。于是能够理解, 天线谐振电路 4 两端的电压 A 包含了用于数据发送的载波, 其频率为电能接收波频率的 $1/2$ 。顺便指出, 图 17 中的电阻器 R1 是用于调节来自卡的发送载波的强度的。

触发器的装设在开关信号不变为反相时是被倒相的, 并假定 EX—OR 用此信号, 可得到与接受信号时同样的输入信号。因而, 由于以简单的构成可获得相同的输入信号, 故控制电路易于构成, 并且由于载波通过接地产生, 结果是被整流和储存的电能损耗较小。还可使用其它方法, 例如使用 PLL, 使得接地晶体管 (见图 17 中的 31c, 31d) 同时导通。此外, 如以下所述, 用于数据发送的载波不限于频率为电能接收波的频率的 $1/2$, 而载波的频率可以设定为电能接收波分频 (dividing) 所得的电能接收波的频率的 $1/4$, $1/8$ 等。即使是

这种情形，也表现出同样的效果。

实施例 15

以下说明本发明的第十五实施例。本实施例具体用于实现在上一第十四实施例中所产生的载波的调制。在第十四实施例中，如图 25 所示在调制时开关信号 C 的长度被加倍，使得以二相移键控方式进行调制。换言之，在第十四实施例中虽然开关信号的倒相是每隔一个零交叉点进行的，但在本实施例中，其倒相是在调制时如图 25 中 D 所示每四个零交叉点进行。图 26A 示出信号 A 的实际形式，图 26B 示出信号 F 的实际形式，其中 D 表示被调制的一部分。

按此结构，频率为功率频率 $1/2$ 的传输载波与功率接收同时发生，并且所得到的发送载波是被调相的，以此数据例如可被发送到 R/W 单元一方。类似地，用于数据发送的载波是不限于功率接收波频率的 $1/2$ 的，载波的频率也可设定为通过功率接收波的分频而得的功率接收波频率的 $1/4$ ， $1/8$ 等。

实施例 16

进而以下说明本发明的第十六实施例。本实施例提出比上面第十五实施例所得的数据传输速度的进一步的改进，这是通过增加一个信号中的信息量而实现的。在上面第十五实施例中，开关信号 C 如图 25 中所示是在天线谐振电路 4 的两端之间的电压波形的每四个零交叉点进行一次切换，由此而得到二相移键控方式。另一方面，本实施例中，除此之外，如图 27A 中所示在天线谐振电路的两端之间的电压波形 A 的每三个零交叉点处进行切换，并进而进行如图

27B 中所示的不分离的连续的切换,其结果是实现了四相移键控方式(在四种相位:) 0° , 90° , 180° , 270° 上调相)。该四相移键控方式与二相移键控方式相比可提供两倍的信息,于是实际上使数据发送速度加倍。于是,这使得在同样的调制速度下数据发送速度加倍(加倍的发送信息量)。顺便指出,实施例 14 与 15 进一步的发展是可能的。

图 28 到 32 表示了第十四到十六实施例中卡的电路构成,其中从 R/W 单元到卡的功率发送频率设定为不同于数据发送频率(载波频率),使得数据发送是按二相移键控方式或四相移键控方式的调相实现的。这些图示中,图 28 和 29 表示卡电路的构成,其中数据发送是以二相移键控方式进行的(基于两类相: 0° 与 180° 调相),使用的载波频率为 $1/2$ 功率发送频率。此外,图 30 表示卡电路构成,按该电路,数据发送是应用频率为 $1/2$ 功率传输频率的载波以四相移键控方式(基于 0° , 90° , 180° , 270° 四类相的调相)进行的。此外,图 31 为一卡电路结构图示,该电路用于以二相移键控方式进行数据发送,所用的载波频率为功率发送频率的 $1/4$ 。又图 32 是一卡电路构成的图示,用于以四相移键控方式进行数据发送,使用的载波频率为功率发送频率的 $1/4$ 。

图 28 到 32 中,对应于上述实施例的部件标以相同的标号,标号 301 到 305 表示 D—型触发器,标号 310, 311 表示 EX—OR 电路,号 320 到 329 表示 OR 门或 NOR 门,号 340 到 344 表示 AND 门或 NAND 门,号 360 到 362 表示倒相器。

首先,说明图 28 的电路。此电路进行以二相移键控方式的数据发送,其所用的载波频率为功率发送频率的 $1/2$ 。一个 PLL36, EX—

OR 电路 37 与 D—型触发器 33a, 38b 构成了一个解调电路, 即接收电路 (见图 21)。此外, 比较器 34, EX—OR 电路 310, 311, OR 门 320 到 323, 以及 D—型触发器 301 到 303 在接收时联合产生常态开关信号 C (见图 19 与 20), 而在发送时, 使用 D—型触发器 301 对功率发送频率进行分频为 $1/2$, 产生 $1/2$ 频率的载波 (载波具有功率发送频率的 $1/2$ 的频率)。使得根据一信号, 即从 AND 门 340 来的发送数据, 进行二相移键控方式的调制。

在接收时, 要输入到 OR 门 321 的发送/接收切换信号变成为 L 电平状态, D—型触发器进入一不执行分频的固定状态。另一方面, 在发送时, 该信号转为 H 电平状态, 结果 D—型触发器 301 将功率频率分频为 $1/2$, 使得产生 $1/2$ —频率的载波。此后, 该载波以二相移键控方式按照从 AND 门 340 发来的作为发送数据的信号被调制。该 AND 门 340 发出一信号, 该信号是响应定时信号通过对发送数据的倒象信号的门控 (gating) 而得到的。

以下参见图 33A 与 33B 对与 D—型触发器 302 相关的作用进行说明。图 33A 表示出比较器 34 的输出 D, D—型触发器 302 的输出 U, EX—OR 电路 310 的输出 D1 以及在接收时的开关信号, 而图 33B 表示出比较器 34 的输出 D, D—型触发器 302 的输出 U, EX—OR 电路 310 的输出 D1 以及在发送时的开关信号。在对用于发送的功率频分频时, D—型触发器 302 生成信号 U, 当开关信号不倒相时该信号倒相。EX—OR 电路 310 执行对信号 U 和比较器 34 的二进制输出的 EX—OR 功能, 于是得到信号 D1, 该信号在接收和发送时不论信号 D 变化与否都不会改变。这个信号 D1 的作用是作为向 PLL 36 的一个输入信号。在数据接收时, 开关信号作为表示载波相位的信号

而处理的，而在数据发送时它受发送载波的作用，结果是该电路可能形成对所接收数据的存在与否的误差。为此，由信号 U 与表示开关信号的信号 D 的 EX—OR 所得的信号 D1 是输出到包含 PLL 36 的解调电路的，以此可避免在发送时对接收数据的误判。

如同图 28 的电路那样，图 29 电路以二相移键控方式进行数据发送，使用频率为功率发送频率的 $1/2$ 的载波。这一电路与不同之处在于包括以下器件的部分：倒相器 360，NAND 门 341，NOR 门 324，D—型触发器 304 与 OR 门 325，该部分，以对 EX—OR 电路 310 的输出 D1 以及 D—型触发器 301 的输出 Q 值的定时为目的，产生用于调制的一个信号。其它的操作基本上与图 28 的电路相同。因而，图 28 的电路没有考虑对调制的定时（结果是该问题的），但图 29 的电路顾及到 EX—OR 电路 310 的输出，D—型触发器 301 的输出等的定时。

此外，图 30 的电路设计为以四相移键控方式进行数据的发送，使用频率为功率频率的 $1/2$ 的载波。这一电路不同于图 28 与 29 的电路在于包含以下器件的部分：OR 门 325，326，倒相器 360，362，AND 门 342 到 344，NOR 门 324，327，以及 D—型触发器 304，该部分产生进行以四相移键控方式调制的信号。用这一结构，有四种调相实际可用： 0° 相位，当无信号时； 90° 相位，当 $\pi/2$ 一滞后信号设定为 H 电平， 180° 相位，当倒相信号设定为 H 电平；以及 270° 相位，当 $\pi/2$ 超前信号设定为 H 电平。

而且，图 31 电路设计为以二相移键控方式进行数据发送，使用其频率为功率频 $1/4$ 的载波，其中两个 D—型触发器 301，305 的装设是为了产生其频率为功率频率的 $1/4$ 的载波，其它部分与图 28 中

的部分基本相同。此外，图 32 的电路实际了以四相移键控方式实现数据的发送，使用其频率为功率频率 $1/4$ 的载波，且具有取决于四相移键控方式的数据发送的图 30 电路的特点，并同时具有图 31 电路的特点，该电路产生载波的频率为功率频率的 $1/4$ 。

实施例 17

以下将对本发明的第十七实施例进行说明。在第三实施例中，输出电容器 11 是与天线谐振电路 4 在用于调相的半周期中连接的，并在第七实施例中，R/W 单元一方中的发送天线谐振电路 201 的两端在用于调相的半周期中是被短路的。另一方面，在本第十七实施例中，如同十三实施例中那样卡中包含了一 PLL 36 (见图 21)，使得半周期的长度基于 PLL 36 的输出而获得。于是，天线谐振电路 4 的两端被短路，其结果是完成了调制。图 34 示出根据本实施例的卡的电路结构，图 35 示出该电路中的波形。在调制中零交叉点之后的半周期期间输出晶体管 9 短路天线谐振电路 4 以实现二相移键控方式，在此之前半周期基于 PLL 36 的输出而被找到。于是，在卡的一方调制可不用输出电容器 11 而进行。

实施例 18

以下进而说明本发明的第十八实施例。在第九实施例中，数据转折点是基于卡一方的天线谐振电路的振幅的下降而被检测到的，并响应该检测的结果，输出电容器 11 在半周期期间与谐振电路 4 耦合以设定谐振频率为 $1/2$ ，于是强制进行解调。另一方面，在本第十八实施例中，在天线谐振电路 4 的两端被短路以实现高速解调之前

如同在第十三实施例中那样一个个 PLL 36 (见图 21) 接入了卡, 从而基于 PLL 36 的输出得到半周期的长度。

图 36A 是本实施例中的卡的电路结构的图示, 图 36B 表示比较器, 用于检测谐振电路 4 的振幅的电平下降这样的事实, 图 36C 表示该电路的波形。在本实施例中, 半周期是基于 PLL 36 的输出而获得的, 并且输出晶体管 9 在谐振电路 4 振幅电平降低时在半周期期间短路天线谐振电路 4, 从而完成高速解调。这一结构不需要输出晶体管 11 用于高速解调, 并需要的仅为两个, 即用于零交叉点和振幅降低的检测的比较器。比较器 16a 到 16c 是用于检测天线谐振电路 4 中的电平。

实施例 19

以下对本发明的第十九实施例进行说明。本实施例实现了生成其频率为接收波频率 $1/2$ 的发送载波, 使用了基于如第三实施例或第九实施例中所述的输出电容器的调相电路。图 38 示出卡的电路构成, 图 39 表示图 38 电路构成中的波形。本实施例中, 输出晶体管 9 处于被通断控制, 使得如图 38 与 39 中所示到输出电容器 11 的连接项被设定为一个周期, 而到该电容器的非连接项设定为两个周期, 其结果是该电路产生了其频率为 $1/2$ 功率频率的发送载波。这使得发送载波可与功率接收同时产生。

图 40A 到 40C 是本实施例的卡一方或 R/W 单元一方中的波形的图示, 这些图示是从计算机仿真分析而得的。这些图示中, 图 40A 表示卡一方的波形 (对应于图 39 中的 A)。图 40B 表示 R/W 单元一方中的接收的波形, 图 40C 表示当图 40B 的信号被滤波所得到的信

号波形。从图 40C 明显可见，可提供为 $1/2$ 功率频率的频率。

实施例 20

最后在以下说明本发明的第二十实施例。本实施例的特点是应用第十九实施例的结构实现调制。图 38 的电路中，到输出电容器 11 的非连接项在如图 41 中所示的调制时设定为一个周期，这可以二相移键控方式实现调制。图 42A 到 42C 表示本实施例中卡或 R/W 单元一方的波形，这些波形是根据计算机仿真分析的。图 42A 表示卡一方中的波形（对应于图 41 中的 A）。图 42B 表示 R/W 单元一方所接收的波形，图 42C 表示通过对图 42B 信号滤波所得到的波形。从这些图示可看到由图 42A 中的 A 所示的调制部分规定了由图 42C 中的 B 所示的部分的出现。

应当理解，以上仅涉及到本发明的较佳实施例，这是为了力图涵盖用于所述目的本发明的实施方式的所有变化和修改形式，这些并不背离本发明的精神和范围。

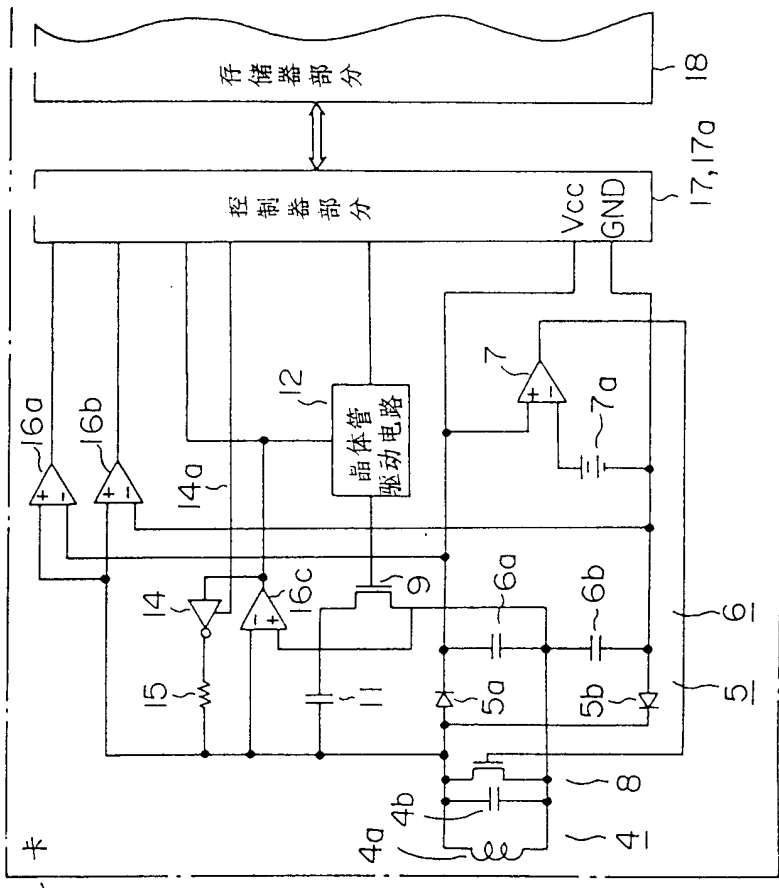
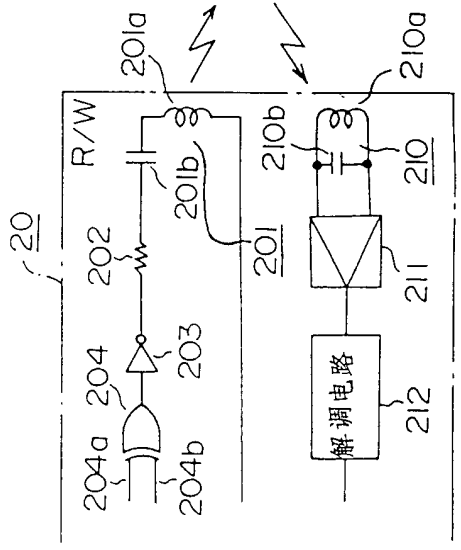


图1



100

图2

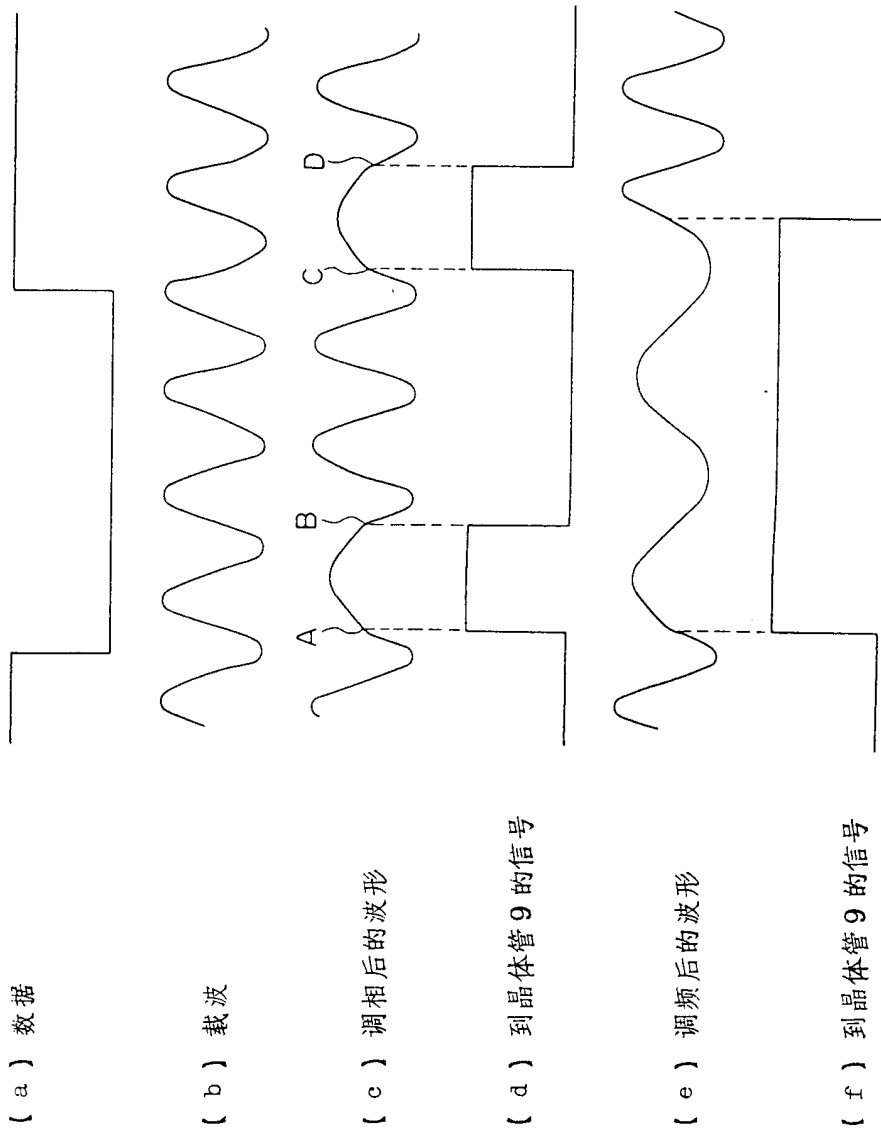
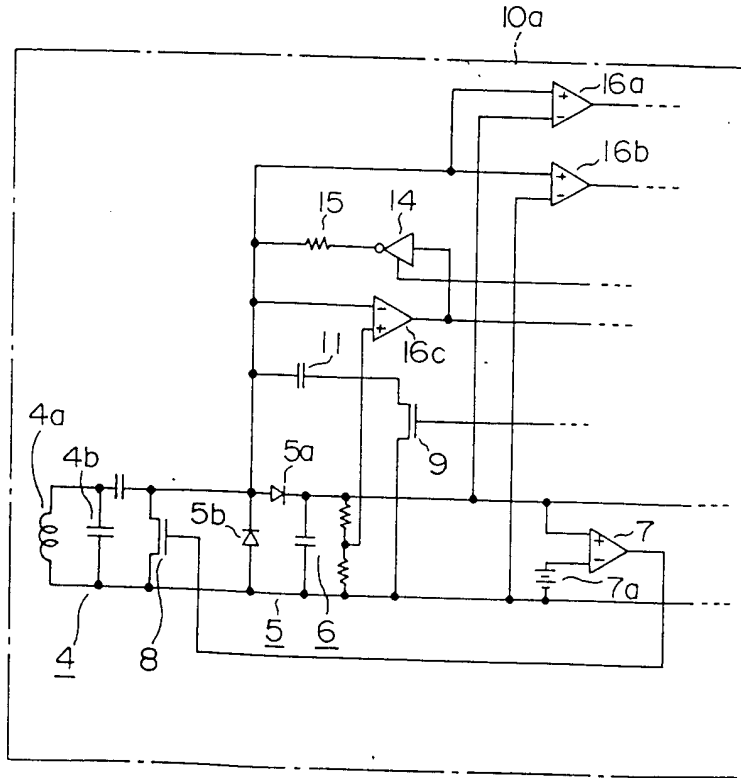


图3



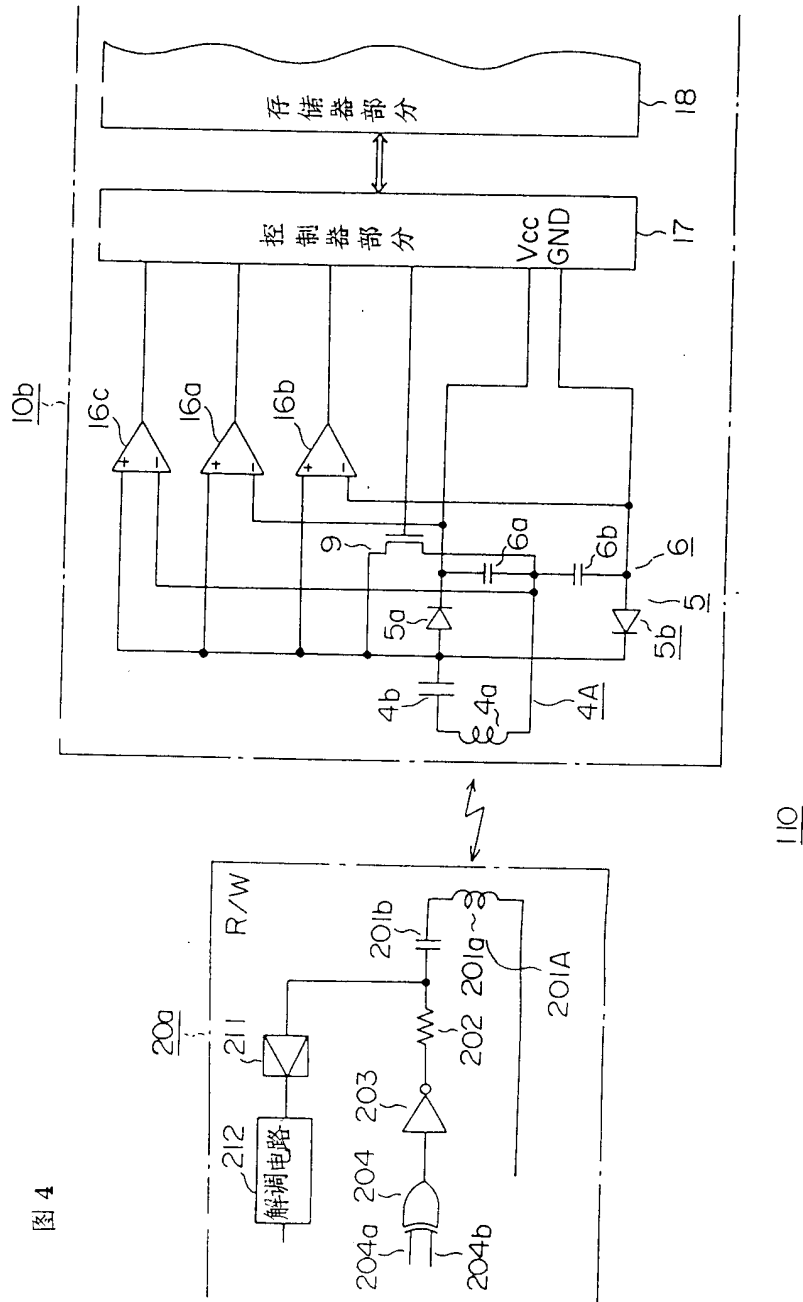
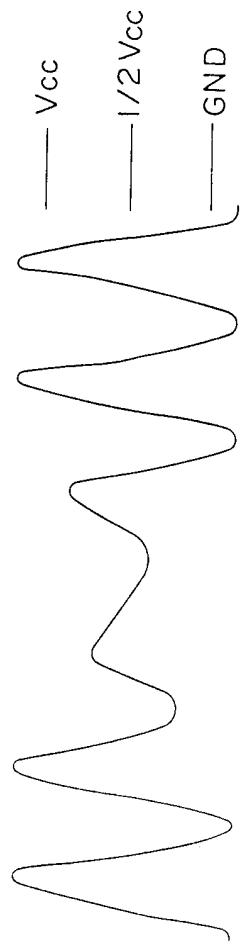


图 4

图 5



(a) 谐振电路
4A 的电压



(b) 16a 的
输出波形

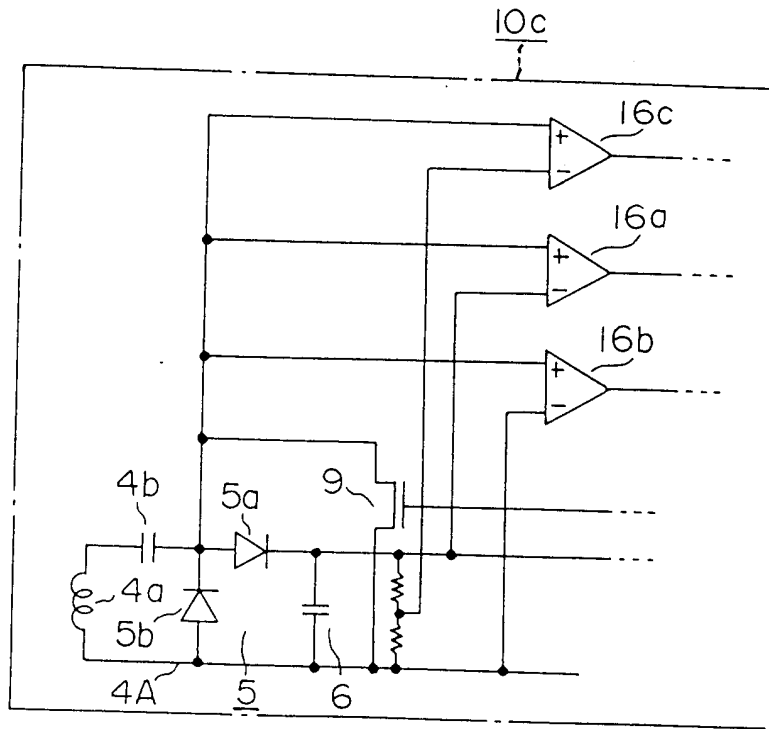


(c) 16b 的
输出波形



(d) 16c 的
输出波形

图6



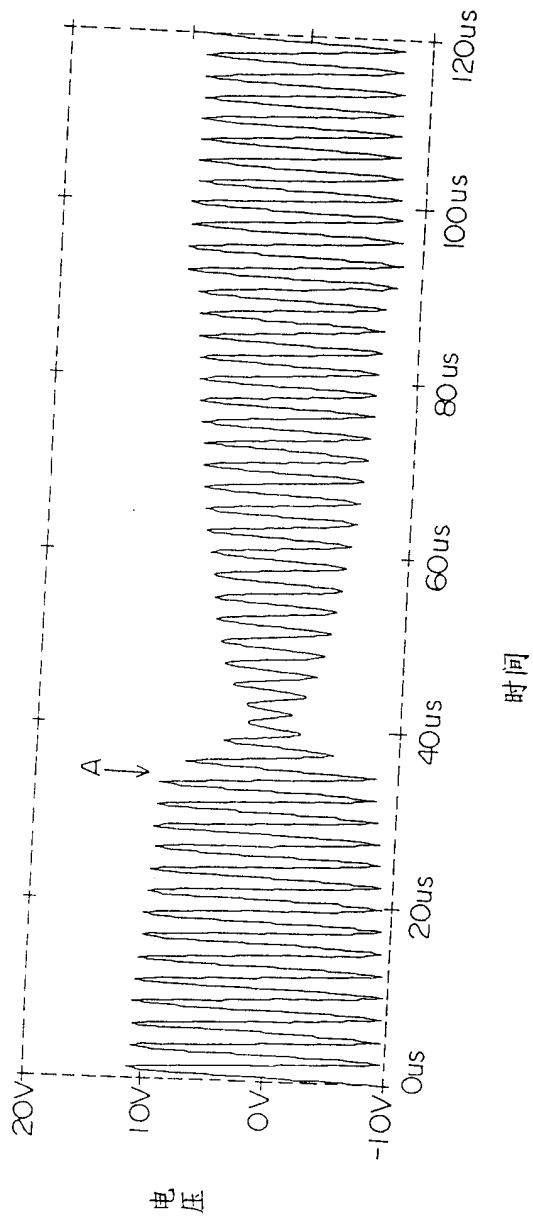


图7

图 8

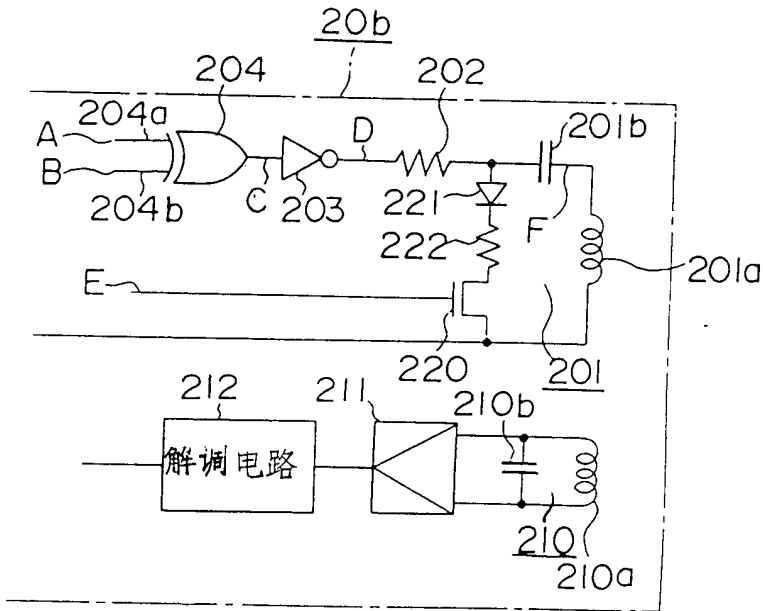


图9

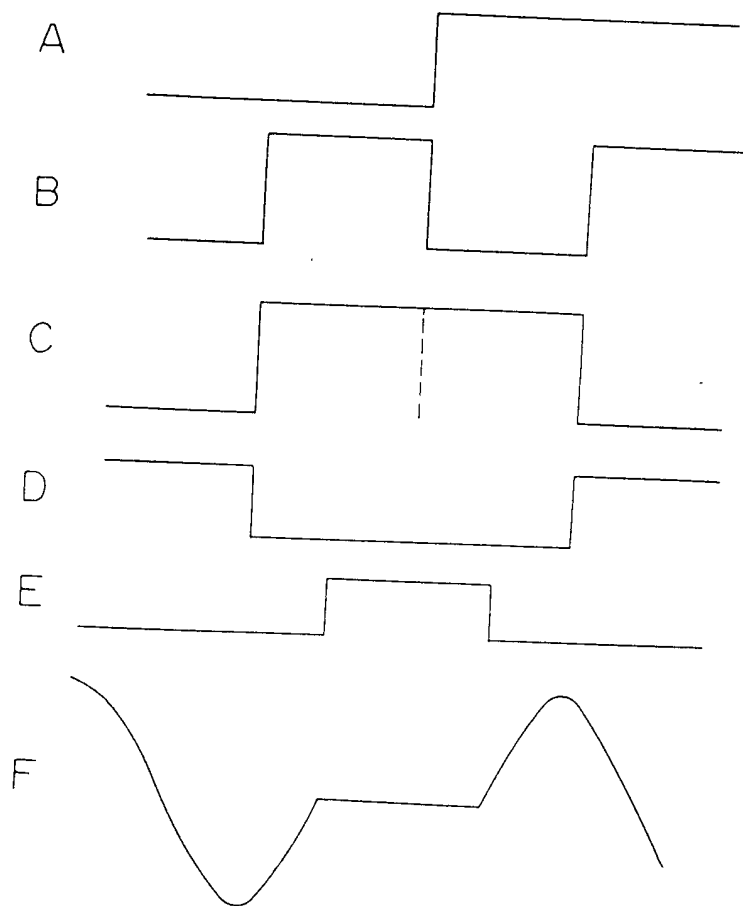


图 10

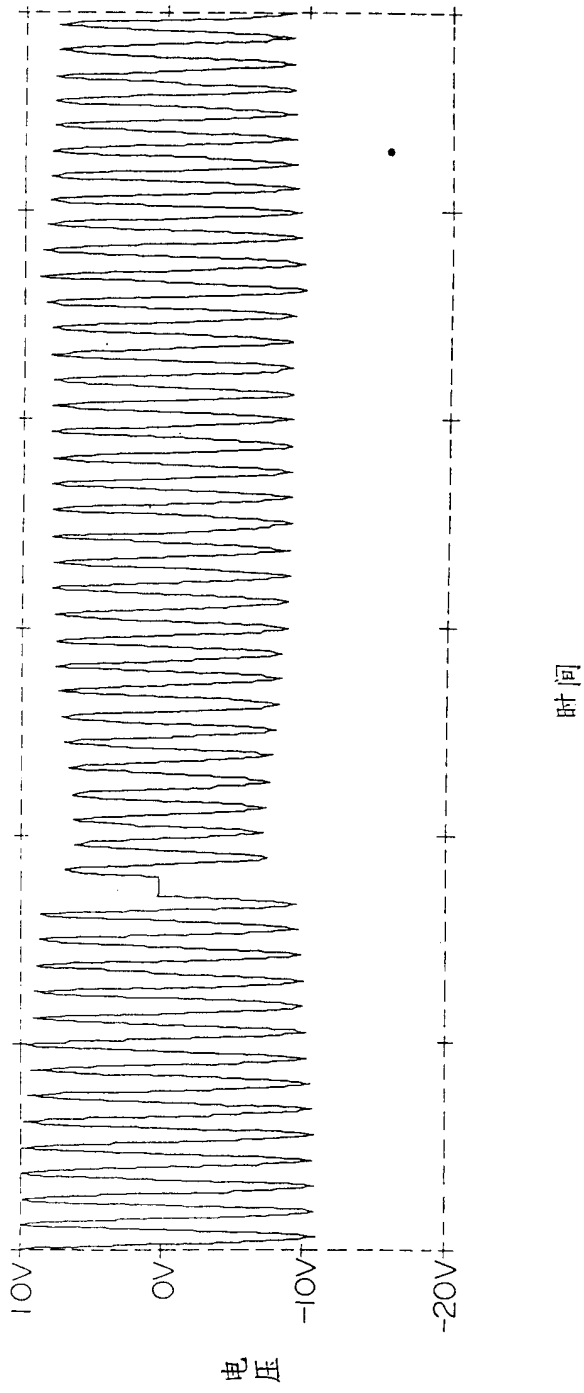


图 1 1 A

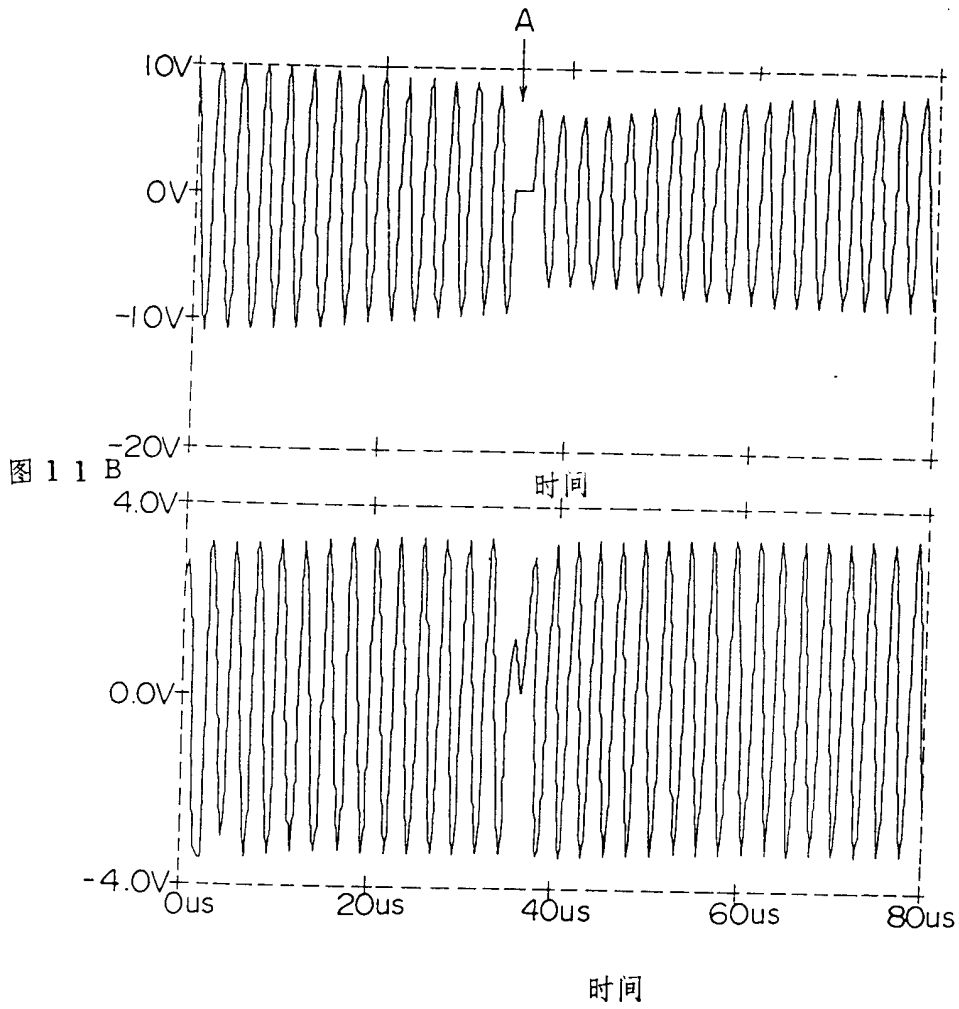


图 1 2 A

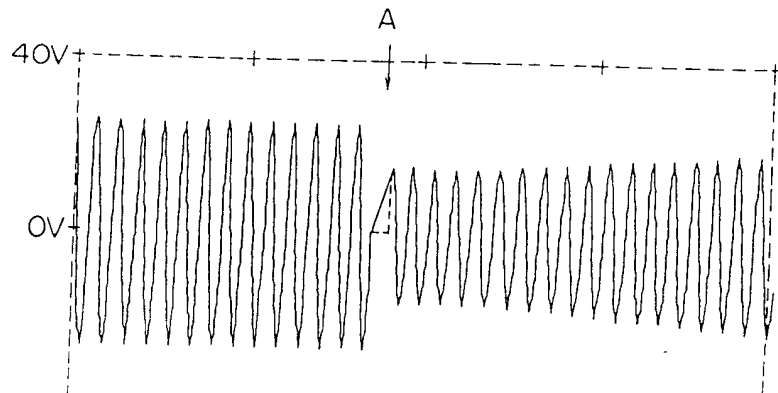
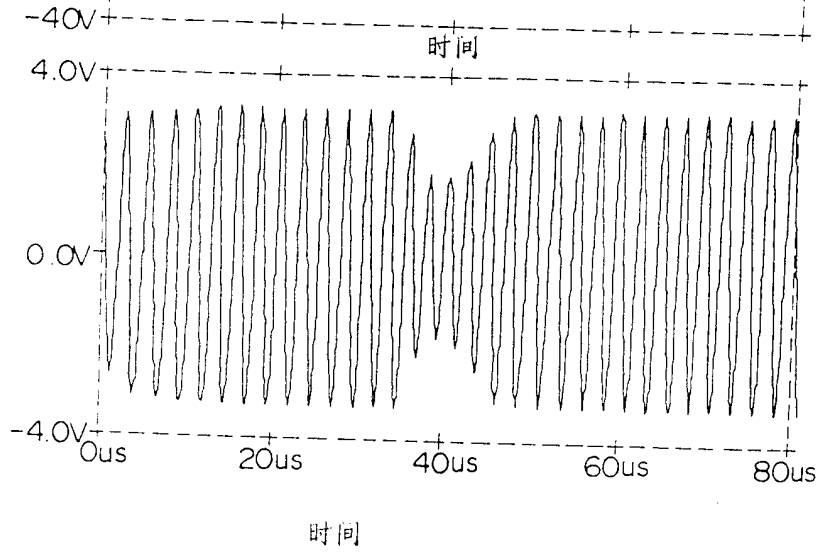


图 1 2 B



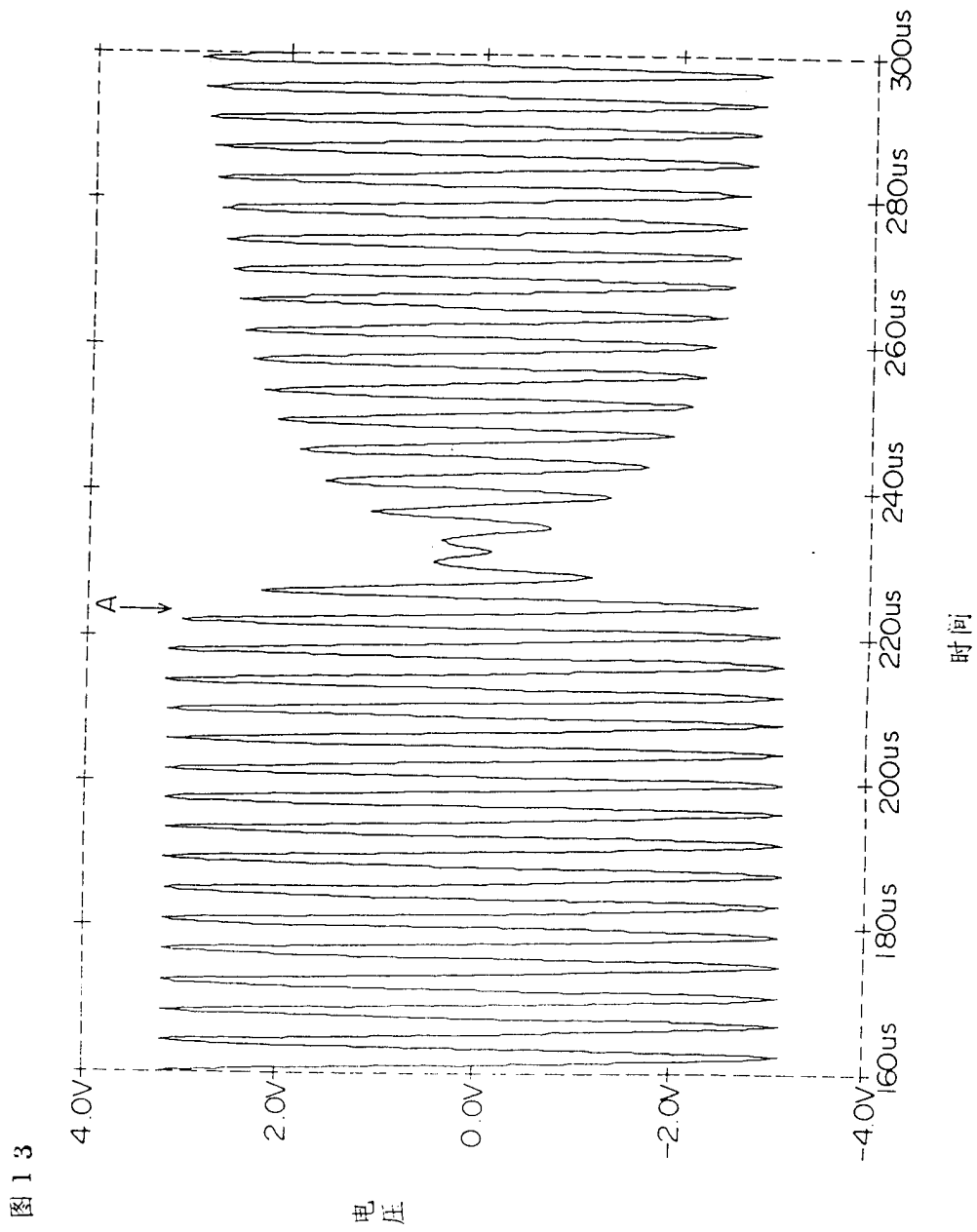


图 13

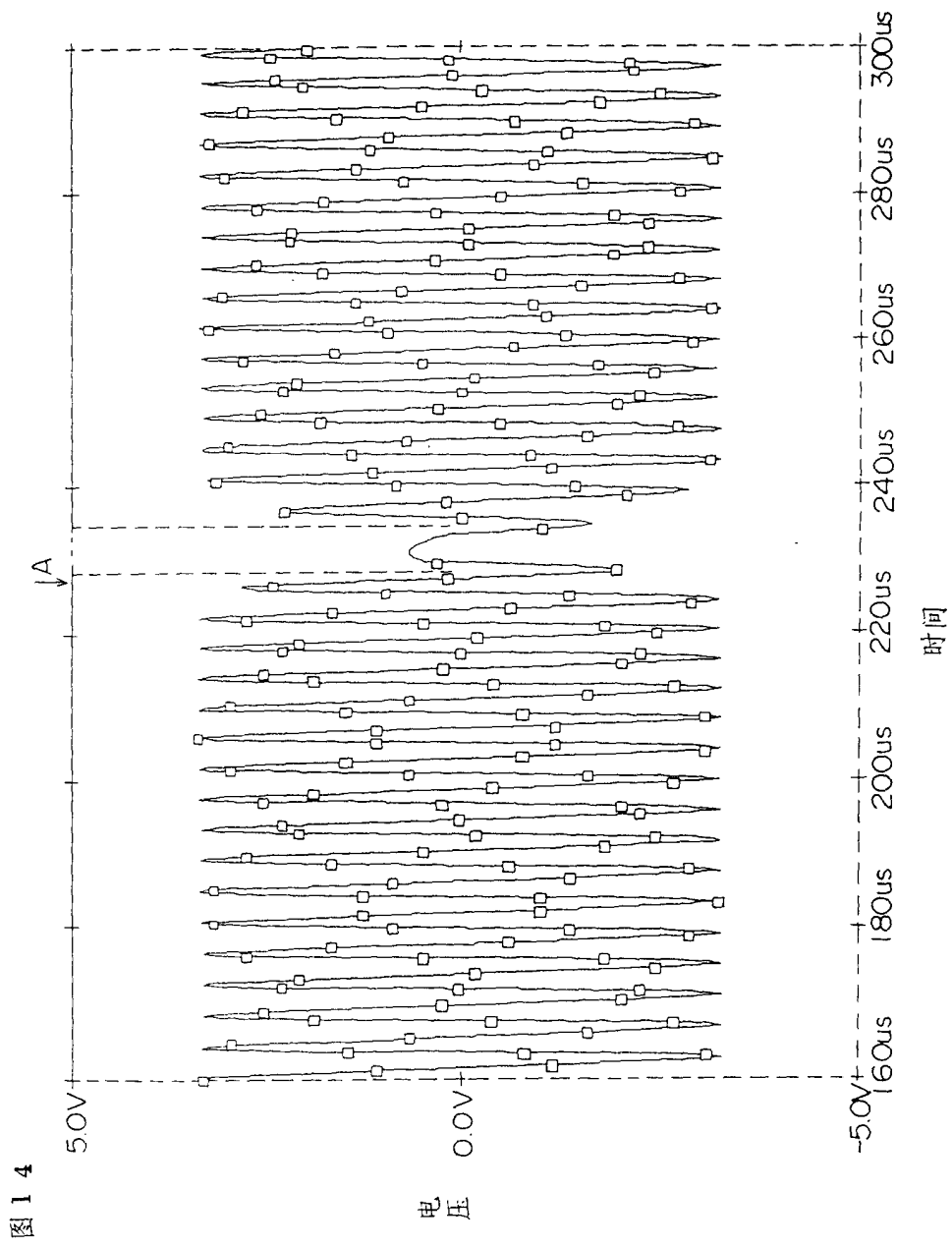


图 15

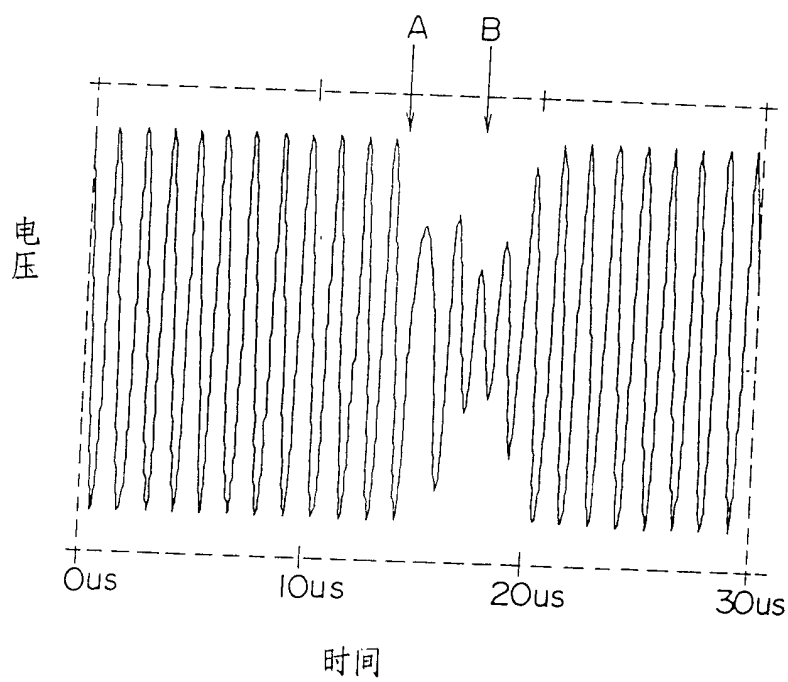


图 16

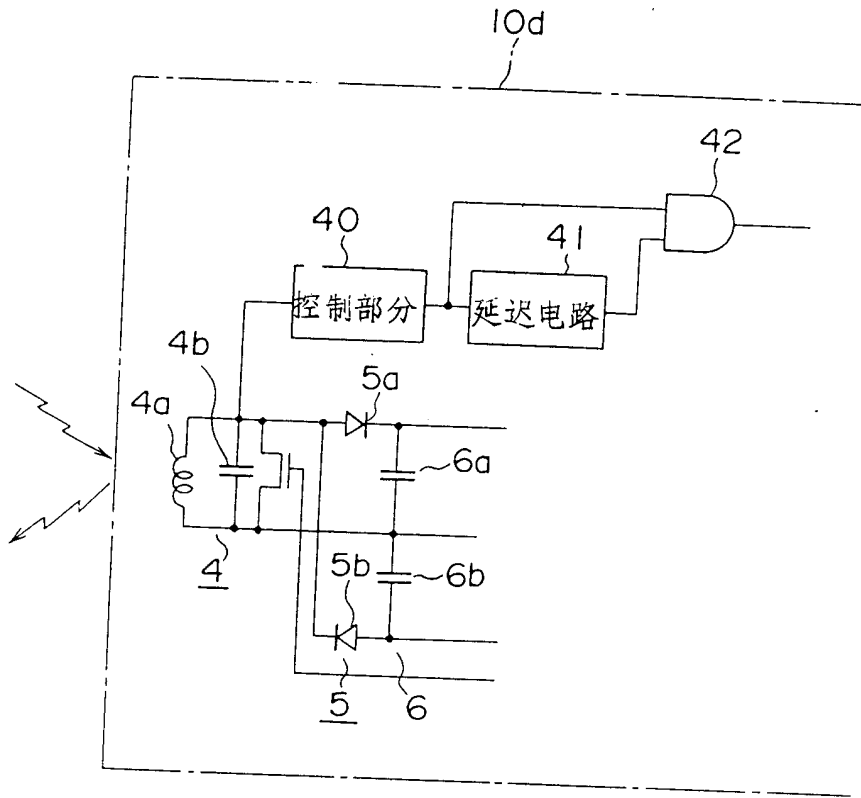


图 17

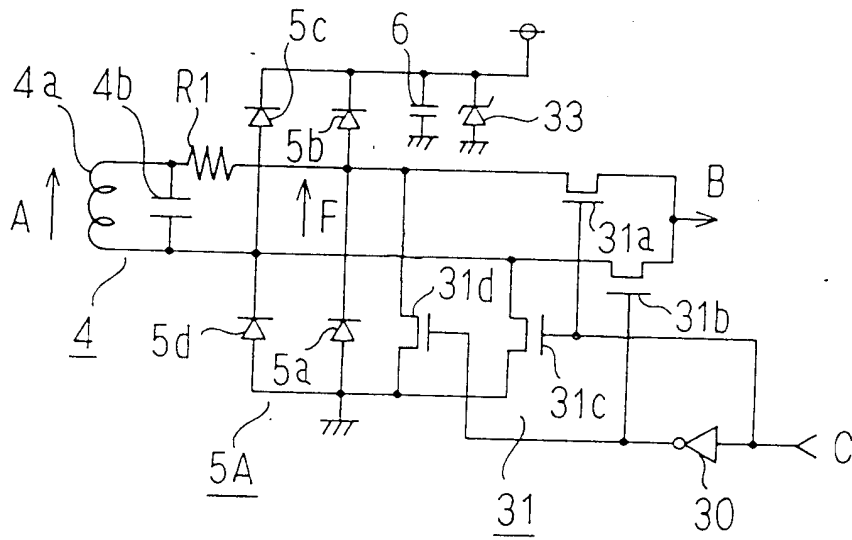


图 1 8 A

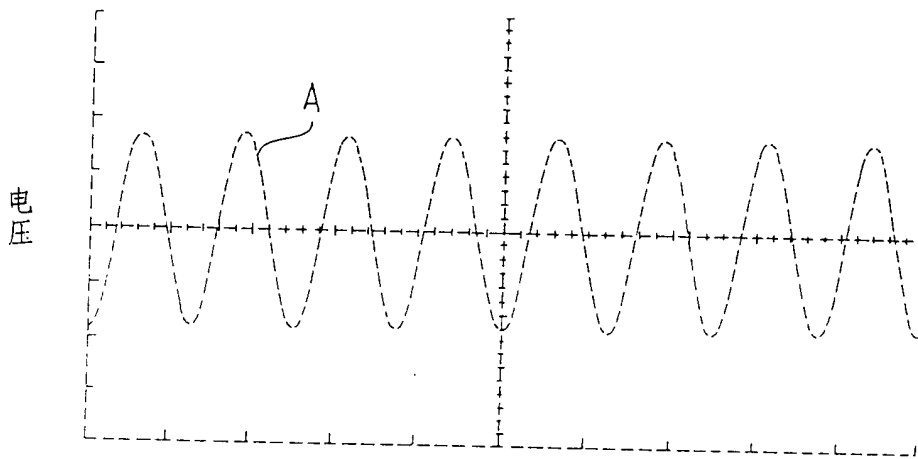


图 1 8 B

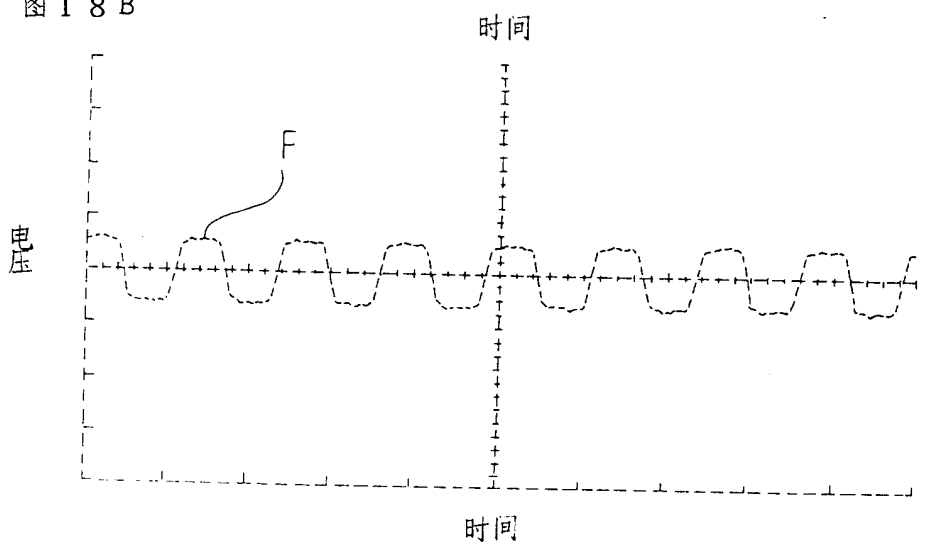


图 19

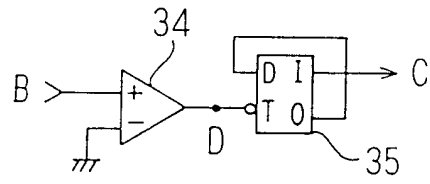


图 20

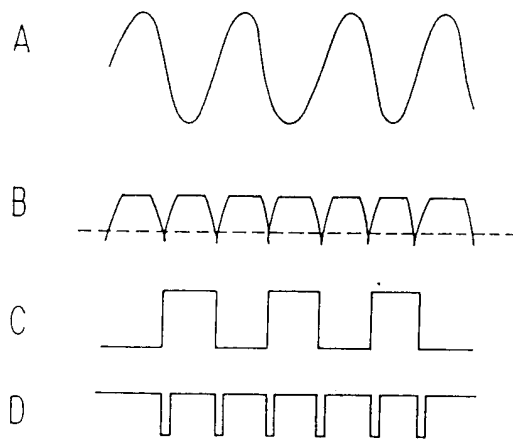


图 2 1

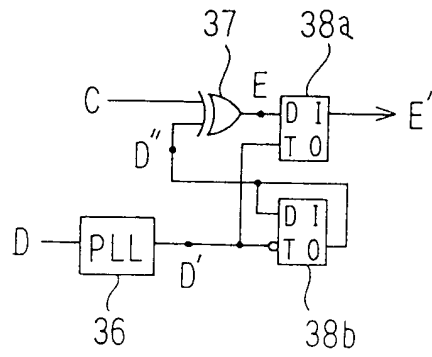


图 2 2

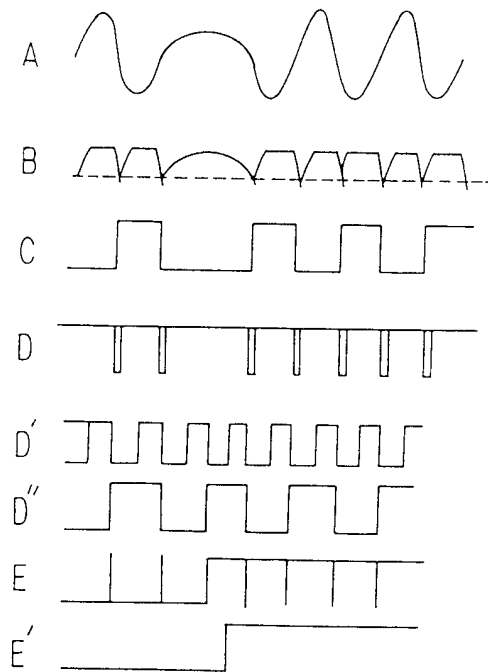


图 2 3

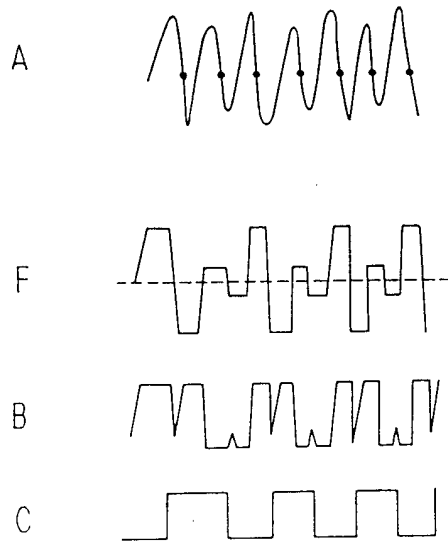


图 2 5

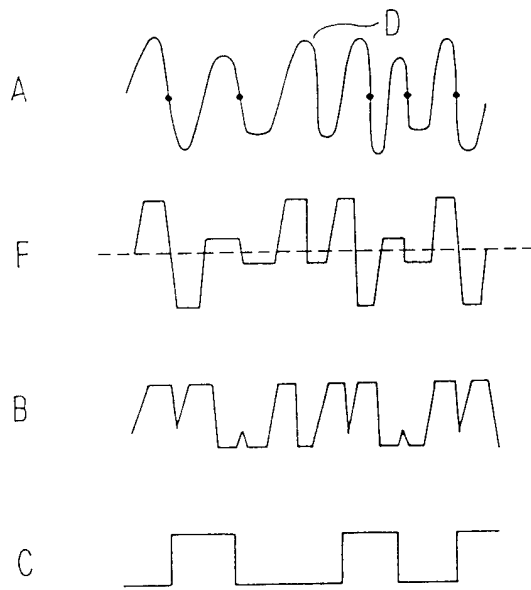


图 24

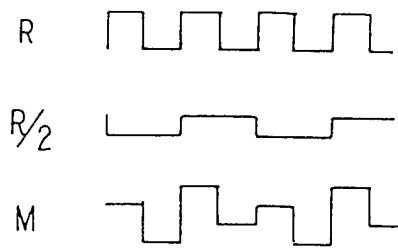


图 2 6 A

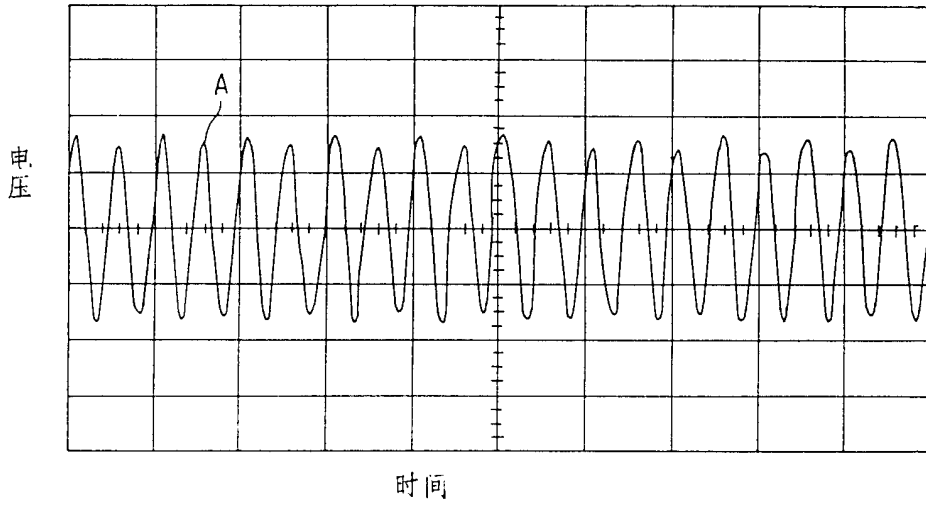
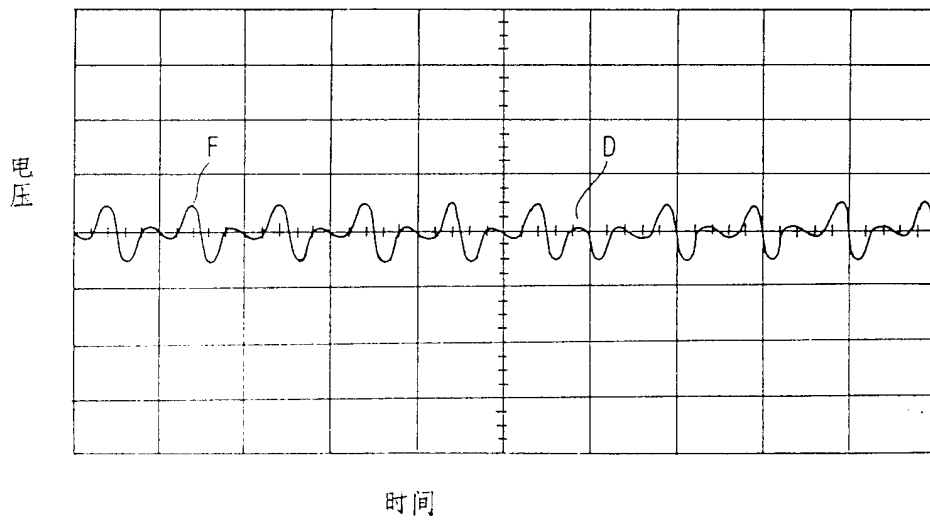
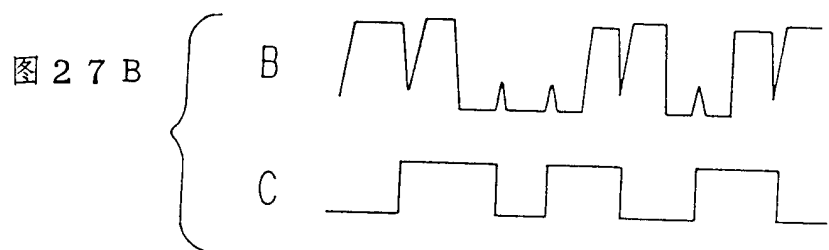
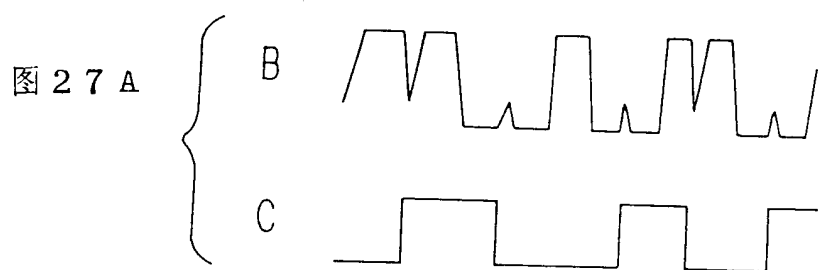


图 2 6 B





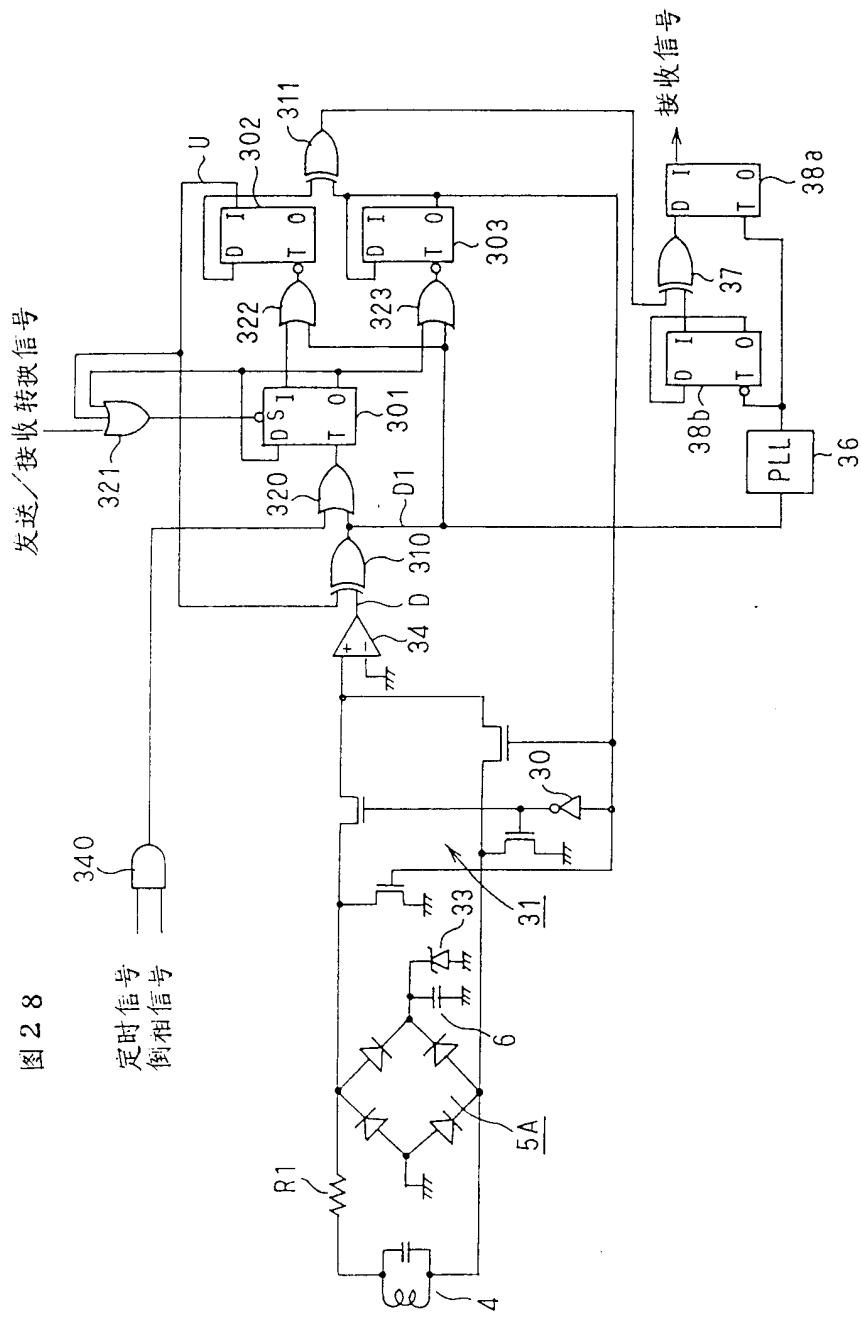
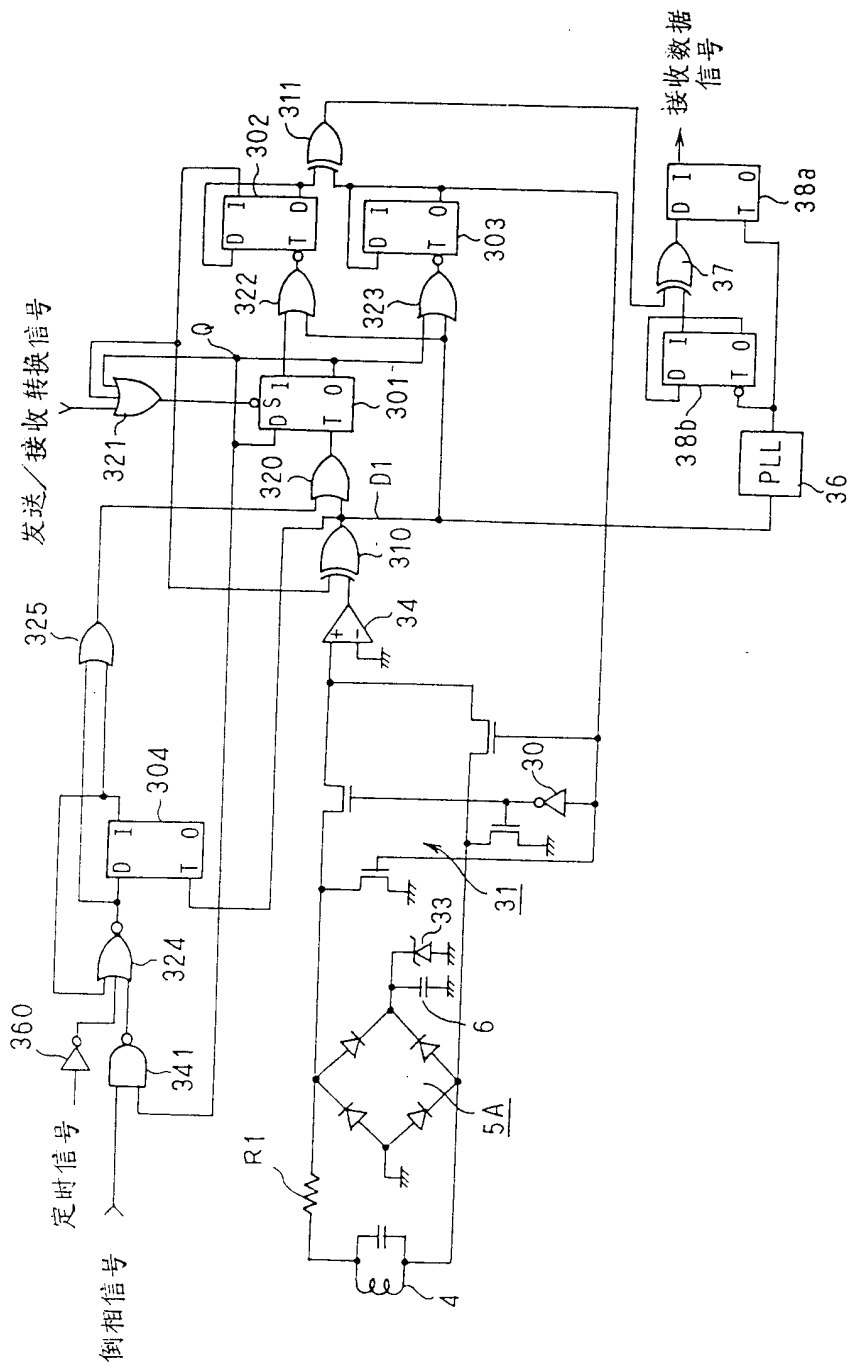


图 2 8

定时信号
倒相信号

图 29



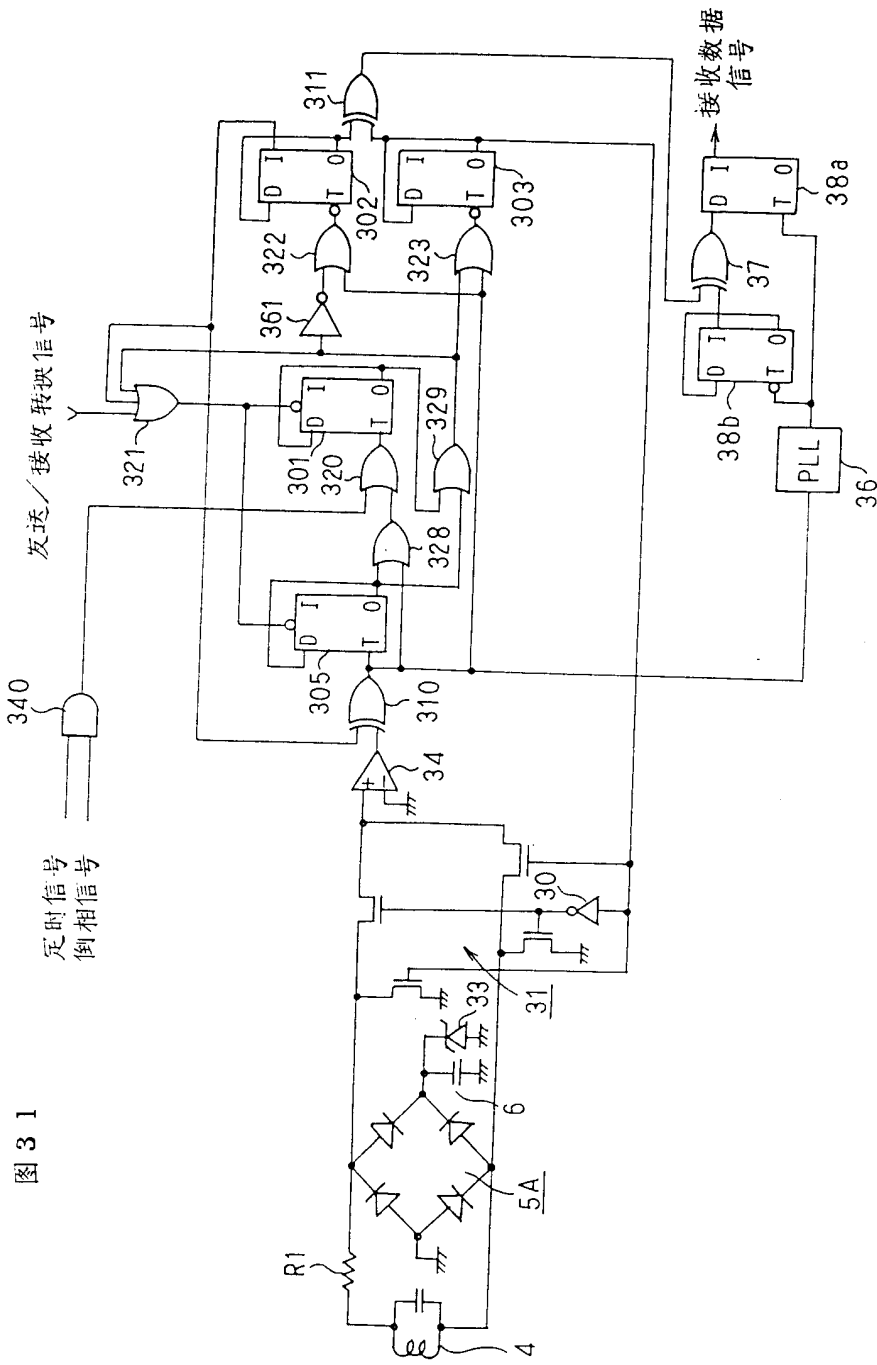


图 3-1

图 3 2

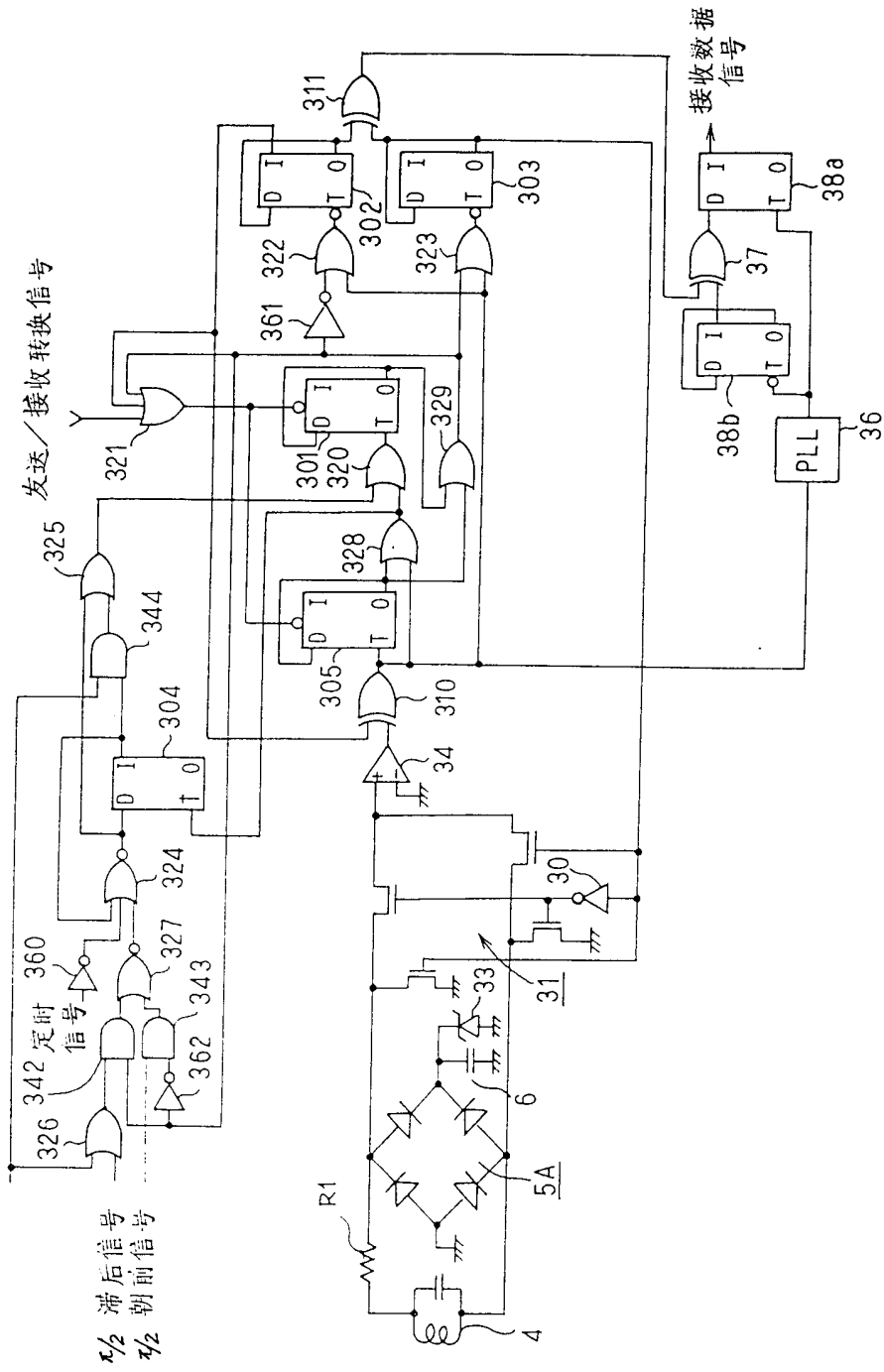


图 3 3 A

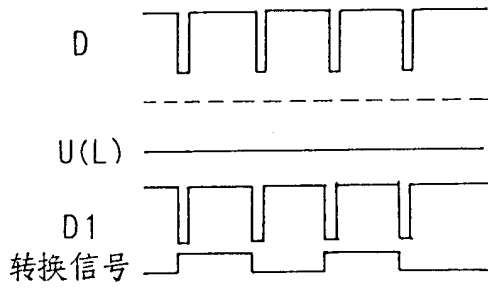


图 3 3 B

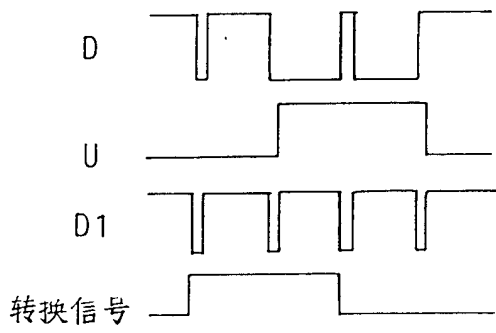


图 3 4

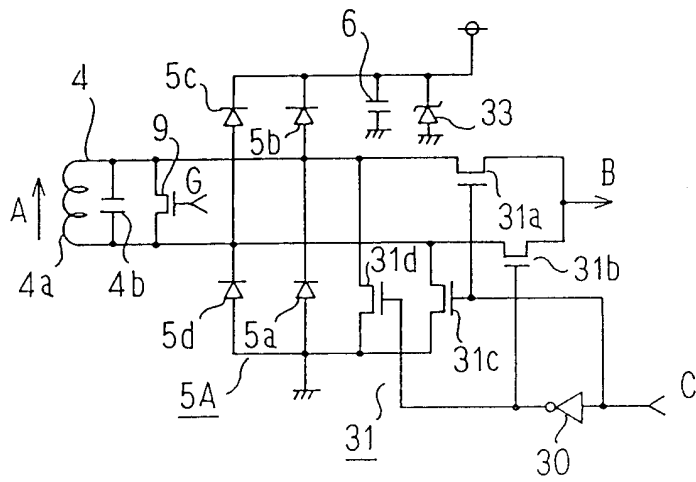


图 3 5

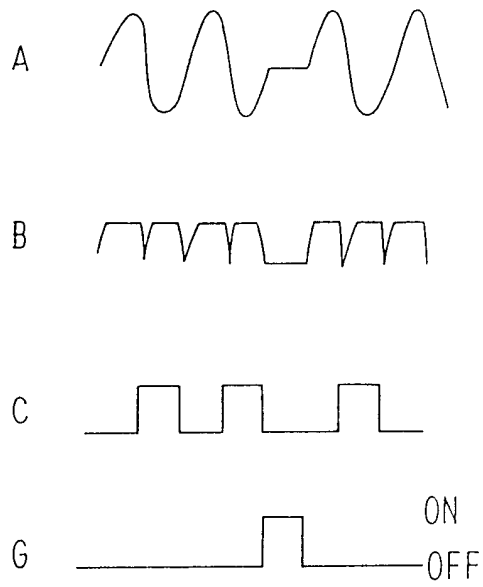


图 3 8

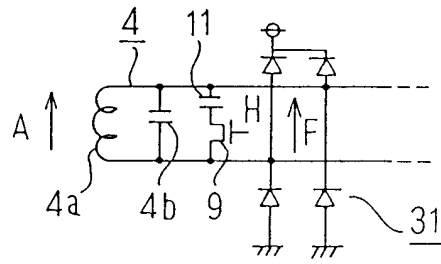


图 3 9

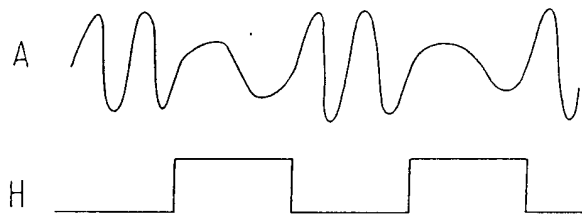


图 4 1

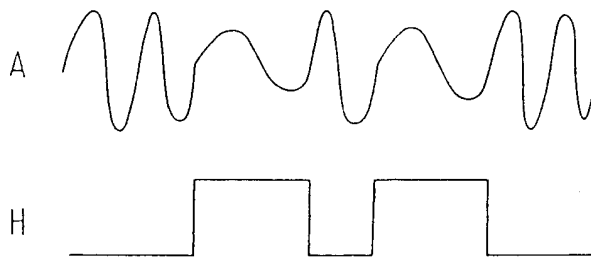


图 4 0 A

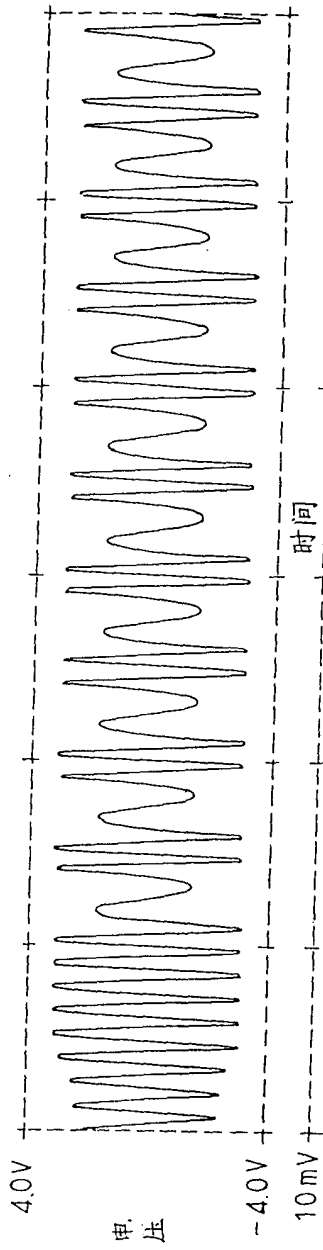


图 4 0 B

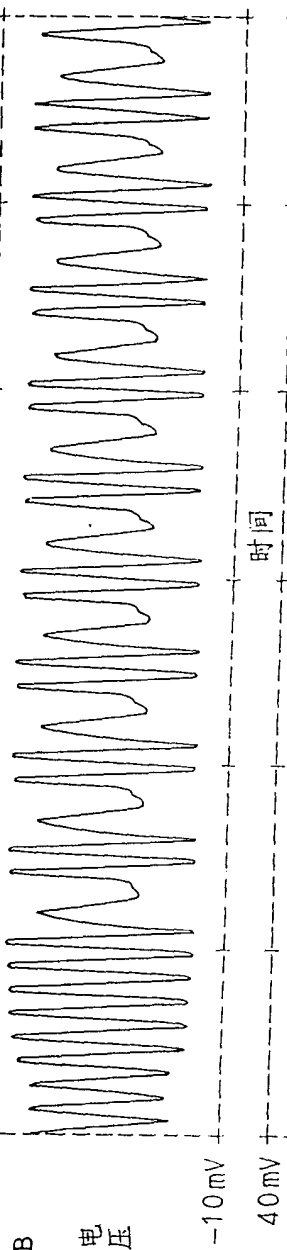
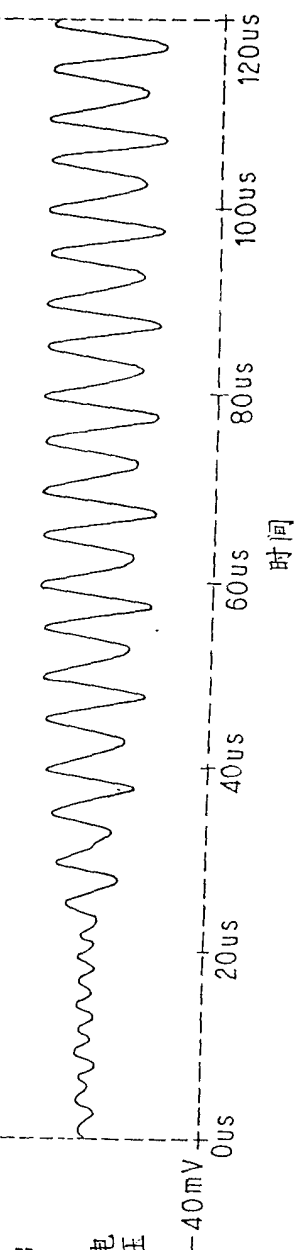


图 4 0 C



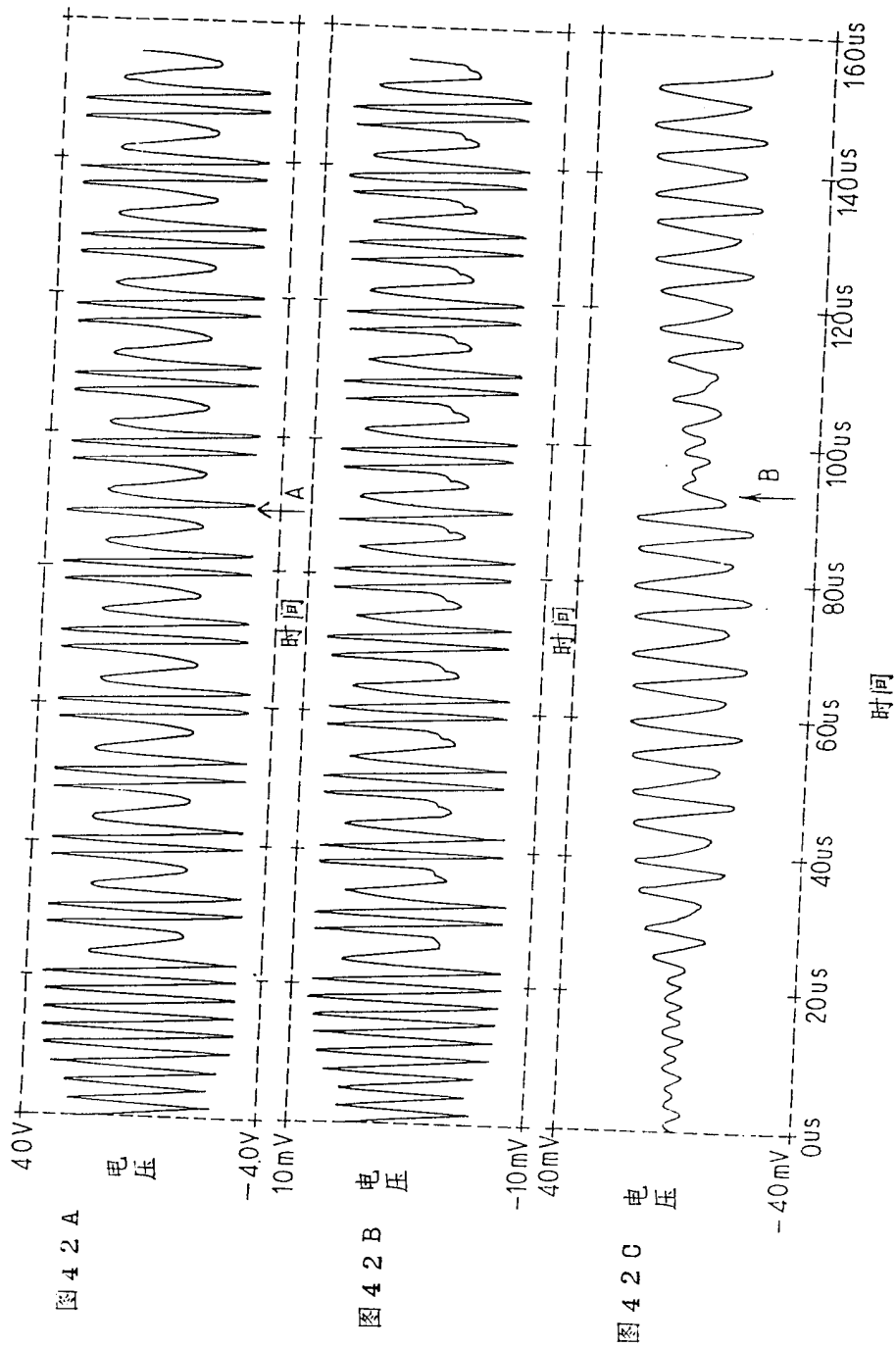


图 4 3

