



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2011년09월07일  
(11) 등록번호 10-1063128  
(24) 등록일자 2011년08월31일

(51) Int. Cl.  
G09G 3/36 (2006.01) G09G 3/20 (2006.01)  
G02F 1/133 (2006.01)  
(21) 출원번호 10-2006-7003973  
(22) 출원일자(국제출원일자) 2004년08월26일  
심사청구일자 2009년08월19일  
(85) 번역문제출일자 2006년02월27일  
(65) 공개번호 10-2006-0130011  
(43) 공개일자 2006년12월18일  
(86) 국제출원번호 PCT/JP2004/012255  
(87) 국제공개번호 WO 2005/022503  
국제공개일자 2005년03월10일  
(30) 우선권주장  
JP-P-2003-00307921 2003년08월29일 일본(JP)  
(56) 선행기술조사문헌  
JP평성11003068 A  
JP평성10177371 A  
KR1020010100790 A  
KR1020030037395 A  
전체 청구항 수 : 총 3 항

(73) 특허권자  
소니 주식회사  
일본국 도쿄도 미나토쿠 코난 1-7-1  
(72) 발명자  
마쯔우라, 미노루  
일본 141-0001 도쿄도 시나가와꾸 기따시나가와  
6조메 7-35 소니가부시끼 가이샤 내  
(74) 대리인  
이중희, 장수길, 구영창

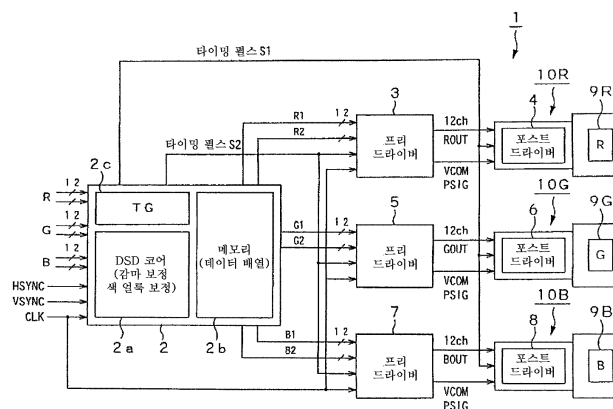
심사관 : 이성현

(54) 구동 장치, 구동 방법 및 표시 패널 구동 시스템

(57) 요약

본 발명은, 액티브 매트릭스형의 표시 패널을 구동하기 위한 구동 장치로서, 데이터 배열 변환 수단(2)에 의해, 표시 포맷에 준거한 데이터 배열로 변환된 m(m은, 자연수)비트의 디지털 영상 신호를, 병렬의 p(p는, 자연수)상의 아날로그 영상 신호로 변환하는 제1 신호 처리 수단(3)(5)(7)과, p상의 아날로그 영상 신호를 x/k(k는, 자연수)상의 아날로그 영상 신호로 전개하고, 영상 신호 공급 라인에 공급하는 제2 신호 처리 수단(4)(6)(8)과, x개의 신호 라인을 분할하여 이루어지는 x/k개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 신호 라인에, x/k개의 영상 신호 공급 라인에서 공급되는 아날로그 영상 신호를 샘플링하는 신호 라인 선택 수단(14)을 구비한다.

대표도



## 특허청구의 범위

### 청구항 1

열 방향으로 배치된  $x$ ( $x$ 는 자연수)개의 신호 라인과, 행 방향으로 배치된  $y$ ( $y$ 는, 자연수)개의 게이트 라인과 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택하는 화소수를 변경하여 구동하는 구동 장치로서,

$m$ ( $m$ 은, 자연수)비트의 디지털 영상 신호를 상기 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하는 데이터 배열 변환 수단과,

상기 데이터 배열 변환 수단에 의해 상기 표시 포맷에 준거한 데이터 배열로 변환된 상기  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ ( $p$ 는, 자연수)상(相)의 아날로그 영상 신호로 변환하는 제1 신호 처리 수단과,

상기 제1 신호 처리 수단에 의해 변환된 상기  $p$ 상의 아날로그 영상 신호를  $x/k$ ( $k$ 는, 자연수)상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ ( $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수)개의 영상 신호 공급 라인으로부터 선택된  $x/k$ 개의 상기 영상 신호 공급 라인에 공급하는 제2 신호 처리 수단과,

상기  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 상기 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 상기 신호 라인에, 상기  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 상기 아날로그 영상 신호를 샘플링하는 신호 라인 선택 수단

을 포함하고,

상기 표시 패널은, 상기 표시 패널의 신호 라인의 개수  $x$ 가, 상기  $k$ 의 배수로 되도록, 상기 표시 패널의 표시 포맷에서 결정되는 신호 라인 외에, 더미 신호 라인을 포함하고, 상기 더미 신호 라인에 대응한 더미 화소를 더 포함하고 있는 것을 특징으로 하는 구동 장치.

### 청구항 2

삭제

### 청구항 3

열 방향으로 배치된  $x$ ( $x$ 는 자연수)개의 신호 라인과, 행 방향으로 배치된  $y$ ( $y$ 는 자연수)개의 게이트 라인과 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택하는 화소수를 변경하여 구동하는 구동 방법으로서,

$m$ ( $m$ 은 자연수) 비트의 디지털 영상 신호를 상기 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하고,

상기 표시 포맷에 준거한 데이터 배열로 변환된 상기  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ ( $p$ 는 자연수)상의 아날로그 영상 신호로 변환하며,

상기  $p$ 상의 아날로그 영상 신호를  $x/k$ ( $k$ 는 자연수)상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ ( $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수)개의 영상 신호 공급 라인으로부터 선택된  $x/k$ 개의 상기 영상 신호 공급 라인에 공급하고,

상기  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 상기 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하며,

선택된 상기 신호 라인에, 상기  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 상기 아날로그 영상 신호를 샘플링하고,

상기 표시 패널은, 상기 표시 패널의 신호 라인의 개수  $x$ 가, 상기  $k$ 의 배수로 되도록, 상기 표시 패널의 표시 포맷에서 결정되는 신호 라인 외에, 더미 신호 라인을 포함하고, 상기 더미 신호 라인에 대응한 더미 화소를 더 포함하고 있는 것을 특징으로 하는 구동 방법.

### 청구항 4

열 방향으로 배치된  $x$ ( $x$ 는 자연수)개의 신호 라인과, 행 방향으로 배치된  $y$ ( $y$ 는 자연수)개의 게이트 라인과 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택 수를 변경하여 구동하는 표시 패널 구동 시스템으로서,

$m$ ( $m$ 은 자연수)비트의 디지털 영상 신호를 상기 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하는 데이터 배열 변환 장치와,

상기 데이터 배열 변환 장치에 의해, 상기 표시 포맷에 준거한 데이터 배열로 변환된 상기  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ ( $p$ 는 자연수)상의 아날로그 영상 신호로 변환하는 신호 처리 장치와,

임의의 표시 포맷의 상기 표시 패널과, 상기 신호 처리 장치에 의해 변환된 상기  $p$ 상의 아날로그 영상 신호를  $x/k$ ( $k$ 는 자연수)상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ ( $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수)개의 영상 신호 공급 라인에 공급하는 신호 처리 수단과, 상기 게이트 라인에 접속되며, 상기 게이트 라인을 선순차 구동하여 행 방향의 상기  $x$ 개의 화소를 선택하는 수직 구동 회로와, 상기  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 상기 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 상기 신호 라인에, 상기  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 상기 아날로그 영상 신호를 샘플링하는 신호 라인 선택 수단과, 상기 신호 라인 선택 수단에 의해, 상기 신호 라인에 샘플링된 상기 아날로그 영상 신호를, 상기 수직 구동 회로에서 선택된 행 방향의 상기 화소에 기입하는 영상 신호 기입 수단을 갖는 표시 패널 모듈

을 포함하며,

상기 표시 패널은, 상기 표시 패널의 신호 라인의 개수  $x$ 가, 상기  $k$ 의 배수로 되도록, 상기 표시 패널의 표시 포맷에 의해 결정되는 신호 라인 외에, 더미 신호 라인을 포함하고, 상기 더미 신호 라인에 대응한 더미 화소를 더 포함하고 있는 것을 특징으로 하는 표시 패널 구동 시스템.

## 청구항 5

삭제

## 명세서

### 기술분야

[0001] 본 발명은, 액티브 매트릭스형의 표시 패널에 관한 것으로, 상세하게는, 다양한 표시 포맷의 표시 패널에 공통적으로 대응하는 구동 장치, 구동 방법 및 표시 패널 구동 시스템에 관한 것이다.

[0002] 본 출원은, 일본에서 2003년 8월 29일에 출원된 일본 특허 출원 번호 2003-307921을 기초로 하여 우선권을 주장하는 것이며, 이 출원은 참조함으로써, 본 출원에 인용된다.

### 배경기술

[0003] 액티브 매트릭스형의 표시 패널, 예를 들면, 액정 패널 등에서는, 고정밀화에 수반하여 화소수가 증가되는 경향에 있다. 이와 같이 화소수가 증가한 경우, 1화소씩 영상 신호를 기입하는 점순차 구동에서는, 기입 시간이 부족하게 되기 때문에, 외부로부터 액정 패널에 영상 신호를 공급하는 영상 신호 입력 라인을 복수로 하고, 이 복수의 영상 신호 입력 라인으로부터 공급되는 영상 신호를 동시에 샘플링하여 복수의 화소에 공급하는 복수 화소 동시 샘플링 방식이 채용되어 있다.

[0004] 복수 화소 동시 샘플링 방식에 의해, 액정 패널을 구동시키면, 영상 신호의 충분한 기입 시간을 얻을 수 있다. 따라서, XGA(eXtended Graphic Array :  $1024 \times 768$ ), WXGA(Wide eXtended Graphic Array :  $1386 \times 768$ ), SXGA(Super eXtended Graphic Array :  $400 \times 1500$ ) 등의 화소수의 비교적 고정밀의 액티브 매트릭스형의 표시 패널, 나아가서는, SXGA+(Super eXtended Graphic Array PLUS :  $1400 \times 1050$ ), UXGA(Ultra eXtended Graphic Array :  $1600 \times 1200$ ), Full HD(Full High Definition :  $1920 \times 1080$ ) 등의 화소수의 고정밀의 액티브 매트릭스형의 표시 패널에서는, 복수 화소 동시 샘플링 방식을 채용함으로써 양호하게 영상 신호의 기입을 실행할 수 있다.

[0005] 도 1 및 도 2를 이용하여, 액정 패널을 구동하는 복수 화소 동시 샘플링 방식에 대하여 설명을 한다.

[0006] 도 1은 복수 화소 동시 샘플링 방식으로 구동되는, 각각 적색용, 녹색용, 청색용의 액정 패널인 액정 패널(60R,

60B, 60G)을 구비한, 액정 프로젝터에 탑재되는 액정 패널 구동 시스템(50)이다.

- [0007] 액정 패널 구동 시스템(50)이 구비하는 각 액정 패널(60R, 60G, 60B)은, XGA 포맷에 대응한 액정 패널로서, 복수 화소 동시 샘플링 방식에 의해 수평 방향의 화소에 대하여 영상 신호가 6화소씩 동시에 기입되어 간다.
- [0008] 액정 패널 구동 시스템(50)은, 외부로부터 공급되는 적색용의 디지털 영상 신호(R), 녹색용의 디지털 영상 신호(G), 청색용의 디지털 영상 신호(B)에 대하여 감마 보정이나, 색 얼룩 보정 등을 실시하는 DSD 코어(51a)를 갖는 DSD(Digital Signal Driver)(51)와, DSD(51)에 의해 보정 처리된 디지털 영상 신호를 아날로그의 영상 신호로 변환하여, 각 액정 패널(60R, 60B, 60G)에 공급하는 LCD 드라이버(52, 53, 54)를 구비하고 있다. 각 액정 패널(60R, 60B, 60G)은, 각각 도시하지 않은 수평 구동 회로, 수직 구동 회로와 함께 액정 패널 모듈(61R, 61G, 61B)에 탑재되어 있다.
- [0009] LCD 드라이버(51, 52, 53)는, DSD(51)로부터 공급되는 디지털 영상 신호를 동시 샘플링하는 샘플링수에 따른 개수의 아날로그 영상 신호로 변환한다. XGA 포맷에 대응한 액정 패널(60R, 60G, 60B)에서는, 동시 샘플링수를 6화소로 하고 있기 때문에, LCD 드라이버(52, 53, 54)는, 공급되는 디지털 영상 신호를, 6병렬의 아날로그 영상 신호로 변환한다.
- [0010] 또한, 각 액정 패널(60R, 60G, 60B)을 구동하는 타이밍 펄스는, DSD(51)의 TG(Timing Generator)(51b)에 의해 생성된다.
- [0011] 계속해서, 도 2에 도시하는 액정 패널 모듈(61R)을 이용하여, 복수 화소 동시 샘플링 방식에 대하여 상세하게 설명을 한다. 또한, 액정 패널(61R, 61G, 61B)에서, 복수 화소 동시 샘플링 방식은, 모두 완전히 동일하게 되기 때문에, 대표하여 액정 패널(60R)을 탑재한 액정 패널 모듈(61R)을 이용하여 설명을 한다.
- [0012] 도 2에 도시하는 바와 같이, 액정 패널 모듈(61R)에는, LCD 드라이버(52)에서 변환된 6병렬의 아날로그 신호가, 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>6</sub>을 통해 공급된다.
- [0013] 액정 패널 모듈(61R)은, 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>6</sub>을 통해 공급되는 영상 신호를, 액정 패널(60R)이 구비하는 신호 라인(63) 중 6개의 신호 라인(63)에 동시에 샘플링하는 6개의 샘플링 스위치로 이루어지는 샘플링 스위치군 SW<sub>N</sub>를 구비하고 있다.
- [0014] 샘플링 스위치군 SW<sub>N</sub>은, 수평 구동 회로(62)로부터 공급되는 스위치 펄스에 따라, 샘플링 스위치군 SW<sub>1</sub>, SW<sub>2</sub>, ..., SW<sub>N-1</sub>, 스위치군 SW<sub>N</sub>이라는 순으로 구동된다. 이에 의해, 신호 라인(63)에는, 6개 단위로 영상 신호가 동시에 샘플링되어, 도시하지 않은 수직 구동 회로에 의해 선택된 행 방향의 화소(64)에 영상 신호가 기입되어 가게 된다.
- [0015] 일반적으로, 동시 샘플링하는 화소수는, 영상 신호의 기입 시간을 충분히 확보할 필요가 있기 때문에, 액정 패널의 트랜지스터 특성, 스위치 특성 등을 고려하여, 액정 패널의 해상도가 높아질수록 많게 할 필요가 있다. 예를 들면, SXGA에서는, 동시 샘플링수를 12화소로 할 필요가 있으며, UXGA에서는, 동시 샘플링수를 24화소로 할 필요가 있다.
- [0016] 이와 같이, 종래의 복수 화소 동시 샘플링 방식에서는, 액정 패널의 표시 포맷의 차이에 따라, 동시 샘플링수를 바꿀 필요가 있기 때문에, 액정 패널에 공급하는 영상 신호의 개수, 즉, 도 1 및 도 2에서, LCD 드라이버(52, 53, 54)에서 변환하는 병렬의 아날로그 영상 신호의 개수도 표시 포맷에 따라 바꿀 필요가 있다.
- [0017] 따라서, 액정 패널 구동 시스템(50)을, 다양한 표시 포맷의 액정 패널에 대응시키기 위해서는, LCD 드라이버(52, 53, 54)가 표시 포맷의 수만큼 필요로 되어, 코스트의 증대, 장치의 대형화라고 하는 문제가 발생하게 된다.
- [0018] 또한, 복수 화소 동시 샘플링 방식에서는, 영상 신호와, 타이밍 펄스와의 위상 관계에 의해, 본래 표시되는 화상으로부터 중복하도록 어긋나서, 동일한 화상이 표시되는 현상인 고스트가 발생하게 된다고 하는 문제가 있다.
- [0019] <발명의 개시>
- [0020] <발명이 해결하고자 하는 과제>
- [0021] 본 발명의 목적은, 상술한 바와 같은 종래 기술이 갖는 문제점을 해소할 수 있는 신규 표시 패널의 구동 장치,

구동 방법 및 표시 패널 구동 시스템을 적용하는 것에 있다.

[0022] 본 발명의 다른 목적은, 고스트의 발생을 회피함과 함께, 다양한 표시 포맷의 표시 패널을 구동하는 구동 장치, 구동 방법 및 표시 패널 구동 시스템을 제공하는 것에 있다.

[0023] 본 발명에 따른 구동 장치는, 열 방향으로 배치된  $x$ 개의 신호 라인과, 행 방향으로 배치된  $y$ 개의 게이트 라인과의 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택하는 화소수를 변경하여 구동하는 구동 장치로서,  $m$ 비트의 디지털 영상 신호를 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하는 데이터 배열 변환 수단과, 데이터 배열 변환 수단에 의해 표시 포맷에 준거한 데이터 배열로 변환된  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ 상(相)의 아날로그 영상 신호로 변환하는 제1 신호 처리 수단과, 제1 신호 처리 수단에 의해 변환된  $p$ 상의 아날로그 영상 신호를  $x/k$ 상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ 개의 영상 신호 공급 라인으로부터 선택된  $x/k$ 개의 영상 신호 공급 라인에 공급하는 제2 신호 처리 수단과,  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 신호 라인에,  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 상기 아날로그 영상 신호를 샘플링하는 신호 라인 선택 수단을 구비한다.

[0024] 또한, 여기서,  $x$ ,  $y$ ,  $p$ ,  $m$ ,  $k$ 는 자연수이며,  $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수이다.

[0025] 본 발명에 따른 구동 방법은, 열 방향으로 배치된  $x$ 개의 신호 라인과, 행 방향으로 배치된  $y$ 개의 게이트 라인과의 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택하는 화소수를 변경하여 구동하는 구동 방법으로서,  $m$ 비트의 디지털 영상 신호를 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하고, 표시 포맷에 준거한 데이터 배열로 변환된  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ 상의 아날로그 영상 신호로 변환하며,  $p$ 상의 아날로그 영상 신호를  $x/k$ 상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ 개의 영상 신호 공급 라인으로부터 선택된  $x/k$ 개의 영상 신호 공급 라인에 공급하며,  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 신호 라인에,  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 아날로그 영상 신호를 샘플링한다.

[0026] 또한, 여기서,  $x$ ,  $y$ ,  $p$ ,  $m$ ,  $k$ 는 자연수이며,  $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수이다.

[0027] 본 발명에 따른 표시 패널 구동 시스템은, 열 방향으로 배치된  $x$ 개의 신호 라인과, 행 방향으로 배치된  $y$ 개의 게이트 라인과의 교차부에 행렬 배치된  $x \times y$ 개의 화소를 갖는 표시 패널을, 각종 표시 포맷에 맞추어 동시에 선택하는 화소수를 변경하여 구동하는 표시 패널 구동 시스템으로서,  $m$ 비트의 디지털 영상 신호를 표시 패널의 표시 포맷에 준거한 데이터 배열로 변환하는 데이터 배열 변환 장치와, 데이터 배열 변환 장치에 의해, 표시 포맷에 준거한 데이터 배열로 변환된  $m$ 비트의 디지털 영상 신호를, 병렬의  $p$ 상의 아날로그 영상 신호로 변환하는 신호 처리 장치와, 임의의 표시 포맷의 표시 패널과, 신호 처리 장치에 의해 변환된  $p$ 상의 아날로그 영상 신호를  $x/k$ 상의 아날로그 영상 신호로 전개하고, 전개한 아날로그 영상 신호를  $N$ 개의 영상 신호 공급 라인에 공급하는 신호 처리 수단과, 게이트 라인에 접속되며, 게이트 라인을 선순차 구동하여 행 방향의  $x$ 개의 화소를 선택하는 수직 구동 회로와,  $x$ 개의 신호 라인을, 중복하지 않고 인접하는  $k$ 개의 신호 라인으로 분할하여 이루어지는  $x/k$ 개의 신호 라인군의 각각으로부터, 원하는 신호 라인을 동일 타이밍에서 1개씩 순차적으로 선택하고, 선택된 신호 라인에,  $x/k$ 개의 영상 신호 공급 라인에서 공급되는 아날로그 영상 신호를 샘플링하는 신호 라인 선택 수단과, 신호 라인 선택 수단에 의해, 신호 라인에 샘플링된 아날로그 영상 신호를, 수직 구동 회로에서 선택된 행 방향의 화소에 기입하는 영상 신호 기입 수단을 갖는 표시 패널 모듈을 구비한다.

[0028] 또한, 여기서,  $x$ ,  $y$ ,  $p$ ,  $m$ ,  $k$ 는 자연수이며,  $N$ 은,  $N \geq (x/k)$ 를 만족시키는 자연수이다.

[0029] 본 발명은, 한번에 기입할 수 있는 화소수가, 예를 들면 100개 이상이라고 하는 바와 같이, 종래 방식의 복수 화소 동시 샘플링 방식과 비교하여 대폭 증가하게 된다. 따라서, 충분한 기입 시간을 확보할 수 있기 때문에, 안정된 기입을 실현하는 것을 가능하게 한다.

[0030] 또한, 본 발명은, 표시 패널 모듈을 가장 고정밀한 표시 포맷, 예를 들면, Full HD에 대응하도록 설계해 줌으로써, 아날로그 영상 신호의 전개수의 조정, 샘플링의 타이밍 등을 적절하게 변경한다고 하는 간편한 조정만으로, 어떠한 표시 포맷의 표시 패널에도 유연하게 대응할 수 있다. 특히, 고해상도의 표시 포맷 SXGA+, UXGA, Full HD에서는 시스템 구성을 대폭 간략화할 수 있게 된다.

[0031] 또한, 본 발명은, 표시 패널의 신호 라인을 분할하여 이루어지는 신호 라인군의 각각으로부터, 원하는 신호 라



인을 동일 타이밍에서 1개씩 순차적으로 선택하여 영상 신호를 샘플링함으로써, 영상 신호와 타이밍 펄스와의 위상 관계의 어긋남에 의해, 본래 기입되어야 할 영상 신호 이외에도, 영상 신호가 들어가게 됨으로써 발생하는 고스트의 발생 요인을 완전하게 제거할 수 있다.

[0032] 본 발명의 또 다른 목적, 본 발명에 의해 얻어지는 구체적인 이점은, 이하에서 도면을 참조하여 설명되는 실시 형태의 설명으로부터 한층 더 명백해질 것이다.

### 도면의 간단한 설명

- [0033] 도 1은 종래의 복수 화소 동시 샘플링 방식을 적용한 액정 패널 구동 시스템의 블록도.
- [0034] 도 2는 복수 화소 동시 샘플링 방식을 상세하게 설명하는 위해 이용하는 액정 패널 모듈을 도시하는 회로도.
- [0035] 도 3은 본 발명에 따른 표시 패널 구동 시스템을 도시하는 블록 회로도.
- [0036] 도 4는 표시 패널 구동 시스템이 구비하는 표시 패널 모듈을 도시하는 블록 회로도.
- [0037] 도 5는 표시 패널 구동 시스템이 구비하는 표시 패널 모듈을 도시하는 블록 회로도.
- [0038] 도 6은 종래 방식에 의한 영상 신호의 기입 시간과, 동 표시 패널 구동 시스템에서 확보 가능한 기입 시간의 비를 도시한 도면.
- [0039] 도 7은 각 표시 포맷에 필요로 되는 스위치 SW<sub>N</sub>의 수를 도시한 도면.
- [0040] 도 8은 포스트 드라이버에 의한 영상 신호의 전개수에 대하여 설명하기 위한 도면.
- [0041] 도 9의 (A)~도 9의 (G)는 포스트 드라이버에 의해 영상 신호가 전개되는 모습을 표시 포맷마다 도시한 도면.
- [0042] 도 10의 (A)~도 10의 (F)는 신호 라인 선택 샘플링 방식에 의해 화소에 영상 신호를 기입한 모습을 도시한 도면.
- [0043] <발명을 실시하기 위한 최량의 형태>
- [0044] 이하, 본 발명에 따른 구동 장치, 구동 방법 및 표시 패널 구동 시스템의 실시 형태를 도면을 참조로 하여 상세하게 설명한다.
- [0045] 도 3을 이용하여, 본 발명에 따른 액정 패널 구동 시스템(1)에 대하여 설명을 한다.
- [0046] 액정 패널 구동 시스템(1)은, 예를 들면, 3판식의 액정 프로젝터 등에 구비되며, 액정 패널로서, 적색용의 액정 패널(9R)과, 녹색용의 액정 패널(9G)과, 청색용의 액정 패널(9G)을 구비하고 있다.
- [0047] 또한, 액정 패널 구동 시스템(1)은, 외부로부터 공급되는 디지털 영상 신호에 소정의 신호 처리를 실시하는 DSD(Digital Signal Driver)(2)와, 액정 패널(9R)을 구동하는 프리 드라이버(Pre Driver)(3), 포스트 드라이버(Post Driver)(4)와, 액정 패널(9G)을 구동하는 프리 드라이버(5), 포스트 드라이버(6)와, 액정 패널(9B)을 구동하는 프리 드라이버(7), 포스트 드라이버(8)를 구비하고 있다.
- [0048] 액정 패널(9R)과, 포스트 드라이버(4)는, 도시하지 않은 수직 구동 회로와 함께 액정 패널 모듈(10R)로서 모듈화되어 있다. 마찬가지로, 액정 패널(9G)과, 포스트 드라이버(6)는, 도시하지 않은 수직 구동 회로와 함께 액정 패널 모듈(10G)로서 모듈화되고, 액정 패널(9B)과, 포스트 드라이버(8)는, 도시하지 않은 수직 구동 회로와 함께 액정 패널 모듈(10B)로서 모듈화되어 있다.
- [0049] DSD(2)는, DSD 코어(2a)와, 메모리(2b)와, TG(Timing Generator)(2c)를 구비하고 있다.
- [0050] DSD 코어(2a)는, 외부로부터 공급되는 RGB의 각 디지털 영상 신호에 대하여, 감마 보정, 색 얼룩 보정 등의 디지털 신호 처리를 실시한다. RGB의 각 디지털 영상 신호는, 12비트의 패러럴 데이터로서 외부로부터 공급된다. 이 12비트라는 수치는, 종래 기술로서 설명한 액정 패널 구동 시스템(50)에서, 영상 신호를 12비트로 취급하고 있었던 것에 기초한 것으로 설계상 유용한 것에 지나지 않는 값이다. 따라서 이 값은 12비트가 아니어도 되며, m(m은, 자연수)비트로 된다.
- [0051] 메모리(2b)는, DSD 코어(2a)에서 디지털 신호 처리된 RGB의 각 디지털 영상 신호가 저장된다. 메모리(2b)에 저장된 RGB의 각 디지털 영상 신호는, SVGA, XGA, WXGA, SXGA, SXGA+, UXGA, Full HD 등의 표시 포맷에 대응한

데이터 배열로 변환되어, 12비트의 디지털 데이터로서 패러럴로, 각각 프리 드라이버(3, 5, 7)에 공급된다. 프리 드라이버(3)에는, 12비트의 디지털 영상 신호가, 디지털 영상 신호 R1, R2로서 패러럴로 공급되며, 프리 드라이버(5)에는, 12비트의 디지털 영상 신호가, 디지털 영상 신호 G1, G2로서 패러럴로 공급되고, 프리 드라이버(7)에는, 12비트의 디지털 영상 신호가, 디지털 영상 신호 B1, B2로서 패러럴로 공급된다.

- [0052] DSD(2)가 구비하는 타이밍 제너레이터(2c)는, 프리 드라이버(3, 5, 7)에 공급하는 타이밍 펄스 S2와, 액정 패널 모듈(10R, 10G, 10B)에 공급하는 타이밍 펄스 S1을 생성한다. 프리 드라이버(3, 5, 7), 액정 패널 모듈(10R, 10G, 10B)은, 이 타이밍 펄스 S1 또는 S2에 동기하여 제어된다.
- [0053] 프리 드라이버(3, 5, 7)는, DSD(2)로부터 패러럴 입력된 디지털 영상 신호를, 각각, 영상 신호에 동기한 타이밍 펄스 S2에 기초하여  $p$ ( $p$ 는, 자연수)상의 아날로그의 영상 신호로 변환하여, 각각 포스트 드라이버(4, 6, 8)에 공급한다. 예를 들면, 프리 드라이버(3, 5, 7)는,  $p=12$ 로서 12상의 아날로그 영상 신호로 변환한다. 또한, 이하에서는, 프리 드라이버(3, 5, 7)가, DSD(2)로부터 입력된 디지털 영상 신호를  $p=12$ 상의 아날로그 영상 신호로 변환한 것으로서 설명을 한다.
- [0054] 또한, 프리 드라이버(3, 5, 7)는, 각각, 액정 패널(9R, 9G, 9B)에 공급하는 프리차지 신호(PSIG)와, 패널 공통 DC 전압(VCOM)도 생성한다.
- [0055] 다음으로 액정 패널 모듈(10R, 10G, 10B)에 대하여 설명을 한다. 각 액정 패널 모듈(10R, 10G, 10B)은, 각각이 구비하는 액정 패널(9R, 9G, 9B)의 출력 과장 영역이 서로 다른 것 이외에, 모두 동일한 구성으로 되어 있기 때문에, 대표하여 액정 패널 모듈(10R)에 대하여 설명을 한다.
- [0056] 도 4에 도시하는 바와 같이, 액정 패널 모듈(10R)은, 포스트 드라이버(4)와, 액정 패널(9R)과, 수직 구동 회로(12)와, 프리차지 구동 회로(13)와, 신호 라인 선택 스위치군(14)을 구비하고 있다.
- [0057] 포스트 드라이버(4)는, 각각, 영상 신호에 동기한 타이밍 펄스 S1에 기초하여, 프리 드라이버(3)로부터 공급되는 12상의 아날로그 영상 신호를, SVGA, XGA, WXGA, SXGA, SXGA+, UXGA, Full HD 등의 표시 포맷에 대응한 출력수분의 영상 신호로 전개하고, 영상 신호 공급 라인 VSIG<sub>N</sub>( $N$ 은, 자연수), 신호 라인 선택 스위치군(14)을 통해 액정 패널(9R)에 공급한다.
- [0058] 포스트 드라이버(4)에서의 12상의 아날로그 신호로부터, 상술한 표시 포맷에 대응한 출력수분의 영상 신호로의 전개 처리는, 해당 액정 패널 구동 시스템(1)에서 실행하는 샘플링 방식에 기초하는 처리이다.
- [0059] 액정 패널 구동 시스템(1)의 샘플링 방식은, 우선, 포스트 드라이버(4)에서 전개된 영상 신호의 출력수분만큼, 액정 패널(9R)이 구비하는 후술하는 신호 라인을 선택하고, 계속해서, 선택된 신호 라인에 대하여 전개한 영상 신호를, 동일 타이밍에서 한번에 기입하는 것을 수회 반복하여, 모든 신호 라인에 샘플링을 행한다고 하는 방식이다. 이 샘플링 방식을, 신호 라인 선택 샘플링 방식으로 칭한다.
- [0060] 이 신호 라인 선택 샘플링 방식에 기초하여, 포스트 드라이버(4)에 의해 전개되는 영상 신호의 수는, 액정 패널(9R)의 표시 포맷과, 액정 패널(9R)의 모든 신호 라인에 영상 신호를 기입하는 기입 횟수에 의해 상대적으로 결정되게 된다.
- [0061] 예를 들면, 액정 패널(9R)의 표시 포맷이 화소수가 높은, 고정밀한 표시 포맷이면, 영상 신호의 전개수를 증가시킬 필요가 있다. 또한, 액정 패널(9R)의 모든 신호 라인에 영상 신호를 기입하는 횟수를 줄이면, 한번에 영상 신호를 기입하는 신호 라인을 증가시켜야만 하므로 영상 신호의 전개수도 증가시킬 필요가 있다. 이 신호 라인 선택 샘플링 방식에 대해서는, 후에 상세하게 설명을 한다.
- [0062] 액정 패널(9R)은, 행 형상으로 배선된 복수의 게이트 라인(21)과, 열 형상으로 배선된 복수의 신호 라인(22)과, 양 라인이 교차하는 개소에 배치된 화소(23)를 구비하고 있다.
- [0063] 화소(23)는, 도시하지 않은 박막 트랜지스터(TFT : Thin Film Transistor)와, 동일하게 도시하지 않은 액정 셀로 구성되어 있다. TFT의 게이트 전극은, 대응하는 게이트 라인(21)에 접속되며, 소스 전극은, 대응하는 신호 라인(22)에 접속되고, 드레인 전극은, 대응하는 액정 셀의 한쪽의 전극(화소 전극)에 접속되어 있다. 액정 셀의 다른쪽의 전극(대향 전극)에는, 소정의 대향 전위로서, 프리 드라이버(3)에서 생성되는 패널 공통 DC 전압(VCOM)이 공급된다.
- [0064] 수직 구동 회로(12)는, 좌우로 나누어져, 게이트 라인(21)에 접속되며, 접속된 각 게이트 라인(21)을 양측으로부터 선순차 구동하고, 행 방향의 화소(23)를 선택해 간다.

- [0065] 프리 차지 구동 회로(13)는, 영상 신호의 기입에 앞서서, 미리, 도시하지 않은 프리 차지 라인을 통해, 프리 드라이버(3)로부터 공급된 프리차지 신호(PSIG)를, 각 신호 라인(22)에 인가하여 프리차지를 행한다. 이 프리차지는, 각 화소(23)에 대한 영상 신호의 기입에 선행하는 형태로 행해진다.
- [0066] 신호 라인 선택 스위치군(14)은, 포스트 드라이버(4)로부터 영상 신호 공급 라인 VSIG<sub>N</sub>을 통해 공급되는 영상 신호를, 신호 라인(22)에 샘플링하기 위한 복수의 스위치로 이루어진다. 이 신호 라인 선택 스위치군(14)이 구비하는 복수의 스위치는, DSD(2)의 TG(2c)로부터 공급되는 타이밍 펄스 S1에 기초하여 동일 타이밍에서 절환되며, 이것을 복수회 반복함으로써, 액정 패널(9R)이 구비하는 모든 신호 라인(22)에 대하여 영상 신호를 샘플링한다. 신호 라인(22)에 샘플링된 영상 신호는, 수직 구동 회로(12)에 의해 선택된 행 방향의 화소(23)에 기입된다.
- [0067] 계속해서, 도 5를 이용하여, 신호 라인 선택 샘플링 방식을 실시할 때에, 요구되는 액정 패널 모듈의 구성을 액정 패널 모듈(10R)을 이용하여 상세하게 설명을 한다.
- [0068] 도 5에 도시하는 바와 같이, 포스트 드라이버(4)에 접속된 N(N은, 자연수)개의 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>은, 각각 신호 라인 선택 스위치군(14)이 구비하는 스위치 SW<sub>N</sub>을 통해 신호 라인(22)에 접속되어 있다. 스위치 SW<sub>N</sub>은, 신호 라인(22)이 중복하지 않고 인접하는 6개의 신호 라인(22)에 1개씩 설치되어 있으며, 이 6개의 신호 라인(22)을 단위로 하는 신호 라인군 중으로부터, 타이밍 펄스 S1이 공급될 때마다 1개의 신호 라인(22)을 선택하게 된다.
- [0069] 예를 들면, 스위치 SW<sub>1</sub>에서는, 최초의 타이밍 펄스 S1에 의한 타이밍에서 신호 라인군의 좌단에 있는 신호 라인(22)이 선택되며, 다음 타이밍에서 우측 옆에 있는 신호 라인이 선택되고, 순차적으로, 나머지 4개의 신호 라인(22)이 선택되어 가게 된다. 마찬가지로, 스위치 SW<sub>1</sub> 이외의 스위치 SW<sub>N</sub>에서도, 6개의 신호 라인군의 좌단으로부터 순서대로 스위치 SW<sub>1</sub>과 동일한 타이밍에서 신호 라인(22)이 선택되어 간다.
- [0070] 상술한 바와 같이, 각 스위치 SW<sub>N</sub>은, 타이밍 펄스 S1에 의해 동시에 동작하고, 각각, 1개의 신호 라인(22)을 선택한다. 따라서, 액정 패널(9R)이 구비하는 모든 신호 라인(22)에의 기입 횟수는, 스위치 SW<sub>N</sub>에 의한 신호 라인(22)의 선택 횟수, 여기서는 6회로 된다.
- [0071] 스위치 SW<sub>N</sub>은, 액정 패널(9R)이 구비하는 신호 라인(22)에 대하여, 상술한 바와 같은 6개 단위로 설치해되고, 예를 들면, 4개 단위나, 8개 단위와 같이 몇 개 단위로 설치해되 된다. 스위치 SW<sub>N</sub>에 의한 신호 라인(22)의 선택수를 적게 하고, 설치하는 스위치 SW<sub>N</sub>의 수를 증가시킬수록, 한번에 샘플링할 수 있는 신호 라인(22)의 수가 많아지기 때문에, 신호 라인(22)에의 기입 시간을 충분히 확보할 수 있게 된다.
- [0072] 도 6에, 종래 방식, 즉 복수 화소 동시 샘플링 방식에 의한 기입 시간(6화소를 동시 샘플링한 경우에 필요로 되는 기입 시간) A에 대한, 신호 라인 선택 샘플링 방식에서 확보 가능한 기입 시간 B의 비율, 신호 라인(22)의 선택수를 1, 2, 4, 6, 8로 한 경우, 각각에 대하여 나타낸다.
- [0073] 도 6에 도시하는 바와 같이, 신호 라인 선택 샘플링 방식에서는, 스위치 SW<sub>N</sub>에 의한 신호 라인의 선택수가 적을수록, 종래 방식보다, 많은 기입 시간을 확보할 수 있는 것을 알 수 있었다.
- [0074] 신호 라인 선택 스위치군(14)을 구성하는 스위치 SW<sub>N</sub>의 수 N은, 액정 패널(9R)이, 동일한 표시 포맷이면, 신호 라인(22)의 선택수에 의해 결정된다. 예를 들면, 신호 라인(22)의 선택수가 적어지면, 필요로 되는 스위치 SW<sub>N</sub>의 수는 증가하고, 신호 라인(22)의 선택수가 많아지면, 필요로 되는 스위치 SW<sub>N</sub>의 수는 감소하게 된다.
- [0075] 또한, 스위치 SW<sub>N</sub>의 수는, 신호 라인(22)의 선택수가 동일하면, 액정 패널(9R)의 표시 포맷에 의해 결정된다. 예를 들면, 신호 라인(22)의 선택수를 6개로 하면, 표시 포맷이 WXGA인 액정 패널(9R)에서는, 행 방향의 화소수가 1386개로 되기 때문에 신호 라인(22)도 1386개이며, 1386/6=231로, 231개의 스위치 SW<sub>N</sub>이 필요로 된다. 동일하게 신호 라인(22)의 선택수를 6개로 하고, 표시 포맷을 Full HD로 한 경우에는, 1920/6=320으로 되어, 320개의 스위치 SW<sub>N</sub>이 필요로 된다. 도 7에, 신호 라인(22)의 선택수를 6개로 고정한 경우의, 표시 포맷마다 필요로 되는 스위치 SW<sub>N</sub>의 수를 나타낸다. 또한, 도 6에서 「A」는 종래 방식에 의한 기입 시간을 나타내고, 「B」



는 신호 라인 선택 방식에 의한 기입 시간을 나타낸다.

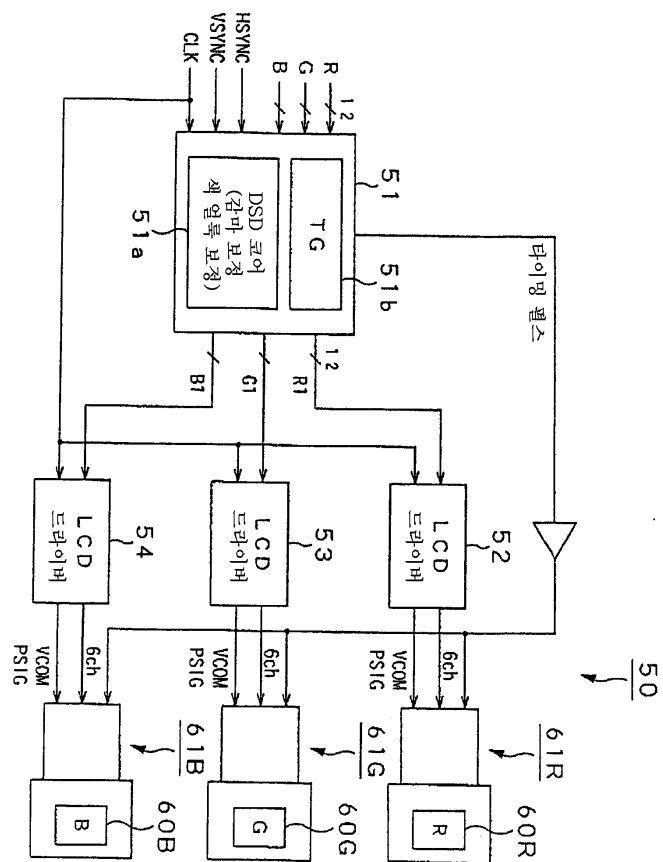
- [0076] 그런데, 도 7에 도시하는 바와 같이, 액정 패널(9R)의 표시 포맷이, SVGA, XGA, SXGA, SXGA+, UXGA인 경우, 각각의 신호 라인(22)의 수는, 스위치 SW<sub>N</sub>에 의한 신호 라인(22)의 선택수를 6으로 한 경우, 나누어 떨어지지 않게 된다.
- [0077] 따라서, 6개 미만에서, 스위치 SW<sub>N</sub>의 선택수 6에 만족하지 않는 신호 라인(22)이 발생하게 되지만, 이 신호 라인(22)에 대해서도 스위치 SW<sub>N</sub>을 1개 할당한다. 예를 들면, SVGA에서는,  $800/6=133.33\cdots$ 으로 되기 때문에, 필요로 하는 스위치 SW<sub>N</sub>의 수를 134개로 하여 대응한다.
- [0078] 이 때, 액정 패널(9R)에는, 증가시킨 1개의 스위치 SW<SUB>134</SUB>에 대응시키기 위해, 더미의 신호 라인(22)과, 더미의 화소를 부가시킨다. SVGA에서는, 스위치 SW<sub>1</sub>~스위치 SW<sub>133</sub>까지에서,  $133\times 6=798$ 개의 신호 라인(22)이 대응하고 있으며, 스위치 SW<sub>134</sub>에 의해 6개 추가되기 때문에, 804개의 신호 라인(22)이 필요로 되고 있다. SVGA의 표시 포맷에서는, 800개의 신호 라인(22)이 있기 때문에, 새롭게 4개의 더미의 신호 라인(22)이 필요로 된다. 따라서, 새롭게 추가하는 4개의 더미의 신호 라인(22)에 대응하여 더미 화소수(D)도 행 방향으로 4개만큼 부가된다. 도 7에 도시하는 수평 화소수는, 더미 화소수(D)를 가미한 수평 화소수(Ha)이다. 또한 도 7에서 「\*」는 더미 화소를 필요로 하지 않는다.
- [0079] 다른 표시 포맷, XGA, SXGA, SXGA+, UXGA에 관해서도 완전히 마찬가지로 액정 패널(9R)에 더미의 신호 라인(22)과, 더미 화소를 추가하여, 도 7에 도시하는 바와 같이 수평 화소수를 수평 화소수(Ha)로 함으로써, 스위치 SW<sub>N</sub>의 수와 정합성을 취하는 것이 가능하게 된다.
- [0080] 계속해서, 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>을 통해 포스트 드라이버(4)로부터 스위치 SW<sub>N</sub>에 공급되는 영상 신호에 대하여 설명을 한다. 포스트 드라이버(4)로부터 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>을 통해 스위치 SW<sub>N</sub>에 공급되는 영상 신호는, 포스트 드라이버(4)에서, 12상의 아날로그 영상 신호로부터 전개된 영상 신호이다.
- [0081] 상술한 바와 같이, 본 발명에 따른 액정 패널 구동 시스템(1)에서 실시되는 신호 라인 선택 샘플링 방식에서는, 액정 패널(9R)의 신호 라인(22)에 대하여 스위치 SW<sub>N</sub>에 의한 절환 조작에 의해 영상 신호를 샘플링하고 있다.
- [0082] 따라서, 스위치 SW<sub>N</sub>의 수만큼, 포스트 드라이버(4)로부터 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>을 통해 공급되는 영상 신호도 필요로 된다.
- [0083] 따라서, 포스트 드라이버(4)는, 프리 드라이버(3)로부터 공급되는 12상의 영상 신호를, 액정 패널(9R)의 표시 포맷과, 액정 패널(9R)이 구비하는 신호 라인(22)에의 기입 횟수에 의해 결정되는 스위치 SW<sub>N</sub>의 수만큼 전개하여, 출력하게 된다.
- [0084] 도 8에, 스위치 SW<sub>N</sub>에 의한 신호 라인(22)의 선택수를 6개로 한 경우의, 표시 포맷, SVGA, XGA, WXGA, SXGA, SXGA+, UXGA, Full HD마다의 포스트 드라이버(4)로부터의 영상 신호의 출력수, 즉 전개수를 나타낸다. 이와 같이, 포스트 드라이버(4)로부터의 영상 신호의 전개수는, 액정 패널(9R)의 표시 포맷과, 스위치 SW<sub>N</sub>의 신호 라인(22)의 선택수에 의해 결정되게 된다.
- [0085] 이것으로부터, 액정 패널(9R)의 신호 라인(22)의 수를 x개로 하고, 스위치 SW<sub>N</sub>, 1개당의 신호 라인(22)의 선택수를 k로 하면, 스위치 SW<sub>N</sub>은, 중복하지 않고 인접한 k개의 신호 라인으로 이루어지는 x/k개의 신호 라인군 각각에 대하여 필요로 되기 때문에, 포스트 드라이버(4)에 의한 전개수도 x/k상으로 된다.
- [0086] 또한, 도 8에 도시한 총 전개수란, 프리 드라이버(3)로부터 포스트 드라이버(4)에 공급되는 p상의 아날로그 영상 신호, 1상당의 전개수를 나타낸 것이다. 예를 들면, p=12로 하면, Full HD에서는, 포스트 드라이버(4)가, 도 9의 (A)에 도시하는 바와 같이 12상의 아날로그 영상 신호를 각각 27상의 아날로그 영상 신호로 전개하게 된다.
- [0087] 이 때, 27상으로 전개된 영상 신호는, 합계  $12\times 27=324$ 개로 되지만, 표시 포맷이 Full HD, 신호 라인(22)의 선택수가 6개인 경우에 필요로 되는 스위치 SW<sub>N</sub>의 수로부터, 포스트 드라이버(4)에 의한 출력수는 320개로 되기 때문에, 4개의 영상 신호는 더미 단자 등에 공급하고, 출력하지 않도록 한다. 그 이외의 320개의 영상 신호는,

포스트 드라이버(4)에 접속되어 있는 320개의 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>320</sub>에 공급되게 된다.

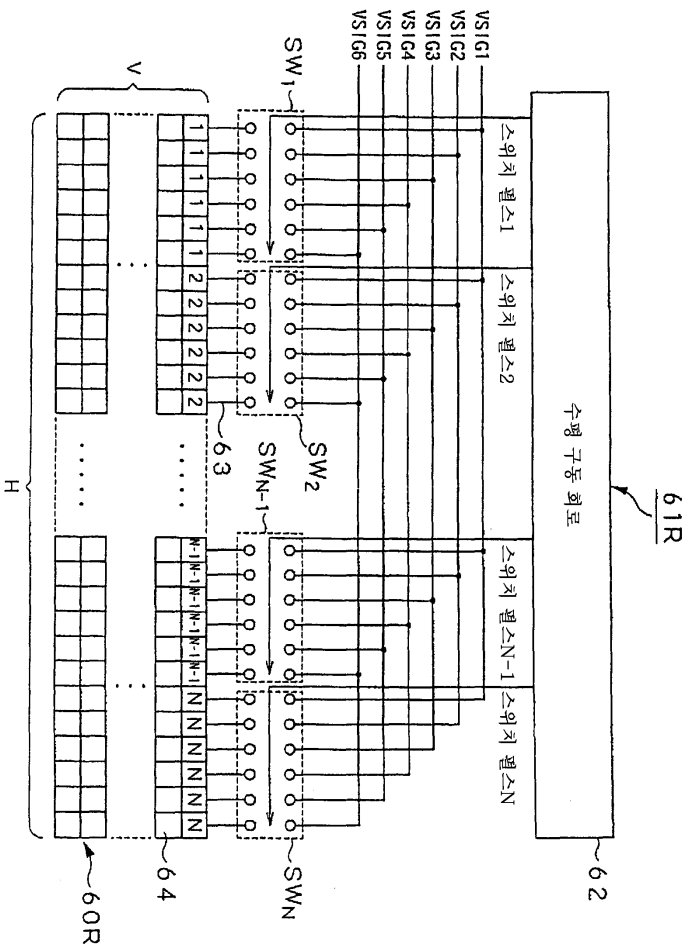
- [0088] 마찬가지로, 액정 패널(9R)의 표시 포맷이 UXGA, SXGA+, SXGA, WXGA, XGA, SVGA인 경우, 포스트 드라이버(4)는, 12상의 영상 신호를, 도 8에 도시한 총 전개수로 전개하고, 전개한 영상 신호를 도 9의 (B), 도 9의 (C), 도 9의 (D), 도 9의 (E), 도 9의 (F), 도 9의 (G)에 도시하는 바와 같이 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>을 켜는하도록 하여 출력한다.
- [0089] 따라서, 액정 패널 구동 시스템(1)에서는, 액정 패널 모듈(9R)의 포스트 드라이버(4)의 출력 핀수, 또한 물리적으로 배선하는 영상 신호 공급 라인 VSIG<sub>N</sub>의 개수, 신호 라인 선택 스위치군(14)에 준비하는 스위치 SW<SUB>N</SUB>의 수를, 가장 고정밀한 표시 포맷, 예를 들면, Full HD에 대응하도록 설계해 둬으로써, 어떠한 표시 포맷의 액정 패널을 사용한 경우라도, 포스트 드라이버(4)에 의해 프리 드라이버(3)로부터 공급되는 p상의 아날로그 영상 신호의 전개수를 조정하고, DSD(2)에 의해 타이밍 펄스 등을 적절하게 변경한다고 하는 간편한 조정만으로 유연하게 대응할 수 있다.
- [0090] 또한, 포스트 드라이버(4)에서 전개되어, 영상 신호 공급 라인 VSIG<sub>1</sub>~VSIG<sub>N</sub>에 공급된 영상 신호는, 신호 라인 선택 스위치군(14)이 갖는 각 스위치 SW<sub>N</sub>에 공급되며, 타이밍 펄스 S1이 공급될 때마다, 각 스위치 SW<sub>N</sub>이 선택하는 신호 라인(22)에 공급되고, 수직 구동 회로(12)에서 선택된 게이트 라인(21) 상의 화소(23)에 기입되어 가게 된다.
- [0091] 예를 들면, 스위치 SW<sub>N</sub>의 신호 라인(22)의 선택수가 6개인 것으로 하면, 최초의 타이밍에서, 도 10의 (A)에 도시하는 바와 같이 좌단의 화소로부터 5화소 간격으로 배열되어 있는 화소에 대하여 영상 신호가 동시에 기입되며, 계속되는 타이밍에서는, 도 10의 (B), 도 10의 (C), 도 10의 (D), 도 10의 (E), 도 10의 (F)에 도시하는 바와 같이 우측 옆의 화소에 순차적으로 영상 신호가 기입되어 간다.
- [0092] 또한, 도 10에서 a로 나타내는 크로스선의 영역은, 이미 기입된 화소를 나타내며, b로 나타내는 사선의 영역은 새롭게 기입된 화소를 나타낸다.
- [0093] 따라서, 신호 라인 선택 샘플링 방식에서는, 동일한 타이밍에서 기입되는 화소가, 인접하지 않고 항상 소정의 화소 간격을 유지하고 있기 때문에, 비록, 영상 신호와 타이밍 펄스와의 위상 관계가 어긋난 경우라도 다른 화소에 영향을 미치지 않는다. 즉, 복수 화소 동시 샘플링 방식과 같이, 영상 신호와 타이밍 펄스의 위상 관계가 어긋난 경우에, 본래 기입되어야 할 영상 신호 이외에도, 영상 신호가 들어가게 됨으로써 발생하는 고스트의 발생 요인을 완전하게 제거할 수 있다.
- [0094] 상술한 설명에서는, 프리 드라이버(3), 포스트 드라이버(4), 액정 패널(9R)을 이용하여 설명을 하였지만, 프리 드라이버(5), 포스트 드라이버(6)에서 구동하는 액정 패널(9G)이나, 프리 드라이버(7), 포스트 드라이버(8)에서 구동하는 액정 패널(9B)의 경우에도 완전히 마찬가지로 신호 라인 선택 샘플링 방식이 실행된다.
- [0095] 이와 같이, 액정 패널 구동 시스템(1)에 의해 실행되는 신호 라인 선택 샘플링 방식에서는, 종래 기술로서 실시되어 있는 복수 화소 동시 샘플링 방식에 비해, 한번에 기입할 수 있는 화소수가, 예를 들면, 6개로부터 100개 이상이라는 바와 같이 대폭 증가하고 있기 때문에, 배 이상의 기입 시간을 확보할 수 있으므로, 안정된 기입으로 된다.
- [0096] 또한, 다양한 표시 포맷의 액정 패널에 대하여, IC의 변경 등을 하지 않고 동일한 시스템 구성에 의해 대응할 수 있다. 특히, 고해상도의 SXGA+, UXGA, Full HD에서는 시스템 구성을 대폭 간략화할 수 있게 된다.
- [0097] 또한, 본 발명은, 도면을 참조하여 설명한 상술한 실시예에 한정되는 것이 아니라, 첨부된 청구 범위 및 그 주지를 일탈하지 않고, 다양한 변경, 치환 또는 그 동등한 것을 행할 수 있는 것은 당업자에게 있어서 명백하다.

도면

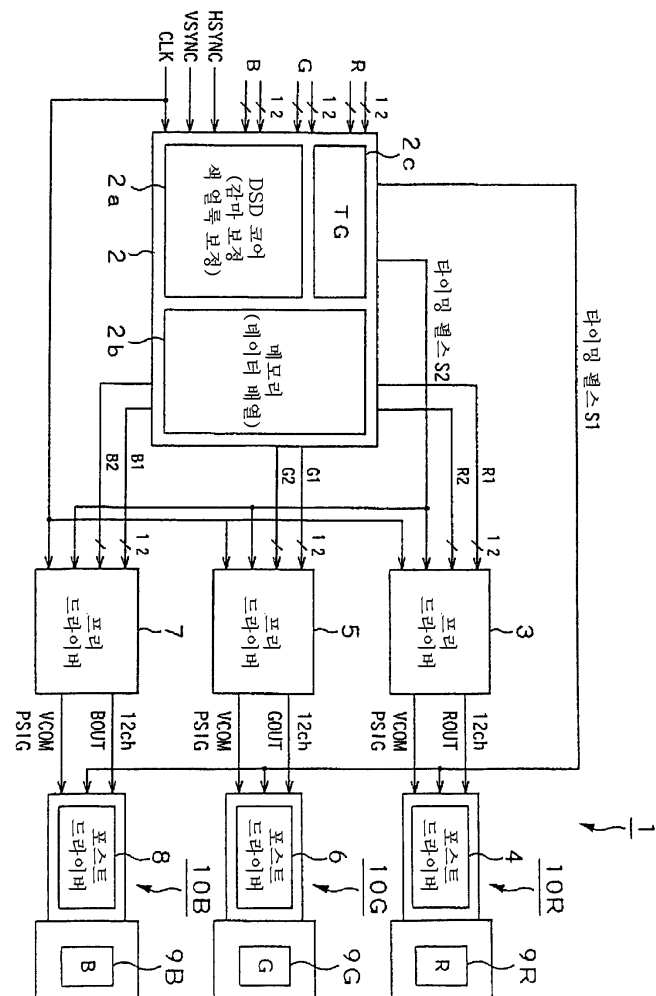
도면1



도면2

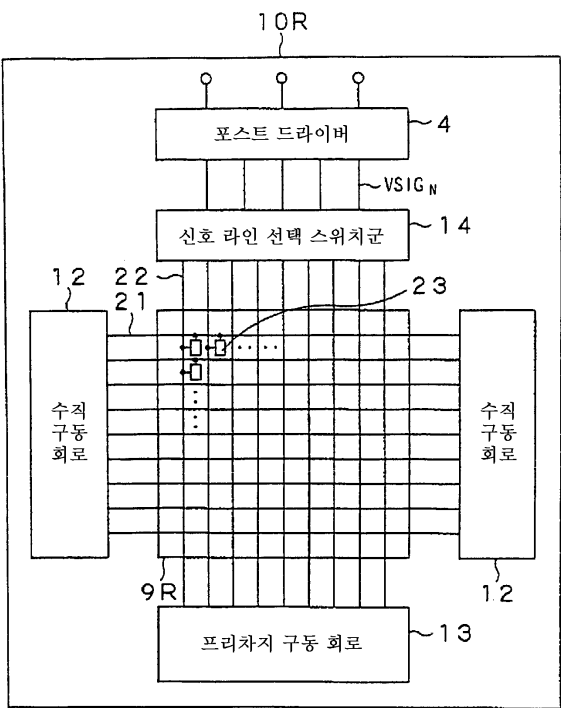


도면3

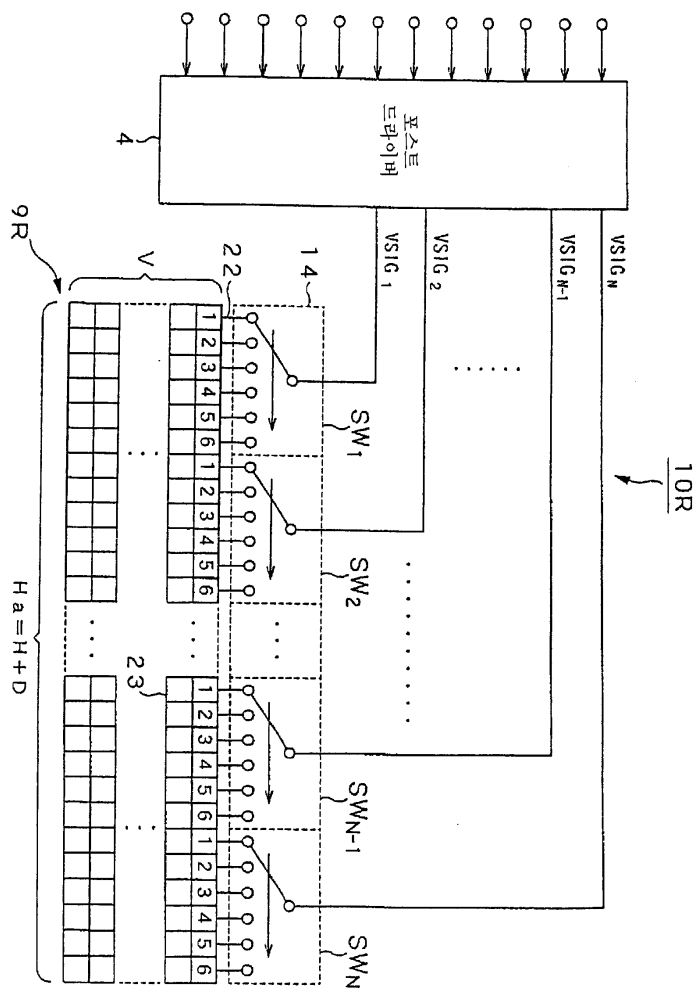




도면4



도면5



도면6

신호 라인 선택수	B / A(배)
1	16
2	8
4	4
6	3
8	2

A : 종래 방식에 의한 기입 시간  
B : 신호 라인 선택 방식에 의한 기입 시간

도면7

해상도(H×V)		스위치수 (6개 선택) (N)	수평 화소수 (H <sub>a</sub> )	더미 화소수 (D)
SVGA	800×600	134	804	4
XGA	1024×768	171	1026	2
WXGA	1386×768	231	*1386	0
SXGA	1280×1024	214	1284	4
SXGA+	1400×1050	234	1404	4
UXGA	1600×1200	267	1602	2
Full HD	1920×1080	320	*1920	0

\*는 더미 화소를 필요로 하지 않음

도면8

해상도(H×V)		출력수 (6개 선택) (N)	총 전개수 (회)
SVGA	800×600	134	12
XGA	1024×768	171	15
WXGA	1386×768	231	20
SXGA	1280×1024	214	18
SXGA+	1400×1050	234	20
UXGA	1600×1200	267	23
Full HD	1920×1080	320	27



도면10

