

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 4 区分
 【発行日】平成 26 年 8 月 7 日 (2014.8.7)

【公開番号】特開 2013-13234 (P2013-13234A)
 【公開日】平成 25 年 1 月 17 日 (2013.1.17)
 【年通号数】公開・登録公報 2013-003
 【出願番号】特願 2011-144212 (P2011-144212)
 【国際特許分類】

H 0 2 M 3/155 (2006.01)

H 0 2 J 1/00 (2006.01)

【F I】

H 0 2 M 3/155 P

H 0 2 M 3/155 V

H 0 2 J 1/00 3 0 6 D

【手続補正書】
 【提出日】平成 26 年 6 月 23 日 (2014.6.23)
 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の直流電源と、

第 2 の直流電源と、

負荷と電氣的に接続される電源配線と前記第 1 および第 2 の直流電源との間で直流電力変換を実行するための、複数のスイッチング素子を含んで構成された電力変換器と、

前記電源配線上の出力電圧を制御するように、パルス幅変調制御に従って前記複数のスイッチング素子のオンオフを制御するための制御装置とを備え、

前記複数のスイッチング素子のすべては、前記第 1 の直流電源と前記電源配線との間に形成される第 1 の電力変換経路と、前記第 2 の直流電源と前記電源配線との間に形成される第 2 の電力変換経路との両方に含まれるように配置され、

前記電力変換器は、前記第 1 および第 2 の直流電源と前記電源配線との間で並列に前記直流電力変換を実行する第 1 の動作モードを有し、

前記制御装置は、

前記第 1 の動作モードにおいて、前記第 1 の電力変換経路による第 1 の電力変換を制御するための第 1 のパルス幅変調制御に用いる第 1 のキャリア信号と、前記第 2 の電力変換経路による第 2 の電力変換を制御するための第 2 のパルス幅変調制御に用いる第 2 のキャリア信号との位相差を前記電力変換器の動作状態に応じて変化させるとともに、前記第 1 のパルス幅変調制御によって得られた第 1 の制御パルス信号および前記第 2 のパルス幅変調制御によって得られた第 2 の制御パルス信号に基づいて、前記複数のスイッチング素子のオンオフの制御信号を生成する、電源システム。

【請求項 2】

前記制御装置は、前記第 1 の制御パルス信号および前記第 2 の制御パルス信号のデューティ比に基づいて、前記第 1 のキャリア信号と前記第 2 のキャリア信号との位相差を可変に設定する、請求項 1 記載の電源システム。

【請求項 3】

前記制御装置は、前記第 1 の直流電源が力行および回生のいずれの状態であるか、およ

び、前記第 2 の直流電源が力行および回生のいずれの状態であるかの組合せと、前記第 1 の制御パルス信号および前記第 2 の制御パルス信号のデューティ比とに基づいて、前記第 1 のキャリア信号と前記第 2 のキャリア信号との位相差を可変に設定する、請求項 2 記載の電源システム。

【請求項 4】

前記制御装置は、前記第 1 の制御パルス信号の立上がりエッジおよび立下りエッジの一方と、前記第 2 の制御パルス信号の立上がりエッジおよび立下りエッジの他方とが重なるように、前記第 1 のキャリア信号と前記第 2 のキャリア信号との位相差を変化させる、請求項 1 ～ 3 のいずれか 1 項に記載の電源システム。

【請求項 5】

前記制御装置は、前記第 1 の動作モードにおいて、前記第 1 および前記第 2 の直流電源の一方の電圧と前記出力電圧との電圧比を制御するように前記第 1 および前記第 2 の電力変換の一方を制御する一方で、前記第 1 および前記第 2 の直流電源の他方の電流を制御するように前記第 1 および前記第 2 の電力変換の他方を制御する、請求項 1 ～ 4 のいずれか 1 項に記載の電源システム。

【請求項 6】

前記第 1 の制御パルス信号は、前記第 1 の直流電源の電圧および電流の一方に基づいて演算された第 1 の制御量と前記第 1 のキャリア信号との比較に基づいて生成され、

前記第 2 の制御パルス信号は、前記第 2 の直流電源の電圧および電流の他方に基づいて演算された第 2 の制御量と前記第 2 のキャリア信号との比較に基づいて生成される、請求項 1 ～ 4 のいずれか 1 項に記載の電源システム。

【請求項 7】

前記電力変換器は、前記第 1 および第 2 の直流電源が前記電源配線に対して直列に電氣的に接続された状態で直流電力変換を実行する第 2 の動作モードをさらに有し、

前記制御装置は、前記第 2 の動作モードでは、前記第 1 の制御パルス信号の立上がりエッジおよび立下りエッジの一方と、前記第 2 の制御パルス信号の立上がりエッジおよび立下りエッジの他方とが重なるように、前記第 1 のキャリア信号と前記第 2 のキャリア信号との位相差を可変に設定するとともに、前記第 1 の制御パルス信号および前記第 2 の制御パルス信号の論理演算に基づいて、前記複数のスイッチング素子の前記制御信号を生成する、請求項 1 記載の電源システム。

【請求項 8】

前記制御装置は、前記複数のスイッチング素子のうちの一部の各スイッチング素子では、前記第 1 の動作モードおよび前記第 2 の動作モードの間で共通の論理演算に従って、前記第 1 の制御パルス信号および前記第 2 の制御パルス信号から当該スイッチング素子の前記制御信号を生成する一方で、前記複数のスイッチング素子のうちの残りの各スイッチング素子では、前記第 1 の動作モードおよび前記第 2 の動作モードの間で異なる論理演算に従って、前記第 1 の制御パルス信号および前記第 2 の制御パルス信号から当該スイッチング素子の前記制御信号を生成する、請求項 7 記載の電源システム。

【請求項 9】

前記第 1 および第 2 のキャリア信号の前記位相差は、前記第 1 の直流電源の電流の上昇タイミングまたは下降タイミングと、前記第 2 の直流電源の電流の上昇タイミングまたは下降タイミングとが重なるような電流位相となるように調整される、請求項 1 ～ 8 のいずれか 1 項に記載の電源システム。

【請求項 10】

前記複数のスイッチング素子は、

前記電源配線および第 1 のノードの間に電氣的に接続された第 1 のスイッチング素子と

、

第 2 のノードおよび前記第 1 のノードの間に電氣的に接続された第 2 のスイッチング素子と、

前記第 2 の直流電源の正極端子と電氣的に接続された第 3 のノードおよび前記第 2 のノ

ードの間に電氣的に接続された第 3 のスイッチング素子と、

前記第 1 の直流電源の負極端子と前記第 3 のノードとの間に電氣的に接続された第 4 のスイッチング素子とを含み、

前記電力変換器は、

前記第 1 の直流電源の正極端子と前記第 2 のノードとの間に電氣的に接続された第 1 のリアクトルと、

前記第 2 の直流電源の正極端子と前記第 1 のノードとの間に電氣的に接続された第 2 のリアクトルとをさらに含む、請求項 1 ~ 9 のいずれか 1 項に記載の電源システム。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

【補正方法】変更

【補正の内容】

【0 0 1 0】

この発明のある局面では、電源システムは、第 1 の直流電源と、第 2 の直流電源と、電力変換器と、制御装置とを備える。電力変換器は、負荷と電氣的に接続される電源配線と第 1 および第 2 の直流電源との間で直流電力変換を実行するように構成される。制御装置は、電源配線上の出力電圧を制御するように、パルス幅変調制御に従って複数のスイッチング素子のオンオフを制御する。電力変換器に含まれる複数のスイッチング素子のすべては、第 1 の直流電源と電源配線との間に形成される第 1 の電力変換経路と、第 2 の直流電源と電源配線との間に形成される第 2 の電力変換経路との両方に含まれるように配置される。電力変換器は、第 1 および第 2 の直流電源と電源配線との間で並列に直流電力変換を実行する第 1 の動作モードを有する。制御装置は、第 1 の動作モードにおいて、第 1 の電力変換経路による第 1 の電力変換を制御するための第 1 のパルス幅変調制御に用いる第 1 のキャリア信号と、第 2 の電力変換経路による第 2 の電力変換を制御するための第 2 のパルス幅変調制御に用いる第 2 のキャリア信号との位相差を電力変換器の動作状態に応じて変化させる。さらに、制御装置は、第 1 のパルス幅変調制御によって得られた第 1 の制御パルス信号および第 2 のパルス幅変調制御によって得られた第 2 の制御パルス信号に基づいて、複数のスイッチング素子のオンオフの制御信号を生成する。たとえば、第 1 および第 2 の制御パルス信号の論理演算に基づいて、複数のスイッチング素子のオンオフ制御信号が生成される。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 5

【補正方法】変更

【補正の内容】

【0 0 1 5】

さらに好ましくは、第 1 の制御パルス信号は、第 1 の直流電源の電圧および電流の一方に基づいて演算された第 1 の制御量と第 1 のキャリア信号との比較に基づいて生成される。第 2 の制御パルス信号は、第 2 の直流電源の電圧および電流の他方に基づいて演算された第 2 の制御量と第 2 のキャリア信号との比較に基づいて生成される。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 8

【補正方法】変更

【補正の内容】

【0 0 1 8】

好ましくは、複数のスイッチング素子は、第 1 から第 4 のスイッチング素子を含む。第 1 のスイッチング素子は、電源配線および第 1 のノードの間に電氣的に接続される。第 2 のスイッチング素子は、第 2 のノードおよび第 1 のノードの間に電氣的に接続される。第

3のスイッチング素子は、第2の直流電源の正極端子と電氣的に接続される第4のノード、および第2のノードの間に電氣的に接続される。第4のスイッチング素子は、第1の直流電源の負極端子と第3のノードとの間に電氣的に接続される。電力変換器は、第1および第2のリアクトルをさらに含む。第1のリアクトルは、第1の直流電源の正極端子と第2のノードとの間に電氣的に接続される。第2のリアクトルは、第2の直流電源の正極端子と第1のノードとの間に電氣的に接続される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

【図1】本発明の実施の形態による電源システムの構成例を示す回路図である。

【図2】パラレル接続モードにおける第1の回路動作を説明する回路図である。

【図3】パラレル接続モードにおける第2の回路動作を説明する回路図である。

【図4】図2の回路動作時におけるリアクトルの還流経路を説明する回路図である。

【図5】図3の回路動作時におけるリアクトルの還流経路を説明する回路図である。

【図6】パラレル接続モードにおける第1の直流電源に対する直流電力変換（昇圧動作）を説明する回路図である。

【図7】パラレル接続モードにおける第2の直流電源に対する直流電力変換（昇圧動作）を説明する回路図である。

【図8】パラレル接続モードにおける負荷側からの等価回路を示すブロック図である。

【図9】第1の電源の制御動作例を説明するための波形図である。

【図10】第2の電源の制御動作例を説明するための波形図である。

【図11】電圧源として動作する電源の制御ブロックの構成例を示す図である。

【図12】電流源として動作する電源の制御ブロックの構成例を示す図である。

【図13】パラレル接続モードにおける各制御データの設定を説明する図表である。

【図14】同一位相のキャリア信号を用いた場合におけるパラレル接続モードの制御動作例を示す波形図である。

【図15】位相が異なるキャリア信号を用いた場合におけるパラレル接続モードの制御動作例を示す波形図である。

【図16】パラレル接続モードにおけるスイッチング損失を低減するための本発明の実施の形態1に従うキャリア位相制御による電流位相を説明する波形図である。

【図17】図16の所定期間における電流経路を説明する回路図である。

【図18】図16に示した電流位相でのスイッチング素子の電流波形図である。

【図19】キャリア信号間の位相差＝0のときの電流位相を示す波形図である。

【図20】図19に示した電流位相でのスイッチング素子の電流波形図である。

【図21】直流電源の各動作状態における本発明の実施の形態1に従うキャリア位相制御を説明するための図表である。

【図22】シリーズ接続モードにおける回路動作を説明する回路図である。

【図23】図22の回路動作時におけるリアクトルの還流経路を説明する回路図である。

【図24】シリーズ接続モードにおける直流電力変換（昇圧動作）を説明する回路図である。

【図25】シリーズ接続モードにおける負荷側からの等価回路を示すブロック図である。

【図26】シリーズ接続モードにおける制御動作例を説明するための波形図である。

【図27】シリーズ接続モードにおける電源の制御ブロックの構成例を示す図である。

【図28】シリーズ接続モードにおける各制御データの設定を説明する図表である。

【図29】パラレル接続モードおよびシリーズ接続モードでの制御信号を比較するための図表である。

【図30】図29に従ってパラレル接続モードからシリーズ接続モードへ切替る際におけ

る第 1 の動作波形例である。

【図 3 1】図 2 9 に従ってパラレル接続モードからシリーズ接続モードへ切替る際における第 2 の動作波形例である。

【図 3 2】パラレル接続モードにおける直流電源の状態を説明する図である。

【図 3 3】実施の形態 1 によるキャリア位相制御を適用したときの制御パルス信号を示す波形図である。

【図 3 4】実施の形態 1 によるキャリア位相制御をシリーズ接続モードにも適用した場合における制御信号を、パラレル接続モードにおける制御信号と比較して示す図表である。

【図 3 5】実施の形態 2 に従うパラレル接続モードからシリーズ接続モードへの切替動作例を示す波形図である。

【図 3 6】本発明の実施の形態による電源システムが適用された車両電源システムの構成例を示す回路図である。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

$$V_H = 1 / (1 - DT) \cdot V_i \quad \dots (1)$$

なお、本実施の形態による電力変換器 50 では、電力変換器 50 は、スイッチング素子 S1 ~ S4 の制御によって、直流電源 10, 20 が並列に負荷 30 との間で電力の授受を行なうパラレル接続モードと、直列に接続された直流電源 10, 20 が負荷 30 との間で電力の授受を実行するシリーズ接続モードとを切替えて動作することが可能である。パラレル接続モードは「第 1 の動作モード」に対応し、シリーズ接続モードは「第 2 の動作モード」に対応する。実施の形態 1 では、パラレル接続モードにおける制御動作、特に、スイッチング素子による電力損失低減のための制御について説明する。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【0046】

図 5 (a) を参照して、図 3 (b) の等価回路において、力行状態におけるリアクトル L1 の電流は、ダイオード D1、電源配線 PL、負荷 30 および接地配線 GL を介した電流経路 106 により還流することができる。また、回生状態におけるリアクトル L1 の電流は、ダイオード D4, D3 を介した電流経路 107 により還流することができる。電流経路 106, 107 によって、リアクトル L1 に蓄積されたエネルギーを放出することができる。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

図 8 には、パラレル接続モードにおける負荷側から見た等価回路が示される。

図 8 を参照して、パラレル接続モードでは、直流電源 10 と負荷 30 との間で直流電力変換を実行する電源 PS1 と、直流電源 20 と負荷 30 との間で直流電力変換を実行する電源 PS2 とは、負荷 30 に対して並列に電力を授受する。電源 PS1 は、図 6 に示した直流電力変換動作を実行する昇圧チョッパ回路に相当する。同様に、電源 PS2 は、図 7 に示した直流電力変換動作を実行する昇圧チョッパ回路に相当する。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

すなわち、電源 P S 1 は、直流電源 10 の電圧 $V[1]$ および出力電圧 V_o の間で、式 (2) に示した電圧変換比による直流電力変換機能を有する。同様に、電源 P S 2 は、直流電源 20 の電圧 $V[2]$ および出力電圧 V_o の間で、式 (3) に示した電圧変換比による直流電力変換機能を有する。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0074

【補正方法】変更

【補正の内容】

【0074】

制御パルス信号 / S D a は、制御パルス信号 S D a の反転信号である。デューティ比 D_a が高くなると、制御パルス信号 S D a の H レベル期間が長くなる。反対に、デューティ比 D_a が低くなると、制御パルス信号 S D a の L レベル期間が長くなる。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0115

【補正方法】変更

【補正の内容】

【0115】

時刻 T_a 以降では、直流電源 10 に対して昇圧チョッパ回路の下アーム素子がオンされ、直流電源 20 に対して昇圧チョッパ回路の下アーム素子がオフされた状態となる。すなわち、電流 $I(L2)$ が 下降 する一方で、電流 $I(L1)$ が 上昇 する。このとき、電力変換器 50 での電流経路は、図 17 (a) のようになる。

【手続補正 12】

【補正対象書類名】明細書

【補正対象項目名】0166

【補正方法】変更

【補正の内容】

【0166】

図 28 には、シリーズ接続モードにおける各制御データの設定が示される。

図 28 を参照して、図 24 に示した電圧制御のためのデューティ比指令値 D_v が、デューティ比 D_c に用いられる。電圧制御によって制御される電圧は、出力電圧 V_o である。図 27 中の伝達関数 H_v は、図 27 に示した昇圧チョッパ回路の伝達関数に相当する。また、フィードフォワード制御量 $D_v F F$ は、下記 (12) に示すように、直列接続された電源電圧 $V[1] + V[2]$ と、出力電圧 V_o との電圧差に応じて設定される。

【手続補正 13】

【補正対象書類名】明細書

【補正対象項目名】0206

【補正方法】変更

【補正の内容】

【0206】

また、パラレル接続モードでは、デューティ比 D_a , D_b は、電圧 $V[1]$, $V[2]$ に対する出力電圧 V_o の比に従って設定されるため、一方の直流電源の電圧が低下すると、1.0 に近い値となってしまう。したがって、制御信号 $S G 1 \sim S G 4$ のいずれかの H

レベル期間比が 1 . 0 に近づく可能性がある。実際の昇圧チョッパ回路の制御では、上アーム素子および下アーム素子が同時にオンすることを確実に防止するためのデッドタイムを設ける必要があるため、実現可能なデューティ比 D_a , D_b には上限値が存在する。したがって、パラレル接続モードのみでは、一方の直流電源の電圧がある程度低下すると電圧制御が不能となってしまう。すなわち、直流電源 10 , 20 の蓄積エネルギーを使い切る点で、パラレル接続モードには一定の限界が存在する。

【手続補正 1 4】

【補正対象書類名】図面

【補正対象項目名】図 1 3

【補正方法】変更

【補正の内容】

【図 1 3】

	パラレル接続I	パラレル接続II
SG1	/SDa or /SDb	
SG2	/SDa or SDb	
SG3	SDa or SDb	
SG4	SDa or /SDb	
Dv	Db	Da
Di	Da	Db
Hv	図7の伝達関数	図6の伝達関数
Hi	図6の伝達関数	図7の伝達関数
DvFF	$(V_o - V[2])/V_o$	$(V_o - V[1])/V_o$
DiFF	$(V_o - V[1])/V_o$	$(V_o - V[2])/V_o$
Ii	I[1]	I[2]

【手続補正 1 5】

【補正対象書類名】図面

【補正対象項目名】図 2 8

【補正方法】変更

【補正の内容】

【図 2 8】

	シリーズ接続
SG1	/SDc
SG2	SDc
SG3	H固定
SG4	SDc
Dv	Dc
Hv	図24の伝達関数
DvFF	$\frac{[V_o - (V[2] + V[1])]}{V_o}$