

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-16593

(P2010-16593A)

(43) 公開日 平成22年1月21日(2010.1.21)

(51) Int. Cl.	F I	テーマコード (参考)
<b>HO4N 5/335 (2006.01)</b>	HO4N 5/335 P	4M118
<b>HO1L 27/146 (2006.01)</b>	HO1L 27/14 E	5C024
	HO4N 5/335 U	
	HO4N 5/335 E	

審査請求 未請求 請求項の数 16 O L (全 20 頁)

(21) 出願番号	特願2008-174319 (P2008-174319)	(71) 出願人	306037311 富士フイルム株式会社 東京都港区西麻布2丁目26番30号
(22) 出願日	平成20年7月3日 (2008.7.3)	(74) 代理人	100115107 弁理士 高松 猛
		(74) 代理人	100132986 弁理士 矢澤 清純
		(72) 発明者	大田 基在 神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内
		Fターム(参考)	4M118 AA05 AB01 BA07 CB05 FA06 GA10 5C024 CX03 CX05 CX17 CY16 GX05 GX16 GY31

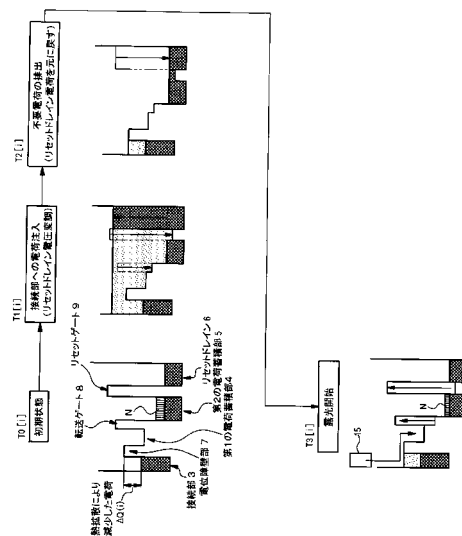
(54) 【発明の名称】 撮像装置及び固体撮像素子の駆動方法

(57) 【要約】

【課題】半導体基板上方の光電変換素子で発生した電荷を読み出す際、光電変換素子と半導体基板との接続部に電荷が残留してしまうのを防ぐ。

【解決手段】基板1上方に積層された一対の電極14, 16とこれに挟まれる光電変換層15とを含む光電変換素子Pをそれぞれ有する複数の画素を含む固体撮像素子30と、固体撮像素子30を駆動する駆動部35とを備える撮像装置であって、該画素が、基板1内に設けられ電極14と電気的に接続される接続部3と、接続部3に隣接して設けられ該接続部3の電位に対して電位障壁となる電位障壁部7と、電位障壁部7に隣接して設けられ光電変換層15で発生した電荷が接続部3及び電位障壁部7を介して蓄積される第一の電荷蓄積部4と、第一の電荷蓄積部4に蓄積された電荷に応じた信号を出力する信号出力回路とを含み、駆動部35は、接続部3に電荷を注入して、接続部3と電位障壁部7を同電位にする駆動を行う。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

半導体基板上方に積層された一对の電極とこれに挟まれる光電変換層とを含む光電変換素子をそれぞれ有する複数の画素を含む固体撮像素子と、前記固体撮像素子を駆動する駆動手段とを備える撮像装置であって、

前記画素が、前記半導体基板内に設けられ、前記一对の電極の一方と電気的に接続される接続部と、前記半導体基板内に前記接続部に隣接して設けられ、該接続部の電位に対して電位障壁となる電位障壁部と、前記半導体基板内に前記電位障壁部に隣接して設けられ、前記光電変換層で発生した電荷が前記接続部及び前記電位障壁部を介して蓄積される第一の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷に応じた信号を出力する信号出力回路とを含み、

前記駆動手段は、前記接続部に電荷を注入して、前記接続部と前記電位障壁部を同電位にする駆動を行う撮像装置。

## 【請求項 2】

請求項 1 記載の撮像装置であって、

前記駆動手段は、前記信号出力回路を構成するリセットトランジスタのドレインの電位を前記電位障壁部の電位よりも下降又は上昇させて前記接続部に電荷を注入し、前記電荷の注入後、前記ドレインの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記ドレインに排出することで前記接続部と前記電位障壁部を同電位にする撮像装置。

## 【請求項 3】

請求項 1 記載の撮像装置であって、

前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、

前記駆動手段は、前記電荷注入トランジスタのソースの電位を、前記電荷注入トランジスタのゲートの電位よりも下降又は上昇させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ソースの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする撮像装置。

## 【請求項 4】

請求項 1 記載の撮像装置であって、

前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、

前記駆動手段は、前記電荷注入トランジスタのゲートの電位を、前記電荷注入トランジスタのソースの電位よりも上昇又は下降させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ゲートの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする撮像装置。

## 【請求項 5】

請求項 2 ~ 4 のいずれか 1 項記載の撮像装置であって、

前記駆動手段が、前記接続部と前記電位障壁部を同電位にした状態で前記固体撮像素子の露光を開始し、前記露光の終了と共に、前記電位障壁部の電位を、前記露光中の電位よりも低く又は高くし、前記露光によって得られた信号の出力後から前記駆動において前記不要電荷を排出するまでに、前記電位障壁部の電位を、前記露光中の電位に戻す撮像装置。

## 【請求項 6】

請求項 1 ~ 5 のいずれか 1 項記載の撮像装置であって、

前記画素が、前記半導体基板内に設けられ、前記信号出力回路を構成する出力トランジスタのゲートに接続された第二の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷を前記第二の電荷蓄積部に転送する電荷転送手段とを備える撮像装置。

## 【請求項 7】

10

20

30

40

50

請求項 6 記載の撮像装置であって、  
前記第一の電荷蓄積部が埋め込み型の蓄積部である撮像装置。

【請求項 8】

請求項 1 ~ 7 のいずれか 1 項記載の撮像装置であって、  
前記光電変換層が有機材料で構成されている撮像装置。

【請求項 9】

半導体基板上方に積層された一对の電極とこれに挟まれる光電変換層とを含む光電変換素子をそれぞれ有する複数の画素を含む固体撮像素子の駆動方法であって、

前記画素が、前記半導体基板内に設けられ、前記一对の電極の一方と電気的に接続される接続部と、前記半導体基板内に前記接続部に隣接して設けられ、該接続部の電位に対して電位障壁となる電位障壁部と、前記半導体基板内に前記電位障壁部に隣接して設けられ、前記光電変換層で発生した電荷が前記接続部及び前記電位障壁部を介して蓄積される第一の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷に応じた信号を出力する信号出力回路とを含み、

前記接続部に電荷を注入して、前記接続部と前記電位障壁部を同電位にする駆動ステップを有する固体撮像素子の駆動方法。

【請求項 10】

請求項 9 記載の固体撮像素子の駆動方法であって、

前記駆動ステップでは、前記信号出力回路を構成するリセットトランジスタのドレインの電位を前記電位障壁部の電位よりも下降又は上昇させて前記接続部に電荷を注入し、前記電荷の注入後、前記ドレインの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記ドレインに排出することで前記接続部と前記電位障壁部を同電位にする固体撮像素子の駆動方法。

【請求項 11】

請求項 9 記載の固体撮像素子の駆動方法であって、

前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、

前記駆動ステップでは、前記電荷注入トランジスタのソースの電位を、前記電荷注入トランジスタのゲートの電位よりも下降又は上昇させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ソースの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする固体撮像素子の駆動方法。

【請求項 12】

請求項 9 記載の固体撮像素子の駆動方法であって、

前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、

前記駆動ステップでは、前記電荷注入トランジスタのゲートの電位を、前記電荷注入トランジスタのソースの電位よりも上昇又は下降させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ゲートの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする固体撮像素子の駆動方法。

【請求項 13】

請求項 10 ~ 12 のいずれか 1 項記載の固体撮像素子の駆動方法であって、

前記接続部と前記電位障壁部を同電位にした状態で前記固体撮像素子の露光を開始し、前記露光の終了と共に、前記電位障壁部の電位を、前記露光中の電位よりも低く又は高くするステップを有し、

前記露光によって得られた信号の出力後から前記駆動ステップにおいて前記不要電荷を排出するまでに、前記電位障壁部の電位を前記露光中の電位に戻す固体撮像素子の駆動方法。

【請求項 14】

請求項 9 ~ 13 のいずれか 1 項記載の固体撮像素子の駆動方法であって、  
前記画素が、前記半導体基板内に設けられ、前記信号出力回路を構成する出力トランジスタのゲートに接続された第二の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷を前記第二の電荷蓄積部に転送する電荷転送手段とを備える固体撮像素子の駆動方法。

【請求項 15】

請求項 14 記載の固体撮像素子の駆動方法であって、  
前記第一の電荷蓄積部が埋め込み型の蓄積部である固体撮像素子の駆動方法。

【請求項 16】

請求項 9 ~ 15 のいずれか 1 項記載の固体撮像素子の駆動方法であって、  
前記光電変換層が有機材料で構成されている固体撮像素子の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体基板上方に積層された一对の電極とこれに挟まれる光電変換層とを含む光電変換素子をそれぞれ有する複数の画素を含む固体撮像素子と、前記固体撮像素子を駆動する駆動手段とを備える撮像装置に関する。

【背景技術】

【0002】

特許文献 1 には、MOS トランジスタ回路による信号読み出し回路が形成された半導体基板と、半導体基板の上に積層され入射光量に応じた電荷を発生する光電変換膜と、半導体基板の表面に設けられ電荷を半導体基板の表面に導く配線が接続される接続部と、接続部に近接して設けられ接続部の電荷に対して一定電位障壁となる電位障壁手段と、電位障壁手段に近接して設けられ信号読み出し回路を構成する出力トランジスタのゲートに接続される電荷蓄積部とを備える固体撮像素子が開示されている。

20

【0003】

このような構成によれば、光電変換膜で発生した電荷を出力トランジスタのゲートにスムーズに流し、出力トランジスタのゲートから見て、電荷が蓄積する部分の実効的な静電容量が小さくなり、信号電圧が大きくなり、高感度の出力信号を得ることができる。

【0004】

図 10 は、特許文献 1 に開示された固体撮像素子の動作を説明するための図であり、半導体基板内の断面ポテンシャルを示した図である。

30

固体撮像素子の 1 画素から信号を得るには、まず、電荷蓄積部に蓄積されていた電荷をリセットドレインに排出してリセットする（時刻  $T_0$ ）。このとき、図示したように、電荷蓄積部内にはリセット動作に伴って発生するノイズ電荷であるリセットノイズ  $N_1$  が蓄積される。リセットが完了すると光電変換膜の露光が開始され、この露光によって発生した電荷  $Q$  が接続部から電位障壁を通過して電荷蓄積部へと蓄積される（時刻  $T_1$ ）。そして、この露光期間中に電荷蓄積部に蓄積された電荷量に応じた信号が信号読み出し回路から出力される。信号出力後は、時刻  $T_2$  に示すように再びリセット動作が行われ、電荷蓄積部にはリセットノイズ  $N_2$  が蓄積されて、この状態で次の露光が開始される。

【0005】

40

固体撮像素子から出力される信号を処理する信号処理回路には、信号に対して相関二重サンプリング処理を施す相関二重サンプリング（ $CDS$ ）回路が含まれる。この  $CDS$  回路では、リセットノイズに応じた信号と、リセットノイズが含まれる電荷に応じた信号との 2 つをサンプリングし、双方の差分を取ることで、リセットノイズを除去することが行われる。

【0006】

時刻  $T_1$  で得られた撮像信号から、時刻  $T_0$  で得られたリセットノイズ  $N_1$  に応じた信号を減算することで、リセットノイズを完全に除去することが可能である。このような処理を行うには、 $CDS$  回路において、時刻  $T_0$  の時点で固体撮像素子から出力される信号をサンプリングし（サンプリング  $SP_1$ ）、時刻  $T_2$  の時点で固体撮像素子から出力され

50

る信号をサンプリングして（サンプリング S P 2）、双方の差分を取る必要がある。しかし、サンプリング S P 1 からサンプリング S P 2 までの時間は露光期間と同じであり、CDS回路は全画素からの信号を順次処理する必要があるため、このような時間間隔で信号をサンプリングしていると、固体撮像素子から出力されてくる信号に対して処理が追いつかなくなってしまう。

【0007】

そこで、従来では、時刻 T 1 の時点でサンプリングした信号から、時刻 T 2 の時点でサンプリング（サンプリング S P 3）した信号を減算することで、リセットノイズの除去（完全には除去できないが一部は除去できる）を行っている。サンプリング S P 2 とサンプリング S P 3 の時間間隔は露光期間に比べて十分に短いため、全画素からの信号に対して CDS 処理を問題なく行うことができる。

10

【0008】

【特許文献 1】特開 2005 - 268477 号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

接続部の電位を決定する電荷は、熱拡散により、接続部から電荷蓄積部へと常に流れ出ている。一方で、接続部には、配線や光電変換膜等の部材が接続されているため、この部材を介して光電変換膜で発生した電荷が流れ込んだり、接続部と基板の接合部分で発生した電荷が流れ込んだりしてくる。このため、接続部からの熱拡散による電荷の流出は、熱拡散によって接続部から流出する単位時間当たりの電荷量と、配線等を介して接続部に流入してくる単位時間当たりの電荷量とが一致したとき（このときを平衡状態という）に、見かけ上、停止する。

20

【0010】

時刻  $t$ （＜平衡状態に到達する時間  $t_{eq}$ ）までに、接続部から熱励起により周辺領域に拡散する電荷総量  $Q$  は次式（1）で示される。

$$Q = I_n (1 + \frac{t}{t_{eq}}) \cdots (1)$$

ただし、 $I_n$  は比例係数

【0011】

図 10 の時刻 T 0 に示すように、平衡状態になった結果、電位障壁と接続部が同電位となっていれば理想的であり、このような画素も存在するが、平衡状態において接続部の電位が電位障壁の電位よりも高くなってしまいう画素も存在する。図 11 は、このような画素のポテンシャルを示したものである。図 11 に示すように、接続部の電位を決定する電荷は、 $Q$  だけ減少して、接続部の電位が電位障壁よりも高くなってしまいう。

30

【0012】

図 11 に示した状態で露光を開始すると、光電変換膜で発生した電荷  $Q$  の一部が接続部に残留するため、電荷蓄積部に移動する電荷量、即ち外部に読み出される信号量は、 $Q$  分減少し、残像の原因となる。

【0013】

更に、入射光量に対する信号出力特性は、接続部の電位、つまり接続部のポテンシャル井戸の深さに依存し、ポテンシャル井戸の深さは、接続部の電荷の熱拡散量に依存し、熱拡散量は接続部に流れ込む電流量に依存し、接続部に流れ込む電流量は光電変換膜から接続部に流れ込む電流量に依存し、ポテンシャル井戸の深さが時間と共に変動することから、入射光量に対する信号出力が一意に決まらず、単純に予めの補正情報を保持し、それを用いてリニアリティ補正を行うということが出来ない。

40

【0014】

本発明は、上記事情に鑑みてなされたものであり、半導体基板上方に設けられた光電変換素子を含む固体撮像素子を有する撮像装置において、光電変換素子と半導体基板との接続部に電荷が残留してしまうのを防いで残像を防止すると共にリニアリティ補正を可能にすることを目的とする。

50

**【課題を解決するための手段】****【0015】**

本発明の撮像装置は、半導体基板上方に積層された一对の電極とこれに挟まれる光電変換層とを含む光電変換素子をそれぞれ有する複数の画素を含む固体撮像素子と、前記固体撮像素子を駆動する駆動手段とを備える撮像装置であって、前記画素が、前記半導体基板内に設けられ、前記一对の電極の一方と電気的に接続される接続部と、前記半導体基板内に前記接続部に隣接して設けられ、該接続部の電位に対して電位障壁となる電位障壁部と、前記半導体基板内に前記電位障壁部に隣接して設けられ、前記光電変換層で発生した電荷が前記接続部及び前記電位障壁部を介して蓄積される第一の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷に応じた信号を出力する信号出力回路とを含み、前記駆動手段は、前記接続部に電荷を注入して、前記接続部と前記電位障壁部を同電位にする駆動を行う。

10

**【0016】**

この構成により、接続部と電位障壁部を同電位にした状態で露光を行うことが可能となり、露光中に光電変換層で発生した電荷の一部が接続部に残留するのを防いで、残像の発生を防ぐことができる。又、露光開始時の接続部の電位が（電位障壁部と同電位となることにより）既知となるため出力信号の基準レベルを設定することができる。この結果、入射光量に対する信号出力特性のリニアリティ補正が可能となり、信号出力特性を線形にすることができる。

**【0017】**

本発明の撮像装置は、前記駆動手段は、前記信号出力回路を構成するリセットトランジスタのドレインの電位を前記電位障壁部の電位よりも下降又は上昇させて前記接続部に電荷を注入し、前記電荷の注入後、前記ドレインの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記ドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

20

**【0018】**

この構成により、特別な素子を付加することなく、リセット電圧の制御だけで接続部と電位障壁部を同電位にすることができる。

**【0019】**

本発明の撮像装置は、前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、前記駆動手段は、前記電荷注入トランジスタのソースの電位を、前記電荷注入トランジスタのゲートの電位よりも下降又は上昇させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ソースの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

30

**【0020】**

この構成により、リセットドレインの電位を制御して電荷を注入する場合と比べて、電位変化を小さくすることができるため、低消費電力化が可能となる。

**【0021】**

本発明の撮像装置は、前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、前記駆動手段は、前記電荷注入トランジスタのゲートの電位を、前記電荷注入トランジスタのソースの電位よりも上昇又は下降させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ゲートの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

40

**【0022】**

この構成により、リセットドレインの電位を制御して電荷を注入する場合と比べて、電位変化を小さくすることができるため、低消費電力化が可能となる。

50

## 【0023】

本発明の撮像装置は、前記駆動手段が、前記接続部と前記電位障壁部を同電位にした状態で前記固体撮像素子の露光を開始し、前記露光の終了と共に、前記電位障壁部の電位を、前記露光中の電位よりも低く又は高くし、前記露光によって得られた信号の出力後から前記駆動において前記不要電荷を排出するまでに、前記電位障壁部の電位を、前記露光中の電位に戻す。

## 【0024】

この構成により、露光終了後、その露光によって第一の電荷蓄積部に蓄積された電荷に応じた信号が読み出されるまでの間に、接続部から第一の電荷蓄積部に熱拡散によって移動する電流量を極力減らすことができ、低ノイズ化を実現することができる。

10

## 【0025】

本発明の撮像装置は、前記画素が、前記半導体基板内に設けられ、前記信号出力回路を構成する出力トランジスタのゲートに接続された第二の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷を前記第二の電荷蓄積部に転送する電荷転送手段とを備える。又、前記第一の電荷蓄積部が埋め込み型の蓄積部である。

## 【0026】

この構成により、リセットノイズを正確に除去することが可能となる。又、第一の電荷蓄積部から第二の電荷蓄積部に電荷を完全転送することができる。

## 【0027】

本発明の撮像装置は、前記光電変換層が有機材料で構成されている。

20

## 【0028】

本発明の固体撮像素子の駆動方法は、半導体基板上方に積層された一对の電極とこれに挟まれる光電変換層とを含む光電変換素子をそれぞれ有する複数の画素を含む固体撮像素子の駆動方法であって、前記画素が、前記半導体基板内に設けられ、前記一对の電極の一方と電氣的に接続される接続部と、前記半導体基板内に前記接続部に隣接して設けられ、該接続部の電位に対して電位障壁となる電位障壁部と、前記半導体基板内に前記電位障壁部に隣接して設けられ、前記光電変換層で発生した電荷が前記接続部及び前記電位障壁部を介して蓄積される第一の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷に応じた信号を出力する信号出力回路とを含み、前記接続部に電荷を注入して、前記接続部と前記電位障壁部を同電位にする駆動ステップを有する。

30

## 【0029】

本発明の固体撮像素子の駆動方法は、前記駆動ステップでは、前記信号出力回路を構成するリセットトランジスタのドレインの電位を前記電位障壁部の電位よりも下降又は上昇させて前記接続部に電荷を注入し、前記電荷の注入後、前記ドレインの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記ドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

## 【0030】

本発明の固体撮像素子の駆動方法は、前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、前記駆動ステップでは、前記電荷注入トランジスタのソースの電位を、前記電荷注入トランジスタのゲートの電位よりも下降又は上昇させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ソースの電位を既定の電位に戻し、この動作によって発生した不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

40

## 【0031】

本発明の固体撮像素子の駆動方法は、前記画素が、前記接続部をドレインとするトランジスタであって、前記接続部に電荷を注入するための電荷注入トランジスタを備え、前記駆動ステップでは、前記電荷注入トランジスタのゲートの電位を、前記電荷注入トランジスタのソースの電位よりも上昇又は下降させて、前記ソースから前記接続部に電荷を注入し、前記電荷の注入後、前記ゲートの電位を既定の電位に戻し、この動作によって発生し

50

た不要電荷を前記信号出力回路を構成するリセットトランジスタのドレインに排出することで前記接続部と前記電位障壁部を同電位にする。

【0032】

本発明の固体撮像素子の駆動方法は、前記接続部と前記電位障壁部を同電位にした状態で前記固体撮像素子の露光を開始し、前記露光の終了と共に、前記電位障壁部の電位を、前記露光中の電位よりも低く又は高くするステップを有し、前記露光によって得られた信号の出力後から前記駆動ステップにおいて前記不要電荷を排出するまでに、前記電位障壁部の電位を前記露光中の電位に戻す。

【0033】

本発明の固体撮像素子の駆動方法は、前記画素が、前記半導体基板内に設けられ、前記信号出力回路を構成する出力トランジスタのゲートに接続された第二の電荷蓄積部と、前記第一の電荷蓄積部に蓄積された電荷を前記第二の電荷蓄積部に転送する電荷転送手段とを備える。又、前記第一の電荷蓄積部が埋め込み型の蓄積部である。

10

【0034】

本発明の固体撮像素子の駆動方法は、前記光電変換層が有機材料で構成されている。

【発明の効果】

【0035】

本発明によれば、半導体基板上方に設けられた光電変換素子を含む固体撮像素子を有する撮像装置において、光電変換素子と半導体基板との接続部に電荷が残留してしまうのを防いで残像を防止すると共にリニアリティ補正を可能にすることができる。

20

【発明を実施するための最良の形態】

【0036】

以下、本発明の実施形態について図面を参照して説明する。

【0037】

(第一実施形態)

図1は、本発明の第一実施形態である固体撮像素子の1画素分の断面模式図である。本実施形態の固体撮像素子は、図1に示す1画素を同一平面上で1次元状又は二次元状に複数配置した構成となっている。以下では、図1に示す1画素を、行(水平)方向とこれに直交する列(垂直)方向に二次元状に配列した構成を例にして説明する。

図1に示す固体撮像素子は、半導体基板であるp型シリコン基板1(以下、基板1という)と、基板1上方にゲート絶縁膜2及び絶縁層10を介して積層された光電変換素子Pとを備える。

30

【0038】

光電変換素子Pは、絶縁層10上に形成された下部電極14と、下部電極14上に形成された光電変換層15と、光電変換層15上に形成された上部電極16とを含む構成となっている。

【0039】

上部電極16には、その上方から被写体からの入射光が入射される。上部電極16は、光電変換層15に入射光を入射させる必要があるため、入射光に対して透明なITO等の導電性材料で構成される。上部電極16は、全画素で共通の一枚構成であるが、画素毎に分割してあっても良い。

40

【0040】

下部電極14は、画素毎に分割された薄膜であり、透明又は不透明の導電性材料(ITOやアルミニウム等)で構成される。

【0041】

光電変換層15は、入射光のうちの特定の波長域を吸収して、吸収した光量に応じた電荷を発生する有機又は無機の光電変換材料で構成された層である。光電変換層15を、緑色の波長域の光を吸収してこれに応じた電荷を発生する光電変換材料(例えばキナクリドン)で構成することで、可視光モノクロ撮像が可能となる。光電変換層15を、赤外の波長域の光を吸収してこれに応じた電荷を発生する光電変換材料(例えばフタロシアニン系

50



有機材料やナフトロシアニン系有機材料)で構成することで、赤外光モノクロ撮像が可能となる。

【0042】

基板1内には下部電極14と電氣的に接続されたn型不純物層からなる接続部3が設けられている。接続部3と下部電極14とは、ゲート絶縁膜2及び絶縁層10内に埋設された導電性材料からなるコンタクト配線11によって接続されている。

【0043】

接続部3の隣には、接続部3と反対導電型のp型の電位障壁部7が設けられている。電位障壁部7は、接続部3に対して電位障壁となる電位障壁手段として機能する。

【0044】

電位障壁部7の隣には、コンタクト配線11から接続部3に達し、ここから電位障壁部7を通過して移動してきた電荷を蓄積するための第一の電荷蓄積部4が設けられている。第一の電荷蓄積部4は、接続部3と同じ導電型のn型不純物層で構成されている。

【0045】

第一の電荷蓄積部4の表面には、第一の電荷蓄積部4と反対導電型のp型不純物を注入してなるp型不純物層4aが形成されている。第一の電荷蓄積部4の表面にp型不純物層4aを形成しておくことで、第一の電荷蓄積部4が基板最表面ではなく基板内部に設けられた所謂埋め込み型となり、基板内部に電荷が蓄積される。この結果、基板表面で発生する暗電流の混入を抑制することができ、S/Nを向上させることができる。又、第一の電荷蓄積部4およびp型不純物層4aの不純物濃度を調整して、第一の電荷蓄積部4を完全空乏化することで、所謂完全転送が可能になる。

【0046】

電位障壁部7上方には、接続部3をソースとし、第一の電荷蓄積部4をドレインとするトランジスタのゲート電極7aが、ゲート絶縁膜2を介して設けられている。このゲート電極7aは、外部から固定の電圧が印加されるようになっている。以下、ゲート電極7aをバリアゲート7aという。

【0047】

第一の電荷蓄積部4の隣には少し離間して第二の電荷蓄積部5が設けられている。第二の電荷蓄積部5は、接続部3と同じ導電型のn型不純物層で構成されている。

【0048】

第一の電荷蓄積部4と第二の電荷蓄積部5との間の基板1上方には、第一の電荷蓄積部4をソースとし、第二の電荷蓄積部5をドレインとするトランジスタのゲート電極8が、ゲート絶縁膜2を介して設けられている。このゲート電極8は、第一の電荷蓄積部4に蓄積された電荷を第二の電荷蓄積部5に転送する電荷転送手段として機能する。以下、ゲート電極8を転送ゲート8という。この転送ゲート8に高電圧の電荷転送パルスが印加されると、第一の電荷蓄積部4に蓄積された電荷が第二の電荷蓄積部5に転送される。第一の電荷蓄積部4を完全空乏化することが好ましく、このようにすることで第一の電荷蓄積部4にある電荷は第二の電荷蓄積部5に完全転送される。

【0049】

第二の電荷蓄積部5の隣には少し離間して、接続部3と同じ導電型のn型不純物層からなるリセットドレイン6が設けられている。リセットドレイン6には、可変のリセットドレイン電圧が外部から印加できるようになっている。

【0050】

第二の電荷蓄積部5とリセットドレイン6との間の基板1上方には、第二の電荷蓄積部5をソースとし、リセットドレイン6をドレインとするリセットトランジスタのゲート電極(以下、リセットゲートという)9が、ゲート絶縁膜2を介して設けられている。リセットゲート9に高電圧のリセットパルスを印加すると、第二の電荷蓄積部5に蓄積された電荷がリセットドレイン6へと排出される。

【0051】

基板1には、更に、第二の電荷蓄積部5に蓄積された電荷に応じた信号を出力するMO

10

20

30

40

50

Sトランジスタからなる公知の信号出力回路が、画素毎に設けられている。この信号出力回路には、上記リセットトランジスタも含まれる。

【0052】

図2は、図1に示す1画素分の等価回路を示した図である。

図2に示すように、信号出力回路は、リセットトランジスタの他に出力トランジスタ5aと行選択トランジスタ5bとを備える。出力トランジスタ5aは、そのゲートが第二の電荷蓄積部5に接続され、そのドレインが電源に接続され、そのソースが行選択トランジスタ5bのドレインに接続されている。出力トランジスタ5aは、第二の電荷蓄積部5に蓄積された電荷の電荷量に応じた電圧信号を出力するものである。

【0053】

行選択トランジスタ5bは、そのゲートに行選択パルスが印加されると、出力トランジスタ5aから出力された電圧信号を信号線に出力する。各画素に設けられた信号出力回路に行選択パルスが行毎に順次印加されることで、全ての画素から信号が出力される。

【0054】

図3は、第一実施形態の固体撮像素子を搭載する撮像装置の構成例を示した図である。

図3に示す撮像装置は、図1に示す画素をアレイ状に配置した固体撮像素子30と、固体撮像素子30の各画素から得られる信号に相関二重サンプリング(CDS)処理を行ってリセットノイズを除去するCDS回路31と、CDS回路31の出力信号をデジタル信号に変換するA/D変換器32と、A/D変換器32から出力されるデジタル信号に所定のデジタル信号処理を施して画像データを生成するデジタル信号処理部33と、デジタル信号処理部33で生成された画像データが記録される記録メディア34と、固体撮像素子30を駆動する駆動部35と、撮像装置全体を統括制御するシステム制御部36とを備える。尚、固体撮像素子30、CDS回路31、及びA/D変換器32は1チップ(1IC)の中に組み込まれていても良い。

【0055】

駆動部35は、リセットドレイン電圧の可変制御、リセットゲート9へのリセットパルス印加制御、電荷転送ゲート8への電荷転送パルス印加制御、行選択トランジスタ5bへの行選択パルス印加制御等を行う。

【0056】

このように構成された撮像装置では、スルー画像を得るための撮影、動画撮影、AE・AFを行うための撮影等を行う撮影モード時、スルー画像等の画像を生成するための露光を開始する直前に、熱拡散によって接続部3に形成されてしまっているポテンシャル井戸に電荷を注入して、接続部3と電位障壁部7を同電位にした後、露光を開始するようにしている。以下、接続部3と電位障壁部7を同電位にするときの撮像装置の動作を説明する。以下では、取り扱い電荷を電子として説明する。このため、以降で説明に用いるポテンシャル図は、図中の上から下に向かって電位が高くなっているものとして図示している。

【0057】

図4は、第一実施形態の固体撮像素子の行方向に並ぶ画素からなるライン(iライン目)の各画素における撮影モード時において接続部3と電位障壁部7を同電位にするときの動作を示す図であり、各時刻におけるiライン目の各画素の基板1内の断面ポテンシャルを示した図である。

まず、時刻 $T_0[i]$ の状態を初期状態とする。初期状態とは、iライン目の各画素の転送ゲート8に電荷転送パルスが印加されておらず、iライン目の各画素のリセットゲート9にリセットパルスが印加されておらず、iライン目の各画素のリセットドレイン6の電位が既定値(第一の電荷蓄積部4の電位よりも十分に高い値)になっている状態である。初期状態では、接続部3の電荷が、熱拡散によりQだけ減少している。

【0058】

この初期状態から、駆動部35は、リセットドレイン電圧を低くして、iライン目の各画素のリセットドレイン6の電位を電位障壁部7の電位よりも低くすると共に、iライン目の各画素の転送ゲート8に電荷転送パルスを印加し、iライン目の各画素のリセットゲ

10

20

30

40

50

ート9にリセットパルスを印加する。これにより、第二の電荷蓄積部5、第一の電荷蓄積部4、及び接続部3にリセットドレイン6から電荷が注入される。そして、リセットドレイン6から接続部3までが全てリセットドレイン6と同電位になり、熱拡散によって接続部3に形成されていたポテンシャル井戸は、注入された電荷によって完全に埋められる。  
(時刻 $T1[i]$ )。

【0059】

次に、駆動部35は、リセットドレイン電圧を初期状態の値に戻して、 $i$ ライン目の各画素のリセットドレイン6の電位を既定値に戻す。これにより、リセットドレイン6から注入された電荷のうち、接続部3のポテンシャル井戸に埋められた電荷以外の不要電荷が、リセットドレイン6に排出される(時刻 $T2[i]$ )。

10

【0060】

次に、駆動部35は、 $i$ ライン目の各画素の転送ゲート8への電荷転送パルスの印加と、 $i$ ライン目の各画素のリセットゲート9へのリセットパルスの印加を停止し、この状態を以って露光を開始し、露光中に光電変換層15で発生した電荷を、第一の電荷蓄積部4に蓄積させる(時刻 $T3[i]$ )。

【0061】

露光終了後、駆動部35は、 $i$ ライン目の各画素の第二の電荷蓄積部5に存在しているリセットノイズ $N$ に応じたリセットノイズ信号( $dark$ )を信号出力回路から出力させる。出力されたリセットノイズ信号( $dark$ )は $CDS$ 回路31にてサンプリングされる。

20

次に、駆動部35は、 $i$ ライン目の各画素の転送ゲート8に電荷転送パルスを印加して、第一の電荷蓄積部4から第二の電荷蓄積部5に電荷を転送する。そして、 $i$ ライン目の各画素の第二の電荷蓄積部5に転送された電荷に応じた撮像信号( $Sig$ )を信号出力回路から出力させる。出力された撮像信号( $Sig$ )は $CDS$ 回路31にてサンプリングされ、( $Sig$ ) - ( $dark$ )の処理がなされて、リセットノイズ $N$ に応じた信号が除去される。

次に、駆動部35は、 $i$ ライン目の各画素のリセットゲート9にリセットパルスを印加する。これにより、 $i$ ライン目の各画素の第二の電荷蓄積部5に存在していた電荷はリセットドレイン6に排出される。そして、駆動部35は、 $i$ ライン目の各画素の転送ゲート8への電荷転送パルスの印加と、 $i$ ライン目の各画素のリセットゲート9へのリセットパルスの印加を停止して初期状態に戻る。

30

【0062】

駆動部35は、以上の駆動を、 $i$ の値が異なる各ライン毎にタイミングをずらしながら行う。

【0063】

尚、時刻 $T1[i]$ において、転送ゲート8への電荷転送パルスの印加を省略しても、接続部3に電荷を注入することは可能である。この場合、時刻 $T2[i]$ において、転送ゲート8への電荷転送パルスの印加と、リセットゲート9へのリセットパルスの印加を行って不要電荷を排出すれば良い。又、時刻 $T1[i]$ において、リセットドレイン6の電位を、リセットゲート9の電位よりも低くすれば、リセットゲート9へのリセットパルスの印加を省略することができる。この場合も、時刻 $T2[i]$ において、転送ゲート8への電荷転送パルスの印加と、リセットゲート9へのリセットパルスの印加を行って不要電荷を排出すれば良い。

40

【0064】

以上のように、本実施形態の撮像装置によれば、リセットドレイン6から接続部3に電荷を注入することで、接続部3と電位障壁部7を同電位にした状態で露光を行うことが可能となり、露光中に光電変換層15で発生した電荷の一部が接続部3に残留するのを防いで、残像の発生を防ぐことができる。又、露光開始時の接続部3の電位が(電位障壁部7と同電位になることにより)既知となるため、出力信号の基準レベルを設定することができる。この結果、入射光量に対する信号出力特性のリニアリティ補正が可能となり、信号

50

出力特性を線形にすることができる。

【 0 0 6 5 】

尚、接続部 3 と電位障壁部 7 に電位差がある状態で露光が行われると、光電変換層 1 5 からどれだけの電荷が入力されたのか判断がつかなくなる。その結果、入射光量に対する信号出力特性に線形性が保てなくなる。又、図 4 に示した初期状態において、接続部 3 の電位は、それまでに接続部 3 を通った電荷の量や時間等によって随時変動する。このため、入射光量に対する出力特性に規則性がなくなり、リニアリティ補正が行えない状態となる。しかも、画素毎にこの電位は変動する。

【 0 0 6 6 】

これに対して、本駆動方法を採用すれば、接続部 3 と電位障壁部 7 が同電位となった状態で露光が行われるため、信号の基準レベルが設定可能となる。したがって、入射光量に対する出力特性に規則性を持たせることができ、リニアリティを系統的に補正することは可能となる。

【 0 0 6 7 】

図 5 は、第一実施形態の駆動方式を採用した場合の信号蓄積時間に対する信号出力特性の概念図である。

予め、本特性を撮像システムに記録しておけば、系統的にリニアリティ補正が可能となり、入射光量に対する信号出力特性を線形にすることができる。熱励起による放出電流量は時間と共に指数関数的に減少（（式 1）参照）し、放出電流量が、接続部 3 に流れ込む電流量（暗電流 + 被写体に応じた信号電流）と釣り合った時に熱平衡状態に達し、熱励起による放出電流量は見かけ上 0 となる。よって、入力信号に対する出力特性も図 5 のように信号蓄積時間の関数となる。このように、信号蓄積時間（露光時間）と出力電荷量を知ることができれば、図 5 に示したグラフから、信号電流量を知ることができるため、リニアリティ補正が可能となる。

【 0 0 6 8 】

（第二実施形態）

第一実施形態の駆動方式では、露光によって発生した電荷に応じた信号を出力させている期間において、接続部 3 から第一の電荷蓄積部 4 に熱拡散によって電荷が流入してしまい、これがノイズとなる可能性がある。本実施形態では、このノイズの発生を防止することのできる駆動方式について説明する。

【 0 0 6 9 】

本実施形態の撮像装置は、その基本構成は第一実施形態と同様であり、駆動部 3 5 が、バリアゲート 7 a に印加する電圧を可変制御して、電位障壁部 7 の電位を可変制御することができるようになってきている点が異なっている。

【 0 0 7 0 】

図 6 は、第二実施形態の固体撮像素子を搭載する撮像装置の撮影モード時の動作を示す図であり、 $i$  ライン目の各画素の各時刻における基板 1 内の断面ポテンシャルを示した図である。

まず、時刻  $T_0 [i]$  の状態を初期状態とする。初期状態とは、 $i$  ライン目の各画素の電位障壁部 7 の電位が露光期間中に設定すべき露光電位よりも十分小さな第一の電位になっており、 $i$  ライン目の各画素の転送ゲート 8 に電荷転送パルスが印加されておらず、 $i$  ライン目の各画素のリセットゲート 9 にリセットパルスが印加されておらず、 $i$  ライン目の各画素のリセットドレイン 6 の電位が既定値（第一の電荷蓄積部 4 の電位よりも十分に高い値）になっている状態である。初期状態では、接続部 3 の電荷が熱拡散により減少しており、接続部 3 にポテンシャル井戸が形成されている。又、第二の電荷蓄積部 5 には、直前のリセット動作によって発生したリセットノイズ  $N$  が蓄積されている。尚、露光電位及び第一の電位は設計時に任意に決められた値である。

【 0 0 7 1 】

この初期状態から、駆動部 3 5 は、リセットドレイン電圧を低くして、 $i$  ライン目の各画素のリセットドレイン 6 の電位を露光電位よりも低くすると共に、 $i$  ライン目のバリア

10

20

30

40

50

ゲート7aに印加する電圧を高くして、iライン目の各画素の電位障壁部7の電位を露光電位にし、iライン目の各画素の転送ゲート8に電荷転送パルス印加し、iライン目の各画素のリセットゲート9にリセットパルス印加する。

【0072】

これにより、第二の電荷蓄積部5、第一の電荷蓄積部4、及び接続部3にはリセットドレイン6から電荷が注入される。そして、リセットドレイン6から接続部3までが全てリセットドレイン6と同電位になり、熱拡散によって接続部3に形成されていたポテンシャル井戸は、注入された電荷によって完全に埋められる。(時刻T1[i])。

【0073】

次に、駆動部35は、リセットドレイン電圧を初期状態の値に戻して、iライン目の各画素のリセットドレイン6の電位を既定値に戻す。これにより、リセットドレイン6から注入された電荷のうち、接続部3のポテンシャル井戸に埋められた電荷以外の不要電荷(露光電位よりも低い電位を形成している接続部3の電荷を含む)が、リセットドレイン6に排出されて、接続部3と電位障壁部7が同電位となる(時刻T2[i])。

10

【0074】

次に、駆動部35は、iライン目の各画素の転送ゲート8への電荷転送パルスの印加と、iライン目の各画素のリセットゲート9へのリセットパルスの印加を停止し、この状態を以って露光開始とし、露光期間中に光電変換層15で発生した電荷を第一の電荷蓄積部4に蓄積させる(時刻T3[i], T4[i])。光電変換層15で発生した電荷Qは、接続部3に到達し、電位障壁部7を介して第一の電荷蓄積部4へと蓄積される。このとき、第二の電荷蓄積部5には、直前のリセット動作によるリセットノイズNのみが蓄積された状態となる。

20

【0075】

設定された露光期間の終了時刻になると、駆動部35は、バリアゲート7aに印加する電圧を低くして、iライン目の各画素の電位障壁部7の電位を第一の電位(初期状態の値)に戻す。このとき、接続部3と電位障壁部7には大きな電位差(露光電位と第一の電位の差に等しい)が発生するため、接続部3からの熱拡散による第一の電荷蓄積部4への電荷の流入は無視できるほどに微量となる。尚、露光電位と第一の電位の差は、接続部3から第一の電荷蓄積部4に流入する電流量が無視できるほど小さくなるような値に設定しておけば良い。

30

【0076】

駆動部35は、電位障壁部7の電位を第一の電位にした後、iライン目の各画素の第二の電荷蓄積部5に存在しているリセットノイズNに応じたリセットノイズ信号(dark)を信号出力回路から出力させる(時刻T5[i])。このリセットノイズ信号(dark)はCDS回路31にてサンプリングされる。

【0077】

次に、駆動部35は、iライン目の各画素の転送ゲート8に電荷転送パルス印加して、iライン目の各画素の第一の電荷蓄積部4に蓄積されていた電荷Qを第二の電荷蓄積部5に転送する(時刻T6[i])。

【0078】

電荷Qの転送が完了した後、駆動部35は、iライン目の各画素の第二の電荷蓄積部5に存在している電荷(Q+N)に応じた撮像信号(sig)を信号出力回路から出力させる。この撮像信号(sig)はCDS回路31にてサンプリングされ、(sig)-(dark)の処理が行われてリセットノイズNに応じた信号だけが除去される。

40

【0079】

次に、駆動部35は、iライン目の各画素のリセットゲート9にリセットパルス印加する。これにより、iライン目の各画素の第二の電荷蓄積部5に存在していた電荷(Q+N)はリセットドレイン6に排出される(時刻T7[i])。そして、駆動部35は、iライン目の各画素の転送ゲート8への電荷転送パルスの印加と、iライン目の各画素のリセットゲート9へのリセットパルスの印加を停止する(時刻T8[i])。そして初期状態に

50

戻る。

【0080】

駆動部35は、 $T0[i] \sim T8[i]$ までの駆動を、 $i$ の値が異なる各ライン毎にタイミングをずらしながら行う。

【0081】

以上のように、本実施形態の撮像装置によれば、信号出力回路による信号の出力中（図6の時刻 $T5[i] \sim T6[i]$ ）に、接続部3から第一の電荷蓄積部4に電荷が移動してくるのを防ぐことができる。このため、この電荷によるノイズを抑制することができ、高画質撮影を行うことが可能となる。

【0082】

又、本実施形態の撮像装置によれば、露光期間に発生した電荷を一時的に記憶しておく第一の電荷蓄積部4が設けられているため、リセットノイズ信号（dark）のサンプリングと、撮像信号（sig）のサンプリングとを図6の時刻 $T5[i]$ と $T6[i]$ の間の、固体撮像素子の露光期間よりも短い微小な時間間隔で実施することができ、撮像信号に含まれるリセットノイズに起因するノイズ信号を正確に除去することが可能となる。

【0083】

又、本実施形態の固体撮像素子によれば、光電変換素子Pが基板1内ではなく基板1上方に設けられているため、第一の電荷蓄積部4を追加するだけの十分なスペースを基板1内に確保することができる。基板1内にフォトダイオードを形成する一般的な固体撮像素子の場合、第一の電荷蓄積部4を基板内に追加してしまうと、フォトダイオードのためのスペースを維持することが難しくなり、感度の低下が懸念されてしまう。又、感度を維持しようとするれば、画素数の低下やチップサイズの増大等が懸念されてしまう。本実施形態の固体撮像素子によればこのような懸念が生じることはない。

【0084】

尚、図6の説明では、時刻 $T1[i]$ の時点で電位障壁部7の電位を露光電位にしているが、電位障壁部7の電位を露光電位にするタイミングは、時刻 $T6[i]$ で信号の出力が完了してから、時刻 $T2[i]$ で不要電荷の排出が完了するまでの間であればいつでも良い。

【0085】

例えば、時刻 $T7[i]$ の後に電位障壁部7の電位を露光電位にしておき、初期状態で電位障壁部7が露光電位となっても良い。又、時刻 $T1[i]$ において、電位障壁部7の電位を第一の電位のままにしておき、リセットドレイン6の電位を第一の電位よりも低くして接続部3に電荷を注入する。そして、時刻 $T2[i]$ で、電位障壁部7を露光電位にし、電荷転送パルス及びリセットパルスを印加することで、不要電荷を排出するようにしても良い。

【0086】

（第三実施形態）

本実施形態では、第一実施形態で説明した撮像装置において、接続部3と電位障壁部7を同電位にする別の方法について説明する。

【0087】

図7は、本発明の第三実施形態の撮像装置に搭載される固体撮像素子の1画素分の断面模式図である。図7において図1と同じ構成には同一符号を付してある。

図7に示す固体撮像素子は、図1に示す固体撮像素子に、接続部3に電荷を注入するための電荷注入トランジスタを追加した構成となっている。

この電荷注入トランジスタは、接続部3と、基板1内の接続部3の隣に少し離間して設けられたn型不純物層18と、接続部3とn型不純物層18の間の基板1上方にゲート絶縁膜2を介して設けられたゲート電極17とから構成されている。

【0088】

接続部3は電荷注入トランジスタのドレインとして機能し、n型不純物層18は電荷注入トランジスタのソースとして機能し、ゲート電極17は電荷注入トランジスタのゲートとして機能する。以下、n型不純物層18を電荷注入ソース18といい、ゲート電極17

10

20

30

40

50

を電荷注入ゲート 17 という。

【0089】

本実施形態の撮像装置の構成は、図 3 に示したものと同様である。ただし、本実施形態の撮像装置の駆動部 35 は、電荷注入ソース 18 に接続される電源を制御して、電荷注入ソース 18 の電位を、電荷注入ゲート 17 下の基板 1 の電位よりも高い高電位と、電荷注入ゲート 17 下の基板 1 の電位よりも低い低電位との 2 種類の電位のいずれかとなるように制御する機能を有する。

【0090】

以下、接続部 3 と電位障壁部 7 を同電位にするときの撮像装置の動作を説明する。

【0091】

図 8 は、第三実施形態の固体撮像素子の  $i$  ライン目の各画素において接続部 3 と電位障壁部 7 を同電位にするときの動作を示す図であり、 $i$  ライン目の各画素の各時刻における基板 1 内の断面ポテンシャルを示した図である。

まず、時刻  $T_0[i]$  の状態を初期状態とする。初期状態とは、 $i$  ライン目の各画素の電荷注入ソース 18 の電位が高電位となっており、 $i$  ライン目の各画素の転送ゲート 8 に電荷転送パルスが印加されておらず、 $i$  ライン目の各画素のリセットゲート 9 にリセットパルスが印加されておらず、 $i$  ライン目の各画素のリセットドレイン 6 の電位が既定値（第一の電荷蓄積部 4 の電位よりも十分に高い値）になっている状態である。初期状態では、接続部 3 の電荷が熱拡散により減少している。

【0092】

この初期状態から、駆動部 35 は、 $i$  ライン目の各画素の電荷注入ソース 18 の電位を低電位にする。これにより、接続部 3 及び第一の電荷蓄積部 4 には電荷注入ソース 18 から電荷が注入される。そして、電荷注入ソース 18 から第一の電荷蓄積部 4 までが全て電荷注入ソース 18 と同電位になり、熱拡散によって接続部 3 に形成されていたポテンシャル井戸は、注入された電荷によって完全に埋められる。（時刻  $T_1[i]$ ）。

【0093】

次に、駆動部 35 は、 $i$  ライン目の各画素の電荷注入ソース 18 の電位を高電位に戻すと共に、 $i$  ライン目の各画素の転送ゲート 8 に電荷転送パルスを印加し、 $i$  ライン目の各画素のリセットゲート 9 にリセットパルスを印加する。これにより、電荷注入ソース 18 から注入された電荷のうち、接続部 3 のポテンシャル井戸に埋められた電荷以外の不要電荷が、リセットドレイン 6 に排出される（時刻  $T_2[i]$ ）。

【0094】

次に、駆動部 35 は、 $i$  ライン目の各画素の転送ゲート 8 への電荷転送パルスの印加と、 $i$  ライン目の各画素のリセットゲート 9 へのリセットパルスの印加を停止し、この状態を以って露光を開始し、露光中に光電変換層 15 で発生した電荷を、第一の電荷蓄積部 4 に蓄積させる（時刻  $T_3[i]$ ）。露光終了後の動作は第一実施形態と同じであるため説明を省略する。

【0095】

以上のように、電荷注入トランジスタを用いることでも、接続部 3 と電位障壁部 7 を同電位にした状態で露光を行うことができる。電荷注入ソース 18 の電位変化は、第一実施形態で説明したリセットドレイン 6 の電位変化よりも小さくてすむため、第一実施形態の撮像装置と比べると消費電力を削減することができる。

【0096】

尚、第三実施形態の撮像装置においても、第二実施形態で説明した電位障壁部 7 の電位を可変制御する方法を組み合わせることで、ノイズを低減することができる。この場合、図 8 の時刻  $T_3[i]$  で露光が開始され、この露光が終了した時点で、電位障壁部 7 の電位を、露光期間中の電位よりも十分に低い電位にする。そして、信号の出力が完了してから時刻  $T_2[i]$  の不要電荷排出までの間（例えば、図 8 の時刻  $T_0[i]$  の直前や時刻  $T_1[i]$  又は  $T_2[i]$  のとき）に、電位障壁部の電位を、露光期間中の電位と同じにすれば良い。

10

20

30

40

50

## 【 0 0 9 7 】

( 第四実施形態 )

本実施形態では、第一実施形態で説明した撮像装置において、接続部 3 と電位障壁部 7 を同電位にする別の方法について説明する。

本実施形態の撮像装置の構成は、第三実施形態で説明したものと同様である。ただし、本実施形態の撮像装置の駆動部 3 5 は、電荷注入ソース 1 8 の電位は固定とし、電荷注入ゲート 1 7 の電位を、電荷注入ソース 1 8 の電位よりも高い高電位と、電荷注入ソース 1 8 の電位よりも低い低電位との 2 種類の電位のいずれかとなるように制御する。

## 【 0 0 9 8 】

以下、接続部 3 と電位障壁部 7 を同電位にするときの撮像装置の動作を説明する。

10

## 【 0 0 9 9 】

図 9 は、第四実施形態の固体撮像素子の  $i$  ライン目の各画素において接続部 3 と電位障壁部 7 を同電位にするときの動作を示す図であり、 $i$  ライン目の各画素の各時刻における基板 1 内の断面ポテンシャルを示した図である。

まず、時刻  $T_0 [i]$  の状態を初期状態とする。初期状態とは、 $i$  ライン目の各画素の電荷注入ゲート 1 7 の電位が低電位となっており、 $i$  ライン目の各画素の転送ゲート 8 に電荷転送パルスが印加されておらず、 $i$  ライン目の各画素のリセットゲート 9 にリセットパルスが印加されておらず、 $i$  ライン目の各画素のリセットドレイン 6 の電位が既定値 ( 第一の電荷蓄積部 4 の電位よりも十分に高い値 ) になっている状態である。初期状態では、接続部 3 の電荷が熱拡散により減少している。

20

## 【 0 1 0 0 】

この初期状態から、駆動部 3 5 は、 $i$  ライン目の各画素の電荷注入ゲート 1 7 の電位を高電位にする。これにより、接続部 3 及び第一の電荷蓄積部 4 には電荷注入ソース 1 8 から電荷が注入される。そして、電荷注入ソース 1 8 から第一の電荷蓄積部 4 までが全て電荷注入ソース 1 8 と同電位になり、熱拡散によって接続部 3 に形成されていたポテンシャル井戸は、注入された電荷によって完全に埋められる。( 時刻  $T_1 [i]$  )。

## 【 0 1 0 1 】

次に、駆動部 3 5 は、 $i$  ライン目の各画素の電荷注入ゲート 1 7 の電位を低電位に戻すと共に、 $i$  ライン目の各画素の転送ゲート 8 に電荷転送パルスを印加し、 $i$  ライン目の各画素のリセットゲート 9 にリセットパルスを印加する。これにより、電荷注入ソース 1 8 から注入された電荷のうち、接続部 3 のポテンシャル井戸に埋められた電荷以外の不要電荷が、リセットドレイン 6 に排出される ( 時刻  $T_2 [i]$  )。

30

## 【 0 1 0 2 】

次に、駆動部 3 5 は、 $i$  ライン目の各画素の転送ゲート 8 への電荷転送パルスの印加と、 $i$  ライン目の各画素のリセットゲート 9 へのリセットパルスの印加を停止し、この状態を以って露光を開始し、露光中に光電変換層 1 5 で発生した電荷を、第一の電荷蓄積部 4 に蓄積させる ( 時刻  $T_3 [i]$  )。露光終了後の動作は第一実施形態と同じであるため説明を省略する。

## 【 0 1 0 3 】

以上のように、電荷注入トランジスタを用いることでも、接続部 3 と電位障壁部 7 を同電位にした状態で露光を行うことができる。電荷注入ゲート 1 7 の電位変化は、第一実施形態で説明したリセットドレイン 6 の電位変化よりも小さくてすむため、第一実施形態の撮像装置と比べると消費電力を削減することができる。

40

## 【 0 1 0 4 】

尚、第四実施形態の撮像装置においても、第二実施形態で説明した電位障壁部 7 の電位を可変制御する方法を組み合わせることで、ノイズを低減することができる。即ち、図 9 の時刻  $T_3 [i]$  で露光が開始され、この露光が終了した時点で、電位障壁部 7 の電位を、露光期間中の電位よりも十分に低い電位にする。そして、信号の出力が完了してから時刻  $T_2 [i]$  で不要電荷排出が行われるまでの間 ( 例えば、図 9 の時刻  $T_0 [i]$  の直前や時刻  $T_1 [i]$  又は  $T_2 [i]$  のとき ) に、電位障壁部の電位を、露光期間中の電位と同じにする

50



ようにすれば良い。

【0105】

これまでの説明では、露光期間中に発生した電荷を、第一の電荷蓄積部4に一時的に蓄積するものとする。リセットノイズを正確に除去できるものとした。しかし、リセットノイズの除去精度を求めないのであれば、第一の電荷蓄積部4を設けない構成としても、第一～第四実施形態の駆動方式を採用することは可能である。

【0106】

この場合の固体撮像素子は、図1及び図7に示した固体撮像素子において、転送ゲート8をリセットゲート9に変更し、第二の電荷蓄積部5をリセットドレイン6に変更し、第一の電荷蓄積部4に出力トランジスタ5aのゲートを接続した構成とすれば良い。尚、この構成にする場合、第一の電荷蓄積部4表面のp型不純物層4aは削除する。このような構造であっても、リセットドレイン電位を可変制御したり、電荷注入トランジスタを設けたりすることで、残像を防止して高画質の撮影が可能となる。

10

【0107】

尚、カラー固体撮像素子の高感度化を目指すためには、光電変換層15の分光特性がブロードなものよりも、ある特定の波長領域の光のみを吸収し光電変換するタイプのものの方が有利である。なぜなら、分光特性がブロードなタイプは、カラー画像を取得する場合において色分解を行うためにカラーフィルタを用いる必要があるために、カラーフィルタを透過する光以外の光はフィルタに吸収され利用できないのに対し、ある特定の波長領域の光(例えば緑光)のみを吸収し光電変換するタイプのものは、その他の光(青光、赤光)を透過する為、例えば吸収光の異なる光電変換層を積層するなどの工夫を行えば、透過光を利用可能となり、光利用効率向上によって高感度化に有利となるからである。このため、第一～第四実施形態で説明した光電変換層15は、有機材料によって構成することが、撮像素子の高感度化を図る上で望ましい。

20

【0108】

又、有機材料で構成した光電変換層は、無機材料で構成した光電変換層に比べて厚みが薄い(300nm程度)ため、光電変換層の容量が大きくなる。つまり、接続部3に付随する容量が大きくなるため、熱拡散による流出電荷量 $Q$ も相対的に大きくなる( $Q = CV$ より)。故に、上述した駆動方式は、有機材料で構成された光電変換層を用いた場合に大きな効果を発揮する。

30

【0109】

又、ここまで、信号出力回路がnMOSトランジスタ回路によって構成される場合を例に、ポテンシャル図を用いて駆動方法を説明してきたが、信号出力回路がpMOSトランジスタ回路であってもnMOSの場合と極性が逆になる以外は考え方は全く同じであるため、説明を省略する。ちなみに、光電変換層15からの電荷が電子である場合はnMOSにて信号読み出し回路を形成し、正孔である場合はpMOSにて信号読み出し回路を形成すれば良い。

【0110】

又、以上の説明では、取り扱い電荷を電子としたが、これを正孔とした場合には、上記説明で用いた各ポテンシャル図を、図中の下から上に向かって電位が高くなっているものとして見れば良い。つまり、上記説明において、電位の大小関係を逆に読めば良い。又、上記説明において、n型層とp型層を全て逆にすれば良い。

40

【図面の簡単な説明】

【0111】

【図1】本発明の第一実施形態である固体撮像素子の1画素分の断面模式図

【図2】図1に示す1画素分の等価回路を示した図

【図3】第一実施形態の固体撮像素子を搭載する撮像装置の構成例を示した図

【図4】第一実施形態の固体撮像素子のiライン目の各画素において接続部3と電位障壁部7を同電位にするときの動作を示す図

【図5】第一実施形態の駆動方式を採用した場合の信号蓄積時間に対する信号出力特性の

50

概念図

【図6】第二実施形態の固体撮像素子を搭載する撮像装置の撮影モード時の動作を示す図

【図7】本発明の第三実施形態である固体撮像素子の1画素分の断面模式図

【図8】第三実施形態の固体撮像素子のiライン目の各画素において接続部3と電位障壁部7を同電位にするときの動作を示す図

【図9】第四実施形態の固体撮像素子のiライン目の各画素において接続部3と電位障壁部7を同電位にするときの動作を示す図

【図10】特許文献1に開示された固体撮像素子の動作を説明するための図

【図11】熱拡散による接続部電位の変動を示した図

【符号の説明】

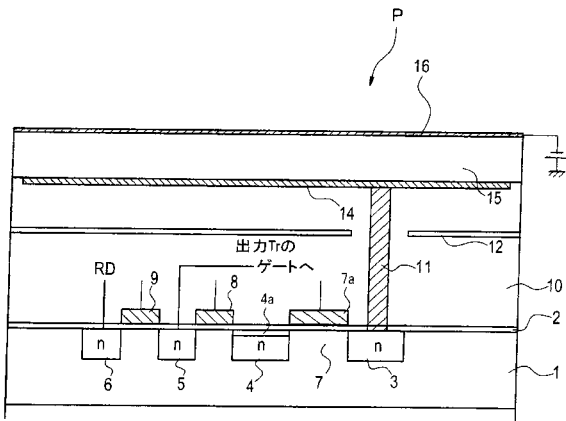
【0112】

- 1 シリコン基板
- 3 接続部
- 4 第一の電荷蓄積部
- 7 電位障壁部
- 14 下部電極
- 15 光電変換層
- 16 上部電極
- P 光電変換素子
- 30 固体撮像素子
- 35 駆動部

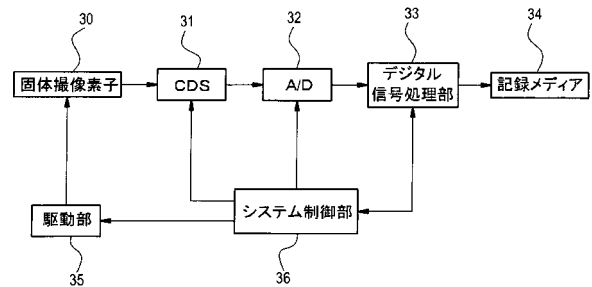
10

20

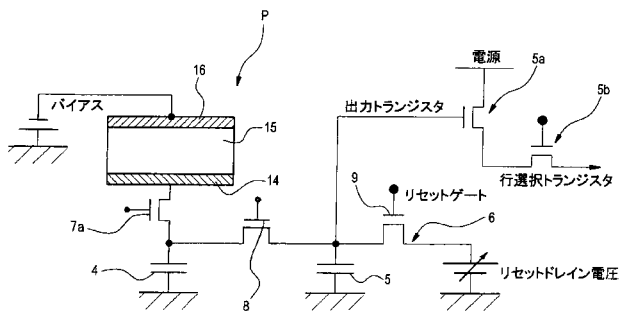
【図1】



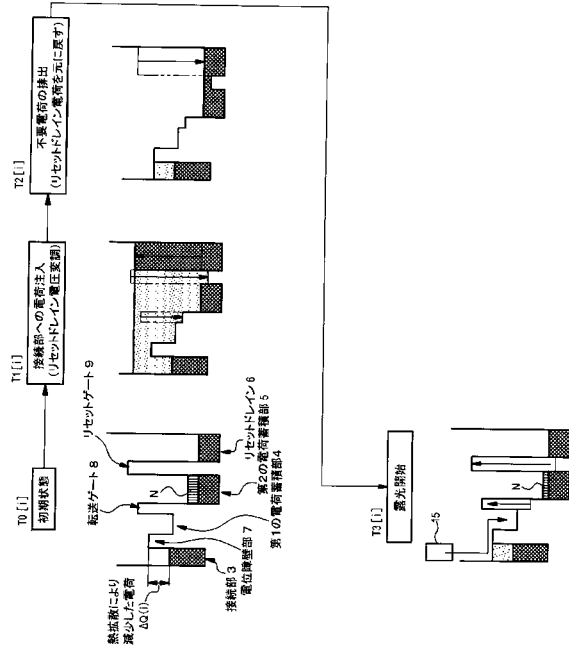
【図3】



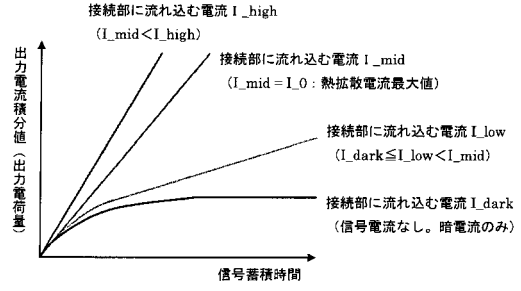
【図2】



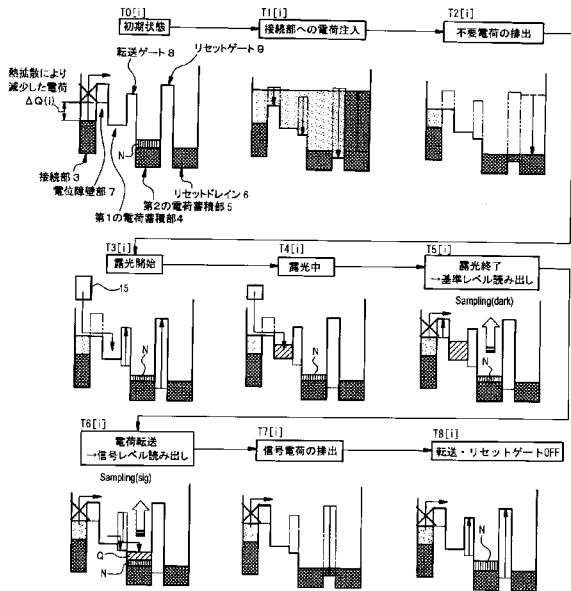
【 図 4 】



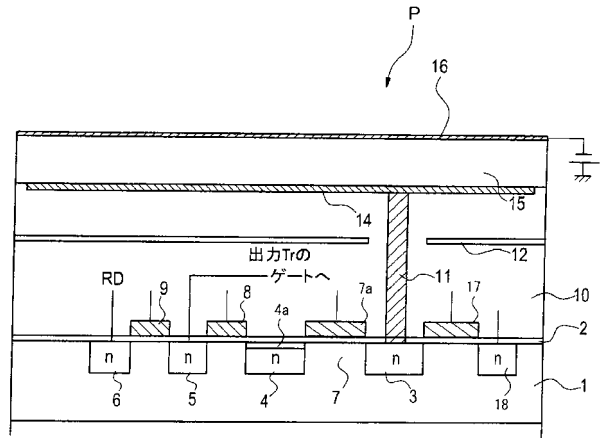
【 図 5 】



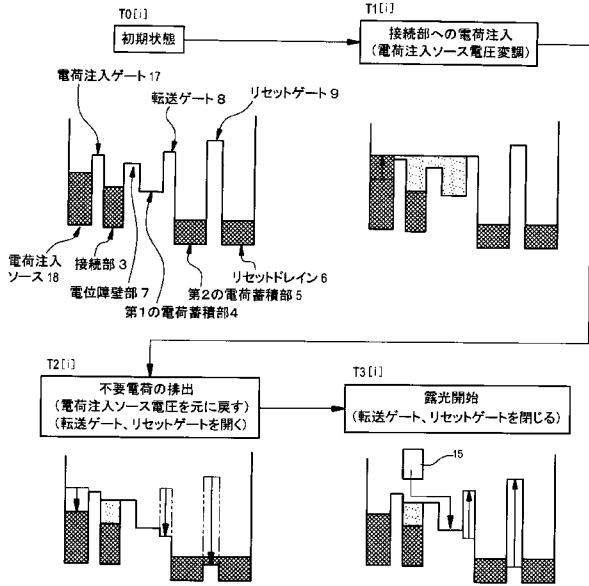
【 図 6 】



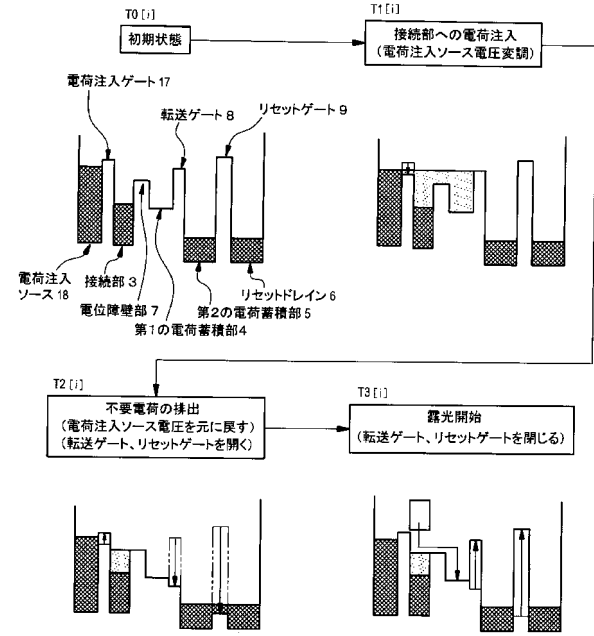
【 図 7 】



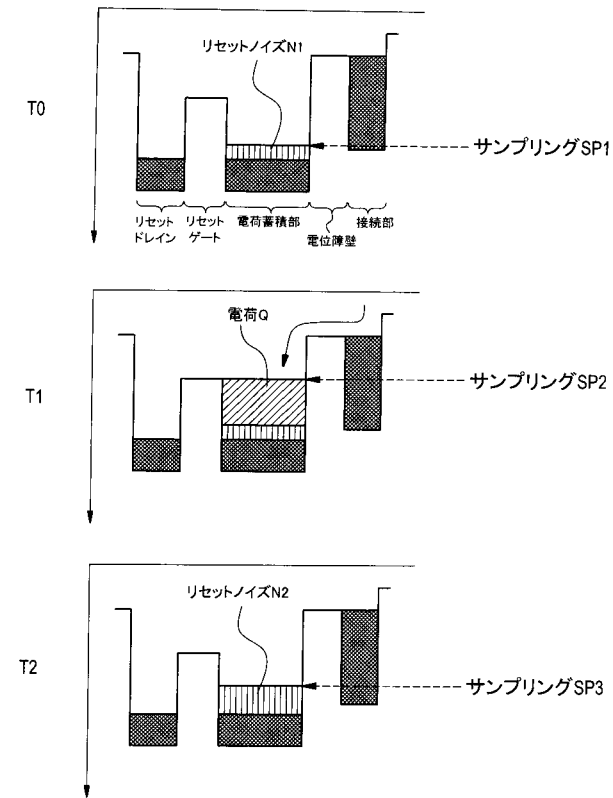
【 図 8 】



【 図 9 】



【 図 10 】



【 図 11 】

