

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 1 月 10 日 (10.01.2019)



(10) 国际公布号
WO 2019/006841 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2017/099251
- (22) 国际申请日: 2017 年 8 月 28 日 (28.08.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710550965.1 2017 年 7 月 7 日 (07.07.2017) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 徐向阳 (XU, Xiangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW

FIRM); 中国北京市西城区宣武门外大街 6 号庄胜广场第一座西翼 713 室吴大建 / 陈伟, Beijing 100052 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,

(54) Title: GOA DRIVING CIRCUIT

(54) 发明名称: 一种GOA驱动电路

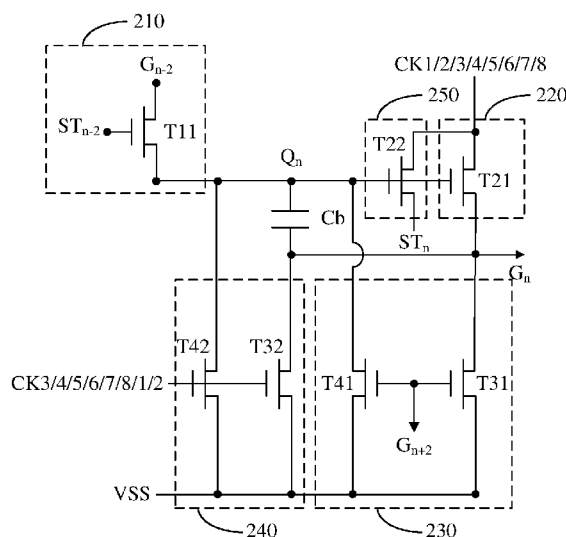


图 2

(57) Abstract: A GOA driving circuit, formed by cascading multiple stages of GOA units. The current stage of GOA unit comprises: a pull-up control module (210), a pull-up module (220), a pull-down module (230), a pull-down holding module (240), and stage-transmission module (250). The pull-down holding module (240) is configured to hold a pull-up control signal (Qn) and a row scanning signal (Gn) of the current stage of GOA unit at a low level according to a received second clock signal within the scanning period of a non-current row of pixel units. The structure of the GOA driving circuit is simplified, and the implementation of narrow-bezel design is facilitated.

(57) 摘要: 一种GOA驱动电路, 由多级GOA单元级联构成。当前级GOA单元包括: 上拉控制模块 (210), 上拉模块 (220), 下拉模块 (230), 下拉维持模块 (240) 和级传模块 (250)。下拉维持模块 (240) 配置为在非本行像素单元的扫描周期内, 根据接收到的第二时钟信号, 将上拉控制信号 (Qn) 与当前级GOA单元的行扫描信号 (Gn) 维持在低电平。GOA驱动电路的结构得到了简化, 有利于实现窄边框设计。

RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

- 发明人资格(细则4.17(iv))

本国际公布:

- 包括国际检索报告(条约第21条(3))。

一种 GOA 驱动电路

相关申请的交叉引用

本申请要求享有 2017 年 07 月 07 日提交的名称为“一种 GOA 驱动电路”的中国专利申请 CN201710550965.1 的优先权，该申请的全部内容通过引用并入本文中。

技术领域

本发明属于液晶显示技术领域，尤其涉及一种 GOA 驱动电路。

背景技术

随着平板显示技术的发展，高分辨率、高对比度、高刷新速率、窄边框、薄型化已成为平板显示发展趋势。目前液晶显示仍为平板显示的主流产品，为了实现液晶面板的窄边框、薄型化和低成本，广泛采用 GOA 驱动电路作为其栅极驱动电路。

图 1 为一现有 GOA 驱动电路的结构示意图，如图 1 所示，该 GOA 驱动电路包括上拉控制模块 110、上拉模块 120、下拉模块 130 以及两个下拉维持模块 141 与 142。其中，一个下拉维持模块 141 主要由薄膜晶体管 T51、T52、T53、T54、T32 以及 T42 构成。另一个下拉维持模块 142 主要由薄膜晶体管 T61、T62、T63、T64、T33 以及 T43 构成。其中，下拉维持模块 141 由施加于薄膜晶体管 T51 的栅极的控制信号 LC1 与施加于薄膜晶体管 T52 的栅极的控制信号 S4 共同控制，下拉维持模块 142 由施加于薄膜晶体管 T61 的栅极的控制信号 LC2 与施加于薄膜晶体管 T62 的栅极的控制信号 S5 共同控制。控制信号 LC1 和 LC2 均为周期为 200 倍帧周期，占空比为 1/2 的低频信号，LC1 和 LC2 相位相差 1/2 周期，在 LC1 和 LC2 的交替驱动下，下拉维持模块 141 与下拉维持模块 142 交替对 Qn 点和 Gn 的输出信号进行下拉维持。

由图 1 可以看出，上述两个下拉维持模块共由 12 个薄膜晶体管构成，在进行电路走线排布时需要占用较大的空间，不利于窄边框的设计。

发明内容

本发明所要解决的技术问题之一是需要提供一种减少布线空间，利于窄边框设计的 GOA 驱动电路。

为了解决上述技术问题，本申请的实施例首先提供了一种 GOA 驱动电路，所述 GOA 驱动电路由多级 GOA 单元级联构成，每一级 GOA 单元用于驱动一行像素单元，当前级 GOA 单元包括：

上拉控制模块，其配置为根据接收到的由第一 GOA 单元输出的行扫描信号与级传信号，输出上拉控制信号；

上拉模块，与所述上拉控制模块相连接，其配置为根据所述上拉控制信号，将接收到的第一时钟信号输出为当前级 GOA 单元的行扫描信号；

下拉模块，与所述上拉控制模块及所述上拉模块相连接，其配置为根据接收到的由第二 GOA 单元输出的行扫描信号，将所述上拉控制信号与所述当前级 GOA 单元的行扫描信号同时下拉至低电平；

下拉维持模块，与所述上拉控制模块及所述上拉模块相连接，其配置为在非本行像素单元的扫描周期内，根据接收到的第二时钟信号，将所述上拉控制信号与所述当前级 GOA 单元的行扫描信号维持在低电平；

其中，所述第一 GOA 单元为位于所述当前级 GOA 单元前面的 GOA 单元，所述第二 GOA 单元为位于所述当前级 GOA 单元后面的 GOA 单元。

优选地，所述上拉控制模块包括第一薄膜晶体管，所述第一薄膜晶体管的栅极连接由所述第一 GOA 单元输出的级传信号，其源极连接由所述第一 GOA 单元输出的行扫描信号，其漏极输出所述上拉控制信号。

优选地，所述上拉模块包括第二薄膜晶体管，所述第二薄膜晶体管的栅极连接所述上拉控制信号，其源极连接所述第一时钟信号，其漏极输出当前级 GOA 单元的行扫描信号。

优选地，所述下拉模块包括第三薄膜晶体管与第四薄膜晶体管；

所述第三薄膜晶体管与所述第四薄膜晶体管的栅极相互连接，并连接由所述第一 GOA 单元输出的行扫描信号，其源极也相互连接，并连接直流电源信号；

所述第三薄膜晶体管的漏极连接所述当前级 GOA 单元的行扫描信号，所述第四薄膜晶体管的漏极连接所述上拉控制信号。

优选地，所述下拉维持模块包括第五薄膜晶体管与第六薄膜晶体管；

所述第五薄膜晶体管与所述第六薄膜晶体管的栅极相互连接，并连接所述第二时钟信号，其源极也相互连接，并连接直流电源信号；

所述第五薄膜晶体管的漏极连接所述当前级 GOA 单元的行扫描信号，所述第六薄膜晶体管的漏极连接所述上拉控制信号。

优选地，所述第一时钟信号与所述第二时钟信号均为占空比为 1/4 的脉冲信号，且所述第一时钟信号超前于所述第二时钟信号 1/4 周期。

优选地，连接于当前级 GOA 单元的所述第一时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第一时钟信号 1/8 周期；

连接于当前级 GOA 单元的所述第二时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第二时钟信号 1/8 周期。

优选地，所述由第一 GOA 单元输出的行扫描信号包括第 N-2 级 GOA 单元输出的行扫描信号；

所述由第二 GOA 单元输出的行扫描信号包括第 N+2 级 GOA 单元输出的行扫描信号；

其中，N 表示当前级，且 N 为正整数。

优选地，所述 GOA 驱动单元还包括级传模块，所述级传模块包括第七薄膜晶体管；

所述第七薄膜晶体管的栅极连接所述上拉控制信号，其源极连接所述第一时钟信号，其漏极输出级传信号。

优选地，所述 GOA 驱动单元还包括自举电容，所述自举电容的第一极板连接所述上拉控制信号，其第二极板连接所述当前级 GOA 单元的行扫描信号。

与现有技术相比，上述方案中的一个或多个实施例可以具有如下优点或有益效果：

本发明实施例能够显著减少用于构成 GOA 单元中下拉维持模块的薄膜晶体管的数量，简化了 GOA 驱动电路的结构，有利于减少 GOA 驱动电路的布线空间，进而实现窄边框设计。

本发明的其他优点、目标，和特征在某种程度上将在随后的说明书中进行阐述，并且在某种程度上，基于对下文的考察研究对本领域技术人员而言将是显而易见的，或者可以从本发明的实践中得到教导。本发明的目标和其他优点可以通过下面的说明书，权利要求书，以及附图中所特别指出的结构来实现和获得。

附图说明

附图用来提供对本申请的技术方案或现有技术的进一步理解，并且构成说明书的一部分。其中，表达本申请实施例的附图与本申请的实施例一起用于解释本申请的技术方案，但并不构成对本申请技术方案的限制。

图 1 为现有技术中 GOA 驱动电路的一个 GOA 单元的结构示意图；

图 2 为根据本发明一实施例的 GOA 驱动电路的一个 GOA 单元的结构示意图；

图 3 为根据本发明一实施例的 GOA 驱动电路的时序图。

具体实施方式

以下将结合附图及实施例来详细说明本发明的实施方式，借此对本发明如何应用技术手段来解决技术问题，并达成相应技术效果的实现过程能充分理解并据以实施。本申请实施例以及实施例中的各个特征，在不相冲突前提下可以相互结合，所形成的技术方案均在本发明的保护范围之内。

本发明实施例提出一种结构简单的 GOA 驱动电路，图 2 示出该 GOA 驱动电路的第 N 级 GOA 单元，可以用于驱动第 N 行像素单元，如图 2 所示，该 GOA 单元包括上拉控制模块 210，上拉模块 220，下拉模块 230，下拉维持模块 240 以及级传模块 250。

其中，上拉控制模块 210 主要用于输出上拉控制信号，如图 2 所示，本发明实施例的上拉控制模块 210 包括薄膜晶体管 T11（第一薄膜晶体管）。T11 的栅极连接控制信号 ST_{n-2} ， ST_{n-2} 表示第 N-2 级 GOA 单元所输出的级传信号，关于级传信号将在后面详细说明。T11 的源极连接第 N-2 级 GOA 单元所输出的行扫描信号 G_{n-2} 。当 ST_{n-2} 为高电平时，T11 开启，且当 G_{n-2} 也跳变为高电平时，在 T11 的漏极输出一个上拉控制信号 Q_n ，该上拉控制信号 Q_n 可以用于控制上拉模块 220 的开启与关闭。

上拉模块 220 的输入端与上拉控制模块所输出的上拉控制信号 Q_n 相连接，主要用于根据该上拉控制信号 Q_n 输出行扫描信号 G_n 。如图 2 所示，本发明实施例的上拉模块 220 包括薄膜晶体管 T21（第二薄膜晶体管）。T21 的栅极连接上拉控制信号 Q_n ，其源极连接时钟信号 CK_n （第一时钟信号，n 可以表示 1 至 8 中任一），其漏极作为当前级 GOA 单元的行扫描信号的输出端，输出行扫描信号 G_n 。当 Q_n 为高电平时，T21 开启，且当 CK_n 也跳变为高电平时，在 T21 的漏极输出一个行扫描信号 G_n 。

下拉模块 230 分别与上拉控制模块以及上拉模块的输出端相连接,其主要用于,在完成对当前行像素单元的扫描后,将上拉控制信号 Q_n 以及行扫描信号 G_n 下拉至低电平。如图 2 所示,本发明实施例的下拉模块 230 包括薄膜晶体管 T31 (第三薄膜晶体管) 与薄膜晶体管 T41 (第四薄膜晶体管)。其中, T31 的栅极与 T41 的栅极,以及 T31 的源极与 T41 的源极分别连接在一起。相互连接的栅极还连接有由第 $N+2$ 级 GOA 单元输出的行扫描信号 G_{n+2} ,相互连接的源极连接一直流电源信号 VSS,且 VSS 为稳定的低电平。T31 的漏极连接当前级 GOA 单元的行扫描信号的输出端,当 G_{n+2} 为高电平时, T31 开启, VSS 可以将 G_n 拉低至低电平。T41 的漏极连接上拉控制信号 Q_n ,当 G_{n+2} 为高电平时, T41 开启, VSS 可以将 Q_n 拉低至低电平。

本领域技术人员容易理解的是,上述产生相应的控制作用的 ST_{n-2} 、 G_{n-2} 以及 G_{n+2} ,均可以更换为其他信号,例如将 ST_{n-2} 和/或 G_{n-2} 更换为位于当前级 GOA 单元前面的 GOA 单元(第一 GOA 单元)中的相应的信号,将 G_{n+2} 更换为位于当前级 GOA 单元后面的 GOA 单元(第二 GOA 单元)中的相应的信号,或者也可以是由外部整体输入至 GOA 驱动电路的信号,本发明实施例中对此不作限定。

级传模块 250 用于输出与行扫描信号同步的级传信号。如图 2 所示,本发明实施例的级传模块 250 包括薄膜晶体管 T22 (第七薄膜晶体管)。T22 的栅极以及源极分别与 T21 的栅极与源极相连接,因此,当上拉控制信号 Q_n 为高电平时, T22 开启,且当 CK_n 也跳变为高电平时,在 T22 的漏极端输出一级传信号 ST_n ,该级传信号 ST_n 与行扫描信号 G_n 同步输出。

在本发明的实施例中,基于级传模块 250 生成并输出级传信号而实现对其他级 GOA 单元的上拉控制模块进行响应的时序控制,能够提高电路的可靠性,降低误操作。

下拉维持模块 240 分别与上拉控制模块 210 以及上拉模块 220 相连接,下拉维持模块 240 主要用于在非本行像素单元的扫描周期内,稳定地实施下拉并维持上拉控制信号 Q_n 以及行扫描信号 G_n 的低电平状态。如图 2 所示,本发明实施例的下拉维持模块 240 包括薄膜晶体管 T32 (第五薄膜晶体管) 以及薄膜晶体管 T42 (第六薄膜晶体管)。其中, T32 的栅极与 T42 的栅极相互连接,并同时连接时钟信号 CK_m (第二时钟信号, m 可以表示 1 至 8 中任一)。T32 的源极与 T42 的源极相互连接,并同时连接直流电源信号 VSS。T32 的漏极连接当前级

GOA 单元的行扫描信号的输出端,当 CK_m 为高电平时, T_{32} 开启, V_{SS} 可以将 G_n 拉低至低电平。 T_{42} 的漏极连接上拉控制信号 Q_n ,当 CK_m 为高电平时, T_{42} 开启, V_{SS} 可以将 Q_n 拉低至低电平。

另外,如图 2 所示,本发明实施例的 GOA 单元也设置有自举电容 C_b , C_b 的第一极板连接上拉控制信号 Q_n ,其第二极板连接当前级 GOA 单元的行扫描信号 G_n 。自举电容 C_b 主要用于维持薄膜晶体管 T_{21} 的栅极与源极之间的电压,稳定 T_{21} 的输出。关于 C_b 的相关内容可参见现有技术,此处不再赘述。

从上述结构可以看出,本发明实施例的下拉维持模块 240 仅由 2 个薄膜晶体管构成,相比于现有技术中的由 12 个薄膜晶体管的构成的下拉维持模块,其所用薄膜晶体管的数量显著降低,既简化了 GOA 驱动电路的结构,又能够较少 GOA 驱动电路所占用的空间,有利于实现窄边框化。

下面结合图 3 所示的 GOA 驱动电路工作的时序图,对本发明实施例的 GOA 驱动电路的工作过程进行说明。

上述 GOA 单元通过相互级联构成 GOA 驱动电路,具体的,以图 2 中的第 N 级 GOA 单元为例,其通过上拉控制模块 210 与第 $N-2$ 级 GOA 单元相级联,并通过下拉模块 230 与第 $N+2$ 级 GOA 单元相级联。

进一步地,本发明实施例中所采用的第一时钟信号 CK_n 与第二时钟信号 CK_m 均为占空比为 $1/4$ 的脉冲信号。且相邻的两级 GOA 单元所接入的第一时钟信号 CK_n 具有设定的相位差。以第 N 级 GOA 单元为例,接入第 N 级 GOA 单元的第一时钟信号 CK_n 超前于接入第 $N+1$ 级 GOA 单元的第一时钟信号 CK_{n+1} $1/8$ 周期。同样的,相邻的两级 GOA 单元所接入的第二时钟信号 CK_m 也具有设定的相位差。以第 N 级 GOA 单元为例,接入第 N 级 GOA 单元的第二时钟信号 CK_m 超前于接入第 $N+1$ 级 GOA 单元的第二时钟信号 CK_{m+1} $1/8$ 周期。

根据上述内容容易知道,连续 8 级 GOA 单元的第一时钟信号 CK_n 可以形成一个循环,同样的,连续 8 级 GOA 单元的第二时钟信号 CK_m 可以形成一个循环。因此,在图 3 中基于 8 个具体的第一/第二时钟信号进行说明。

另外,对于同一级 GOA 单元,应用于其上拉模块 220 的第一时钟信号 CK_n 与应用于其下拉维持模块 240 的第二时钟信号 CK_m 也保持有设定的相位差。具体为,第一时钟信号 CK_n 超前于第二时钟信号 CK_m $1/4$ 周期。因此,分别对应于 8 个第一时钟信号 CK_1 、 CK_2 、 CK_3 、 CK_4 、 CK_5 、 CK_6 、 CK_7 以及 CK_8 ,第二时钟信号的时序为 CK_3 、 CK_4 、 CK_5 、 CK_6 、 CK_7 、 CK_8 、 CK_1 以及 CK_2 。

结合图 2 与图 3, STV 表示初始触发信号, 在本发明实施例中, 其被同时接入第 1 级 GOA 单元以及第 2 级 GOA 单元中的薄膜晶体管 T11 的栅极与源极(即同时充当第 1 级 GOA 单元与第 2 级 GOA 单元的 ST_{n-2} 与 G_{n-2})。当 STV 为高电平时, 第 1 级 GOA 单元与第 2 级 GOA 单元的 T11 同时开启, 且将 Q1 与 Q2 均拉升至高电平, 进而使得第 1 级 GOA 单元与第 2 级 GOA 单元的 T21 同时开启。

当 CK1 的高电平到来后, 第 1 级 GOA 单元的行扫描信号输出端输出一个高电平的行扫描信号 G1, 当 CK2 的高电平到来后, 第 2 级 GOA 单元的行扫描信号输出端也会输出一个高电平的行扫描信号 G2, 如图 3 所示。

在 G1 跳变为高电平后, 由于 ST1 (与 G1 同步输出) 与 G1 分别连接至第 3 级 GOA 单元的 T11 的栅极与源极, 因此第 3 级 GOA 单元的 T11 被开启, 当 CK3 的高电平到来后, 第 3 级 GOA 单元的行扫描信号输出端输出一个高电平的行扫描信号 G3。

在 G3 跳变为高电平后, 由于 G3 同时连接至第 1 级 GOA 单元的 T31 与 T41 的栅极, 因此 T31 与 T41 被开启, 进而将第 1 级 GOA 单元的 G1 与 Q1 同时拉低至低电平。

另一方面, 由于 CK3 同时作为第 1 级 GOA 单元的 T32 与 T42 的栅极的控制信号, 因此, 当 CK3 跳变为高电平后, T32 与 T42 被开启, 可以同时为 G1 与 Q1 施加下拉作用。在本发明的实施例中, 通过 T31、T41、T32 与 T42 的共同作用, 能够将 G1 与 Q1 更加快速地下拉至低电平。

当 G3 跳变恢复至低电平(当第 5 级 GOA 单元的行扫描信号 G5 输出高电平后, 或者当 CK5 跳变为高电平后, G3 会被拉低至低电平)后, T31 与 T41 将关闭, 并维持至下一帧, 因此 T31 与 T41 对 G1 与 Q1 的下拉作用将不再存在。

但对于 T32 与 T42 而言, 由于其栅极端连接 CK3, 而 CK3 经历 1/4 时钟信号周期之后, 将再次跳变为高电平, 进而使得 T32 与 T42 再次打开, 并对 G1 与 Q1 进行下拉。容易理解的是, 在接下来的扫描过程中, T32 与 T42 将呈周期性地开启, 并周期性地对 G1 与 Q1 施加下拉作用, 以使得 G1 与 Q1 在之后的扫描过程中, 均能稳定地保持在低电平状态。

在本发明的实施例中, 通过第一时钟信号与第二时钟信号的相互配合, 来实现对行扫描信号 G_n 与上拉控制信号 Q_n 的下拉维持, 简化了 GOA 驱动电路的设计, 有利于超窄边框显示面板结构。

虽然本发明所揭露的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属技术领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

权利要求书

1. 一种 GOA 驱动电路, 所述 GOA 驱动电路由多级 GOA 单元级联构成, 每一级 GOA 单元用于驱动一行像素单元, 当前级 GOA 单元包括:

上拉控制模块, 其配置为根据接收到的由第一 GOA 单元输出的行扫描信号与级传信号, 输出上拉控制信号;

上拉模块, 与所述上拉控制模块相连接, 其配置为根据所述上拉控制信号, 将接收到的第一时钟信号输出为当前级 GOA 单元的行扫描信号;

下拉模块, 与所述上拉控制模块及所述上拉模块相连接, 其配置为根据接收到的由第二 GOA 单元输出的行扫描信号, 将所述上拉控制信号与所述当前级 GOA 单元的行扫描信号同时下拉至低电平;

下拉维持模块, 与所述上拉控制模块及所述上拉模块相连接, 其配置为在非本行像素单元的扫描周期内, 根据接收到的第二时钟信号, 将所述上拉控制信号与所述当前级 GOA 单元的行扫描信号维持在低电平;

其中, 所述第一 GOA 单元为位于所述当前级 GOA 单元前面的 GOA 单元, 所述第二 GOA 单元为位于所述当前级 GOA 单元后面的 GOA 单元。

2. 根据权利要求 1 所述的 GOA 驱动电路, 其中, 所述上拉控制模块包括第一薄膜晶体管, 所述第一薄膜晶体管的栅极连接由所述第一 GOA 单元输出的级传信号, 其源极连接由所述第一 GOA 单元输出的行扫描信号, 其漏极输出所述上拉控制信号。

3. 根据权利要求 1 所述的 GOA 驱动电路, 其中, 所述上拉模块包括第二薄膜晶体管, 所述第二薄膜晶体管的栅极连接所述上拉控制信号, 其源极连接所述第一时钟信号, 其漏极输出当前级 GOA 单元的行扫描信号。

4. 根据权利要求 1 所述的 GOA 驱动电路, 其中,

所述下拉模块包括第三薄膜晶体管与第四薄膜晶体管;

所述第三薄膜晶体管与所述第四薄膜晶体管的栅极相互连接, 并连接由所述第二 GOA 单元输出的行扫描信号, 其源极也相互连接, 并连接直流电源信号;

所述第三薄膜晶体管的漏极连接所述当前级 GOA 单元的行扫描信号, 所述第四薄膜晶体管的漏极连接所述上拉控制信号。

5. 根据权利要求 1 所述的 GOA 驱动电路, 其中,

所述下拉维持模块包括第五薄膜晶体管与第六薄膜晶体管;

所述第五薄膜晶体管与所述第六薄膜晶体管的栅极相互连接, 并连接所述第

二时钟信号，其源极也相互连接，并连接直流电源信号；

所述第五薄膜晶体管的漏极连接所述当前级 GOA 单元的行扫描信号，所述第六薄膜晶体管的漏极连接所述上拉控制信号。

6. 根据权利要求 5 所述的 GOA 驱动电路，其中，所述第一时钟信号与所述第二时钟信号均为占空比为 1/4 的脉冲信号，且所述第一时钟信号超前于所述第二时钟信号 1/4 周期。

7. 根据权利要求 5 所述的 GOA 驱动电路，其中，

连接于当前级 GOA 单元的所述第一时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第一时钟信号 1/8 周期；

连接于当前级 GOA 单元的所述第二时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第二时钟信号 1/8 周期。

8. 根据权利要求 5 所述的 GOA 驱动电路，其中，

所述由第一 GOA 单元输出的行扫描信号包括第 N-2 级 GOA 单元输出的行扫描信号；

所述由第二 GOA 单元输出的行扫描信号包括第 N+2 级 GOA 单元输出的行扫描信号；

其中，N 表示当前级，且 N 为正整数。

9. 根据权利要求 1 所述的 GOA 驱动电路，其中，

所述 GOA 驱动单元还包括级传模块，所述级传模块包括第七薄膜晶体管；

所述第七薄膜晶体管的栅极连接所述上拉控制信号，其源极连接所述上拉控制信号，其漏极输出级传信号。

10. 根据权利要求 1 所述的 GOA 驱动电路，其中，所述 GOA 驱动单元还包括自举电容，所述自举电容的第一极板连接所述上拉控制信号，其第二极板连接所述当前级 GOA 单元的行扫描信号。

11. 根据权利要求 2 所述的 GOA 驱动电路，其中，

所述下拉维持模块包括第五薄膜晶体管与第六薄膜晶体管；

所述第五薄膜晶体管与所述第六薄膜晶体管的栅极相互连接，并连接所述第二时钟信号，其源极也相互连接，并连接直流电源信号；

所述第五薄膜晶体管的漏极连接所述当前级 GOA 单元的行扫描信号，所述第六薄膜晶体管的漏极连接所述上拉控制信号。

12. 根据权利要求 11 所述的 GOA 驱动电路，其中，所述第一时钟信号与

所述第二时钟信号均为占空比为 1/4 的脉冲信号，且所述第一时钟信号超前于所述第二时钟信号 1/4 周期。

13. 根据权利要求 11 所述的 GOA 驱动电路，其中，

连接于当前级 GOA 单元的所述第一时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第一时钟信号 1/8 周期；

连接于当前级 GOA 单元的所述第二时钟信号超前于连接于与当前级 GOA 单元级联的后一级 GOA 单元的所述第二时钟信号 1/8 周期。

14. 根据权利要求 11 所述的 GOA 驱动电路，其中，

所述由第一 GOA 单元输出的行扫描信号包括第 N-2 级 GOA 单元输出的行扫描信号；

所述由第二 GOA 单元输出的行扫描信号包括第 N+2 级 GOA 单元输出的行扫描信号；

其中，N 表示当前级，且 N 为正整数。

15. 根据权利要求 2 所述的 GOA 驱动电路，其中，

所述 GOA 驱动单元还包括级传模块，所述级传模块包括第七薄膜晶体管；

所述第七薄膜晶体管的栅极连接所述上拉控制信号，其源极连接所述上拉控制信号，其漏极输出级传信号。

16. 根据权利要求 2 所述的 GOA 驱动电路，其中，所述 GOA 驱动单元还包括自举电容，所述自举电容的第一极板连接所述上拉控制信号，其第二极板连接所述当前级 GOA 单元的行扫描信号。

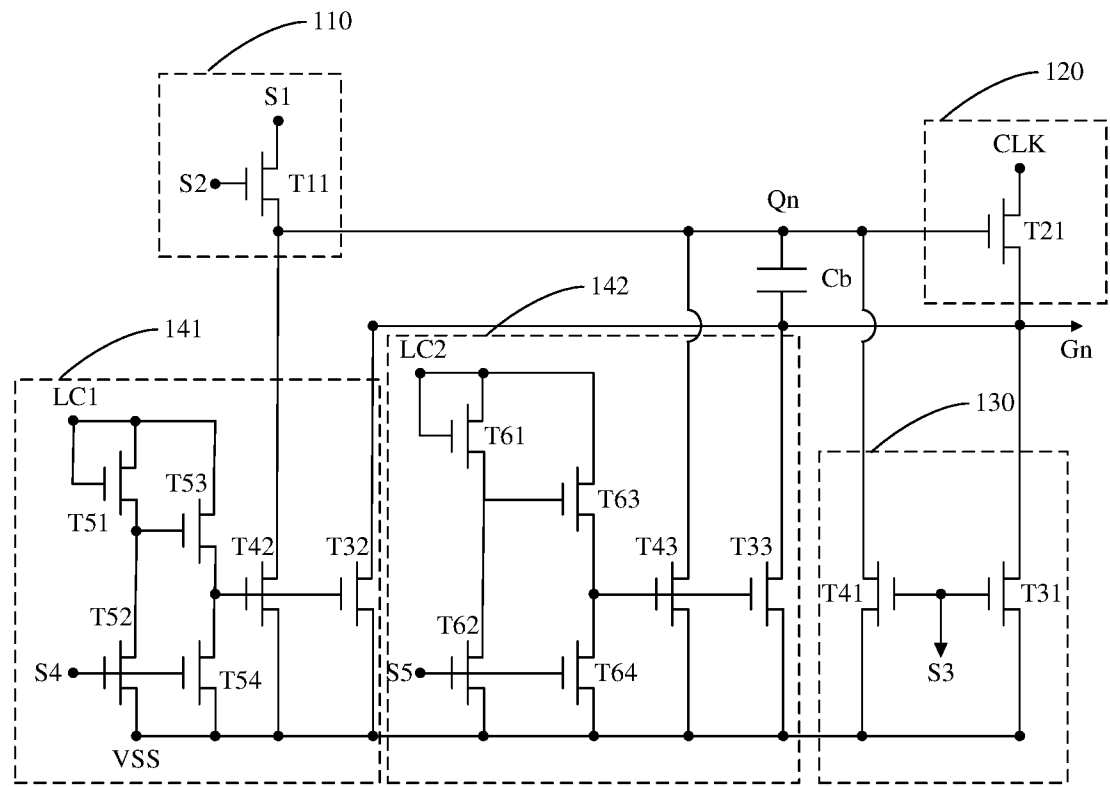


图 1
(现有技术)

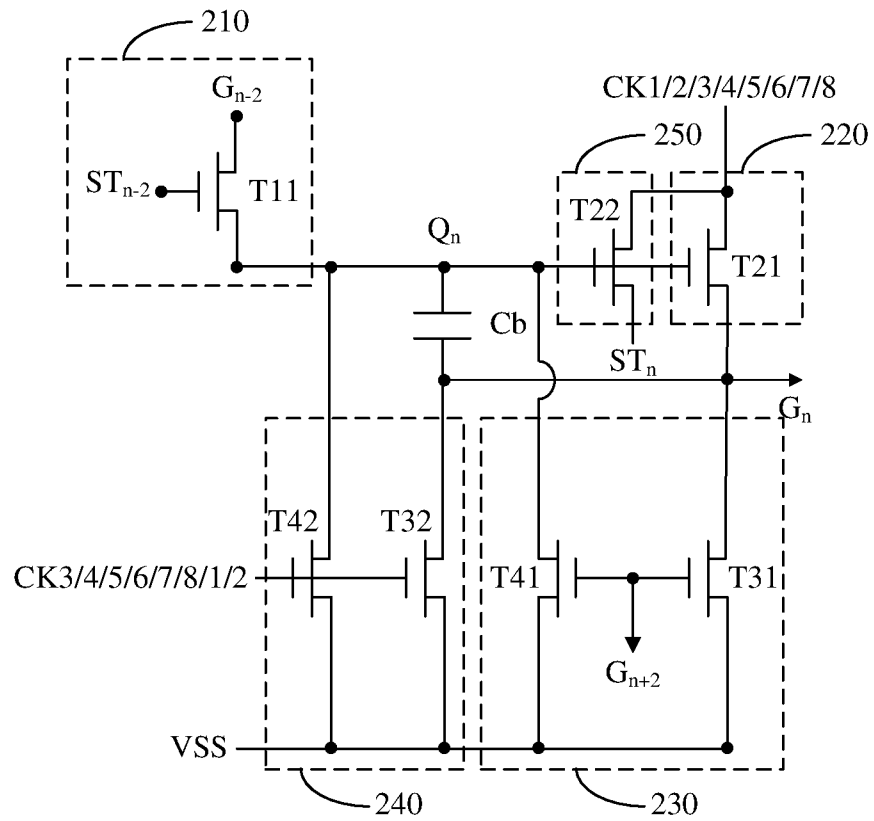


图 2

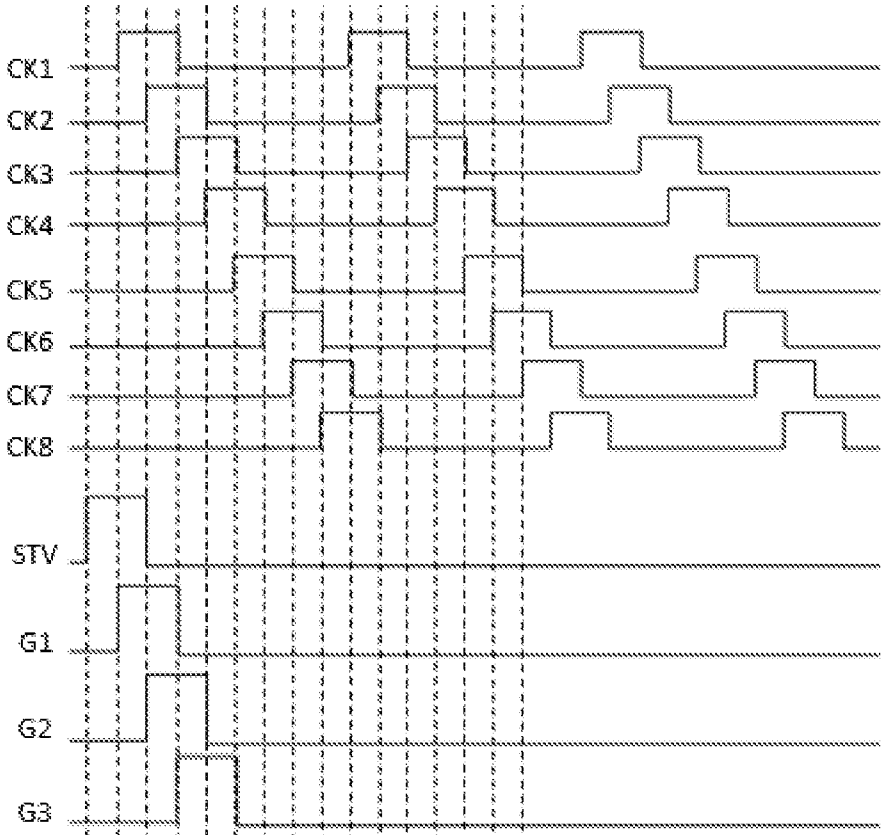


图 3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/099251

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G11C 19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT: goa, 栅极, 扫描, 驱动, 移位寄存器, 上拉, 下拉, 维持, 保持, 辅助, 低, 电压, 电平, 电位, 两个, 第二, 时钟, 第六, 六个, 第 6, 6 个, 第七, 七个, 第 7, 7 个, 晶体管, 开关, +tft, +fet, mos+, 窄边框, 面积, 尺寸
VEN: goa, gate, scan+, driv+, shift, register, pull+, +up, +down, hold+, keep, kept, maintain+, maintenance, retain+, retention, assistant, low, voltage, level, two, second+, clock?, six+, seven+, transistor?, +ftf?, +fet?, mos+, narrow, frame, small, area, size

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104008739 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 August 2014 (27.08.2014), description, page 6 to page 18, and figures 1-18	1-4, 9-10, 15-16
X	CN 103928009 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 16 July 2014 (16.07.2014), description, page 4 to page 7, and figures 2-11B	1-4, 9-10, 15-16
X	CN 103680386 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 26 March 2014 (26.03.2014), description, page 3 to page 5, and figures 1-3	1-4, 9-10, 15-16
A	CN 105185342 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 23 December 2015 (23.12.2015), entire document	1-16
A	CN 106057124 A (AU OPTRONICS CORP.), 26 October 2016 (26.10.2016), entire document	1-16
A	CN 104575436 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 29 April 2015 (29.04.2015), entire document	1-16

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 03 April 2018	Date of mailing of the international search report 13 April 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer WANG, Chao Telephone No. (86-10) 62085834

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/099251

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 106128364 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 16 November 2016 (16.11.2016), entire document	1-16
A	US 20100309191 A1 (HSU, J.H. et al.), 09 December 2010 (09.12.2010), entire document	1-16

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/099251

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104008739 A	27 August 2014	WO 2015176347 A1	26 November 2015
		US 2016275895 A1	22 September 2016
		CN 104008739 B	12 April 2017
		US 9570026 B2	14 February 2017
CN 103928009 A	16 July 2014	WO 2015165124 A1	05 November 2015
		US 9501989 B2	22 November 2016
		US 2015310819 A1	29 October 2015
		CN 103928009 B	15 February 2017
CN 103680386 A	26 March 2014	US 2016253938 A1	01 September 2016
		WO 2015089917 A1	25 June 2015
		CN 103680386 B	09 March 2016
		US 9530371 B2	27 December 2016
CN 105185342 A	23 December 2015	WO 2017063269 A1	20 April 2017
		US 2017256221 A1	07 September 2017
CN 106057124 A	26 October 2016	TW I578298 B	11 April 2017
		TW 201738871 A	01 November 2017
CN 104575436 A	29 April 2015	WO 2016123968 A1	11 August 2016
		US 2016372070 A1	22 December 2016
CN 106128364 A	16 November 2016	None	
US 20100309191 A1	09 December 2010	TW 201044359 A	16 December 2010
		TW I404036 B	01 August 2013
		US 8411017 B2	02 April 2013

国际检索报告

国际申请号

PCT/CN2017/099251

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G; G11C19

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CNTXT:goa, 栅极, 扫描, 驱动, 移位寄存器, 上拉, 下拉, 维持, 保持, 辅助, 低, 电压, 电平, 电位, 两个, 第二, 时钟, 第六, 六个, 第6, 6个, 第七, 七个, 第7, 7个, 晶体管, 开关, +tft, +fet, mos+, 窄边框, 面积, 尺寸 VEN:goa, gate, scan+, driv+, shift, register, pull+, +up, +down, hold+, keep, kept, maintain+, maintenance, retain+, retention, assistant, low, voltage, level, two, second+, clock?, six+, seven+, transistor?+ftf?, +fet?, mos+, narrow, frame, small, area, size

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104008739 A (深圳市华星光电技术有限公司) 2014年 8月 27日 (2014 - 08 - 27) 说明书第6页-第18页, 图1-18	1-4, 9-10, 15-16
X	CN 103928009 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 说明书第4页-第7页, 图2-11B	1-4, 9-10, 15-16
X	CN 103680386 A (深圳市华星光电技术有限公司) 2014年 3月 26日 (2014 - 03 - 26) 说明书第3页-第5页, 图1-3	1-4, 9-10, 15-16
A	CN 105185342 A (武汉华星光电技术有限公司) 2015年 12月 23日 (2015 - 12 - 23) 全文	1-16
A	CN 106057124 A (友达光电股份有限公司) 2016年 10月 26日 (2016 - 10 - 26) 全文	1-16
A	CN 104575436 A (京东方科技集团股份有限公司 等) 2015年 4月 29日 (2015 - 04 - 29) 全文	1-16

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 4月 3日

国际检索报告邮寄日期

2018年 4月 13日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

王超

电话号码 (86-10)62085834

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 106128364 A (京东方科技集团股份有限公司 等) 2016年 11月 16日 (2016 - 11 - 16) 全文	1-16
A	US 20100309191 A1 (JE-HAO HSU等) 2010年 12月 9日 (2010 - 12 - 09) 全文	1-16

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/099251

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104008739	A	2014年 8月 27日	WO	2015176347	A1	2015年 11月 26日
				US	2016275895	A1	2016年 9月 22日
				CN	104008739	B	2017年 4月 12日
				US	9570026	B2	2017年 2月 14日
CN	103928009	A	2014年 7月 16日	WO	2015165124	A1	2015年 11月 5日
				US	9501989	B2	2016年 11月 22日
				US	2015310819	A1	2015年 10月 29日
				CN	103928009	B	2017年 2月 15日
CN	103680386	A	2014年 3月 26日	US	2016253938	A1	2016年 9月 1日
				WO	2015089917	A1	2015年 6月 25日
				CN	103680386	B	2016年 3月 9日
				US	9530371	B2	2016年 12月 27日
CN	105185342	A	2015年 12月 23日	WO	2017063269	A1	2017年 4月 20日
				US	2017256221	A1	2017年 9月 7日
CN	106057124	A	2016年 10月 26日	TW	I578298	B	2017年 4月 11日
				TW	201738871	A	2017年 11月 1日
CN	104575436	A	2015年 4月 29日	WO	2016123968	A1	2016年 8月 11日
				US	2016372070	A1	2016年 12月 22日
CN	106128364	A	2016年 11月 16日	无			
US	20100309191	A1	2010年 12月 9日	TW	201044359	A	2010年 12月 16日
				TW	I404036	B	2013年 8月 1日
				US	8411017	B2	2013年 4月 2日

表 PCT/ISA/210 (同族专利附件) (2009年7月)