

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-152311
(P2009-152311A)

(43) 公開日 平成21年7月9日(2009.7.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/822 (2006.01)	HO 1 L 27/04 B	5 F 0 3 8
HO 1 L 27/04 (2006.01)	HO 1 L 27/04 F	

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号	特願2007-327728 (P2007-327728)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成19年12月19日(2007.12.19)	(74) 代理人	100058479 弁理士 鈴江 武彦
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100109830 弁理士 福原 淑弘
		(74) 代理人	100075672 弁理士 峰 隆司

最終頁に続く

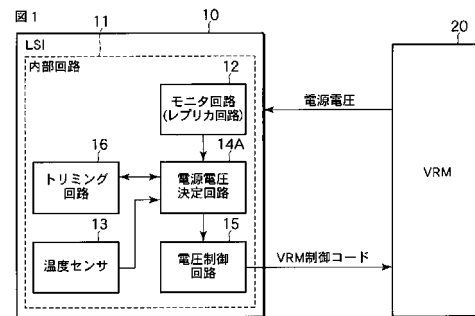
(54) 【発明の名称】 半導体集積回路システム

(57) 【要約】

【課題】半導体集積回路の動作不良の防止と共に高速化及び低消費電力化を図る。

【解決手段】本発明の例に係る半導体集積回路システムは、半導体集積回路10と、半導体集積回路10に電源電圧を供給するVRM20とを備える。半導体集積回路10は、内部回路11と、内部回路11の性能をレプリカ回路によりモニタするモニタ回路12と、半導体集積回路10が形成されるチップの温度を測定する温度センサ13と、モニタ回路12によりモニタされる内部回路11の性能とモニタ時におけるチップの温度とに基づいて内部回路11の最悪動作条件時の性能を予測し、最悪動作条件時の性能から新たな電源電圧を決定する電源電圧決定回路14Aとから構成される。VRM20は、新たな電源電圧を半導体集積回路10に供給する電源電圧とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

半導体集積回路と、前記半導体集積回路に電源電圧を供給するVRMとを具備し、
前記半導体集積回路は、内部回路と、前記内部回路の性能をレプリカ回路によりモニタするモニタ回路と、前記半導体集積回路が形成されるチップの温度を測定する温度センサと、前記モニタ回路によりモニタされる前記内部回路の性能と前記モニタ時における前記チップの温度とに基づいて前記内部回路の最悪動作条件時の性能を予測し、前記最悪動作条件時の性能から新たな電源電圧を決定する電源電圧決定回路とから構成され、
前記VRMは、前記新たな電源電圧を前記半導体集積回路に供給する電源電圧とすることを特徴とする半導体集積回路システム。

10

【請求項 2】

前記電源電圧決定回路は、前記半導体集積回路のブート時に前記内部回路の最悪動作条件時の性能を予測して前記新たな電源電圧を決定することを特徴とする請求項 1 に記載の半導体集積回路システム。

【請求項 3】

前記半導体集積回路は、前記電源電圧決定回路により求めた前記最悪動作条件時の性能を、前記レプリカ回路と前記内部回路のクリティカルバスとのコリレーションによりトリミングするトリミング回路をさらに備えることを特徴とする請求項 1 又は 2 に記載の半導体集積回路システム。

【請求項 4】

半導体集積回路と、前記半導体集積回路に電源電圧を供給するVRMとを具備し、
前記半導体集積回路は、内部回路と、前記内部回路の通算動作時間を測定する動作時間測定回路と、前記通算動作時間から前記内部回路の最悪動作条件時の性能を予測し、前記最悪動作条件時の性能から新たな電源電圧を決定する電源電圧決定回路とから構成され、
前記VRMは、前記新たな電源電圧を前記半導体集積回路に供給する電源電圧とすることを特徴とする半導体集積回路システム。

20

【請求項 5】

前記電源電圧決定回路は、前記通算動作時間に加えて、前記半導体集積回路が形成されるチップの温度履歴と前記半導体集積回路の電源電圧履歴とから前記内部回路の最悪動作条件時の性能を予測することを特徴とする請求項 3 に記載の半導体集積回路システム。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体集積回路の高信頼性化技術に関する。

【背景技術】**【0002】**

CPU(Central Processing Unit)などの半導体集積回路に電源電圧を安定的に供給することは、その半導体集積回路の信頼性を向上させるために重要なことである。

【0003】

VRM(Voltage Regulator Module)は、そのために開発され、半導体集積回路に電源電圧を安定的に供給するものとして広く採用されている。ここで、VRMから供給される電源電圧の値は、半導体集積回路のライフを通して一定である。

40

【0004】

しかし、ディープサブミクロンデバイス(deep sub-micron device)と呼ばれる素子サイズが非常に小さい半導体集積回路では、その使用時間が長くなるに従って素子特性が劣化することが知られている。

【0005】

その原因の一つにNBTI(Negative Bias Temperature Instability)がある。

【0006】

NBTIは、p型FET(Field Effect Transistor)のゲート電極に対して基板の電位

50

が負の状態でチップ温度が高くなると、その閾値の絶対値が次第に大きくなっていく現象のことであり、動作速度の低下による動作不良を引き起こす。

【0007】

従って、このような素子特性の劣化（経時劣化）による動作不良を電源電圧の観点から防止しようとする、上述のようにVRMで生成する電源電圧の値は一定であるから、VRMのスペックにこのような素子特性の劣化を織り込まなければならない。

【0008】

具体的には、電源電圧の値は、NBTIを考慮した分だけ、初めから上昇させておく必要がある。しかし、この場合、半導体集積回路のライフを通じて、電源電圧の値を上昇させた分だけ、その消費電力が増大する弊害が生じる。

10

【0009】

その一方で、電源電圧の値を可変とし、半導体集積回路を最低動作電圧で動作させることにより低消費電力化を図る技術が提案されている（例えば、特許文献1を参照）。

【0010】

しかし、この技術では、レプリカとしてのモニタ回路（遅延回路）のみにより最低動作電圧を決定しているため、実際の回路とモニタ回路との間に動作条件などの差が発生することは必至であり、そのために正確に最低動作電圧を求めることができない。

【0011】

また、特許文献1の0014段落にはチップ温度の監視について触れられているが、その主旨は、チップ温度によりモニタ時期を決めることにあり、チップ温度自体により、又は、チップ温度とモニタ回路とのコリレーション(correlation)により電源電圧の値を決めるものではない。

20

【特許文献1】特開2002-16223号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

本発明は、半導体集積回路の動作不良の防止と共に高速化及び低消費電力化を図るための電源電圧の新たな決め方を提案する。

【課題を解決するための手段】

【0013】

本発明の例に係る半導体集積回路システムは、半導体集積回路と、半導体集積回路に電源電圧を供給するVRMとを備える。半導体集積回路は、内部回路と、内部回路の性能をレプリカ回路によりモニタするモニタ回路と、半導体集積回路が形成されるチップの温度を測定する温度センサと、モニタ回路によりモニタされる内部回路の性能とモニタ時におけるチップの温度とに基づいて内部回路の最悪動作条件時の性能を予測し、最悪動作条件時の性能から新たな電源電圧を決定する電源電圧決定回路とから構成される。VRMは、新たな電源電圧を半導体集積回路に供給する電源電圧とする。

30

【0014】

本発明の例に係る半導体集積回路システムは、半導体集積回路と、半導体集積回路に電源電圧を供給するVRMとを備える。半導体集積回路は、内部回路と、内部回路の通算動作時間を測定する動作時間測定回路と、通算動作時間から内部回路の最悪動作条件時の性能を予測し、最悪動作条件時の性能から新たな電源電圧を決定する電源電圧決定回路とから構成される。VRMは、新たな電源電圧を半導体集積回路に供給する電源電圧とする。

40

【発明の効果】

【0015】

本発明によれば、電源電圧の経時変化により半導体集積回路の動作不良の防止と共に高速化及び低消費電力化を図ることができる。

【発明を実施するための最良の形態】

【0016】

以下、図面を参照しながら、本発明の例を実施するための最良の形態について詳細に説

50

明する。

【0017】

1. 概要

本発明は、VRMにより半導体集積回路の電源電圧（動作電圧）を制御する半導体集積回路システムを対象とする。

【0018】

(1) 本発明の特徴は、モニタ回路によりモニタされる内部回路の性能とモニタ時におけるチップ温度とに基づいて内部回路の最悪動作条件時の性能（例えば、pチャンネルMOSトランジスタの閾値変動量など）を予測して電源電圧を決定する点にある。

【0019】

モニタ回路は、内部回路を模擬したレプリカ回路から構成され、レプリカ回路は、内部回路と同様に経時劣化する。しかし、モニタ時におけるチップ温度は、最悪動作条件となっていない場合がある。例えば、半導体集積回路のブート時のチップ温度は低く、その時点での動作条件は最悪ではない。

【0020】

従って、このままでは最悪動作条件を考慮した電源電圧の設定を確実に行うことができず、何らかの対策が必要になる。

【0021】

既に述べたように、その対策の一つにチップ温度によりモニタ時期を決めるという技術が存在するが、半導体集積回路のブート時からチップ温度が最悪動作条件となる値に上昇するまでには相当の時間を要する。このため、高速性が要求される製品にこの技術を適用することは現実的ではない。

【0022】

そこで、本発明では、モニタ時期を特定することなく、モニタ時におけるチップ温度から内部回路の最悪動作条件時の性能を予測する、という技術を提案する。この予測は、例えば、半導体集積回路内の不揮発性メモリに格納された変換テーブルに基づいて行う。

【0023】

この場合、半導体集積回路のブート時にモニタ回路により内部回路の性能をモニタし、その結果をモニタ時のチップ温度により補正して内部回路の最悪動作条件時の性能を導き出すことができるため、ブート直後に半導体集積回路の電源電圧を変更でき、高速性が要求される製品に非常に有効となる。

【0024】

(2) また、本発明の特徴は、内部回路の通算動作時間から内部回路の最悪動作条件時の性能（例えば、pチャンネルMOSトランジスタの閾値変動量など）を予測して電源電圧を決定する点にある。

【0025】

内部回路の性能は、内部回路を模擬したレプリカ回路から構成されるモニタ回路により判断される場合が多いが、レプリカ回路の動作条件を内部回路のそれと完全に同一にすることは難しい。また、半導体集積回路に供給する電源電圧を決めるに当たってモニタ回路による内部回路の性能のモニタをその都度行うのは手間がかかる。

【0026】

そこで、本発明では、内部回路の最悪動作条件時の性能を、レプリカ回路により判断するのではなく、内部回路の通算動作時間から予測する、という技術を提案する。

【0027】

また、内部回路の経時劣化は主に温度と電圧により生じることから、通算動作時間に加えて、半導体集積回路が形成されるチップの温度履歴と半導体集積回路の電源電圧履歴とから最悪動作条件時の性能を予測すれば、さらに高精度の予測が可能になる。

【0028】

これらの予測は、例えば、半導体集積回路内の不揮発性メモリに格納された変換テーブルに基づいて行う。

10

20

30

40

50

【 0 0 2 9 】

この場合、電源電圧を決めるためのモニタ回路が不要になるため、ハードウェアが簡単になる。また、通算動作時間から直ちに最悪動作条件時の性能を導き出すことができるため、モニタ時期に制限がなく、かつ、高速性が要求される製品に非常に有効となる。

【 0 0 3 0 】

2 . 実施形態

(1) 第 1 実施形態

図 1 は、第 1 実施形態に係わる半導体集積回路システムを示している。

【 0 0 3 1 】

半導体集積回路 1 0 は、電源電圧の値をコード化した V R M 制御コードを出力する。V R M 2 0 は、V R M 制御コードに基づいて半導体集積回路 1 0 に電源電圧を供給する。

10

【 0 0 3 2 】

半導体集積回路 1 0 は、モニタ回路 1 2、温度センサ 1 3、電源電圧決定回路 1 4 A、電圧制御回路 1 5 及びトリミング回路 1 6 を有する。これらの回路は、半導体集積回路 1 0 の内部回路 1 1 に含まれる。

【 0 0 3 3 】

モニタ回路 1 2 は、レプリカ回路を有し、内部回路 1 0 の性能をレプリカ回路によりモニタする。レプリカ回路は、例えば、リングオシレータ、内部回路のクリティカルパスと同じ回路などから構成される。モニタ回路 1 2 は、所定の時期、例えば、半導体集積回路のブート時に内部回路の性能を示す出力信号を出力する。

20

【 0 0 3 4 】

温度センサ 1 3 は、O T D (on-chip thermal diode) などのオンチップセンサである。温度センサ 1 3 は、半導体集積回路 1 0 が形成されるチップの温度を測定する。

【 0 0 3 5 】

電源電圧決定回路 1 4 A は、モニタ回路 1 2 によりモニタされる内部回路 1 1 の性能 (レプリカ情報) と内部回路 1 1 の性能のモニタ時におけるチップの温度 (温度情報) とに基づいて、まず、レプリカ回路の最悪動作条件時の性能を予測する。この予測は、例えば、図 2 に示すように、変換テーブル A に基づいて行う。

【 0 0 3 6 】

また、電源電圧決定回路 1 4 A は、図 2 に示すように、変換テーブル B に基づいて、レプリカ回路の最悪動作条件時の性能から内部回路の最悪動作条件時の性能を予測し、変換テーブル C に基づいて、内部回路の最悪動作条件時の性能から半導体集積回路の新たな電源電圧を決定する。

30

【 0 0 3 7 】

変換テーブル A , B , C は、例えば、半導体集積回路 1 0 内の不揮発性メモリ (フラッシュメモリ、電気的フューズ (Electrical-Fuse) など) に格納される。

【 0 0 3 8 】

電圧制御回路 1 5 は、新たな電源電圧をコード化し、V R M 制御コードとして半導体集積回路 1 0 の外部に出力する。ここで、電圧制御回路 1 5 は省略してもよい。この場合には、新たな電源電圧を電源電圧決定回路 1 4 A から V R M 2 0 に知らせる。

40

【 0 0 3 9 】

電源電圧決定回路 1 4 A においては、レプリカ回路の最悪動作条件時の性能を予測してから内部回路の最悪動作条件時の性能を予測しているが、両者に相違がないと判断される場合には、変換テーブル B による変換を省略し、変換テーブル A により求められるレプリカ回路の最悪動作条件時の性能を内部回路の最悪動作条件時の性能としてもよい。

【 0 0 4 0 】

変換テーブル B による変換は、トリミング回路 1 6 により実行される。

【 0 0 4 1 】

トリミング回路 1 6 は、電源電圧決定回路 1 4 A により求めた内部回路 1 0 の最悪動作条件時の性能を、例えば、レプリカ回路と内部回路 1 0 のクリティカルパスとのコリレー

50

ションによりトリミングする機能を有する。

【0042】

図3は、ブート時及び最悪動作条件時のチップ温度及び電源電圧を示している。

チップ温度は、半導体集積回路のブート時に低く、その後、次第に上昇する。最悪動作条件時のチップ温度は、ブート時のそれよりも高くなる。

【0043】

これに対し、電源電圧は、ボルテージドゥロップ(voltage droop)により安定するまでに一定時間を要し、例えば、半導体集積回路のブート時に高く、その後、次第に低下する。最悪動作条件時の電源電圧は、ブート時のそれよりも低くなる。

【0044】

ブート時に半導体集積回路の電源電圧を決定する場合、これらを考慮して、図2の変換テーブルA, B, Cを決定する。即ち、ブート時のチップ温度及び電源電圧による内部回路の性能から最悪動作条件時のチップ温度及び電源電圧による内部回路の性能を予測し、新たな電源電圧を決定する。

【0045】

図4は、本発明の効果を示している。

【0046】

まず、半導体集積回路の電源電圧は、内部回路の経時劣化に応じて変化するため、半導体集積回路の動作不良を確実に防止できる。また、ブート時に電源電圧を決めるため、高速化に貢献できる。

【0047】

さらに、本発明では、ラインXに示すように、内部回路の通算動作時間が長くなるにつれて電源電圧が大きくなるため(P1 P2)、例えば、ラインYに示すように、初めから電源電圧を上昇させておく場合(P2)に比べて、ハッチングで示すエリアの分だけ、低消費電力化を実現できる。

【0048】

このように、第1実施形態の半導体集積回路システムによれば、例えば、半導体集積回路のブート時にモニタ回路により内部回路の性能をモニタし、その結果をモニタ時のチップ温度により補正して内部回路の最悪動作条件時の性能を導き出すことができるため、ブート直後に半導体集積回路の電源電圧を変更でき、動作不良の防止と共に、高速化及び低消費電力化を図ることができる。

【0049】

(2) 第2実施形態

図5は、第2実施形態に係わる半導体集積回路システムを示している。

【0050】

半導体集積回路10は、電源電圧の値をコード化したVRM制御コードを出力する。VRM20は、VRM制御コードに基づいて半導体集積回路10に電源電圧を供給する。

【0051】

半導体集積回路10は、温度センサ13、電源電圧決定回路14B、電圧制御回路15及び動作時間測定回路17を有する。これらの回路は、半導体集積回路10の内部回路11に含まれる。

【0052】

動作時間測定回路17は、モニタ回路(レプリカ回路)に代わるもので、内部回路11の通算動作時間を測定する。この通算動作時間は、例えば、VRM20から半導体集積回路10に供給される電源電圧の通算供給時間とし、カウンタにより計測する。動作時間測定回路17は、所定の時期、例えば、半導体集積回路のブート時に通算動作時間を示す出力信号を出力する。

【0053】

温度センサ13は、OTDなどのオンチップセンサである。温度センサ13は、半導体集積回路10が形成されるチップの温度を測定する。

10

20

30

40

50

【 0 0 5 4 】

電源電圧決定回路 1 4 B は、動作時間測定回路 1 7 により測定される内部回路 1 1 の通算動作時間に基づいて、内部回路 1 1 の最悪動作条件時の性能を予測する。この予測は、例えば、図 6 に示すように、変換テーブル D に基づいて行う。

【 0 0 5 5 】

また、電源電圧決定回路 1 4 B は、図 6 に示すように、変換テーブル E に基づいて、内部回路の最悪動作条件時の性能から半導体集積回路の新たな電源電圧を決定する。

【 0 0 5 6 】

変換テーブル D , E は、例えば、半導体集積回路 1 0 内の不揮発性メモリ（フラッシュメモリ、電氣的フューズなど）に格納される。

10

【 0 0 5 7 】

ここで、電源電圧決定回路 1 4 B は、通算動作時間に加えて、図 7 及び図 8 に示すように、半導体集積回路 1 0 が形成されるチップの温度履歴と半導体集積回路 1 0 の電源電圧履歴とから内部回路 1 1 の最悪動作条件時の性能を予測してもよい。

【 0 0 5 8 】

内部回路 1 1 の性能は、以下のように、通算動作時間、平均温度及び平均電源電圧の関数として表すことができる。

性能 = f (通算動作時間、平均温度、平均電源電圧)

そこで、平均温度については、温度履歴から求め、平均電源電圧については、電源電圧履歴から求める。

20

【 0 0 5 9 】

通算動作時間に関しては、通算動作時間が長くなるほど性能が劣化する。

【 0 0 6 0 】

温度履歴は、何度で何時間使用したかを示す情報で、例えば、90 で100時間、100 で200時間という具合に記録される。

【 0 0 6 1 】

電源電圧履歴は、どの電源電圧で何時間使用したかを示す情報で、例えば、1.1Vで100時間、1.2Vで200時間という具合に記録される。

【 0 0 6 2 】

具体例を示すと、通算動作時間が300時間で、そのうち、90 , 1.1Vで100時間、100 , 1.2Vで200時間使用した場合には、通算動作時間300時間、平均温度96.7 、平均電源電圧1.17Vとし、これらに基づき、内部回路の性能を予測する。

30

【 0 0 6 3 】

温度履歴は、温度センサ 1 3 により測定した温度を、例えば、半導体集積回路 1 0 内の不揮発性メモリ（フラッシュメモリ、電氣的フューズなど）に格納することで取得する。

【 0 0 6 4 】

電源電圧履歴は、例えば、ワークロードモニタにより取得する。

【 0 0 6 5 】

電圧制御回路 1 5 は、新たな電源電圧をコード化し、V R M 制御コードとして半導体集積回路 1 0 の外部に出力する。ここで、電圧制御回路 1 5 は省略してもよい。この場合には、新たな電源電圧を電源電圧決定回路 1 4 A から V R M 2 0 に知らせる。

40

【 0 0 6 6 】

図 4 に示す効果は、第 2 実施形態でも得られる。

【 0 0 6 7 】

即ち、半導体集積回路の電源電圧を内部回路の経時劣化に応じて変化させるため、半導体集積回路の動作不良を確実に防止できる。また、ブート時に電源電圧を決めることができるため、高速化に貢献できる。さらに、通算動作時間が長くなるにつれて電源電圧が大きくなるため、初めから電源電圧を上昇させておく場合に比べて低消費電力化を実現できる。

【 0 0 6 8 】

50

このように、第2実施形態の半導体集積回路システムによれば、例えば、半導体集積回路のブート時に、通算動作時間に基づいて内部回路の最悪動作条件時の性能を予測することができるため、ブート直後に半導体集積回路の電源電圧を変更でき、動作不良の防止と共に、高速化及び低消費電力化を図ることができる。

【0069】

(3) その他

第1及び第2実施形態を組み合わせて使用することも可能である。例えば、第1実施形態に係わる半導体集積回路システムにおいて、さらに、通算動作時間情報に基づいて電源電圧を決定してもよい。

【0070】

3. 適用例

本発明は、特に高速性及び低消費電力化が要求される次世代プロセッサなどの半導体集積回路に適用するのが有効である。なぜなら、これらは、最先端の技術により素子サイズが小さく、素子特性の経時劣化が問題となるからである。

【0071】

4. むすび

本発明によれば、電源電圧の経時変化により半導体集積回路の動作不良の防止と共に高速化及び低消費電力化を図ることができる。

【0072】

本発明の例は、上述の実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、各構成要素を変形して具体化できる。また、上述の実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を構成できる。例えば、上述の実施形態に開示される全構成要素から幾つかの構成要素を削除してもよいし、異なる実施形態の構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0073】

【図1】第1実施形態の半導体集積回路システムを示す図。

【図2】レプリカ情報と温度情報から電源電圧を決定するシーケンスを示す図。

【図3】ブート時及び最悪動作条件時のチップ温度及び電源電圧を示す図。

【図4】通算動作時間と電源電圧との関係を示す図。

【図5】第2実施形態の半導体集積回路システムを示す図。

【図6】通算動作時間から電源電圧を決定するシーケンスを示す図。

【図7】温度履歴及び電源電圧履歴の格納場所を示す図。

【図8】温度履歴及び電源電圧履歴の格納場所を示す図。

【符号の説明】

【0074】

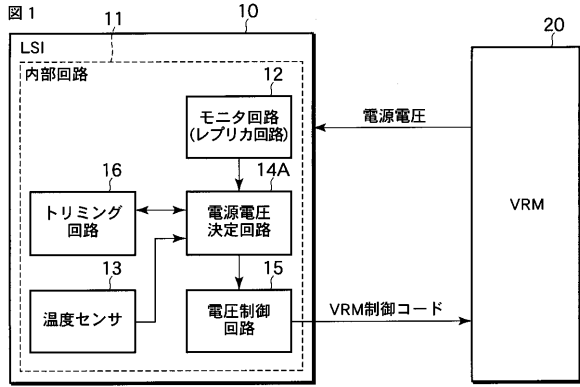
10：半導体集積回路(チップ)、11：内部回路、12：モニタ回路、
13：温度センサ、14A, 14B：電源電圧決定回路、15：電圧制御回路、
16：トリミング回路、17：動作時間測定回路、20：VRM。

10

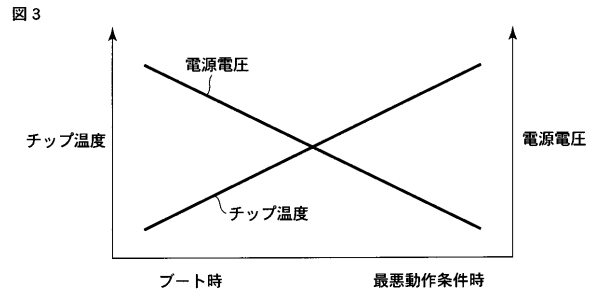
20

30

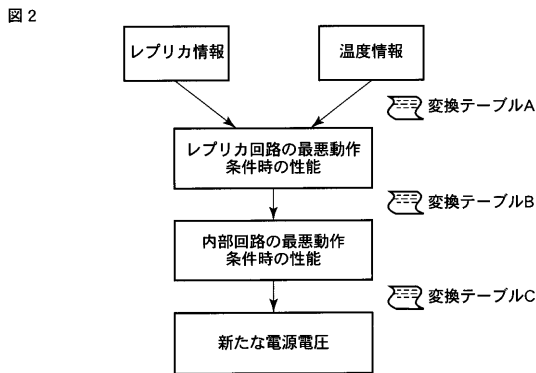
【 図 1 】



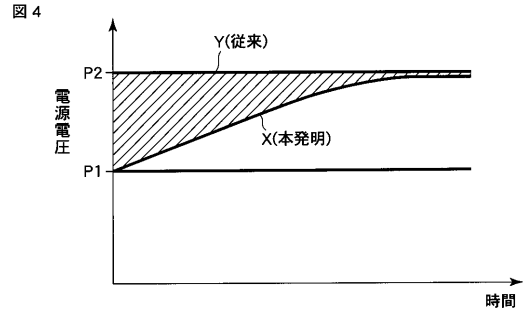
【 図 3 】



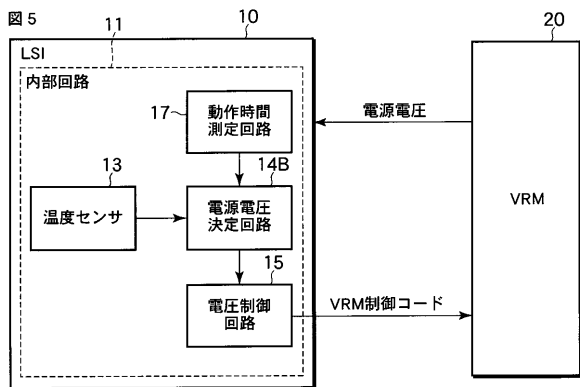
【 図 2 】



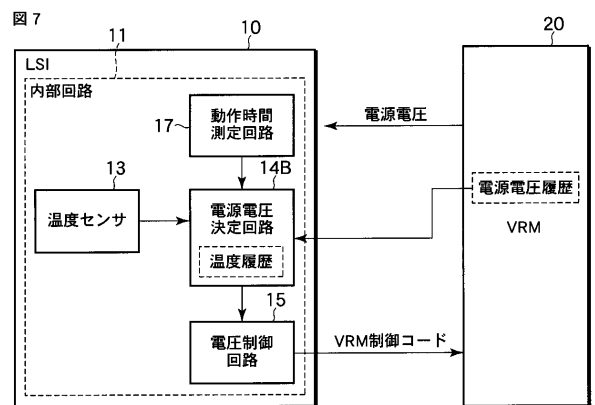
【 図 4 】



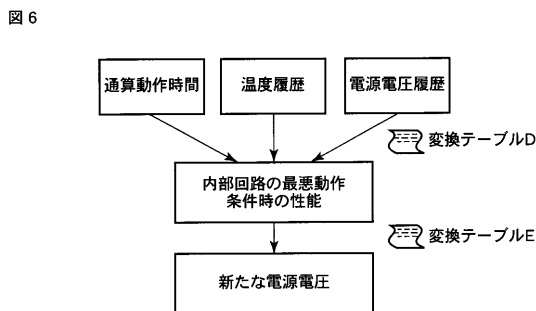
【 図 5 】



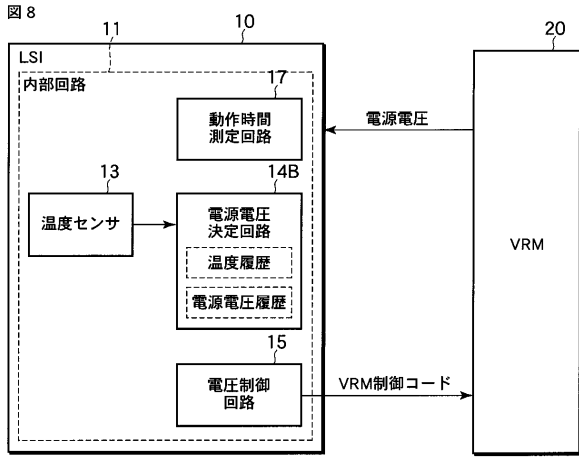
【 図 7 】



【 図 6 】



【 図 8 】



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100092196
弁理士 橋本 良郎
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元

(72)発明者 浦川 幸宏
東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5F038 AV02 AZ08 BB07 BB08 DF05 DF07 DF08 DT12 DT16 EZ20