

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-523402

(P2019-523402A)

(43) 公表日 令和1年8月22日(2019.8.22)

(51) Int.Cl.	F I	テーマコード (参考)
GO 1 T 1/24 (2006.01)	GO 1 T 1/24	2 G 1 8 8
HO 1 L 27/146 (2006.01)	HO 1 L 27/146	F 4 M 1 1 8

審査請求 未請求 予備審査請求 未請求 (全 15 頁)

(21) 出願番号 特願2019-500891 (P2019-500891)
(86) (22) 出願日 平成29年7月14日 (2017.7.14)
(85) 翻訳文提出日 平成31年1月10日 (2019.1.10)
(86) 国際出願番号 PCT/EP2017/067852
(87) 国際公開番号 W02018/011399
(87) 国際公開日 平成30年1月18日 (2018.1.18)
(31) 優先権主張番号 16179411.0
(32) 優先日 平成28年7月14日 (2016.7.14)
(33) 優先権主張国・地域又は機関
欧州特許庁 (EP)

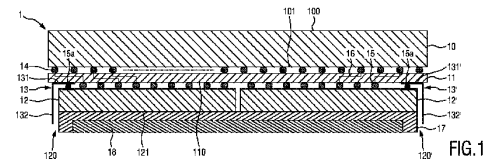
(71) 出願人 590000248
コーニンクレッカ フィリップス エヌ
ヴェ
KONINKLIJKE PHILIPS
N. V.
オランダ国 5656 アーエー アイン
ドーフエン ハイテック キャンパス 5
High Tech Campus 5,
NL-5656 AE Eindhoven
(74) 代理人 100122769
弁理士 笛田 秀仙
(74) 代理人 100163809
弁理士 五十嵐 貴裕

最終頁に続く

(54) 【発明の名称】 検出器モジュール、検出器、イメージング装置及び検出器モジュールの製造方法

(57) 【要約】

本発明は、検出器モジュールに関し、検出器モジュールは、入射光子を電気信号に変換する直接変換結晶10であって、第1の表面上に堆積されるカソードメタライゼーション100及び第2の表面上に堆積されるアノードメタライゼーション101を有する、直接変換結晶と、前記直接変換結晶と電気的に通信する集積回路(12)であって、前記集積回路が前記直接変換結晶より小さい幅を有し、それにより前記集積回路の側面に幅方向の凹部120を形成する、集積回路と、前記直接変換結晶と前記集積回路との間に配置され、前記直接変換結晶と前記集積回路との間の電気通信を提供するインタポータ11、11aであって、前記集積回路に面した、前記直接変換結晶のアノードメタライゼーション101と接合され、はんだ付けされ、又は接合される別個の素子として形成されるインタポータ11、11aと、複数のケーブルを提供するマルチリードフレックスケーブル13、13a、13b、13c、13dであって、マルチリードフレックスケーブルは、一方の面が前記直接変換結晶に接続され、他方の面が前記集積回路12に接続される



【特許請求の範囲】**【請求項 1】**

入射光子を電気信号に変換する直接変換結晶であって、第 1 の表面上に堆積されたカソードメタライゼーション及び第 2 の表面上に堆積されたアノードメタライゼーションを有する直接変換結晶と、

前記直接変換結晶と電氣的に通信する集積回路であって、前記集積回路は、前記直接変換結晶の幅よりも小さい幅を有し、それにより前記集積回路の側面に、幅方向の凹部を形成する、集積回路と、

前記直接変換結晶と前記集積回路との間に配され、前記直接変換結晶と前記集積回路との間の電気通信を提供するインタポーザであって、前記インタポーザは、前記集積回路に面する前記直接変換結晶のアノードメタライゼーションと接着され、はんだ付けされ、又は接合される別個の要素として形成される、インタポーザと、

複数の出力経路を提供するマルチリードフレックスケープルであって、一方の面が前記直接変換結晶に接続され、他方の面が前記集積回路に接続された第 1 の部分及び前記第 1 の部分に対し曲げられ前記凹部内に配された第 2 の部分を有する、マルチリードフレックスケープルと、
を有する検出器モジュール。

【請求項 2】

前記集積回路は、前記インタポーザの、前記集積回路と向き合う面に接着され、はんだ付けされ、又は接合される、請求項 1 に記載の検出器モジュール。

【請求項 3】

前記インタポーザは、キャビティを有し、前記マルチリードフレックスケープルの第 1 の部分は、前記キャビティ内に少なくとも部分的に配される、請求項 1 に記載の検出器モジュール。

【請求項 4】

前記インタポーザが剛性素子として構成される、請求項 1 に記載の検出器モジュール。

【請求項 5】

前記マルチリードフレックスケープルの前記第 1 の部分は、前記インタポーザと前記集積回路との間に配され、前記インタポーザと前記集積回路との間の電気通信を提供する、請求項 1 に記載の検出器モジュール。

【請求項 6】

前記マルチリードフレックスケープルの前記第 1 の部分が、前記集積回路の全幅にわたって前記インタポーザと前記集積回路との間に挿入されている、請求項 5 に記載の検出器モジュール。

【請求項 7】

前記第 1 部分と前記インタポーザとが一体化されて、フレックスインタポーザを形成する、請求項 1 に記載の検出器モジュール。

【請求項 8】

前記集積回路の、前記インタポーザと反対側の面に配されるヒートシンクを更に有する、請求項 1 に記載の検出器モジュール。

【請求項 9】

前記マルチリードフレックスケープルの前記第 1 の部分が、前記インタポーザの、前記集積回路と向き合う面に接着され、はんだ付けされ、又は接合される、請求項 5 又は 7 に記載の検出器モジュール。

【請求項 10】

前記マルチリードフレックスケープルの前記第 1 の部分又は前記インタポーザは、前記直接変換結晶の結晶ピクセル接点を、前記集積回路の集積回路ピクセル接点と接続する再配線接続を有する、請求項 1 に記載の検出器モジュール。

【請求項 11】

検出器モジュールの平面アレイを形成するよう互いに隣接して配された複数の請求項 1

10

20

30

40

50

に記載の検出器モジュールを有する検出器。

【請求項 1 2】

請求項 1 1 に記載の検出器を有するイメージング装置。

【請求項 1 3】

請求項 1 に記載の検出器モジュールを製造する方法であって、

インタポータを個別の素子として形成するステップと、

入射光子を電気信号に変換する直接変換結晶のアノードメタライゼーションに前記インタポータを、接着、はんだ付け又は接合によって接触させるステップであって、前記直接変換結晶は、その第 1 の表面上に堆積されたカソードメタライゼーション及び第 2 の表面上に堆積されたアノードメタライゼーションを有する、ステップと、

10

前記インタポータの、前記直接変換結晶と反対側の面に集積回路を配するステップであって、前記インタポータは、前記集積回路と前記直接変換結晶との間の電気通信を提供し、前記集積回路は、前記直接変換結晶の幅より小さい幅を有し、それにより前記集積回路の側面に幅方向の凹部を形成する、ステップと、

複数の出力経路を提供するマルチリードフレックスケープルを前記凹部内に配するステップであって、前記マルチリードフレックスケープルの第 1 の部分は、一方の面が前記直接変換結晶に接続され、他方の面が前記集積回路の対向する表面に接続され、前記第 1 の部分に対し曲げられる第 2 の部分が、前記凹部内に配される、ステップと、

を有する方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、検出器モジュール、検出器、イメージング装置、及び検出器モジュールの製造方法に関する。

【背景技術】

【0002】

4 面バッタビリティ(4-side-buttability、四方隙間のない構造)を有する検出器モジュールは、例えば医療又は工業イメージング用の X 線及び CT イメージング装置において使用されるような大面積検出器を構築するために必要不可欠である。エネルギー積分検出器の場合、この問題は、フォトダイオードアレイのアノード接点の、集積回路(一般に ASIC)への再配線(redistribution)を提供する(セラミック)インタポータを使用することによって解決される。この集積回路は、(背面照射される)フォトダイオードアレイよりも小さい。より進歩したアプローチでは、(高価な)セラミックインタポータが回避されることができるよう、再配線機能が、フォトダイオードアレイアノード上に実装される。より進歩したアプローチは、アノードコンタクトと ASIC 上の対応する入力パッドとの間の短いトラック長をもたらす。トラック長を短くすると、ASIC の入力パッドから見た容量性負荷が減るため、ノイズを減らすことができるが、利用可能なアナログ読み出しチャンネルは、長いトラック長に起因する SNR に容易に対処することができる。低減される容量性負荷のため SNR が一層高くなるので、トラック長が短いほど、ASIC の消費電力を低減することができる。

30

40

【発明の概要】

【発明が解決しようとする課題】

【0003】

例えば CT システムで使用されるような光子計数スペクトル検出器の場合、直接変換結晶(例えば CZT)センサピクセルと読み出し ASIC の入力パッドとの間の長いトラック長は認容できない。これは、結果的に生じるノイズが、受け入れられない程度にエネルギー分離能力を制限するからである。非常に高速のアナログ増幅器及び単位面積あたり一層多くのピクセル数が、1 ピクセルあたりの消費電力を制限するので、エネルギー積分読み出しシステムよりも小さい容量性負荷しか認容できない。しかしながら、更に重要なことに、長いトラックは更に、ピクセルの活動に依存してピクセル間クロストークを引き起

50

こす。

【 0 0 0 4 】

最小のトラック長を伴って相互接続を提供する直接的なアプローチは、T S V (シリコン貫通ビア)を使用してA S I Cを設計することである。特定の量産品(携帯電話カメラ、スタックメモリ装置など)の場合、T S Vは、安価に入手できるが、比較的少ない生産量の高性能医用イメージング装置の場合、T S Vは、受け入れ可能な価格で容易に入手できない。更に、T S Vの場合、あるピクセル用のエレクトロニクス及びすべてのピクセルに共通のエレクトロニクスが、選ばれたC M O S技術において利用できるすべてのスペースを必要とし得ないとしても、A S I Cは、センサと同じ大きさでなければならず、したがって、T S Vによって提供される背面コンタクトを支援するためだけに、高価なダイ面積が或る程度消費されうる。最後に、A S I Cを機械的にロバスト(アセンブルの最中、有用である)にするようT S Vに関して十分な厚さのA S I Cを得るために、T S V処理はC M O S処理の後に行う必要があり、これは、多くの場合、二次サプライヤを必要とする。

10

【 0 0 0 5 】

米国特許出願公開第2010/327173A1号公報は、入射光子を電気信号に変換するための直接変換結晶であって、第1の表面上に堆積されたアノード層と第2の表面上に堆積されたカソード層とを有する直接変換結晶と、アノード層上に堆積され、直接変換結晶のパッドアレイレイアウトを所定のリードパターンに適合させるよう構成される再配線層と、直接変換結晶と電氣的に通信する集積回路と、再配線層に接続され、イメージングモジュールと他の相互接続レベルとの間の接続を提供する複数の入力/出力電気経路と、を有する検出器モジュールを開示している。フレックスピグテールは、再配線層上の1又は複数の対応する再配線周縁パッドにはんだ付けされ、集積回路のための複数の入力/出力電気経路を提供することができる。

20

【 0 0 0 6 】

米国特許出願公開第2009/080601A1号公報は、X線を受け取ると電荷を発生するように構成される直接変換材料と、直接変換材料において生成された電荷を収集するように構成される複数の金属化されたアノードと、少なくとも1つの読み出し装置と、複数の金属化されたアノードから少なくとも1つの読み出し装置へ電荷を送るように構成される複数の電気経路を有する再配線層と、を有するC T検出器を開示している。

30

【 0 0 0 7 】

国際公開第2016/066850A1号公報は、放射線信号を検出するためのセンサ装置を開示している。4面バッタブルの能力を維持しながら高い信号完全性及び費用効果を可能にするために、センサ装置は、複数の検出器を有するセンサアレイと、受信した放射線信号を電気信号に変換するセンサ素子と、第1の側面と第2の側面との間に横方向に延びるインタポーザ素子と、集積素子とを有する。

【 0 0 0 8 】

本発明の目的は、T S Vを使用せずに4面バッタブルを可能にしながらも、安価に製造することができる検出器モジュールを提供することである。本発明のさらなる目的は、検出器、イメージング装置、及び検出器モジュールを製造する方法を提供することである。

40

【課題を解決するための手段】

【 0 0 0 9 】

本発明の第1の態様において、入射光子を電気信号に変換する直接変換結晶であって、第1の表面上に堆積されたカソードメタライゼーション及び第2の表面上に堆積されたアノードメタライゼーションを有する直接変換結晶と、直接変換結晶と電氣的に通信する集積回路であって、直接変換結晶よりも小さい幅を有し、それによって集積回路の側面に、幅方向に凹部を形成する集積回路と、直接変換結晶と集積回路との間に配置され、直接変換結晶と集積回路との間の電気通信を提供するインタポーザであって、集積回路に面する直接変換結晶のアノードメタライゼーションと接着され、はんだ付けされ又は接合される個別の素子として設けられるインタポーザと、複数の出力経路を提供するマルチリードフ

50

レックスケーブルであって、一方の面が直接変換結晶に接続され、他方の面が集積回路に接続される第1の部分と、第1の部分に対して曲げられ及び凹部内に配置される第2の部分と、を有するマルチリードフレックスケーブルと、を有する検出器モジュールが提示される。

【0010】

本発明の他の態様において、検出器モジュールの平面アレイを形成するように互いに隣接して配置された本明細書に開示される複数の検出器モジュールを有する検出器が提示される。

【0011】

本発明の他の態様において、本明細書に開示される検出器を有するイメージング装置が提示される。

10

【0012】

本発明の他の態様において、検出器モジュールを製造する方法であって、インタポーザを個別の素子として製作するステップと、入射光子を電気信号に変換するように構成される直接変換結晶のアノードメタライゼーションに、インタポーザを、接着、はんだ付け又は接合によって接触させるステップであって、直接変換結晶は、第1の表面に堆積されたカソードメタライゼーション及び第2の表面に堆積されたアノードメタライゼーションを有する、ステップと、直接変換結晶と反対側のインタポーザの面を集積回路を配置するステップであって、インタポーザは、集積回路と直接変換結晶との間の電気通信を提供し、集積回路の幅は、直接変換結晶の幅より小さく、それにより集積回路の側面に、幅方向の凹部を形成する、ステップと、複数の出力経路を提供するマルチリードフレックスケーブルを凹部内に配置するステップであって、マルチリードフレックスケーブルの第1の部分は、一方の面が直接変換結晶に接続され、他方の面が集積回路の対向する面に配置され、第1部分に対し曲げられる第2部分が、凹部内に配置される、ステップと、を有する方法が提示される。

20

【0013】

本発明の好適な実施形態は従属請求項に規定される。特許請求の範囲に記載の検出器、イメージング装置、及び方法は、特許請求の範囲に記載の検出器モジュール、特に従属請求項に規定され、本明細書に開示される検出器モジュールと同様の及び/又は同一の好適な実施形態を有する。

30

【0014】

本発明の構成要素の1つは、小さい曲げ半径を可能にする細いマルチリードフレックスケーブルである。曲げ半径が小さいため、フレックスケーブルを収容するのに必要なスペースはほんのわずかであり、したがって、フレックスケーブルは、集積回路に形成された凹部内に少なくとも部分的に(すなわちその第2の部分が)配置されることができるので、隣接する検出器モジュール間のスペースを最小にし、又は非常に小さく(例えば200 μm) 保つことができる。

【0015】

本発明の別の構成要素は、別個の製作ステップにおいて直接変換結晶のアノードメタライゼーションに取り付けられる別個の要素としてのインタポーザ、特にトラック長を最小にするテーラードインタポーザの構造であり、すなわちインタポーザは、直接変換結晶のアノードメタライゼーション上に堆積されない。結晶材料は多くの場合最大許容処理温度を制限し、この制限を超えると、結晶のイメージング性能が低下するので、直接変換結晶上に再配線層を堆積することは困難であり複雑である。従って、本発明によれば、米国特許出願公開第2010/327173A1号公報に開示された検出器モジュールの製造と比較して、さまざまな素子の異なる取り扱い及び異なる製造技術が、検出器モジュールを製造するために使用される。

40

【0016】

本発明によれば、インタポーザは、集積回路に面する直接変換結晶のアノードメタライゼーションに接着され、はんだ付けされ又は接合される。これは一般に、例えば熱圧着、

50

常温接着、接着と組み合わせたスタッドバンプ接合などを含む、接着、はんだ付け、及び接合の任意の形態を含み得る。接点を形成し、或る素子を他の素子に取り付けるこれらの方法は、安価であり、素子の取り扱いを容易にする。

【 0 0 1 7 】

別の好適な実施形態において、集積回路は、集積回路に面するインタポーザの表面に接着され、はんだ付けされ又は接合される。この場合、フレックスケーブルの第 1 の部分は一般に短く、インタポーザと集積回路との間の端部にのみ配置される。

【 0 0 1 8 】

別の実施形態において、インタポーザはキャビティを有し、マルチリードフレックスケーブルの第 1 の部分が、キャビティ内に少なくとも部分的に配置される。これは、スペースを節約する配置を提供する。

10

【 0 0 1 9 】

インタポーザは、好適には、検出器モジュールの安定性をもたらす剛性素子として構成される。

【 0 0 2 0 】

一実施形態において、マルチリードフレックスケーブルの第 1 の部分は、インタポーザと集積回路との間の電気通信を提供するために、インタポーザと集積回路との間に配置され、好適には集積回路の全幅にわたって配置される。これは更に安定性を向上させる。したがって、マルチリードフレックスケーブルは、インタポーザと集積回路との間の信号を再配線するためにも使用され得る。

20

【 0 0 2 1 】

別の実施形態において、第 1 の部分とインタポーザとが一体化されてフレックス（可撓性の）インタポーザを形成する。このようにして、再配線は、フレックスインタポーザの内部に提供されることができる。

【 0 0 2 2 】

好適には、検出器モジュールは、集積回路の、インタポーザと反対側の面に配置されるヒートシンクを更に有する。これは、検出器モジュールの冷却、特に集積回路の冷却を提供する。

【 0 0 2 3 】

マルチリードフレックスケーブルの第 1 の部分は、集積回路に面するインタポーザの表面に接着され、はんだ付けされ又は接合されることができる。

30

【 0 0 2 4 】

更に別の実施形態において、マルチリードフレックスケーブルの第 1 の部分又はインタポーザは、直接変換結晶の結晶ピクセル接点を集積回路の集積回路ピクセル接点と接続する再配線接続を有する。これは、異なるピクセル間の接続を提供する簡単でありながら効率的な方法を提供する。

【 図面の簡単な説明 】

【 0 0 2 5 】

【 図 1 】 検出器モジュールの第 1 の実施形態を示す断面図。

【 図 2 】 検出器モジュールの第 2 の実施形態を示す断面図。

40

【 図 3 】 検出器モジュールの第 3 の実施形態を示す断面図。

【 図 4 】 検出器モジュールの第 4 の実施形態を示す断面図。

【 図 5 】 検出器モジュールの第 5 の実施形態を示す断面図。

【 図 6 】 検出器モジュールの第 6 の実施形態を示す断面図。

【 図 7 】 検出器モジュールの第 7 の実施形態を示す断面図。

【 図 8 】 第 1 の実施形態による 2 つの検出器モジュールを有する検出器の一実施形態を示す断面図。

【 発明を実施するための形態 】

【 0 0 2 6 】

本発明のこれら及び他の態様は、以下に記載される実施形態から明らかになり、それら

50

を参照して説明される。

【0027】

図1は、検出器モジュール1の第1の実施形態の断面図を示す。検出器モジュール1は、入射光子を電気信号に変換するための、例えばCZT及び/又はCdTe又は他の材料で作られた直接変換結晶10（以下、DiCOとも呼ばれる）を有する。直接変換結晶は、第1の表面に堆積されたカソードメタライゼーション100（カソード層とも呼ばれる）及び第2の表面に堆積されたアノードメタライゼーション101（アノード層とも呼ばれる）を有する。

【0028】

検出器モジュール1は更に、直接変換結晶10と電気的に通信する集積回路12（例えばASIC）を有する。この実施形態において2つの集積回路12、12'が設けられており、それぞれの集積回路12、12'が、凹部120、120'を有するが、これは一般に必要ではない。集積回路は、直接変換結晶よりも小さい幅を有し、したがって一方の側面に幅方向の凹部120を形成する。

【0029】

インタポーザ11は、直接変換結晶10と集積回路12、12'との間の電気的通信を提供するために、直接変換結晶10と集積回路12、12'との間に配置される。インタポーザ11は剛性素子あり、集積回路12、12'に面する直接変換結晶10のアノードメタライゼーション101と接触する個別の素子として形成される。この実施形態では、インタポーザ11は、はんだボール14によって直接変換結晶10のアノードメタライゼーション101にはんだ付けされる。インタポーザ11は更に、直接変換結晶10に面するASIC12、12'の表面に、はんだボール15によってはんだ付けされる。インタポーザ11が別個の素子として形成され扱われることができる限り、はんだ付け以外の接続を形成する他のやり方も可能である。例えば、熱圧着、室温接着、スタッドバンプ接合などを含む、任意の形態の接着、はんだ付け及び接合が使用されることができる。

【0030】

好適には、剛性インタポーザ11は再配線機能を有し、RDLインタポーザとも呼ばれる。この目的のために、剛性インタポーザ11は、再配線接続16を有する。したがって、剛性インタポーザ11は、ASIC12、12'のピクセル接点を直接変換結晶10のピクセルに接続する。

【0031】

複数の出力経路を提供するマルチリードフレックスケープル13、13'が提供される（この実施形態では、2つのフレックスケープル13、13'が提供されるが、これは一般に必要ではない）。マルチリードフレックスケープル13、13'はそれぞれ、直接変換結晶10に接続される第1の部分131、131'と、第1の部分131、131'に対し曲げられた第2の部分132、132'とを有する。第1の部分131、131'は、集積回路の幅に沿う方向であって、集積回路の長さには垂直な方向に配置される。第2の部分132、132'は、それぞれの凹部120、120'内に配置される。フレックスケープル（例えばCuトラックを有する）13、13'は、例えばポリイミドで形成されることができ、したがって非常に小さい曲げ半径を有することができる。フレックスケープル13、13'は、ASIC12、12'を外界に接続するASIC I/O/P（入力/出力/電力）パッドに接触する。

【0032】

はんだボールを用いて接触させるためには、ボールサイズと融解温度の両方の階層（hierarchy、序列）が適用されることができる。温度の階層は、個々の異なるはんだ合金によって達成されることができる：フレックスケープル13、13'はまず、温度T1で融解する合金15aではんだ付けされ、次に、インタポーザ11が、 $T_2 < T_1$ で融解するはんだボール15により、ASIC12、12'のピクセルに接触され、最後のステップにおいて、低温で処理しなければならないDiCO結晶10が、 $T_3 < T_2$ で融解するはんだボール14により、インタポーザ11の上側パッドに接触される。

10

20

30

40

50

【0033】

任意には、図1に示すように、共通のヒートシンク17、例えばアルミニウムブロックが、インタポータ11と反対側を向くASIC12、12'の表面121に配置される。ASIC12、12'とは反対側を向く表面側から、空気流18が冷却目的で供給されることができる。

【0034】

図2は、検出器モジュール2の第2の実施形態の断面図を示す。検出器モジュール1の第1の実施形態とは異なり、検出器モジュール2は単一のASIC12と単一のフレックスケープル13とを有する。インタポータ11の表面110にはキャビティ111が形成されている。キャビティ111内には、フレックスケープル13の第1の部分131が配置される。キャビティ111は、インタポータ11のコストを増大させうるが、インタポータ11内のキャビティ111（又はミルドダウン領域）は、はんだボール15及び15aと同じボールサイズを使用するために必要なスペースを提供するので、検出器モジュール2のこの実施形態では、融解温度の階層のみが必要とされる。

【0035】

検出器モジュール1、2の短いフレックスケープル11、11'の場合、少数のはんだボール15aが、フレックスケープル11、11'を曲げる曲げプロセスにおいて印加される力を受け入れなければならないので、機械的安定性が制限される。剛性RDLインタポータ11は、例えばセラミック又はガラスで形成されることができる。

【0036】

図3は、可撓材料で形成された1対1インタポータ（すなわちRDL機能なし）を有する検出器モジュール3の第3の実施形態の断面図を示す。この1対1インタポータ131aは、これにより、フレックスケープル13aの第1の部分によって形成される。1対1インタポータ131aの上には、剛性RDLインタポータ11が、はんだボール19を使用するはんだ付けによって取り付けられる。

【0037】

フレックスケープル13aは、I/O/P接点を検出器モジュール3の外界にもっていくという目的を果たす。RDLインタポータ11の上には、DiCO材料10が、はんだボール14によってはんだ付けされる。この場合、非常に長いフレックスケープル13aにより、可撓性部分の機械的安定性が最大にされる。欠点は、1対1インタポータ131aの上下に2組のはんだボール15、19があることである。更にこの実施形態では、3つの異なる融解温度を有する融解温度階層が必要とされ得る。

【0038】

図4は、検出器モジュール4の第4の実施形態の断面図を示す。この実施形態では、可撓性インタポータ131b（すなわち、フレックスケープル13bの第1の部分）が、RDL機能をも実現し、すなわち、可撓性インタポータ131bは、フレックスケープルの第1の部分（1:1インタポータ）及び剛性インタポータの機能をあわせもつ。そのような検出器モジュール4は、それがセラミックで形成される場合、剛性RDLインタポータを使用する検出器モジュールよりも優れたクロストーク低減を示すことさえできる。

【0039】

DiCO結晶10とフレックスインタポータ131bとの間のはんだボール14の行による接続は、曲げ中に加えられる力に耐える必要があり、これは2つの点において重要である。はんだ接続が破損し、及び/又はやや脆いDiCO結晶10が曲げ中に損傷を受け、及び/又は結晶材料が、DiCO結晶ブロックから引きはがされることがありうる。更に、接続はんだボールのDiCO結晶端部に近接しているため、必要なモジュール間スペース（すなわち、隣接する検出器モジュール間のスペース）は、第1の実施形態よりもいくらか大きくなり得、第1の実施形態では、剛性インタポータ11が、ASIC12上に延在し、インタポータ11とDiCO結晶10との間のこの第1の行のはんだボール14を「保護」する。これは特に、第1の行のDiCO結晶アノードがDiCO結晶10の端部に非常に近い場合に当てはまる。DiCO結晶アノードは、一般に、相互接続用の面積

10

20

30

40

50

よりもはるかに大きいので、第 1 の行のはんだマスクは、曲げのためのいくらかのスペースを獲得するために D i C O 結晶の内側に向けてシフトされることができる。すなわち、アノードのピッチは維持されるが、第 1 の行のはんだボール 1 4 は、意図的にシフトされ、その結果、次の行までのピッチがわずかに小さくなる。

【 0 0 4 0 】

図 5 は、検出器モジュール 5 の第 5 の実施形態の断面図を示す。この実施形態では、後者の問題が、1 対 1 フレックスケーブル 1 3 c、具体的にはその第 1 の部分 1 3 1 c を、剛性 R D L インタポーザ 1 1 に接合することによって、一層洗練された態様で解決される。そのような接合を得るために多数の方法が存在し、それらには以下が含まれる。

- ・結果的に得られる直列抵抗が低く保たれる限り（例えば、1 0 オームより小さい）、両方の基板を A C F（異方性導電接着剤）で接着する。

- ・熱圧着。

- ・常温接合（商業サプライヤによって提供される）；この接合プロセスでは、レーザが、2 つの部分の互いに接触する表面を局所的に加熱し、その結果、プラズマ層をもたらし、それにより接合を形成する。このプロセスは、基板を接合するだけでなく、電気的接続も形成する（"No-Compromise multi-material solutions with ATB ambient temperature bonding". Richard Bijlard, CMN Vol. 8 No. 7を参照）。

【 0 0 4 1 】

剛性 R D L インタポーザ 1 1 は、第 1 の行のはんだボール 1 4 を良好に保護する。剛性 R D L インタポーザ 1 1 が、上述したトラックの許容密度の制限を伴ってセラミックで製造される場合、欠点は、剛性 R D L インタポーザ 1 1 のより大きなクロストーク容量であり得る；フレックス 1 対 1 インタポーザ 1 3 c に結合されるガラス製の R D L インタポーザの組み合わせは、より低いクロスカップリングキャパシタンスを提供し、したがって、これは、D i C O 結晶 1 0 が曲げ中の力に対し良好に保護されるとともに、D i C O 結晶 1 0 からのはんだボールを引き離すことが、インタポーザ 1 1 によって防止されるので、良い解決策である。

【 0 0 4 2 】

図 6 は、反対の組み合わせ、すなわち剛性の 1 対 1 インタポーザ 1 1 a に低温接合されるフレックス R D L インタポーザ 1 3 1 d を利用する検出器モジュール 6 の第 6 の実施形態の断面図を示す。これは、フレックスインタポーザのクロストークキャパシタンスの減少に関して利益を提供し、脆い D i C O 結晶 1 0 に曲げによるダメージを与えるリスクを排除する。曲げの間に、はんだボール 1 4 の第 1 の行 1 4 a に及ぼされる力が、1 : 1 インタポーザ 1 1 a（セラミック又はガラス製）とフレックスケーブル 1 3 d との間の接合接続に損傷を与えるという問題がありうる。1 対 1 インタポーザ 1 1 a の第 1 の行 1 4 のところにのみ小さな R D L 機能を導入することによって、この問題は大幅に軽減されることができる。この選択肢では、セラミック製の 1 対 1 インタポーザ 1 1 a が、フレックスケーブル 1 3 d と組み合わせられて使用されることができる；ガラスは、その機械的特性のために回転ガントリ上では十分に信頼できないことがありうる。

【 0 0 4 3 】

図 7 は、検出器モジュール 7 の第 7 の実施形態の断面図を示す。この実施形態では、フレックスインタポーザ 1 3 1 d が、はんだボール 2 0 の行によって剛性インタポーザ 1 1 a に接触される。

【 0 0 4 4 】

図 8 は、第 1 の実施形態 1 による（あるいは任意の他の実施形態に従う）2 つの検出器モジュール 1、1' を有する検出器 5 0 の実施形態の断面図を示す。図 8 に示されるように、検出器モジュール 1、1' は、それらの間に空いたスペースがほとんどない状態で、互いに非常に接近して互いに隣接して配置され得る。

【 0 0 4 5 】

本発明が、図面及び前述の説明において詳しく図示され説明されたが、そのような図示及び説明は、例示的又は説明的であり、限定的なものではないと考えられるべきである。

10

20

30

40

50

本発明は、開示された実施形態に限定されない。開示される実施形態に対する他の変更は、図面、開示、及び添付の特許請求の範囲の検討から、請求項に記載の発明を実施する際に当業者によって理解され、達成されることができる。

【 0 0 4 6 】

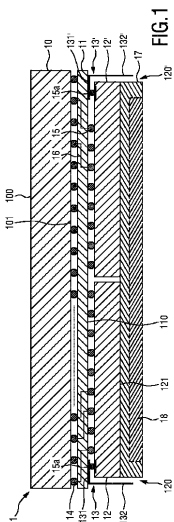
特許請求の範囲において、「含む、有する (comprising)」という語は、他の構成要素又はステップを除外するものではなく、不定冠詞「a」又は「an」は複数性を除外しない。単一の構成要素又は他のユニットが特許請求の範囲に記載のいくつかのアイテムの機能を果たすことができる。特定の手段が互いに異なる従属請求項に記載されているという単なる事実は、これらの手段の組み合わせが有利に使用されることができないことを示すものではない。

【 0 0 4 7 】

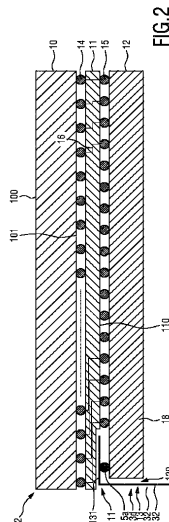
請求項中の如何なる参照符号も本発明の範囲を限定するものとして解釈されるべきでない。

10

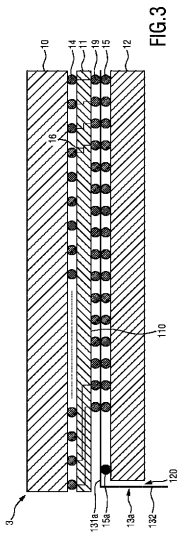
【 図 1 】



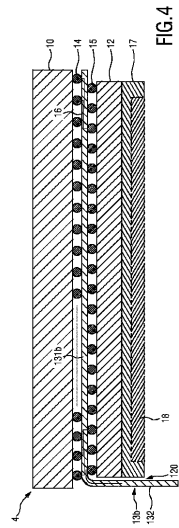
【 図 2 】



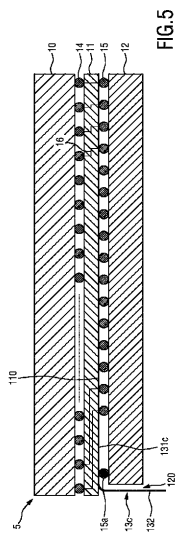
【図 3】



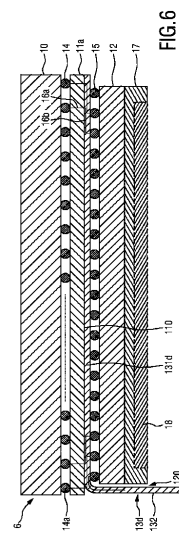
【図 4】



【図 5】



【図 6】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2017/067852

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L27/146
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2009/080601 A1 (TKACZYK JOHN ERIC [US] ET AL) 26 March 2009 (2009-03-26) paragraphs [0069] - [0071]; figures 1-4, 11 -----	1-13
A	US 2010/327173 A1 (WOYCHIK CHARLES GERARD [US] ET AL) 30 December 2010 (2010-12-30) cited in the application paragraphs [0006], [0037] - [0039]; figures 4,5,7-10 -----	1-13
A	WO 2016/066850 A1 (KONINKL PHILIPS NV [NL]) 6 May 2016 (2016-05-06) page 7, line 27 - page 8, line 22; figures 1, 2, 5 page 9, line 16 - page 11, line 30 page 13, lines 15-33 -----	1-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

15 September 2017

Date of mailing of the international search report

26/09/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel: (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Cabrita, Ana

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/067852

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2009080601 A1	26-03-2009	JP 5690044 B2 JP 2009078143 A US 2009080601 A1	25-03-2015 16-04-2009 26-03-2009
US 2010327173 A1	30-12-2010	JP 5698472 B2 JP 2011007789 A US 2010327173 A1	08-04-2015 13-01-2011 30-12-2010
WO 2016066850 A1	06-05-2016	CN 106662661 A EP 3143430 A1 JP 6126758 B1 JP 2017513588 A US 2017227658 A1 WO 2016066850 A1	10-05-2017 22-03-2017 10-05-2017 01-06-2017 10-08-2017 06-05-2016

フロントページの続き

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 ヘルマン クリストフ

オランダ国 5 6 5 6 アーエー アインドーフエン ハイ テック キャンパス 5

(72)発明者 ステッドマン ブッカー ロジャー

オランダ国 5 6 5 6 アーエー アインドーフエン ハイ テック キャンパス 5

(72)発明者 リヴネ アミール

オランダ国 5 6 5 6 アーエー アインドーフエン ハイ テック キャンパス 5

F ターム(参考) 2G188 AA02 AA03 AA27 BB02 CC29 DD05 DD13 DD35 DD36 DD42

4M118 AB01 BA19 CA01 CB01 HA21 HA22 HA24 HA25 HA27 HA31

【要約の続き】

第1の部分131、131a、131b、131c、131d、及び第1の部分に対し曲げられ及び前記凹部内に配される第2の部分131を有する、マルチリードフレックスケーブルと、を有する。