



(12) 发明专利申请

(10) 申请公布号 CN 116897433 A

(43) 申请公布日 2023. 10. 17

(21) 申请号 202280018599.4

(22) 申请日 2022.03.28

(30) 优先权数据

2021-069276 2021.04.15 JP

(85) PCT国际申请进入国家阶段日

2023.09.01

(86) PCT国际申请的申请数据

PCT/JP2022/014960 2022.03.28

(87) PCT国际申请的公布数据

W02022/220084 JA 2022.10.20

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川县

(72) 发明人 坂本美智子 田中洋志 大谷翔吾

小岛尚 饭岛匡 北村章太

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290

专利代理师 梁兴龙 姚鹏

(51) Int.Cl.

H01L 27/146 (2006.01)

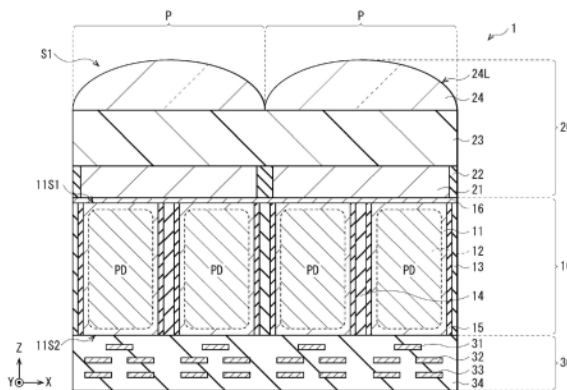
权利要求书2页 说明书28页 附图56页

(54) 发明名称

成像装置

(57) 摘要

根据本公开一个实施方案的成像装置包括：半导体基板，所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部，对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷；像素间分离部，其设置在彼此相邻的像素之间、将相邻的像素彼此电气和光学分离并且具有第一折射率；和像素内分离部，其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有第二折射率，第二折射率与所述半导体基板的折射率之差小于第一折射率与所述半导体基板的折射率之差。



1. 一种成像装置,包括:

半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

像素间分离部,其设置在彼此相邻的像素之间、将相邻的像素彼此电气和光学分离并且具有第一折射率;和

像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有第二折射率,第二折射率与所述半导体基板的折射率之差小于第一折射率与所述半导体基板的折射率之差。

2. 根据权利要求1所述的成像装置,其中第二折射率高于第一折射率。

3. 根据权利要求1所述的成像装置,其中所述像素内分离部的第二折射率根据将要在每个像素内的多个光电转换部中进行光电转换的光的波长而对于每个像素是不同的。

4. 根据权利要求3所述的成像装置,其中所述像素内分离部的第二折射率随着将要在每个像素内的所述多个光电转换部中进行光电转换的光的波长越长而越高。

5. 根据权利要求1所述的成像装置,其中

所述像素内分离部具有在每个像素内的相邻光电转换部的相邻方向上折射率从中心部向外缘部连续或断续地变化的折射率梯度,和

所述外缘部的折射率高于所述中心部的折射率。

6. 根据权利要求5所述的成像装置,其中所述像素内分离部的中心部包含带隙高于所述外缘部的带隙的材料。

7. 根据权利要求5所述的成像装置,其中所述像素内分离部包括具有彼此不同带隙的第一层和第二层交替层叠的层叠膜,第一层和第二层在所述半导体基板的第一面和第二面之间延伸,并且在所述中心部和所述外缘部中改变各自的膜厚。

8. 根据权利要求1所述的成像装置,其中所述像素内分离部包括埋入在所述半导体基板中的非晶硅或多晶硅以及覆盖其周围的阻挡膜。

9. 根据权利要求8所述的成像装置,其中所述阻挡膜包括金属氧化物膜。

10. 根据权利要求1所述的成像装置,其中所述像素内分离部在所述半导体基板的面内方向上的宽度比所述像素间分离部在所述半导体基板的面内方向上的宽度更窄。

11. 根据权利要求1所述的成像装置,其中

所述像素内分离部在所述像素内分离部和所述半导体基板的第一面之间具有间隙,和所述像素内分离部在所述半导体基板的面内方向上的宽度从第一面侧朝向第二面侧增大。

12. 根据权利要求11所述的成像装置,其中所述像素内分离部在所述像素内分离部的内部具有空隙。

13. 根据权利要求1所述的成像装置,其中

所述像素内分离部包括彼此独立的第一分离部和第二分离部,它们从围绕每个像素的像素间分离部的对向的一对边分别朝向该像素的中央延伸,和

第一分离部在第一分离部和所述像素间分离部之间具有间隙,并且第二分离部在第二分离部和所述像素间分离部之间具有间隙。

14. 根据权利要求13所述的成像装置,其中每个像素内的第一分离部和第二分离部之间的距离根据将要在每个像素内的所述多个光电转换部中进行光电转换的光的波长而不同,并且所述距离随着所述波长越长而越大。

15. 根据权利要求1所述的成像装置,其中所述像素间分离部和所述像素内分离部周围被阻挡膜覆盖。

16. 根据权利要求15所述的成像装置,其中所述阻挡膜包括氧化铝膜。

17. 根据权利要求1所述的成像装置,其中所述像素间分离部和所述像素内分离部各自从所述半导体基板的第一面朝向第二面延伸。

18. 根据权利要求17所述的成像装置,其中在所述像素间分离部的底部和所述像素内分离部的底部与第二面之间形成有杂质扩散层。

19. 根据权利要求1所述的成像装置,其中在所述半导体基板的第一面上还设置有电极,所述电极被构造为向所述像素间分离部和所述像素内分离部中的每一个施加电压。

20. 根据权利要求1所述的成像装置,其中所述像素间分离部和所述像素内分离部各自贯通所述半导体基板的第一面和第二面之间。

成像装置

技术领域

[0001] 例如,本公开涉及一种能够获取成像信息和视差信息的成像装置。

背景技术

[0002] 例如,专利文献1公开了一种图像传感器,其中一个片上透镜跨着多个像素设置。在相邻像素之间并且在相位差获取像素的中央部中设置沟槽。

[0003] 引用文献列表

[0004] 专利文献

[0005] 专利文献1:美国未审查专利申请公开No.2017/0012066

发明内容

[0006] 顺便提及,需要一种如上所述的其中一个片上透镜跨着多个像素设置并且能够获取成像信息和视差信息的成像装置,以改善光学特性。

[0007] 希望提供一种能够改善光学特性的成像装置。

[0008] 根据本公开实施方案的成像装置包括:半导体基板,所述半导体基板具有彼此相对的第一面和第二面并且多个像素以矩阵状配置在其中,所述半导体基板包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;像素间分离部,其设置在彼此相邻的像素之间、将相邻的像素彼此电气和光学分离并且具有第一折射率;和像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有第二折射率,第二折射率与所述半导体基板的折射率之差小于第一折射率与所述半导体基板的折射率之差。

[0009] 在根据本公开实施方案的成像装置中,在半导体基板的相邻像素之间设置具有第一折射率的像素间分离部,并且在每个像素内的彼此相邻的光电转换部之间设置具有第二折射率的像素内分离部,第二折射率与半导体基板的折射率之差小于第一折射率与半导体基板的折射率之差。这允许以广角进入各像素的光在相邻的像素之间全反射,并且防止在像素内的相邻光电转换部之间反射。

附图说明

[0010] 图1是根据本公开实施方案的成像装置的构成的示例的示意性截面图。

[0011] 图2是图1所示的成像装置的构成的示例的平面示意图。

[0012] 图3是示出图1所示的成像装置的整体构成的框图。

[0013] 图4是图1所示的单位像素的等效电路图。

[0014] 图5A是用于说明制造图1所示的像素间分离部和像素内分离部的方法的示意性截面图。

[0015] 图5B是图5A之后的步骤的示意性截面图。

[0016] 图5C是图5B之后的步骤的示意性截面图。

- [0017] 图5D是图5C之后的步骤的示意性截面图。
- [0018] 图5E是图5D之后的步骤的示意性截面图。
- [0019] 图5F是图5E之后的步骤的示意性截面图。
- [0020] 图5G是图5F之后的步骤的示意性截面图。
- [0021] 图5H是图5G之后的步骤的示意性截面图。
- [0022] 图5I是图5H之后的步骤的示意性截面图。
- [0023] 图6是根据本公开的变形例1的成像装置的构成的示例的示意性截面图。
- [0024] 图7A是用于说明制造图6所示的像素间分离部和像素内分离部的方法的示意性截面图。
- [0025] 图7B是图7A之后的步骤的示意性截面图。
- [0026] 图8是用于说明根据本公开的变形例2的成像装置的构成的平面示意图。
- [0027] 图9是根据本公开的变形例3的成像装置的构成的示例的示意性截面图。
- [0028] 图10是根据本公开的变形例4的成像装置的构成的示例的示意性截面图。
- [0029] 图11A是用于说明制造图10所示的像素间分离部和像素内分离部的方法的示意性截面图。
- [0030] 图11B是图11A之后的步骤的示意性截面图。
- [0031] 图11C是图11B之后的步骤的示意性截面图。
- [0032] 图12是图10所示的成像装置的像素间分离部和像素内分离部的构成例的示意图。
- [0033] 图13是根据本公开的变形例5的成像装置的构成的示例的示意性截面图。
- [0034] 图14是图13所示的成像装置中的像素内分离部的折射率梯度的图像轮廓的示例。
- [0035] 图15是图13所示的成像装置中的像素内分离部的折射率梯度的图像轮廓的另一示例。
- [0036] 图16是图13所示的成像装置中的像素内分离部的构成例的示意图。
- [0037] 图17是根据本公开的变形例6的成像装置的构成的示例的示意性截面图。
- [0038] 图18是根据本公开的变形例7的成像装置的构成的示例的示意性截面图。
- [0039] 图19A是图18所示的成像装置中的像素内分离部的构成的另一示例的示意性截面图。
- [0040] 图20A是根据本公开的变形例8的成像装置中的像素内分离部的形状的示例的平面示意图。
- [0041] 图20B是根据本公开的变形例8的成像装置中的像素内分离部的形状的另一示例的平面示意图。
- [0042] 图20C是根据本公开的变形例8的成像装置中的像素内分离部的形状的另一示例的平面示意图。
- [0043] 图20D是根据本公开的变形例8的成像装置中的像素内分离部的形状的另一示例的平面示意图。
- [0044] 图21是示出取决于像素部中的位置的像素内分离部的布局例的图。
- [0045] 图22A是用于说明制造根据本公开的变形例9的像素间分离部和像素内分离部的方法的示意性截面图。
- [0046] 图22B是图22A之后的步骤的示意性截面图。

- [0047] 图22C是图22B之后的步骤的示意性截面图。
- [0048] 图22D是图22C之后的步骤的示意性截面图。
- [0049] 图22E是图22D之后的步骤的示意性截面图。
- [0050] 图23是用于说明根据本公开的变形例10的成像装置的构成的平面示意图。
- [0051] 图24是根据本公开的变形例11的成像装置的构成的示例的示意性截面图。
- [0052] 图25是图24所示的成像装置的像素内分离部的平面形状的示例的示意图。
- [0053] 图26是根据本公开的变形例11的成像装置的构成的另一示例的示意性截面图。
- [0054] 图27是示出取决于像素部中的位置的像素内分离部的布局例的图。
- [0055] 图28A是用于说明制造图24和图26所示的像素间分离部和像素内分离部的方法的示意性截面图。
- [0056] 图28B是图28A之后的步骤的示意性截面图。
- [0057] 图28C是图28B之后的步骤的示意性截面图。
- [0058] 图28D是图28C之后的步骤的示意性截面图。
- [0059] 图28E是图28D之后的步骤的示意性截面图。
- [0060] 图28F是图28E之后的步骤的示意性截面图。
- [0061] 图28G是图28F之后的步骤的示意性截面图。
- [0062] 图28H是图28G之后的步骤的示意性截面图。
- [0063] 图28I是图28H之后的步骤的示意性截面图。
- [0064] 图29是根据本公开的变形例12的成像装置的构成的示例的示意性截面图。
- [0065] 图30A是用于说明制造图29所示的像素间分离部和像素内分离部的方法的示意性截面图。
- [0066] 图30B是图30A之后的步骤的示意性截面图。
- [0067] 图30C是图30B之后的步骤的示意性截面图。
- [0068] 图30D是图30C之后的步骤的示意性截面图。
- [0069] 图30E是图30D之后的步骤的示意性截面图。
- [0070] 图30F是图30E之后的步骤的示意性截面图。
- [0071] 图31是根据本公开的变形例13的成像装置的构成的示例的示意性截面图。
- [0072] 图32是图31所示的成像装置的构成的示例的平面示意图。
- [0073] 图33是根据本公开的变形例13的成像装置的平面构成的另一示例的示意图。
- [0074] 图34是根据本公开的变形例13的成像装置的平面构成的另一示例的示意图。
- [0075] 图35是根据本公开的变形例13的成像装置的平面构成的另一示例的示意图。
- [0076] 图36是根据本公开的变形例14的单位像素和片上透镜的布局的示例的平面示意图。
- [0077] 图37是根据本公开的变形例14的单位像素和片上透镜的布局的另一示例的平面示意图。
- [0078] 图38是根据本公开的变形例14的单位像素和片上透镜的布局的另一示例的平面示意图。
- [0079] 图39是根据本公开的变形例14的单位像素和片上透镜的布局的另一示例的平面示意图。

- [0080] 图40是根据本公开的变形例14的单位像素和片上透镜的布局的另一示例的平面示意图。
- [0081] 图41是根据本公开的变形例15的成像装置的构成的示例的示意性截面图。
- [0082] 图42是图41所示的成像装置的构成的示例的平面示意图。
- [0083] 图43A是用于说明制造图41所示的像素间分离部和像素内分离部的方法的示意性截面图。
- [0084] 图43B是图43A之后的步骤的示意性截面图。
- [0085] 图43C是图43B之后的步骤的示意性截面图。
- [0086] 图43D是图43C之后的步骤的示意性截面图。
- [0087] 图43E是图43D之后的步骤的示意性截面图。
- [0088] 图43F是图43E之后的步骤的示意性截面图。
- [0089] 图44是图43A所示的抗蚀剂膜的图案的示例的平面示意图。
- [0090] 图45是图43A所示的抗蚀剂膜的图案的另一示例的平面示意图。
- [0091] 图46是示出包括图3所示的成像装置的电子设备的构成例的框图。
- [0092] 图47是示出车辆控制系统的示意性构成的示例的框图。
- [0093] 图48是辅助说明车外信息检测单元和成像单元的安装位置的示例的图。
- [0094] 图49是示出内窥镜手术系统的示意性构成的示例的图。
- [0095] 图50是示出摄像头和相机控制单元(CCU)的功能构成的示例的框图。

具体实施方式

[0096] 下面参照附图详细说明本公开的实施方案。以下说明仅仅是本公开的具体示例，但是本公开不限于以下形态。另外，本公开不限于各附图中所示的各构成要素的布置、尺寸、尺寸比等。注意，按照以下顺序给出说明。

[0097] 1. 实施方案(包括具有彼此不同折射率的像素间分离部和像素内分离部的成像装置的示例)

[0098] 2. 变形例

[0099] 2-1. 变形例1(像素间分离部和像素内分离部的构成的另一示例)

[0100] 2-2. 变形例2(像素内分离部的构成的另一示例)

[0101] 2-3. 变形例3(像素间分离部和像素内分离部的构成的另一示例)

[0102] 2-4. 变形例4(像素间分离部和像素内分离部的构成的另一示例)

[0103] 2-5. 变形例5(像素间分离部和像素内分离部的构成的另一示例)

[0104] 2-6. 变形例6(像素间分离部和像素内分离部的构成的另一示例)

[0105] 2-7. 变形例7(像素间分离部和像素内分离部的构成的另一示例)

[0106] 2-8. 变形例8(像素间分离部和像素内分离部的构成的另一示例)

[0107] 2-9. 变形例9(制造像素间分离部和像素内分离部的方法的另一示例)

[0108] 2-10. 变形例10(像素内分离部的构成的另一示例)

[0109] 2-11. 变形例11(像素内分离部的构成的另一示例)

[0110] 2-12. 变形例12(像素间分离部和像素内分离部的构成的另一示例)

[0111] 2-13. 变形例13(向像素间分离部和像素内分离部中的每一个施加电压的示例)

[0112] 2-14. 变形例14(单位像素和片上透镜的布局的另一示例)

[0113] 2-15. 变形例15(像素间分离部和像素内分离部的构成的另一示例)

[0114] 3. 适用例

[0115] 4. 应用例

[0116] <1. 实施方案>

[0117] 图1示意性地示出了根据本公开实施方案的成像装置(成像装置1)的截面构成的示例。图2示意性地示出了图1所示的成像装置1的平面构成的示例,并且图1示出了沿着图2中的线I-I截取的截面。图3示出了图1所示的成像装置1的整体构成的示例。成像装置1例如是CMOS(互补金属氧化物半导体)图像传感器等,用于诸如数码相机或摄像机等电子设备,并且包括多个像素以矩阵状二维地配置在其中的像素部(像素部100A)作为成像区域。成像装置1例如是CMOS图像传感器等中的所谓的背照式成像装置。

[0118] 本实施方案的成像装置1包括能够同时获取成像信息和视差信息的像素(单位像素P)。根据本实施方案的成像装置1,在其中每个都包括多个光电转换部12的多个单位像素P以矩阵状配置的像素部100A中,像素间分离部13设置在彼此相邻的像素之间,并且像素内分离部14设置在单位像素P内的彼此相邻的光电转换部12之间。像素间分离部13和像素内分离部14具有彼此不同的折射率。

[0119] [成像装置的示意性构成]

[0120] 成像装置1经由光学透镜系统(未示出)获取来自被摄体的入射光(图像光),将在成像面上形成图像的入射光量以像素为单位转换为电气信号,并将电气信号作为像素信号输出。成像装置1在半导体基板11上包括作为成像区域的像素部100A,并且在像素部100A的周边区域中还包括例如垂直驱动电路111、列信号处理电路112、水平驱动电路113、输出电路114、控制电路115和输入/输出端子116。

[0121] 在像素部100A中,例如,多个单位像素P以矩阵状二维地配置。多个单位像素P中的每一个还用作成像像素和像面相位差像素。成像像素对由成像透镜形成的被摄体像在光电二极管PD处进行光电转换,以生成图像生成用的信号。像面相位差像素分割成像透镜的瞳孔区域,并对来自分割的瞳孔区域的被摄体像进行光电转换,以生成相位差检测用的信号。

[0122] 例如,单位像素P针对每个像素行设置有像素驱动线Lread(具体地,行选择线和复位控制线),并且针对每个像素列设置有垂直信号线Lsig。像素驱动线Lread传输用于从像素读出信号的驱动信号。像素驱动线Lread的一端连接到垂直驱动电路111的对应于各行的输出端。

[0123] 垂直驱动电路111是由移位寄存器、地址解码器等构成并且是例如以行为单位驱动像素部100A的各单位像素P的像素驱动部。从由垂直驱动电路111选择性地扫描的像素行中的各单位像素P输出的信号通过各垂直信号线Lsig供给到列信号处理电路112。列信号处理电路112由针对每条垂直信号线Lsig设置的放大器、水平选择开关等构成。

[0124] 水平驱动电路113由移位寄存器、地址解码器等构成,并且在扫描水平选择开关的同时按顺序驱动列信号处理电路112的各水平选择开关。水平驱动电路113的选择性扫描将通过各垂直信号线Lsig传输的各像素的信号按顺序输出到水平信号线121,并且通过水平信号线121将信号传输到半导体基板11的外部。

[0125] 输出电路114对经由水平信号线121从各个列信号处理电路112顺次供给的信号执

行信号处理,并输出这些信号。例如,输出电路114在某些情况下仅执行缓冲,并在其他情况下执行黑电平调整、列变动校正、各种数字信号处理等。

[0126] 包括垂直驱动电路111、列信号处理电路112、水平驱动电路113、水平信号线121和输出电路114的电路部分可以直接形成在半导体基板11上或者可以设置在外部控制IC上。另外,电路部分可以形成在通过线缆等连接的另一基板上。

[0127] 控制电路115接收从半导体基板11的外部供给的时钟、用于指示关于操作模式的数据等,并且还输出诸如成像装置1的内部信息等数据。控制电路115还包括生成各种时序信号的时序发生器,并且基于由时序发生器生成的各种时序信号来控制诸如垂直驱动电路111、列信号处理电路112和水平驱动电路113等周边电路的驱动。

[0128] 输入/输出端子116与外部交换信号。

[0129] [单位像素的电路构成]

[0130] 图4示出了图3所示的成像装置1的单位像素P的读出电路的示例。如图4所示,单位像素P包括例如两个光电转换部12A和12B、传输晶体管TR1和TR2、浮动扩散部FD、复位晶体管RST、放大晶体管AMP和选择晶体管SEL。

[0131] 光电转换部12A和12B各自是光电二极管(PD)。在光电转换部12A中,阳极连接到接地电压线,阴极连接到传输晶体管TR1的源极。在光电转换部12B中,类似于光电转换部12A,阳极连接到接地电压线,阴极连接到传输晶体管TR2的源极。

[0132] 传输晶体管TR1连接在光电转换部12A和浮动扩散部FD之间。传输晶体管TR2连接在光电转换部12B和浮动扩散部FD之间。驱动信号TRsig被施加到传输晶体管TR1和TR2的栅电极中的每一个。当驱动信号TRsig进入激活状态时,传输晶体管TR1和TR2中的每一个传输栅进入导电状态,并且累积在光电转换部12A和12B的每一个中的信号电荷经由传输晶体管TR1和TR2传输到浮动扩散部FD。

[0133] 浮动扩散部FD连接在传输晶体管TR1和TR2中的每一个与放大晶体管AMP之间。浮动扩散部FD使由传输晶体管TR1和TR2传输的信号电荷经历电荷-电压转换为电压信号,以将转换后的电压信号输出到放大晶体管AMP。

[0134] 复位晶体管RST连接在浮动扩散部FD和电源部之间。驱动信号RSTsig被施加到复位晶体管RST的栅电极。当驱动信号RSTsig进入激活状态时,复位晶体管RST的复位栅进入导电状态,并且浮动扩散部FD的电位被复位到电源部的电平。

[0135] 放大晶体管AMP,其中其栅电极连接到浮动扩散部FD并且漏电极连接到电源部,用作由浮动扩散部FD保持的电压信号的读出电路或所谓的源极跟随器电路的输入部。即,放大晶体管AMP的源电极经由选择晶体管SEL连接到垂直信号线Lsig,从而与连接到垂直信号线Lsig的一端的恒定电流源构成源极跟随器电路。

[0136] 选择晶体管SEL连接在放大晶体管AMP的源电极和垂直信号线Lsig之间。驱动信号SELsig被施加到选择晶体管SEL的栅电极。当驱动信号SELsig进入激活状态时,选择晶体管SEL进入导电状态,并且单位像素P进入选择状态。这允许从放大晶体管AMP输出的读出信号(像素信号)经由选择晶体管SEL输出到垂直信号线Lsig。

[0137] 在单位像素P中,例如,读出在光电转换部12A中产生的信号电荷和在光电转换部12B中产生的信号电荷。从光电转换部12A和光电转换部12B读出的各信号电荷被输出到例如外部信号处理部的相位差计算块,从而获取用于相位差自动对焦的信号。此外,从光电转

换部12A和光电转换部12B读出的各信号电荷在浮动扩散部FD中相加在一起,并且例如输出到外部信号处理部的成像块,从而获取基于光电转换部12A和光电转换部12B的总电荷的像素信号。

[0138] [单位像素的构成]

[0139] 如上所述,成像装置1例如是背照式成像装置。以矩阵状二维地配置在像素部100A中的多个单位像素P每个都具有其中例如层叠光接收部10、集光部20和多层配线层30的构成。集光部20设置在光接收部10的光入射侧S1。多层配线层30设置在光接收部10的光入射侧S1的相对侧。

[0140] 光接收部10包括具有彼此相对的第一面11S1和第二面11S2的半导体基板11以及在半导体基板11中埋入形成的多个光电转换部12。半导体基板11例如由硅基板构成。光电转换部12例如是PIN(正-本征-负)型的光电二极管(PD),并且在半导体基板11的预定区域处具有pn结。关于光电转换部12,如上所述,对于每个单位像素P埋入形成多个(例如,两个)光电转换部12A和12B。

[0141] 光接收部10还包括像素间分离部13和像素内分离部14。

[0142] 像素间分离部13设置在彼此相邻的单位像素P之间。换句话说,像素间分离部13设置在单位像素P的周围,并且例如如图2所示,在像素部100A中以格子状设置。像素间分离部13用于将相邻的单位像素P彼此电气和光学分离。像素间分离部13例如从半导体基板11的第一面11S1侧朝向其第二面11S2侧延伸,并且例如贯通半导体基板11的第一面11S1与其第二面11之间。

[0143] 像素间分离部13的折射率例如低于半导体基板11的折射率。包含在像素间分离部13中的材料的例子包括诸如氧化硅(SiO_x ; 1.3~1.5)等低折射率材料。此外,像素间分离部13可以由空隙构成。注意,上述材料仅仅是示例性的,而不限于此。此外,包含低折射率材料的像素间分离部13可以用折射率高于低折射率材料的例如后述的阻挡膜17等薄的高折射率膜覆盖。可选择地,像素间分离部13可以具有内部包含例如高折射率材料的膜的多层结构,只要可以将像素间分离部13视为基本上低折射率的构件即可。

[0144] 像素内分离部14设置在单位像素P内的彼此相邻的光电转换部12A和光电转换部12B之间。像素内分离部14用于将彼此相邻的光电转换部12A和光电转换部12B彼此电气分离。与像素间分离部13一样,例如,像素内分离部14从半导体基板11的第一面11S1侧朝向其第二面11S2侧延伸,并且贯通半导体基板11的第一面11S1与其第二面11S2之间。

[0145] 例如,像素内分离部14的折射率基本上等于半导体基板11的折射率或高于像素间分离部13的折射率。包含在像素内分离部14中的材料的例子包括氧化钽(TaO_x ; 2.2)、金刚石(2.4)、氧化钛(TiO_x ; 2.4)、氧化锆(ZrO_x ; 2.1)、氧化铪(HfO_x ; 1.9)、氧化铈(CeO_x ; 2.2)、氧化铁(FeO_x ; 2.9)、氧化铝(AlO_x ; 1.63)、氮化硅(SiN ; 1.9)和氧化铌(NbO_x ; 2.5)。括号内的数值表示各自的折射率。此外,像素内分离部14可以包含非掺杂的多晶硅(Poly-Si)或非晶硅。注意,上述材料仅仅是示例性的,而不限于此。

[0146] 此外,与像素间分离部13一样,像素内分离部14可以用后述的阻挡膜17覆盖。可选择地,像素内分离部14可以具有内部包含例如低折射率材料的膜的多层结构,只要可以将像素内分离部14视为折射率基本上等于半导体基板11的折射率或高于像素间分离部13的折射率的构件即可。

[0147] 例如,绝缘膜15设置在像素间分离部13和像素内分离部14的周围。绝缘膜15的例子包括氧化硅(SiO_x)膜。

[0148] 在半导体基板11的第一面11S1上进一步设置兼用作半导体基板11的第一面11S1处的防反射层的固定电荷层16。固定电荷层16可以是具有正的固定电荷的膜或具有负的固定电荷的膜。包含在固定电荷层16中的材料的例子包括带隙比半导体基板11的带隙宽的半导体材料和导电材料。其具体示例包括氧化铪(HfO_x)、氧化铝(AlO_x)、氧化锆(ZrO_x)、氧化钽(TaO_x)、氧化钛(TiO_x)、氧化镧(LaO_x)、氧化镨(PrO_x)、氧化铈(CeO_x)、氧化钕(NdO_x)、氧化钷(PmO_x)、氧化钐(SmO_x)、氧化铕(EuO_x)、氧化钆(GdO_x)、氧化铽(TbO_x)、氧化镝(DyO_x)、氧化钬(HoO_x)、氧化铪(TmO_x)、氧化镱(YbO_x)、氧化镱(LuO_x)、氧化钇(YO_x)、氮化铪(HfN_x)、氮化铝(AlN_x)、氮氧化铪(HfO_xN_y)和氮氧化铝(AlO_xN_y)等。固定电荷层16可以是单层膜,或者包含不同材料的层叠膜。

[0149] 集光部20设置在光接收部10的光入射侧S1。集光部20包括例如针对每个单位像素P的滤色器21、遮光部22、平坦化层23和透镜层24。滤色器21、遮光部22、平坦化层23和透镜层24按顺序从光接收部10侧层叠。滤色器21选择性地透射例如红光(R)、绿光(G)或蓝光(B)。遮光部22设置在滤色器21的单位像素P之间。

[0150] 关于滤色器21,例如,对于以2行×2列配置的四个单位像素P,将选择性地透射绿光(G)的两个滤色器21G配置在对角线上,并且分别选择性地透射红光(R)和蓝光(B)的滤色器21R和21B配置在直交的对角线上(例如,参见图8)。例如,在设置有滤色器21R、21G和21B中相应的一个的单位像素P中,在每个光电转换部12中检测相应的色光。即,在像素部100A中,检测红光(R)的单位像素P、检测绿光(G)的单位像素P和检测蓝光(B)的单位像素P以拜耳图案配置。

[0151] 设置遮光部22是为了防止倾斜进入滤色器21的光泄漏到相邻的单位像素P中,并且如上所述,其设置在滤色器21的单位像素P之间。换句话说,在像素部100A中以格子状设置遮光部22。包含在遮光部22中的材料的例子包括具有遮光性的导电材料。其具体示例包括钨(W)、银(Ag)、铜(Cu)、铝(Al)以及Al和铜(Cu)的合金。

[0152] 平坦化层23用于平坦化包括滤色器21和遮光部22的光入射侧S1的表面。平坦化层23包含例如氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiO_xN_y)等。

[0153] 透镜层24例如被设置为覆盖像素部100A的整个表面,并且在表面上包括例如以无间隙方式设置的多个片上透镜24L。片上透镜24L用于将来自上方的入射光会聚到光电转换部12,并且例如针对每个单位像素P设置,如图2所示。即,片上透镜24L跨着单位像素P内的多个光电转换部12设置。此外,在平面图中,像素间分离部13和多个片上透镜24的边界基本上彼此一致。透镜层24例如包含诸如氧化硅(SiO_x)或氮化硅(SiN_x)等无机材料。除此之外,透镜层24可以包含诸如环硫化物系树脂和硫杂丁环(thietane)化合物或其树脂等具有高折射率的有机材料。片上透镜24L的形状没有特别限制,并且可以采用诸如半球形和半圆柱形等各种透镜形状。

[0154] 多层配线层30设置在光接收部10的光入射侧S1的相对侧,具体地,设置在半导体基板11的第二面11S2侧。多层配线层30具有例如其中多个配线层31、32和33隔着层间绝缘层34层叠的构成。除了上述读出电路之外,多层配线层30还包括例如垂直驱动电路111、列信号处理电路112、水平驱动电路113、输出电路114、控制电路115、输入/输出端子116等。

[0155] 配线层31、32和33各自包含例如铝(Al)、铜(Cu)、钨(W)等。除此之外,配线层31、32和33可以各自包含多晶硅(Poly-Si)。

[0156] 层间绝缘层34例如由包含氧化硅(SiO_x)、TEOS、氮化硅(SiN_x)、氮氧化硅(SiO_xN_y)等中的一种的单层膜或包括其两种以上的层叠膜形成。

[0157] [制造像素间分离部和像素内分离部的方法]

[0158] 根据本实施方案的像素间分离部13和像素内分离部14可以例如如下地形成。

[0159] 首先,STI(浅沟槽隔离)和FFTI(全沟槽隔离)分别形成在例如设置在单位像素P之间的两个光电转换部12之间以及设置在单位像素P内的两个光电转换部12之间。具体地,如图5A所示,从半导体基板11的第二面11S2侧形成开口11H1作为STI,并且例如 SiO_x 膜埋入在其中,随后在STI内形成开口11H2作为FFTI,并且例如 SiO_x 膜类似地埋入在其中。此后,如图5A所示,开口11H3和开口11H4分别形成在单位像素P之间的FFTI内和单位像素P内的FFTI内,并且例如多晶硅埋入在其中作为埋入材料41。此后,例如,通过离子注入在半导体基板11内形成p阱,并且在p阱内形成n型光电转换部12。

[0160] 然后,如图5B所示,将半导体基板11倒置,并且通过例如CMP(化学机械抛光)对半导体基板11的第一面11S1进行研磨,以露出FFTI和埋入材料41。然后,如图5C所示,在半导体基板11的第一面11S1侧,在其中将要形成像素间分离部13的FFTI和埋入材料41上形成掩模42。通过例如湿法蚀刻或干法蚀刻去除开口11H4内的埋入材料41。具体地,远程等离子体或化学干法蚀刻(CDE)使得可以在不损坏半导体基板11的情况下去除埋入材料41。

[0161] 此后,如图5D所示,例如,将氧化钽膜埋入在开口11H4中,并且通过例如CMP将半导体基板11的第一面11S1平坦化。结果,形成了像素内分离部14。此后,如图5E所示,在像素内分离部14上形成掩模42,并且通过例如湿法蚀刻或干法蚀刻去除开口11H3内的埋入材料41。此后,如图5F所示,例如,将氧化硅膜埋入在开口11H3中,并且通过例如CMP将半导体基板11的第一面11S1平坦化。结果,形成了像素间分离部13。

[0162] 此后,如图5G所示,在半导体基板11的第一面11S1上形成固定电荷层16。此后,如图5H所示,在固定电荷层16上,例如以格子状形成遮光部22。此后,如图5I所示,滤色器21形成在格子状的遮光部22之间。此后,在滤色器21和遮光部22上形成平坦化层23,最后,将透镜层24贴合到平坦化层23。因此,完成了图1所示的成像装置1。

[0163] [作用和效果]

[0164] 在根据本实施方案的成像装置1中,像素间分离部13设置在半导体基板11的相邻单位像素P之间,并且像素内分离部14设置在单位像素P内的相邻光电转换部12之间。像素间分离部13和像素内分离部14各自具有彼此不同的折射率。具体地,像素间分离部13包含折射率与半导体基板11的折射率之差大于像素内分离部14的折射率与半导体基板11的折射率之差的材料,并且像素内分离部14包含折射率基本上等于半导体基板11的折射率或高于包含在像素间分离部13中的材料的折射率的材料。因此,进入单位像素P的光,换句话说,以广角进入像素间分离部13和像素内分离部14的光在相邻的单位像素P之间全反射,并且防止在单位像素P内的相邻光电转换部之间反射。这将在下文中说明。

[0165] 近年来,具有使用相位差检测方式的焦点检测功能的图像传感器变得普及。在这样的图像传感器中,各像素具有多个光电二极管。多个光电二极管共享一个片上透镜使得能够同时获取成像信息和视差信息。

[0166] 如上所述,在由多个光电二极管共享一个片上透镜的图像传感器中,在相邻的像素之间设置分离部,并且在像素内的相邻光电二极管之间设置分离部。在相邻的像素之间设置的分离部和在像素内的相邻光电二极管之间设置的分离部包含相同的材料。具体地,各分离部包含折射率低于硅的折射率($n=3\sim 4$)的低折射率材料(例如, $n=1\sim 2.5$)。在具有这种构成的图像传感器中,在光以广角从高折射率硅基板进入低折射率分离部的情况下,可能在光学上发生全反射。

[0167] 相比而言,在像素内部,期望本来进入相邻设置的光电二极管的光在不被光电二极管之间的分离部反射的情况下透射,并且在相邻设置的光电二极管中进行光电转换。然而,在具有上述构成的图像传感器中,相对于光电二极管之间的分离部以广角入射的大部分光被全反射。因此,像面相位差特性可能会劣化。

[0168] 为了解决这个问题,在本实施方案中,设置在相邻的单位像素P之间的像素间分离部13包含折射率低于半导体基板11的折射率的材料,并且设置在单位像素P内的相邻光电转换部12之间的像素内分离部14包含折射率基本上等于半导体基板11的折射率或高于像素间分离部13的折射率的材料。结果,以广角进入像素内分离部14的光的全反射减少。

[0169] 如上所述,在本实施方案的成像装置1中,可以提高在单位像素P内将相邻的光电转换部12彼此电气分离的像素内分离部14中的光的透射率,并且通过本来的光电转换部12对由片上透镜24L会聚的光进行光电转换。因此,可以改善光学特性。例如,可以改善像面相位差特性。

[0170] 接下来,对本公开的变形例1~15进行说明。在下文中,与上述实施方案类似的构成要素由相同的附图标记表示,并且适当地省略其说明。

[0171] <2. 变形例>

[0172] (2-1. 变形例1)

[0173] 图6示意性地示出了根据本公开的变形例1的成像装置(成像装置1A)的截面构成的示例。成像装置1A例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1A例如是所谓的背照式成像装置。

[0174] 上述实施方案示出了像素间分离部13和像素内分离部14两者都贯通半导体基板11的第一面11S1与其第二面11S2之间的示例;然而,本公开不限于此。例如,如图6所示,像素间分离部13和像素内分离部14中的每一个可以从半导体基板11的第一面11S1朝向其第二面11S2延伸,并且具有形成在半导体基板11内的底部。

[0175] 根据本变形例的像素间分离部13和像素内分离部14也可以例如如下地形成。

[0176] 首先,类似于上述实施方案,形成STI、FFTI和光电转换部12。具体地,开口11H3和开口11H4分别形成在单位像素P之间的FFTI内部和单位像素P内的FFTI内,并且例如多晶硅埋入在其中作为埋入材料41。此后,如图7A所示,将埋入材料41回蚀至预定深度,并且 SiO_x 膜埋入在其中。此后,例如,通过离子注入在半导体基板11内形成p阱,并且在p阱内形成n型光电转换部12。

[0177] 此后,如图7B所示,将半导体基板11倒置,并且通过例如CMP对半导体基板11的第一面11S1进行研磨,以露出FFTI。此后,类似于上述的实施方案,像素间分离部13和像素内分离部14被分开地形成,并且进一步,顺次形成固定电荷层16、滤色器21、遮光部22、平坦化层23和透镜层24。因此,完成了图6所示的成像装置1A。

[0178] (2-2. 变形例2)

[0179] 图8示意性地示出了根据上述实施方案的变形例(变形例2)的成像装置1的平面构成的另一示例。通常,混色更有可能在较长的波长下发生,因此,例如,像素内分离部14的折射率可以根据将要在每个单位像素P中进行光电转换的光的波长而变化。换句话说,像素内分离部14的折射率可以根据设置在每个单位像素P的上部(光入射侧S1)的滤色器21而变化。

[0180] 具体地,像素内分离部14优选地随着将要在单位像素P内的多个光电转换部12中进行光电转换的光的波长变得更长而具有更高的折射率。例如,如图8所示,当对于以2行×2列配置的两个单位像素P,将选择性地透射绿光(G)的两个滤色器21G配置在对角线上,并且分别选择性地透射红光(R)和蓝光(B)的滤色器21R和21B配置在直交的对角线上的情况下,在每个单位像素P中形成的像素内分离部14R、14G和14B的各自折射率可以满足 $14R > 14G > 14B$ 。

[0181] 此外,R、G和B之中最有可能发生混色的红光(R)进入的单位像素P的像素内分离部14R可以包含折射率高于其他像素内分离部14G和14B的折射率的材料($14R > 14G = 14B$)。可选择地,R、G和B之中最不可能发生混色的蓝光(B)进入的单位像素P的像素内分离部14B可以包含折射率低于其他像素内分离部14R和14G的折射率的材料($14R = 14G > 14B$)。

[0182] 此外,只有红光(R)进入的单位像素P的像素间分离部13可以包含折射率低于其他像素间分离部13的折射率的材料。

[0183] 如上所述,除了上述实施方案的效果之外,还可以进一步改善光学特性。

[0184] 注意,本变形例示出了在以2行×2列配置的两个单位像素P中对红光(R)、绿光(G)和蓝光(B)进行光电转换的示例;然而,本公开不限于此。例如,以2行×2列配置的两个单位像素P可以被构造为光电转换Y(黄色)/M(品红色)/G(绿色)/C(青色),或者可以被构造为光电转换W(白色)或IR(红外光)。

[0185] (2-3. 变形例3)

[0186] 图9示意性地示出了根据本公开的变形例3的成像装置(成像装置1B)的截面构成的示例。成像装置1B例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1B例如是所谓的背照式成像装置。

[0187] 上述实施方案示出了像素间分离部13和像素内分离部14各自的宽度基本上彼此相等的示例;然而,如图9所示,例如,像素内分离部14的宽度W2可以比像素间分离部13的宽度W1更窄($W1 < W2$)。具体地,像素间分离部13的宽度W1例如为100nm以上且500nm以下,并且像素内分离部14的宽度W2例如为1nm以上且100nm以下,并且更优选为1nm以上且50nm以下。

[0188] 结果,当厚度减小到上述厚度范围时,光学膜处于全反射不太可能发生的膜厚范围内。因此,像素内分离部14中的光的透射率显著提高,并且由片上透镜24L会聚的光由本来的光电转换部12进行光电转换。此外,减少了由片上透镜24L会聚的光撞击像素内分离部14所引起的感度的降低或散射光的产生。因此,除了上述实施方案的效果之外,还可以进一步改善光学特性。

[0189] 注意,在像素内分离部14的宽度W2被充分减小(例如,10nm以下)的情况下,像素间分离部13和像素内分离部14可以包含具有相同折射率的材料。具体地,像素间分离部13和像素内分离部14可以各自包含例如折射率小于半导体基板11的折射率的氧化硅(SiO_x),或

者可以各自是空隙。此外,像素间分离部13和像素内分离部14可以各自是氧化硅膜和空隙的组合。

[0190] (2-4. 变形例4)

[0191] 图10示意性地示出了根据本公开的变形例4的成像装置(成像装置1C)的截面构成的示例。成像装置1C例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1C例如是所谓的背照式成像装置。

[0192] 阻挡膜17可以进一步形成在像素间分离部13的周围和像素内分离部14的周围。阻挡膜17可以包含例如氧化铝(AlO_x)或氧化钽(TaO_x)。

[0193] 根据本变形例的像素间分离部13和像素内分离部14可以例如如下地形成。

[0194] 首先,类似于上述实施方案,去除开口11H4内的埋入材料41。此后,如图11A所示,通过例如ALD(原子层沉积)在开口11H4的侧面和底面上形成氧化铝膜作为阻挡膜17。此后,如图11A所示,例如,将氧化钽膜埋入在开口11H4内,随后在氧化钽膜上再次形成氧化铝膜作为阻挡膜17。此后,通过例如CMP将半导体基板11的第一面11S1平坦化。因此,形成了表面被阻挡膜17覆盖的像素内分离部14。

[0195] 此后,如图11B所示,在像素内分离部14上形成掩模42,并且通过例如湿法蚀刻或干法蚀刻去除开口11H3内的埋入材料41。此后,如图11C所示,通过例如ALD在开口11H3的侧面和底面上形成氧化铝膜作为阻挡膜17,随后例如将氧化硅膜埋入在开口11H3内,并且在氧化钽膜上再次形成氧化铝膜作为阻挡膜17。此后,通过例如CMP将半导体基板11的第一面11S1平坦化。因此,形成了表面被阻挡膜17覆盖的像素间分离部13。

[0196] 此后,类似于上述实施方案,顺次形成固定电荷层16、滤色器21、遮光部22、平坦化层23和透镜层24。因此,完成了图10所示的成像装置1C。

[0197] 在像素内分离部14包含例如氧化铁的情况下,像素内分离部14可以成为Si的杂质位点,并且暗电流可能增大。

[0198] 相比而言,在本变形例中,包含例如氧化铝的阻挡膜17形成在像素间分离部13和像素内分离部14的周围。这使得可以减少杂质从像素内分离部14向半导体基板11的扩散。

[0199] 此外,与上述变形例2一样,在像素内分离部14的折射率根据将要被光电转换部12吸收的光的波长而变化的情况下,优选的是,例如,从像素内分离部14的上述构成材料中选择多种(例如,两种)材料,并且通过例如ALD法交替层叠包含所选择的材料的膜(第一层17A和第二层17B),从而提供其中第一层17A和第二层17B例如如图12所示地交替层叠的多层膜。

[0200] 通过ALD法形成的膜是原子级的层叠膜,因此,即使通过物理衍射法等也不可能分离各层,并且像素内分离部14具有两种材料和氧(O)的三元化合物结构。在这种情况下,调整第一层17A的层叠次数和第二层17B的层叠次数使得可以容易地改变组成比。这使得可以容易地调整像素内分离部14的折射率。

[0201] (2-5. 变形例5)

[0202] 图13示意性地示出了根据本公开的变形例5的成像装置(成像装置1D)的截面构成的示例。成像装置1D例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1D例如是所谓的背照式成像装置。

[0203] 如图14所示,像素内分离部14可以具有例如在单位像素P内的相邻光电转换部12

的相邻方向(例如,图13中的X轴方向)上折射率从中心部向外缘部逐渐变化的折射率梯度。图14示出了图13中的A-A'方向上的示例性折射率梯度。具体地,靠近光电转换部12的外缘部的折射率与半导体基板11(硅基板)的折射率相等,并且中心部的折射率低于外缘部的折射率。

[0204] 例如,通过使用其中氧含量从中心部到外缘部被调整的氧化硅,可以形成具有如图14所示的折射率梯度的像素内分离部14。具体地,可以通过使越靠近中心部氧化硅越富含氧并且越靠近外缘部氧化硅越富含硅来形成像素内分离部14。如上所述,例如,在通过改变氧化硅膜的组成来形成折射率梯度的情况下,例如,可以在使用CVD(化学气相沉积)法形成非晶硅膜的过程中通过增加或减少氧的供给量来形成。

[0205] 注意,图14示出了像素内分离部14的折射率梯度的图像轮廓的示例,并且其示例不限于此。例如,图14示出了像素内分离部14的折射率梯度连续变化的示例;然而,例如,如图15所示,像素内分离部14的折射率梯度可以断续地变化,例如,阶段状变化。

[0206] 还可以通过组合不同的材料来形成像素内分离部14的折射率梯度。在这种情况下,作为包含在像素内分离部14中的材料,优选的是,选择诸如氧化铪(HfO_x)、氧化铝(AlO_x)、氧化锆(ZrO_x)、氧化钽(TaO_x)等具有高带隙的材料。在单位像素P内的相邻光电转换部12的相邻方向(例如,图13中的X轴方向)上具有折射率梯度的像素内分离部14例如可以通过交替层叠由于适当地改变膜厚而具有不同组成或材料的两层(第一层17C和第二层17D)来形成。例如,在使用不同材料形成折射率梯度的情况下,例如,通过调整非晶硅层(第一层17C)和高带隙材料层(第二层17D)的各自膜厚以使得中心部中的第二层17D的比率高来形成膜。在这种构成中,使用例如ALD法形成高带隙材料层(第二层17D)。

[0207] 如上所述,本变形例设置有具有在单位像素P内的相邻光电转换部12的相邻方向(例如,X轴方向)上折射率从中心部向外缘部逐渐变化的折射率梯度的像素内分离部14。具体地,靠近光电转换部12的外缘部的折射率与半导体基板11(硅基板)的折射率相等,并且中心部的折射率低于外缘部的折射率。这使得可以在保持像素内分离部14中的电气分离的同时减少光学反射。因此,除了上述实施方案的效果之外,还可以进一步改善光学特性。

[0208] (2-6. 变形例6)

[0209] 图17示意性地示出了根据本公开的变形例6的成像装置(成像装置1E)的截面构成的示例。成像装置1E例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1E例如是所谓的背照式成像装置。

[0210] 上述变形例3示出了像素内分离部14的宽度W2比像素间分离部13的宽度W1更窄($W1 < W2$)的示例;然而,如上所述,在像素内分离部14的宽度W2充分减小并且像素内分离部14包含例如多晶硅或非晶硅的情况下,优选的是在像素内分离部14的周围形成阻挡膜17。阻挡膜17的厚度例如为1个原子层厚度以上且小于5nm的厚度,并且优选为1个原子层厚度以上且小于3nm的厚度。这减少了像素内分离部14和半导体基板11之间的界面状态的产生,同时抑制了由于阻挡膜17引起的透射率的降低。此外,在本变形例的构成中,可以省略像素内分离部14的周围的绝缘膜15。

[0211] 如上所述,像素内分离部14的宽度W2被充分减小,并且阻挡膜17进一步形成在像素内分离部14的周围。这减少了半导体基板11和像素内分离部14之间的界面状态的产生。因此,除了上述变形例2的效果之外,还可以改善电气特性。

[0212] 此外,例如,在像素内分离部14包含掺杂有杂质的多晶硅或非晶硅的情况下,通过阻挡膜17可以减少杂质从像素内分离部14向半导体基板11的扩散。

[0213] 此外,与简单地减小像素内分离部14的宽度W2的情况相比,可以提高单位像素P内的相邻光电转换部12之间的电气分离。

[0214] (2-7. 变形例7)

[0215] 图18示意性示出了根据本公开的变形例7的成像装置(成像装置1F)的截面构成的示例。成像装置1F例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1F例如是所谓的背照式成像装置。

[0216] 如图18所示,例如,像素内分离部14可以在像素内分离部14和半导体基板11的第一面11S1之间具有间隙,并且可以在半导体基板11的面内方向(例如,X轴方向)上的宽度从第一面11S1朝向第二面11S2增大的方式呈锥形形状。与上述变形例6一样,阻挡膜17形成在锥形的像素内分离部14的周围。

[0217] 例如,即使在像素内分离部14的宽度W2小于100nm的情况下,如上述变形例3等那样,像素内分离部14在面积和体积方面占据例如单位像素P的大约10%。因此,概率上接近该百分比的光在像素内分离部14内被吸收。

[0218] 相比而言,本变形例提供了以宽度W2从半导体基板11的第二面11S2侧朝向其第一面11S1侧变窄的方式呈锥形的像素内分离部14,并且设置有在半导体基板11的第一面11S1和像素内分离部14之间的间隙。在从光入射侧S1入射的光之中,蓝光(B)具有高的Si吸收率,因此在半导体基板11的第一面11S1附近被吸收。这减少了像素内分离部14对蓝光(B)的吸收。红光(R)和绿光(G)分别具有比蓝光(B)低的吸收率,并且到达半导体基板11的深部(第二面11S2侧);然而,在本变形例中,像素内分离部14是锥形的,这降低了通过半导体基板11的第一面11S1侧的光被吸收的概率。因此,除了上述变形例3和变形例6的效果之外,还可以提高光吸收效率。

[0219] 此外,到达锥形的像素内分离部14的下部的光在相邻的光电转换部12的边界附近被吸收,因此,即使光被任何的相邻光电转换部12吸收,对像面相位差的性能的影响也很小。因此,光可以在像素内分离部14上被反射而不透射通过,例如,如图19所示,可以在像素内分离部14的内部形成空隙G。这进一步减少了由于像素内分离部14引起的吸收损失,并且使得可以进一步提高光吸收效率。

[0220] (2-8. 变形例8)

[0221] 图20A~20D示意性地示出了根据本公开上述实施方案的变形例(变形例8)的成像装置1的像素内分离部14的形狀的其他示例。上述实施方案示出了在围绕单位像素P的像素间分离部13的对向的一对边之间延伸的像素内分离部14的示例;本公开不限于此。

[0222] 如图20A所示,例如,像素内分离部14可以在像素内分离部14和围绕单位像素P的像素间分离部13之间具有间隙。此外,例如,如图20B所示,像素内分离部14可以包括两个像素内分离部14A和14B,每一个从围绕单位像素P的像素间分离部13的对向的一对边分别朝向单位像素P的中心延伸,并且在它们之间具有间隙。此外,如图20C所示,例如,像素内分离部14可以在围绕单位像素P的像素间分离部13与两个像素内分离部14A和14B中的每一个之间具有间隙。此外,图20C示出了设置有在平面图中具有矩形形状的像素内分离部14A和14B的示例;然而,如图20D所示,例如,像素内分离部14A和14B可以各自具有圆形形状,包括例

如椭圆。

[0223] 如上所述,在相邻的光电转换部12之间部分地设置像素内分离部14使得可以在保持电气分离特性的同时减少光的散射。因此,除了上述实施方案的效果之外,还可以进一步改善光学特性。

[0224] 此外,例如,如图21所示,在单位像素P内形成两个像素内分离部14A和14B的位置可以根据单位像素P在像素部100A内的位置和片上透镜24L相对于单位像素P的中心部的偏移量而变化。这使得可以减小例如由透镜偏移引起的对倾斜入射光的感度等的特性差异。

[0225] (2-9. 变形例9)

[0226] 图22A~22E示出了制造根据本公开的变形例9的像素间分离部13和像素内分离部14的方法的另一示例。如上述实施方案中所述的,像素间分离部13可以由空隙构成。例如,由空隙构成的像素间分离部13可以如下地形成。

[0227] 首先,类似于上述实施方案,形成STI、FFTI和光电转换部12。具体地,开口11H3和开口11H4分别形成在单位像素P之间的FFTI内和单位像素P内的FFTI内,并且例如多晶硅埋入在其中作为埋入材料41。此后,如图22A所示,在开口11H2的上部形成氧化膜18。例如,当半导体基板11被倒置并且通过蚀刻去除埋入材料41时,不被蚀刻的材料被选择作为氧化物膜18的材料。此后,例如,通过离子注入在半导体基板11内形成p阱,并且在p阱内形成n型光电转换部12。

[0228] 此后,如图22B所示,将半导体基板11倒置,并且通过例如CMP对半导体基板11的第一面11S1进行研磨,以露出FFTI和埋入材料41。此后,如图22C所示,类似于上述实施方案,去除开口11H4内的埋入材料41,随后在半导体基板11的第一面11S1上形成掩模43,在开口11H4的侧面和底面以及掩模43上形成连续的阻挡膜17,并且在开口11H4内埋入例如氧化钽膜作为像素内分离部14。

[0229] 此后,如图22D所示,通过例如回蚀使半导体基板11的第一面11S1平坦化,去除开口11H3内的埋入材料41,并且形成在开口11H3的侧面和底面以及半导体基板11的第一面11S1上连续的阻挡膜17。此后,如图22E所示,通过在半导体基板11的第一面11S1上使用例如非共形成膜条件来封闭开口11H3,并且形成由空隙构成的像素间分离部13。

[0230] 此后,类似于上述实施方案,顺次形成固定电荷层16、滤色器21、遮光部22、平坦化层23和透镜层24。因此,完成了图1所示的成像装置1。

[0231] (2-10. 变形例10)

[0232] 图23示意性地示出了根据变形例8的变形例(变形例10)的成像装置1的平面构成的另一示例。两个像素内分离部14A和14B可以根据将要在每个单位像素P内进行光电转换的光的波长来改变两个像素内分离部14B和14A之间的距离1。换句话说,像素内分离部14的折射率可以根据设置在每个单位像素P的上部(光入射侧S1)的滤色器21来改变两个像素内分离部14A和14B之间的距离。

[0233] 例如,优选的是,随着将要在单位像素P内的多个光电转换部12中进行光电转换的光的波长越长,两个像素内分离部14A和14B之间的距离越大。具体地,如图23所示,对于以2行×2列配置的四个单位像素P,将选择性地透射绿光(G)的两个滤色器21G配置在对角线上,并且分别选择性地透射红光(R)和蓝光(B)的滤色器21R和21B配置在直交的对角线上。在这种情况下,分别形成在对应的单位像素P中的两个像素内分离部14A和14B之间的距离

l_r 、 l_g 和 l_b 满足 $l_r > l_g > l_b$ 。这使得除了上述变形例8的效果之外,还可以进一步改善光学特性。

[0234] (2-11. 变形例11)

[0235] 图24示意性地示出了根据本公开的变形例11的成像装置(成像装置1G)的截面构成的示例。成像装置1G例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1G例如是所谓的背照式成像装置。

[0236] 上述实施方案示出了像素内分离部14具有FFTI结构的示例;然而,本公开不限于此。如图24所示,例如,像素内分离部14可以具有例如从半导体基板11的第一面11S1朝向其第二面11S2延伸的RDTI结构。杂质在其中扩散的扩散区域19形成在像素内分离部14的底部和半导体基板11的第二面11S2之间。换句话说,在根据本变形例的成像装置1G中,单位像素P内的相邻光电转换部被具有RDTI结构的像素内分离部14和扩散区域19电气分离。

[0237] 根据本变形例的像素内分离部14可以与变形例2组合以根据将要在每个单位像素P内进行光电转换的光的波长来改变其中包含的材料。此外,如图25所示,像素内分离部14的平面布局可以根据将要在每个单位像素P内进行光电转换的光的波长而变化。此外,如图26所示,像素内分离部14的宽度(W_1, W_1')和深度可以根据将要在每个单位像素P内进行光电转换的光的波长而变化。此外,在如图27所示,在设置有图25所示图的右侧的单位像素P中的大致十字形的像素内分离部14中,可以根据单位像素P在像素部100A内的位置和片上透镜24L相对于单位像素P的中心部的偏移量来改变在单位像素P内形成大致十字形的像素内分离部14的位置以及交叉位置,与变形例8一样。

[0238] 根据本变形例的像素内分离部14也可以例如如下地形成。

[0239] 首先,如图28A所示,类似于上述实施方案,STI和FFTI形成在将要形成像素间分离部13的位置,随后在FFTI中形成开口11H3,并且例如多晶硅埋入在其中作为埋入材料41。

[0240] 此后,如图28B所示,例如,在将要形成像素内分离部14的位置处通过离子注入活性化形成扩散区域19和光电转换部12。此后,如图28C所示,将半导体基板11倒置,并且通过例如CMP对半导体基板11的第一面11S1进行研磨,以露出FFTI。此后,如图28D所示,从半导体基板11的第一面11S1侧,在将要形成像素内分离部14的位置处,通过例如反应性离子蚀刻(RIE)形成将要成为RDTI的开口11H4。

[0241] 此后,如图28E所示,在开口11H4的侧面和底面上形成绝缘膜15。此后,如图28F所示,在半导体基板11的第一面11S1上以及开口11H4的侧面和底面上形成固定电荷层16,随后,将用作像素内分离部14的预定材料(材料A)埋入在开口11H4中,并且通过例如CMP将表面平坦化。

[0242] 注意,如上所述,在根据将要在每个单位像素P内进行光电转换的光的波长来改变包含在像素内分离部14中的材料的情况下,像素内分离部14如下不同地形成。

[0243] 例如,如图28F所示,形成固定电荷层16,并且将包含在像素内分离部14中的材料埋入在开口11H4中,随后,例如,在将要形成像素内分离部14X2的位置以外的像素内分离部14(像素内分离部14X1)上的位置处形成掩模。如图28G所示,通过例如湿法蚀刻或干法蚀刻去除埋入在开口11H4'中的材料A。

[0244] 此后,如图28H所示,在半导体基板11的第一面11S1上形成的固定电荷层16上形成掩模43,随后,将用作像素内分离部14X2的预定材料(材料B)埋入在开口11H4'中。此后,如

图28I所示,通过例如CMP去除掩模43,并且将固定电荷层16的表面平坦化。

[0245] 此后,类似于上述实施方案,顺次形成滤色器21、遮光部22、平坦化层23和透镜层24。因此,完成了图24和图26所示的成像装置1G。

[0246] (2-12. 变形例12)

[0247] 图29示意性示出了根据本公开的变形例12的成像装置(成像装置1H)的截面构成的示例。成像装置1H例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1H例如是所谓的背照式成像装置。

[0248] 上述变形例11示出了像素内分离部14具有RDTI结构的示例;然而,如图29所示,像素间分离部13和像素内分离部14这二者都可以具有RDTI结构。

[0249] 每个都具有RDTI结构的像素间分离部13和像素内分离部14可以以与上述变形例11的像素内分离部14(14X1, 14X2)类似的方式形成。首先,从半导体基板11的第二面11S2侧,通过例如离子注入活性化,在将要形成像素间分离部13和像素内分离部14的位置处形成扩散区域19和光电转换部12。此后,将半导体基板11倒置,并且通过例如CMP对半导体基板11的第一面11S1进行研磨,以形成薄膜。

[0250] 此后,如图30A所示,从半导体基板11的第一面11S1侧,在将要形成像素内分离部14的位置处,通过例如RIE形成将要成为RDTI的开口11H4。此后,如图30B所示,在开口11H4的侧面和底面上形成绝缘膜15,随后将用作像素内分离部14的预定材料埋入在开口11H4中,并且通过例如CMP将表面平坦化。此后,在半导体基板11的第一面11S1上形成掩模,并且如图30C所示,在将要形成像素间分离部13的位置处,通过例如RIE形成将要成为RDTI的开口11H5。

[0251] 此后,如图30D所示,在半导体基板11的第一面11S1上以及开口11H4的侧面和底面上形成固定电荷层16,随后,将用作像素间分离部13的预定材料埋入在开口11H5中,并且通过例如CMP将表面平坦化。在像素间分离部13包括空隙G的情况下,如图30E所示,例如,通过例如CVD在固定电荷层16上形成包含用作像素间分离部13的预定材料的层13X,以在开口11H5内部形成空隙G。此后,如图30F所示,在半导体基板11的第一面11S1上形成包含例如氧化硅的保护层26,以封闭其中形成有像素间分离部13的开口11H5(空隙G)的上部。

[0252] 此后,类似于上述实施方案,顺次形成滤色器21、遮光部22、平坦化层23和透镜层24。因此,完成了图29所示的成像装置1H。

[0253] (2-13. 变形例13)

[0254] 图31示意性地示出了根据本公开的变形例13的成像装置(成像装置1I)的截面构成的示例。成像装置1I例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1I例如是所谓的背照式成像装置。

[0255] 如图31所示,例如,电极25可以设置在像素间分离部13和像素内分离部14中的每一个的上部。具体地,例如,电极25设置在固定电荷层16上,并且像素间分离部13和像素内分离部14经由设置在固定电荷层16中的开口16H电气连接到各个电极25。如图32所示,例如,电极25设置在像素间分离部13和像素内分离部14的上方,并且在Y轴方向上延伸。

[0256] 电极25优选地包含透光性导电材料,但是不限于此,这取决于电极25的布局。除了图32所示的布局之外,可以给出以下作为电极25的布局例。如图33所示,例如,电极25可以设置在像素间分离部13和像素内分离部14的上方,并且在X轴方向上延伸。可选择地,如图

34所示,例如,设置在像素内分离部14的上方并在Y轴方向上延伸的电极25也可以以覆盖单位像素P的大致整个表面的方式在X轴方向上延伸。类似地,例如,如图35所示,设置在像素内分离部14的上方并在X轴方向上延伸的电极25也可以以覆盖单位像素P的大致整个表面的方式在Y轴方向上延伸。

[0257] 如上所述,在像素间分离部13和像素内分离部14中的每一个的上方设置电极25,并且向像素间分离部13和像素外分离部14施加例如负偏压,使得增加了用于优化像素性能的旋钮,并且可以改善像素特性。

[0258] (2-14. 变形例14)

[0259] 图36~图40各自示出了根据上述实施方案的变形例(变形例14)的单位像素P和片上透镜24L的布局的另一示例。

[0260] 例如,单位像素P内的光电转换部12可以具有如图2所示的两个光电转换部平行配置的布局,并且还可以具有例如如图36所示的四个光电转换部12以2行×2列配置的布局。此外,如图37所示,例如,对于单位像素P,可以针对在单位像素P内的两个相邻的光电转换部12配置一个片上透镜24L。

[0261] 此外,单位像素P内的光电转换部12的数量不必须在所有像素中都相同。如图38所示,例如,对具有相对较长波长的红光(R)和绿光(G)进行光电转换的单位像素P可以包括以2行×1列配置的两个光电转换部,并且对具有相对较短波长的蓝光(B)进行光电转换的单位像素P可以包括以2行×2列配置的四个光电转换部。

[0262] 此外,上述变形例3等示出了滤色器21R、21G和21B在一个单位像素P上各配置一个的示例;然而,本公开不限于此。如图39所示,例如,滤色器21R、21G和21B可以在多个单位像素P(例如,四个单位像素P)上各配置一个。

[0263] 此外,上述实施方案等示出了能够同时获取成像信息和视差信息的单位像素P在像素部100A中以矩阵状二维配置的示例;然而,能够同时获取成像信息和视差信息的单位像素P可以离散地配置在像素部100A内。具体地,如图40所示,例如,能够获取视差信息的单位像素 P_y 可以配置在像素部100A的其中获取成像信息的单位象素 P_x 以矩阵状二维配置的部分中。

[0264] (2-15. 变形例15)

[0265] 图41示意性地示出了根据本公开的变形例15的成像装置(成像装置1I)的截面构成的示例。图42示意性地示出了图41所示的成像装置1的平面构成的示例,并且图41示出了沿着图42中所示的线IV-IV截取的截面。成像装置1I例如是CMOS图像传感器等,用于诸如数码相机或摄像机等电子设备。类似于上述实施方案,成像装置1I例如是所谓的背照式成像装置。

[0266] 上述变形例3示出了像素内分离部14的宽度比像素间分离部13的宽度更窄的示例,并且变形例12示出了其中空隙G形成在像素间分离部13内的示例;然而,可以将这些示例组合起来。

[0267] 根据本变形例的像素间分离部13和像素内分离部14可以例如如下地形成。

[0268] 首先,如图43A所示,在半导体基板11的第一面11S1上形成硬掩模44的膜。然后,通过光刻技术在硬掩模44上形成抗蚀剂膜45。抗蚀剂膜45被图案化成使得将要形成像素内分离部14的单位像素P内的线宽比将要形成像素间分离部13的相邻单位像素P之间的线宽更

窄。此后,如图43B所示,通过例如干法蚀刻来处理硬掩模44。

[0269] 此后,如图43C所示,通过例如干法蚀刻来处理半导体基板11,以形成用于形成像素间分离部13的开口11H6和用于形成像素内分离部14的开口11H7。此后,如图43D所示,去除硬掩模44。

[0270] 此后,如图43E所示,例如,形成氧化铝膜以形成覆盖半导体基板11的第一面11S1以及开口11H6和11H7的侧面和底面的绝缘膜15。此后,如图43F所示,使用例如ALD法形成氧化钛膜。结果,在开口11H6中形成具有空隙G的像素间分离部13,并且在由氧化钛膜封闭的开口11H7中形成像素内分离部14。

[0271] 注意,图42示出了具有恒定宽度的像素内分离部14,本公开不限于此。例如,如图44和图45所示,通过对抗蚀剂膜45进行图案化,可以形成在X轴方向和Y轴方向上延伸的像素内分离部14,使得线宽在交点处及其附近更窄。

[0272] <3. 适用例>

[0273] 上述成像装置1等可适用于具有成像功能的任意类型的电子设备,其示例包括诸如数码相机和摄像机等相机系统以及具有成像功能的移动电话等。图46示出了电子设备1000的示意性构成。

[0274] 电子设备1000包括例如透镜组1001、成像装置1、DSP(数字信号处理器)电路1002、帧存储器1003、显示部1004、记录部1005、操作部1006和电源部1007,并且它们经由总线1008彼此连接。

[0275] 透镜组1001捕获来自被摄体的入射光(图像光),并在成像装置1的成像面上形成图像。成像装置1将已经由透镜组1001在成像面上形成图像的入射光量以像素为单位转换为电气信号,并将该电气信号作为像素信号供给到DSP电路1002。

[0276] DSP电路1002是处理从成像装置1供给的信号的信号处理电路。DSP电路1002输出通过处理从成像装置1供给的信号而获得的图像数据。帧存储器1003以帧为单位临时保持由DSP电路1002处理的图像数据。

[0277] 例如,显示部1004包括诸如液晶面板或有机EL(电致发光)面板等面板型显示装置,并且将由成像装置1捕获的运动图像或静止图像的图像数据记录在诸如半导体存储器或硬盘等记录介质上。

[0278] 操作部1006根据用户执行的操作输出用于电子设备1000所拥有的各种功能的操作信号。电源部1007将用作DSP电路1002、帧存储器1003、显示部1004、记录部1005和操作部1006的操作电源的各种类型的电源适当地供应给这些供应目标。

[0279] <4. 应用例>

[0280] (移动体的应用例)

[0281] 根据本公开的技术(本技术)可以适用于各种产品。例如,根据本公开的技术可以被实现为安装在诸如汽车、电动汽车、混合动力汽车、摩托车、自行车、个人移动装置、飞机、无人飞行器、船舶或机器人等任何类型的移动体上的装置。

[0282] 图47是作为根据本公开实施方案的技术可以适用的移动体控制系统的示例的车辆控制系统的示意性构成例的框图。

[0283] 车辆控制系统12000包括经由通信网络12001彼此连接的多个电子控制单元。在图47所示的示例中,车辆控制系统12000包括驱动系统控制单元12010、主体系统控制单元

12020、车外信息检测单元12030、车内信息检测单元12040和综合控制单元12050。另外，作为综合控制单元12050的功能构成，示出了微型计算机12051、声音/图像输出单元12052和车载网络接口 (I/F) 12053。

[0284] 驱动系统控制单元12010根据各种程序来控制与车辆的驱动系统有关的装置的操作。例如，驱动系统控制单元12010用作诸如内燃机、驱动电机等用于产生车辆的驱动力的驱动力产生装置、用于向车轮传递驱动力的驱动力传递机构、用于调整车辆的转向角的转向机构、用于产生车辆的制动力的制动装置的控制装置。

[0285] 主体系统控制单元12020根据各种程序来控制设置于车体的各种装置的操作。例如，主体系统控制单元12020用作无钥匙进入系统、智能钥匙系统、电动窗装置或诸如头灯、尾灯、刹车灯、转向信号灯、雾灯等各种灯的控制装置。在这种情况下，用于代替按键的从便携式装置传递的无线电波或各种开关的信号可以输入到主体系统控制单元12020。主体系统控制单元12020接收这些输入的无线电波或信号，并控制车辆的门锁装置、电动窗装置、灯等。

[0286] 车外信息检测单元12030检测包括车辆控制系统12000的车辆的车辆的外部有关的信息。例如，车外信息检测单元12030与成像单元12031连接。车外信息检测单元12030使成像单元12031拍摄车辆外部的图像并接收所拍摄的图像。车外信息检测单元12030可以基于接收到的图像进行检测诸如人、汽车、障碍物、标志、道路上的文字等物体的处理或检测距其距离的处理。

[0287] 成像单元12031是接收光的光学传感器，其输出对应于光的受光量的电气信号。成像单元12031可以输出电气信号作为图像，或者可以输出电气信号作为与测距有关的信息。另外，由成像单元12031接收的光可以是可见光，或者可以是诸如红外线等不可见光。

[0288] 车内信息检测单元12040检测与车辆的内部有关的信息。例如，车内信息检测单元12040与检测驾驶员的状态的驾驶员状态检测单元12041连接。例如，驾驶员状态检测单元12041包括拍摄驾驶员的图像的相机。基于从驾驶员状态检测单元12041输入的检测信息，车内信息检测单元12040可以计算驾驶员的疲劳度或驾驶员的集中度，或者可以判断驾驶员是否入睡。

[0289] 例如，微型计算机12051可以基于由车外信息检测单元12030或车内信息检测单元12040获得的车辆内部或外部有关的信息来计算驱动力产生装置、转向机构或制动装置的控制目标值，并且向驱动系统控制单元12010输出控制指令。例如，微型计算机12051可以进行协调控制，旨在实现包括车辆的碰撞避免或碰撞缓和、基于跟随距离的追踪行驶、车辆速度保持行驶、车辆碰撞警告、车辆的车道偏离警告等的高级驾驶员辅助系统 (ADAS) 的功能。

[0290] 另外，微型计算机12051可以通过基于由车外信息检测单元12030或车内信息检测单元12040获得的关于车辆周围的信息来控制驱动力产生装置、转向机构、制动装置等来进行协调控制，旨在实现使车辆自主行驶而不依赖于驾驶员的操作的自动驾驶等。

[0291] 另外，微型计算机12051可以基于由车外信息检测单元12030获得的车辆外部有关的信息将控制指令输出到主体系统控制单元12020。例如，微型计算机12051可以根据由车外信息检测单元12030检测到的前方车辆或对向车辆的位置来进行协调控制，旨在通过控制头灯以实现将远光灯切换为近光灯的防止眩光。

[0292] 声音/图像输出单元12052将声音和图像中的至少一种的输出信号传递到能够在

视觉上或听觉上通知车辆乘员或车辆外部的信息的输出装置。在图47的示例中,作为输出装置,音频扬声器12061、显示单元12062和仪表盘12063被示出。例如,显示单元12062可以包括车载显示器和平视显示器中的至少一种。

[0293] 图48是成像单元12031的设置位置的示例的图。

[0294] 在图48中,成像单元12031包括成像单元12101、12102、12103、12104和12105。

[0295] 成像单元12101、12102、12103、12104和12105例如配置在车辆12100的车头、侧视镜、后保险杠和后门的位置以及车内的挡风玻璃的上侧的位置处。设置在车头中的成像单元12101和设置在车内的挡风玻璃上侧的成像单元12105主要获得车辆12100的前方的图像。设置在侧视镜中的成像单元12102和12103主要获得车辆12100的侧方的图像。设置在后保险杠或后门中的成像单元12104主要获得车辆12100的后方的图像。设置在车内的挡风玻璃上侧的成像单元12105主要用于检测前方车辆、行人、障碍物、信号、交通标志、车道等。

[0296] 顺便提及的是,图48示出了成像单元12101~12104的拍摄范围的示例。成像范围12111表示设置在车头中的成像单元12101的成像范围。成像范围12112和12113分别表示设置在侧视镜中的成像单元12102和12103的成像范围。成像范围12114表示设置在后保险杠或后门中的成像单元12104的成像范围。例如,通过叠加由成像单元12101~12104拍摄的图像数据获得车辆12100的从上方看到的鸟瞰图像。

[0297] 成像单元12101~12104中的至少一个可以具有获得距离信息的功能。例如,成像单元12101~12104中的至少一个可以是由多个成像元件构成的立体相机,或者可以是具有相位差检测用的像素的成像元件。

[0298] 例如,基于从成像单元12101~12104获得的距离信息,微型计算机12051可以确定距成像范围12111~12114内的各立体物的距离和距离的时间变化(相对于车辆12100的相对速度),从而提取位于车辆12100的行驶路线上的特别是最靠近的立体物且在与车辆12100的大致相同的方向上以预定速度(例如,0km/h以上)行驶的立体物作为前方车辆。此外,微型计算机12051可以设定在前方车辆的跟前预先确保的跟随距离,并且进行自动制动控制(包括追踪行驶停止控制)、自动加速控制(包括追踪行驶开始控制)等。由此可以进行旨在使车辆自主行驶而不依赖于驾驶员的操作的自动驾驶等的协调控制。

[0299] 例如,基于从成像单元12101~12104获得的距离信息,微型计算机12051可以将关于立体物的立体物数据分类为两轮车辆、普通车辆、大型车辆、行人、电线杆等其他立体物的立体物数据,提取所分类的立体物数据,并将所提取的立体物数据用于自动避开障碍物。例如,微型计算机12051将车辆12100周围的障碍物识别为车辆12100的驾驶员可以在视觉上识别的障碍物和车辆12100的驾驶员难以在视觉上识别的障碍物。然后,微型计算机12051判断指示与各障碍物碰撞的危险度的碰撞风险。在碰撞风险等于或高于设定值并由此存在碰撞的可能性的情况下,微型计算机12051可以通过经由音频扬声器12061或显示单元12062向驾驶者输出警告,并且经由驱动系统控制单元12010进行强制减速或回避转向。微型计算机12051可以进行驾驶辅助,以避免碰撞。

[0300] 成像单元12101~12104中的至少一个可以是检测红外线的红外相机。例如,微型计算机12051可以通过判断行人是否存在于成像单元12101~12104的拍摄图像中来识别行人。例如,通过提取作为红外相机的成像单元12101~12104的拍摄图像中的特征点的过程以及对指示物体的轮廓的一系列特征点进行图案匹配处理以判断该物体是否为行人的过

程来进行行人的这种识别。当微型计算机12051判断行人存在于成像单元12101~12104的拍摄图像中并由此识别出行人时,声音/图像输出单元12052控制显示单元12062,从而显示用于强调的四边形轮廓线以叠加在所识别的行人上。声音/图像输出单元12052也可以控制显示单元12062,使得在期望的位置处显示指示行人的图标等。

[0301] 上面已经说明了根据本公开实施方案的技术适用的移动体控制系统的示例。例如,根据本公开实施方案的技术可以适用于上述构成之中的成像单元12031。具体地,成像装置100可以适用于成像单元12031。根据本公开实施方案的技术适用于成像单元12031允许具有较少噪声的高清晰度的拍摄图像,从而使得可以在移动体控制系统中利用拍摄图像来执行高精度的控制。

[0302] (内窥镜手术系统的应用例)

[0303] 根据本公开实施方案的技术(本技术)可以适用于各种产品。例如,根据本公开实施方案的技术可以应用于内窥镜手术系统。

[0304] 图49是示出根据本公开实施方案的技术(本技术)可以应用的内窥镜手术系统的示意性构成的示例的图。

[0305] 在图49中,示出了其中手术者(医生)11131正在使用内窥镜手术系统11000对病床11133上的患者11132进行手术的状态。如图所示,内窥镜手术系统11000包括内窥镜11100、诸如气腹管11111和能量装置11112等其他手术器械11110、支撑其上的内窥镜11100的支撑臂装置11120以及其上安装有用于内窥镜手术的各种装置的推车11200。

[0306] 内窥镜11100包括距其远端预定长度的区域被插入患者11132的体腔内的镜筒11101和连接到镜筒11101的近端的摄像头11102。在所示的示例中,示出了包括具有硬性镜筒11101的硬镜的内窥镜11100。然而,内窥镜11100还可以包括具有软性镜筒11101的软镜。

[0307] 镜筒11101在其远端处具有其中装配有物镜的开口部。光源装置11203连接到内窥镜11100,从而将由光源装置11203生成的光通过延伸到镜筒11101内部的光导引导到镜筒11101的远端,并且通过物镜朝向在患者11132的体腔内的观察对象发射。注意,内窥镜11100可以是直视镜,或者可以是斜视镜或侧视镜。

[0308] 光学系统和摄像元件被设置在摄像头11102的内部,使得来自观察对象的反射光(观察光)通过光学系统会聚在摄像元件上。观察光由摄像元件执行光电转换,以生成与观察光相对应的电气信号,即,与观察图像相对应的图像信号。图像信号作为RAW数据被传输到相机控制单元(CCU)11201。

[0309] CCU 11201包括中央处理单元(CPU)、图形处理单元(GPU)等,并且综合控制内窥镜11100和显示装置11202的操作。此外,CCU 11201接收来自摄像头11102的图像信号,并且对图像信号执行诸如显像处理(去马赛克处理)等各种图像处理,以显示基于该图像信号的图像。

[0310] 显示装置11202在CCU 11201的控制下在其上显示基于已经由CCU 11201对其进行了图像处理的图像信号的图像。

[0311] 例如,光源装置11203包括诸如发光二极管(LED)等光源,并且将用于拍摄手术部位等的照射光供给到内窥镜11100。

[0312] 输入装置11204是用于内窥镜手术系统11000的输入接口。使用者可以通过输入装置11204向内窥镜手术系统11000输入各种类型的信息或指令。例如,使用者输入指令等,以

改变内窥镜11100的成像条件(照射光的类型、放大率、焦距等)。

[0313] 处置器械控制装置11205控制能量装置11112的驱动,用于组织的烧灼或切开、血管的密封等。气腹装置11206通过气腹管11111向患者11132的体腔内注入气体以体腔膨胀,以便确保内窥镜11100的视野并确保手术者的工作空间。记录器11207是能够记录与手术有关的各种类型的信息的装置。打印机11208是能够以诸如文本、图像或图形等各种形式打印与手术有关的各种类型的信息的装置。

[0314] 注意,将用于拍摄手术部位的照射光供给到内窥镜11100的光源装置11203可以包括例如LED、激光光源或它们组合的白色光源。在白色光源包括红、绿和蓝(RGB)激光光源的组合的情况下,由于可以高精度地控制针对各种颜色(波长)的输出强度和输出定时,因此可以由光源装置11203进行所拍摄图像的白平衡的调整。此外,在这种情况下,如果将来自各个RGB激光光源的激光光束按时间分割地发射到观察对象上并且与照射定时同步地控制摄像头11102的摄像元件的驱动。则可以按时间分割地拍摄分别对应于R、G和B的图像。根据该方法,即使针对摄像元件未设置滤色器,也可以获得彩色图像。

[0315] 此外,可以控制光源装置11203,使得针对各预定时间改变要输出的光的强度。通过与光强度的改变的定时同步地控制摄像头11102的摄像元件的驱动以按时间分割地获取图像并合成图像,可以生成没有曝光不足的阴影和曝光过度的高亮的高动态范围的图像。

[0316] 此外,光源装置11203可以被构造供给用于特殊光观察的预定波长带的光。在特殊光观察中,例如,通过利用身体组织中的光吸收的波长依赖性,以发射与普通观察时的照射光(即,白光)相比具有窄带域的光,以高对比度对诸如粘膜表层的血管等预定组织进行拍摄的窄带域观察(窄带域成像)。可选择地,在特殊光观察中,可以进行由通过发射激发光产生的荧光获得图像的荧光观察。在荧光观察中,可以通过向身体组织照射激发光来进行来自身体组织的荧光的观察(自体荧光观察),或者可以通过将诸如吲哚菁绿(ICG)等试剂局部注射到身体组织中并向身体组织发射与试剂的荧光波长相对应的激发光来获得荧光图像。光源装置11203可以被构造为供给如上所述的适于特殊光观察的窄带域光和/或激发光。

[0317] 图50是示出图49所示的摄像头11102和CCU 11201的功能构成的示例的框图。

[0318] 摄像头11102包括透镜单元11401、成像单元11402、驱动单元11403、通信单元11404和摄像头控制单元11405。CCU 11201包括通信单元11411、图像处理单元11412和控制单元11413。摄像头11102和CCU 11201通过传输线缆11400用于通信的彼此连接。

[0319] 透镜单元11401是设置在与镜筒11101的连接部分处的光学系统。从镜筒11101的远端接收的观察光被引导到摄像头11102并入射到透镜单元11401上。透镜单元11401包括具有变焦透镜和焦点透镜的多个透镜的组合。

[0320] 成像单元11402包括的摄像元件的数量可以是一个(单板型)或者多个(多板型)。在成像单元11402被构造为多板型的情况下,例如,通过摄像元件生成与各个R、G和B相对应的图像信号,并且可以合成图像信号以获得彩色图像。成像单元11402还可以被构造为具有一对摄像元件,用于获取与用于三维(3D)显示的右眼和左眼用的各个图像信号。如果进行3D显示,则手术者11131可以更加准确地把握手术部位中的活体组织的深度。注意,在成像单元11402被构造为多板型的情况下,透镜单元11401的多个系统被设置为对应于各个摄像元件。

[0321] 此外,成像单元11402不必须设置在摄像头11102中。例如,成像单元11402可以设置在镜筒11101内部的物镜的正后方。

[0322] 驱动单元11403包括致动器,并且在摄像头控制单元11405的控制下使透镜单元11401的变焦透镜和焦点透镜沿着光轴移动预定距离。结果,可以适当地调整由成像单元11402的拍摄图像的放大率和焦点。

[0323] 通信单元11404包括用于向和从CCU 11201传输和接收各种类型的信息的通信装置。通信单元11404将从成像单元11402获取的图像信号作为RAW数据通过传输线缆11400传输到CCU 11201。

[0324] 另外,通信单元11404从CCU 11201接收用于控制摄像头11102的驱动的控制信号,并将该控制信号供给到摄像头控制单元11405。例如,控制信号包括与成像条件有关的信息,诸如指定所拍摄的图像的帧速率的信息、指定在成像时的曝光值的信息和/或指定所拍摄的图像的放大率和焦点的信息等。

[0325] 注意,诸如帧速率、曝光值、放大率或焦点等成像条件可以由使用者适当地指定,或者可以由CCU 11201的控制单元11413基于所获取的图像信号来自动设定。在后一种情况下,自动曝光(AE)功能、自动对焦(AF)功能和自动白平衡(AWB)功能被结合在内窥镜11100中。

[0326] 摄像头控制单元11405基于通过通信单元11404接收的来自CCU 11201的控制信号来控制摄像头11102的驱动。

[0327] 通信单元11411包括用于向和从摄像头11102传输和接收各种类型的信息的通信装置。通信单元11411通过传输线缆11400接收从摄像头11102传输的图像信号。

[0328] 此外,通信单元11411将用于控制摄像头11102的驱动的控制信号传输到摄像头11102。图像信号和控制信号可以通过电气通信、光通信等来传输。

[0329] 图像处理单元11412对从摄像头11102传输的RAW数据形式的图像信号进行各种图像处理。

[0330] 控制单元11413进行与由内窥镜11100进行的手术部位等的成像以及通过对手术部位等的成像获得的所拍摄的图像的显示有关的各种类型的控制。例如,控制单元11413生成用于控制摄像头11102的驱动的控制信号。

[0331] 此外,控制单元11413基于已经由图像处理单元11412进行了图像处理的图像信号来控制显示装置11202显示其中对手术部位等成像的所拍摄的图像。于是,控制单元11413可以使用各种图像识别技术来识别所拍摄的图像内的各种物体。例如,控制单元11413可以通过检测包含在所拍摄的图像中的物体的边缘形状、颜色等识别诸如钳子等手术器械、特定活体部位、出血、当使用能量装置11112时的雾等等。当控制显示装置11202显示所拍摄的图像时,控制单元11413可以使用识别结果以重叠的方式显示与手术部位的图像有关的各种类型的手术支持信息。在手术支持信息以重叠的方式显示并呈现给手术者11131的情况下,可以减轻手术者11131的负担,并且手术者11131可以可靠地进行手术。

[0332] 将摄像头11102和CCU 11201彼此连接的传输线缆11400是用于电气信号的通信的电气信号线缆、用于光通信的光纤或用于电气和光通信两者的复合线缆。

[0333] 这里,尽管在所示的示例中,通过使用传输线缆11400的有线通信来执行通信,但是可以通过无线通信来执行摄像头11102和CCU 11201之间的通信。

[0334] 上面已经说明了根据本公开实施方案的技术适用的内窥镜手术系统的示例。根据本公开实施方案的技术可以适用于上述构成之中的设置在内窥镜11100的摄像头11102中的成像单元11402。将根据本公开实施方案的技术应用于成像单元11402使得成像单元11402能够具有更小的尺寸或更高清晰度的特性,从而使得可以提供小尺寸或高清晰度的内窥镜11100。

[0335] 以上已经参照实施方案、变形例1~15、适用例和应用例进行了说明;然而,本技术不限于上述实施方案等,并且可以以多种方式进行变形。例如,上面的变形例1~15已经被说明为上述实施方案的变形例;然而,可以适当地组合各变形例的构成。

[0336] 注意,本说明书中记载的效果仅仅是示例而不是限于该记载,并且还可以包括其他效果。

[0337] 注意,本公开还可以具有以下构成。根据以下构成的本技术,在半导体基板的相邻像素之间设置具有第一折射率的像素间分离部,并且在每个像素内的彼此相邻的光电转换部之间设置具有第二折射率的像素内分离部,第二折射率与半导体基板的折射率之差小于第一折射率与半导体基板的折射率之差。这允许以广角进入各像素的光在相邻的像素之间全反射,并且防止在像素内的相邻光电转换部之间反射。这使得可以改善光学特性。

[0338] (1)一种成像装置,包括:

[0339] 半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

[0340] 像素间分离部,其设置在彼此相邻的像素之间、将相邻的像素彼此电气和光学分离并且具有第一折射率;和

[0341] 像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有第二折射率,第二折射率与所述半导体基板的折射率之差小于第一折射率与所述半导体基板的折射率之差。

[0342] (2)根据(1)所述的成像装置,其中第二折射率高于第一折射率。

[0343] (3)根据(1)或(2)所述的成像装置,其中所述像素内分离部的第二折射率根据将要在每个像素内的多个光电转换部中进行光电转换的光的波长而对于每个像素是不同的。

[0344] (4)根据(3)所述的成像装置,其中所述像素内分离部的第二折射率随着将要在每个像素内的所述多个光电转换部中进行光电转换的光的波长越长而越高。

[0345] (5)根据(1)~(4)中任一项所述的成像装置,其中

[0346] 所述像素内分离部具有在每个像素内的相邻光电转换部的相邻方向上折射率从中心部向外缘部连续或断续地变化的折射率梯度,和

[0347] 所述外缘部的折射率高于所述中心部的折射率。

[0348] (6)根据(5)所述的成像装置,其中所述像素内分离部的中心部包含带隙高于所述外缘部的带隙的材料。

[0349] (7)根据(5)或(6)所述的成像装置,其中所述像素内分离部包括具有彼此不同带隙的第一层和第二层交替层叠的层叠膜,第一层和第二层在所述半导体基板的第一面和第二面之间延伸,并且在所述中心部和所述外缘部中改变各自的膜厚。

[0350] (8)根据(1)~(7)中任一项所述的成像装置,其中所述像素内分离部包括埋入在

所述半导体基板中的非晶硅或多晶硅以及覆盖其周围的阻挡膜。

[0351] (9) 根据(8)所述的成像装置,其中所述阻挡膜包括金属氧化物膜。

[0352] (10) 根据(1)~(9)中任一项所述的成像装置,其中所述像素内分离部在所述半导体基板的面内方向上的宽度比所述像素间分离部在所述半导体基板的面内方向上的宽度更窄。

[0353] (11) 根据(1)~(10)中任一项所述的成像装置,其中

[0354] 所述像素内分离部在所述像素内分离部和所述半导体基板的第一面之间具有间隙,和

[0355] 所述像素内分离部在所述半导体基板的面内方向上的宽度从第一面侧朝向第二面侧增大。

[0356] (12) 根据(11)所述的成像装置,其中所述像素内分离部在所述像素内分离部的内部具有空隙。

[0357] (13) 根据(1)~(12)中任一项所述的成像装置,其中

[0358] 所述像素内分离部包括彼此独立的第一分离部和第二分离部,它们从围绕每个像素的像素间分离部的对向的一对边分别朝向该像素的中央延伸,和

[0359] 第一分离部在第一分离部和所述像素间分离部之间具有间隙,并且第二分离部在第二分离部和所述像素间分离部之间具有间隙。

[0360] (14) 根据(13)所述的成像装置,其中每个像素内的第一分离部和第二分离部之间的距离根据将要在每个像素内的所述多个光电转换部中进行光电转换的光的波长而不同,并且所述距离随着所述波长越长而越大。

[0361] (15) 根据(1)~(14)中任一项所述的成像装置,其中所述像素间分离部和所述像素内分离部周围被阻挡膜覆盖。

[0362] (16) 根据(15)所述的成像装置,其中所述阻挡膜包括氧化铝膜。

[0363] (17) 根据(1)~(16)中任一项所述的成像装置,其中所述像素间分离部和所述像素内分离部各自从所述半导体基板的第一面朝向第二面延伸。

[0364] (18) 根据(17)所述的成像装置,其中在所述像素间分离部的底部和所述像素内分离部的底部与第二面之间形成有杂质扩散层。

[0365] (19) 根据(1)~(18)中任一项所述的成像装置,其中在所述半导体基板的第一面上还设置有电极,所述电极被构造为向所述像素间分离部和所述像素内分离部中的每一个施加电压。

[0366] (20) 根据(1)~(19)中任一项所述的成像装置,其中所述像素间分离部和所述像素内分离部各自贯通所述半导体基板的第一面和第二面之间。

[0367] (21) 根据(1)~(20)中任一项所述的成像装置,其中

[0368] 所述像素内分离部在所述半导体基板的面内方向上的宽度比所述像素间分离部在所述半导体基板的面内方向上的宽度更窄,和

[0369] 所述像素间分离部在所述像素间分离部的内部具有空隙。

[0370] (22) 根据(21)所述的成像装置,其中

[0371] 所述多个像素中的每一个包括以两行两列配置的四个光电转换部,并且

[0372] 所述像素内分离部在第一方向和垂直于第一方向的第二方向上延伸,以将彼此相

邻的四个光电转换部彼此分离,并且在所述半导体基板的面内方向上的宽度在所述像素内分离部的交点处及其附近更窄。

[0373] (23)一种成像装置,包括:

[0374] 半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

[0375] 像素间分离部,其设置在彼此相邻的像素之间、将相邻的像素彼此电气和光学分离并且具有第一折射率;和

[0376] 像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有高于第一折射率的第二折射率。

[0377] (24)一种成像装置,包括:

[0378] 半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

[0379] 像素间分离部,其设置在彼此相邻的像素之间并且将相邻的像素彼此电气和光学分离;和

[0380] 像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且具有在每个像素内的相邻光电转换部的相邻方向上折射率从中心部向外缘部连续或断续地变化的折射率梯度。

[0381] (25)一种成像装置,包括:

[0382] 半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

[0383] 像素间分离部,其设置在彼此相邻的像素之间并且将相邻的像素彼此电气和光学分离;和

[0384] 像素内分离部,其设置在每个像素内部彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且在所述半导体基板的面内方向上的宽度比所述像素间分离部在所述半导体基板的面内方向上的宽度更窄。

[0385] (26)一种成像装置,包括:

[0386] 半导体基板,所述半导体基板具有彼此相对的第一面和第二面、多个像素以矩阵状配置在其中并且包括多个光电转换部,对于每个像素所述光电转换部通过光电转换生成与光接收量相对应的电荷;

[0387] 像素间分离部,其设置在彼此相邻的像素之间并且将相邻的像素彼此电气和光学分离;和

[0388] 像素内分离部,其设置在每个像素内的彼此相邻的光电转换部之间、将相邻的光电转换部电气分离并且在所述半导体基板的面内方向上的宽度从第一面侧朝向第二面侧逐渐增大。

[0389] 本申请要求于2021年4月15日向日本专利局提交的日本优先权专利申请JP2021-069276的权益,其全部内容通过引用结合于此。

[0390] 本领域技术人员应当理解,可以根据设计要求和因素进行各种修改、组合、子组合和变更,只要它们在所附权利要求或其等同物的范围内。

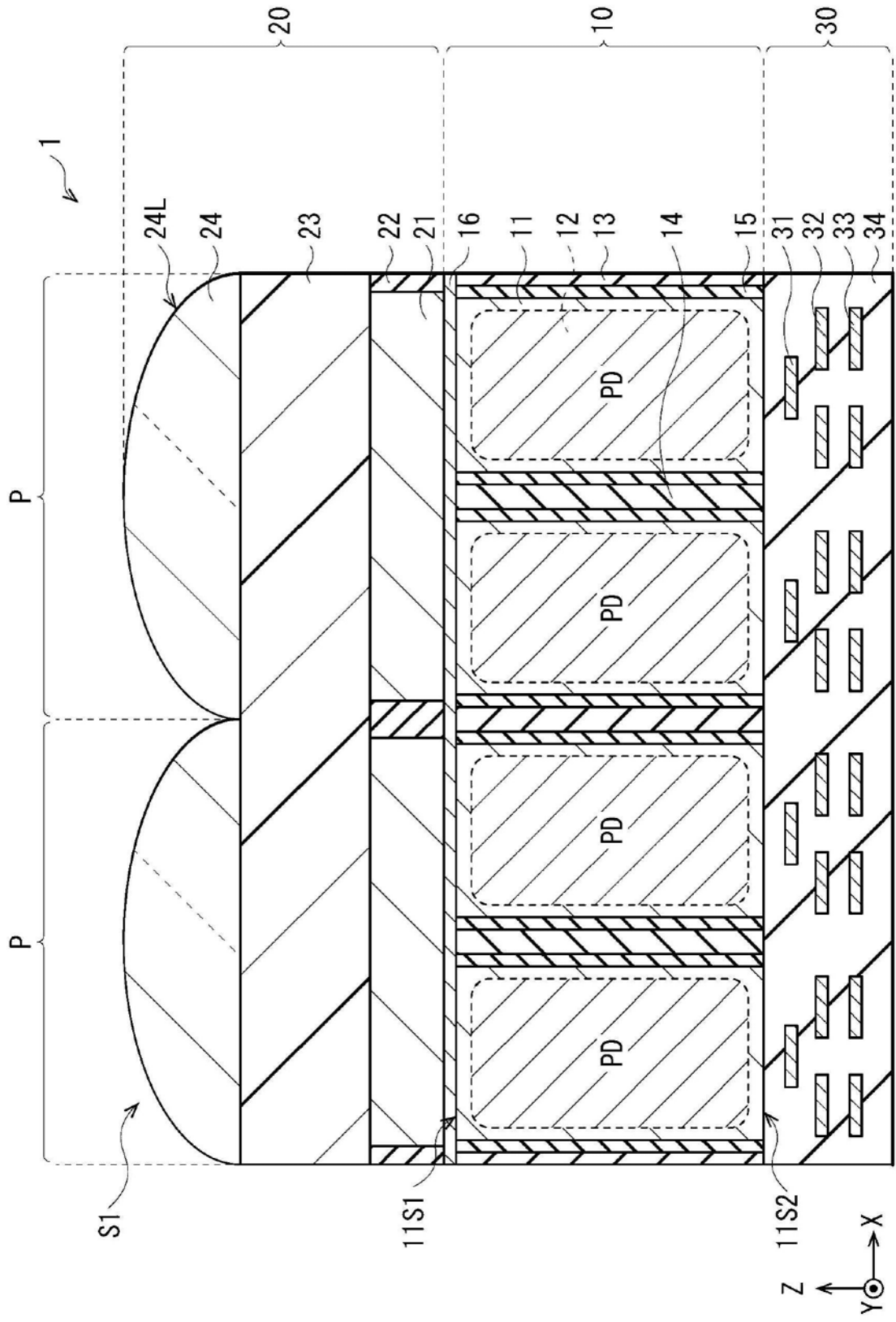


图1

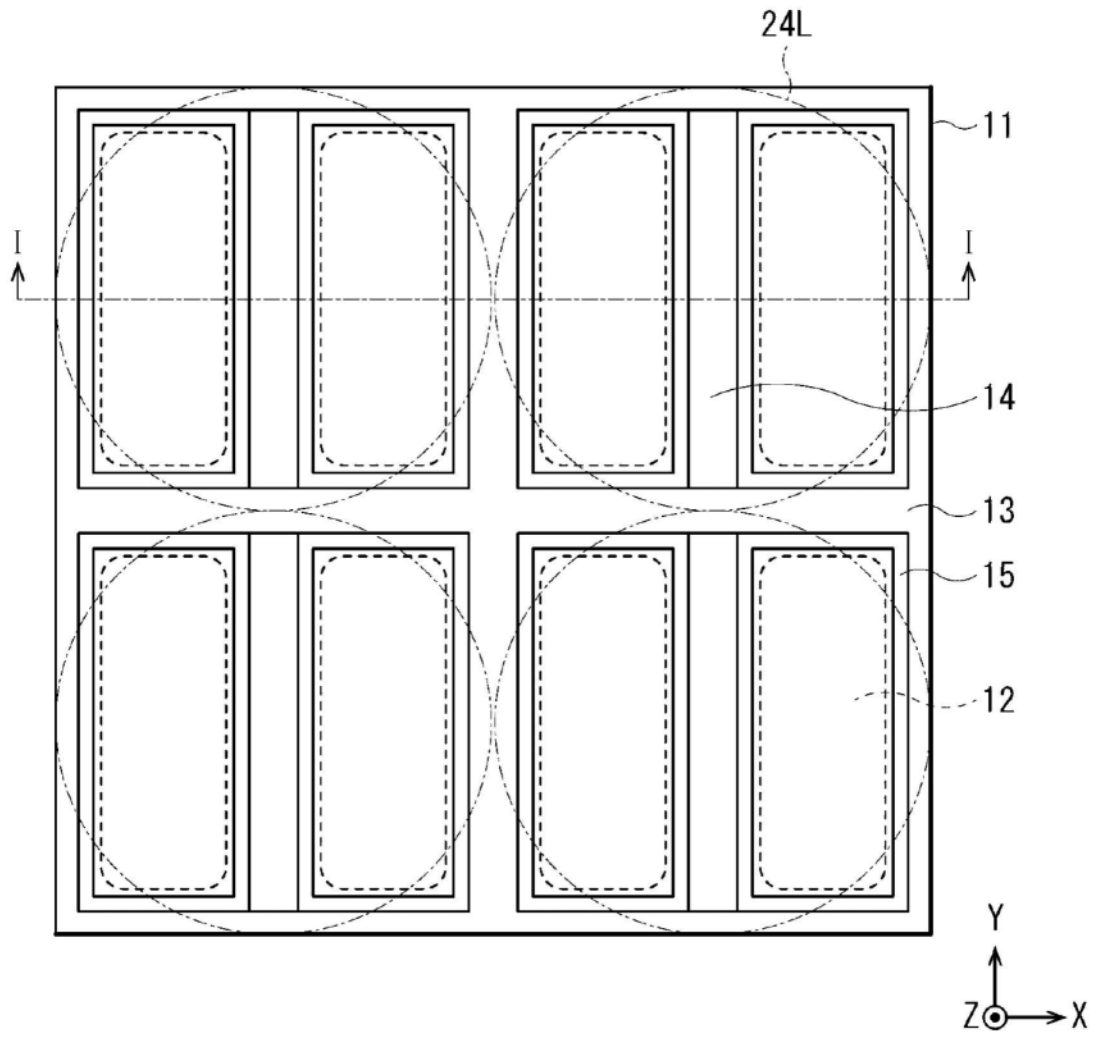


图2

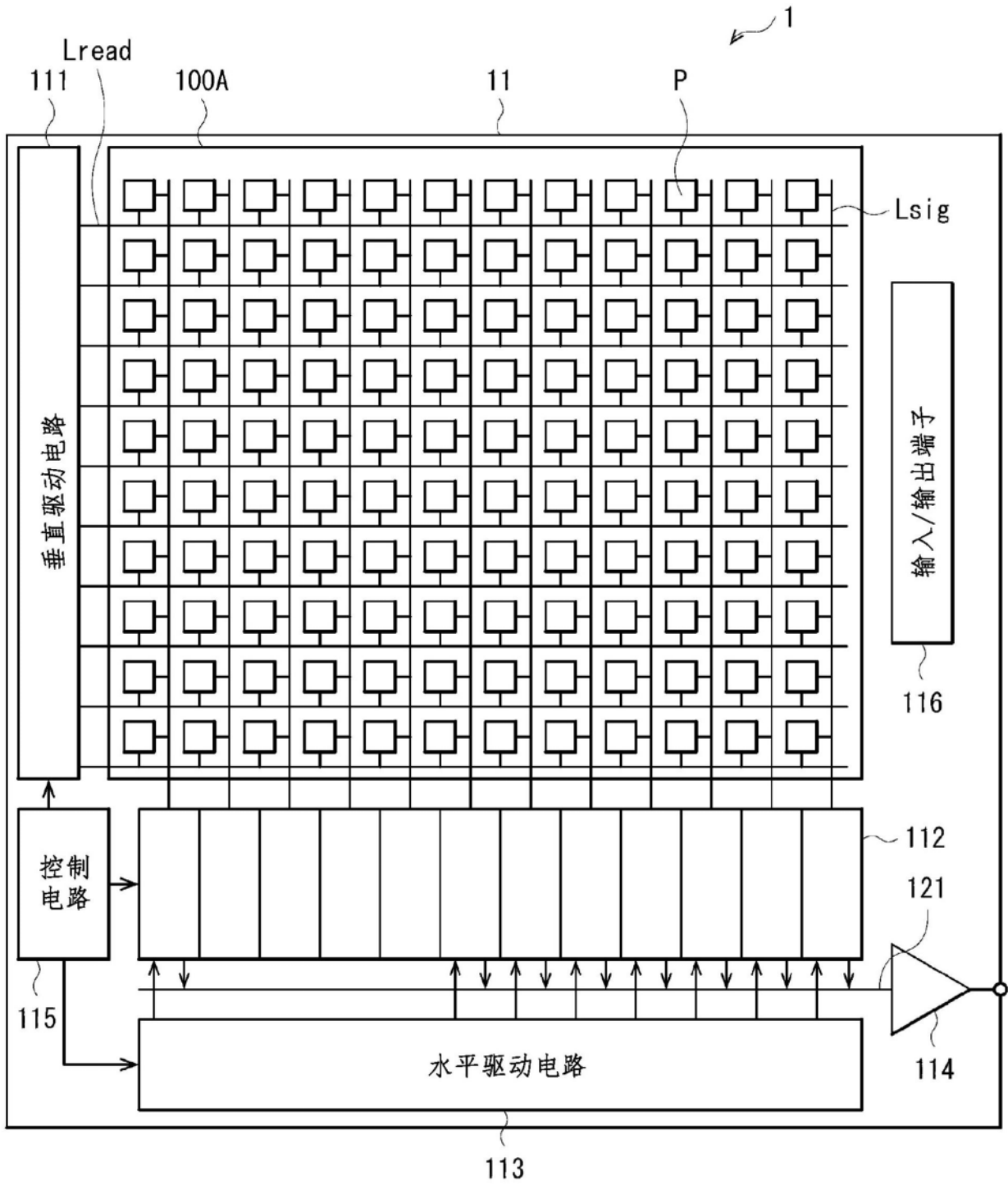


图3

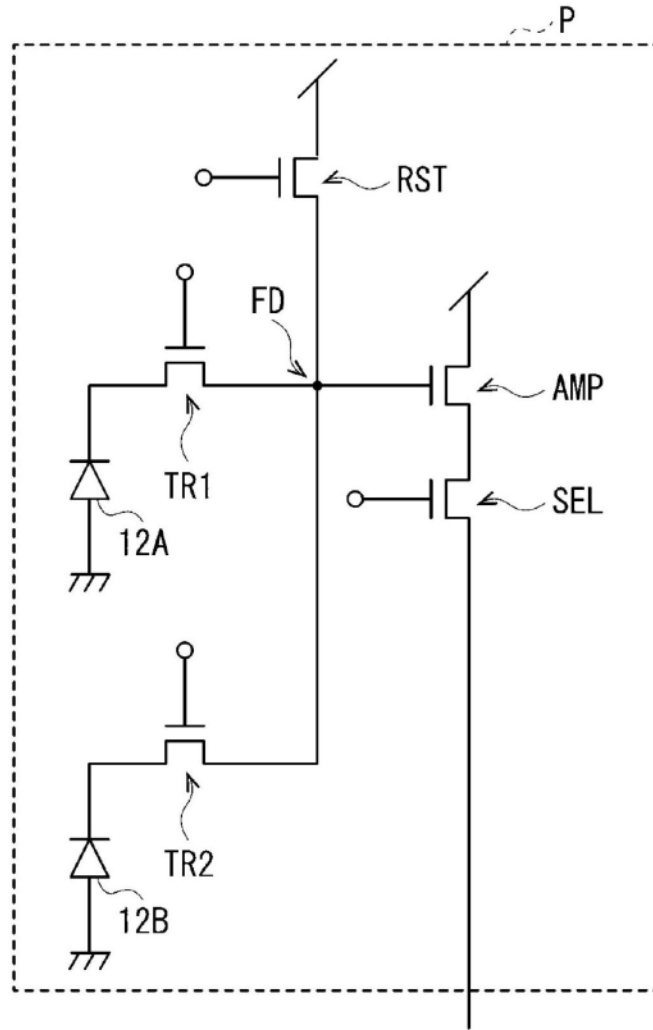


图4

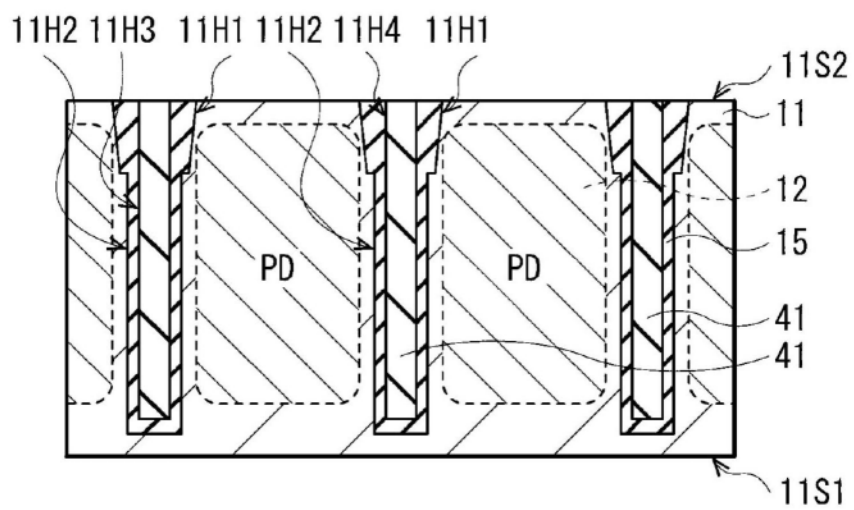


图5A

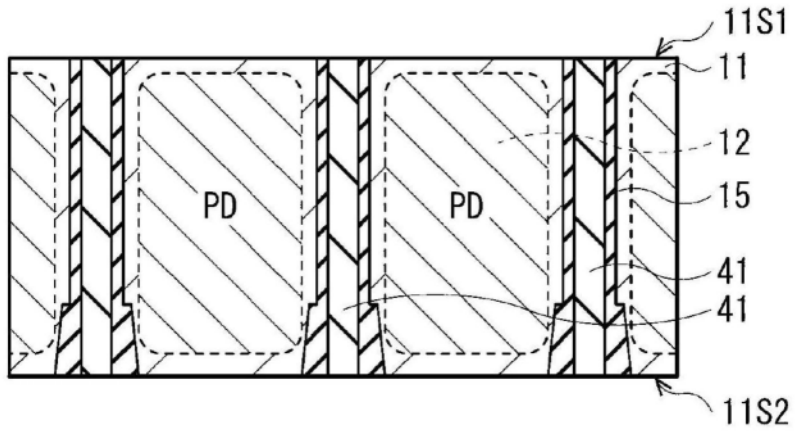


图5B

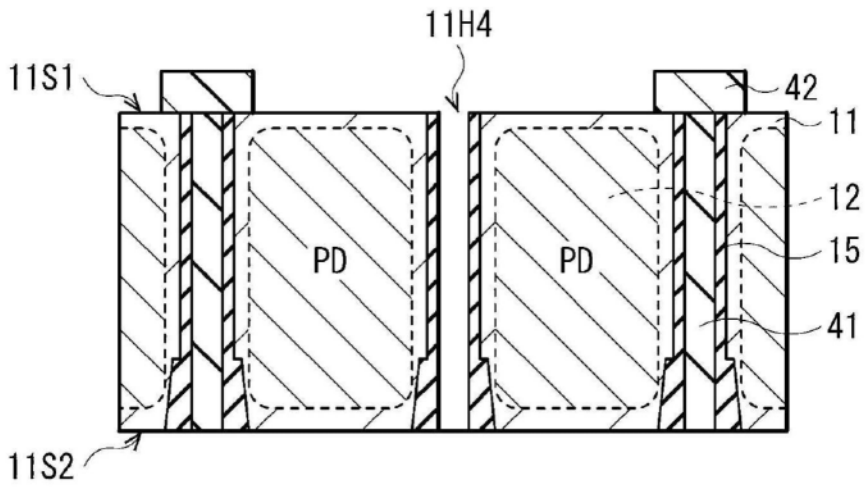


图5C

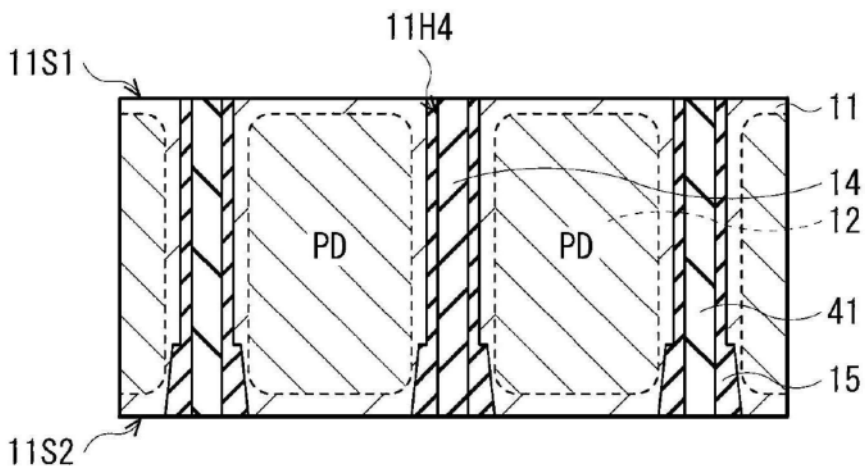


图5D

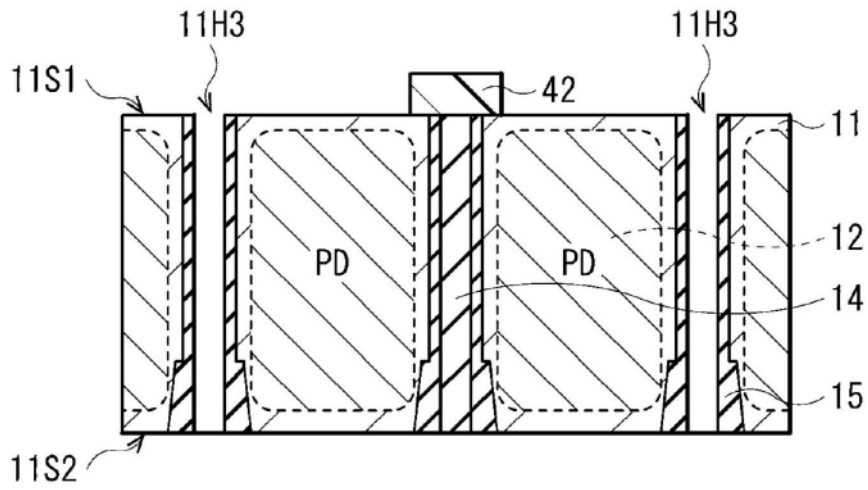


图5E

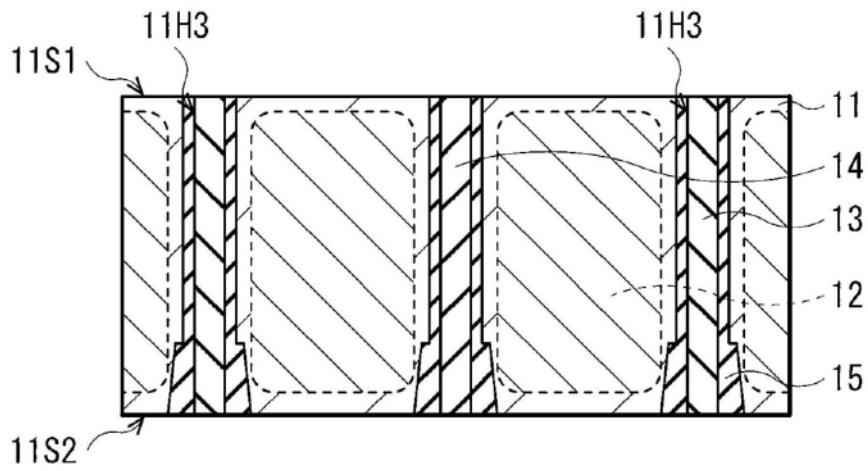


图5F

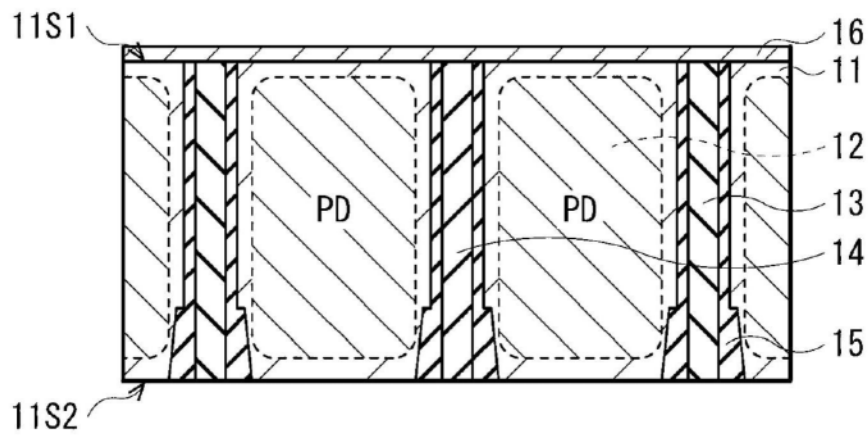


图5G

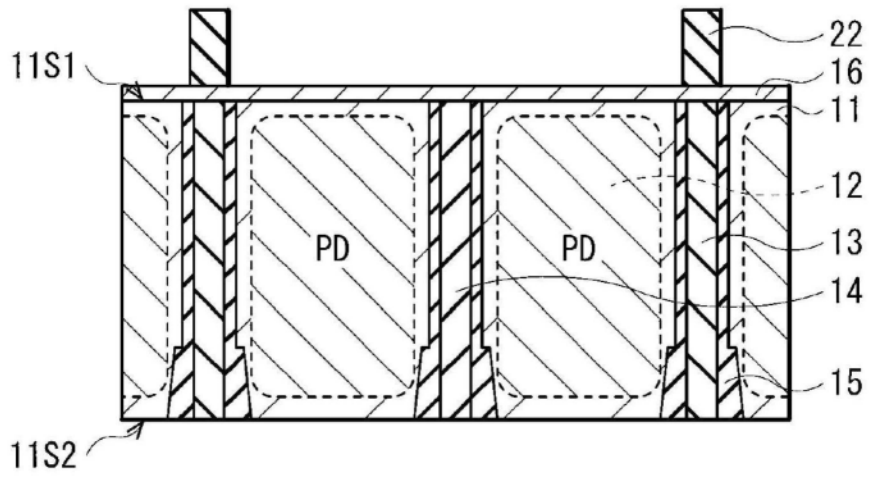


图5H

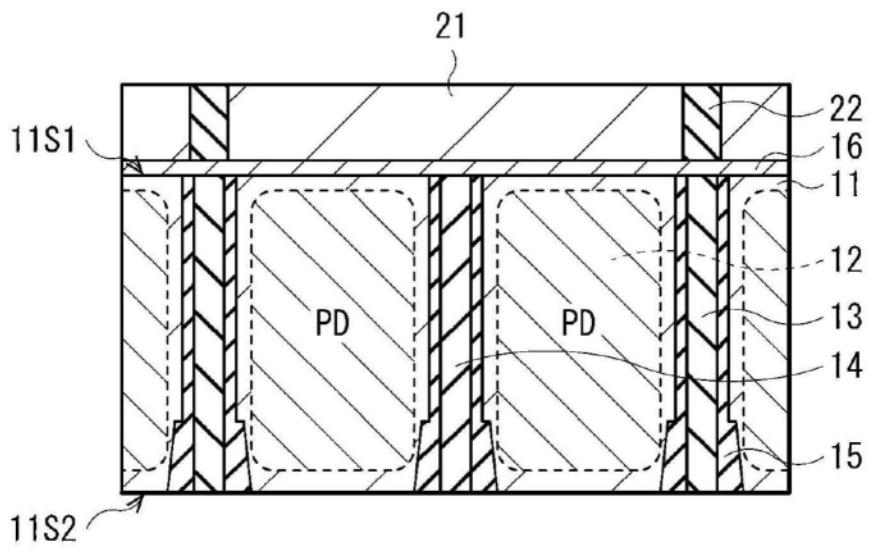


图5I

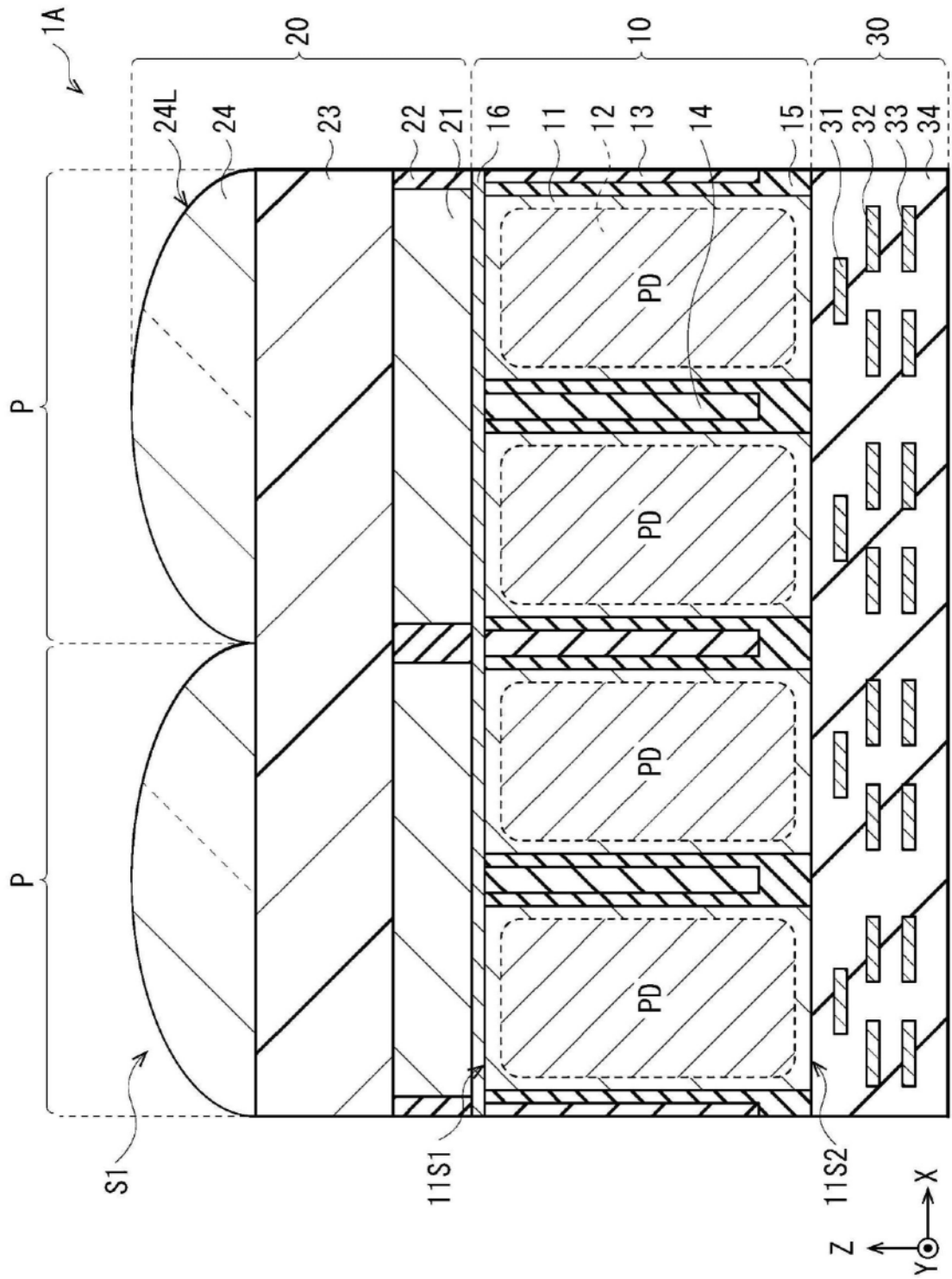


图6

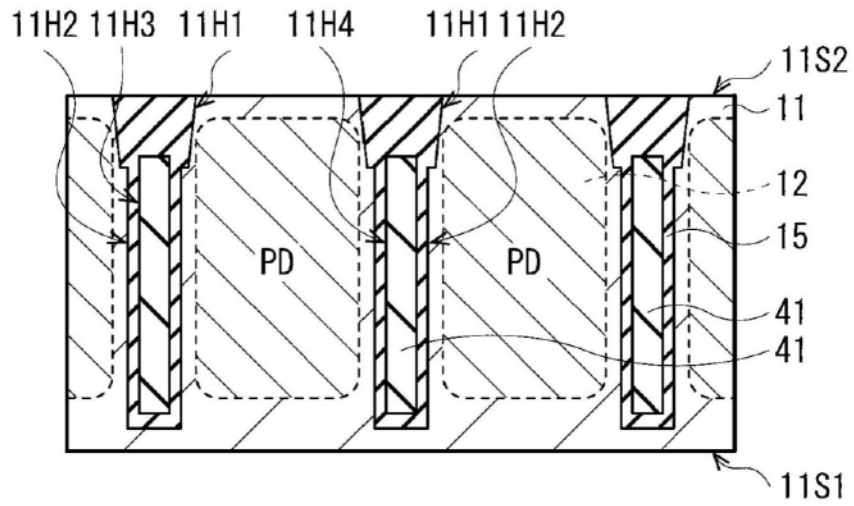


图7A

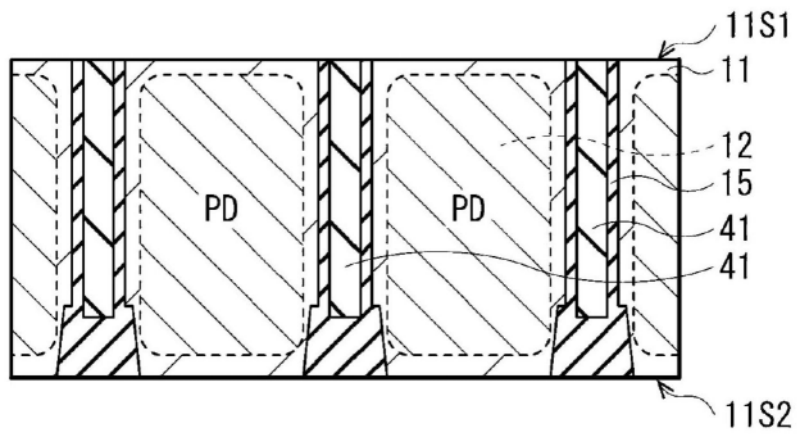


图7B

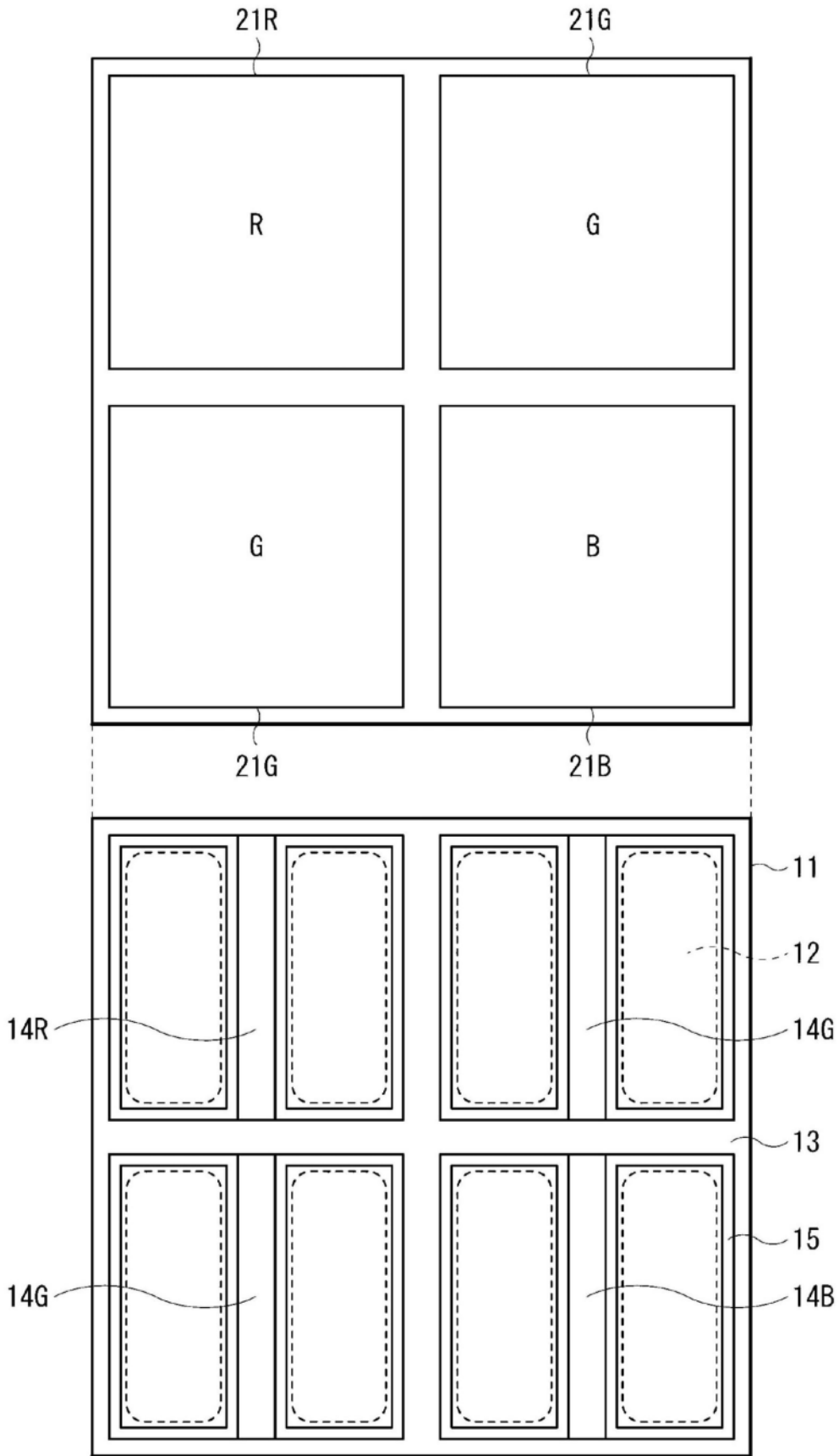


图8

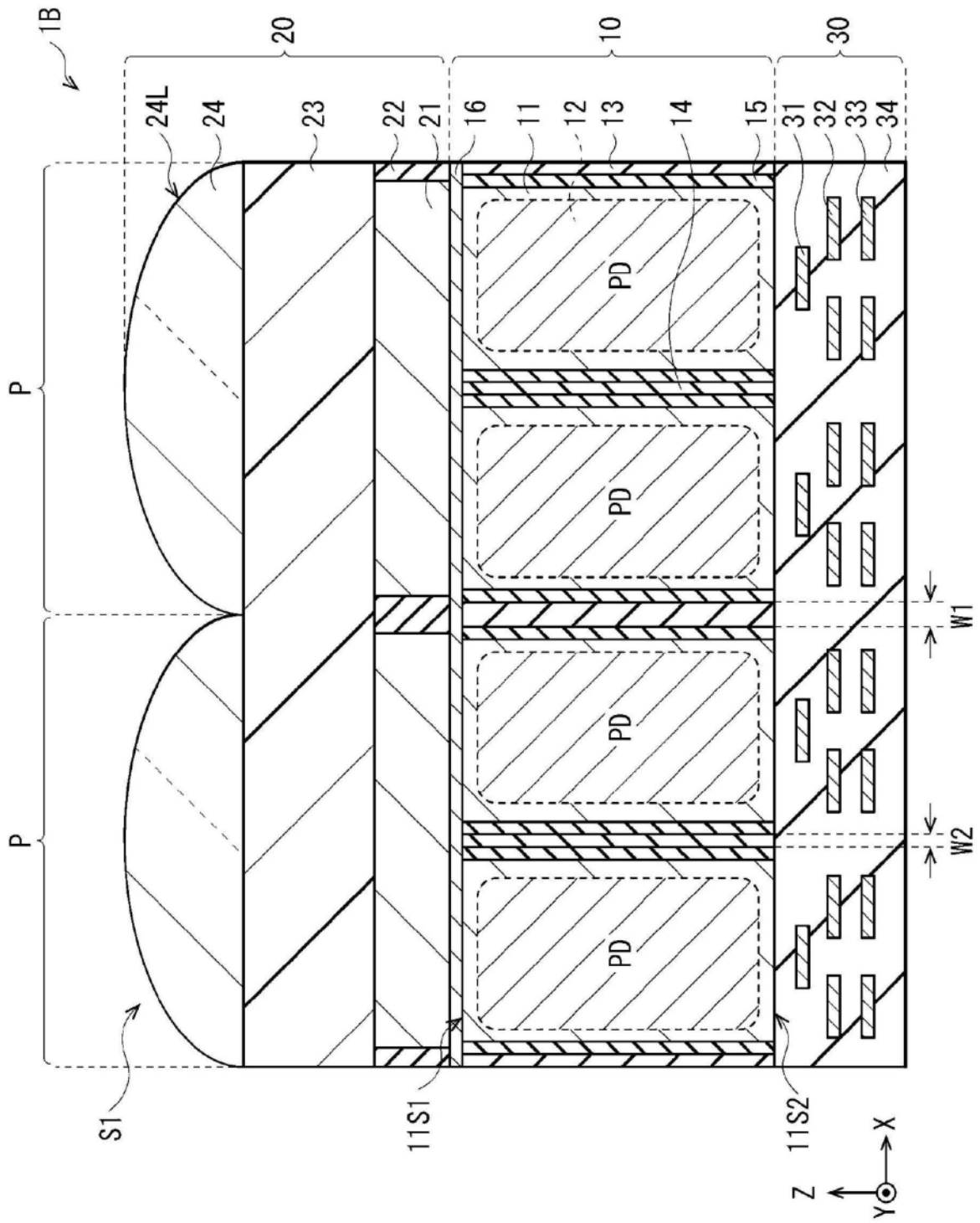


图9

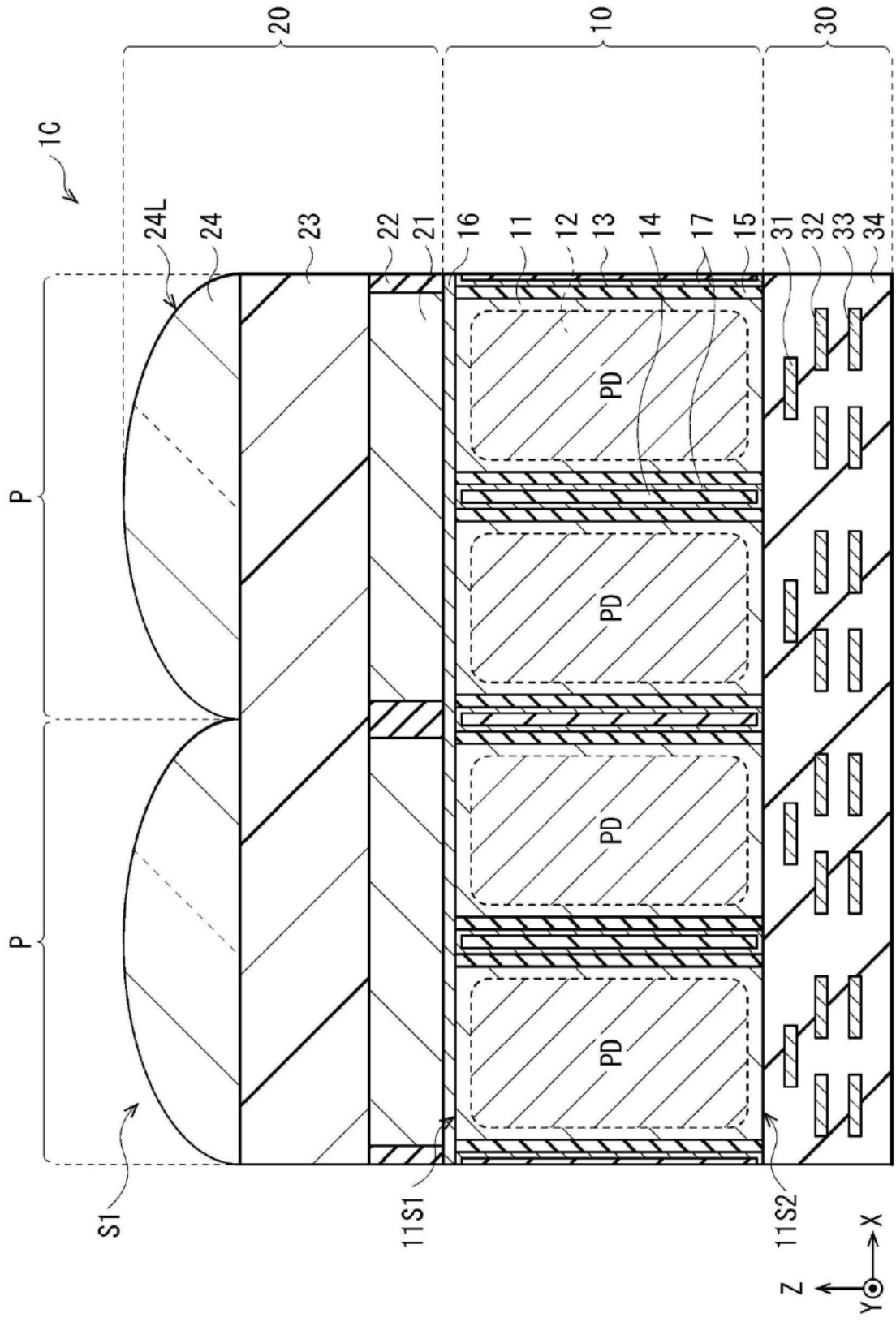


图10

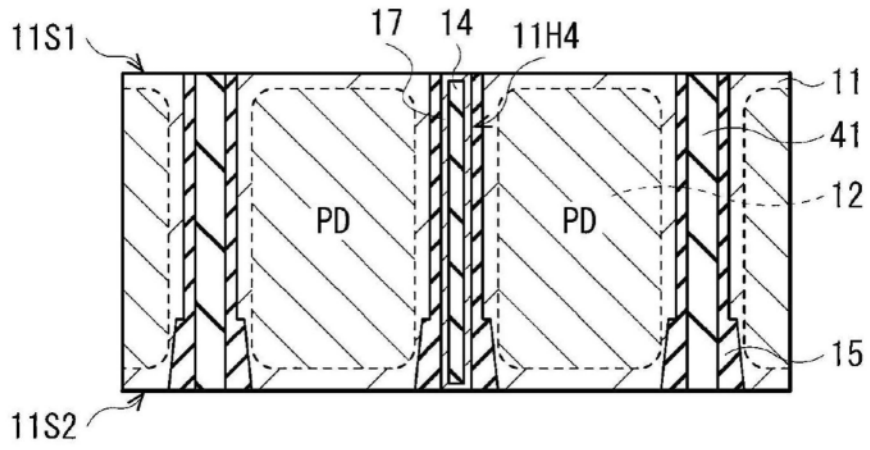


图11A

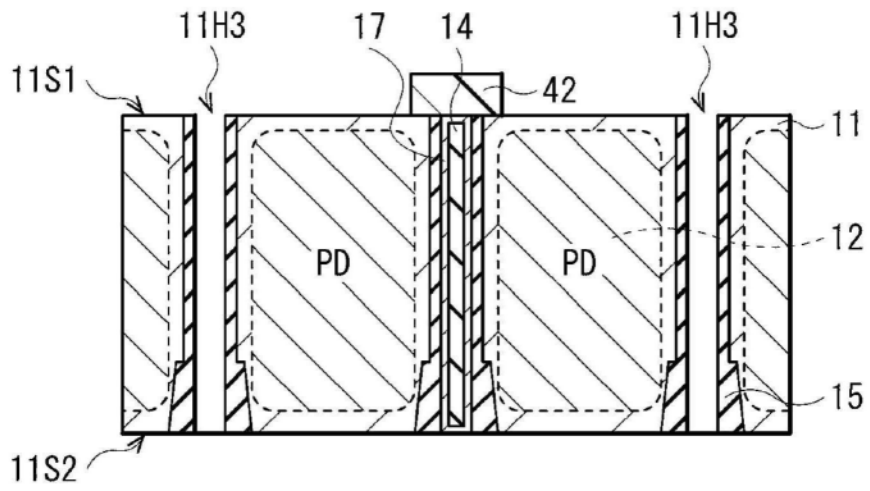


图11B

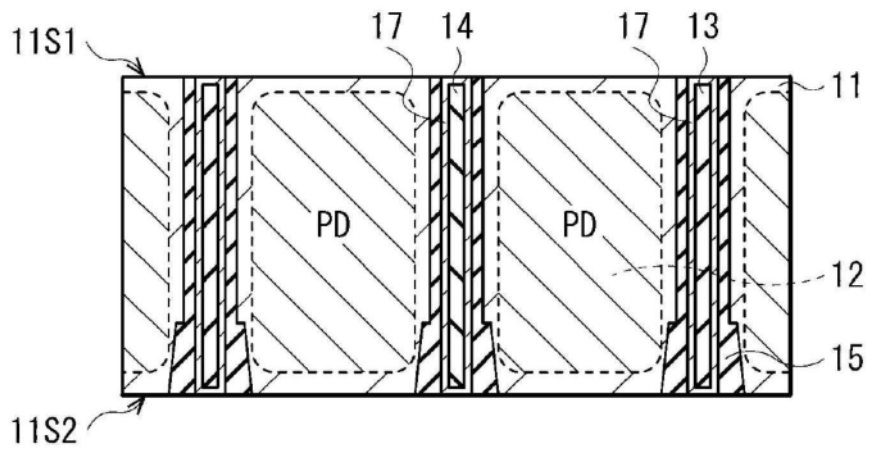


图11C

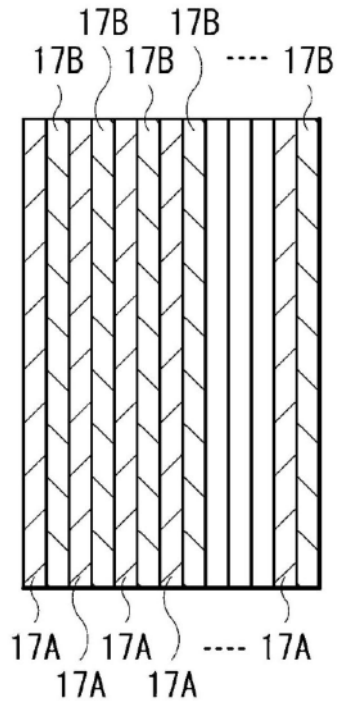


图12

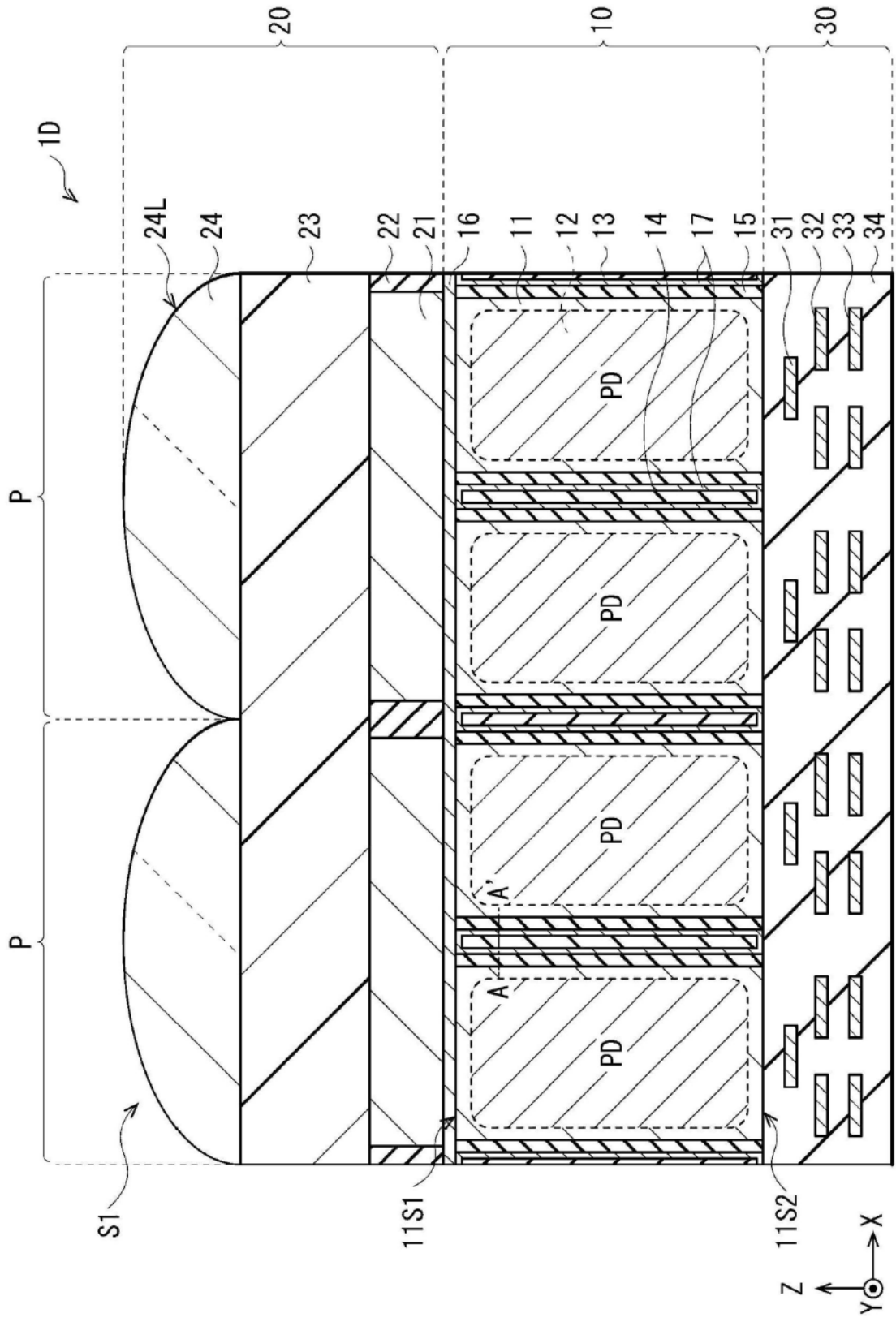


图13

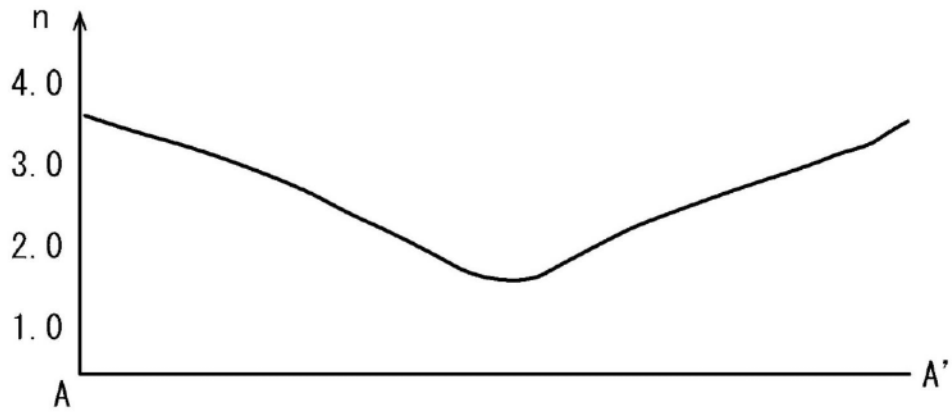


图14

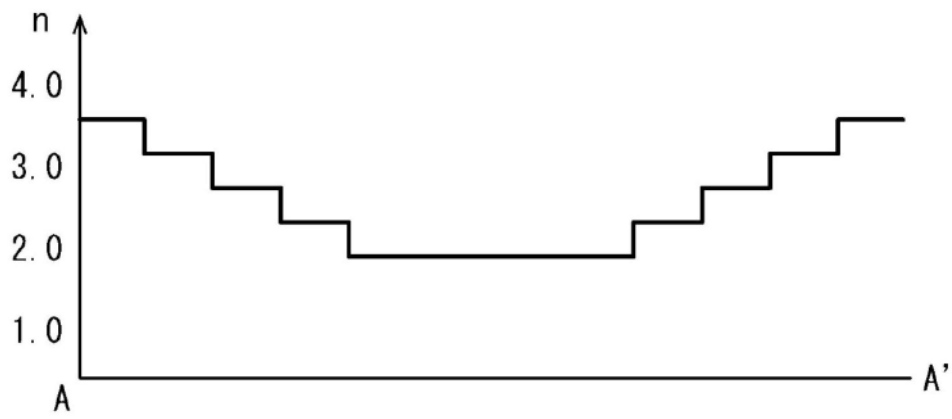


图15

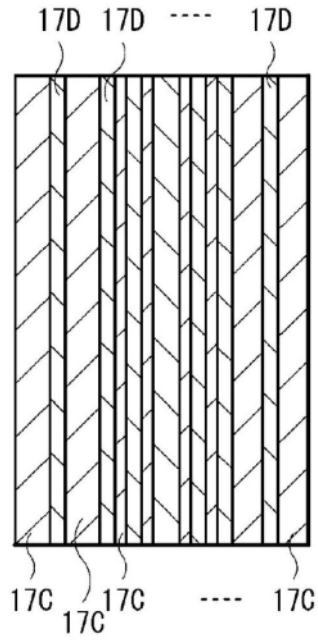


图16

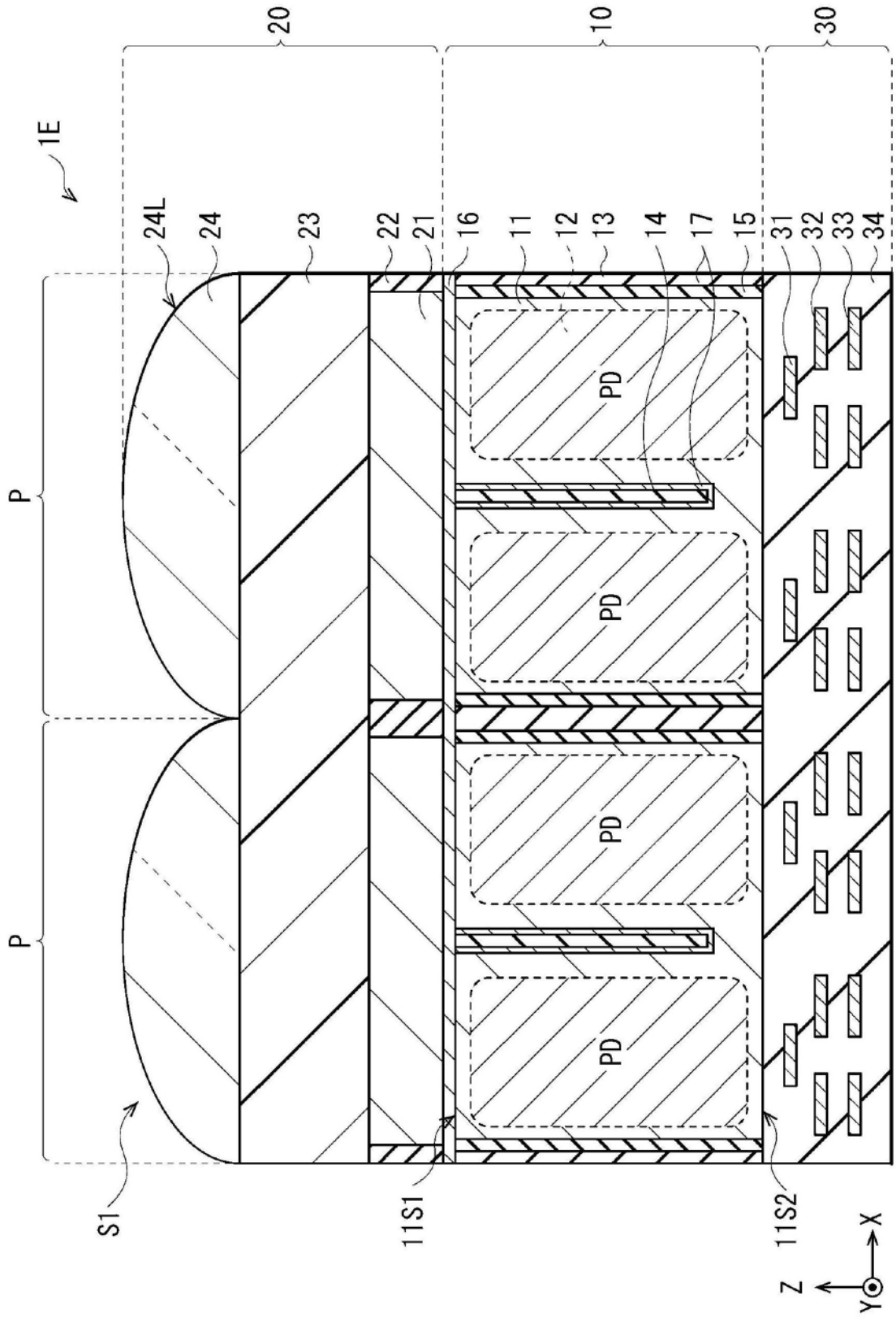


图17

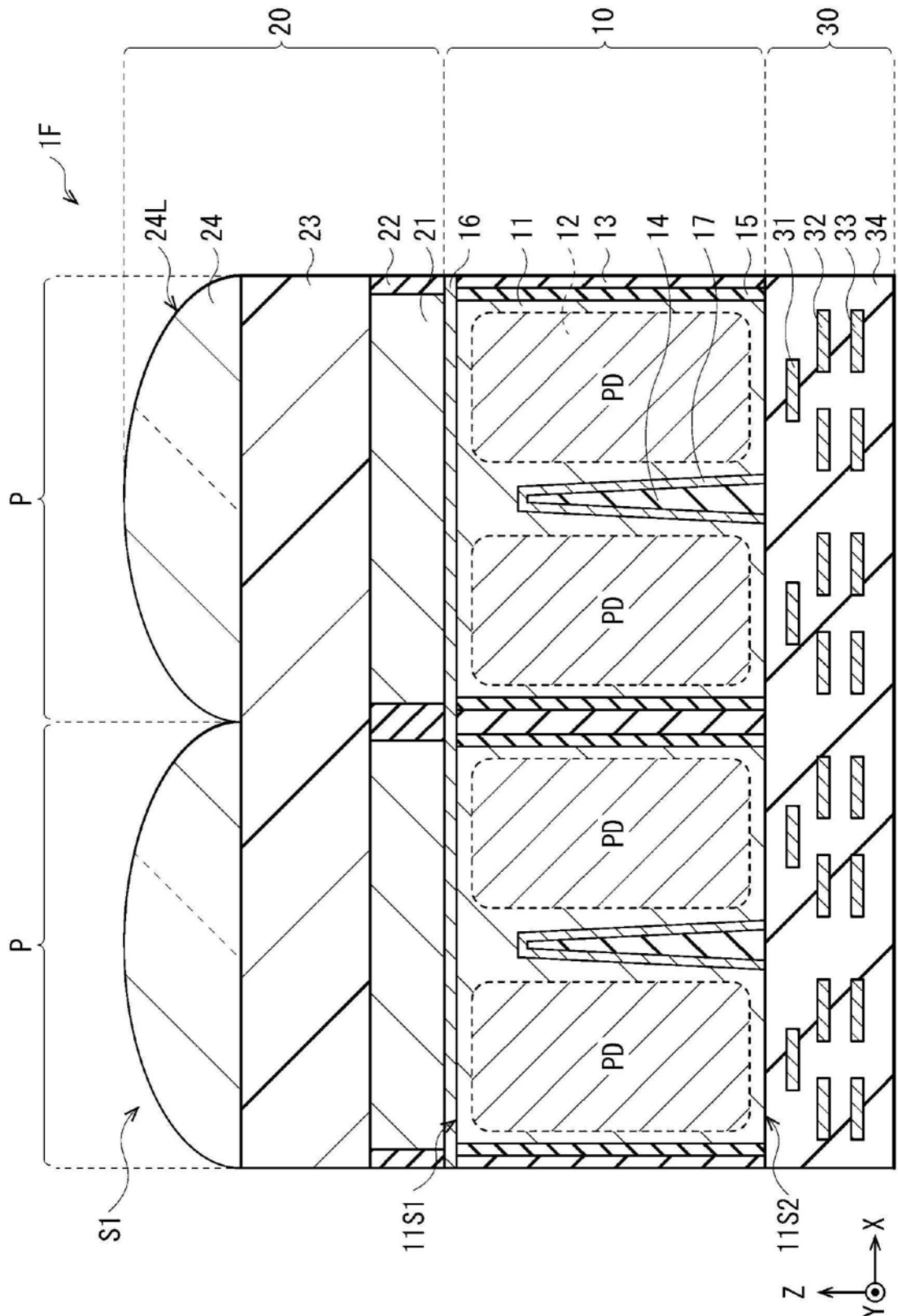


图18

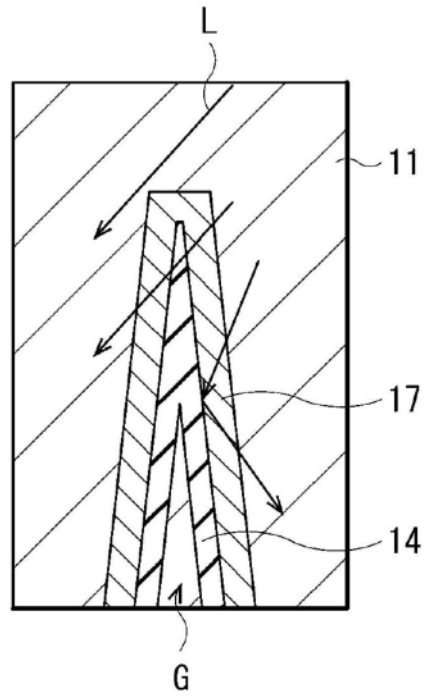


图19A

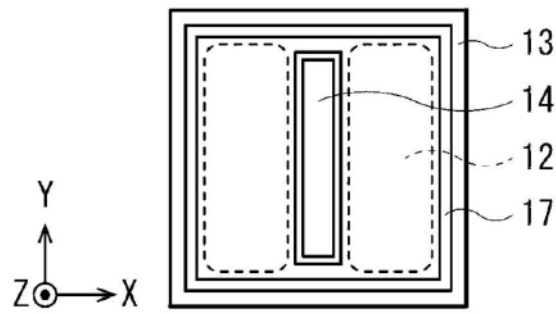


图20A

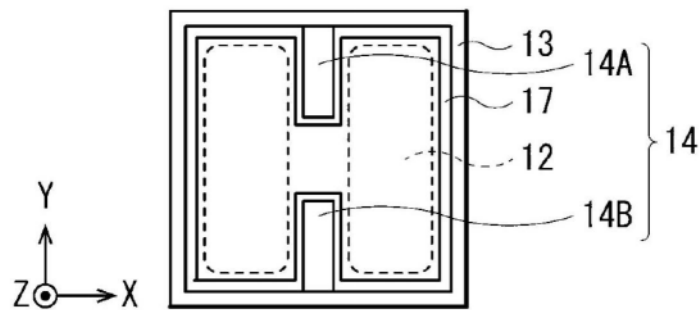


图20B

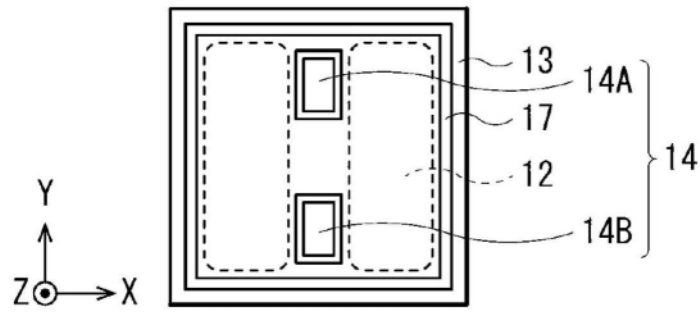


图20C

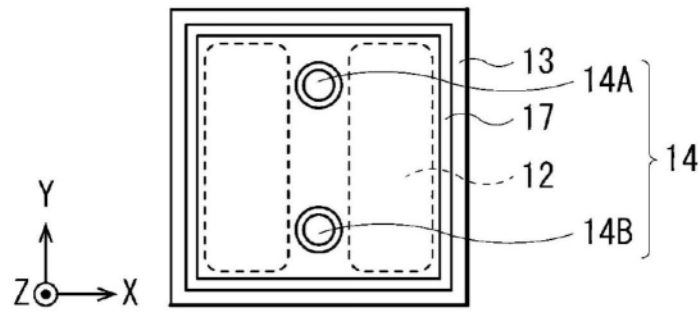


图20D

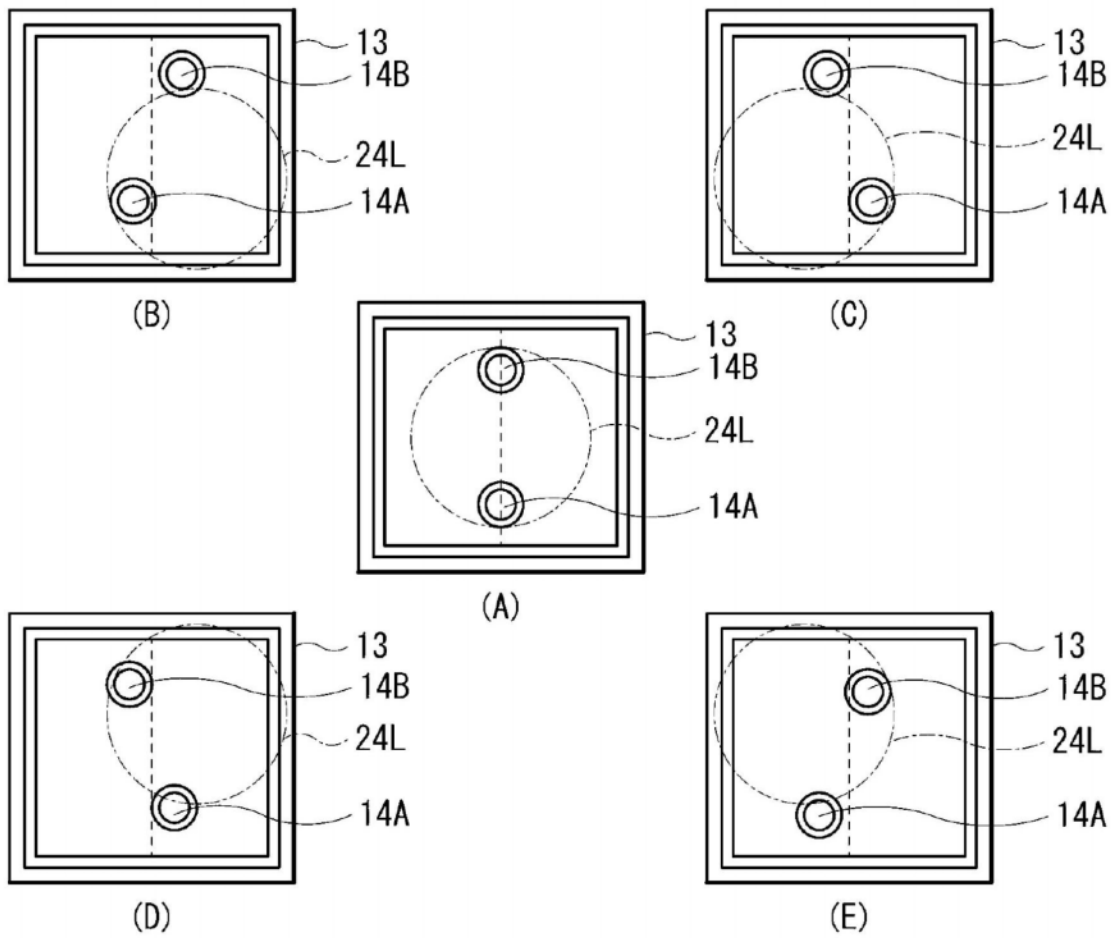
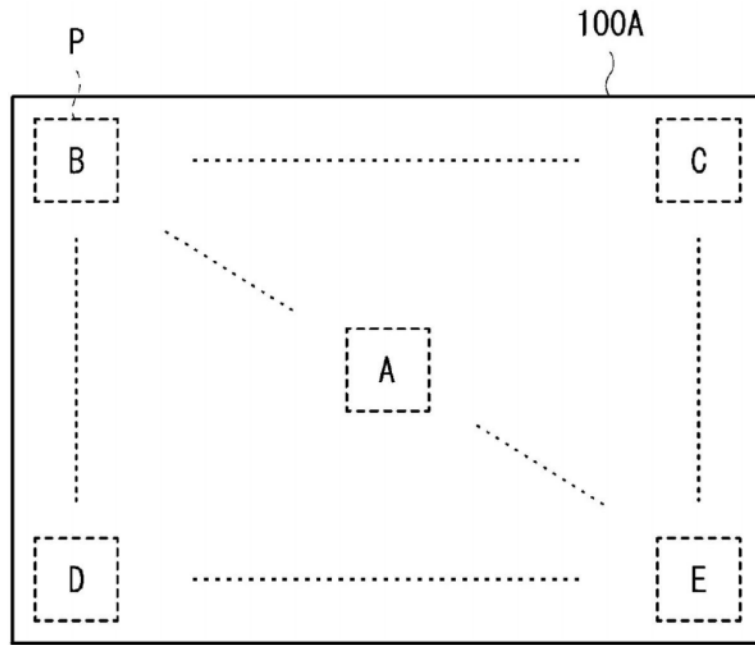


图21

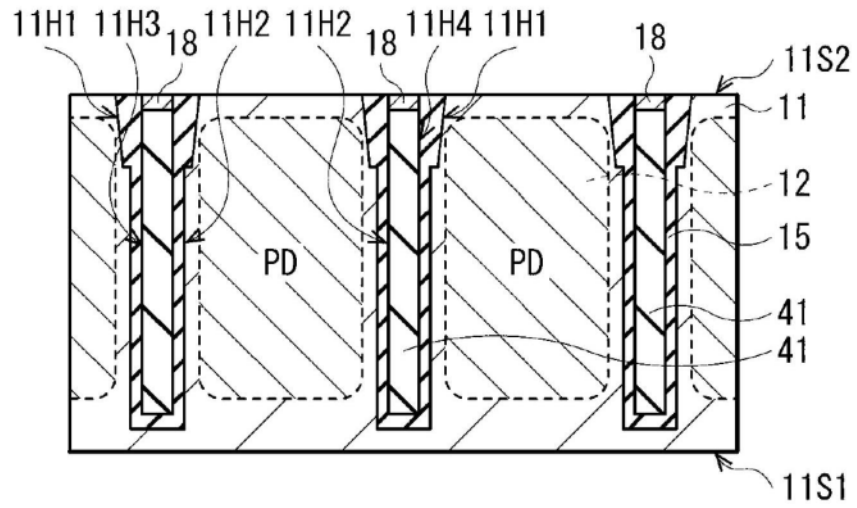


图22A

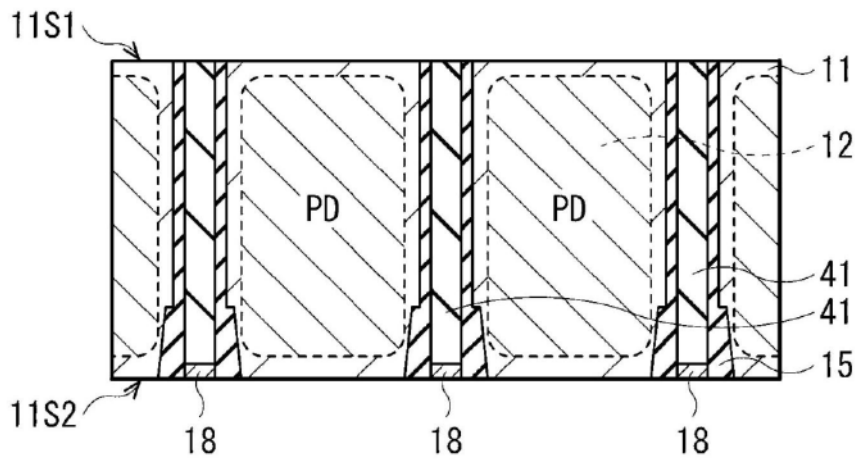


图22B

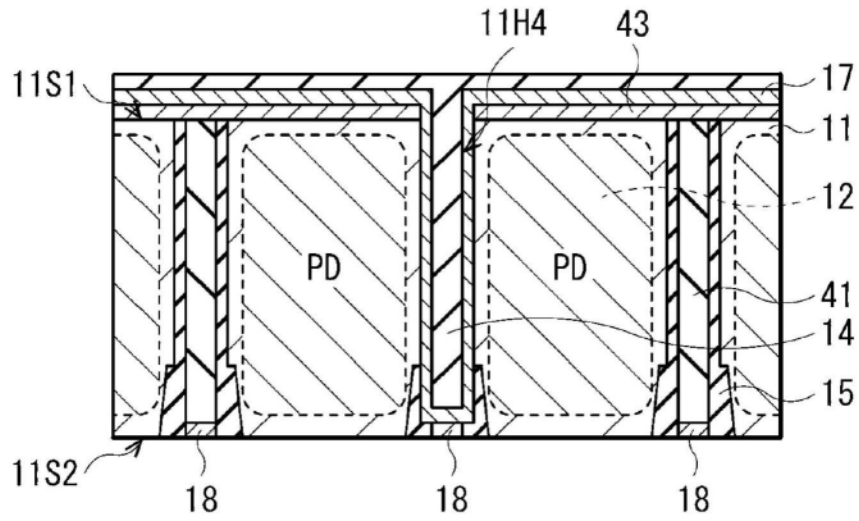


图22C

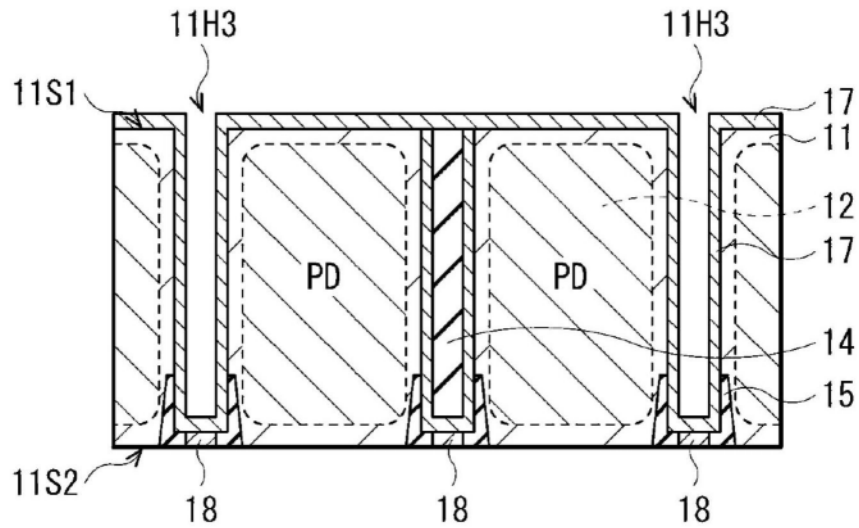


图22D

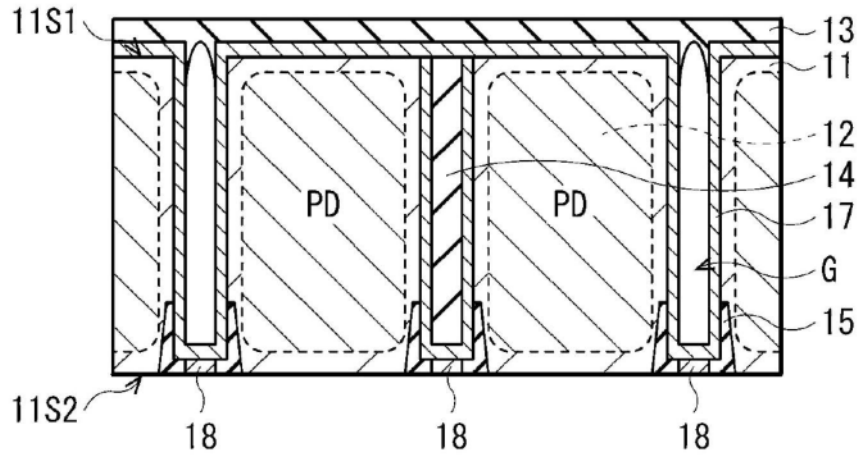


图22E

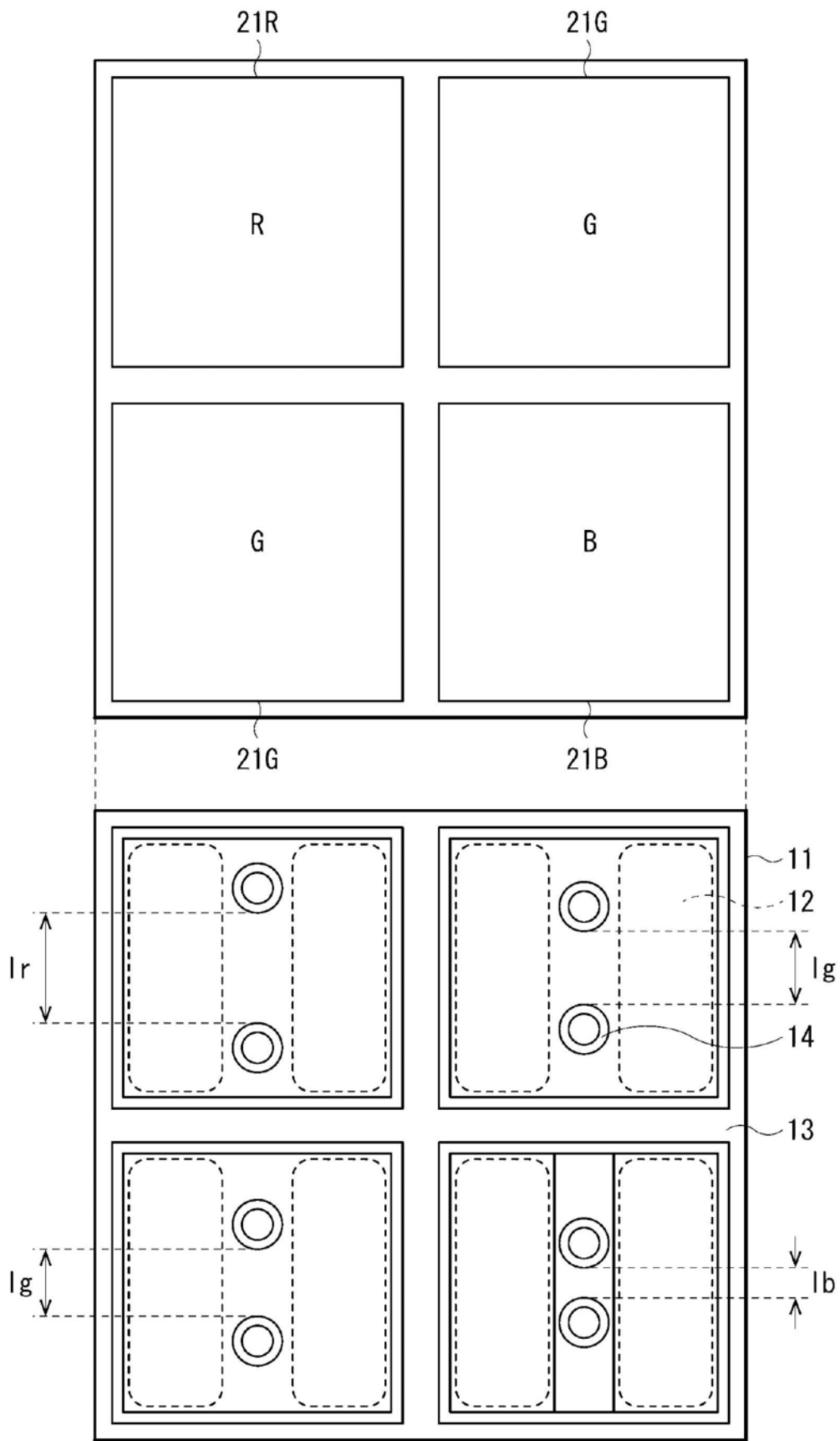


图23

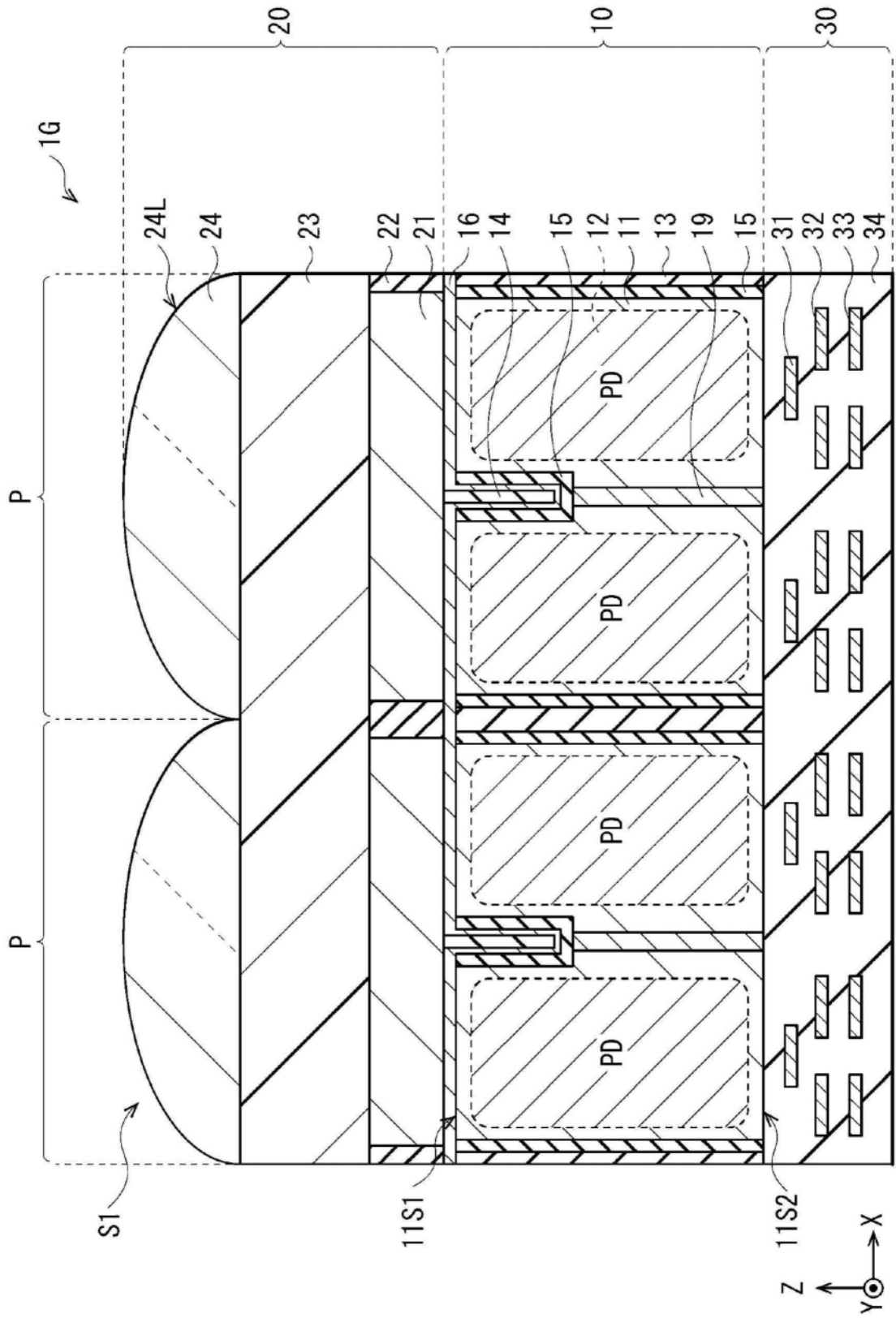


图24

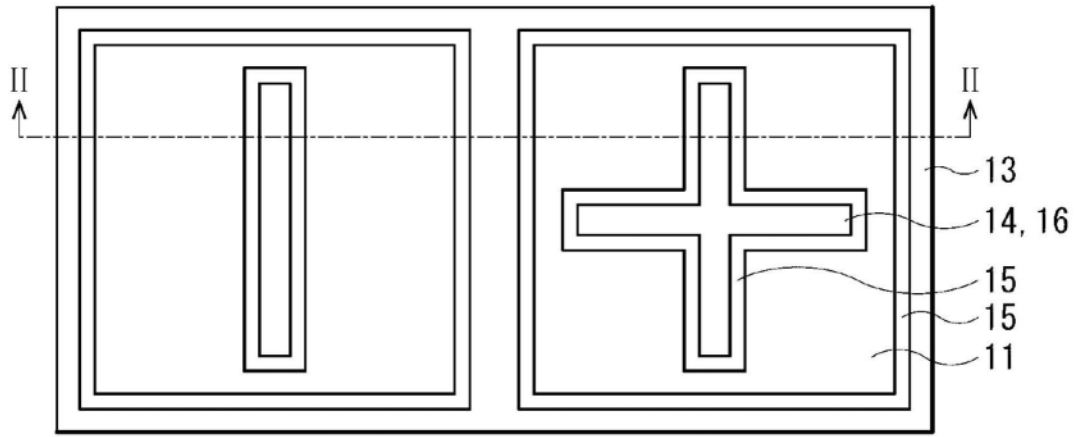


图25

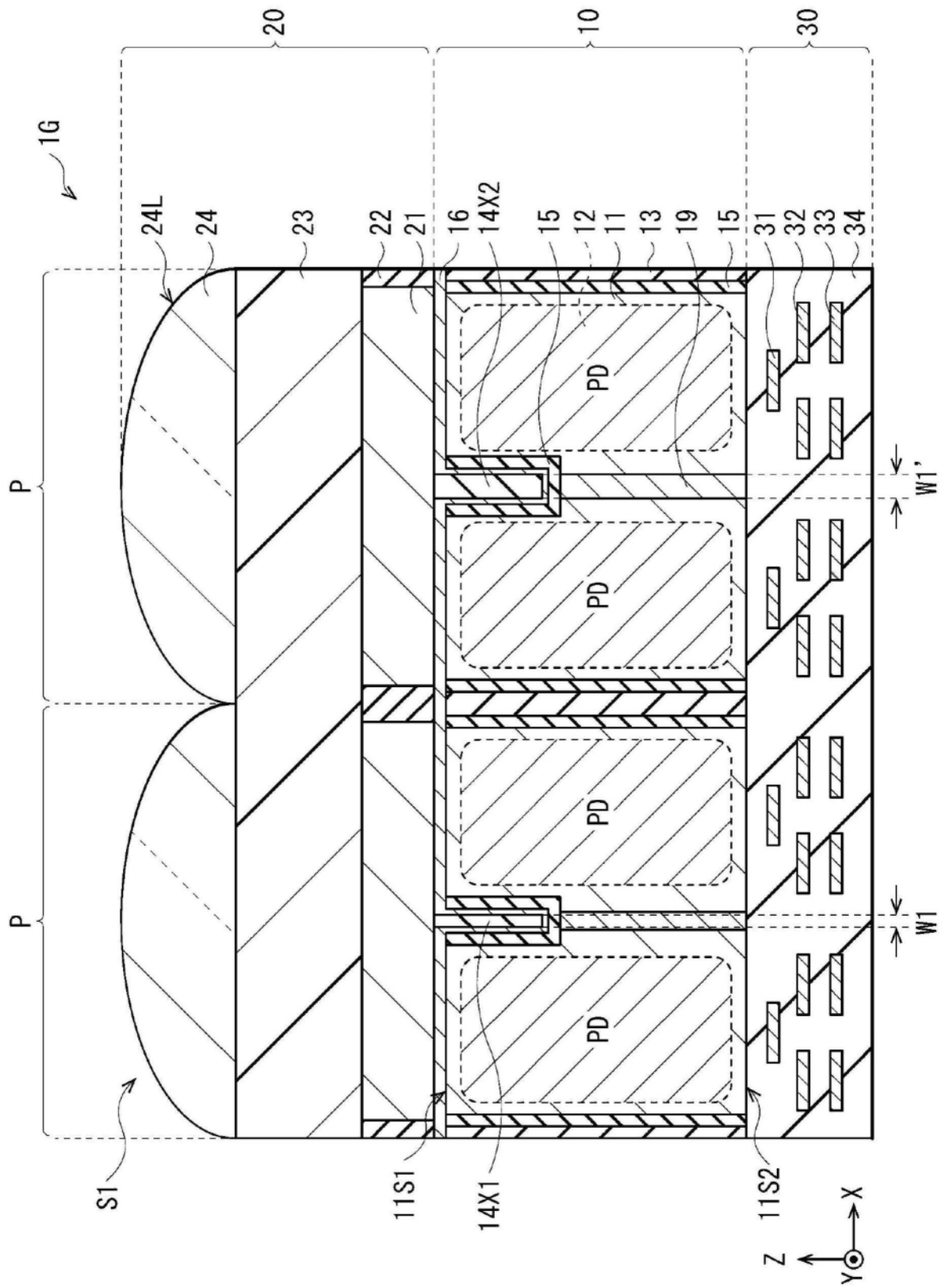


图26

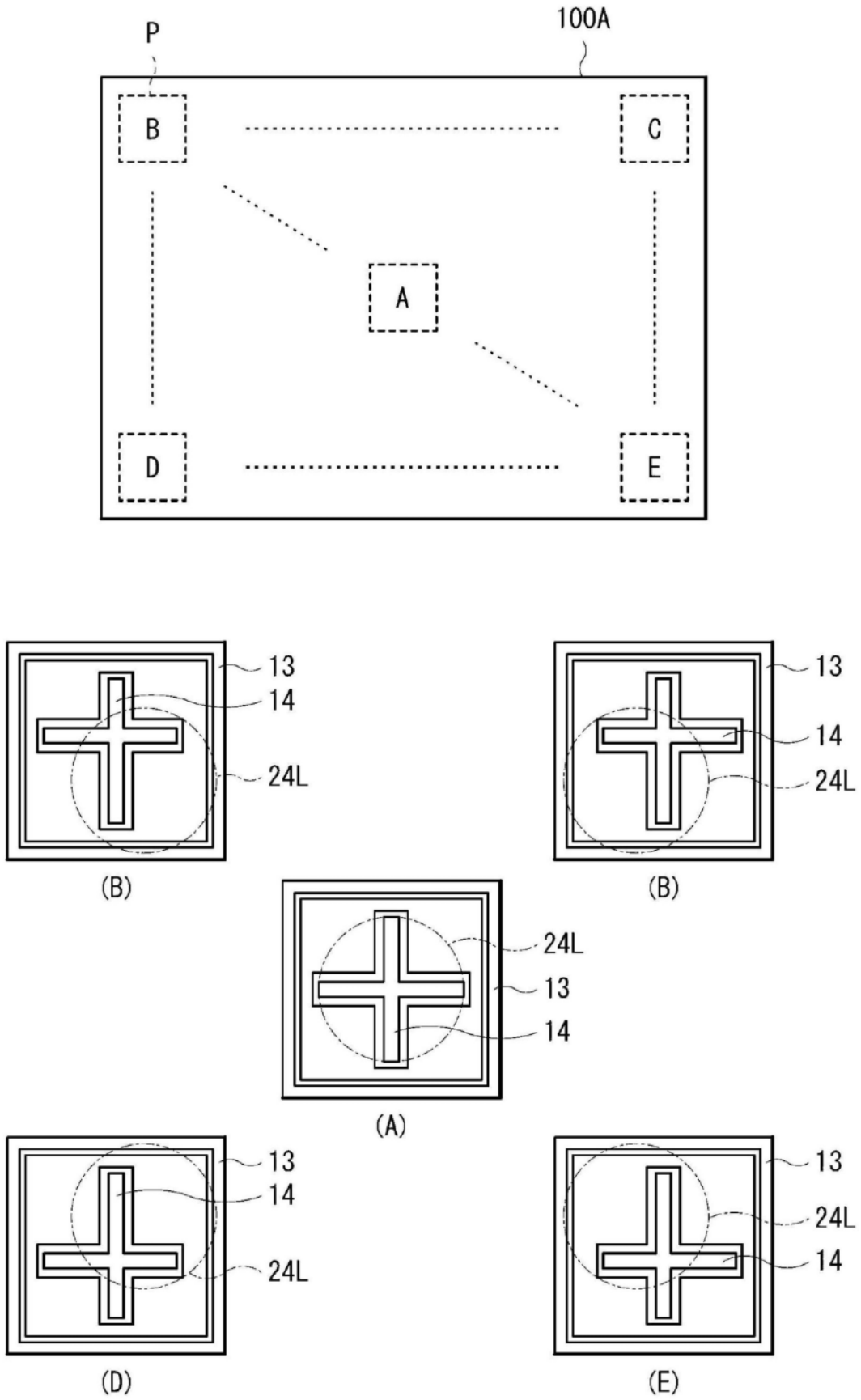


图27

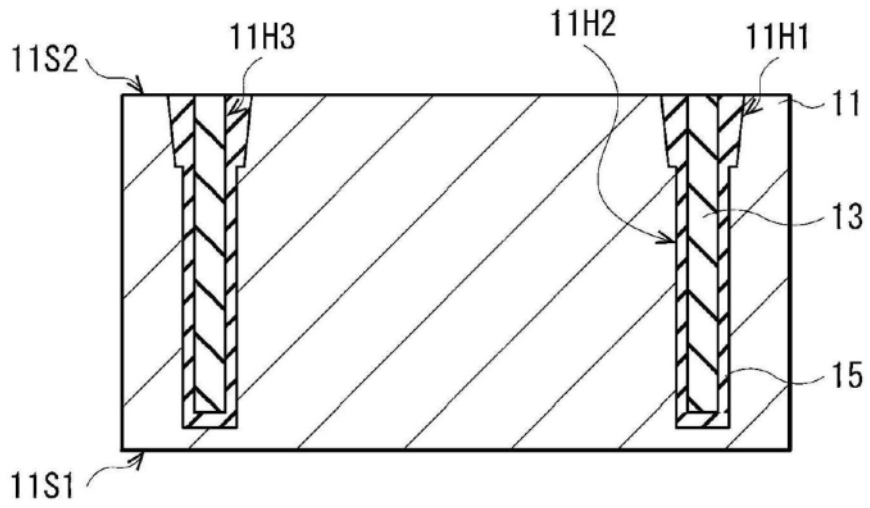


图28A

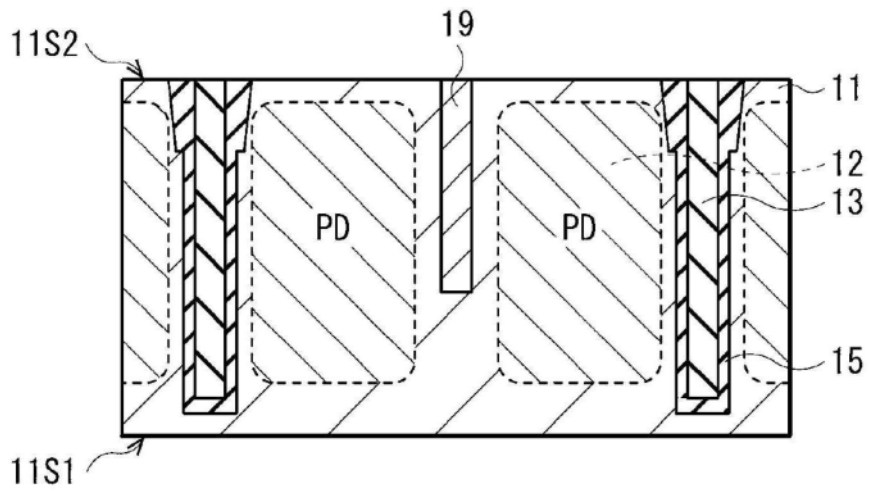


图28B

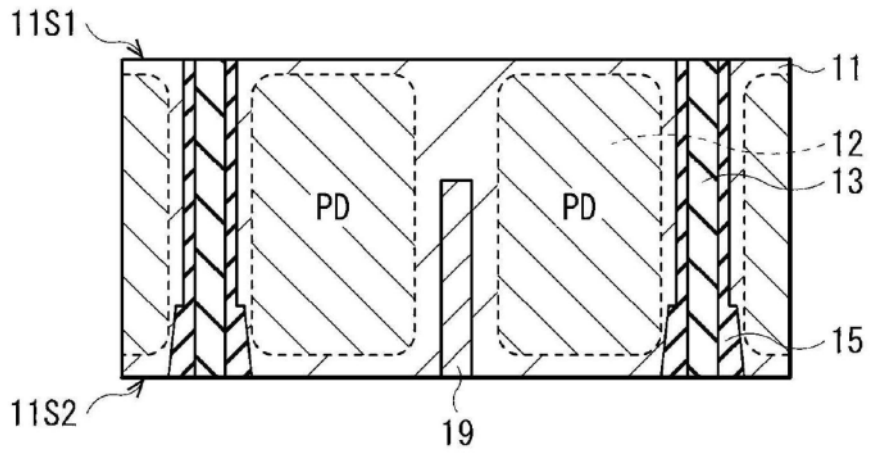


图28C

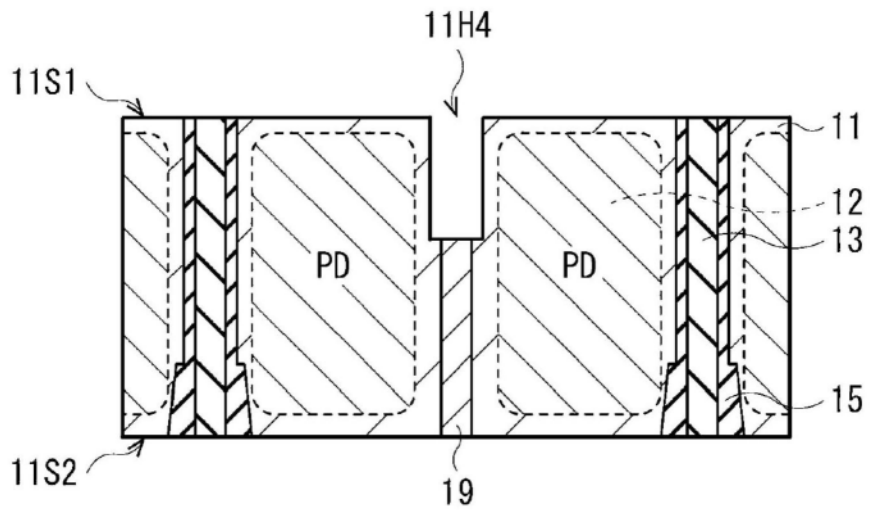


图28D

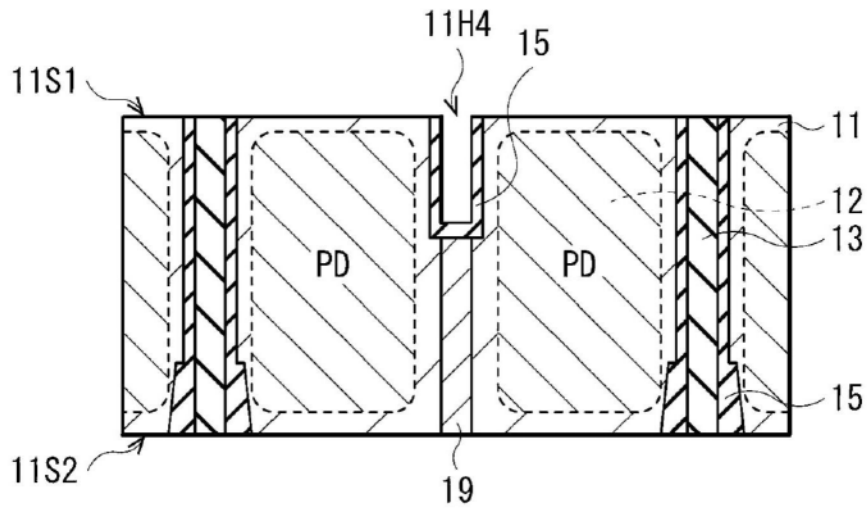


图28E

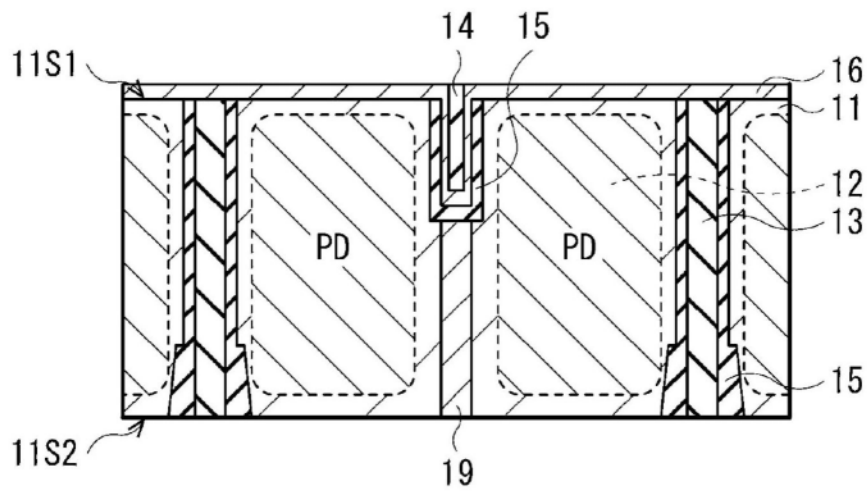


图28F

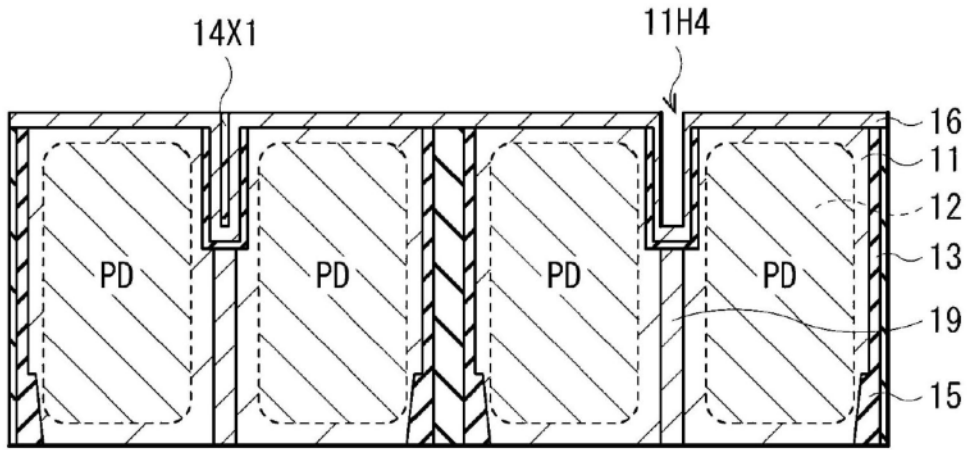


图28G

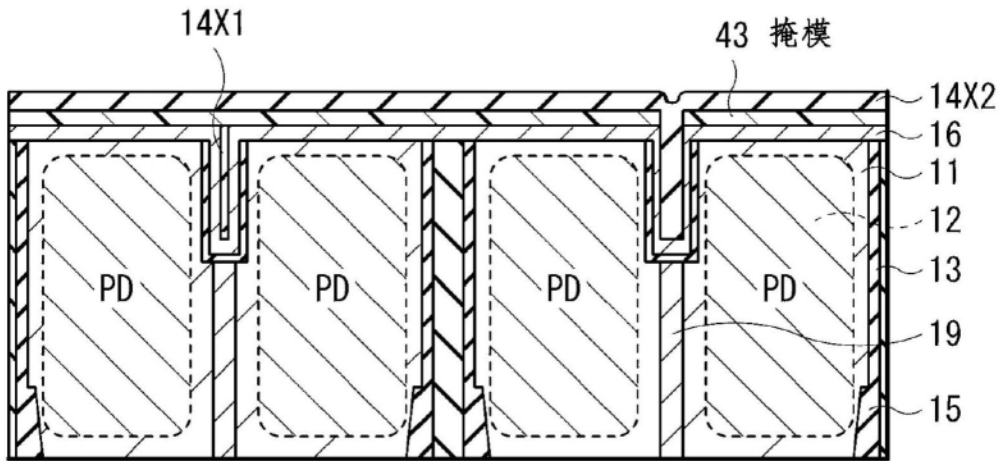


图28H

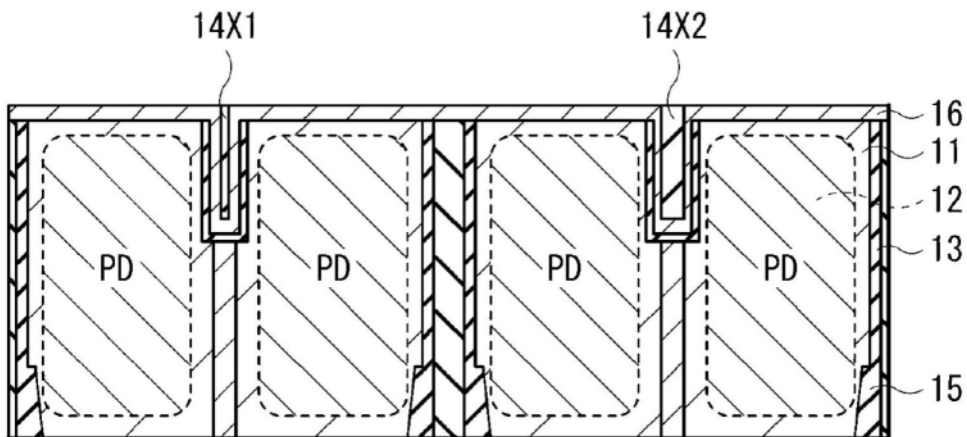


图28I

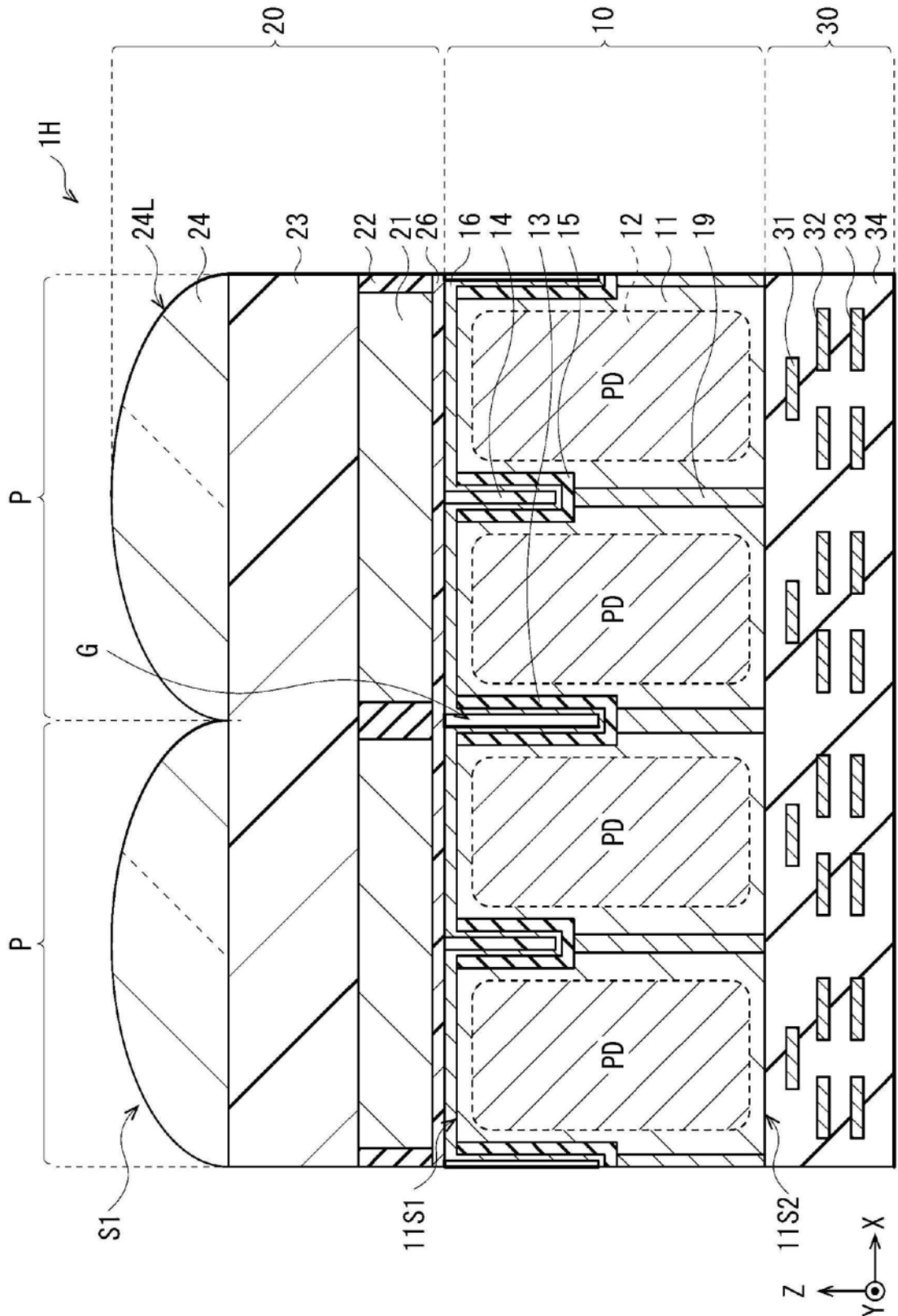


图29

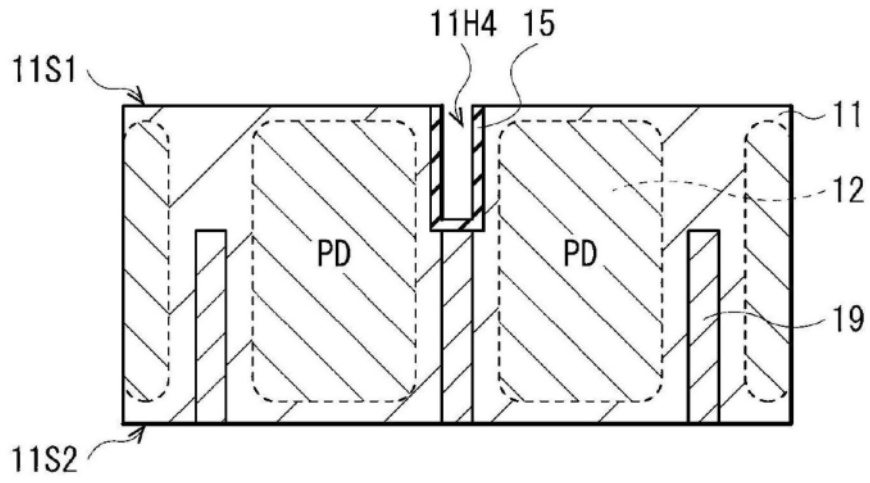


图30A

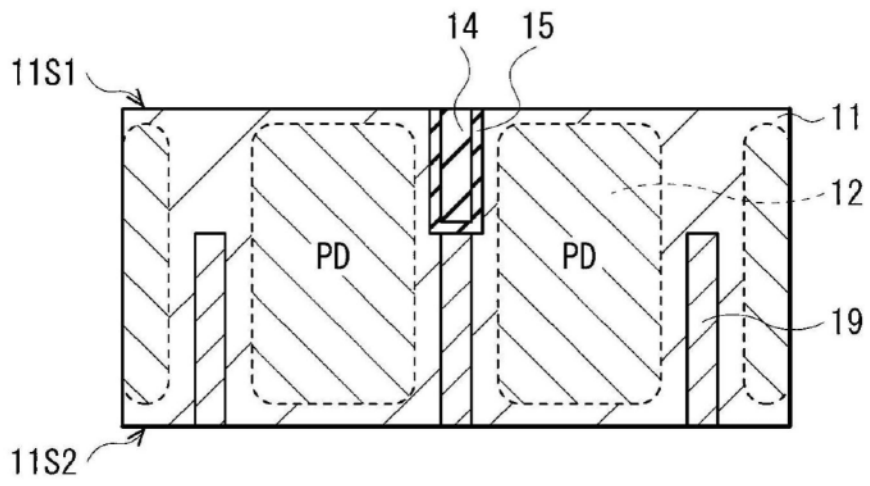


图30B

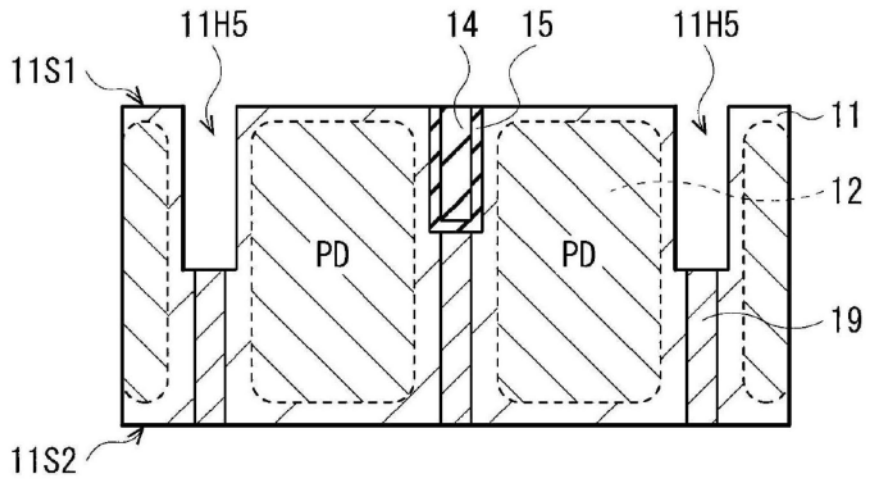


图30C

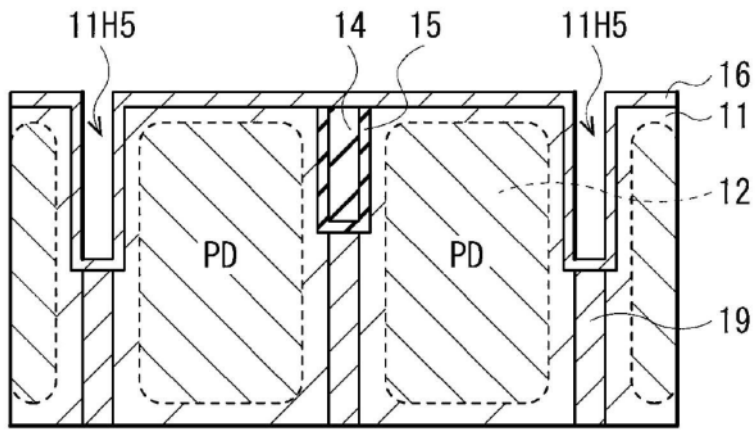


图30D

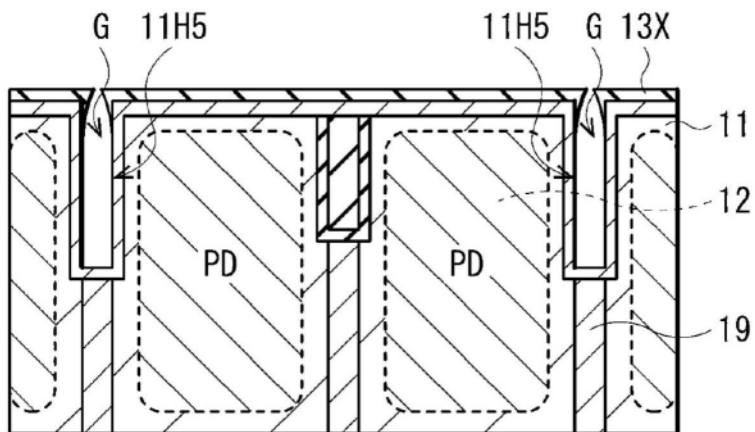


图30E

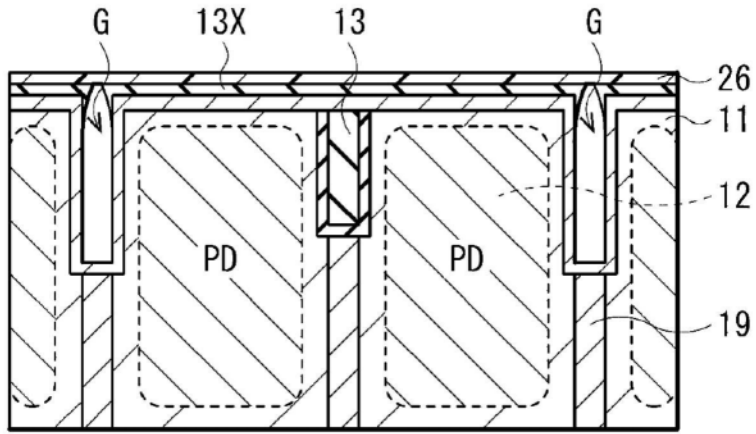


图30F

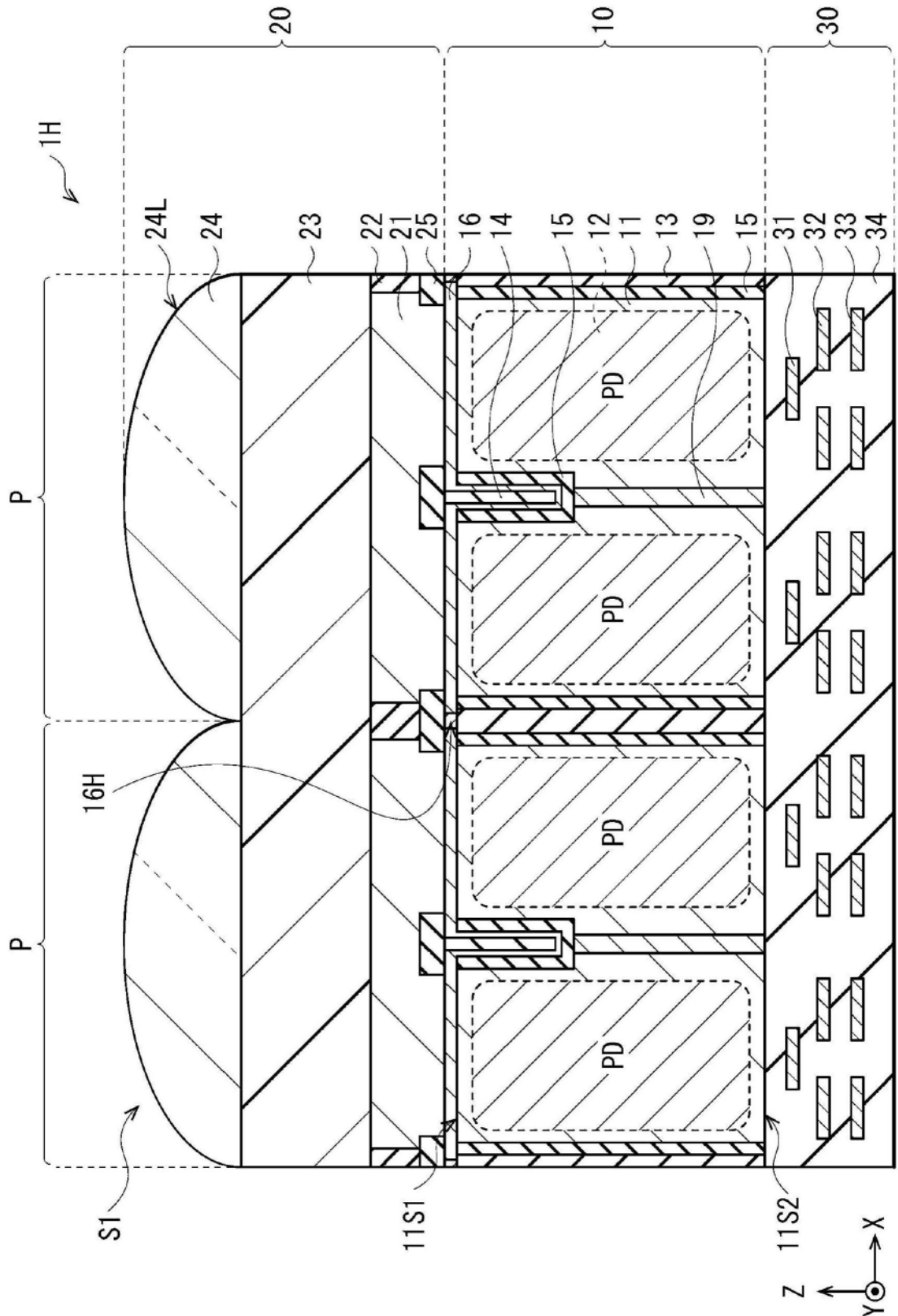


图31

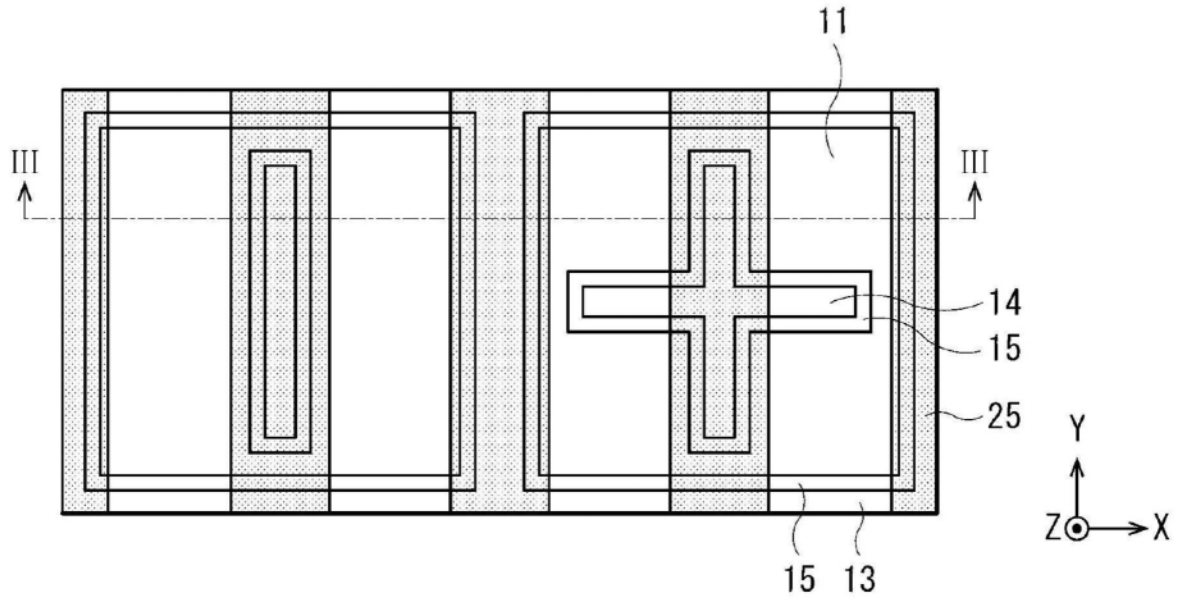


图32

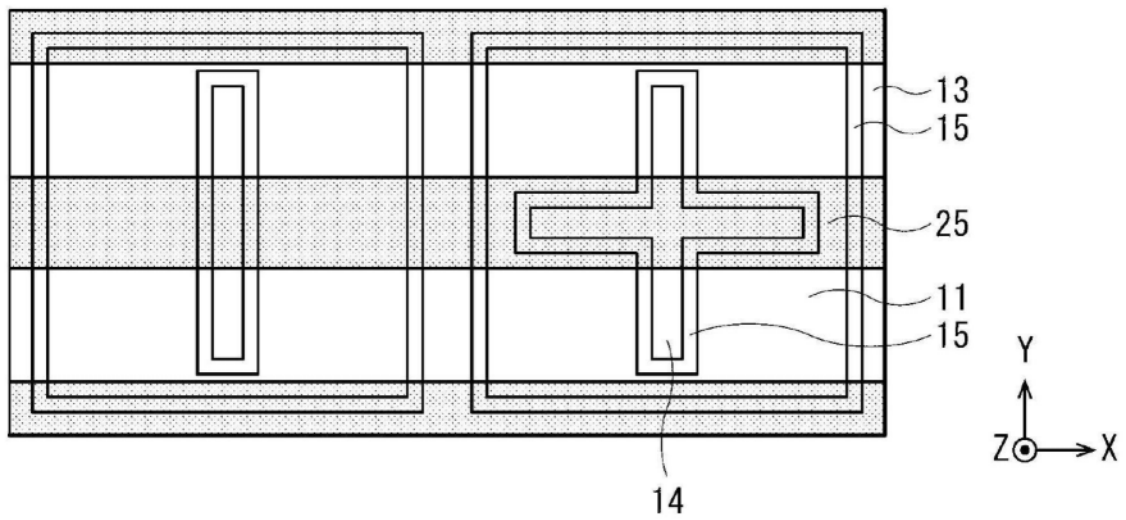


图33

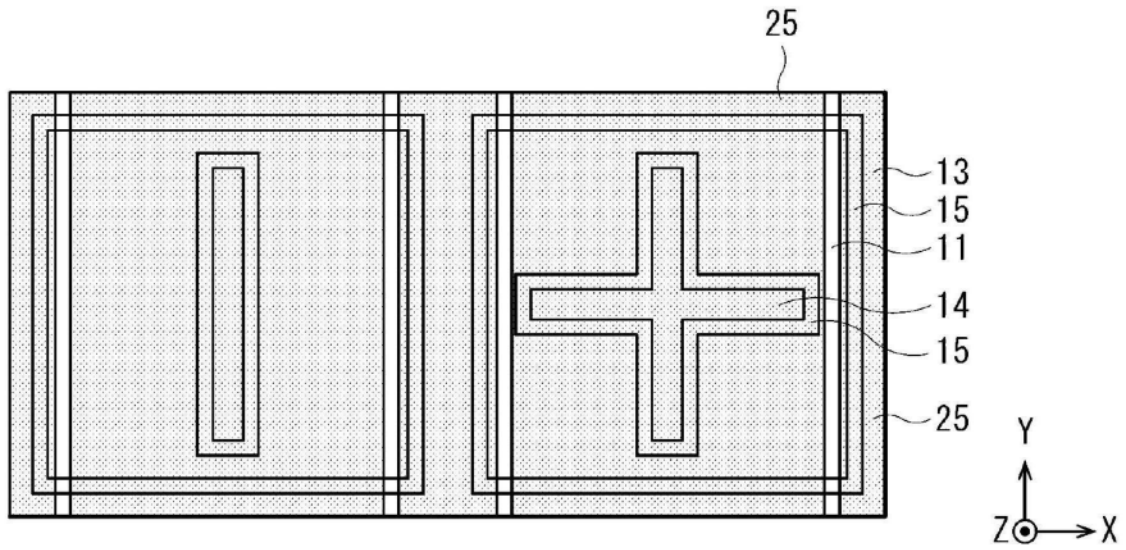


图34

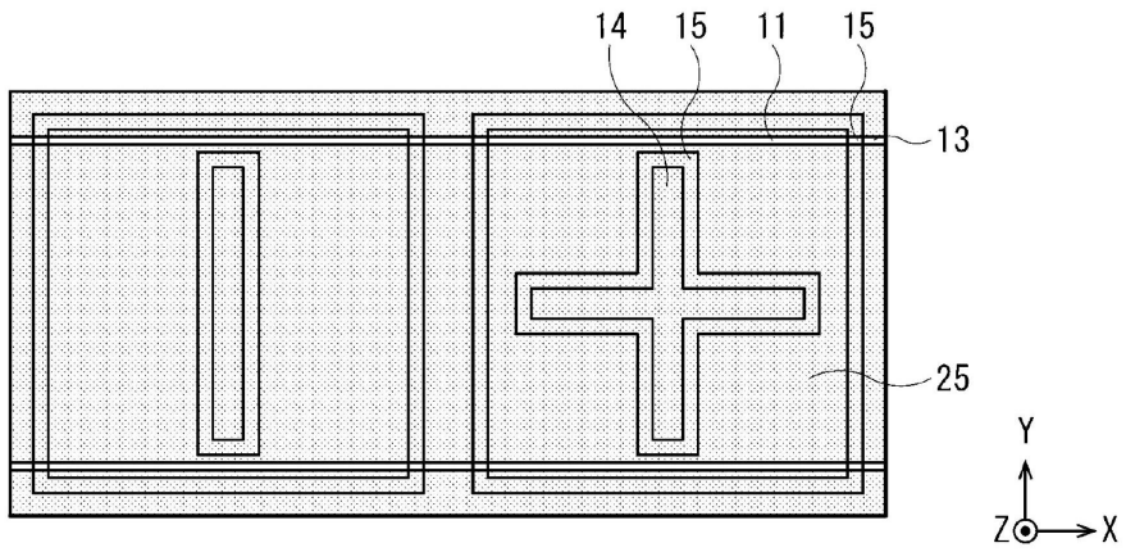


图35

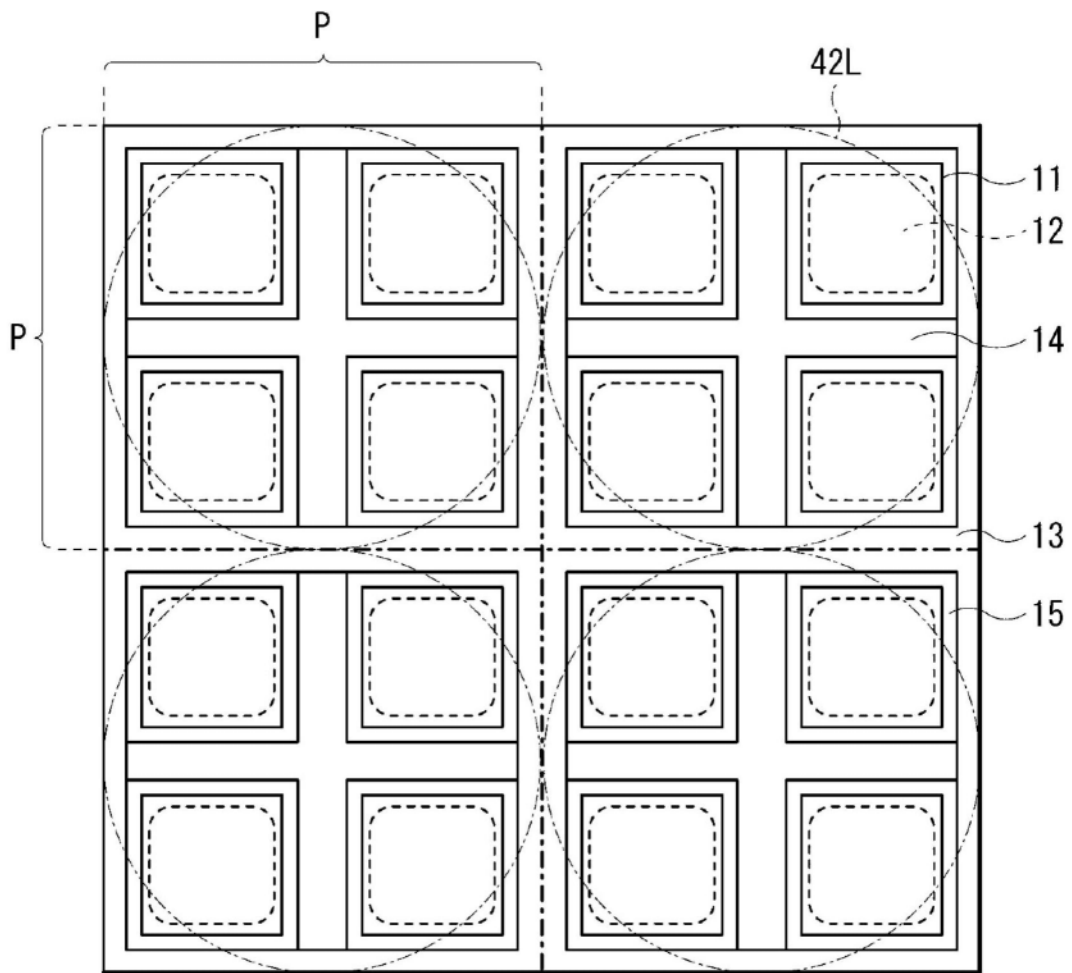


图36

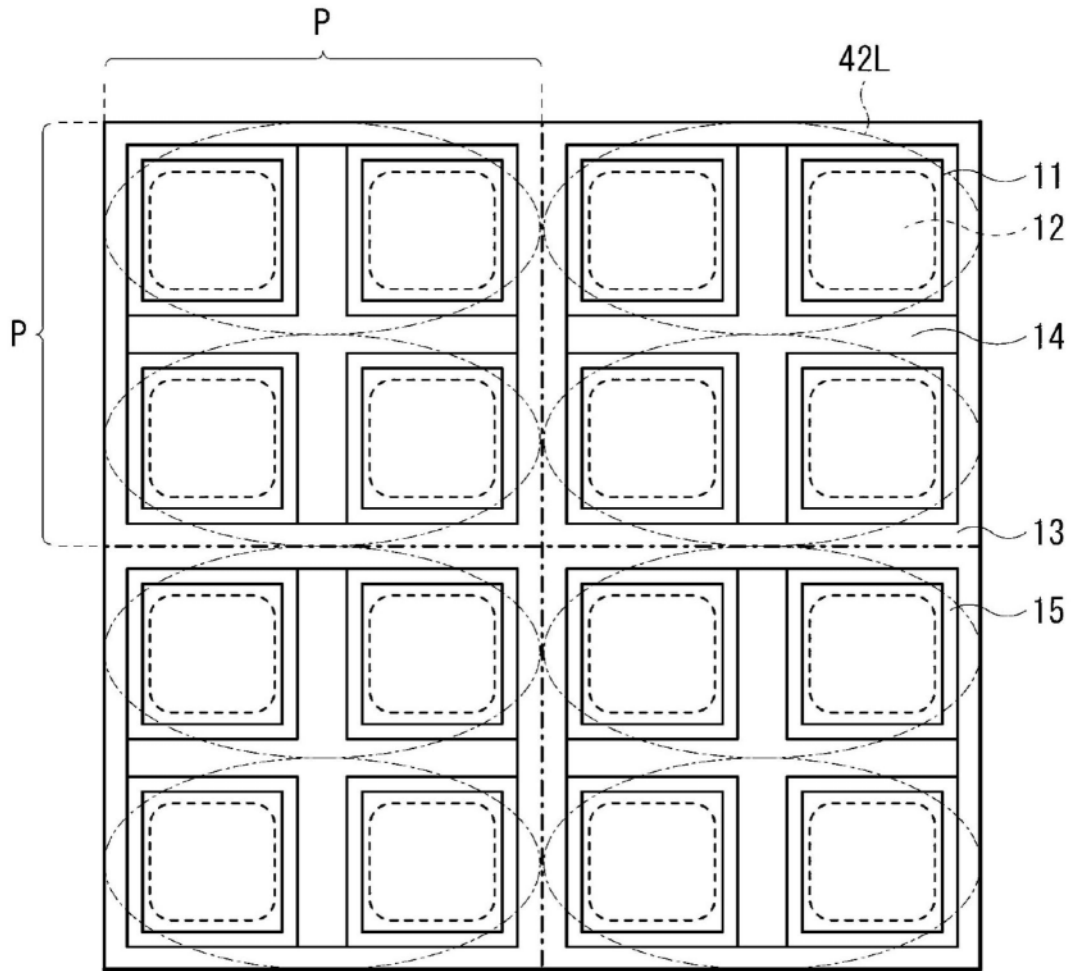


图37

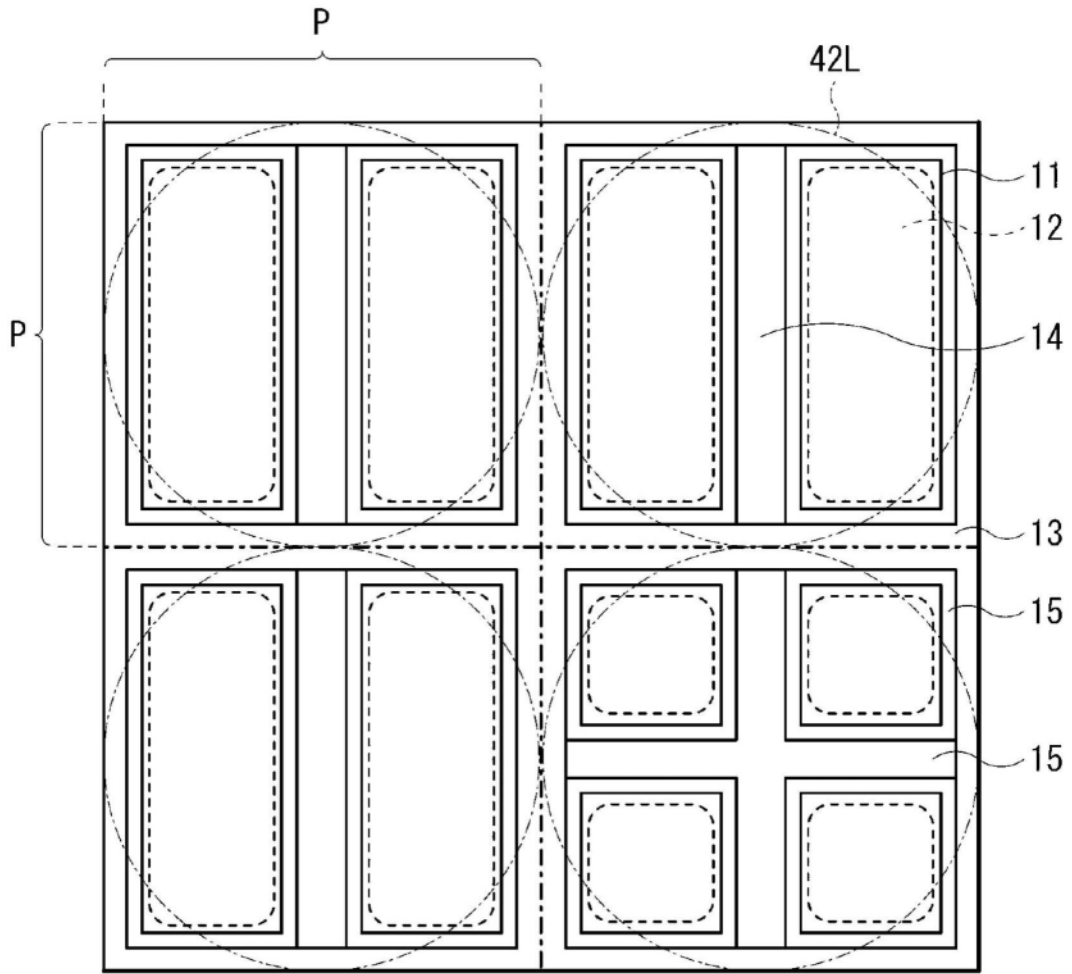


图38

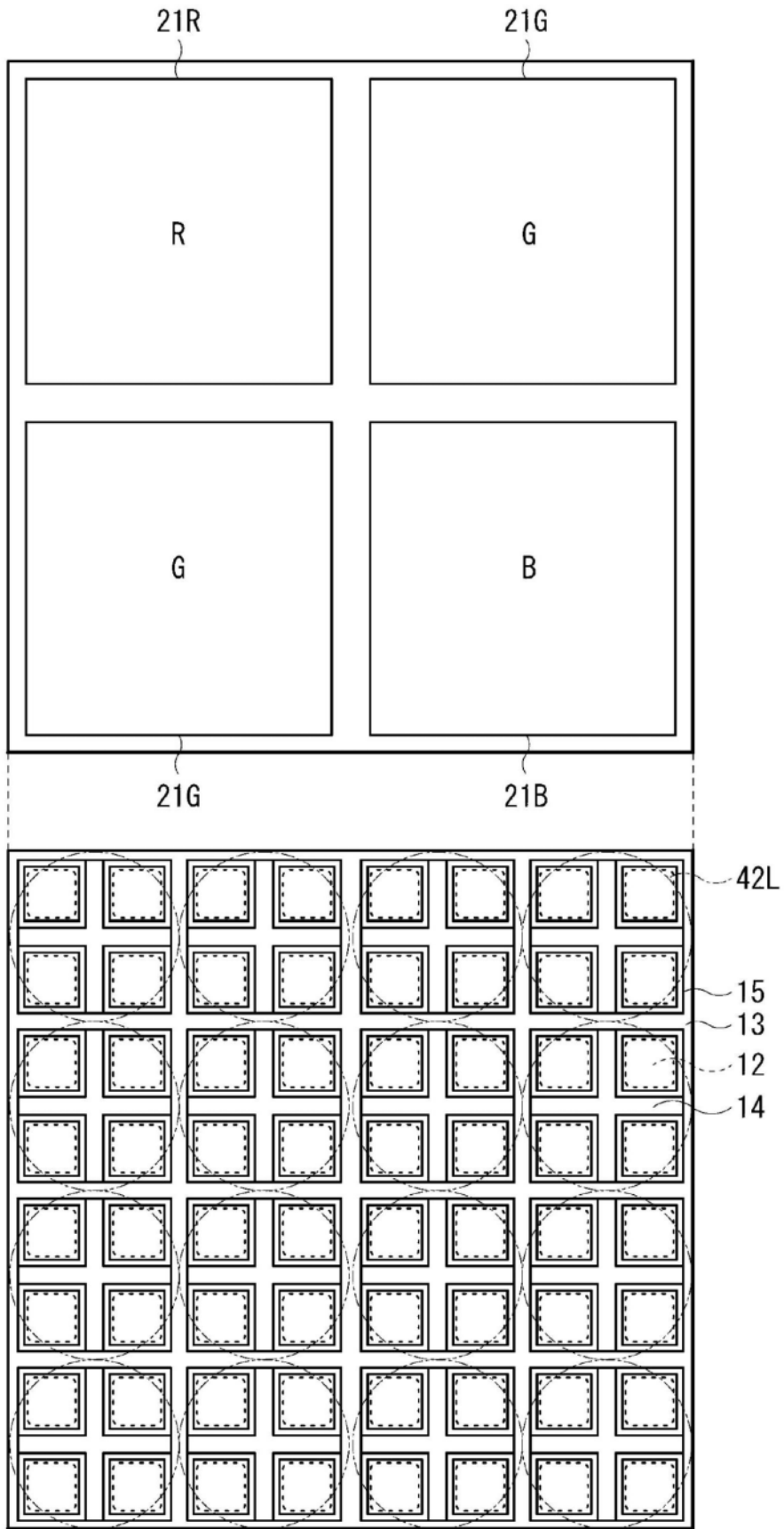


图39

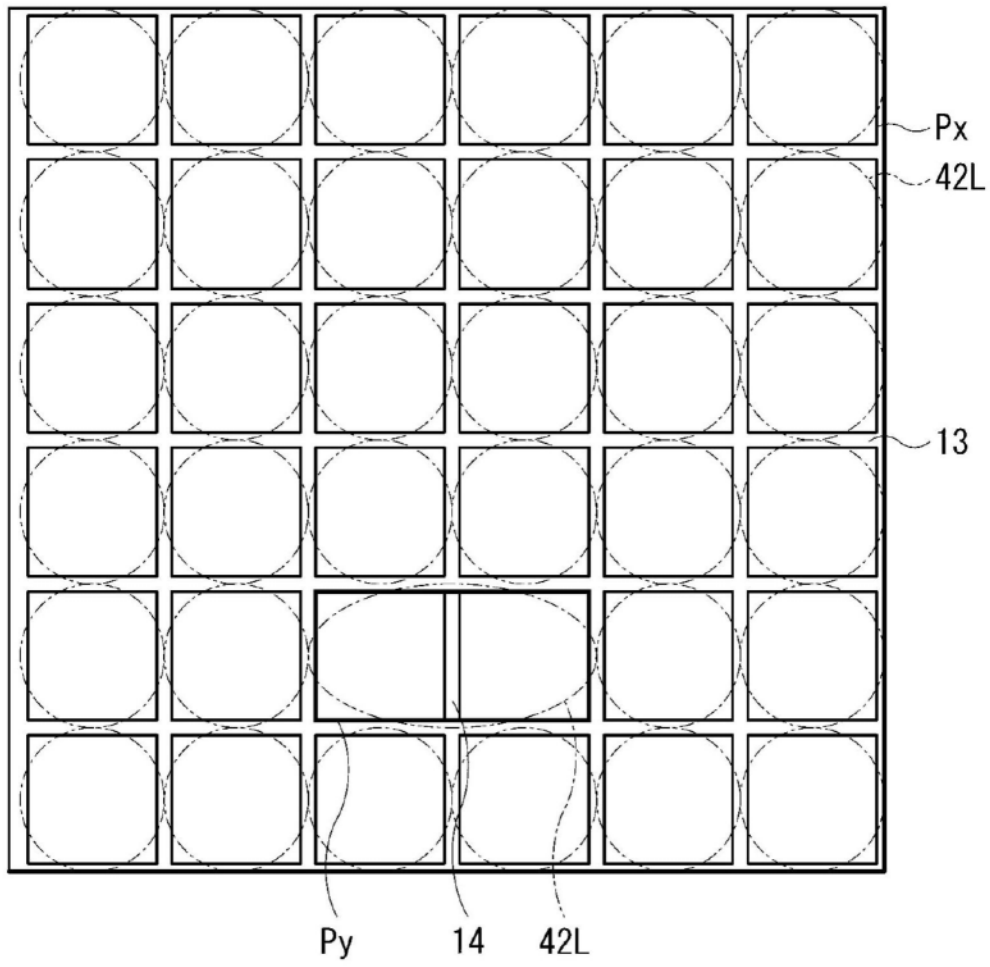


图40

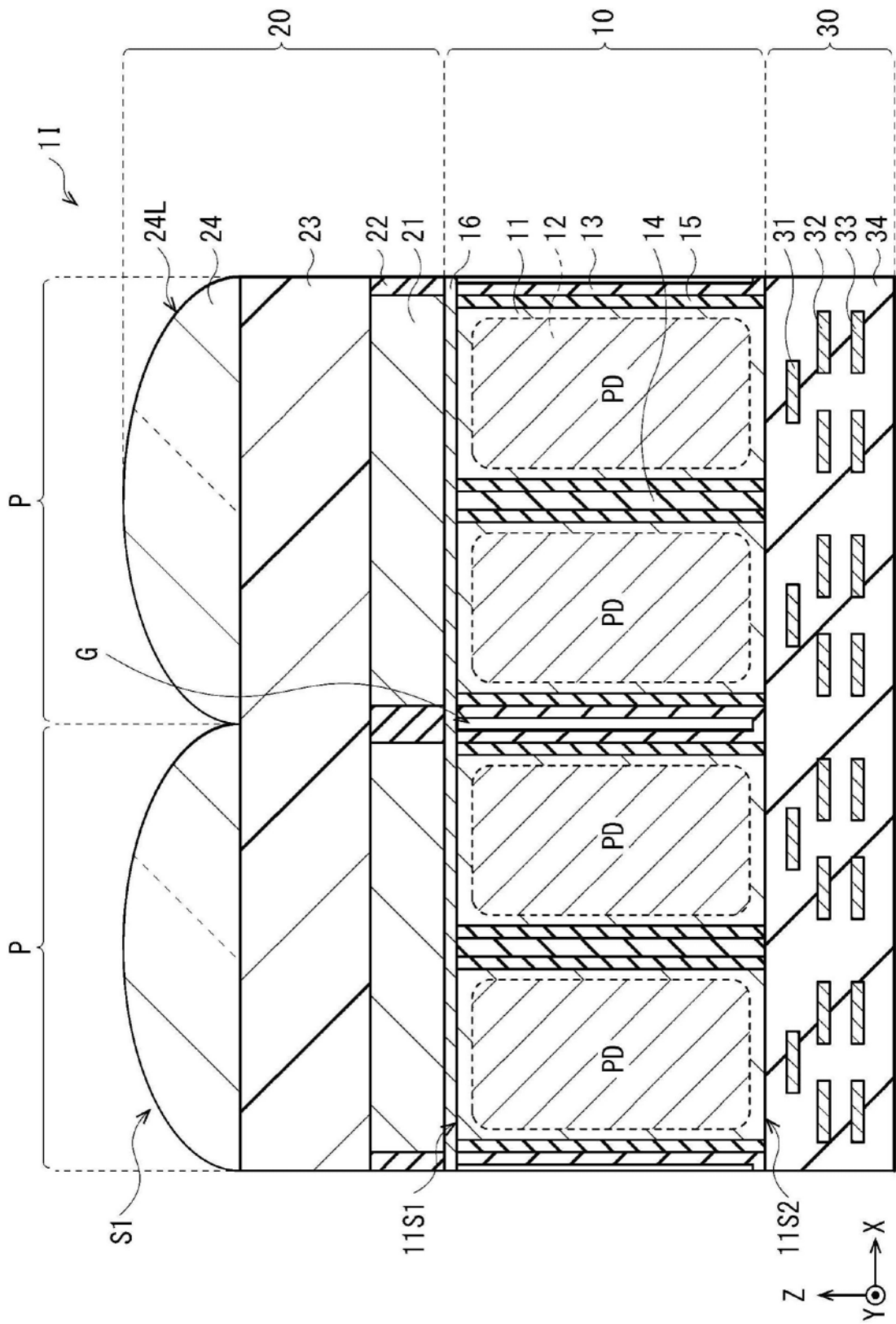


图41

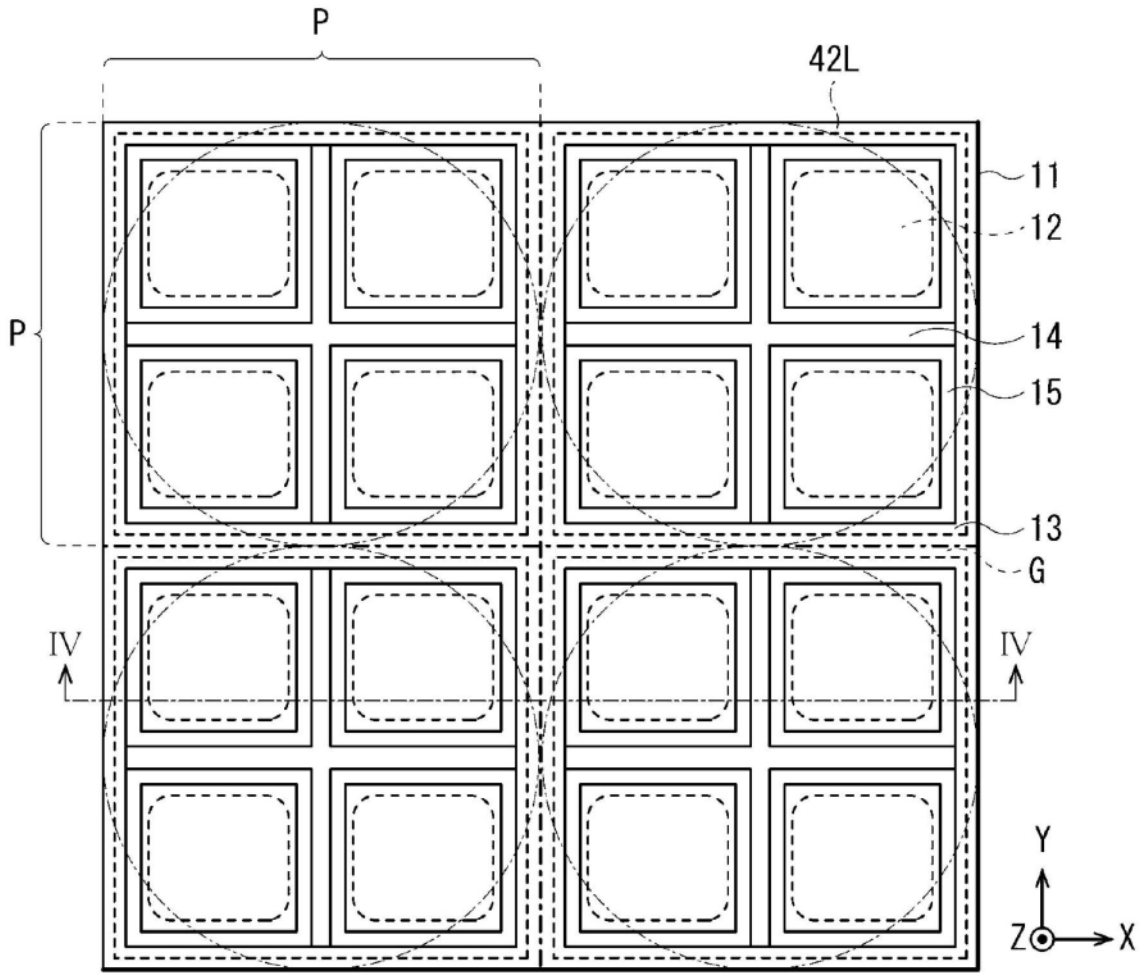


图42

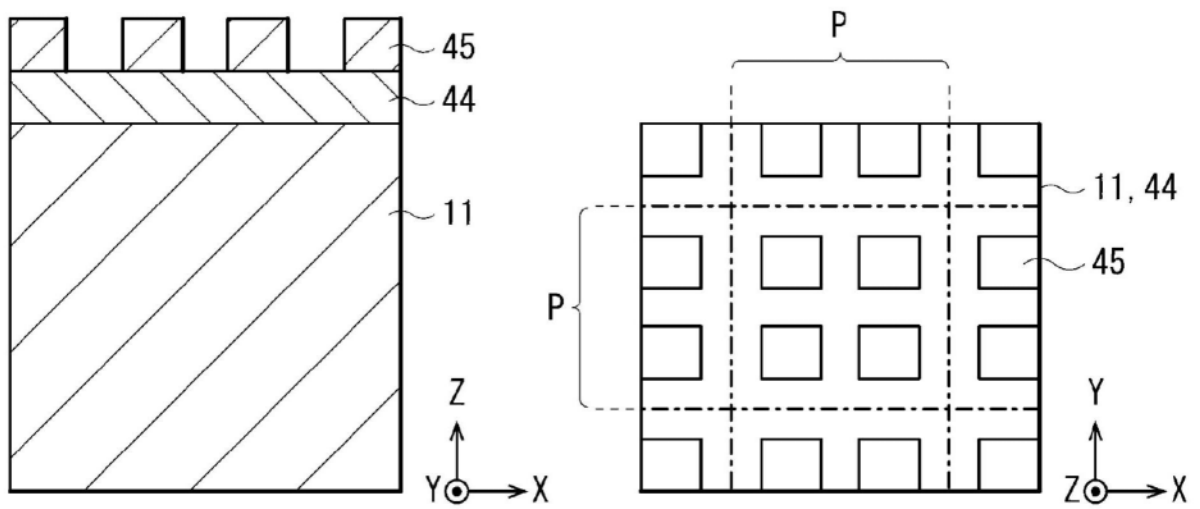


图43A

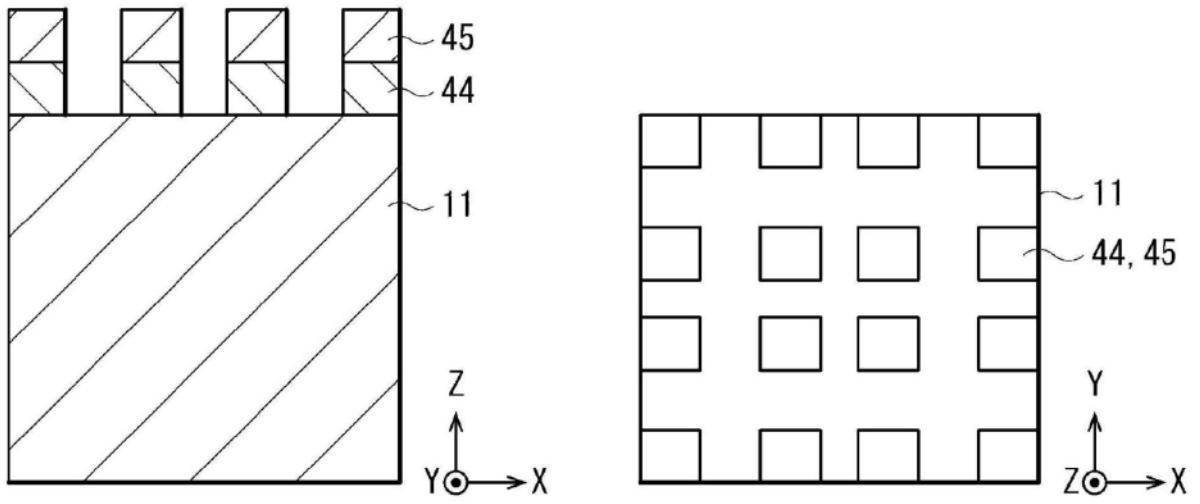


图43B

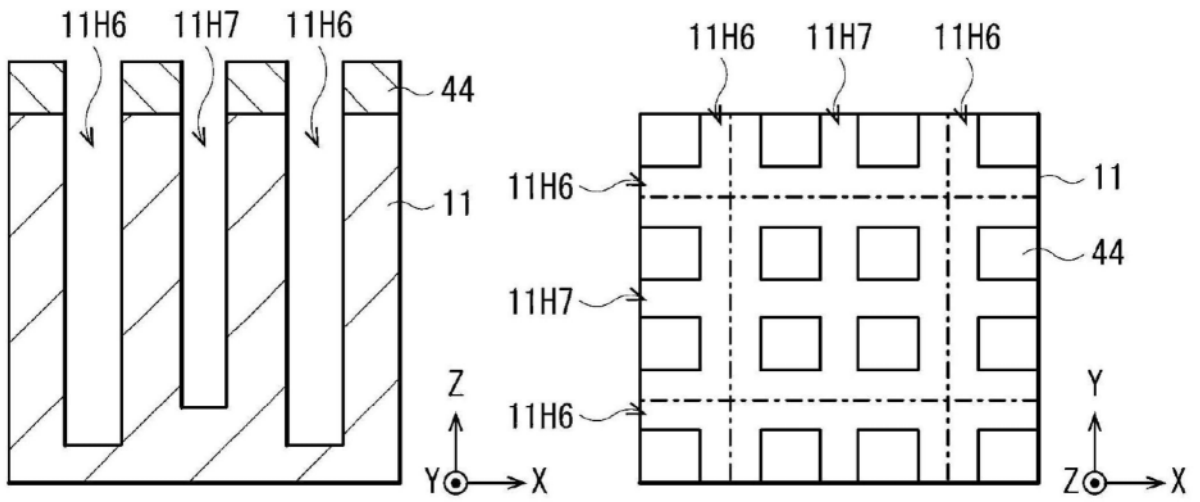


图43C

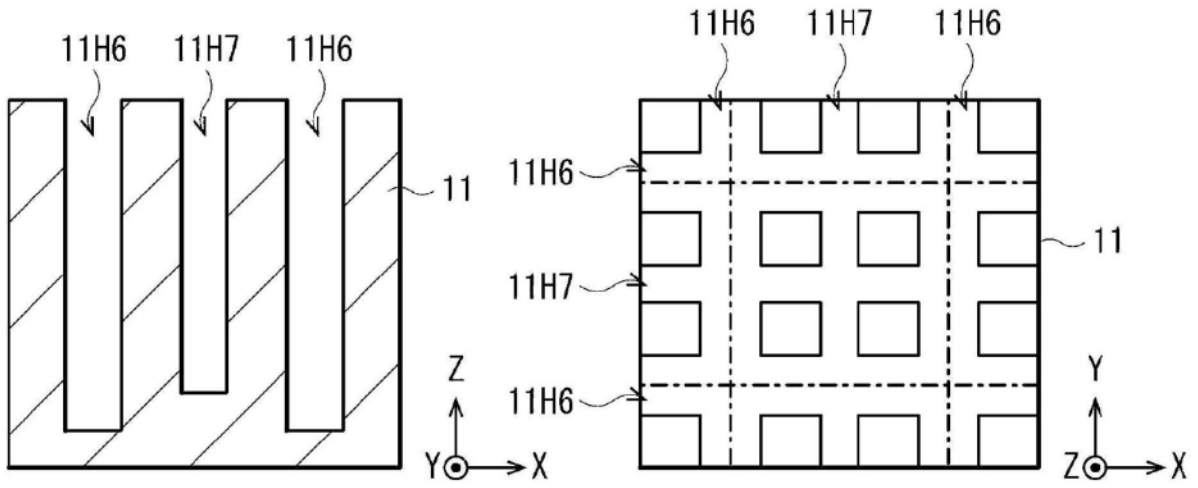


图43D

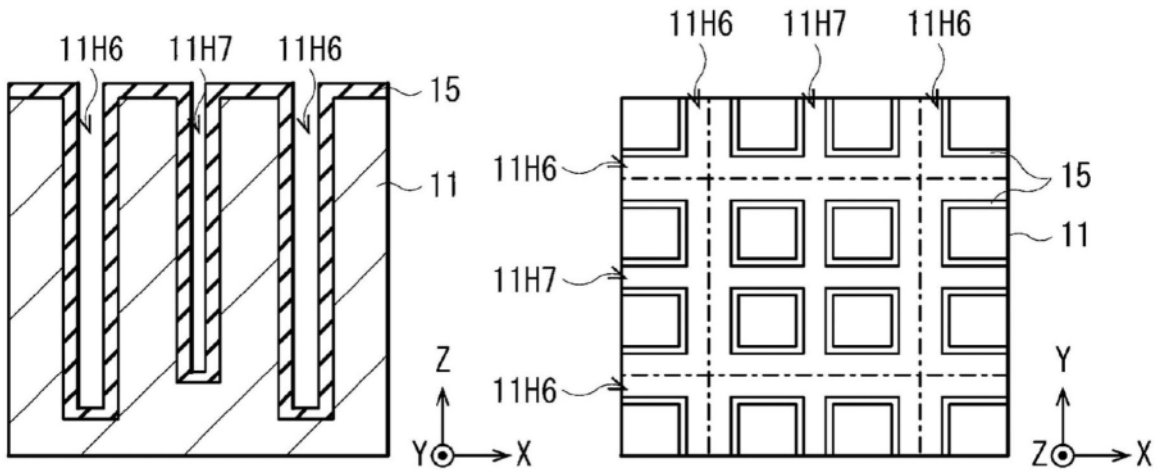


图43E

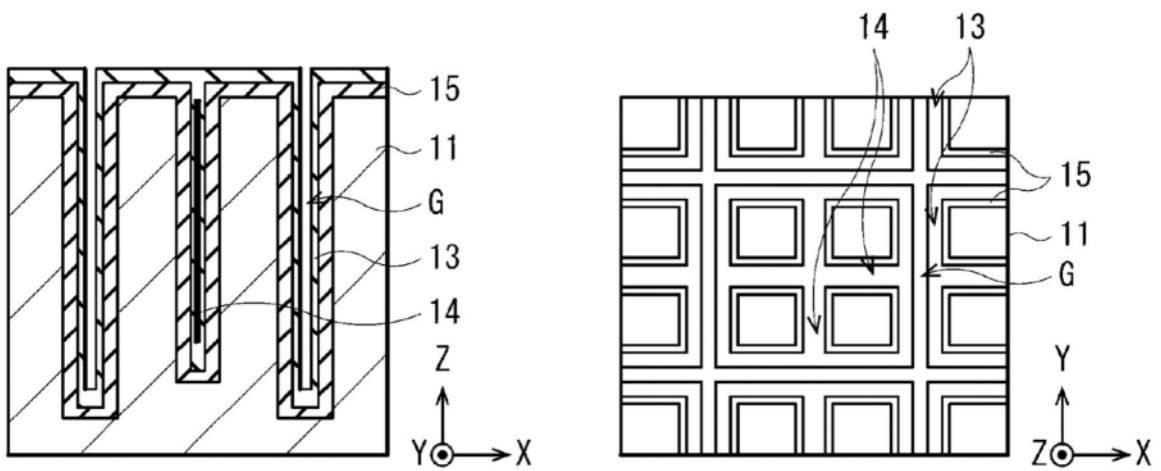


图43F

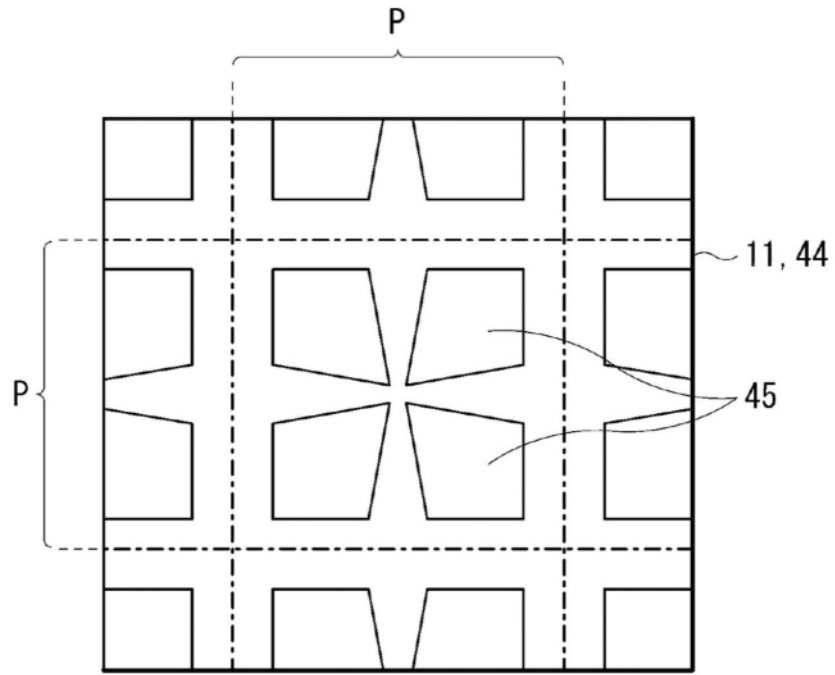


图44

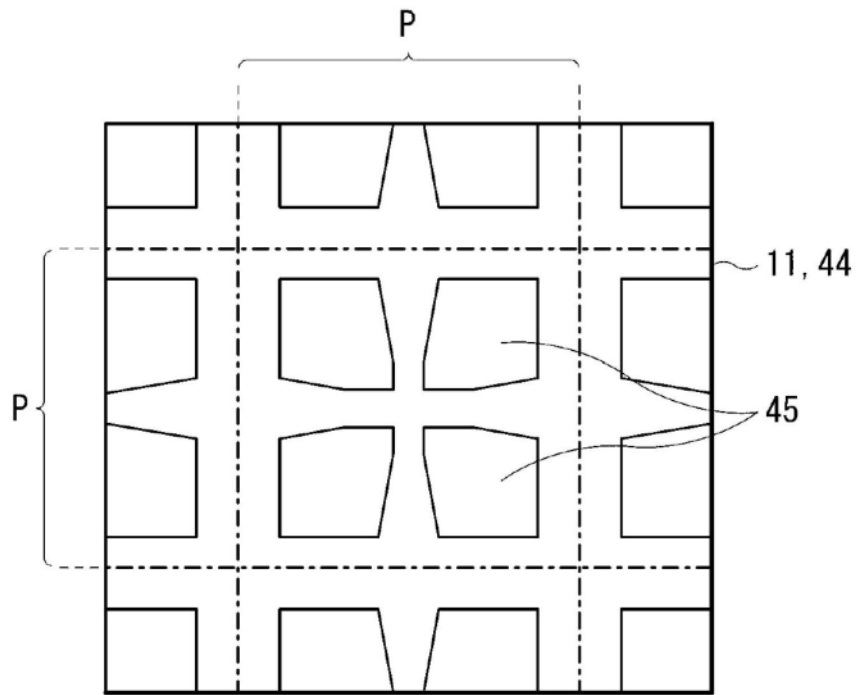


图45

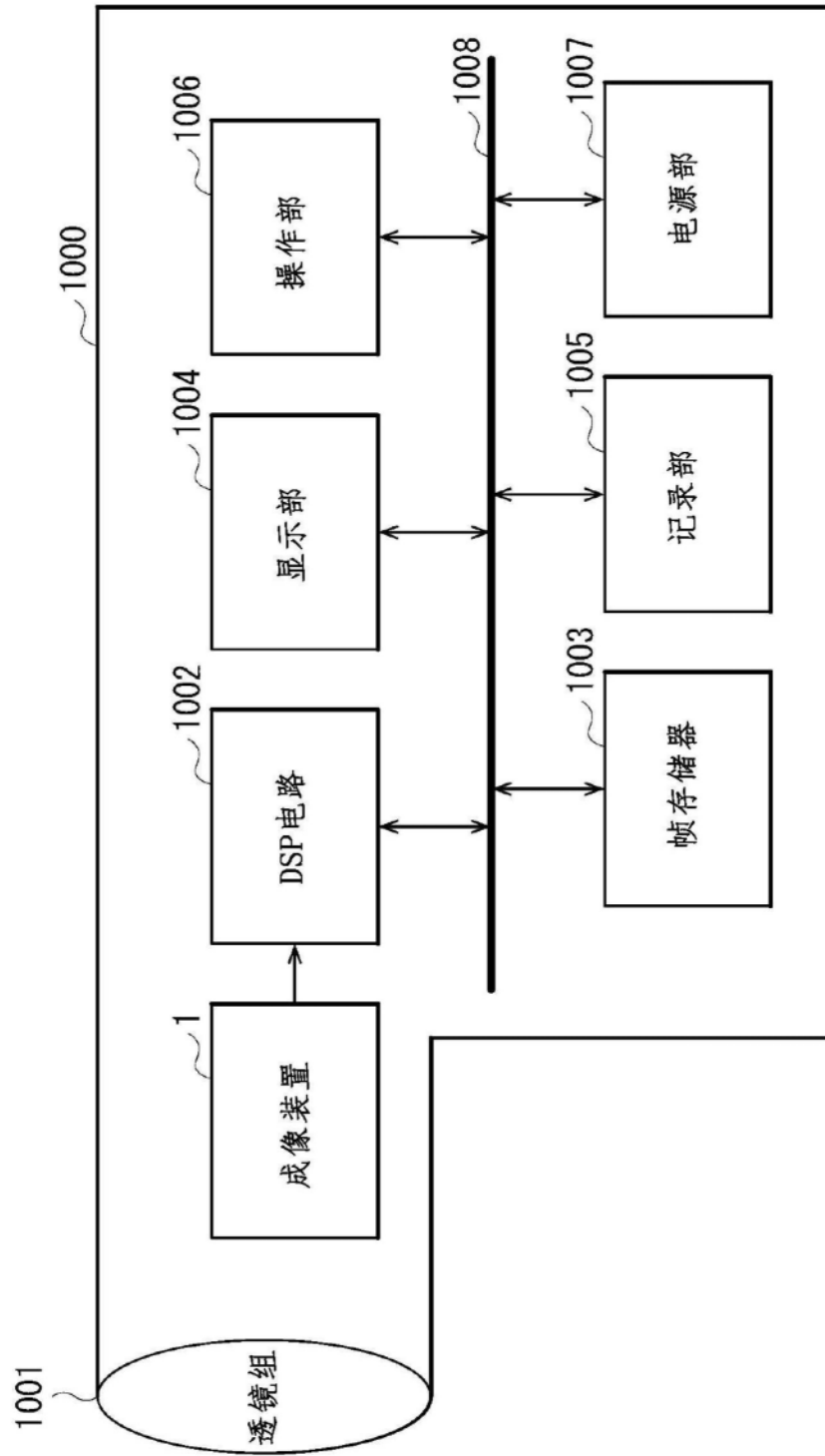


图46

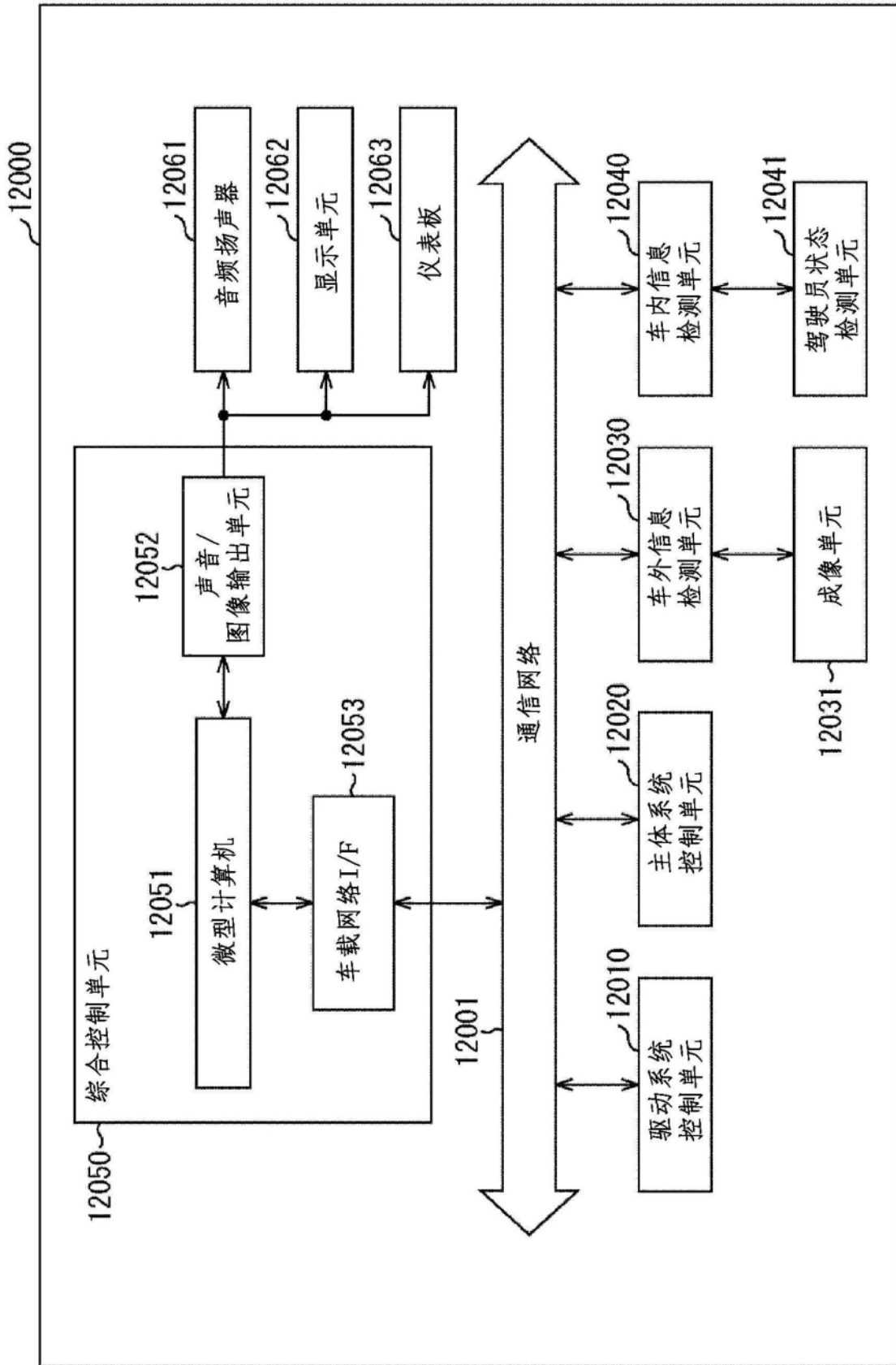


图47

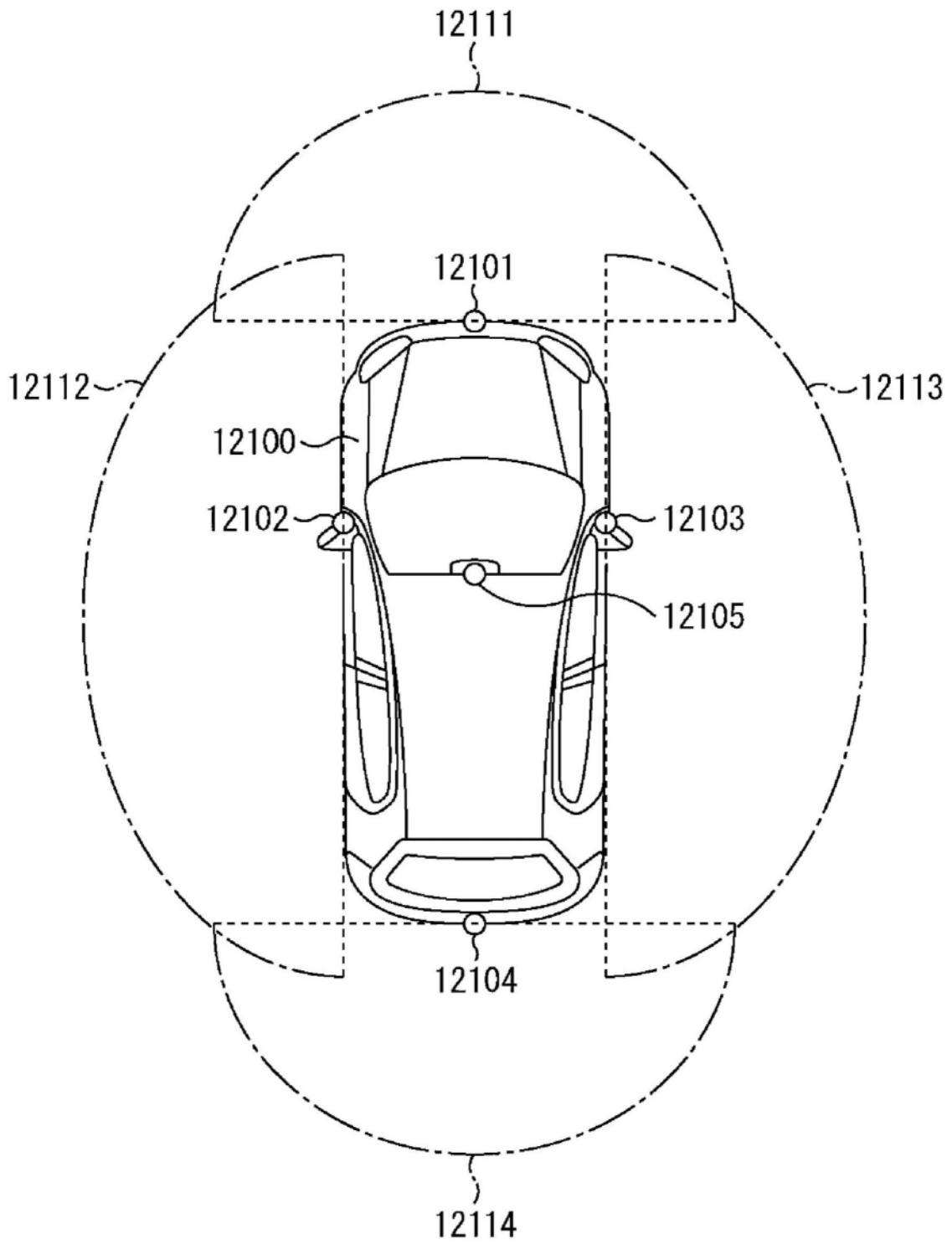


图48

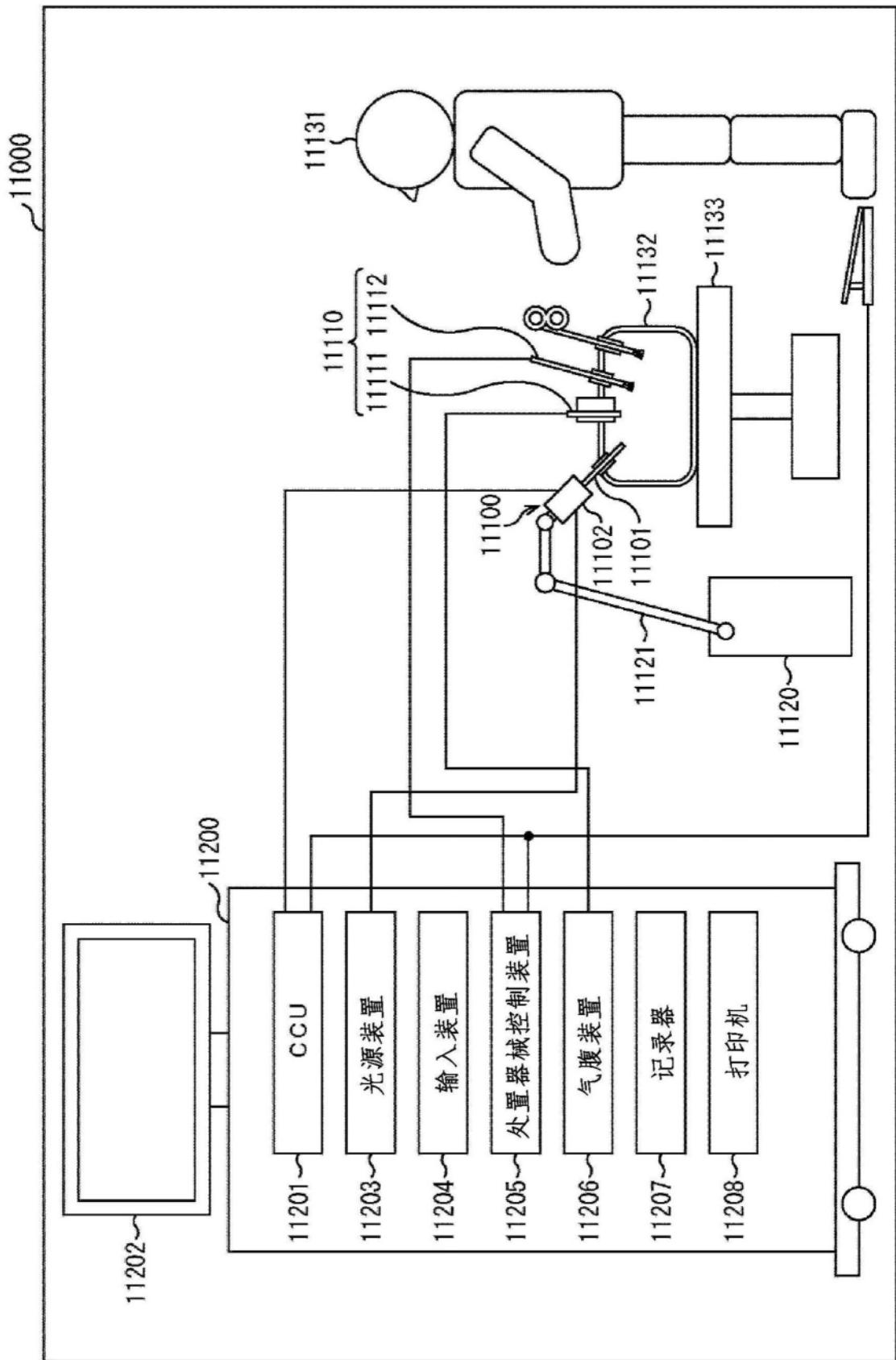


图49

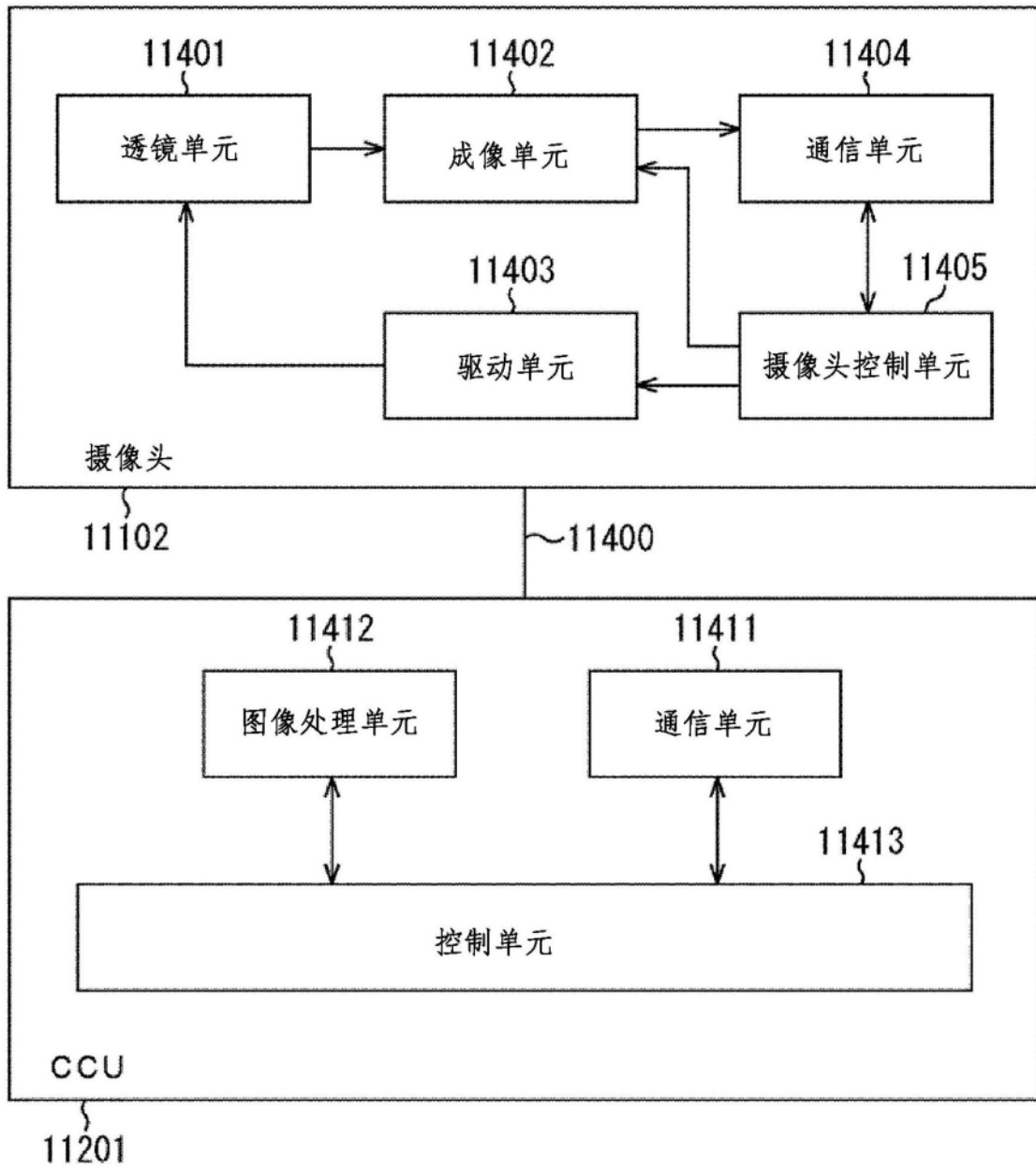


图50