

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年5月20日(20.05.2010)

PCT

(10) 国際公開番号
WO 2010/055754 A1

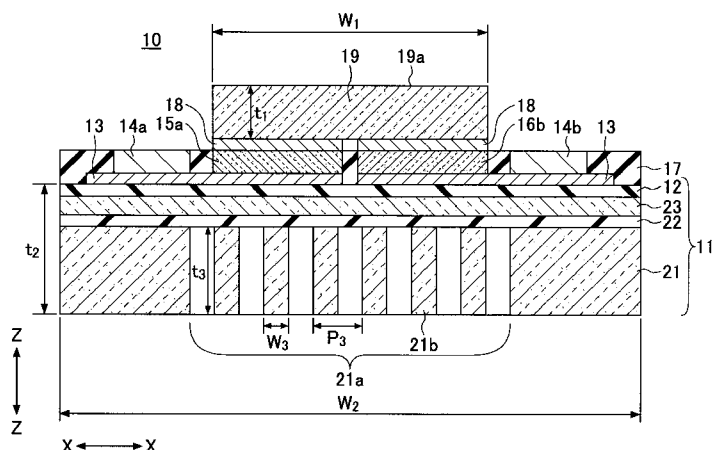
- (51) 国際特許分類:
H01L 35/32 (2006.01) H01L 35/30 (2006.01)
H01L 23/38 (2006.01) H02N 11/00 (2006.01)
H01L 35/28 (2006.01)
- (21) 国際出願番号: PCT/JP2009/068140
- (22) 国際出願日: 2009年10月21日(21.10.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-290273 2008年11月12日(12.11.2008) JP
- (71) 出願人(米国を除く全ての指定国について): ミツミ電機株式会社(MITSUMI ELECTRIC CO., LTD.) [JP/JP]; 〒2068567 東京都多摩市鶴牧2丁目11番地2 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 山田 司(YAMADA, Tsukasa) [JP/JP]; 〒2068567 東京都多摩市鶴牧2丁目11番地2 ミツミ電機株式会社内 Tokyo (JP). 竹内 俊夫(TAKEUCHI, Toshio) [JP/JP]; 〒2068567 東京都多摩市鶴牧2丁目11番地2 ミツミ電機株式会社内 Tokyo (JP).
- (74) 代理人: 伊東 忠彦(ITO, Tadahiko); 〒1506032 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: THERMOELECTRIC CONVERSION MODULE AND THERMOELECTRIC CONVERSION DEVICE

(54) 発明の名称: 熱電変換モジュール及び熱電変換装置

[図3]



(57) Abstract: A thermoelectric conversion module has: a substrate having thereon a first thermoelectric element, which transfers heat by means of electrical energy, or a second thermoelectric element, which converts heat energy into electrical energy; and a heat exchanging member arranged on the first or second thermoelectric element. The substrate has a heat dissipating structure.

(57) 要約: 熱電変換モジュールは、電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、前記第1又は第2の熱電素子上に配置される熱交換部材とを有し、前記基板は、放熱構造を有する。

WO 2010/055754 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 熱電変換モジュール及び熱電変換装置

技術分野

[0001] 本発明は、熱電効果を利用した熱電素子を有する熱電変換モジュール及び熱電変換装置に関する。

背景技術

[0002] 従来から、トムソン効果、ペルチェ効果、ゼーベック効果等の熱電効果を利用して熱エネルギーと電気エネルギーを相互に変換する冷却モジュールや発電モジュール等の熱電変換モジュールが知られている。このような熱電変換モジュールは、例えば、半導体基板上に一对の熱電素子としてP型半導体とN型半導体とを設けることで実現することができる。また、熱電変換モジュールには、熱電変換モジュールの熱を外部に放熱するためのヒートシングが設けられる場合がある。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-228485号公報

特許文献2：特開2008-218513号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、従来の熱電変換モジュールにおいては、熱電変換モジュール自体の放熱に対する考慮が十分になされていなかったため、放熱性が悪いという問題があった。

[0005] また、従来の熱電変換モジュールは、放熱性の向上を目的にヒートシンク等の放熱部材が必要となり、携帯電話等の小型又は薄型化が求められる移動体装置には対応できなかった。

[0006] そこで、本発明は、上記の点に鑑みて、放熱性を向上した熱電変換モジュール及び熱電変換装置を提供することを目的とする。

課題を解決するための手段

- [0007] 上記目的を達成するため、本発明の実施の形態は、電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、前記第1又は第2の熱電素子上に配置される熱交換部材と、を有し、前記基板は、放熱構造を有することを特徴とする熱電変換モジュールを提供する。
- [0008] また、本発明の実施の形態は、電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、前記第1又は第2の熱電素子上に配置される熱交換部材と、を有し、前記基板の前記第1又は第2の熱電素子が設けられている面側と反対の面側に電極が形成され、前記電極は、前記基板を貫通するスルーホールを介して前記第1又は第2の熱電素子と電気的に接続されていることを特徴とする熱電変換モジュールを提供する。
- [0009] 更に、本発明の実施の形態は、電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、前記第1又は第2の熱電素子上に配置される熱交換部材と、を有し、前記基板の側面に溝が形成されており、前記溝には、前記第1又は第2の熱電素子と電気的に接続された導電体が形成されていることを特徴とする熱電変換モジュールを提供する。
- [0010] また、本発明の実施の形態は、電気エネルギーにより熱を移動させる第1の熱電素子と、熱エネルギーを電気エネルギーに変換する第2の熱電素子が、基板と熱交換部材に挟まれて配置されていることを特徴とする熱電変換モジュールを提供する。
- [0011] 更に、本発明の実施の形態は、第1導電型半導体及び第2導電型半導体から構成され電気エネルギーにより熱を移動させる第1の熱電素子、及び、第1導電型半導体及び第2導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第2の熱電素子が、基板と熱交換部材に挟まれて配置されている熱電変換モジュールと、前記第1の熱電素子に、前記第1導電型半導体の

電位が前記第 2 導電型半導体の電位よりも高くなるように電圧を印加する電源と、前記第 2 の熱電素子に接続される負荷と、を有する熱電変換装置を提供する。

- [0012] また、本発明の実施の形態は、第 1 導電型半導体及び第 2 導電型半導体から構成され電気エネルギーにより熱を移動させる第 1 の熱電素子、及び、第 1 導電型半導体及び第 2 導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第 2 の熱電素子が、基板と熱交換部材に挟まれて配置されている熱電変換モジュールと、前記第 1 の熱電素子に、前記第 1 導電型半導体の電位が前記第 2 導電型半導体の電位よりも高くなるように電圧を印加する可変電源と、前記第 2 の熱電素子に接続される負荷と、前記第 2 の熱電素子から出力される電流又は電圧を検知する検知部と、前記検知部の検知結果に基づいて、前記第 1 の熱電素子の前記熱交換部材側の温度を算出し、前記温度が所定の温度になるように前記可変電源の電圧を制御する制御部と、を有することを特徴とする熱電変換装置を提供する。

発明の効果

- [0013] 開示の技術によれば、放熱性を向上した熱電変換モジュール及び熱電変換装置を提供することができる。

図面の簡単な説明

- [0014] [図1]本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する斜視図（その 1）である。
- [図2]本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する斜視図（その 2）である。
- [図3]本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する断面図である。
- [図4]本発明の第 1 の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その 1）である。
- [図5]本発明の第 1 の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その 2）である。

[図6]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その3）である。

[図7]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その4）である。

[図8]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その5）である。

[図9]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その6）である。

[図10]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その7）である。

[図11]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その8）である。

[図12]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その9）である。

[図13]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その10）である。

[図14]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その11）である。

[図15]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その12）である。

[図16]本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その13）である。

[図17]本発明の第1の実施の形態に係る熱電変換モジュールの動作を説明するための回路図である。

[図18]本発明の第2の実施の形態に係る熱電変換モジュールを例示する斜視図（その1）である。

[図19]本発明の第2の実施の形態に係る熱電変換モジュールを例示する斜視図（その2）である。

[図20]本発明の第2の実施の形態に係る熱電変換モジュールを例示する断面図である。

[図21]本発明の第2の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その1）である。

[図22]本発明の第2の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その2）である。

[図23]熱電変換モジュールが発熱体に配置された様子を例示する図（その1）である。

[図24]本発明の第2の実施の形態の変形例に係る熱電変換モジュールを例示する斜視図（その1）である。

[図25]本発明の第2の実施の形態の変形例に係る熱電変換モジュールを例示する斜視図（その2）である。

[図26]本発明の第2の実施の形態の変形例に係る熱電変換モジュールを例示する断面図である。

[図27]本発明の第2の実施の形態の変形例に係る熱電変換モジュールの製造工程を例示する図である。

[図28]熱電変換モジュールが発熱体に配置された様子を例示する図（その2）である。

[図29]本発明の第3の実施の形態に係る熱電変換モジュールを例示する斜視図（その1）である。

[図30]本発明の第3の実施の形態に係る熱電変換モジュールを例示する斜視図（その2）である。

[図31]本発明の第3の実施の形態に係る熱電変換モジュールを例示する断面図である。

[図32]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その1）である。

[図33]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その2）である。

[図34]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その3）である。

[図35]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その4）である。

[図36]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その5）である。

[図37]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その6）である。

[図38]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その7）である。

[図39]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その8）である。

[図40]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その9）である。

[図41]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その10）である。

[図42]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その11）である。

[図43]本発明の第3の実施の形態に係る熱電変換モジュールの製造工程を例示する図（その12）である。

[図44]本発明の第3の実施の形態に係る熱電変換モジュールの動作を説明するための回路図である。

[図45]熱電変換モジュールが発熱体に配置された様子を例示する図（その3）である。

[図46]本発明の第3の実施の形態に係る熱電変換モジュールを応用した熱電変換装置を説明するための回路図である。

[図47]熱電変換モジュールが発熱体に配置された様子を例示する図（その4）である。

発明を実施するための形態

[0015] 以下、図面を参照して、本発明を実施するための最良の形態の説明を行う。

[0016] 〈第 1 の実施の形態〉

[本発明の第 1 の実施の形態に係る熱電変換モジュールの構造]

まず、本発明の第 1 の実施の形態に係る熱電変換モジュールの構造について説明する。

[0017] 図 1 は、本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する斜視図（その 1）である。図 2 は、本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する斜視図（その 2）である。図 3 は、本発明の第 1 の実施の形態に係る熱電変換モジュールを例示する断面図である。なお、図 3 は、図 1 及び図 2 において後述する電極 14 a 及び 14 b を通る XZ 平面に平行な断面を示している。

[0018] 図 1 乃至図 3 を参照するに、熱電変換モジュール 10 は、基板 11 と、第 1 配線パターン 13 と、電極 14 a 及び 14 b と、P 型半導体 15 a 及び 15 b と、N 型半導体 16 a（図 11 参照）及び 16 b と、第 2 絶縁層 17 と、第 2 配線パターン 18 と、基板 19 とを有する。なお、図 1 において、第 2 絶縁層 17 は、構造をわかりやすくするために、便宜上透明に描かれている。P 型半導体 15 a 及び N 型半導体 16 a 並びに P 型半導体 15 b 及び N 型半導体 16 b の配置に関しては、後述する図 11 に示す。

[0019] 熱電変換モジュール 10 において、基板 11 の一方の面（後述する第 1 絶縁層 12 側の面）に、第 1 配線パターン 13 が形成されている。基板 11 については後述する。第 1 配線パターン 13 の材料としては、例えば Cu 等を用いることができる。第 1 配線パターン 13 の厚さは、例えば約 $0.2 \mu\text{m}$ とすることができる。第 1 配線パターン 13 上には、電極 14 a 及び 14 b が形成されている。電極 14 a 及び 14 b の材料としては、例えば Cu 等を用いることができる。電極 14 a 及び 14 b の厚さは、例えば約 $10 \mu\text{m}$ とすることができる。

- [0020] また、第1配線パターン13上には、P型半導体15a及びN型半導体16a（図11参照）並びにP型半導体15b及びN型半導体16bが形成されている。第1絶縁層12及び第1配線パターン13上の電極14a及び14b、P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bを除く部分には、第2絶縁層17が形成されている。第2絶縁層17は、例えばシリコン酸化膜（ SiO_2 ）とすることができる。第2絶縁層17の厚さは、例えば約 $10.2\mu\text{m}$ とすることができる。電極14a及び14bの上面、P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bの上面は、第2絶縁層17から露出している。
- [0021] P型半導体15a及びN型半導体16aは、一对の熱電素子を構成している。一对の熱電素子であるP型半導体15a及びN型半導体16aは、N型半導体16aの電位をP型半導体15aの電位よりも高くしてN型半導体16a側からP型半導体15a側に電流を流すことにより、熱電効果を利用して電気エネルギーにより熱を移動させる熱電素子（ペルチェ素子）として機能する。即ち、一对の熱電素子であるP型半導体15a及びN型半導体16aは、発熱体を冷却する機能を有する。P型半導体15b及びN型半導体16bも一对の熱電素子を構成しており、一对の熱電素子であるP型半導体15a及びN型半導体16aと同様の機能を有する。
- [0022] P型半導体15aの下面は、第1配線パターン13により、電極14aと電氣的に接続されている。N型半導体16bの下面は、第1配線パターン13により、電極14bと電氣的に接続されている。P型半導体15bの下面は、第1配線パターン13により、N型半導体16aの下面と電氣的に接続されている。P型半導体15a及び15bの材料としては、例えば $\text{Bi}_{0.5}\text{Te}_{0.5}\text{Sb}_{1.5}$ 等を用いることができる。N型半導体16a及び16bの材料としては、例えば $\text{Bi}_2\text{Te}_{2.7}\text{Se}_{0.3}$ 等を用いることができる。P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bのそれぞれの厚さは、例えば約 $10\mu\text{m}$ とすることができる。

[0023] P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16b上には、第2配線パターン18が形成されている。P型半導体15aの上面は、第2配線パターン18により、P型半導体15aとY方向に隣接して配置されるN型半導体16aの上面と電氣的に接続されている。N型半導体16bの上面は、第2配線パターン18により、N型半導体16bとY方向に隣接して配置されるP型半導体15bの上面と電氣的に接続されている。第2配線パターン18の材料としては、例えばCu等を用いることができる。第2配線パターン18の厚さは、例えば約 $0.2\mu\text{m}$ とすることができる。

[0024] このように、一对の熱電素子であるP型半導体15a及びN型半導体16aと、一对の熱電素子P型半導体15b及びN型半導体16bとは、第1配線パターン13及び第2配線パターン18により直列に接続されている。前述のように、一对の熱電素子であるP型半導体15a及びN型半導体16a、一对の熱電素子であるP型半導体15b及びN型半導体16bは、それぞれ発熱体を冷却する機能を有するが、これらを直列に接続した場合にも同様の機能を有する。本実施例では、一对のP型半導体及びN型半導体を2組直列に接続しているが、1組のみで用いてもよいし、3組以上直列に接続してもよい。

[0025] 熱電素子による吸熱量は、熱電素子の面積によって決定される。従って、熱電素子である一对のP型半導体及びN型半導体を1組のみで用いた場合と、2組以上直列に接続して用いた場合とで、熱電素子の面積が同一であれば吸熱量は変わらない。また、吸熱に必要な電力も変わらない。しかしながら、熱電素子である一对のP型半導体及びN型半導体を直列に接続する組数を増やすことにより、吸熱に必要な電圧は上昇し、電流は下降する（電力は一定）。従って、例えば電源の仕様に合わせた電圧で動作するように、熱電素子である一对のP型半導体及びN型半導体を直列に接続する組数を決定すればよい。

[0026] なお、以下において、P型半導体又はN型半導体の何れか一方を第1導電

型半導体という場合があるが、この場合に第2導電型半導体は第1導電型半導体と反対の導電型を指す。

[0027] 第2配線パターン18上には、熱交換部材である基板19が形成されている。基板19の材料としては、例えばシリコン等を用いることができる。基板19の厚さ t_1 は、例えば約0.15mmとすることができる。基板19の幅 W_1 は、例えば約0.75mmとすることができる。基板19の奥行き D_1 は、例えば約0.55mmとすることができる。

[0028] 基板11は、例えば所謂SOI (Silicon On Insulator) 基板の一方の面に第1絶縁層12が形成されたものである。第1絶縁層12は、例えばシリコン熱酸化膜 (SiO_2) とすることができる。第1絶縁層12の厚さは、例えば約1 μm とすることができる。所謂SOI (Silicon On Insulator) 基板は、シリコン基板21上に第3絶縁層22及びシリコン活性層23が積層された構造を有する。

[0029] 基板11の厚さ t_2 は、例えば約0.25mmとすることができる。基板11の幅 W_2 は、例えば約2mmとすることができる。基板11の奥行き D_2 は、例えば約1mmとすることができる。シリコン基板21の、平面視において基板19と重複する部分の近傍には、放熱機構21aが形成されている。放熱機構21aは、複数の突起部21bを有する。突起部21bの厚さ t_3 は、例えば約0.15mmとすることができる。突起部21bの幅 W_3 は、例えば約0.1mmとすることができる。突起部21bの奥行き D_3 は、例えば約0.1mmとすることができる。突起部21bのピッチ P_3 は、例えば約0.2mmとすることができる。以上が、本発明の第1の実施の形態に係る熱電変換モジュール10の構造である。

[0030] [本発明の第1の実施の形態に係る熱電変換モジュールの製造方法]

次に、図4乃至図16を参照しながら、本発明の第1の実施の形態に係る熱電変換モジュールの製造方法について説明する。

[0031] 図4乃至図16は、本発明の第1の実施の形態に係る熱電変換モジュールの製造工程を例示する図である。図4乃至図16において、図1乃至図3に

示す熱電変換モジュール10と同一構成部分には同一符号を付し、その説明を省略する場合がある。なお、本発明の第1の実施の形態では、後述する基板20として所謂SOI（Silicon On Insulator）基板を用いる例を示すが、基板20は所謂SOI（Silicon On Insulator）基板に限定されることはない。

[0032] まず、図4及び図5に示す工程では、シリコン活性層23が第3絶縁層22を挟んでシリコン基板21上に形成されている所謂SOI（Silicon On Insulator）基板である基板20を準備する。図4は基板20を例示する平面図であり、図5は基板20を例示する断面図である。

[0033] 基板20は、熱電変換モジュール10を形成する複数の領域A（以下、「熱電変換モジュール形成領域A」とする）と、複数の熱電変換モジュール形成領域Aを分離する領域B（以下、「ダイシング領域B」とする）とを有する。ダイシング領域B内のCは、ダイシングブレード等が基板20を切断する位置（以下、「基板切断位置C」とする）を示す。

[0034] 図4及び図5に示す基板20は、一方の面に第1絶縁層12が形成されて後述する基板11Aとなり、その後基板切断位置Cにおいて切断されることにより、先に説明した基板11（図1乃至図3参照）となる基板である。

[0035] 基板20において、第3絶縁層22（図5参照）は、シリコン酸化膜（ SiO_2 ）であり、その厚さは、例えば約 $0.5\mu\text{m}$ とすることができる。所謂SOI（Silicon On Insulator）基板は、シリコン単結晶ウエーハ（シリコン活性層23及びシリコン基板21）の一方の表面から酸素イオンを注入して酸素イオン注入層を形成し、その後、熱処理にて酸素イオン注入層をシリコン酸化膜（第3絶縁層22）に変質させることで作製することができる。また、シリコン単結晶ウエーハ（シリコン活性層23）に熱酸化等の方法でシリコン酸化膜（第3絶縁層22）を形成し、シリコン単結晶ウエーハ（シリコン活性層23）をシリコン酸化膜（第3絶縁層22）を介して別途用意したベースウエーハ（シリコン基板21）上に貼り付けることで作製してもよい。

- [0036] 次いで、図6に示す工程では、基板20の一方の面（シリコン活性層23側の面）に、第1絶縁層12を形成し、基板11Aを作製する。
- [0037] 第1絶縁層12の厚さは、例えば約0.5 μm とすることができる。第1絶縁層12は、例えばシリコン酸化膜（ SiO_2 ）とすることができる。第1絶縁層12がシリコン酸化膜（ SiO_2 ）である場合に、第1絶縁層12は、例えばシリコンからなるシリコン活性層23の上面を熱酸化することで形成することができる。また、第1絶縁層12は、シリコン活性層23の上面に、例えばCVD法によりシリコン酸化膜（ SiO_2 ）を堆積させることで形成してもよい。
- [0038] 次いで、図7に示す工程では、シリコン基板21に、放熱機構21aを形成する。放熱機構21aは、シリコン基板21の、平面視において後述する基板19と重複する部分の近傍に形成される。放熱機構21aは、シリコン基板21に複数の突起部21bを形成したものである。複数の突起部21bは、例えばMEMS技術であるディープRIE（Reactive Ion Etching）によるボッシュプロセスを用いて形成することができる。
- [0039] ディープRIEはドライエッチングの一種であり、ボッシュプロセスはプラズマ雰囲気中に SF_6 と C_4F_8 とを交互に数秒乃至数十秒の間隔で切り替えて供給して、異方性プラズマエッチングを行うプロセスである。ディープRIEの際に、第3絶縁層22がエッチングストップ層として機能するため、複数の突起部21bは、シリコン基板21の第3絶縁層22の一方側のみに形成される。突起部21bの厚さ t_3 は、例えば約0.24 μm とすることができる。突起部21bの幅 W_3 は、例えば約0.1 μm とすることができる。突起部21bの奥行き D_3 （図示せず）は、例えば約0.1 μm とすることができる。突起部21bのピッチ P_3 は、例えば約0.2 μm とすることができる。
- [0040] 次いで、図8及び図9に示す工程では、基板11Aの第1絶縁層12上に第1配線パターン13を形成する。図8は平面図であり、図9は図8のD-D線に沿う断面図である。

[0041] 第1配線パターン13は、例えば以下に示すように形成する。まず、第1絶縁層12上にスパッタ法等によりCu等からなる第1金属層を形成する。第1金属層として、例えばCu層及びTi層からなる積層体等を用いてもよい。次いで、第1金属層上に、例えば第1金属層を給電層として、電解めっき法によりCu等からなる第2金属層を形成する。次いで、第2金属層の上面にレジスト膜を塗布後、レジスト膜をフォトリソグラフィ法により露光、現像し、第2金属層上の第1配線パターン13の形成領域に対応する部分のみにレジスト膜を形成する。次いで、レジスト膜をマスクとして第1金属層及び第2金属層をエッチングし、レジスト膜が形成されていない部分の第1金属層及び第2金属層を除去する。その後、レジスト膜を除去する。これにより、第1金属層及び第2金属層からなる第1配線パターン13が形成される。第1配線パターン13の厚さは、例えば約0.2 μm とすることができる。

[0042] 次いで、図10に示す工程では、第1配線パターン13上に電極14a及び14bを形成する。電極14a及び14bは、例えば以下に示すように形成する。まず、第1配線パターン13を覆うように第1絶縁層12上にレジスト膜を塗布する。そして、レジスト膜をフォトリソグラフィ法により露光、現像し、電極14a及び14bの形成領域に対応する部分に第1配線パターン13を露出するように開口部を形成する。次に、例えば第1配線パターン13を給電層として、電解めっき法によりCu等からなる電極14a及び14bを形成する。その後、レジスト膜を除去する。これにより、第1配線パターン13上に電極14a及び14bが形成される。電極14a及び14bの厚さは、例えば約10 μm とすることができる。電極14a及び14bの表面に、例えばAuめっき等を施してもよい。

[0043] 次いで、図11及び図12に示す工程では、第1配線パターン13上にP型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bを形成する。図11は平面図であり、図12は図11のD-D線に沿う断面図である。

[0044] P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bは、例えば以下に示すように形成する。まず、第1配線パターン13並びに電極14a及び14bを覆うように第1絶縁層12上にレジスト膜を塗布する。そして、レジスト膜をフォトリソグラフィ法により露光、現像し、P型半導体15a及び15bの形成領域に対応する部分に第1配線パターン13を露出するように開口部を形成する。次に、例えばスパッタ法等によりレジスト膜の開口部にP型半導体15a及び15bを形成する。

[0045] その後、P型半導体15a及び15bを覆うようにレジスト膜を塗布し、レジスト膜をフォトリソグラフィ法により露光、現像し、N型半導体16a及び16bの形成領域に対応する部分に第1配線パターン13を露出するように開口部を形成する。そして、例えばスパッタ法等によりレジスト膜の開口部にN型半導体16a及び16bを形成する。その後、レジスト膜を除去する。これにより、第1配線パターン13上にP型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16bが形成される。なお、スパッタ法に代えて、例えば真空蒸着法、イオンプレーティング法等を用いてもよい。

[0046] 図11及び図12に示す工程により、P型半導体15aの下面は、第1配線パターン13により、電極14aと電氣的に接続される。N型半導体16bの下面は、第1配線パターン13により、電極14bと電氣的に接続される。P型半導体15bの下面は、第1配線パターン13により、N型半導体16aの下面と電氣的に接続される。P型半導体15a及び15bの材料としては、例えば $\text{Bi}_{0.5}\text{Te}_{0.5}\text{Sb}_{1.5}$ 等を用いることができる。N型半導体16a及び16bの材料としては、例えば $\text{Bi}_{1.5}\text{Te}_{0.5}\text{Sb}_{0.5}$ 等を用いることができる。P型半導体15a及び15b並びにN型半導体16a及び16bのそれぞれの厚さは、例えば約 $10\mu\text{m}$ とすることができる。

[0047] 次いで、図13及び図14に示す工程では、P型半導体15a及びN型半導体16a並びにP型半導体15b及びN型半導体16b上に、第2配線パターン18を形成する。図13は平面図であり、図14は図13のD-D線

に沿う断面図である。

[0048] 第2配線パターン18は、例えば以下に示すように形成する。まず、第1配線パターン13、電極14a及び14b、P型半導体15a及び15b並びにN型半導体16a及び16bを覆うように、第1絶縁層12上に第2絶縁層17を形成する。第2絶縁層17は、例えばシリコン酸化膜(SiO_2)とすることができる。その後、CMP法等により第2絶縁層17の上面を研磨し、電極14a及び14bの上面、P型半導体15a及び15b並びにN型半導体16a及び16bの上面を露出させる。そして、露出したP型半導体15a及び15b並びにN型半導体16a及び16b上に第2配線パターン18を形成する。

[0049] 第2配線パターン18は、第1配線パターン13と同様の方法で形成できるため、その説明は省略する。第2配線パターン18の材料としては、例えばCu等を用いることができる。第2配線パターン18の厚さは、例えば約 $0.2\mu\text{m}$ とすることができる。P型半導体15aの上面は、第2配線パターン18により、P型半導体15aとY方向に隣接して配置されるN型半導体16aの上面と電氣的に接続される。N型半導体16bの上面は、第2配線パターン18により、N型半導体16bとY方向に隣接して配置されるP型半導体15bの上面と電氣的に接続される。

[0050] 次いで、図15及び図16に示す工程では、第2配線パターン18上に、基板19を形成する。図15は平面図であり、図16は図15のD-D線に沿う断面図である。

[0051] 基板19は、例えば常温接合により、第2配線パターン18上に形成する。常温接合とは、第2配線パターン18と基板19との接触する面を平坦化して表面に原子を露出させ、原子間力により接合する方法である。なお、第2配線パターン18と基板19とを常温接合する場合には、第2配線パターン18と基板19のそれぞれの材料として、常温接合に対して相性のよい材料を選択することが好ましい。基板19の材料としては、例えばシリコン等を用いることができる。基板19の厚さは、例えば約 0.15mm とするこ

とができる。

[0052] 次いで、ダイシング領域Bに対応する基板11A等を、ダイシングブレード等により、基板切断位置Cに沿って切断することで、複数の熱電変換モジュール10が製造される。以上が、本発明の第1の実施の形態に係る熱電変換モジュール10の製造方法である。

[0053] [本発明の第1の実施の形態に係る熱電変換モジュールの動作]

次に、本発明の第1の実施の形態に係る熱電変換モジュールの動作について説明する。

[0054] 図17は、本発明の第1の実施の形態に係る熱電変換モジュールの動作を説明するための回路図である。図17において、図1乃至図3に示す熱電変換モジュール10と同一構成部分には同一符号を付し、その説明を省略する場合がある。

[0055] 図17に示すように、熱電変換モジュール10の電極14aをボンディングワイヤ等により外部電源25のマイナス側と接続する。また、熱電変換モジュール10の電極14bをボンディングワイヤ等により外部電源25のプラス側と接続する。そして、例えば、熱電変換モジュール10を、基板19の面19aが発熱体（図示せず）と接触するように配置する。このようにすることで、熱電素子（ペルチェ素子）であるP型半導体15a及び15b並びにN型半導体16a及び16bは、発熱体（図示せず）が発生する熱を基板19側から基板11側に移動させて廃熱するように機能する。即ち、熱電変換モジュール10は、発熱体（図示せず）と接触するように配置することにより、発熱体（図示せず）を冷却する機能を有する。

[0056] 図17において、電流Iは、電極14b側から、第1配線パターン13、N型半導体16b、第2配線パターン18、P型半導体15b、第1配線パターン13、N型半導体16a、第2配線パターン18、P型半導体15a、第1配線パターン13を経由して電極14a側に流れる。

[0057] このとき、エネルギーは電子と共に電流Iとは逆の方向に移動する。N型半導体16a及び16bでは、電子が第2配線パターン18側から第1配線

パターン 13 側に移動するため、第 2 配線パターン 18 側でエネルギーが不足し、第 2 配線パターン 18 側の温度を下げる。反対に、第 1 配線パターン 13 側では電子が奪ったエネルギーを放出して温度が上がる。

[0058] 一方、エネルギーは正孔と共に電流 I と同じ方向に移動する。P 型半導体 15a 及び 15b では、正孔が第 2 配線パターン 18 側から第 1 配線パターン 13 側に移動するため、第 2 配線パターン 18 側でエネルギーが不足し、第 2 配線パターン 18 側の温度を下げる。反対に、第 1 配線パターン 13 側では正孔が奪ったエネルギーを放出して温度が上がる。第 2 配線パターン 18 側は、基板 19 側であるため、基板 19 の面 19a と接触する発熱体（図示せず）は冷却される。

[0059] 熱電変換モジュール 10 が発熱体（図示せず）を冷却する際の冷却能力は、一对の熱電素子（ペルチェ素子）である P 型半導体 15a 及び N 型半導体 16a 並びに一对の熱電素子（ペルチェ素子）である P 型半導体 15b 及び N 型半導体 16b（以下、冷却素子群 α という場合がある）の性能、冷却素子群 α の構成（一对の P 型半導体及び N 型半導体を何組直列に接続するか等）、冷却素子群 α の面積、外部電源 25 から冷却素子群 α に投入する電力等によって決定される。

[0060] ここで、冷却素子群 α が、基板 19 側で吸収する熱量（吸熱量）を Q_e 、基板 11 側で廃熱する熱量（発熱量）を Q_r 、外部電源 25 から電極 14a 及び 14b を介して冷却素子群 α に印加する電圧を V 、そのときに冷却素子群 α に流れる電流を I とすると、 $Q_e = Q_r + VI$ （式 1）の関係が成立する。即ち、基板 11 側で廃熱する熱量（発熱量） Q_r は、基板 19 側で吸収する熱量（吸熱量） Q_e と、冷却に必要な電力 VI により発生する熱量の和になる。

[0061] 例えば、熱電変換モジュール 10 の基板 11 に放熱機構 21a が形成されていないとすると、廃熱する側（基板 11 側）の放熱性が悪く、基板 11 内に熱がこもり、冷却素子群 α の冷却能力を十分に発揮することはできない。

[0062] 本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 11

に放熱機構 21a が形成されているため、廃熱する側（基板 11 側）の熱は放熱機構 21a により放熱される。その結果、冷却素子群 α の性能、冷却素子群 α の構成、冷却素子群 α の面積、外部電源 25 から冷却素子群 α に投入する電力等を変えることなく、冷却素子群 α の冷却能力を向上することができる。

[0063] また、本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 11 に放熱機構 21a が形成されているため、基板 11 に別部品による放熱機構（金属製のヒートシンク等）を設ける必要はない。別部品による放熱機構は、あくまでも基板 11 を介しての放熱になるため、大幅な放熱性の向上は見込めない。本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 11 に放熱機構 21a が形成されているため、発熱部の直下から放熱させることが可能となり、従来の熱電変換モジュールと比べて大幅に放熱性を向上することができる。

[0064] また、本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 11 に放熱機構 21a が形成されているため、基板 11 に別部品による放熱機構（金属製のヒートシンク等）を設けるための費用を低減することができる。

[0065] また、本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 11 に放熱機構 21a が形成されているため、基板 11 に別部品による放熱機構（金属製のヒートシンク等）を設ける必要がなく、熱電変換モジュール 10 の小型化（薄型化）を図ることができる。

[0066] なお、本発明の第 1 の実施の形態に係る熱電変換モジュール 10 では、基板 20 に所謂 SOI 基板を用いる例を示した。基板 19 には熱伝導率の高い材料を用いることが好ましいが、基板 19 の材料として基板 20 の材料と熱膨張係数が大きく異なる材料を選択すると、熱電変換モジュール 10 に生じる熱勾配に起因してひずみ等が発生し、熱電変換モジュール 10 にダメージを与える虞がある。そこで、基板 19 の材料としては、基板 20 の材料と熱膨張係数の近い材料（例えば、シリコン等）を選択することが好ましい。

[0067] 〈第２の実施の形態〉

[本発明の第２の実施の形態に係る熱電変換モジュールの構造]

まず、本発明の第２の実施の形態に係る熱電変換モジュールの構造について説明する。図１８は、本発明の第２の実施の形態に係る熱電変換モジュールを例示する斜視図（その１）である。図１９は、本発明の第２の実施の形態に係る熱電変換モジュールを例示する斜視図（その２）である。図２０は、本発明の第２の実施の形態に係る熱電変換モジュールを例示する断面図である。なお、図２０は、図１８及び図１９において後述する電極１４a及び１４bを通るXZ平面に平行な断面を示している。なお、図１８において、第２絶縁層１７は、構造をわかりやすくするために、便宜上透明に描かれている。図１８乃至図２０において、図１乃至図３に示す熱電変換モジュール１０と同一構成部分には同一符号を付し、その説明を省略する場合がある。

[0068] 図１８乃至図２０を参照するに、本発明の第２の実施の形態に係る熱電変換モジュール３０は、以下の第１乃至第５の点で本発明の第１の実施の形態に係る熱電変換モジュール１０と相違する。

[0069] 第１に、基板１１が、小型化された基板３１に置換されている。第２に、第１絶縁層１２が、基板３１の上下面及びスルーホール３１Xの壁面に形成されている。第３に、基板３１の両面側に形成された第１配線パターン１３が、基板３１を貫通するスルーホール３１Xを介して電氣的に接続されている。第４に、電極１４a及び１４bは、基板３１の下面側（基板１９が形成されていない側）に形成されている。第５に、放熱機構２１aは形成されていない。熱電変換モジュール３０におけるその他の部分に関しては、熱電変換モジュール１０と同様である。以下では、熱電変換モジュール３０において、熱電変換モジュール１０と異なる部分についてのみ説明する。

[0070] 熱電変換モジュール３０において、基板３１の上下面及びスルーホール３１Xの壁面には、第１絶縁層１２が形成されている。基板３１については後述する。第１絶縁層１２は、例えばシリコン熱酸化膜（ SiO_2 ）とすることができる。第１絶縁層１２の厚さは、例えば約 $1\mu\text{m}$ とすることができる。

- [0071] 基板 3 1 の下面側（基板 1 9 が形成されていない側）の第 1 配線パターン 1 3 上には、電極 1 4 a 及び 1 4 b が形成されている。電極 1 4 a 及び 1 4 b の材料としては、例えば Cu 等を用いることができる。電極 1 4 a 及び 1 4 b の厚さは、例えば約 $10\ \mu\text{m}$ とすることができる。基板 3 1 の下面側（基板 1 9 が形成されていない側）の第 1 配線パターン 1 3 は、基板 3 1 を貫通するスルーホール 3 1 X を介して、基板 3 1 の上面側（基板 1 9 が形成されている側）の第 1 配線パターン 1 3 と電氣的に接続されている。スルーホール 3 1 X は、例えば Cu 等により充填されている。
- [0072] 基板 3 1 は、基板 2 0 の上下面及びスルーホール 3 1 X の壁面に第 1 絶縁層 1 2 を形成した後に個片化したものである。基板 3 1 の厚さ t_2 は、例えば約 0.25mm とすることができる。基板 3 1 の幅 W_4 は、例えば約 1mm とすることができる。基板 3 1 の奥行き D_2 は、例えば約 1mm とすることができる。基板 3 1 は、基板 1 1 よりも小型化されているが、これは、電極 1 4 a 及び 1 4 b を基板 3 1 の下面側（基板 1 9 が形成されていない側）に設け、スルーホール 3 1 X により基板 3 1 の上面側（基板 1 9 が形成されている側）と電氣的に接続したことにより、電極 1 4 a 及び 1 4 b の全部又は一部を、平面視において基板 1 9 と重複する位置に配置することが可能となるからである。
- [0073] 基板 3 1 には放熱機構 2 1 a が形成されてないが、放熱機構 2 1 a を基板 3 1 の下面側（基板 1 9 が形成されていない側）の第 1 配線パターン 1 3、電極 1 4 a 及び 1 4 b が形成されていない部分に形成することも可能である。以上が、本発明の第 2 の実施の形態に係る熱電変換モジュール 3 0 の構造である。
- [0074] [本発明の第 2 の実施の形態に係る熱電変換モジュールの製造方法]
- 次に、図 2 1 及び図 2 2 を参照しながら、本発明の第 2 の実施の形態に係る熱電変換モジュールの製造方法について説明する。図 2 1 及び図 2 2 は、本発明の第 2 の実施の形態に係る熱電変換モジュールの製造工程を例示する図である。図 2 1 及び図 2 2 において、図 1 8 乃至図 2 0 に示す熱電変換モ

ジュール 30 と同一構成部分には同一符号を付し、その説明を省略する場合がある。なお、本発明の第 2 の実施の形態では、基板 20 として所謂 SOI (Silicon On Insulator) 基板を用いる例を示すが、基板 20 は所謂 SOI (Silicon On Insulator) 基板に限定されることはない。

[0075] 本発明の第 2 の実施の形態に係る熱電変換モジュール 30 の製造方法は、本発明の第 1 の実施の形態に係る熱電変換モジュール 10 の製造方法と略同一である。以下、熱電変換モジュール 30 の製造方法について、熱電変換モジュール 10 の製造方法と異なる部分であるスルーホール 31X の形成方法についてのみ説明する。

[0076] まず、第 1 の実施の形態の図 4 及び図 5 と同様に基板 20 を準備する。但し、熱電変換モジュール形成領域 A の面積は、第 1 の実施の形態の場合よりも小さい。次いで、図 21 に示す工程では、基板 20 に、基板 20 の一方の面から他方の面に貫通する複数のスルーホール 31X を形成する。スルーホール 31X は、例えばディープ RIE (Reactive Ion Etching) や異方性エッチング (ウェットエッチング) 等により形成することができる。但し、ディープ RIE (Reactive Ion Etching) では第 3 絶縁層 22 は除去できないため、第 3 絶縁層 22 は、例えば RIE (Reactive Ion Etching) やイオンミリング等により除去する必要がある。スルーホール 31X は、例えば平面視円形であり、その直径は、例えば約 $50\ \mu\text{m}$ とすることができる。

[0077] 次いで、図 22 に示す工程では、基板 20 の上下面及びスルーホール 31X の壁面に、第 1 絶縁層 12 を形成し、基板 11A を作製する。第 1 絶縁層 12 は、例えばシリコン酸化膜 (SiO_2) とすることができる。第 1 絶縁層 12 の厚さは、例えば約 $0.5\ \mu\text{m}$ とすることができる。第 1 絶縁層 12 がシリコン酸化膜 (SiO_2) である場合に、第 1 絶縁層 12 は、例えばシリコンからなる基板 20 の上下面及びスルーホール 31X の壁面を熱酸化することで形成することができる。また、第 1 絶縁層 12 は、基板 20 の上下面及びスルーホール 31X の壁面に、例えば CVD 法によりシリコン酸化膜 (SiO_2) を堆積させることで形成してもよい。

[0078] 次いで、第１の実施の形態の図８から図１６と同様の工程により、第１配線パターン１３、電極１４a及び１４b等を形成する。但し、第１の実施の形態とは異なり、第１配線パターン１３は、基板１１Aの両面側及びスルーホール３１X内に形成される。即ち、基板１１Aの両面側に形成された第１配線パターン１３は、スルーホール３１Xを介して電氣的に接続されている。また、第１の実施の形態とは異なり、電極１４a及び１４bは、基板１１Aの下面側（基板１９が形成されていない側）の第１配線パターン１３上に形成される。次いで、ダイシング領域Bに対応する基板１１A等を、ダイシングブレード等により、基板切断位置Cに沿って切断することで、複数の熱電変換モジュール３０が製造される。以上が、本発明の第２の実施の形態に係る熱電変換モジュール３０の製造方法である。

[0079] [本発明の第２の実施の形態に係る熱電変換モジュールの動作]

次に、本発明の第２の実施の形態に係る熱電変換モジュールの動作について説明する。熱電変換モジュール３０と外部電源２５との電氣的接続に関しては、図１７と同様である。また、熱電変換モジュール３０が発熱体を冷却する原理については、熱電変換モジュール１０の場合と同様である。

[0080] 図２３は、熱電変換モジュールが発熱体に配置された様子を例示する図である。図２３において、図１乃至図３及び図１８乃至図２０に示す熱電変換モジュール１０及び３０と同一構成部分には同一符号を付し、その説明を省略する場合がある。また、図２３において、一部の符号は省略されている。

[0081] 図２３において、熱電変換モジュール３０は、基板１９の面１９aが発熱体４５と接触するように配置されている。また、比較のため、熱電変換モジュール１０が、基板１９の面１９aが発熱体４５と接触するように配置されている場合を図２３の下図として示している。図２３に示すように、熱電変換モジュール３０は、熱電変換モジュール１０と比較して、基板３１と基板１９の平面視（Z方向から見た場合）における面積の差が小さい。なお、従来の熱電変換モジュール（図示せず）も、熱電変換モジュール１０と同様に、基板１９に相当する基板側に電極が形成されていたため、基板１１に相当

する基板と基板 19 に相当する基板の、平面視（Z 方向から見た場合）における面積の差を小さくすることはできなかった。

[0082] 本発明の第 2 の実施の形態に係る熱電変換モジュール 30 によれば、電極 14 a 及び 14 b を基板 31 の下面側（基板 19 が形成されていない側）に形成することにより、従来の熱電変換モジュールと比較して、基板 31 と基板 19 の平面視（Z 方向から見た場合）における面積の差を小さくすることが可能となり、サイズに対する放熱性（冷却効率）を向上することができる。

[0083] また、本発明の第 2 の実施の形態に係る熱電変換モジュール 30 によれば、従来の熱電変換モジュールと比較して、電極 14 a 及び 14 b と外部電源 25 とを電氣的に接続する配線（ボンディングワイヤ等）の引き回しが容易である。

[0084] また、本発明の第 2 の実施の形態に係る熱電変換モジュール 30 の基板 31 は、従来の熱電変換モジュールの基板 11 に相当する基板よりも平面視（Z 方向から見た場合）における面積が小さいため、熱電変換モジュール 30 の方が従来の熱電変換モジュールよりも、同一サイズの半導体基板から製造可能な枚数が多くなる。その結果、熱電変換モジュール 30 の製造コストを低減することができる。

[0085] また、本発明の第 2 の実施の形態に係る熱電変換モジュール 30 は従来の熱電変換モジュールよりも小型化されているため、アセンブリの自由度が高い。

[0086] 〈第 2 の実施の形態の変形例〉

[本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールの構造]

まず、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールの構造について説明する。図 24 は、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールを例示する斜視図（その 1）である。図 25 は、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールを例示する斜視図（その 2）である。図 26 は、本発明の第 2 の実施の形態の変形例に係る熱電

変換モジュールを例示する断面図である。なお、図 26 は、図 24 及び図 25 において後述するスルーホール 31 Y を通る XZ 平面に平行な断面を示している。なお、図 24 において、第 2 絶縁層 17 は、構造をわかりやすくするために、便宜上透明に描かれている。

[0087] 図 24 乃至図 26 において、図 18 乃至図 20 に示す熱電変換モジュール 30 と同一構成部分には同一符号を付し、その説明を省略する場合がある。図 24 乃至図 26 を参照するに、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュール 50 は、以下の第 1 から第 3 の点で本発明の第 2 の実施の形態に係る熱電変換モジュール 30 と異なる。

[0088] 第 1 に、スルーホール 31 Y の一部が基板 31 から露出している。第 2 に、第 1 配線パターン 13 は基板 31 の下面側（基板 19 が形成されていない側）には形成されていない。第 3 に、電極 14 a 及び 14 b が形成されていない。熱電変換モジュール 50 におけるその他の部分に関しては、熱電変換モジュール 30 と同様である。以下、熱電変換モジュール 50 において、熱電変換モジュール 30 と異なる部分についてのみ説明する。

[0089] 熱電変換モジュール 50 において、スルーホール 31 Y は、基板 31 の両側面から露出している。スルーホール 31 Y は、例えば Cu 等により充填されており、第 1 配線パターン 13 と電氣的に接続されている。スルーホール 31 Y は、熱電変換モジュール 30 における電極 14 a 及び 14 b と同様の機能を果たす。即ち、基板 31 の両側面から露出しているスルーホール 31 Y は、ボンディングワイヤ等により外部電源 25 と接続するための電極として機能する。

[0090] スルーホール 31 Y が外部電源 25 と接続するための電極として機能するため、熱電変換モジュール 30 の基板 31 の下面側（基板 19 が形成されていない側）に設けられていた第 1 配線パターン 13 と電極 14 a 及び 14 b とは不要となる。熱電変換モジュール 10 のように、電極 14 a 及び 14 b を基板 11 の上面側（基板 19 が形成されている側）に設ける必要もない。

[0091] なお、基板 31 にスルーホール 31 Y に代えて溝を設け、溝を例えば Cu

等により充填し、第 1 配線パターン 13 と電氣的に接続してもよい。以上が、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュール 30 の構造である。

[0092] [本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールの製造方法]

次に、図 27 を参照しながら、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールの製造方法について説明する。図 27 は、本発明の第 2 の実施の形態の変形例に係る熱電変換モジュールの製造工程を例示する図である。図 27 において、図 24 乃至図 26 に示す熱電変換モジュール 50 と同一構成部分には同一符号を付し、その説明を省略する場合がある。なお、本発明の第 2 の実施の形態の変形例では、基板 20 として所謂 SOI (Silicon On Insulator) 基板を用いる例を示すが、基板 20 は所謂 SOI (Silicon On Insulator) 基板に限定されることはない。

[0093] 本発明の第 2 の実施の形態の変形例に係る熱電変換モジュール 50 の製造方法は、本発明の第 2 の実施の形態に係る熱電変換モジュール 30 の製造方法と略同一である。以下、熱電変換モジュール 50 の製造方法について、熱電変換モジュール 30 の製造方法と異なる部分であるスルーホール 31 Y の形成方法についてのみ説明する。

[0094] まず、第 1 の実施の形態の図 4 及び図 5 と同様に基板 20 を準備する。但し、熱電変換モジュール形成領域 A の面積は、第 1 の実施の形態の場合よりも小さい。次いで、図 27 に示す工程では、基板 20 に、基板 20 の一方の面から他方の面に貫通する複数のスルーホール 31 Y を形成する。スルーホール 31 Y は、例えばディープ RIE (Reactive Ion Etching) や異方性エッチング (ウェットエッチング) 等により形成することができる。但し、ディープ RIE (Reactive Ion Etching) では第 3 絶縁層 22 は除去できないため、第 3 絶縁層 22 は、例えば RIE (Reactive Ion Etching) やイオンミリング等により除去する必要がある。

[0095] スルーホール 31 Y は、例えば平面視円形であり、その直径は、例えば約

200 μm とすることができる。スルーホール31Yは、例えばX方向に長径を有する平面視楕円形等としてもよい。スルーホール31Yはスルーホール31Xと異なり、スルーホール31Yの中心が基板切断位置Cと略一致する位置に形成される。

[0096] 次いで、第2の実施の形態の図22と同様の工程の後、第1の実施の形態の図8から図16（図10に示す工程を除く）と同様の工程により、第1配線パターン13等を形成する。但し、第1の実施の形態とは異なり、第1配線パターン13は、基板31の上面側（基板19が形成されている側）及びスルーホール31Y内に形成する。また、第1の実施の形態とは異なり、図10に示す電極14a及び14bを形成する工程は不要である。次いで、ダイシング領域Bに対応する基板11A等を、ダイシングブレード等により、基板切断位置Cに沿って切断することで、複数の熱電変換モジュール50が製造される。以上が、本発明の第2の実施の形態の変形例に係る熱電変換モジュール50の製造方法である。

[0097] [本発明の第2の実施の形態の変形例に係る熱電変換モジュールの動作]

次に、本発明の第2の実施の形態の変形例に係る熱電変換モジュールの動作について説明する。熱電変換モジュール50と外部電源25との電気的接続に関しては、図17と同様である。また、熱電変換モジュール50が発熱体を冷却する態様については、熱電変換モジュール10の場合と同様である。

[0098] 図28は、熱電変換モジュールが発熱体に配置された様子を例示する図である。図28において、図24乃至図26に示す熱電変換モジュール50と同一構成部分には同一符号を付し、その説明を省略する場合がある。また、図28において、一部の符号は省略されている。

[0099] 図28に示すように、基板31の両側面から露出しているスルーホール31Yは、ボンディングワイヤ等により外部電源25と接続するための電極として機能する。

[0100] 本発明の第2の実施の形態の変形例に係る熱電変換モジュール50は、本

発明の第２の実施の形態に係る熱電変換モジュール３０と同様の効果を奏する。また、基板３１の下面側（基板１９が形成されていない側）に、第１配線パターン１３を形成する必要がなく、電極１４ａ及び１４ｂを形成する必要もないため、製造工程を簡略化することができる。

[0101] 〈第３の実施の形態〉

[本発明の第３の実施の形態に係る熱電変換モジュールの構造]

まず、本発明の第３の実施の形態に係る熱電変換モジュールの構造について説明する。図２９は、本発明の第３の実施の形態に係る熱電変換モジュールを例示する斜視図（その１）である。図３０は、本発明の第３の実施の形態に係る熱電変換モジュールを例示する斜視図（その２）である。図３１は、本発明の第３の実施の形態に係る熱電変換モジュールを例示する断面図である。なお、図３１は、図２９及び図３０において後述する電極１４ａ及び１４ｂを通るＸＺ平面に平行な断面を示している。なお、図２９において、第２絶縁層１７、第３絶縁層６１及び第４絶縁層６２は、構造をわかりやすくするために、便宜上透明に描かれている。

[0102] 図２９乃至図３１において、図１乃至図３に示す熱電変換モジュール１０と同一構成部分には同一符号を付し、その説明を省略する場合がある。図２９乃至図３１を参照するに、本発明の第３の実施の形態に係る熱電変換モジュール６０は、以下の点で本発明の第１の実施の形態に係る熱電変換モジュール１０と異なる。

[0103] 熱電変換モジュール６０は、熱電効果を利用して電気エネルギーにより熱を移動させる一対の熱電素子（ペルチェ素子）であるＰ型半導体１５ａ及びＮ型半導体１６ａ並びに一対の熱電素子（ペルチェ素子）であるＰ型半導体１５ｂ及びＮ型半導体１６ｂ（冷却素子群α）を有する。更に、熱電効果を利用して熱エネルギーを電気エネルギーに変換する一対の熱電素子（ゼーベック素子）であるＰ型半導体６５ａとＮ型半導体６６ａ、一対の熱電素子（ゼーベック素子）であるＰ型半導体６５ｂとＮ型半導体６６ｂ、一対の熱電素子（ゼーベック素子）であるＰ型半導体６５ｃとＮ型半導体６６ｃ、一対

の熱電素子（ゼーベック素子）であるP型半導体65dとN型半導体66d、一对の熱電素子（ゼーベック素子）であるP型半導体65eとN型半導体66e、一对の熱電素子（ゼーベック素子）であるP型半導体65fとN型半導体66f、一对の熱電素子（ゼーベック素子）であるP型半導体65gとN型半導体66g、一对の熱電素子（ゼーベック素子）であるP型半導体65hとN型半導体66h、一对の熱電素子（ゼーベック素子）であるP型半導体65iとN型半導体66i（以下、発電素子群 β という場合がある）を有する。以下、熱電変換モジュール60において、熱電変換モジュール10と異なる部分を中心に説明する。

[0104] 熱電変換モジュール60において、基板11の一方の面（第1絶縁層12側の面）には、第1配線パターン13が形成されている。第1配線パターン13については、前述の通りである。第1配線パターン13上には、電極14a乃至14dが形成されている。電極14a乃至14dの材料としては、例えばCu等を用いることができる。電極14a乃至14dの厚さは、例えば約10 μ mとすることができる。

[0105] また、第1配線パターン13上には、発電素子群 β が形成されている。発電素子群 β の詳細な配置、電気的な接続については後述する。発電素子群 β を構成するP型半導体65a乃至65iの材料としては、例えばBi_{0.5}Te_{0.5}Sb_{1.5}等を用いることができる。発電素子群 β を構成するN型半導体66a乃至66iの材料としては、例えばBi₂Te_{2.7}Se_{0.3}等を用いることができる。P型半導体65a乃至65i並びにN型半導体66a乃至66iのそれぞれの厚さは、例えば約10 μ mとすることができる。

[0106] 第1絶縁層12及び第1配線パターン13上の電極14a乃至14d及び発電素子群 β を除く部分には、第2絶縁層17が形成されている。電極14a乃至14dの上面及び発電素子群 β の上面は、第2絶縁層17から露出している。

[0107] 第2絶縁層17から露出している発電素子群 β 上には、第3配線パターン63が形成されている。一对のP型半導体65a及びN型半導体66aの上

面は、第3配線パターン63により、電氣的に接続されている。一对のP型半導体65b及びN型半導体66b、一对のP型半導体65c及びN型半導体66c、一对のP型半導体65d及びN型半導体66d、一对のP型半導体65e及びN型半導体66e、一对のP型半導体65f及びN型半導体66f、一对のP型半導体65g及びN型半導体66g、一对のP型半導体65h及びN型半導体66h、一对のP型半導体65i及びN型半導体66iについても同様である。

[0108] 第3配線パターン63の材料としては、例えばCu等を用いることができる。第3配線パターン63の厚さは、例えば約 $0.2\mu\text{m}$ とすることができる。第3配線パターン63上には、第3絶縁層61が形成されている。第3絶縁層61は、例えばシリコン酸化膜(SiO_2)とすることができる。第3絶縁層61の厚さは、例えば約 $0.3\mu\text{m}$ とすることができる。

[0109] 第3絶縁層61上には、第4配線パターン64が形成されている。第4配線パターン64の材料としては、例えばCu等を用いることができる。第4配線パターン64の厚さは、例えば約 $0.2\mu\text{m}$ とすることができる。第4配線パターン64は、第1絶縁層17及び第3絶縁層61を貫通するスルーホール61Xを介して第1配線パターン13と電氣的に接続されている。

[0110] 第4配線パターン64上には、冷却素子群 α が形成されている。冷却素子群 α を構成するP型半導体15aの下面は、第4配線パターン64及び第1配線パターン13により、電極14aと電氣的に接続されている。冷却素子群 α を構成するN型半導体16bの下面は、第4配線パターン64及び第1配線パターン13により、電極14bと電氣的に接続されている。冷却素子群 α を構成するP型半導体15bの下面は、第4配線パターン64により、冷却素子群 α を構成するN型半導体16aの下面と電氣的に接続されている。P型半導体15a及び15bの材料としては、例えば $\text{Bi}_{0.5}\text{Te}_{0.5}\text{Sb}_{1.5}$ 等を用いることができる。N型半導体16a及び16bの材料としては、例えば $\text{Bi}_{1.5}\text{Te}_{0.5}\text{Se}_{0.5}$ 等を用いることができる。P型半導体15a及び15b並びにN型半導体16a及び16bのそれぞれの厚さは、例えば約1

0 μm とすることができる。

[0111] 第3絶縁層61及び第4配線パターン64上の冷却素子群 α を除く部分には、第4絶縁層62が形成されている。発電素子群 β の上面は、第4絶縁層62から露出している。

[0112] 第4絶縁層62から露出している冷却素子群 α 上には、第2配線パターン18が形成されている。冷却素子群 α を構成するP型半導体15aの上面は、第2配線パターン18により、P型半導体15aとY方向に隣接して配置されるN型半導体16a（図示せず）の上面と電氣的に接続されている。冷却素子群 α を構成するN型半導体16bの上面は、第2配線パターン18により、N型半導体16bとY方向に隣接して配置されるP型半導体15bの上面と電氣的に接続されている。第2配線パターン18の材料としては、例えばCu等を用いることができる。第2配線パターン18の厚さは、例えば約0.2 μm とすることができる。第2配線パターン18上には、基板19が形成されている。基板19については、前述の通りである。

[0113] なお、発電素子群 β は、冷却素子群 α と同様に、一对のP型半導体及びN型半導体を1組のみで用いることもできるし、2組以上直列に接続して用いることもできる。熱電素子による発電量は、熱電素子の面積によって決定されるので、熱電素子である一对のP型半導体及びN型半導体を1組のみで用いた場合と、2組以上直列に接続して用いた場合とで、熱電素子の面積が同一であれば発電量（発電される電力）は変わらない。しかしながら、熱電素子である一对のP型半導体及びN型半導体を直列に接続する組数を増やすことにより、発電される電圧は上昇し、電流は下降する（電力は一定）。従って、例えば熱電素子により発電される電力を用いてバッテリーやキャパシタ等の蓄電部を充電するような場合には、熱電素子から蓄電部の仕様に合わせた電圧及び電流が出力されるように、熱電素子である一对のP型半導体及びN型半導体を直列に接続する組数を決定すればよい。以上が、本発明の第3の実施の形態に係る熱電変換モジュール60の構造である。

[0114] [本発明の第3の実施の形態に係る熱電変換モジュールの製造方法]

次に、図 3 2 乃至図 4 3 を参照しながら、本発明の第 3 の実施の形態に係る熱電変換モジュールの製造方法について説明する。図 3 2 乃至図 4 3 は、本発明の第 3 の実施の形態に係る熱電変換モジュールの製造工程を例示する図である。図 3 2 乃至図 4 3 において、図 2 9 乃至図 3 1 に示す熱電変換モジュール 6 0 と同一構成部分には同一符号を付し、その説明を省略する場合がある。なお、本発明の第 3 の実施の形態では、基板 2 0 として所謂 S O I (Silicon On Insulator) 基板を用いる例を示すが、基板 2 0 は所謂 S O I (Silicon On Insulator) 基板に限定されることはない。

[0115] まず、第 1 の実施の形態の図 4 及び図 5 と同様に所謂 S O I (Silicon On Insulator) 基板である基板 2 0 を準備する。そして、図 6 と同様に基板 2 0 の一方の面（シリコン活性層 2 3 側の面）に、第 1 絶縁層 1 2 を形成し、基板 1 1 A を作製する。次いで、図 3 2 及び図 3 3 に示す工程では、基板 1 1 A の第 1 絶縁層 1 2 上に第 1 配線パターン 1 3 及び電極 1 4 a 乃至 1 4 d を形成する。図 3 2 は平面図であり、図 3 3 は図 3 2 の E - E 線に沿う断面図である。第 1 配線パターン 1 3 及び電極 1 4 a 乃至 1 4 d の具体的な形成方法については、前述の通りである。第 1 の実施の形態と異なる部分は、第 1 配線パターン 1 3 のレイアウトである。

[0116] 次いで、図 3 4 及び図 3 5 に示す工程では、第 1 配線パターン 1 3 上に P 型半導体 6 5 a 乃至 6 5 i 及び N 型半導体 6 6 a 乃至 6 6 i （発電素子群 β ）を形成する。図 3 4 は平面図であり、図 3 5 は図 3 4 の E - E 線に沿う断面図である。P 型半導体 6 5 a 乃至 6 5 i 及び N 型半導体 6 6 a 乃至 6 6 i の具体的な形成方法については、P 型半導体 1 5 a 等の形成方法と同様である。P 型半導体 6 5 a 乃至 6 5 i の材料としては、例えば $\text{Bi}_{0.5}\text{Te}_{0.5}\text{Sb}_{0.5}$ 等を用いることができる。N 型半導体 6 6 a 乃至 6 6 i の材料としては、例えば $\text{Bi}_{0.5}\text{Te}_{0.5}\text{Se}_{0.5}$ 等を用いることができる。P 型半導体 6 5 a 乃至 6 5 i 並びに N 型半導体 6 6 a 乃至 6 6 i のそれぞれの厚さは、例えば約 $10\mu\text{m}$ とすることができる。P 型半導体 6 5 a 乃至 6 5 i 及び N 型半導体 6 6 a 乃至 6 6 i の電気的な接続については後述する。

[0117] 次いで、図 3 6 及び図 3 7 に示す工程では、P 型半導体 6 5 a 乃至 6 5 i 及び N 型半導体 6 6 a 乃至 6 6 i 上に、第 3 配線パターン 6 3 を形成する。図 3 6 は平面図であり、図 3 7 は図 3 6 の E-E 線に沿う断面図である。

[0118] 第 3 配線パターン 6 3 は、例えば以下に示すように形成する。まず、第 1 配線パターン 1 3、電極 1 4 a 乃至 1 4 d 及び発電素子群 β を覆うように、第 1 絶縁層 1 2 上に第 2 絶縁層 1 7 を形成する。第 2 絶縁層 1 7 は、例えばシリコン酸化膜 (SiO_2) とすることができる。その後、CMP 法等により第 2 絶縁層 1 7 の上面を研磨し、電極 1 4 a 乃至 1 4 d の上面、及び発電素子群 β の上面を露出させる。そして、露出した発電素子群 β 上に第 2 第 3 配線パターン 6 3 を形成する。第 3 配線パターン 6 3 は、第 1 配線パターン 1 3 と同様の方法で形成できるため、その説明は省略する。第 3 配線パターン 6 3 の材料としては、例えば Cu 等を用いることができる。第 3 配線パターン 6 3 の厚さは、例えば約 $0.2 \mu\text{m}$ とすることができる。

[0119] 一对の P 型半導体 6 5 a と N 型半導体 6 6 a の上面は、第 3 配線パターン 6 3 により、電氣的に接続される。一对の P 型半導体 6 5 b と N 型半導体 6 6 b、一对の P 型半導体 6 5 c と N 型半導体 6 6 c、一对の P 型半導体 6 5 d と N 型半導体 6 6 d、一对の P 型半導体 6 5 e と N 型半導体 6 6 e、一对の P 型半導体 6 5 f と N 型半導体 6 6 f、一对の P 型半導体 6 5 g と N 型半導体 6 6 g、一对の P 型半導体 6 5 h と N 型半導体 6 6 h、一对の P 型半導体 6 5 i と N 型半導体 6 6 i についても同様である。

[0120] 次いで、図 3 8 及び図 3 9 に示す工程では、第 3 配線パターン 6 3 上に、第 3 絶縁層 6 1 を形成する。図 3 8 は平面図であり、図 3 9 は図 3 8 の E-E 線に沿う断面図である。第 3 絶縁層 6 1 は、例えばシリコン酸化膜 (SiO_2) とすることができる。第 3 絶縁層 6 1 の形成方法は、第 1 絶縁層 1 2 の形成方法と同様である。第 3 絶縁層 6 1 の厚さは、例えば約 $0.3 \mu\text{m}$ とすることができる。

[0121] 次いで、図 4 0 及び図 4 1 に示す工程では、第 3 絶縁層 6 1 上に、第 4 配線パターン 6 4 を形成する。図 4 0 は平面図であり、図 4 1 は図 4 0 の E-E

E線に沿う断面図である。第4配線パターン64は、例えば以下に示すように形成する。

[0122] まず、第1配線パターン13を露出するように、第2絶縁層17及び第3絶縁層61を貫通するスルーホール61Xを形成する。スルーホール61Xは、例えばCO₂レーザやYAGレーザ等を用いて形成することができる。次いで、第1配線パターン13と同様の方法により、スルーホール61X内及び第3絶縁層61上に第4配線パターン64を形成することができる。第4配線パターン64の材料としては、例えばCu等を用いることができる。第4配線パターン64の厚さは、例えば約0.2μmとすることができる。

[0123] 次いで、図42及び図43に示す工程では、第4配線パターン64上に冷却素子群αを形成する。図42は平面図であり、図43は図42のE-E線に沿う断面図である。冷却素子群αの具体的な形成方法については、前述の通りである。

[0124] 冷却素子群αを構成するP型半導体15aの下面は、第4配線パターン64及び第1配線パターン13により、電極14aと電氣的に接続されている。冷却素子群αを構成するN型半導体16bの下面は、第4配線パターン64及び第1配線パターン13により、電極14bと電氣的に接続されている。冷却素子群αを構成するP型半導体15bの下面は、第4配線パターン64により、冷却素子群αを構成するN型半導体16aの下面と電氣的に接続されている。P型半導体15a及び15bの材料としては、例えばBi_{0.5}Te₃Sb_{1.5}等を用いることができる。N型半導体16a及び16bの材料としては、例えばBi₂Te_{2.7}Se_{0.3}等を用いることができる。P型半導体15a及び15b並びにN型半導体16a及び16bのそれぞれの厚さは、例えば約10μmとすることができる。

[0125] 次いで、第1の実施の形態の図13乃至図16と同様の工程を行った後、ダイシング領域Bに対応する基板11A等を、ダイシングブレード等により、基板切断位置Cに沿って切断することで、複数の熱電変換モジュール60が製造される。以上が、本発明の第3の実施の形態に係る熱電変換モジュール

ル 60 の製造方法である。

[0126] [本発明の第 3 の実施の形態に係る熱電変換モジュールの動作]

次に、本発明の第 3 の実施の形態に係る熱電変換モジュールの動作について説明する。

[0127] 図 44 は、本発明の第 3 の実施の形態に係る熱電変換モジュールの動作を説明するための回路図である。図 44 において、図 29 乃至図 31 に示す熱電変換モジュール 60 と同一構成部分には同一符号を付し、その説明を省略する場合がある。

[0128] 図 44 に示すように、熱電変換モジュール 60 の電極 14a をボンディングワイヤ等により外部電源 25 のマイナス側と接続する。また、熱電変換モジュール 60 の電極 14b をボンディングワイヤ等により外部電源 25 のプラス側と接続する。また、熱電変換モジュール 60 の電極 14c 及び 14d の間に負荷 71 を接続する。

[0129] 図 45 は、熱電変換モジュールが発熱体に配置された様子を例示する図である。図 45 において、図 29 乃至図 31 に示す熱電変換モジュール 60 と同一構成部分には同一符号を付し、その説明を省略する場合がある。また、図 45 において、一部の符号は省略されている。

[0130] 図 45 において、 T_c は P 型半導体 15a 及び 15b 並びに N 型半導体 16a 及び N 型半導体 16b（冷却素子群 α ）の上面（基板 19 側）の温度（発熱体 45 の温度）を、 T_h は冷却素子群 α の下面（基板 11 側）の温度を、 T_w は基板 11 の温度を示している。熱電変換モジュール 60 を、図 44 に示すように電氣的に接続し、図 45 に示すように熱電変換モジュール 60 の基板 19 の面 19a が発熱体 45 と接触するように配置する。なお、熱電変換モジュール 60 の電極 14c 及び 14d の間に負荷 71 を接続しているが、図示は省略されている。

[0131] 図 44 及び図 45 において、冷却素子群 α は、発熱体 45 が発生する熱を基板 19 側から基板 11 側に移動させて廃熱するように機能する。即ち、熱電変換モジュール 60 は、発熱体 45 と接触するように配置することにより

、発熱体 4 5 を冷却する機能を有する。発熱体 4 5 を冷却する際に、冷却素子群 α の上面（基板 1 9 側）の温度は T_c まで冷却され、下面（基板 1 1 側）の温度は T_h まで加熱される（ただし、 $T_c < T_h$ ）。冷却素子群 α に印加される電圧が一定であれば、 $T_h - T_c$ は一定になる。ただし、 T_h と T_c は、外気温度等の影響により変化する。

[0132] 一方、P型半導体 6 5 a 乃至 6 5 i 並びにN型半導体 6 6 a 乃至 6 6 i（発電素子群 β ）の上面（基板 1 9 側）の温度は T_h まで加熱されるが、下面（基板 1 1 側）の温度は T_w である（ $T_w < T_h$ ）。即ち、発電素子群 β の上面（基板 1 9 側）と下面（基板 1 1 側）との間に温度差（ $\Delta T = T_h - T_w$ ）を生じるため、発電素子群 β は、熱電効果を利用して熱エネルギーを電気エネルギーに変換する（即ち、温度差（ $\Delta T = T_h - T_w$ ）に比例した電力を発電する）。但し、所定の温度差以上では発電量は飽和する。所定の温度差は、発電素子群 β の材料に依存する。

[0133] 発電素子群 β は、図 4 4 に示すように、電極 1 4 c 及び 1 4 d を介して負荷 7 1 に接続されているため、熱電変換モジュール 6 0 内の熱エネルギーは、電気エネルギーとして熱電変換モジュール 6 0 外に取り出され、負荷 7 1 で消費される。このようにして、熱電変換モジュール 6 0 の放熱性を向上することができる。なお、図 4 4 において、負荷 7 1 の代わりに例えばモーター等のデバイスを接続し駆動するようにしてもよい。また、図 4 4 において、負荷 7 1 の代わりに例えばバッテリーやキャパシタ等の蓄電部を接続し充電するようにしてもよい。

[0134] 本発明の第 3 の実施の形態に係る熱電変換モジュール 6 0 によれば、基板 1 1 上に冷却素子群 α 及び発電素子群 β を形成することにより、冷却素子群 α の動作により生じた熱を発電素子群 β が電気エネルギーに変換し、熱電変換モジュール 6 0 の外部に排出することが可能となり、熱電変換モジュール 6 0 の放熱性を向上することができる。

[0135] また、本発明の第 3 の実施の形態に係る熱電変換モジュール 6 0 によれば、発電素子群 β が熱電変換モジュール 6 0 の外部に出力する電力を有効利用

することができる。即ち、熱電変換モジュール60の外部に出力する電力を利用して、例えばモーター等のデバイスを駆動したり、バッテリーやキャパシタ等の蓄電部を充電したりすることができる。

[0136] [本発明の第3の実施の形態に係る熱電変換モジュールの応用]

次に、本発明の第3の実施の形態に係る熱電変換モジュールの応用について説明する。図46は、本発明の第3の実施の形態に係る熱電変換モジュールを応用した熱電変換装置を説明するための回路図である。図46において、図29乃至図31に示す熱電変換モジュール60と同一構成部分には同一符号を付し、その説明を省略する場合がある。

[0137] 図46を参照するに、熱電変換装置70は、熱電変換モジュール60と、負荷71と、検知部72と、可変電源73と、制御部74とを有する。熱電変換装置70において、検知部72は、熱電変換モジュール60の電極14dから出力される信号をモニタするセンサである。検知部72として電流センサを用い、電極14dから出力される電流をモニタしてもよいし、検知部72として電圧センサを用い、電極14dと電極14cとの間の電圧をモニタしてもよい。また、検知部72として電流センサ及び電圧センサを用い、電極14dから出力される電流及び電極14dと電極14cとの間の電圧をモニタしてもよい。

[0138] なお、発電素子群 β は、発電素子群 β の上面（基板19側）と下面（基板11側）との間の温度差（ $\Delta T = T_h - T_w$ ）に比例した電力を発電する。従って、検知部72により発電素子群 β が出力する電流又は電圧（或いは、その両方）をモニタすることにより、 $\Delta T = T_h - T_w$ を知ることができる。使用する系における T_w を別途測定しておけば、 T_h を知ることができる。更に、前述のように、 $T_h - T_c$ は一定であるため、 T_c を知ることができる。また、 T_w は室温であると仮定しても T_c を知ることができる。即ち、発熱体の温度を知ることができる。

[0139] 可変電源73は、冷却素子 α に電圧を印加する電源であるが、外部からの制御により印加する電圧を可変できるように構成されている。印加する電圧

が高いほど、冷却効果が大きくなる。

[0140] 制御部 74 は、検知部 72 の出力信号を入力可能に構成されており、検知部 72 から入力される信号に基いて可変電源 73 を制御する機能を有する。制御部 74 は、例えば CPU、ROM、メインメモリなどを含み、制御部 74 の機能は、例えば ROM 等に記録された制御プログラムがメインメモリに読み出されて CPU により実行されることによって実現される。また、制御部 74 の一部又は全部の機能は、ハードウェアのみにより実現されてもよい。また、制御部 74 は、物理的に複数の部分から構成されていてもよい。

[0141] 図 47 は、熱電変換モジュールが発熱体に配置された様子を例示する図である。図 47 において、一部の符号は省略されている。図 47 はレーザダイオードパッケージ 80 を示している。レーザダイオードパッケージ 80 は、熱電変換モジュール 60 と、LD ステム 81 とレーザダイオード 82 と、端子部 83 と、封止部 84 と、カバー部 85 とを有する。

[0142] LD ステム 81 にレーザダイオード 82 と熱電変換モジュール 60 が取り付けられ、封止部 84 及びカバー部 85 により封止されることでレーザダイオードパッケージ 80 が完成する。熱電変換モジュール 60 及びレーザダイオード 82 は、端子部 83 を介してレーザダイオードパッケージ 80 の外部と電気信号の授受が可能である。熱電変換モジュール 60 は、端子部 83 を介して検知部 72 等と電氣的に接続されることで熱電変換装置 70 として動作する。なお、熱電変換装置 70 の熱電変換モジュール 60 以外の部分は、レーザダイオードパッケージ 80 の外部に配置されている（図示せず）。

[0143] レーザダイオードパッケージ 80 内の温度制御をしない場合を考えると、レーザダイオードパッケージ 80 は密閉されているため、熱電変換モジュール 60 から排出される熱はレーザダイオードパッケージ 80 内にこもってしまう。また、レーザダイオードパッケージ 80 内にある発熱体であるレーザダイオード 82 は、常に一定の熱量を排出しているのではなく、状況により排出する熱量は変化する。従って、一定の温度差を生じさせる熱電変換モジュール 60 の冷却素子群 α により、温度制御を行わずに吸熱を続けると、被

冷却部が室温以下になった場合に結露を起こし、レーザダイオード 8 2 を破壊させる虞もある。

[0144] そこで、このような問題を解決すべく、熱電変換装置 7 0 により温度制御を行う。例えば、発熱体であるレーザダイオード 8 2 の温度を一定にする必要がある場合には、制御部 7 4 は、検知部 7 2 から入力される電圧又は電流をモニタすることにより、発熱体であるレーザダイオード 8 2 の温度を検知する。検知した温度が所望の温度よりも高ければ、制御部 7 4 は、可変電源 7 3 の電圧を上昇させて熱電変換モジュール 6 0 の冷却素子群 α の冷却能力を向上させる。検知した温度が所望の温度よりも低ければ、制御部 7 4 は、可変電源 7 3 の電圧を下降させて熱電変換モジュール 6 0 の冷却素子群 α の冷却能力を低下させる。このようにして、発熱体であるレーザダイオード 8 2 の温度を所望の温度近傍に保つことができる。

[0145] 本発明の第 3 の実施の形態に係る熱電変換装置によれば、発電素子群 β を温度センサとして利用し、検知した温度に基いて冷却素子群 α の印加電圧（冷却能力）を制御することにより、熱電変換モジュール 6 0 が取り付けられた発熱体の温度を所望の温度近傍に保つことができる。

[0146] 発電素子群 β は、温度センサとして機能しているときも発電しているため、例えば温度制御と同時に外部の蓄電部を充電することも可能である。

[0147] なお、熱電変換装置 7 0 から制御部 7 4 を削除した熱電変換装置としてもよい。熱電変換装置 7 0 から制御部 7 4 を削除した熱電変換装置は、例えば発電素子群 β を温度センサとして利用し、発熱体であるレーザダイオード 8 2 の温度を検知する装置である。例えば、レーザダイオード 8 2 を搭載した光ディスク装置において、本発明に係る熱電変換装置により、発熱体であるレーザダイオード 8 2 の温度を検知し、検知結果がレーザダイオード 8 2 の許容動作温度範囲外である場合には、レーザダイオード 8 2 の発光を停止するような応用例が考えられる。

[0148] 以上、本発明の好ましい実施の形態及びその変形例について詳説したが、本発明は、上述した実施の形態及びその変形例に制限されることはなく、本

発明の範囲を逸脱することなく、上述した実施の形態及びその変形例に種々の変形及び置換を加えることができる。

[0149] 例えば、第 1 の実施の形態、第 2 の実施の形態及び第 2 の実施の形態の変形例において、熱電変換モジュールに冷却素子群 α を用いる例を示したが、冷却素子群 α に代えて発電素子群 β を用いてもよい。発熱体側の温度 (T_h) が一定であると仮定した場合、基板側の温度 (T_w) が低ければ低い程、発電量は大きくなる。よって、冷却素子群 α に代えて発電素子群 β を用いた場合においても、放熱構造は有効に働く。

[0150] また、第 1 の実施の形態、第 2 の実施の形態及び第 2 の実施の形態の変形例において、熱電変換モジュールに冷却素子群 α を用いる例を示したが、冷却素子群 α 及び発電素子群 β を用いてもよい。

[0151] また、第 2 の実施の形態、第 2 の実施の形態の変形例及び第 3 の実施の形態において、熱電変換モジュールに第 1 の実施の形態で示した放熱機構を形成してもよい。

[0152] また、第 3 の実施の形態において、電極を第 2 の実施の形態及び第 2 の実施の形態の変形例で示した位置に形成してもよい。

[0153] また、第 1 の実施の形態、第 2 の実施の形態、第 2 の実施の形態の変形例及び第 3 の実施の形態において、基板 11 に所謂 SOI 基板を用いる例を示したが、基板 11 として、シリコン基板、セラミック基板、金属基板、ガラス基板等を用いてもよい。部品コスト、熱伝導率や加工性等の性能等を考慮し、これらの基板を適宜選択することができる。

[0154] また、第 3 の実施の形態において、発電素子 β が、基板 11 と冷却素子 α との間に挟まれて配置される例を示した。しかしながら、冷却素子 α が、基板 11 と発電素子 β との間に挟まれて配置される構造も可能である。このような構造が可能な理由は、薄膜である第 1 又は第 2 導電型半導体の厚さが約 $10\ \mu\text{m}$ 程度しかないので、熱電効果による熱の移動以外に、熱伝導も起こると考えられるからである。

[0155] 上述した本発明の実施の形態によれば、電気エネルギーにより熱を移動さ

せる第1の熱電素子（15a及び16a，15b及び16b）又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板（11）と、前記第1又は第2の熱電素子上に配置される熱交換部材（19）とを有し、前記基板（11）は、放熱構造（21a，21b）を有する熱電変換モジュール（10）が提供される。

[0156] また、上述した本発明の実施の形態によれば、電気エネルギーにより熱を移動させる第1の熱電素子（15a及び16a，15b及び16b）又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板（31）と、前記第1又は第2の熱電素子上に配置される熱交換部材（19）とを有し、前記基板（31）の前記第1又は第2の熱電素子が設けられている面側と反対の面側に電極（14a，14b）が形成され、前記電極（14a，14b）は、前記基板（31）を貫通するスルーホール（31X）を介して前記第1又は第2の熱電素子と電氣的に接続されている熱電変換モジュール（30）が提供される。

[0157] 更に、上述した本発明の実施の形態によれば、電気エネルギーにより熱を移動させる第1の熱電素子（15a及び16a，15b及び16b）又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板（31）と、前記第1又は第2の熱電素子上に配置される熱交換部材（19）とを有し、前記基板（31）の側面に溝が形成されており、前記溝には、前記第1又は第2の熱電素子と電氣的に接続された導電体（13）が形成されているこの熱電変換モジュール（50）が提供される。

[0158] また、上述した本発明の実施の形態によれば、電気エネルギーにより熱を移動させる第1の熱電素子（15a及び16a，15b及び16b）と、熱エネルギーを電気エネルギーに変換する第2の熱電素子（65a及び66a，65b及び66b，65c及び66c，65d及び66d，65e及び66e，65f及び66f，65g及び66g，65h及び66h，65i及び66i）が、基板（11）と熱交換部材（19）に挟まれて配置されている熱電変換モジュール（60）が提供される。

[0159] 更に、上述した本発明の実施の形態によれば、第1導電型半導体及び第2導電型半導体から構成され電気エネルギーにより熱を移動させる第1の熱電素子（15a及び16a，15b及び16b）、及び、第1導電型半導体及び第2導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第2の熱電素子（65a及び66a，65b及び66b，65c及び66c，65d及び66d，65e及び66e，65f及び66f，65g及び66g，65h及び66h，65i及び66i）が、基板（11）と熱交換部材（19）に挟まれて配置されている熱電変換モジュール（60）と、前記第1の熱電素子（15a及び16a，15b及び16b）に、前記第1導電型半導体の電位が前記第2導電型半導体の電位よりも高くなるように電圧を印加する電源（25）と、前記第2の熱電素子（65a及び66a，65b及び66b，65c及び66c，65d及び66d，65e及び66e，65f及び66f，65g及び66g，65h及び66h，65i及び66i）に接続される負荷（71）とを有する熱電変換装置が提供される。

[0160] また、上述した本発明の実施の形態によれば、第1導電型半導体及び第2導電型半導体から構成され電気エネルギーにより熱を移動させる第1の熱電素子（15a及び16a，15b及び16b）、及び、第1導電型半導体及び第2導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第2の熱電素子（65a及び66a，65b及び66b，65c及び66c，65d及び66d，65e及び66e，65f及び66f，65g及び66g，65h及び66h，65i及び66i）が、基板（11）と熱交換部材（19）に挟まれて配置されている熱電変換モジュール（60）と、前記第1の熱電素子（15a及び16a，15b及び16b）に、前記第1導電型半導体の電位が前記第2導電型半導体の電位よりも高くなるように電圧を印加する可変電源（73）と、前記第2の熱電素子（65a及び66a，65b及び66b，65c及び66c，65d及び66d，65e及び66e，65f及び66f，65g及び66g，65h及び66h，65i及び66i）に接続される負荷（71）と、前記第2の熱電素子（65a及び66

a, 65 b 及び 66 b, 65 c 及び 66 c, 65 d 及び 66 d, 65 e 及び 66 e, 65 f 及び 66 f, 65 g 及び 66 g, 65 h 及び 66 h, 65 i 及び 66 i) から出力される電流又は電圧を検知する検知部 (72) と、前記検知部 (72) の検知結果に基づいて、前記第 1 の熱電素子 (15 a 及び 16 a, 15 b 及び 16 b) の前記熱交換部材 (19) 側の温度 (T_c) を算出し、前記温度 (T_c) が所定の温度になるように前記可変電源 (73) の電圧を制御する制御部 (74) と、を有する熱電変換装置 (70) が提供される。

[0161] なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

[0162] 本国際出願は、2008 年 11 月 12 日に提出した日本国特許出願第 2008-290273 号に基づく優先権を主張するものであり、日本国特許出願第 2008-290273 号の全内容を本国際出願に援用する。

産業上の利用可能性

[0163] 本発明は、熱電効果を利用した熱電素子を有する熱電変換モジュール及び熱電変換装置に適用可能である。

符号の説明

[0164] 10, 30, 50, 60 熱電変換モジュール
11, 11A, 20, 31 基板
12 第 1 絶縁層
13 第 1 配線パターン
14 a, 14 b, 14 c, 14 d 電極
15 a, 15 b, 65 a, 65 b, 65 c, 65 d, 65 e, 65 f, 65 g, 65 h, 65 i P 型半導体
16 a, 16 b, 66 a, 66 b, 66 c, 66 d, 66 e, 66 f, 66 g, 66 h, 66 i N 型半導体
17 第 2 絶縁層
18 第 2 配線パターン

- 1 9 基板（熱交換部材）
 - 1 9 a 面
- 2 1 シリコン基板
 - 2 1 a 放熱機構
 - 2 1 b 突起部
- 2 2 第 3 絶縁層
- 2 3 シリコン活性層
- 2 5 外部電源
- 3 1 X, 3 1 Y, 6 1 X スルーホール
- 4 5 発熱体
- 6 1 第 3 絶縁層
- 6 2 第 4 絶縁層
- 6 3 第 3 配線パターン
- 6 4 第 4 配線パターン
- 7 0 熱電変換装置
 - 7 1 負荷
 - 7 2 検知部
 - 7 3 可変電源
 - 7 4 制御部
- 8 0 レーザダイオードパッケージ
 - 8 1 L D ステム
 - 8 2 レーザダイオード
 - 8 3 端子部
 - 8 4 封止部
 - 8 5 カバー部
- α 冷却素子群
- β 発電素子群
- A 熱電変換モジュール形成領域

B ダイシング領域

C 基板切断位置

I 電流

V 電圧

T_c, T_h, T_w 温度

請求の範囲

- [請求項1] 電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、
、
前記第1又は第2の熱電素子上に配置される熱交換部材と、を有し、
、
前記基板は、放熱構造を有することを特徴とする熱電変換モジュール。
- [請求項2] 請求項1記載の熱電変換モジュールであって、
前記基板の前記第1又は第2の熱電素子が設けられている面側と反対の面側に電極が形成され、
前記電極は、前記基板を貫通するスルーホールを介して前記第1又は第2の熱電素子と電氣的に接続されていることを特徴とする熱電変換モジュール。
- [請求項3] 請求項1記載の熱電変換モジュールであって、
前記基板の側面に溝が形成されており、
前記溝には、前記第1又は第2の熱電素子と電氣的に接続された導電体が形成されていることを特徴とする熱電変換モジュール。
- [請求項4] 請求項1記載の熱電変換モジュールであって、
前記第1の熱電素子と前記第2の熱電素子が、基板と熱交換部材に挟まれて配置されていることを特徴とする熱電変換モジュール。
- [請求項5] 請求項1記載の熱電変換モジュールであって、
前記基板は、シリコンからなる第1層に絶縁体からなる第2層とシリコンからなる第3層と絶縁体からなる第4層が積層された構造を有することを特徴とする熱電変換モジュール。
- [請求項6] 請求項5記載の熱電変換モジュールであって、
前記第1又は第2の熱電素子は、前記第4層側に形成され、
前記放熱構造は、前記第1層に形成されていることを特徴とする熱

電変換モジュール。

- [請求項7] 電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、
- 、
- 前記第1又は第2の熱電素子上に配置される熱交換部材と、を有し、
- 、
- 前記基板の前記第1又は第2の熱電素子が設けられている面側と反対の面側に電極が形成され、
- 前記電極は、前記基板を貫通するスルーホールを介して前記第1又は第2の熱電素子と電氣的に接続されていることを特徴とする熱電変換モジュール。

- [請求項8] 請求項7記載の熱電変換モジュールであって、
- 前記基板は、放熱構造を有することを特徴とする熱電変換モジュール。

- [請求項9] 請求項7記載の熱電変換モジュールであって、
- 前記第1の熱電素子と前記第2の熱電素子が、基板と熱交換部材に挟まれて配置されていることを特徴とする熱電変換モジュール。

- [請求項10] 請求項7記載の熱電変換モジュールであって、
- 前記基板は、シリコンからなる第1層に、絶縁体からなる第2層と、シリコンからなる第3層と、絶縁体からなる第4層が積層された構造を有することを特徴とする熱電変換モジュール。

- [請求項11] 請求項10記載の熱電変換モジュールであって、
- 前記第1又は第2の熱電素子は、前記第4層側に形成され、
- 前記放熱構造は、前記第1層に形成されていることを特徴とする熱電変換モジュール。

- [請求項12] 電気エネルギーにより熱を移動させる第1の熱電素子又は熱エネルギーを電気エネルギーに変換する第2の熱電素子が配置される基板と、
- 、

前記第 1 又は第 2 の熱電素子上に配置される熱交換部材と、を有し、

前記基板の側面に溝が形成されており、

前記溝には、前記第 1 又は第 2 の熱電素子と電氣的に接続された導電体が形成されていることを特徴とする熱電変換モジュール。

[請求項13] 電気エネルギーにより熱を移動させる第 1 の熱電素子と、熱エネルギーを電気エネルギーに変換する第 2 の熱電素子が、基板と熱交換部材に挟まれて配置されていることを特徴とする熱電変換モジュール。

[請求項14] 請求項 1 3 記載の熱電変換モジュールであって、

前記第 2 の熱電素子は、前記基板と前記第 1 の熱電素子に挟まれて配置されるか又は前記第 1 の熱電素子は、前記基板と前記第 2 の熱電素子に挟まれて配置されていることを特徴とする熱電変換モジュール。

[請求項15] 請求項 1 3 記載の熱電変換モジュールであって、

前記基板は、放熱構造を有することを特徴とする熱電変換モジュール。

[請求項16] 請求項 1 3 記載の熱電変換モジュールであって、

前記基板の前記第 1 又は第 2 の熱電素子が設けられている面側と反対の面側に電極が形成され、

前記電極は、前記基板を貫通するスルーホールを介して前記第 1 又は第 2 の熱電素子と電氣的に接続されていることを特徴とする熱電変換モジュール。

[請求項17] 請求項 1 3 記載の熱電変換モジュールであって、

前記基板の側面に溝が形成されており、

前記溝には、前記第 1 又は第 2 の熱電素子と電氣的に接続されている導電体が形成されていることを特徴とする熱電変換モジュール。

[請求項18] 第 1 導電型半導体及び第 2 導電型半導体から構成され電気エネルギーにより熱を移動させる第 1 の熱電素子、及び、第 1 導電型半導体及

び第2導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第2の熱電素子が、基板と熱交換部材に挟まれて配置されている熱電変換モジュールと、

前記第1の熱電素子に、前記第1導電型半導体の電位が前記第2導電型半導体の電位よりも高くなるように電圧を印加する電源と、

前記第2の熱電素子に接続される負荷と、を有する熱電変換装置。

[請求項19]

請求項18記載の熱電変換装置であって、

前記負荷は、電気エネルギーを蓄える蓄電部部であることを特徴とする熱電変換装置。

[請求項20]

請求項18記載の熱電変換装置であって、

前記第2の熱電素子から出力される電流又は電圧を検知する検知部と、前記検知部の検知結果に基づいて、前記第1の熱電素子の前記熱交換部材側の温度を算出し温度を監視する制御部を有することを特徴とする熱電変換装置。

[請求項21]

第1導電型半導体及び第2導電型半導体から構成され電気エネルギーにより熱を移動させる第1の熱電素子、及び、第1導電型半導体及び第2導電型半導体から構成され熱エネルギーを電気エネルギーに変換する第2の熱電素子が、基板と熱交換部材に挟まれて配置されている熱電変換モジュールと、

前記第1の熱電素子に、前記第1導電型半導体の電位が前記第2導電型半導体の電位よりも高くなるように電圧を印加する可変電源と、

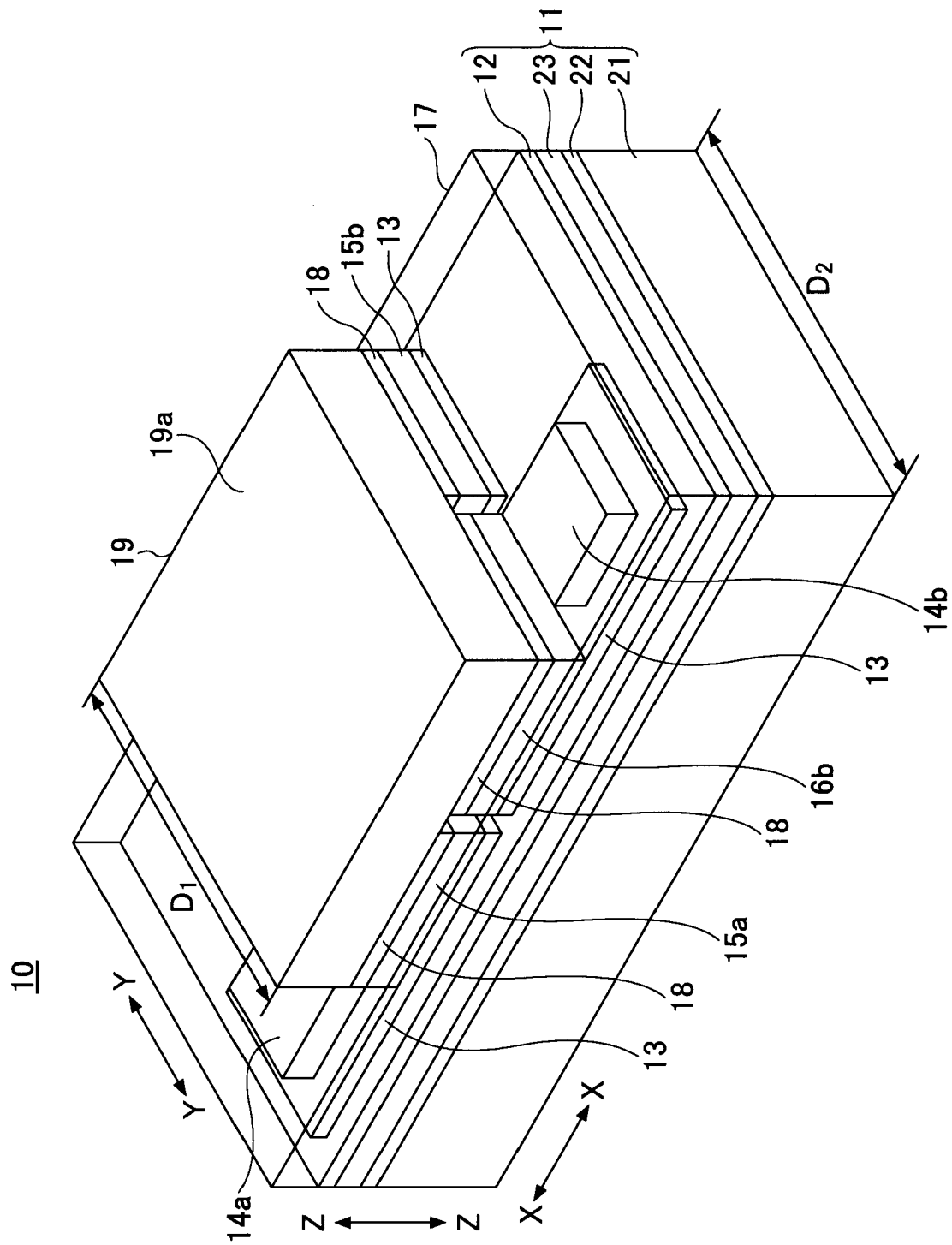
前記第2の熱電素子に接続される負荷と、

前記第2の熱電素子から出力される電流又は電圧を検知する検知部と、

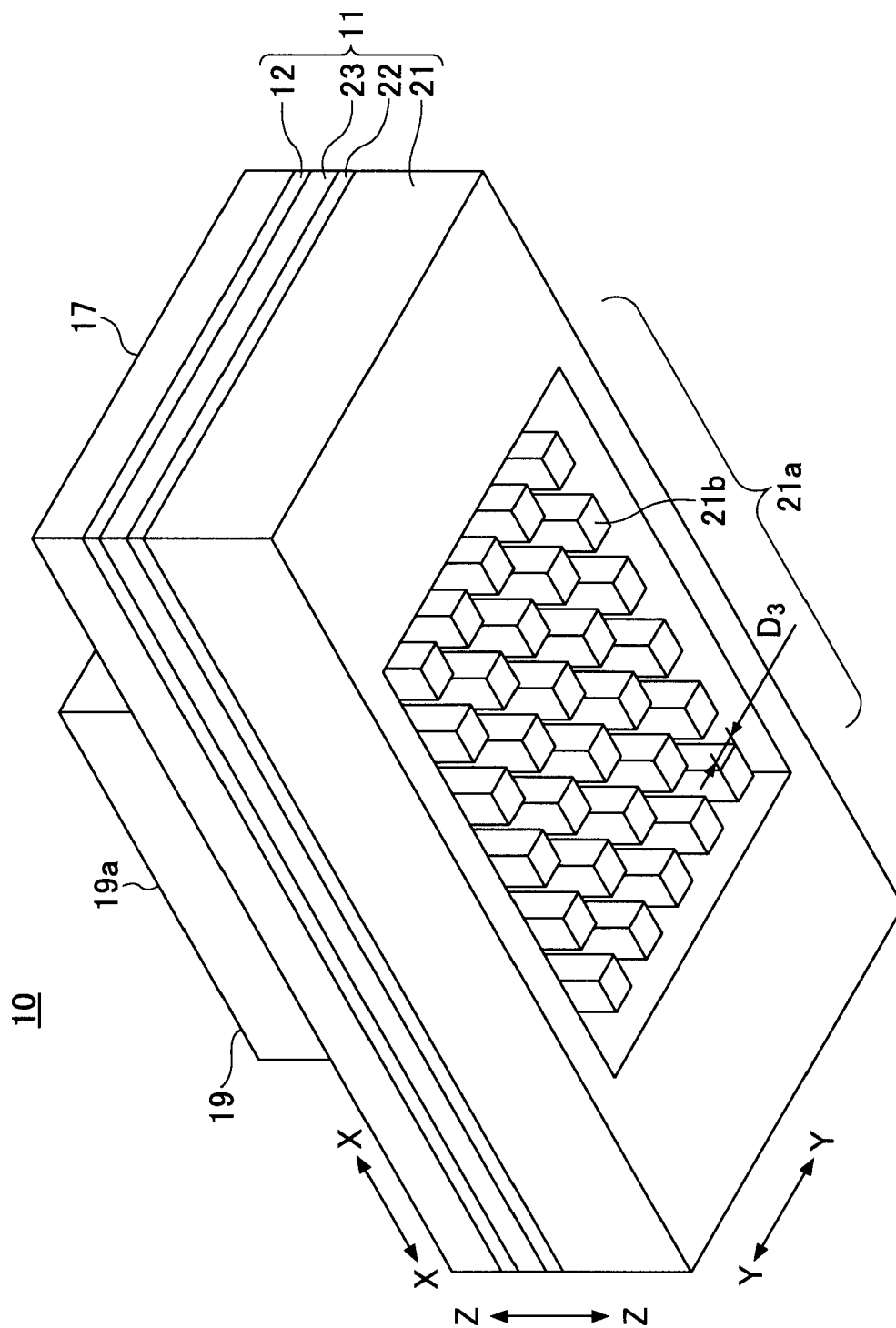
前記検知部の検知結果に基づいて、前記第1の熱電素子の前記熱交換部材側の温度を算出し、前記温度が所定の温度になるように前記可変電源の電圧を制御する制御部と、を有することを特徴とする熱電変換装置。

[請求項22] 請求項 2 1 記載の熱電変換装置であって、
前記負荷は、電気エネルギーを蓄える蓄電部であることを特徴とする熱電変換装置。

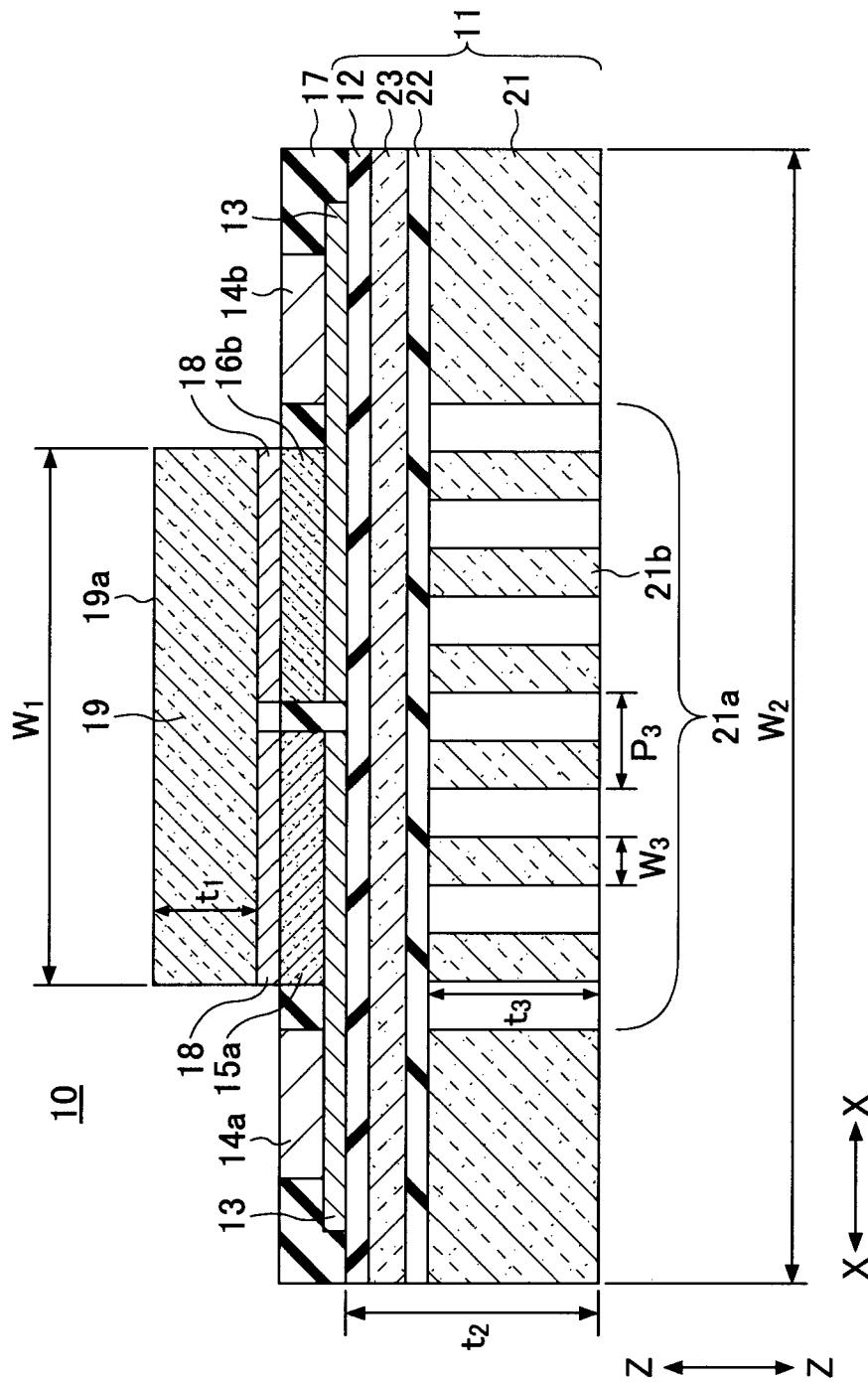
[図1]



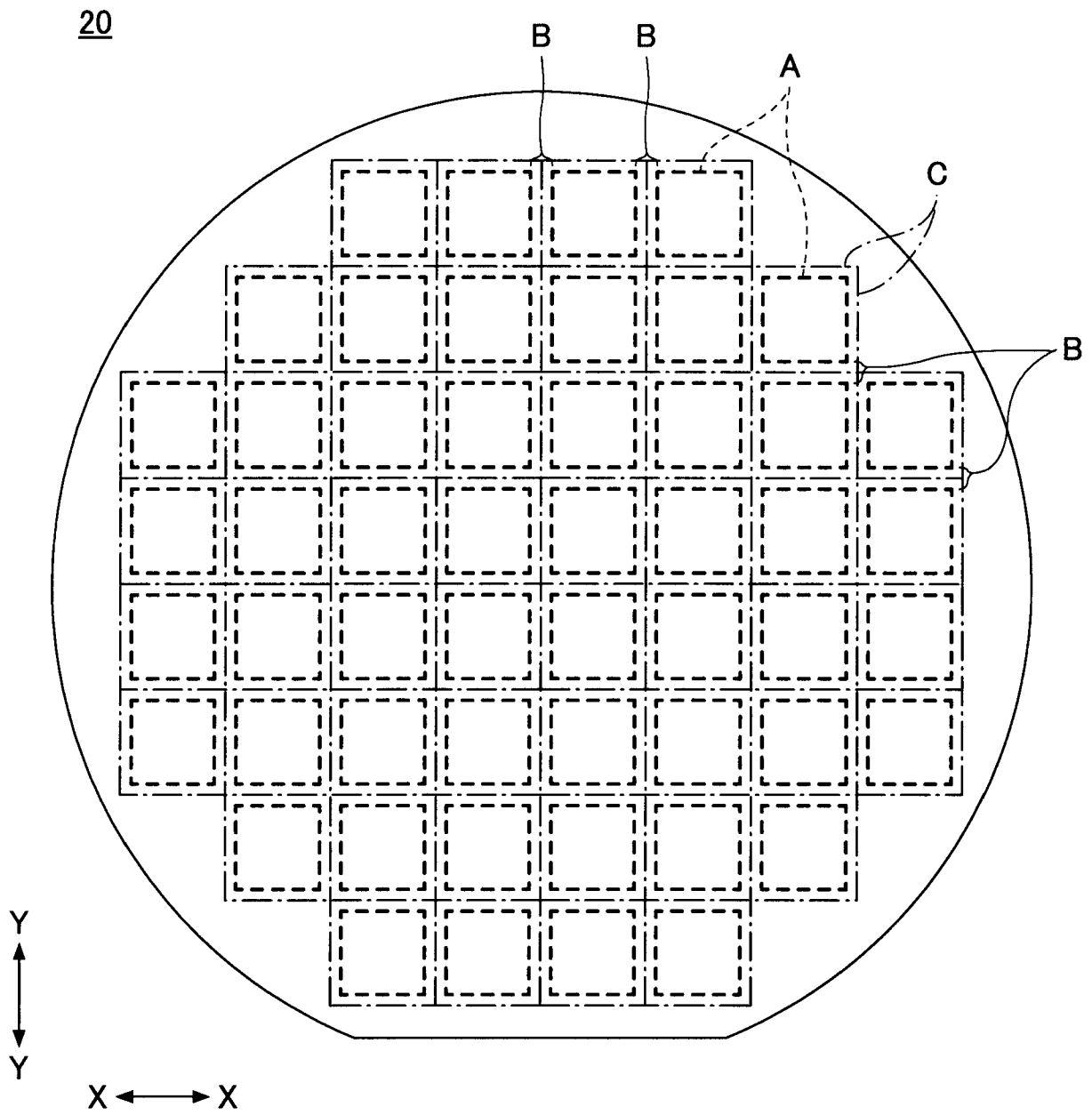
[図2]



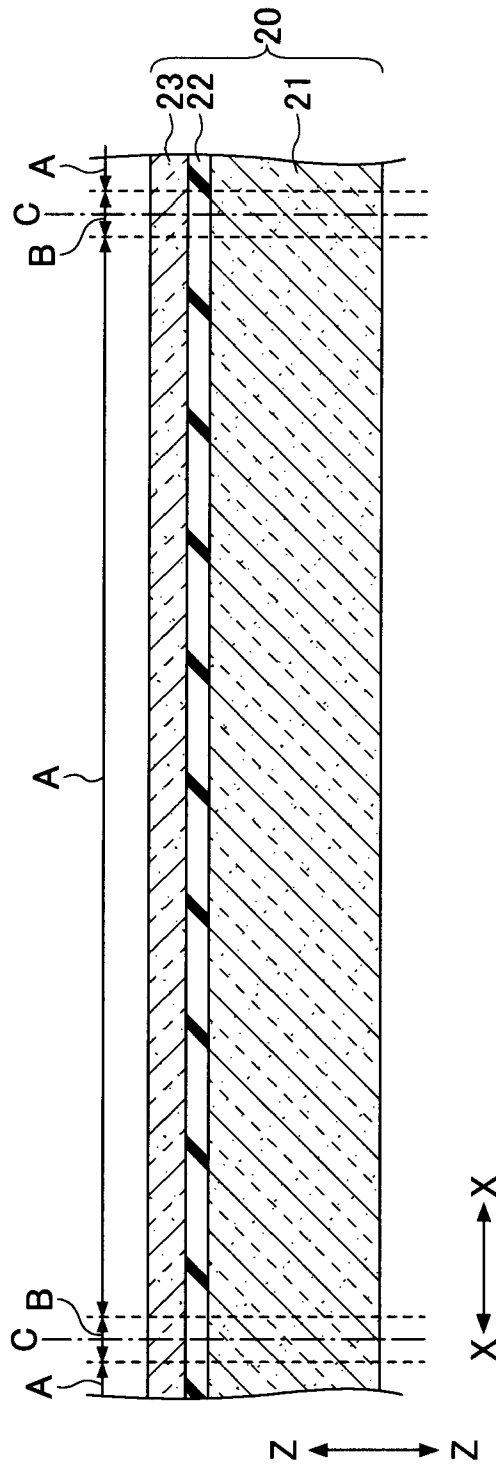
[図3]



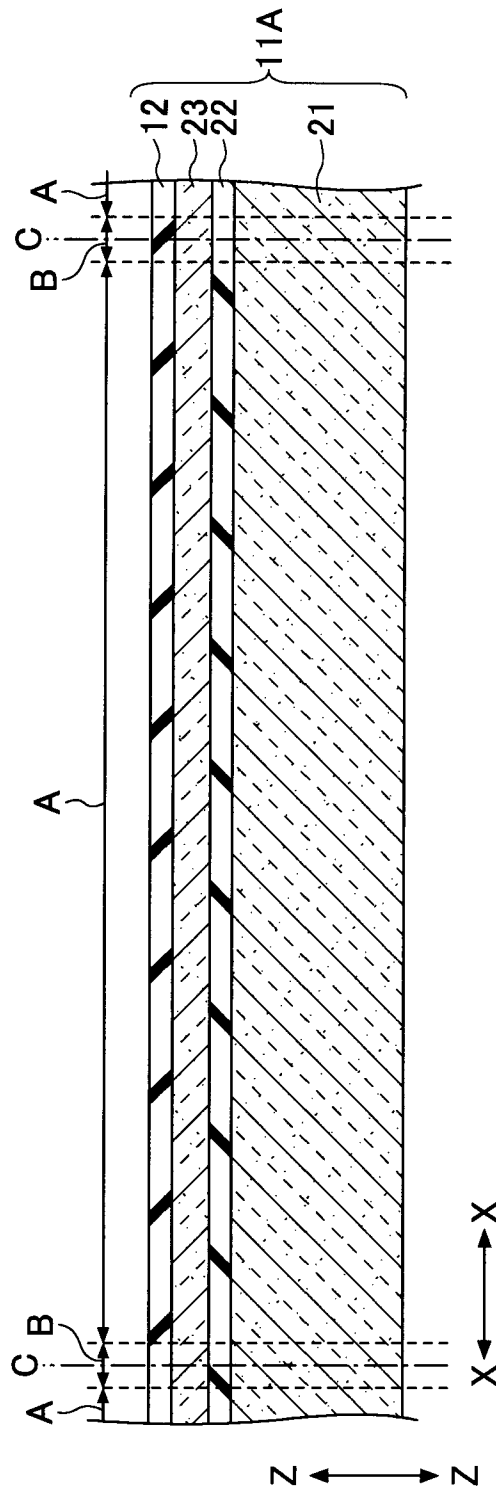
[図4]



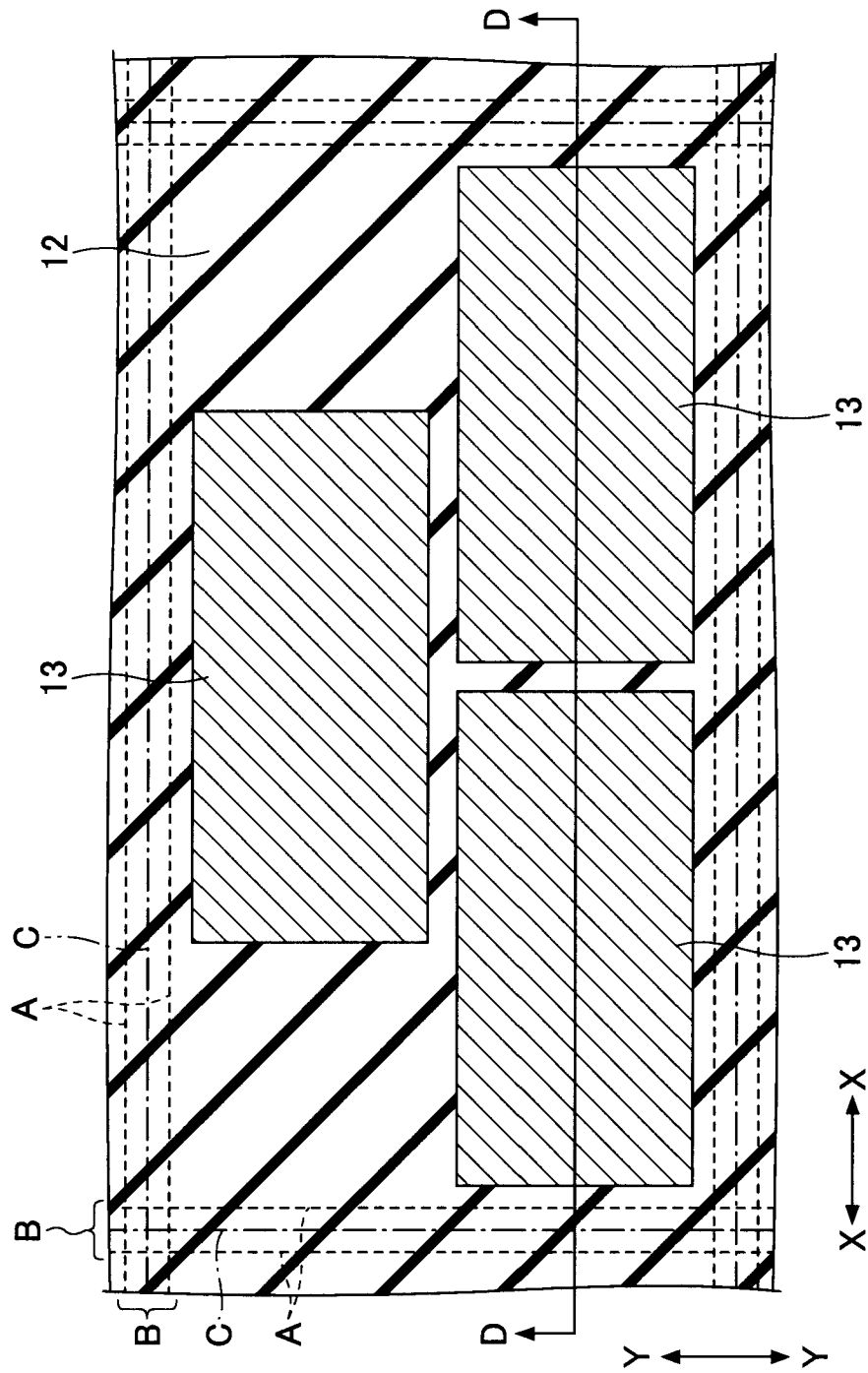
[図5]



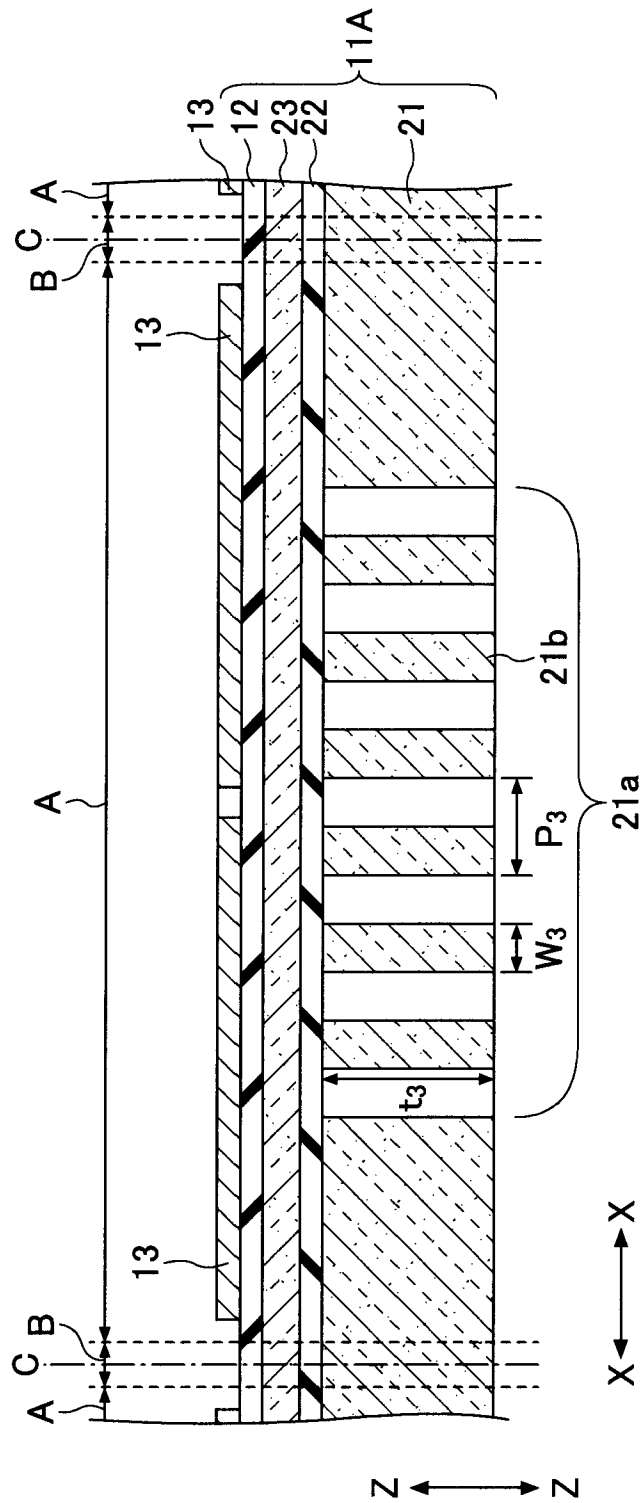
[図6]



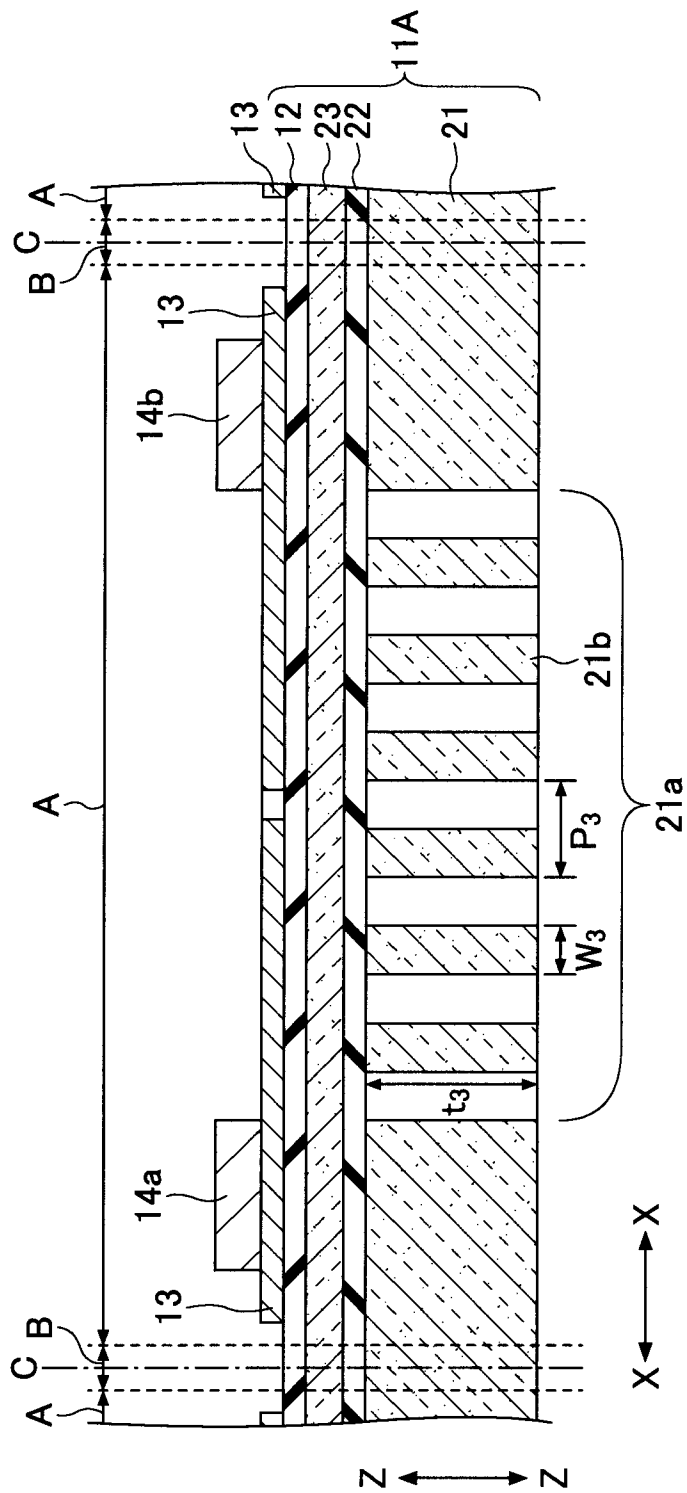
[図8]



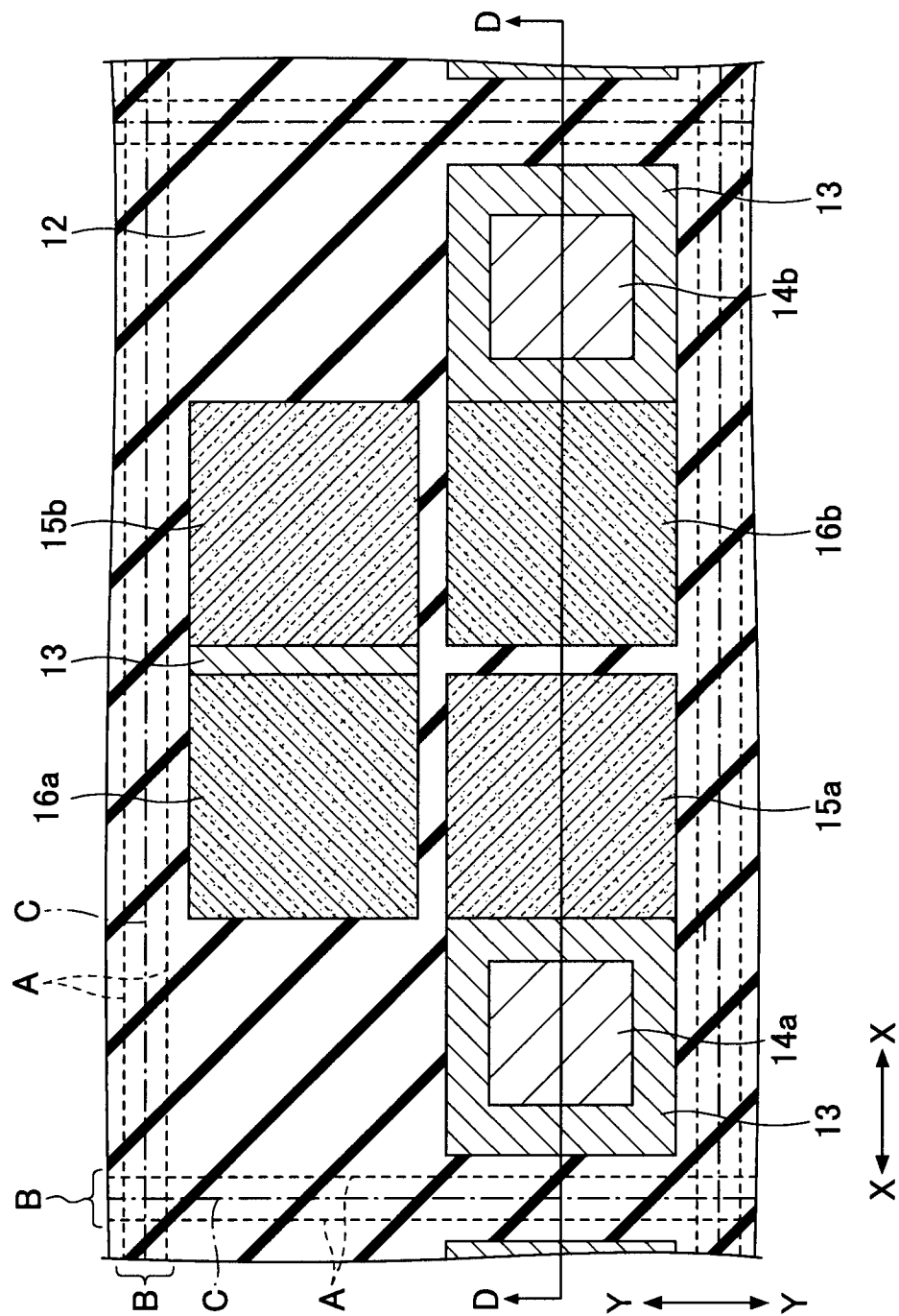
[図9]



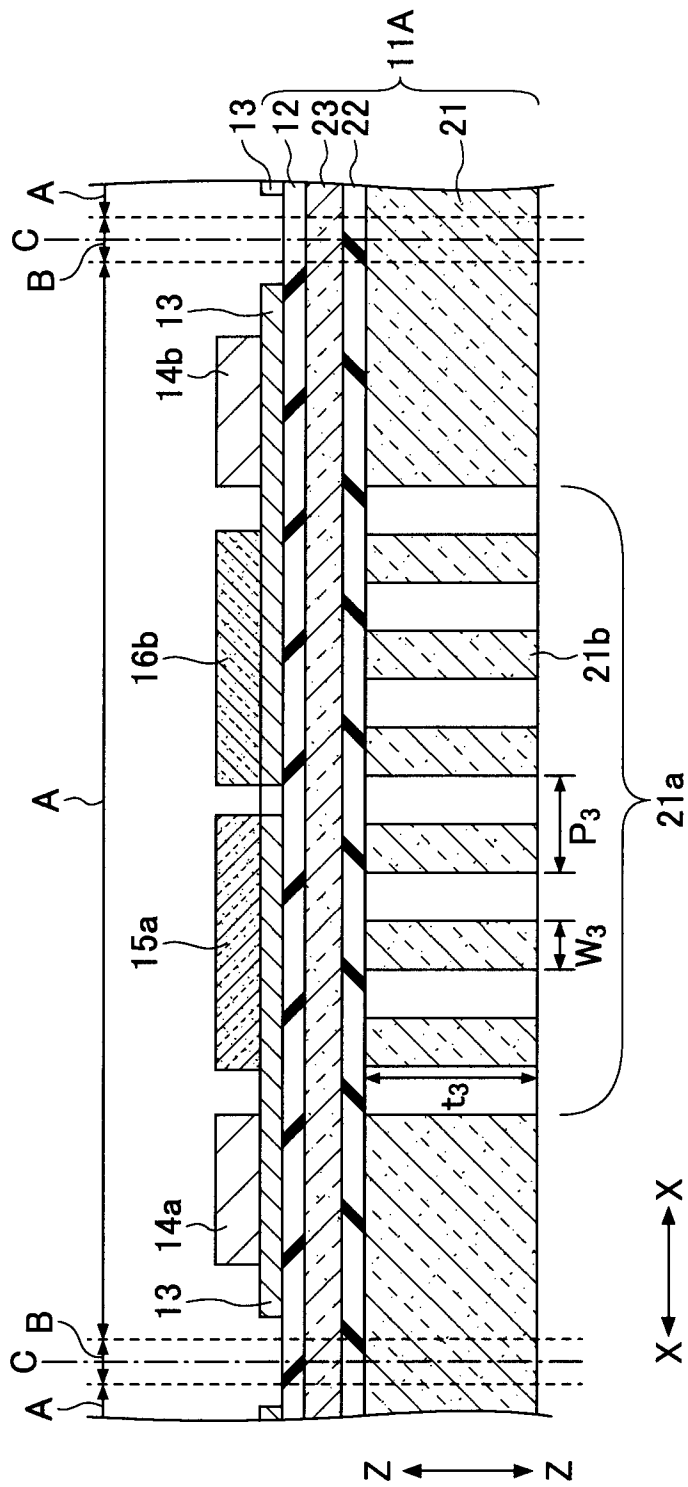
[図10]



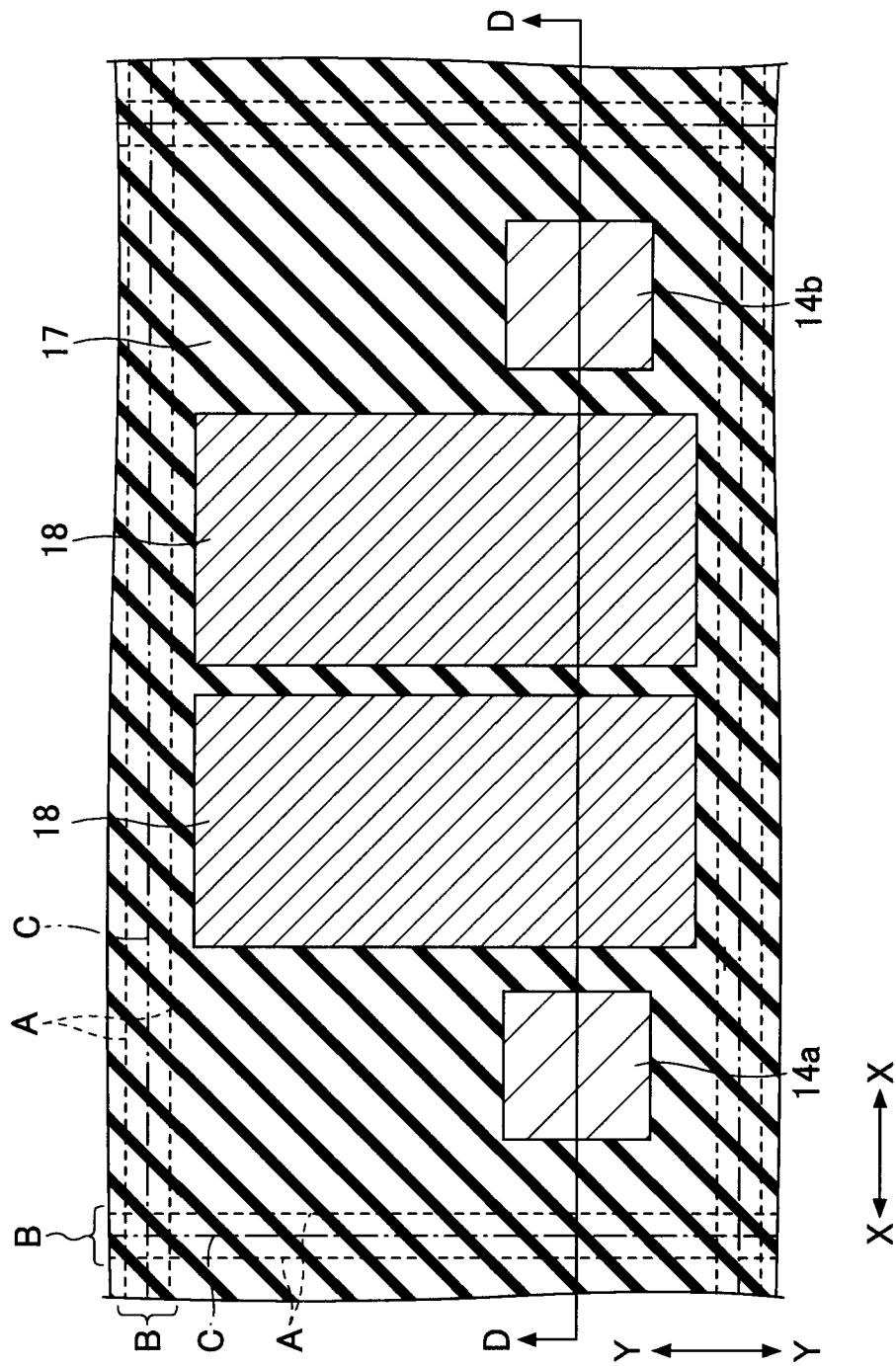
[図11]



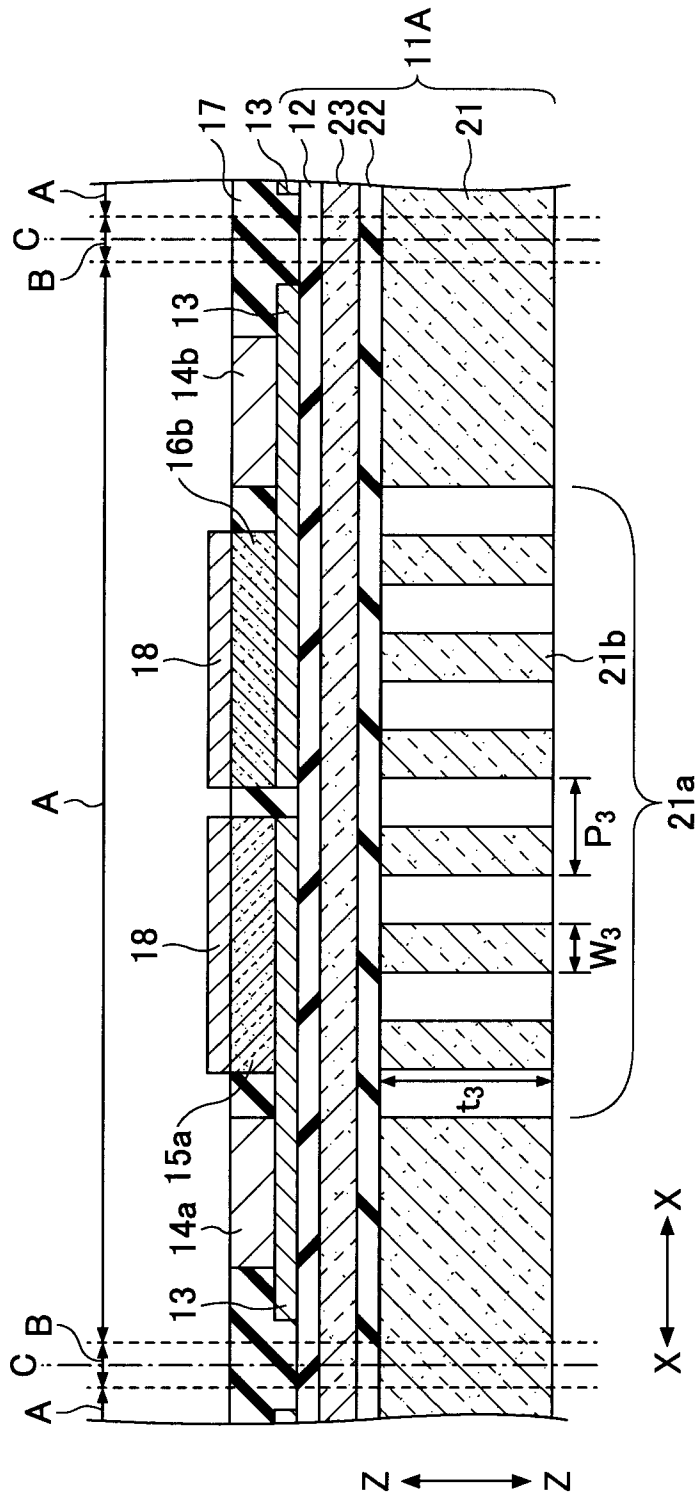
[図12]



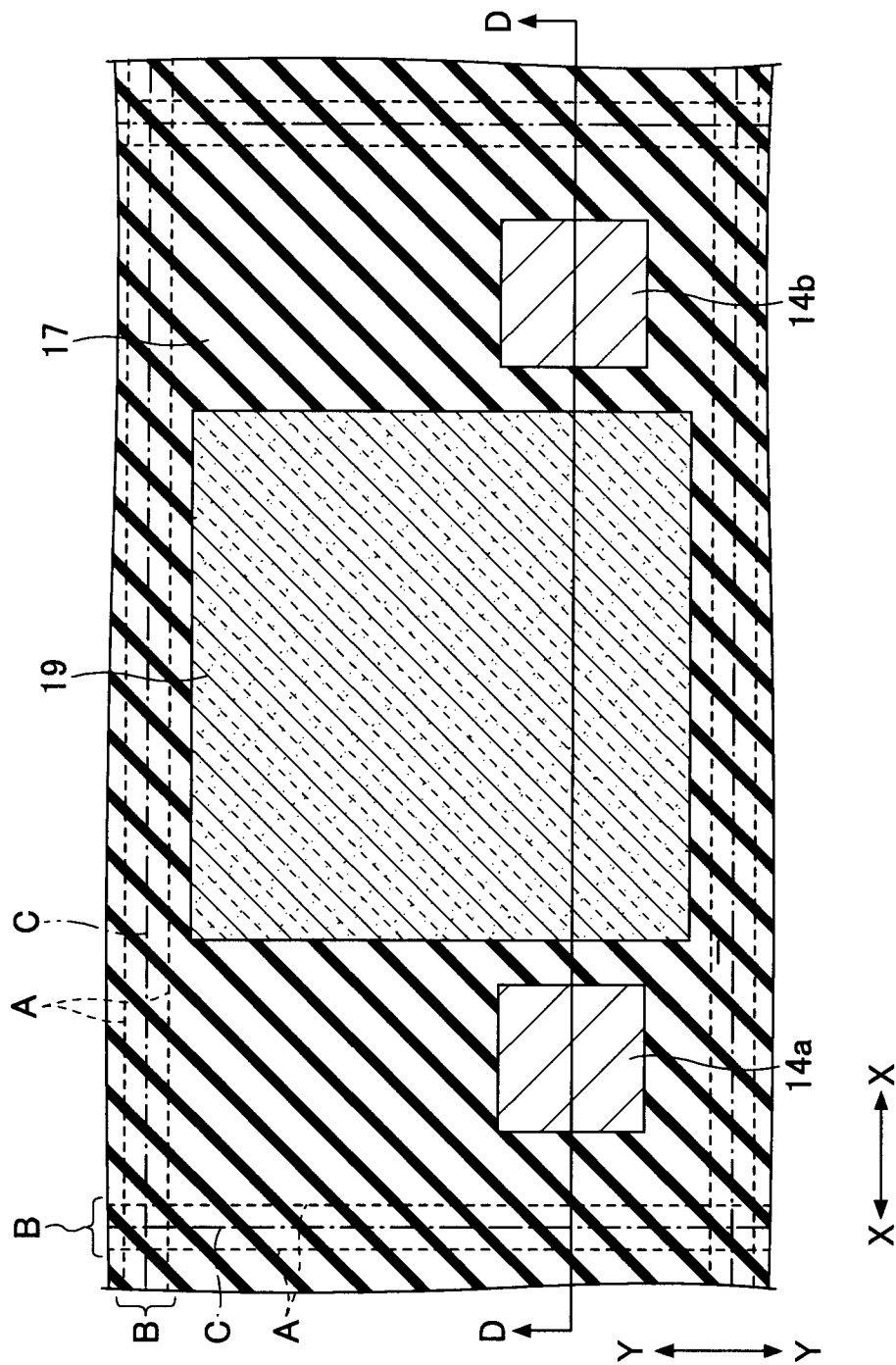
[図13]



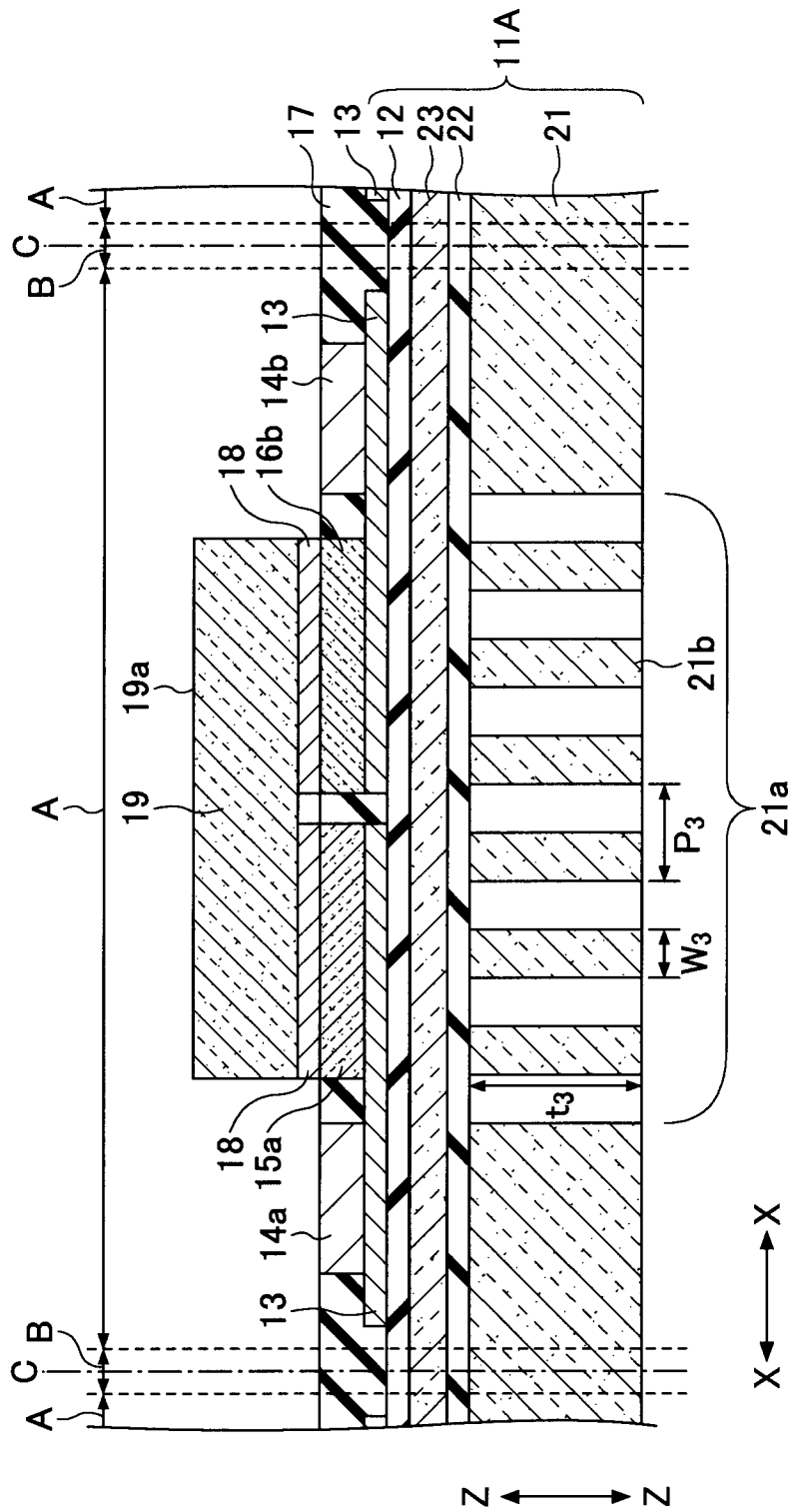
[図14]



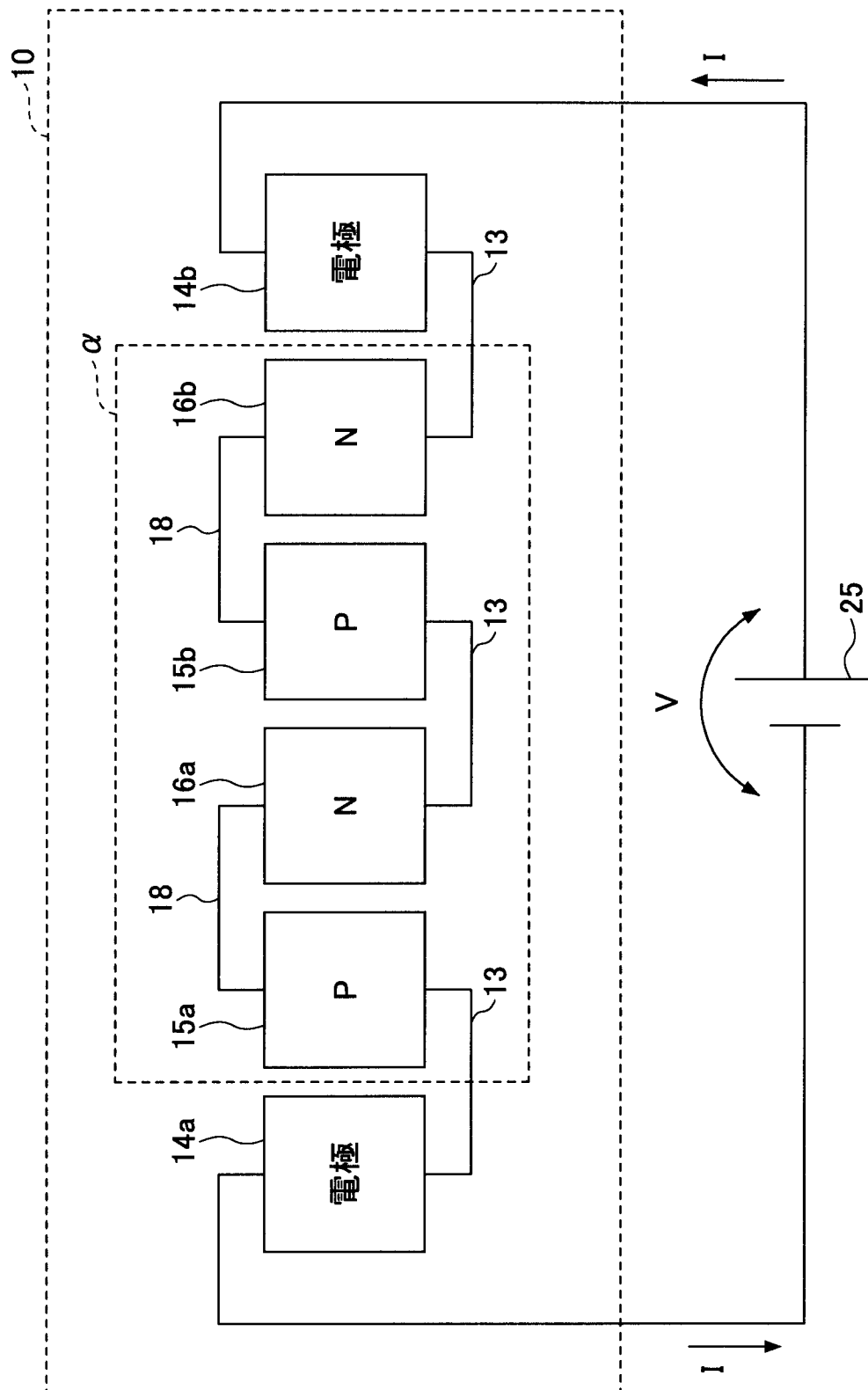
[図15]



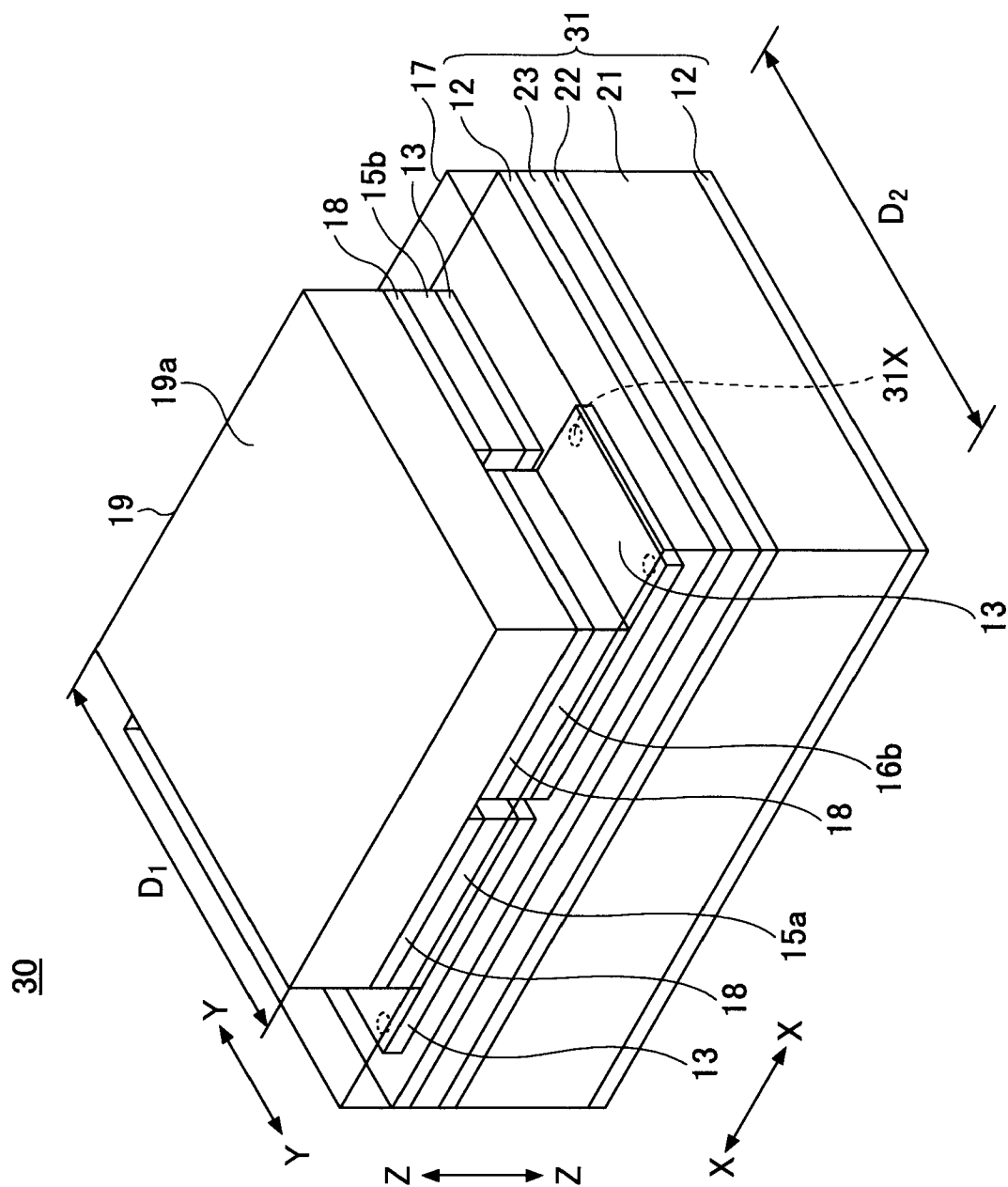
[図16]



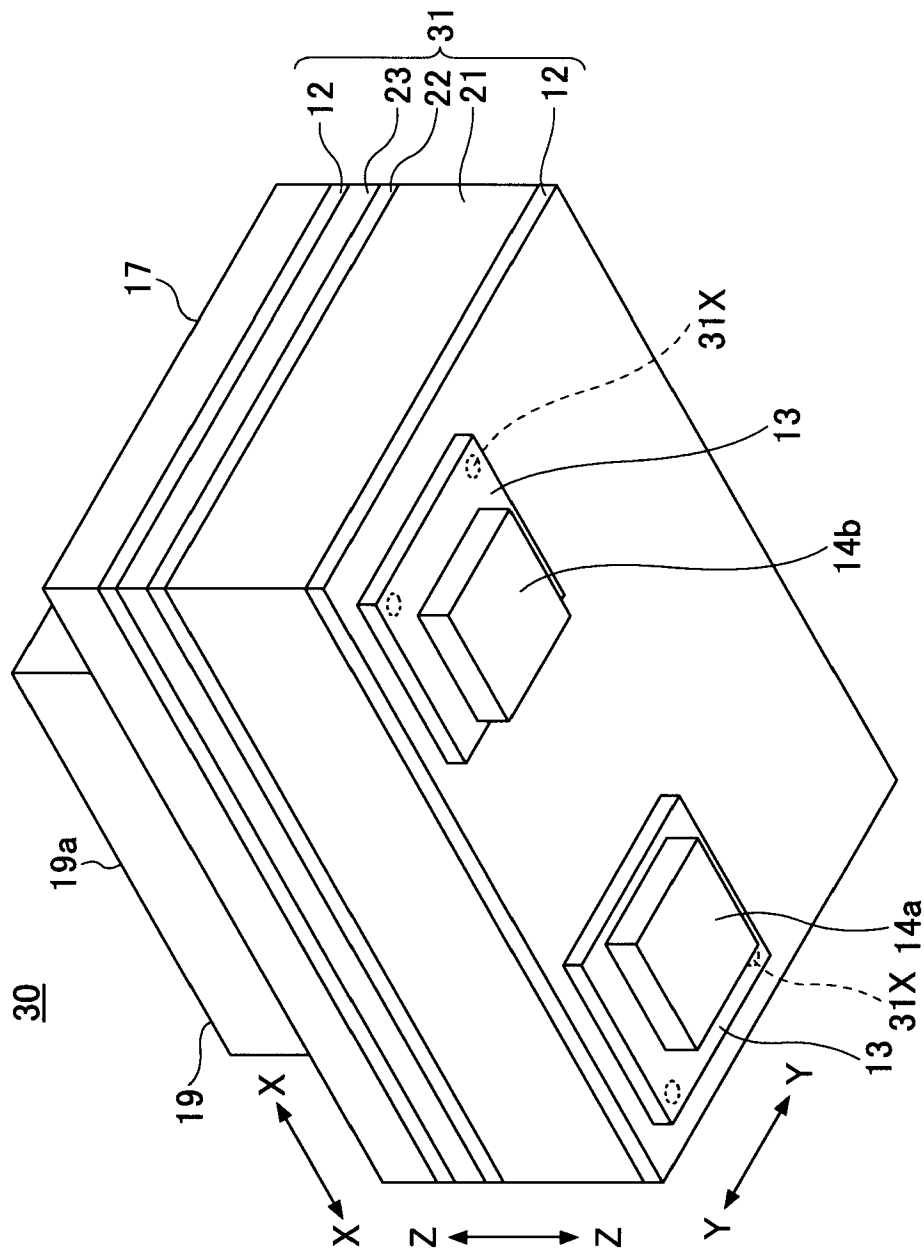
[図17]



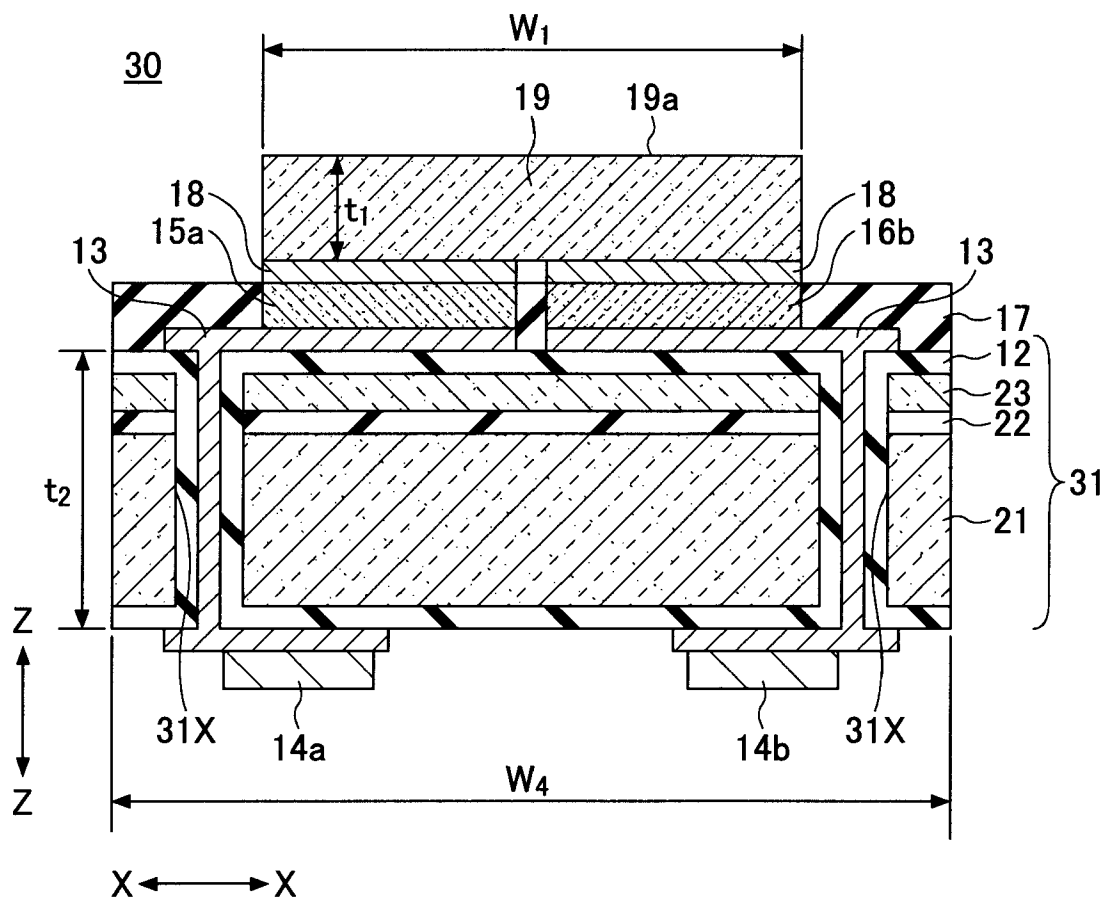
[図18]



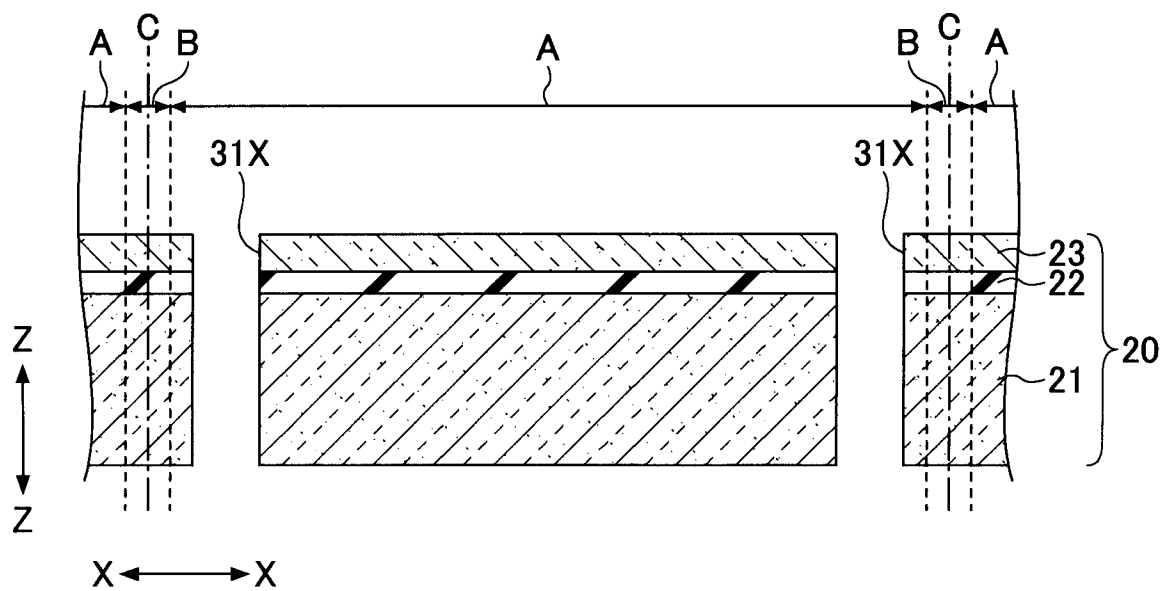
[図19]



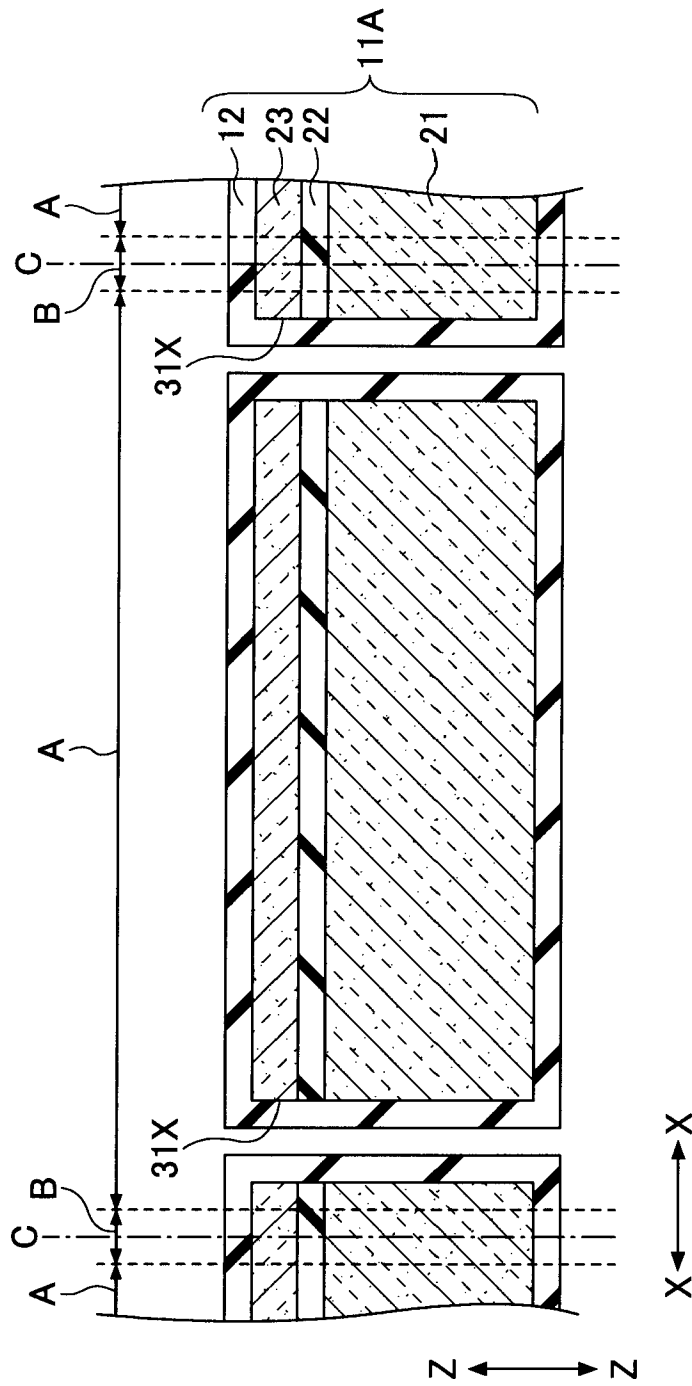
[図20]



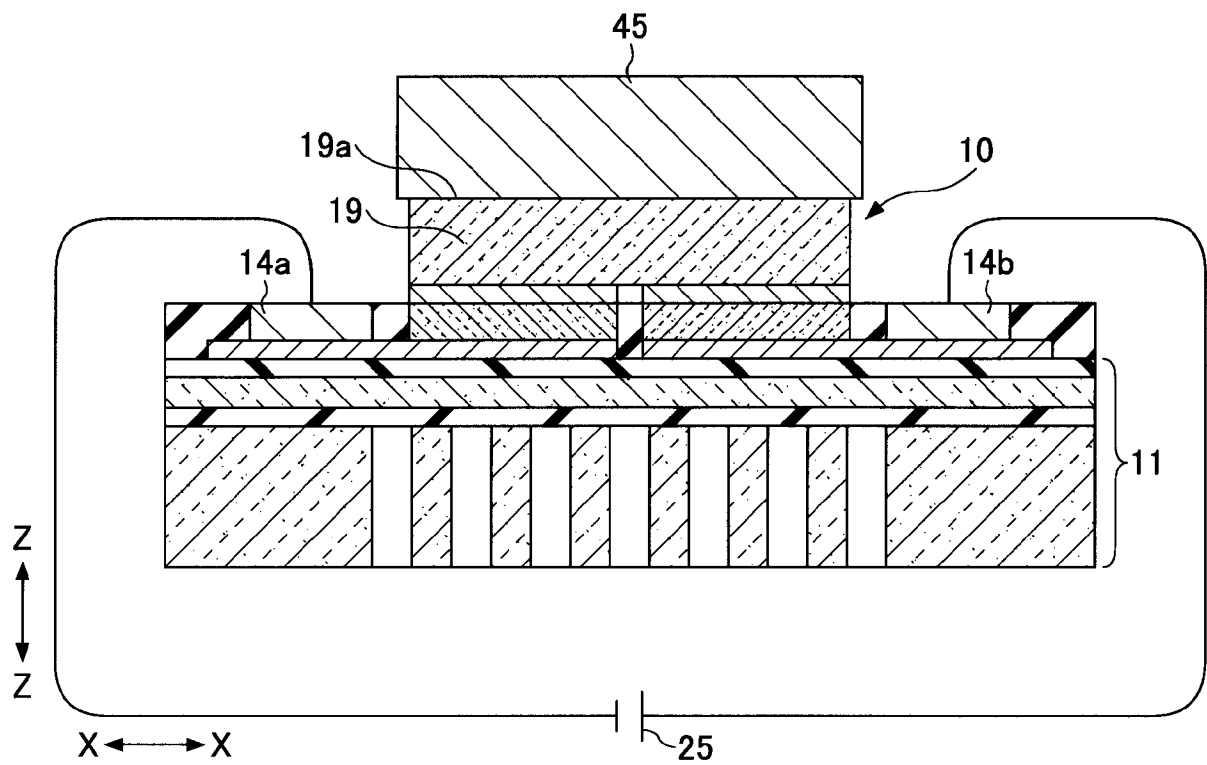
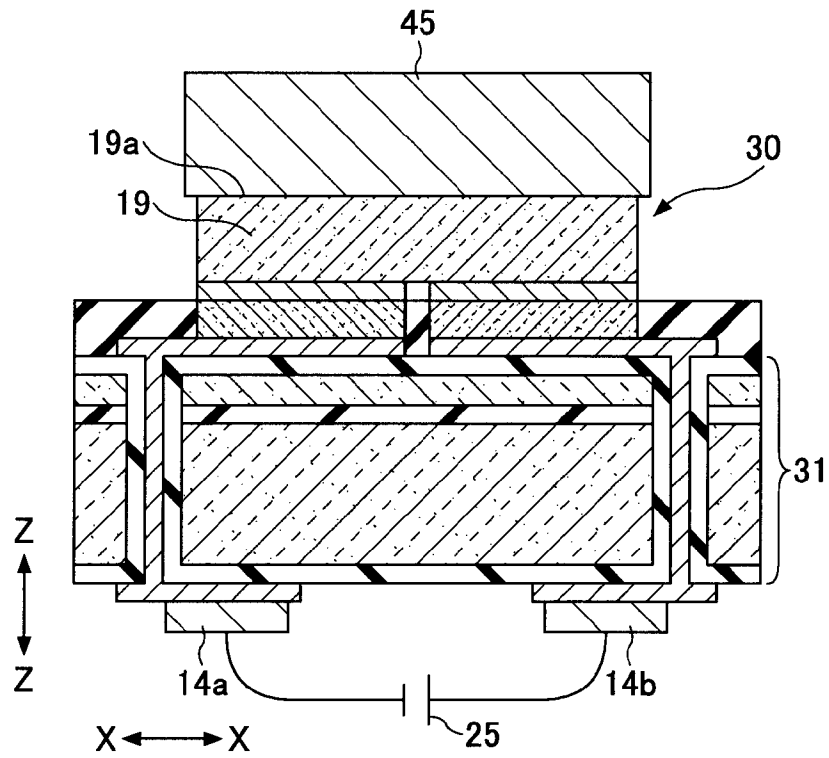
[図21]



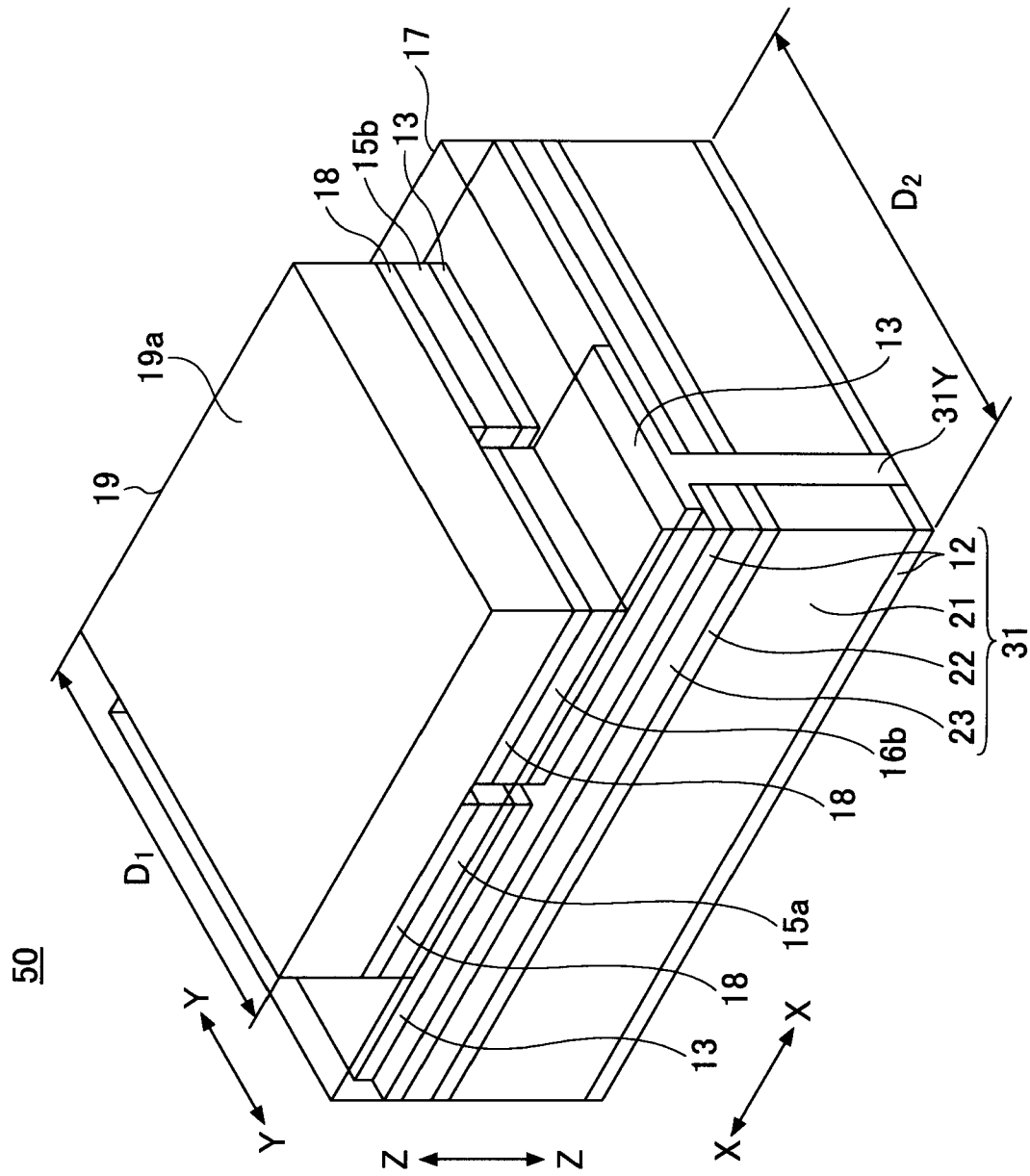
[図22]



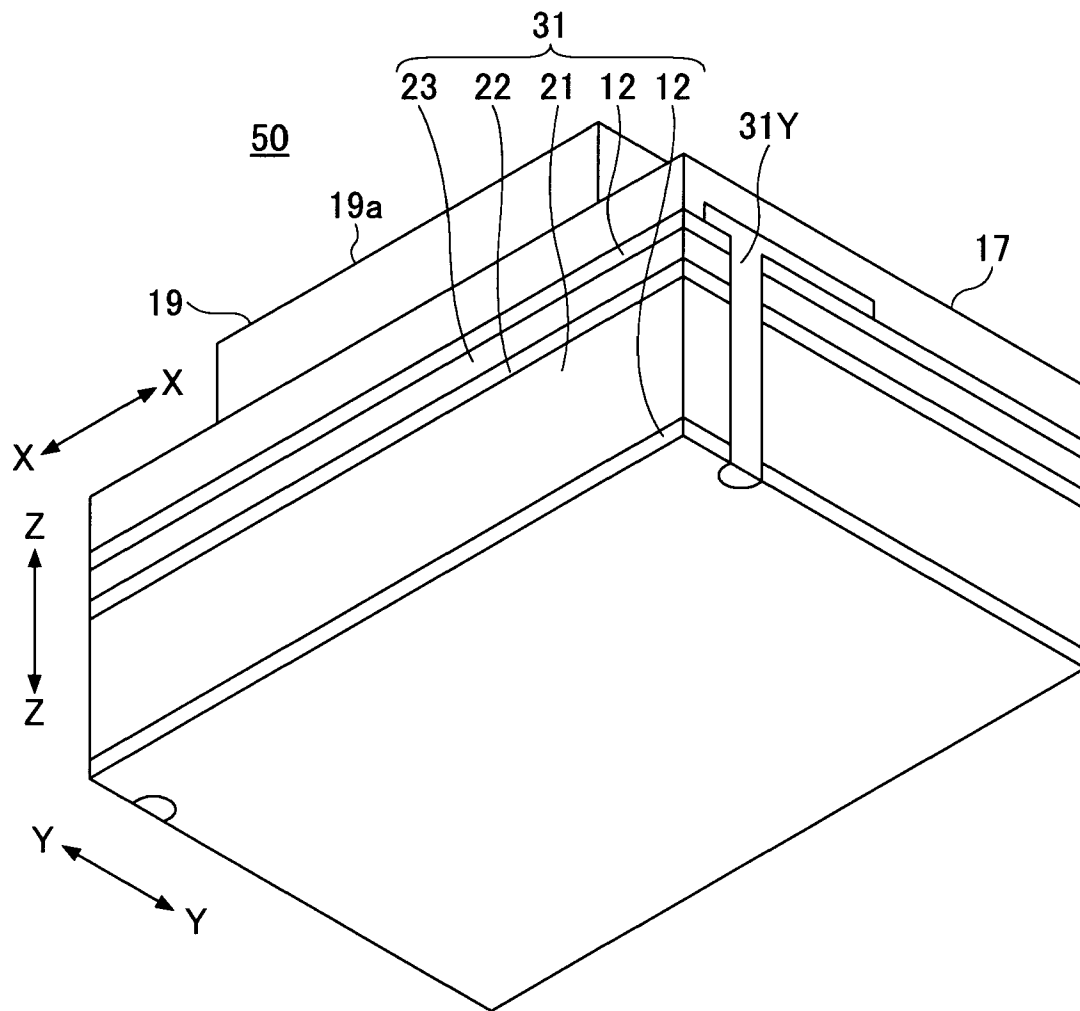
[図23]



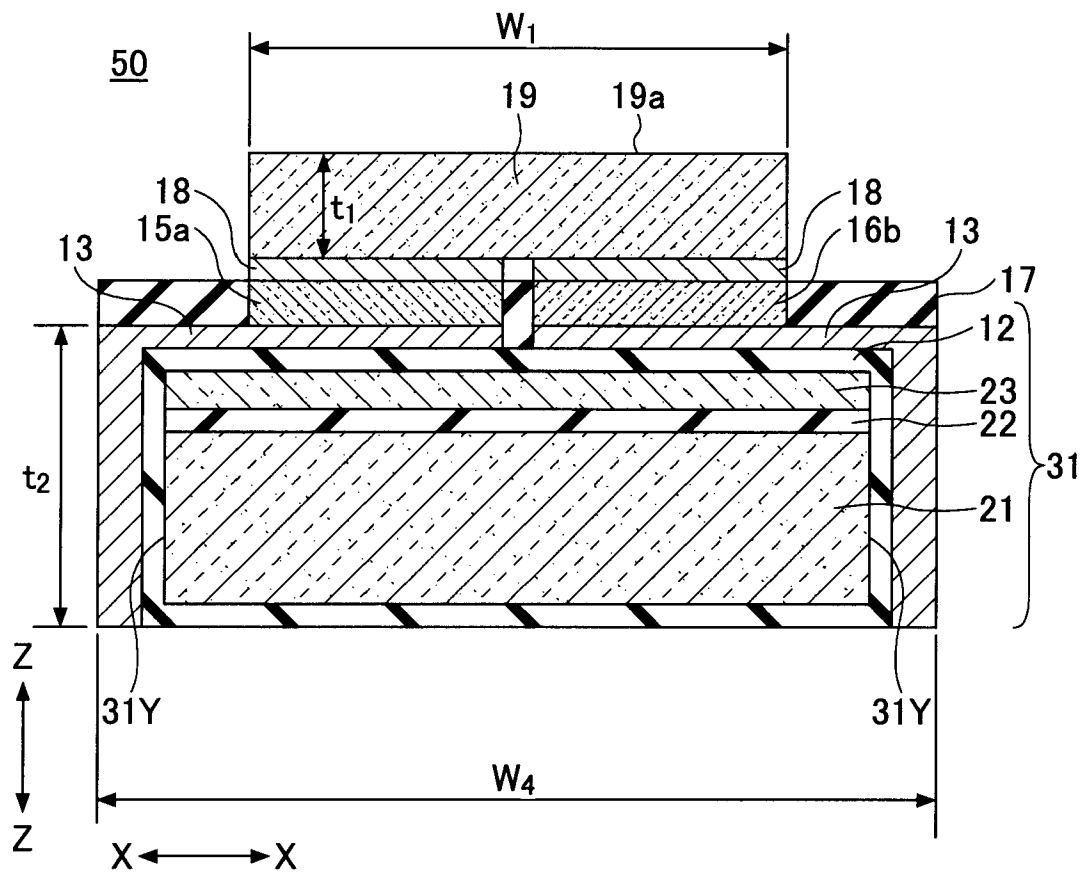
[図24]



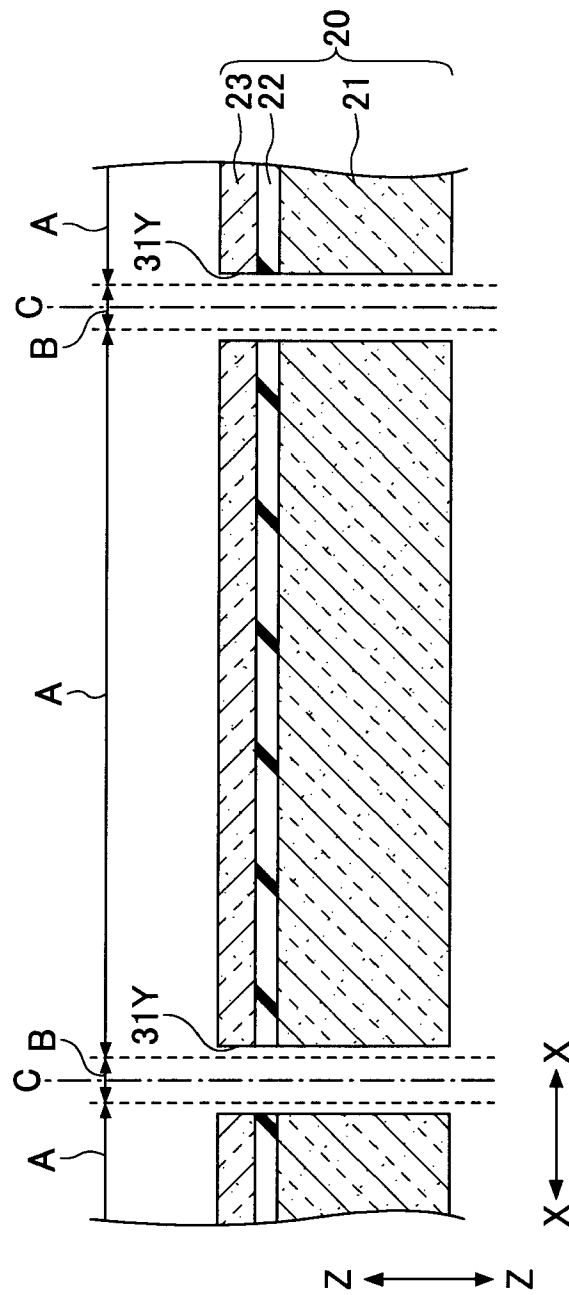
[図25]

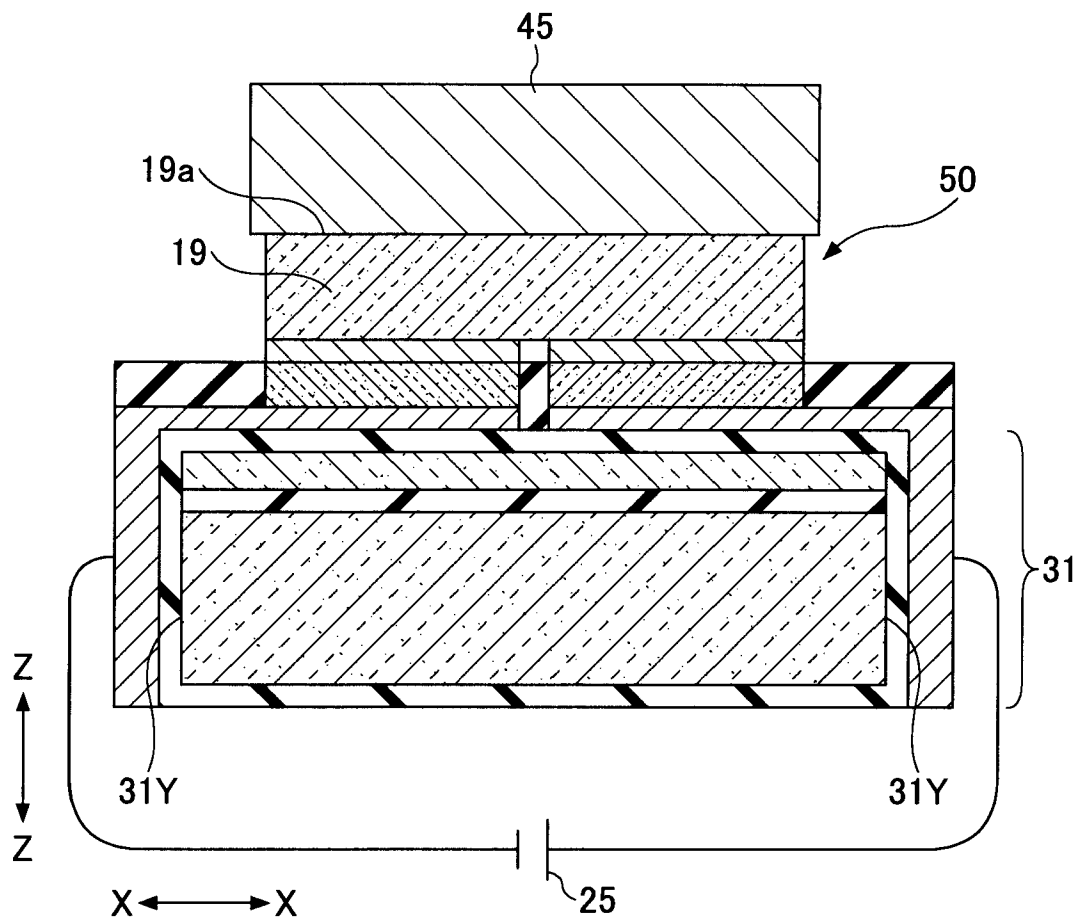


[図26]

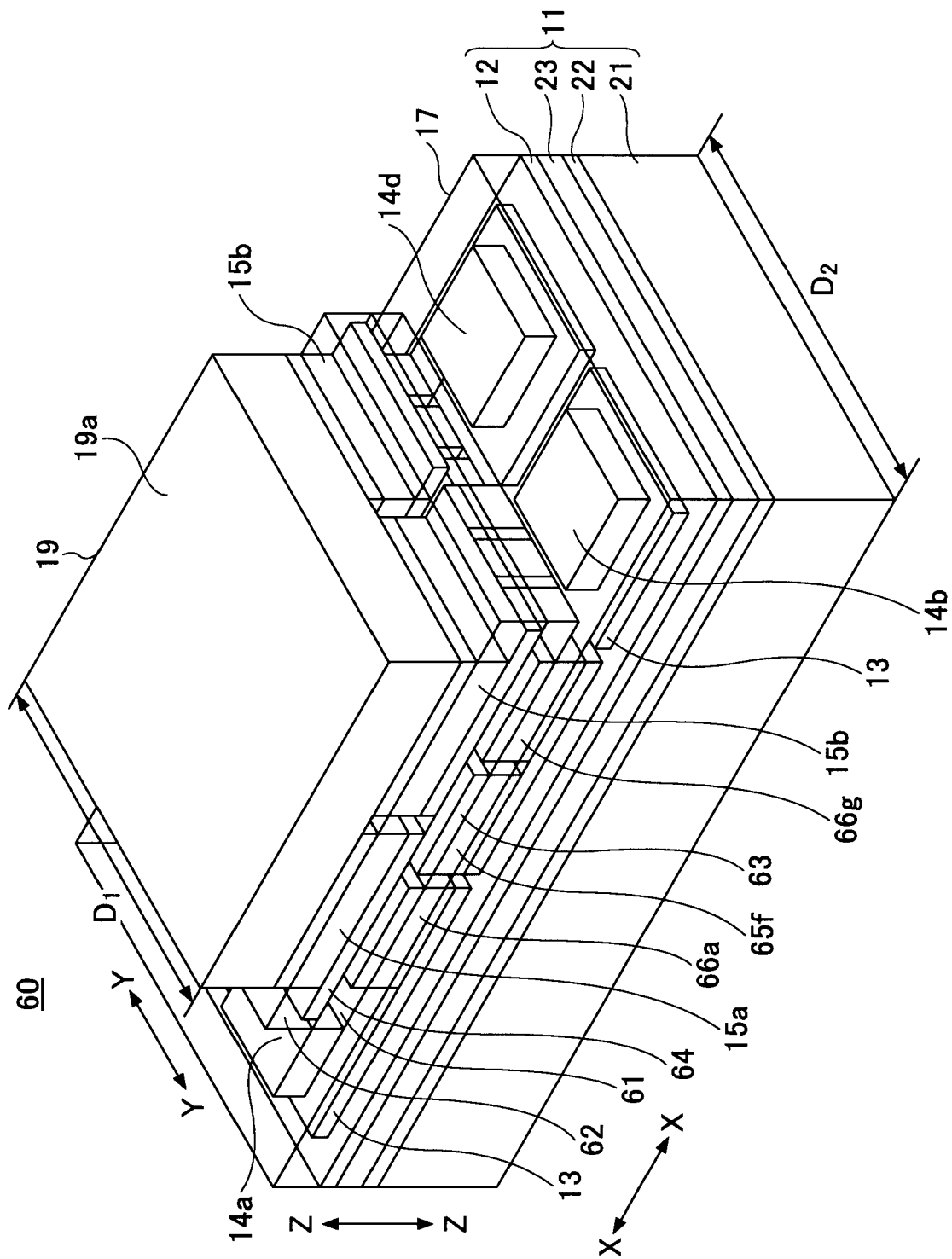


[図27]

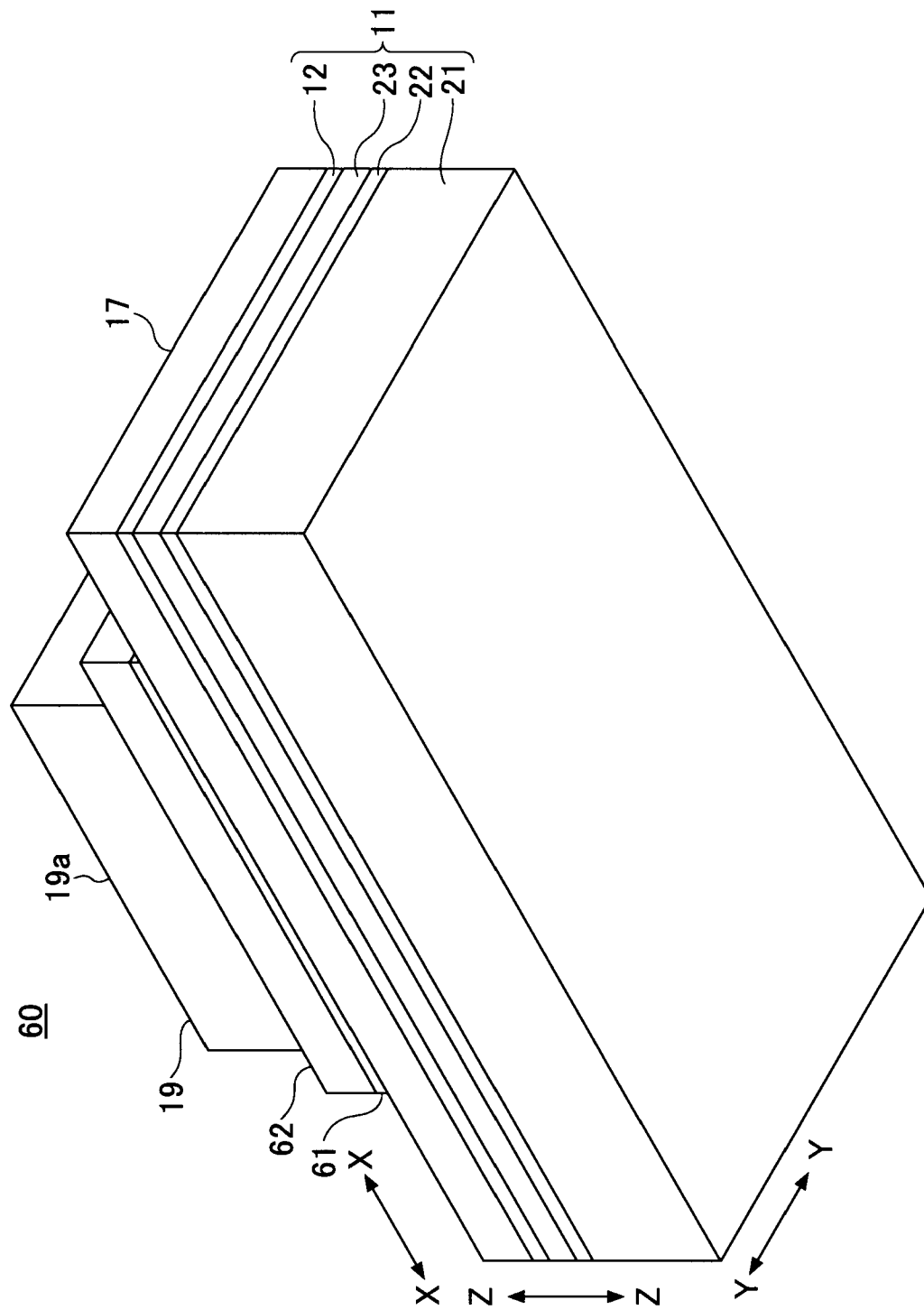




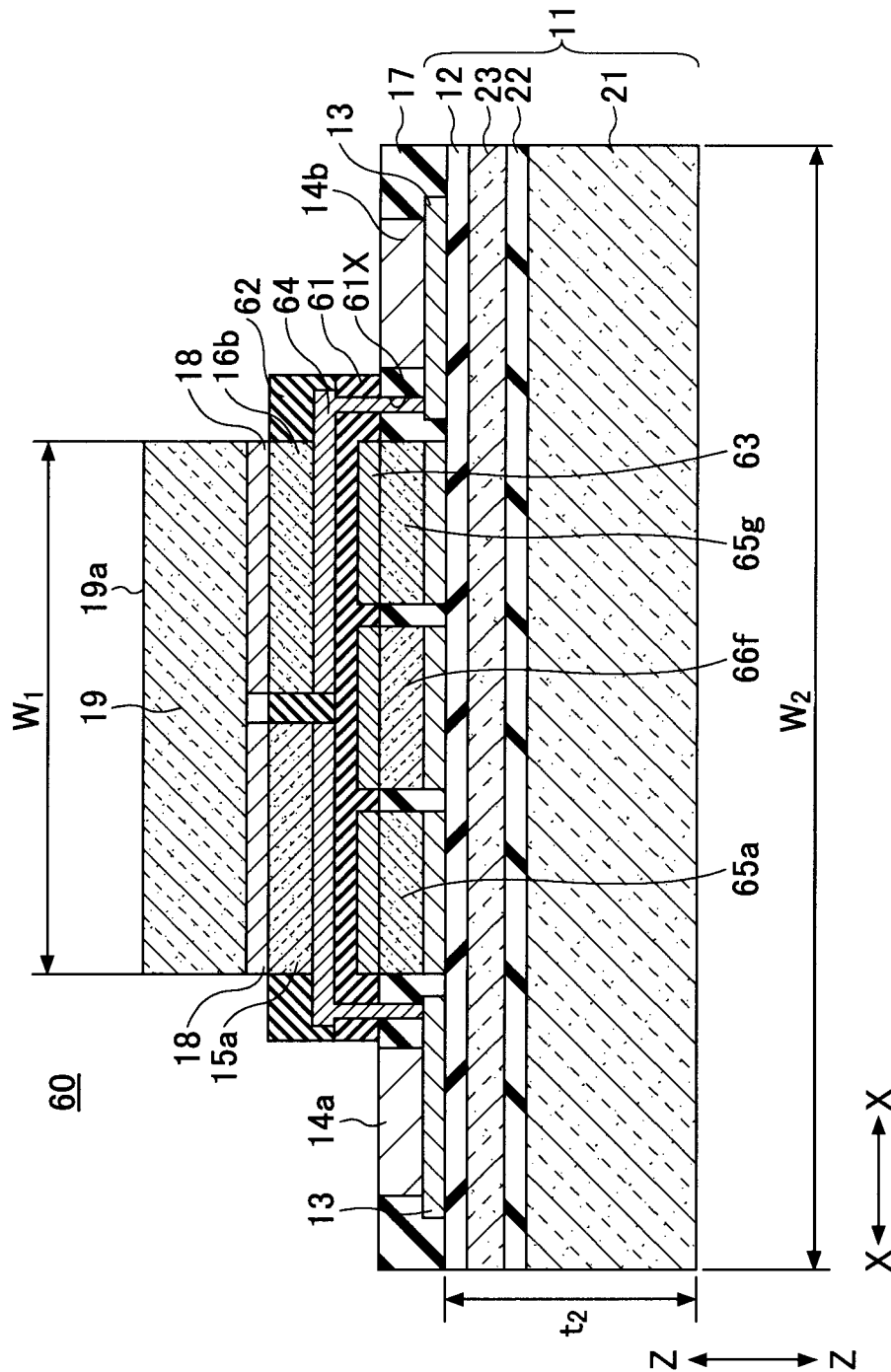
[図29]



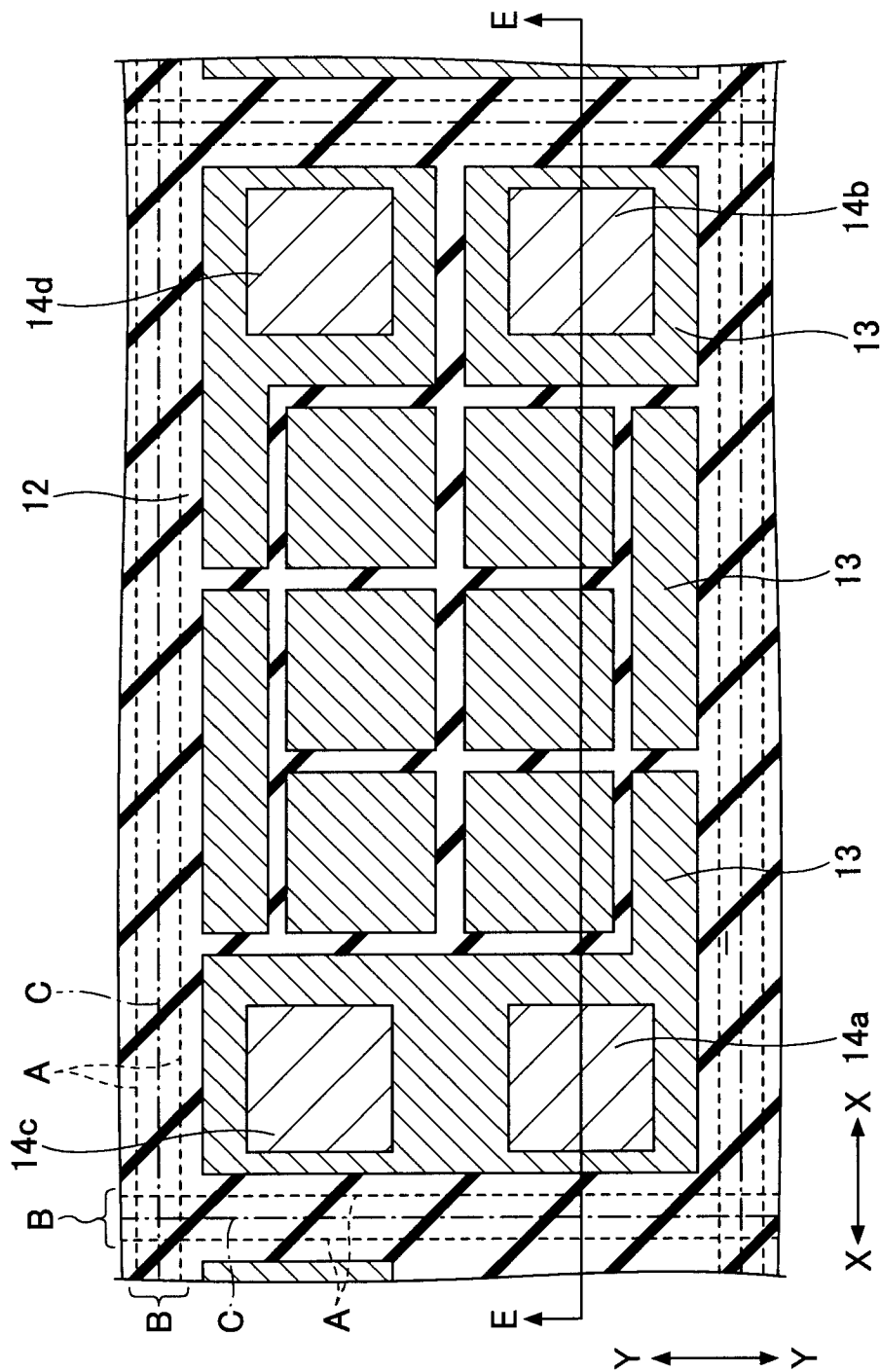
[図30]



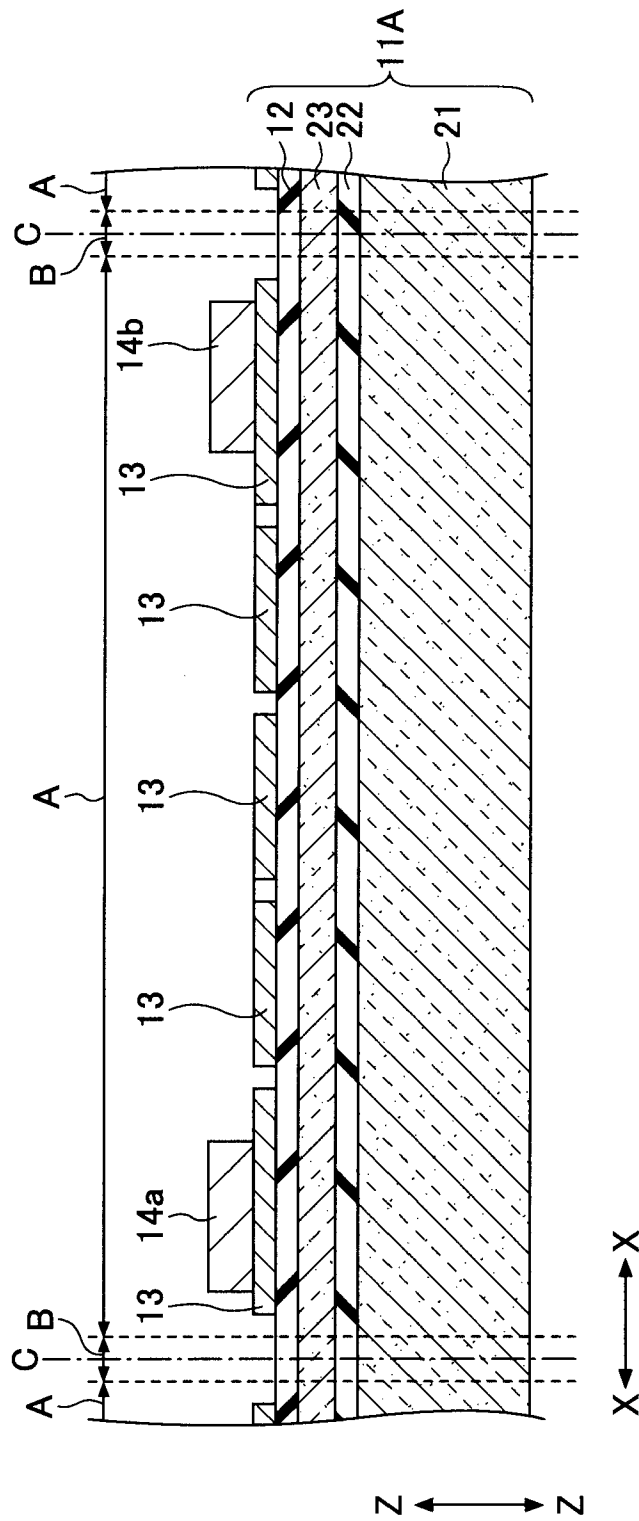
[図31]



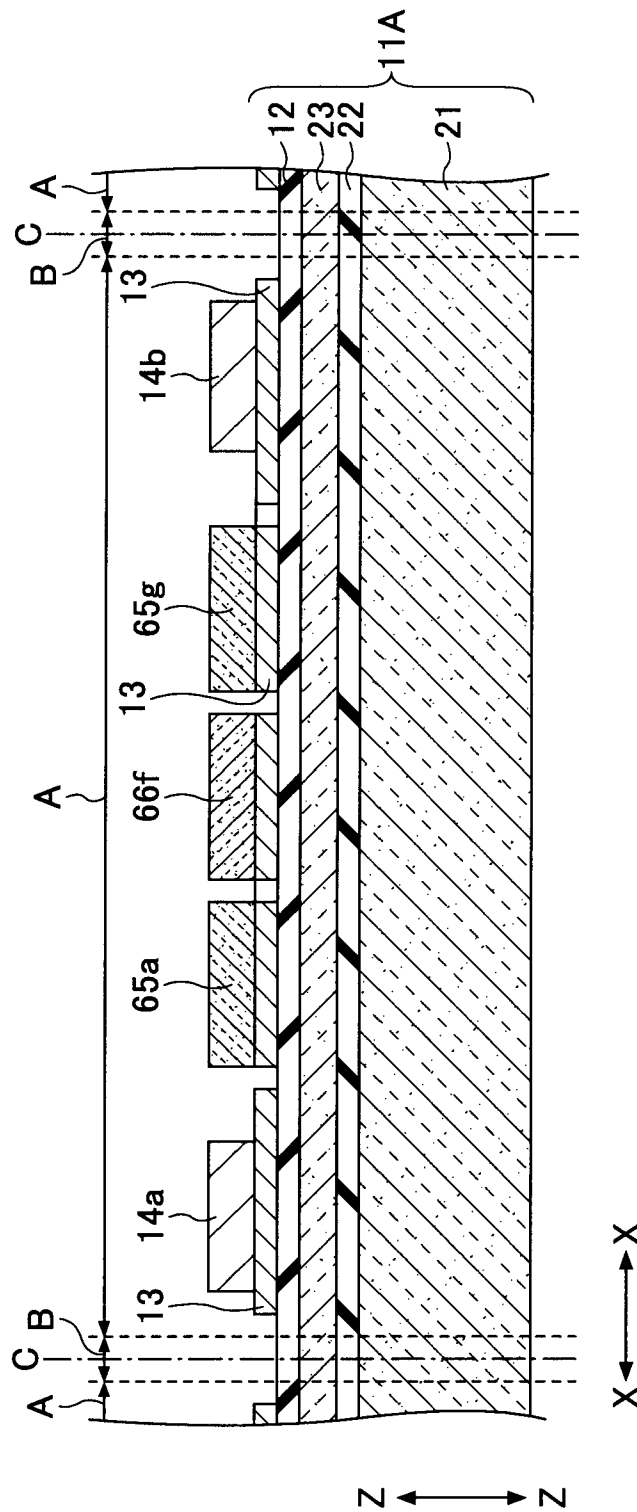
[図32]



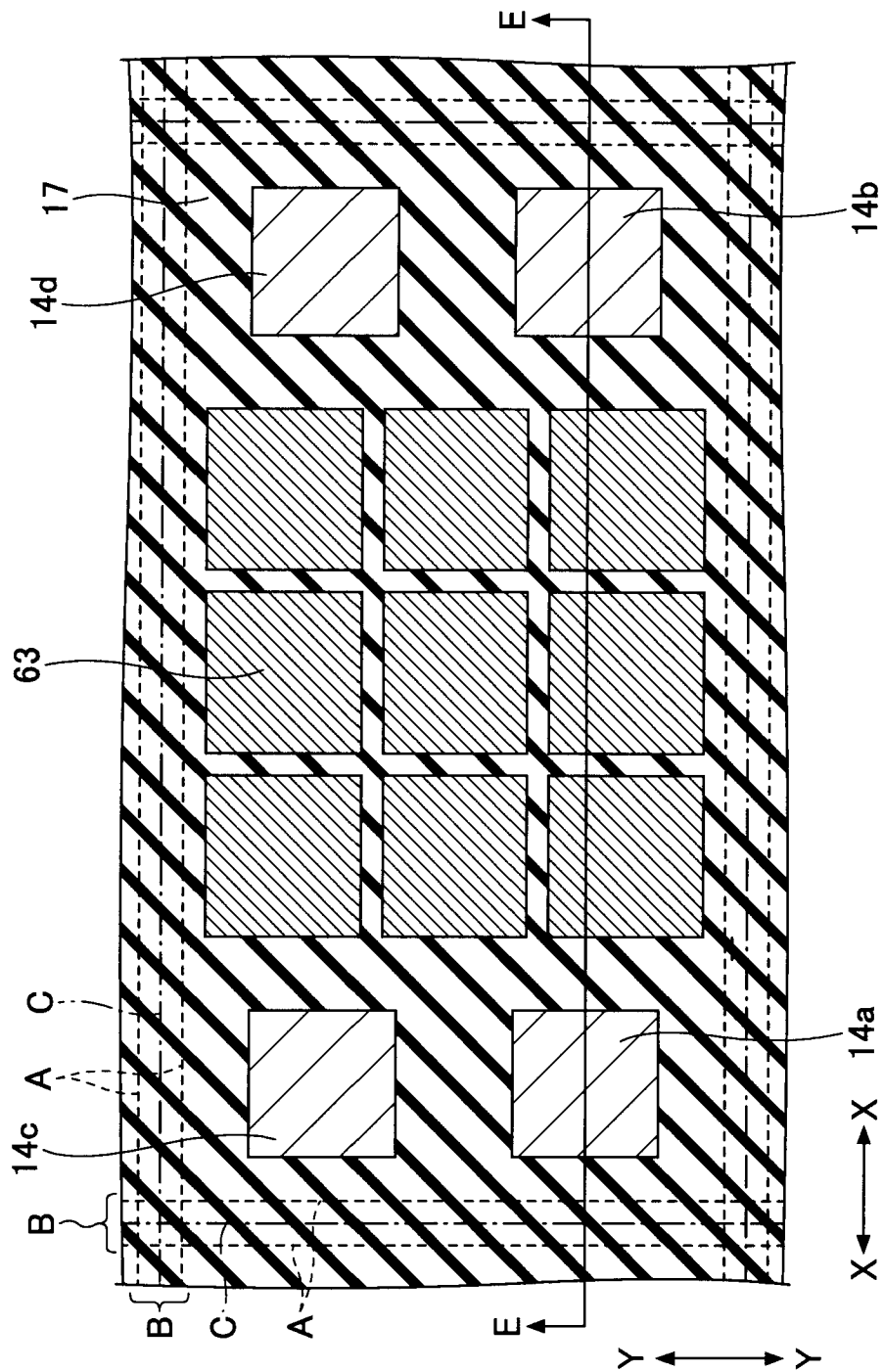
[図33]



[図35]



[図36]

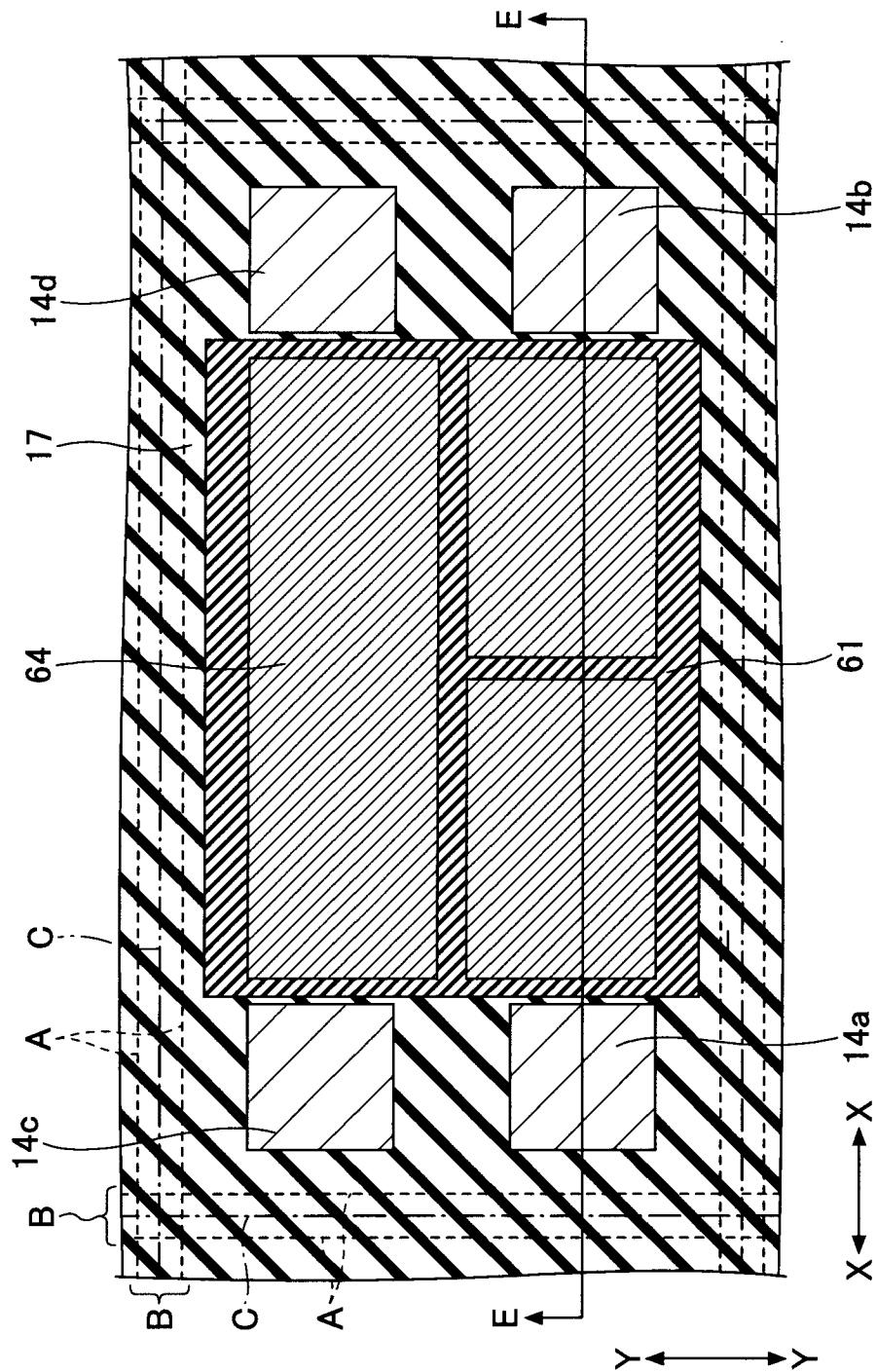


This cross-sectional diagram illustrates a multi-layered semiconductor structure. The vertical axis is labeled Z, indicating the thickness direction. The horizontal axis is labeled X, indicating the lateral direction. The structure consists of several distinct layers and regions:

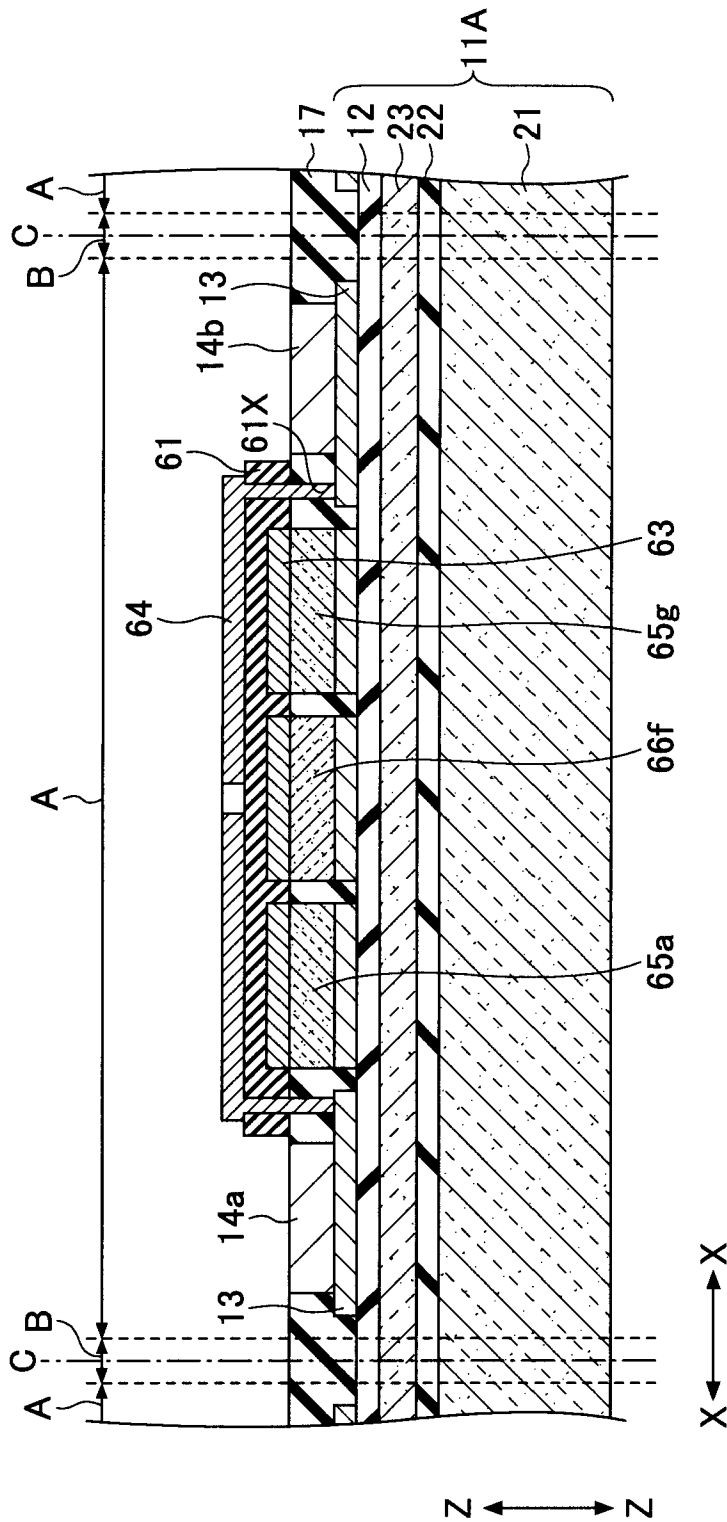
- Top Layer (17):** A thin layer at the very top.
- Layer 12:** Below layer 17.
- Layer 23:** Below layer 12.
- Layer 22:** Below layer 23.
- Substrate (21):** The base layer, indicated by diagonal hatching.
- Region 11A:** A specific area within the substrate or near the interface.
- Regions 13 and 14a:** Located on the left side, separated by dashed lines.
- Regions 65a, 66f, 63, 13, 65g:** A series of stacked rectangular features on the right side, each with different hatching patterns.
- Regions 14b and 13:** Additional regions on the right side.
- Dimensions A, B, C:** Indicated by arrows along the X-axis, representing widths of various sections.

This cross-sectional view shows the internal layers of the device. From top to bottom, the layers are labeled: 61 (topmost layer), 17, 12, 23, 22, and 21 (bottommost layer). A bracket groups layers 12, 23, and 22 as 11A. The device features a central channel region defined by two vertical dashed lines, labeled B-C-B. The regions outside this channel are labeled A-A'. The channel region contains several horizontal layers: 13, 14a, 14b, and 13. The regions outside the channel contain various patterned layers, including 63, 65g, 66f, and 65a. The overall structure is symmetrical about the central channel.

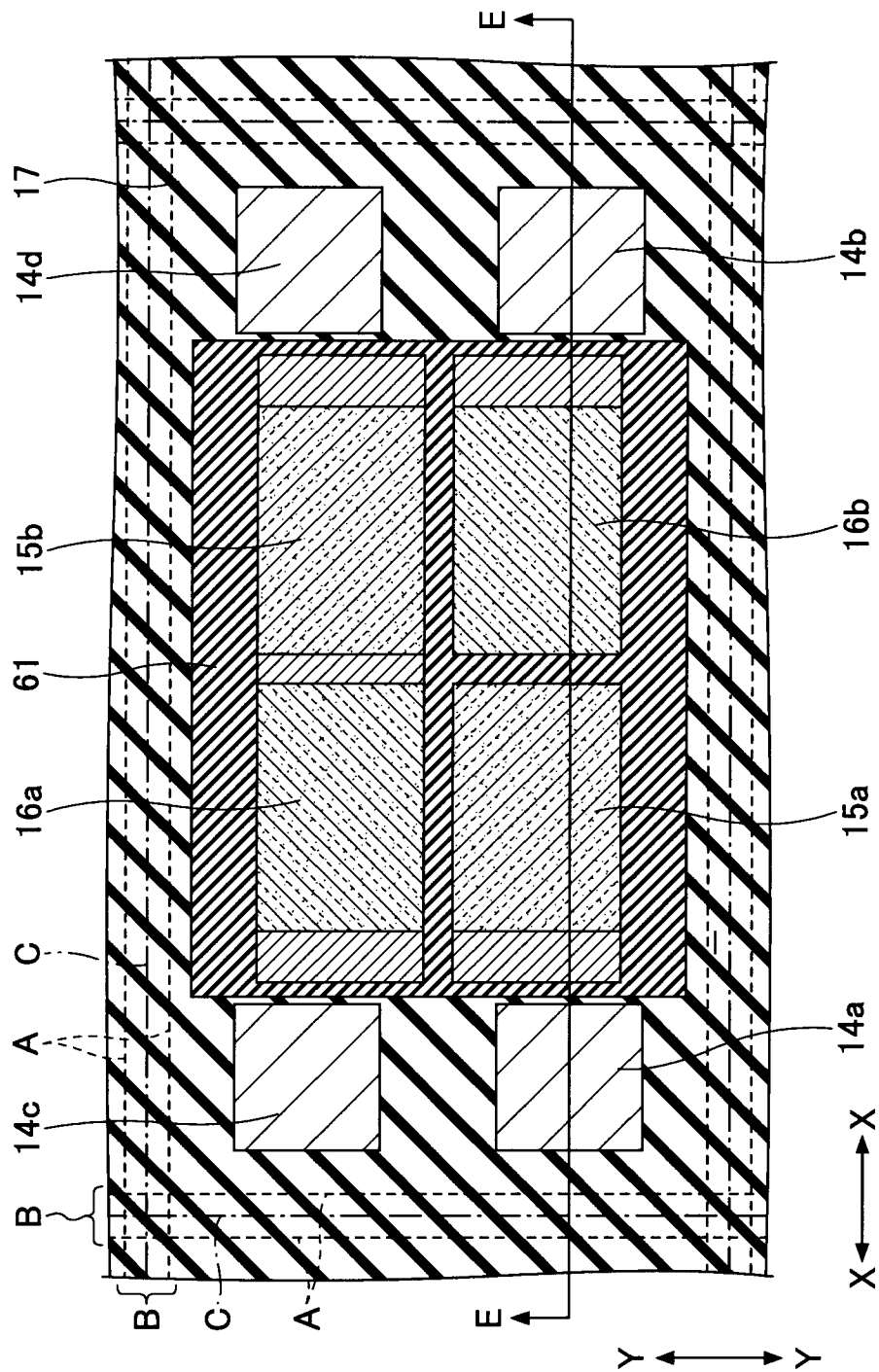
[図40]



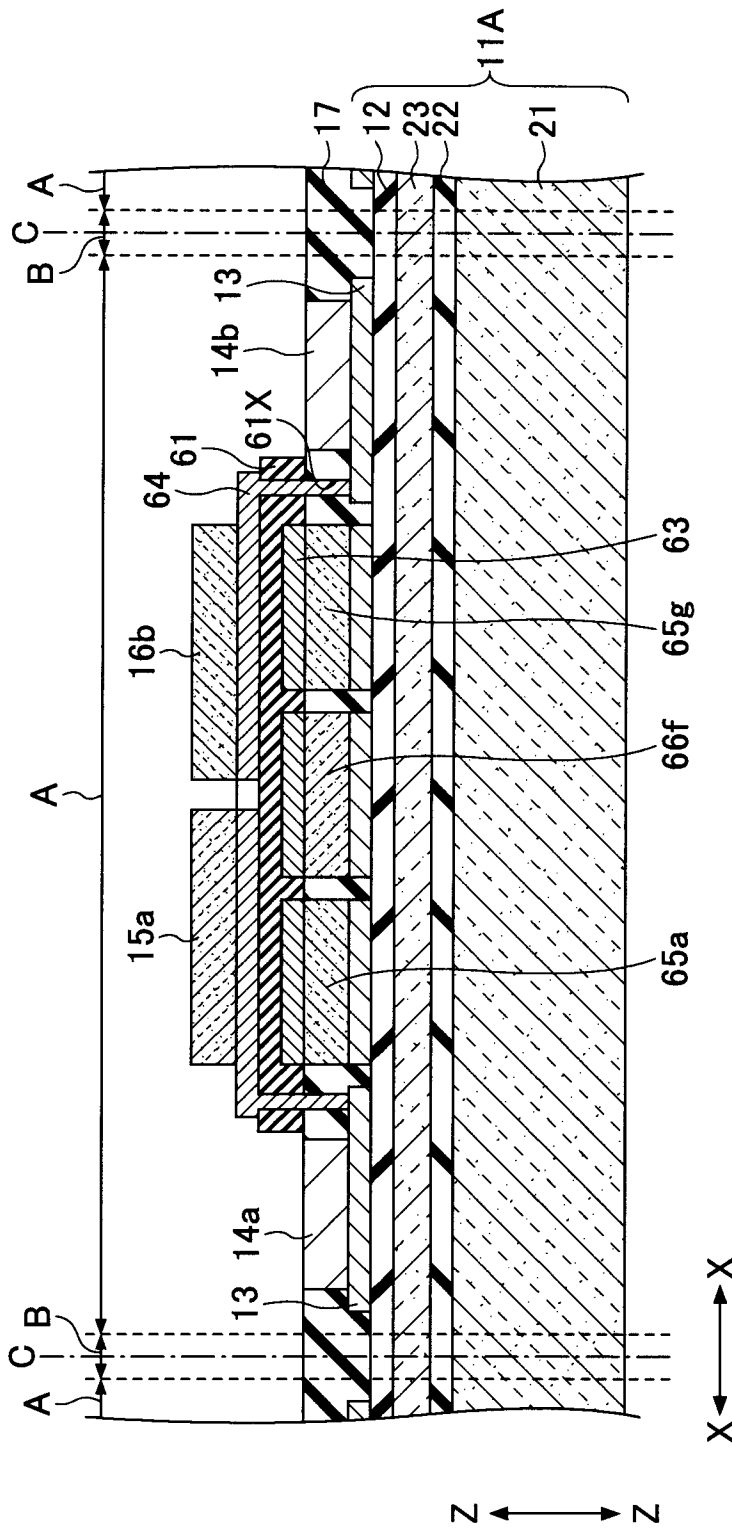
[図41]



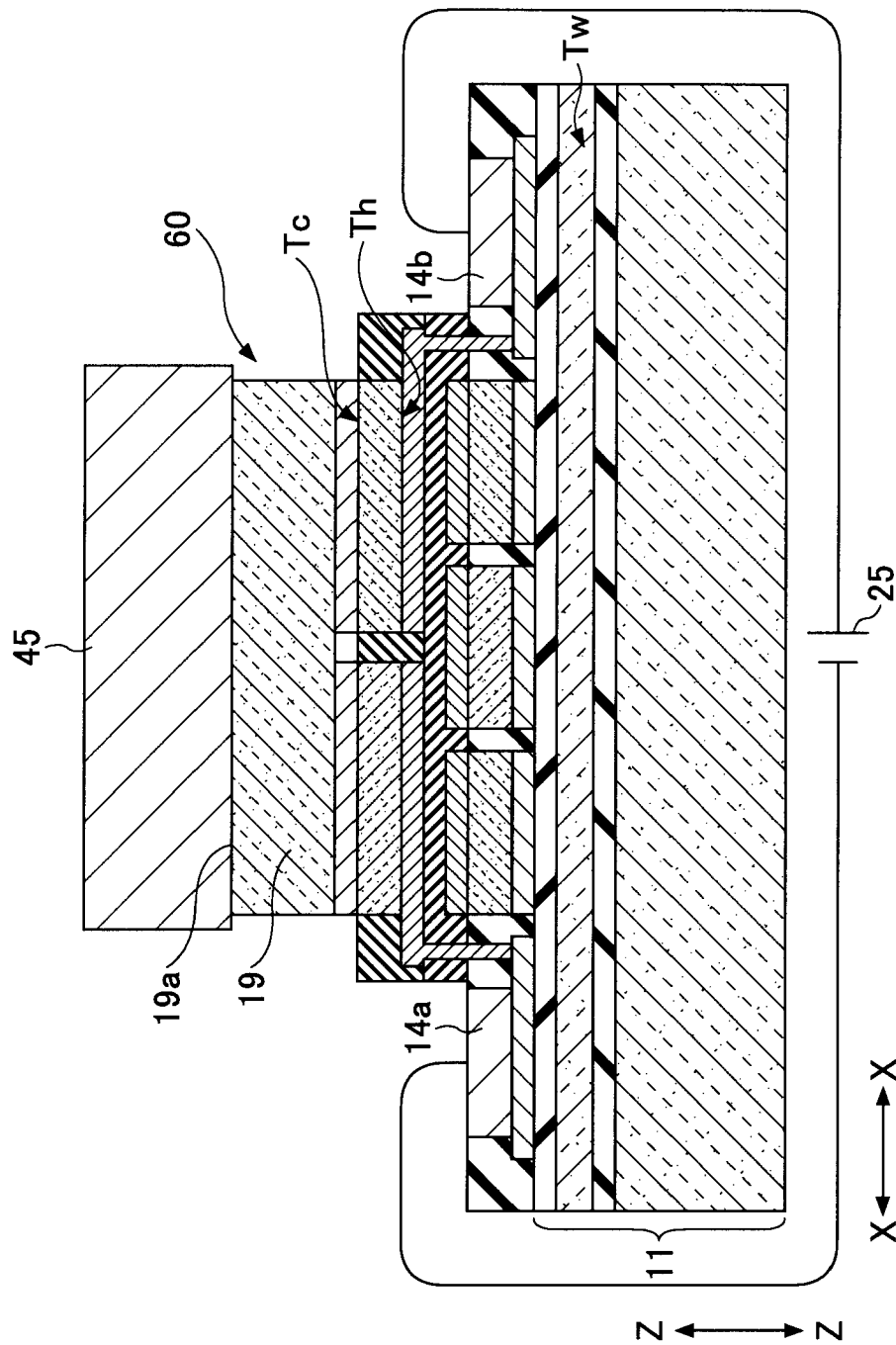
[図42]



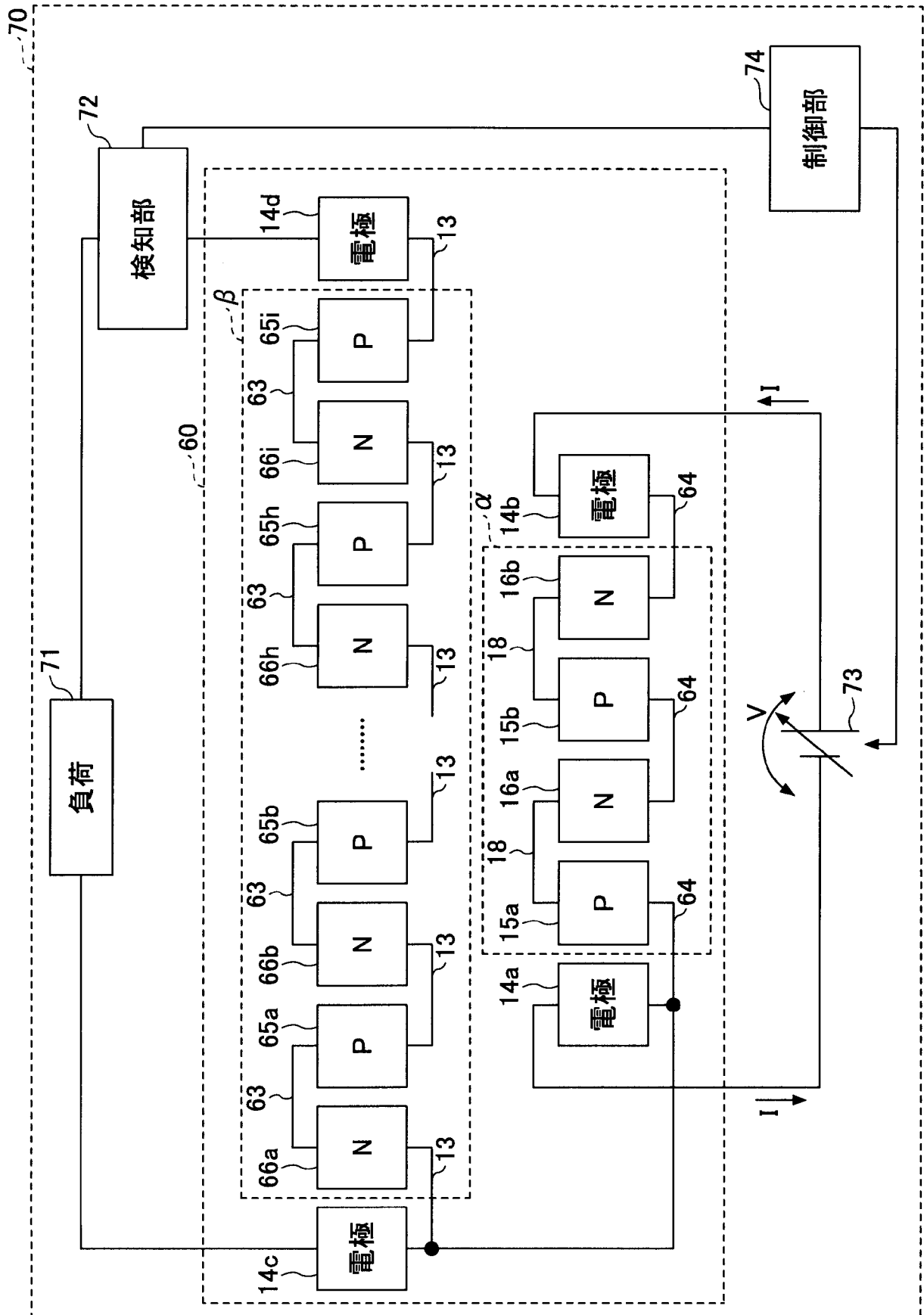
[図43]



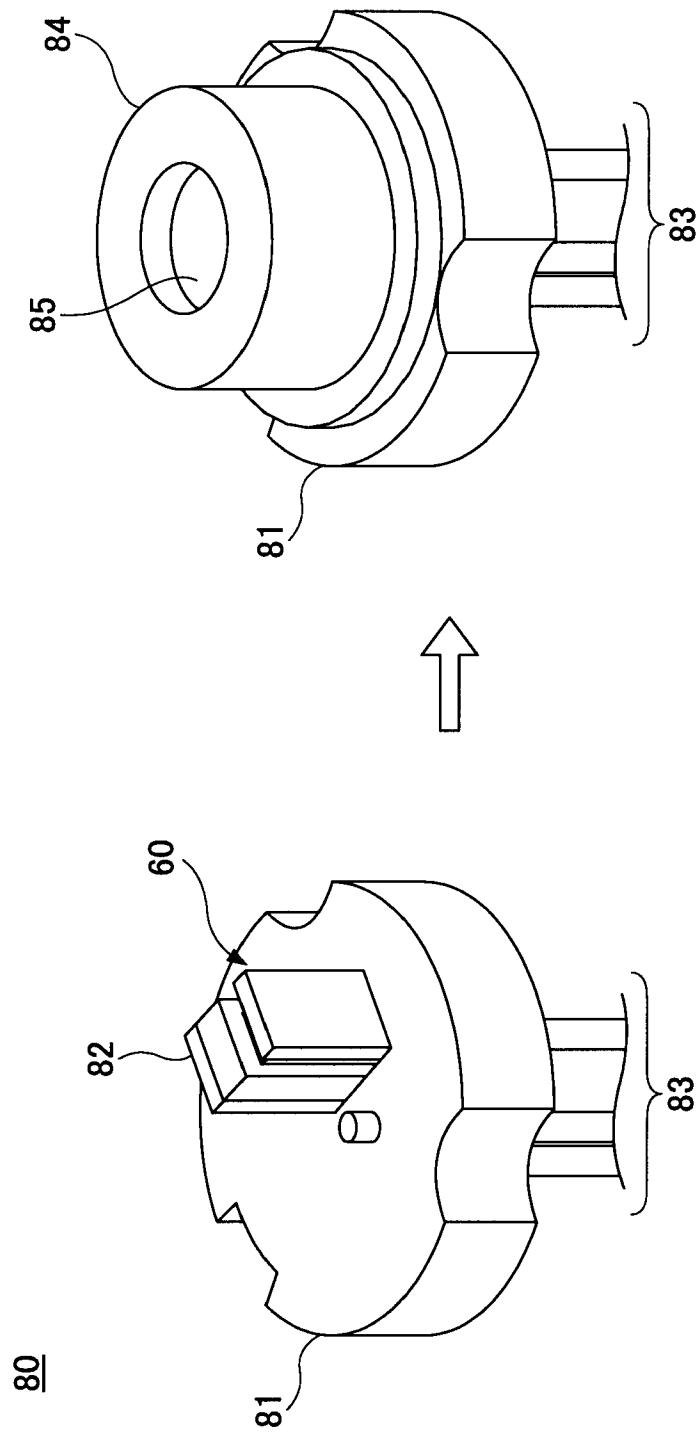
[図45]



[図46]



[図47]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/068140

A. CLASSIFICATION OF SUBJECT MATTER

H01L35/32(2006.01)i, H01L23/38(2006.01)i, H01L35/28(2006.01)i, H01L35/30(2006.01)i, H02N11/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L35/32, H01L23/38, H01L35/28, H01L35/30, H02N11/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 06-216413 A (Aisin Seiki Co., Ltd.), 05 August 1994 (05.08.1994), fig. 1, 2 (Family: none)	1 2-6, 8, 15
X Y	JP 08-046248 A (Seiko Instruments Inc.), 16 February 1996 (16.02.1996), fig. 1 (Family: none)	1 2-6, 8, 15
X Y	JP 2003-017761 A (Kyocera Corp.), 17 January 2003 (17.01.2003), fig. 2 to 4 (Family: none)	7, 12 2, 3, 8-11, 16, 17

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 January, 2010 (05.01.10)

Date of mailing of the international search report
19 January, 2010 (19.01.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/068140

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-160632 A (Yamaha Corp.), 12 June 2001 (12.06.2001), fig. 1 to 6 (Family: none)	7, 12 2, 3, 8-11, 16, 17
X Y	JP 2007-095897 A (Toshiba Corp.), 12 April 2007 (12.04.2007), fig. 52 (Family: none)	13, 14, 18, 19 4, 9, 15-17, 20-22
Y	JP 2008-166725 A (Dongbu Hitek Co., Ltd.), 17 July 2008 (17.07.2008), fig. 1 & US 2008/0157141 A1 fig. 1 & KR 10-2008-0062045 A	5, 6, 10, 11
Y	JP 2008-010704 A (Sanyo Electric Co., Ltd.), 17 January 2008 (17.01.2008), fig. 1 to 7 (Family: none)	5, 6, 10, 11
Y	JP 2003-243731 A (Yaskawa Electric Corp.), 29 August 2003 (29.08.2003), fig. 1 (Family: none)	20-22

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/068140

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The features common to claims 1-22 are "a substrate", "a thermoelectric element" and "a heat exchanging member". The common features, however, are not novel, since they are disclosed in document 1 (JP 06-216413 A (Aisin Seiki Co., Ltd.), 5 August 1994 (05.08.1994), fig. 1 and 2) and document 2 (JP 08-046248 A (Seiko Instruments Inc.), 16 February 1996 (16.02.1996), fig. 1).

Therefore, since there is no common special technical feature among claims 1-22 in the meaning of PCT Rule 13.2, second sentence, the requirement of unity of invention is not satisfied.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L35/32 (2006.01)i, H01L23/38 (2006.01)i, H01L35/28 (2006.01)i, H01L35/30 (2006.01)i, H02N11/00 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L35/32, H01L23/38, H01L35/28, H01L35/30, H02N11/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 06-216413 A (アイシン精機株式会社) 1994.08.05, 図 1, 2 (ファミリーなし)	1 2-6, 8, 15
X Y	JP 08-046248 A (セイコー電子工業株式会社) 1996.02.16, 図 1 (ファミリーなし)	1 2-6, 8, 15
X Y	JP 2003-017761 A (京セラ株式会社) 2003.01.17, 図 2-4 (ファミリーなし)	7, 12 2, 3, 8-11, 16, 17

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 0 1 . 2 0 1 0

国際調査報告の発送日

1 9 . 0 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

村岡 一磨

4 L

3 4 4 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 9 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2001-160632 A (ヤマハ株式会社) 2001.06.12, 図 1-6 (ファミリーなし)	7, 12 2, 3, 8-11, 16, 17
X Y	JP 2007-095897 A (株式会社東芝) 2007.04.12, 図 52 (ファミリーなし)	13, 14, 18, 19 4, 9, 15-17, 20-22
Y	JP 2008-166725 A (ドンブ ハイテック カンパニー リミテッド) 2008.07.17, 図 1 & US 2008/0157141 A1, Fig.1 & KR 10-2008-0062045 A	5, 6, 10, 11
Y	JP 2008-010704 A (三洋電機株式会社) 2008.01.17, 図 1-7 (ファミリーなし)	5, 6, 10, 11
Y	JP 2003-243731 A (株式会社安川電機) 2003.08.29, 図 1 (ファミリーなし)	20-22

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1-22の共通事項は、「基板」と「熱電素子」と「熱交換部材」であるが、それらの共通事項は、文献1（JP 06-216413 A（アイシン精機株式会社）1994.08.05, 図1,2）や文献2（JP 08-046248 A（セイコー電子工業株式会社）1996.02.16, 図1）に記載されており、新規なものではない。

したがって、請求項1-22には、PCT規則13.2の第2文における意味において、特別な技術的特徴である共通事項は存在せず、よって、発明の単一性の要件を満たしていない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。