

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：56136616(由90125297分割)

※申請日期：90年10月12日

※IPC分類：H01L 21/66 (2006.01)

一、發明名稱：

H01L 23/495 (2006.01)

(中) 半導體裝置及其製造方法
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 日立製作所股份有限公司
(英) HITACHI, LTD.代表人：(中) 1. 庄山悅彥
(英) 1. SHOYAMA, ETSUHIKO地 址：(中) 日本東京千代田區神田駿河台四丁目六番
(英) 6, Kanda Surugadai 4-chome, Chiyoda-ku, Tokyo 101, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 2 人)

1. 姓 名：(中) 宮木美典
(英) MIYAKI, YOSHINORI國 籍：(中) 日本
(英) JAPAN2. 姓 名：(中) 鈴木博通
(英) SUZUKI, HIROMICHI國 籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ； 2000/10/20 ； 2000-320794 ☒ 有主張優先權

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：56136616(由90125297分割)

※申請日期：90年10月12日

※IPC分類：H01L 21/66 (2006.01)

一、發明名稱：

H01L 23/495 (2006.01)

(中) 半導體裝置及其製造方法
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 日立製作所股份有限公司
(英) HITACHI, LTD.代表人：(中) 1. 庄山悅彥
(英) 1. SHOYAMA, ETSUHIKO地 址：(中) 日本東京千代田區神田駿河台四丁目六番
(英) 6, Kanda Surugadai 4-chome, Chiyoda-ku, Tokyo 101, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 2 人)

1. 姓 名：(中) 宮木美典
(英) MIYAKI, YOSHINORI國 籍：(中) 日本
(英) JAPAN2. 姓 名：(中) 鈴木博通
(英) SUZUKI, HIROMICHI國 籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ； 2000/10/20 ； 2000-320794 ☒ 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明關於半導體製造技術，特別關於搭載窄電極間距之較小半導體晶片之提升半導體裝置之信賴性之有效技術。

【先前技術】

內引線介由接著劑等固定於金屬板或陶瓷板之技術，有例如特開平 8-116012 號公報、特開平 5-160304 號公報、特開平 5-36862 號公報、特開平 11-289040 號公報、特開平 11-514149 號公報、特開平 7-153890 號公報、特開平 6-291217 號公報、特開平 5-235246 號公報之揭示。

首先，特開平 8-116012 號公報揭示，使用鋁板作為散熱板，且於該鋁板表面設絕緣層俾於鋁板介由接著劑固定內引線之樹脂封裝型半導體裝置，於該半導體裝置以達成散熱性之提升、材料費之削減、及製造時間之縮短為目的。

於特開平 5-160304 揭示，使用鋁板作為散熱板，以達成散熱性之提升為目的，介由接著劑將引線接著於鋁板之半導體裝置。

特開平 5-36862 揭示，於內引線接著陶瓷板之半導體裝置，半導體晶片之熱介由陶瓷板及內引線散熱至外部，以提升半導體裝置之散熱性為目的。

特開平 11-289040 揭示，於散熱板之一方之面，介由

電氣絕緣層及接著劑層接合內引線之引線框架及使用其之半導體裝置，以品質提升及製造成本降低為目的。

特開平 11-514149 揭示，於表面施以電氣絕緣性陽極處理被膜的熱爐固定半導體晶片及引線之構造之電子封裝，以改善熱特性為目的。

特開平 7-153890 揭示，於施以絕緣處理之金屬板構成的散熱板介由接著劑固定內引線之半導體裝置用引線框架，藉由該引線框架達成散熱性提升、信號處理之高速化，及半導體裝置之長壽命化。

特開平 6-291217 揭示，使用陶瓷板作為散熱板，且於該陶瓷板介由接著劑固定內引線的散熱型引線框架，以該引線框架構成封裝構造時，以抑制熱引起之殘留應力之同時，防止製作階段之引線框架之變形為目的。

特開平 5-235246 揭示，於絕緣捲帶之一方之面介由接著劑固定半導體晶片之主面，於另一方之面介由接著劑固定內引線，於絕緣捲帶之孔使半導體晶片之表面電極露出，令內引線與表面電極介由上述孔藉由導線連接之半導體裝置，以提升晶片設計之自由度之同時，達成信號傳送之高速化為目的。

【發明內容】

（發明欲解決之問題）

但是，除了特開平 5-235246 以外上述 7 個公報揭示之技術係以陶瓷板作為金屬板以提升散熱性為目的，介由

(3)

接著劑將內引線固定於金屬板或陶瓷板之技術使用於多數引腳，且窄電極間距之半導體裝置之思想均未被記載。。

另外，特開平 5-235246 雖揭示將內引線固定於絕緣捲帶之技術，但其揭示之構造（於絕緣捲帶之一方之面固定半導體裝置之主面，於另一方之面固定內引線，於絕緣捲帶之孔使半導體裝置之電極露出，令內引線與電極介由上述孔藉由導線連接之構造）中，半導體裝置小，且為多數引腳，晶片上之捲帶區域變少，於絕緣捲帶形成孔之區域變少為其問題。

因此，以特開平 5-235246 揭示之構造難以實現小晶片且多數引腳之構造，此為其問題。

又，特開平 5-235246 揭示之構造，需於絕緣捲帶形成孔，需要配合晶片尺寸大小之絕緣捲帶之同時，需準備該絕緣捲帶黏貼之引線框架，無法達成引線框架之標準化，此亦為問題。

本發明目的在於提供可達成窄電極間距及提升信賴性的半導體裝置及其製造方法。

又，本發明另一目的在於提供引線框架之標準化可能之半導體裝置及其製造方法。

本發明之目的及特徵可由以下說明及圖面了解。

（解決問題之手段）

本發明之代表性概要簡單說明如下。

亦即，本發明之半導體裝置，係具有：延伸於半導體

(4)

晶片周圍的多數內引線；支持上述半導體晶片，分別與上述內引線之端部接合的薄板狀絕緣性構件；連接上述半導體晶片之表面電極和與其對應之上述內引線的接合用導線；對上述半導體晶片與上述導線與上述絕緣性構件施以樹脂封裝而形成的封裝部；及與上述內引線相連接，由上述封裝部露出的多數外引線；上述半導體晶片之主面之短邊之長度，係前端配置於半導體裝置之平面方向之中心線起最遠位置的內引線之上述前端至上述半導體晶片止之距離之 2 倍以下。

依本發明，將內引線固定於絕緣性構件，可確實有效抑制模塑樹脂流動引起之導線流動或內引線之搖動。

結果，內引線接合於絕緣性構件之構造之半導體裝置之信賴性可提升。

又，即使晶片尺寸小之情況下亦可於絕緣性構件搭載半導體晶片，不需依晶片尺寸準備引線框架，結果可達成引線框架之標準化。

又，本發明之半導體裝置，係具有：延伸於半導體晶片周圍的多數內引線；支持上述半導體晶片，分別與上述內引線之端部接合的薄板狀絕緣性構件；連接上述半導體晶片之表面電極和與其對應之上述內引線的接合用導線；對上述半導體晶片與上述導線與上述絕緣性構件施以樹脂封裝而形成的封裝部；及與上述內引線相連接，由上述封裝部露出的多數外引線；上述半導體晶片之主面之短邊之長度，係前端配置於半導體裝置之平面方向之中心線起最

遠位置的內引線之上述前端至上述半導體晶片止之距離以上，而且為該距離之2倍以下。

又，本發明之半導體裝置，係具有：延伸於半導體晶片周圍的多數內引線；支持上述半導體晶片，分別與上述內引線之端部接合的薄板狀絕緣性構件；接合上述內引線與上述絕緣性構件的接著層；連接上述半導體晶片之表面電極和與其對應之上述內引線的接合用導線；對上述半導體晶片與上述導線與上述絕緣性構件施以樹脂封裝而形成的封裝部；及與上述內引線相連接，由上述封裝部露出的多數外引線。

依本發明，可確實有效抑制模塑樹脂流動引起之導線流動或內引線之搖動，結果可達成內引線之窄電極間距化。

又，模塑樹脂與內引線之熱膨脹係數差引起之焊錫回流時之內引線之前端伸縮可被抑制。

依此則導線之於與內引線之接合部產生之斷線可被防止，結果可提升半導體裝置之信賴性。

又，本發明之半導體裝置，半導體晶片之厚度，可大於絕緣性構件與接著層之合計厚度。

依本發明，絕緣性構件之厚度可構成較薄，可提升晶粒接合時之熱傳導。

又，絕緣性構件之厚度可構成較薄，故半導體裝置之厚度可形成較薄。依此則可降低材料費，達成半導體裝置之低成本化。

又，本發明之半導體裝置之製造方法，係具備以下工程：準備多數之內引線，及分別接合於上述內引線之端部之同時，可支持半導體晶片的薄板狀絕緣性構件，及與上述內引線相連接之多數外引線所構成之多數封裝區域呈一系列連接而形成之多連之引線框架的工程；於上述封裝區域令上述半導體晶片搭載於上述絕緣性構件的工程；令上述半導體晶片之表面電極和與其對應之上述內引線藉由導線連接的工程；令上述半導體晶片、上述導線、及上述絕緣性構件藉由樹脂封裝而形成封裝部的工程；及令露出上述封裝部之多數外引線由上述引線框架之框部予以分離的工程。

又，本發明之半導體裝置之製造方法，係具備以下工程：準備多數之內引線，及分別接合於上述內引線之端部之同時，可支持半導體晶片的薄板狀絕緣性構件，及與上述內引線相連接之多數外引線所構成之多數封裝區域呈矩陣配置而形成之多連之矩陣框架的工程；於上述封裝區域令上述半導體晶片搭載於上述絕緣性構件的工程；令上述半導體晶片之表面電極和與其對應之上述內引線藉由導線連接的工程；令上述半導體晶片、上述導線、及上述絕緣性構件藉由樹脂封裝而形成封裝部的工程；及令露出上述封裝部之多數外引線由上述矩陣框架之框部予以分離的工程。

【實施方式】

(發明之實施形態)

以下依圖面說明本發明之實施形態。

以下之實施形態中，為方便而且必要時分割成多數區塊或實施形態加以說明，除特別明示以外其並非互相無關係者，一方為另一方之一部分或全部之變形例、詳細、具補充說明等之關係。

又，以下實施形態中，言及要素之數目等（包含個數、數值、量、範圍等）之情況，除特別明示之情況以及原理上明確限於特定數目之情況以外，並不限定特定之數目。

又，以下實施形態中，該構成要素（包含要素步驟等），除特別明示之情況以及原理上明確必須之情況以外，不一定必須者。

同樣，以下實施形態中，言及構成要素等之形狀、位置關係等時，除特別明示之情況以及原理上明確並非如此之情況以外，實質上包含與該形狀近似或類似者。此關於上述數值及範圍亦相同。

又，實施形態說明之全圖中，具相同機能者附加同一符號，並省略重複說明。

(實施形態 1)

圖 1 係本發明實施形態 1 之半導體裝置構造之一例，(a) 為斷面圖，(b) 為平面圖，圖 2 係圖 1 之半導體裝置中半導體晶片與內引線之間之距離之一例之部分平面圖

。圖 3 係圖 1 之半導體裝置中半導體晶片之電極間距及內引線之引線間距之一例之擴大部分平面圖。圖 4 係圖 1 之半導體裝置組裝使用之矩陣狀框架構造之一例之一部分斷面之部分平面圖。圖 5 係圖 4 之 A-A' 線之斷面構造之擴大部分斷面圖。圖 6 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之晶粒接合後之構造之例之一部分斷面之部分平面圖。圖 7 係圖 6 之 B-B' 線之斷面構造之擴大部分斷面圖。圖 8 係圖 7 之變形例之晶粒接合後之構造之擴大部分斷面圖。圖 9 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之導線接合後之構造之例之一部分斷面之部分平面圖。圖 10 係圖 9 之 C-C' 線之斷面構造之擴大部分斷面圖。圖 11 係圖 10 之變形例之導線接合後之構造之擴大部分斷面圖。圖 12 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之樹脂封裝後之構造之例之一部分斷面之部分平面圖。圖 13 係圖 12 之 D-D' 線之斷面構造之擴大部分斷面圖。圖 14 係圖 1 之半導體裝置組裝使用之單列引線框架之框架本體構造之一例之部分平面圖。圖 15 係圖 14 之框架本體安裝有絕緣性構件之單列引線框架之構造之擴大部分平面圖。圖 16 係使用圖 15 之單列引線框架之半導體裝置組裝之導線接合後之構造之一例之擴大部分平面圖。圖 17 係使用圖 15 之單列引線框架之半導體裝置組裝之樹脂封裝後之構造之一例之擴大部分平面圖。圖 18 係使用圖 15 之單列引線框架之半導體裝置組裝之切斷成型後之構造之一例之擴大部分平面圖。圖 19 係圖 1 之半導體裝置與其他半

導體裝置之安裝狀態之一例之擴大部分平面圖。圖 20 係圖 5 之變形例之構造之擴大部分斷面圖。圖 21 係本發明實施形態之變形例之半導體裝置之構造之斷面圖。圖 22 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。圖 23 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。圖 24 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。圖 25 係本發明實施形態 1 之變形例之半導體裝置之 QFN 之構造，(a) 為斷面圖，(b) 為底面圖。

本實施形態 1 之半導體裝置，係樹脂封裝型且為表面安裝型之同時，尺寸較小且為窄電極間距（例如電極間距為 80 μ m 以下）之半導體晶片 2 被組裝者，本實施形態中，該半導體裝置之一例以圖 1 之 QFP（Quad Flat Package）6 為例說明。

本實施形態 1 之 QFP6 為多數引腳者。

以下說明 QFP6 之基本構成，如圖 1（a）（b）所示，係由朝半導體晶片 2 之周圍延伸之多數內引線 1b；支持半導體晶片 2，且與各個內引線 1b 之端部接合的薄板狀絕緣性構件；用於電連接形成於半導體晶片 2 之主面 2c 的表面電極之電極 2a 及與其對應之內引線 1b 的接合用導線 4；對半導體晶片 2 及接合用導線 4 及上述絕緣性構件施以樹脂封裝而形成的封裝部 3；及與內引線 1b 相連接，且由封裝部 3 朝 4 方向之外部突出的外部端子之多數外引線 1c 構成，該外引線 1c 被彎曲加工成雙翼狀。

又，QFP6，上述絕緣性構件，係例如絕緣性之環氧系

等之捲帶狀基材 5a 與熱可塑性樹脂等絕緣性接著層 5b 構成之捲帶狀基板 5，以該晶片支持面 5c 支持半導體晶片 2，各個內引線 1b 之端部藉由接著層 5b 固定於絕緣性構件 5，因此，模塑（樹脂封裝）時之模塑樹脂之流動引起之導線流動或內引線 1b 之搖動可被抑制。

本實施形態之 QFP6 之特徵在於，除以薄板狀捲帶狀基板 5 固定內引線 1b 之外，如圖 2 所示半導體晶片 2 之四角形主面 2c 之短邊之長度（a），設為前端配置於最遠離 QFP6 之平面方向之中心線 6a（X 軸或 Y 軸之中心線 6a）位置的內引線 1b 之上述前端起至半導體晶片 2 之距離（b）之 2 倍以下。

亦即，半導體晶片 2 之短邊之長度（a），和半導體晶片 2 之前端位置為最遠離之內引線 1b 之與半導體晶片 2 之間之距離（b）之關係，設為 $a \leq 2b$ 。

又，較好為 $b \leq a \leq 2b$ 。

依此則搭載較小且窄電極間距之半導體晶片 2 的多數引腳之 QFP6，可確實發揮抑制導線流動或內引線 1b 之搖動之效果。

結果可提升 QFP6 之信賴性。

又，QFP6 中，即使半導體晶片 2 之尺寸較小，亦可於捲帶狀基板 5 搭載半導體晶片 2，可不必依每一晶片尺寸準備矩陣狀框架 1（參照圖 4）或單列引線框架 1g（參照圖 15）等之引線框架，結果可達成引線框架之標準化。

圖 3 表示 QFP6 搭載之窄電極間距之半導體晶片 2 之

電極間距（ P ），和與其鄰接之前端引線間間距為最小（最窄）之內引線 1b 之前端間距（ L ）之間之關係， P 關係，為 $P \leq L/2$ 之關係。

亦即，半導體晶片 2 之電極間距，設為鄰接之內引線 1b 間之前端之間距之最小值之 $1/2$ 以下，依此則可提升搭載窄電極間距之半導體晶片 2 之 QFP6 之有效性。

又，半導體晶片 2 之電極間距（ P ），例如為 $60\mu\text{m}$ ，內引線 1b 之前端間距之最小值（ L ）例如為 $180\mu\text{m}$ ，則成為（ $P = 60\mu\text{m}$ ） $\leq$ （ $L = 180\mu\text{m}$ ） $/2$ 。

又，本實施形態 1 之 QFP6，系窄電極間距且為多數引腳。上述 QFP6 之所以可獲得有效性，在於封裝部 3 之平面方向之尺寸例如為 $20\text{mm} \times 20\text{mm}$ 以上，且引腳數目（外部端子數）為 176 條以上之情況下，可得高之有效性。

但是，上述電極間距（ P ），內引線 1b 之前端之間距之最小值（ L ）、封裝部 3 之平面方向之尺寸以及引腳數目等並不限於上述數值。

又，於半導體晶片 2，於其主面 2c 形成所要之半導體積體電路，主面 2c 上形成之電極 2a 及與其對應之內引線 1b，系藉由接合用導線 4 連接，又，與內引線 1b 相連接之外引線 1c 作為 QFP6 之外部端子輸出至外部。

因此，半導體晶片 2 與外引線 1c 之間之信號傳送，係藉由接合用導線 4 及內引線 1b 進行。

又，接合用導線 4 例如為金線。

內引線 1b 及外引線 1c 可為例如鐵-Ni 合金或銅合金

等。

又，封裝部 3，例如使用環氧系熱硬化性樹脂進行模塑（樹脂封裝），之後，使其硬化形成。

以下說明本實施形態 1 之 QFP6 之製造方法。

又，QFP6 之製造方法使用之引線框架，首先以使用圖 4 之矩陣狀框架 1 做說明。

最初，準備多數內引線 1b，及與各個內引線 1b 之端部接合之同時可支持半導體晶片 2 的薄板狀捲帶狀基板 5（絕緣性構件），及與內引線 1b 相連之多數外引線 1c 構成之多數封裝區域 1h 被以矩陣狀配置形成之圖 4 之矩陣狀框架 1。

亦即，準備於鐵-Ni 合金或銅合金等構成之框架本體 1a 之各封裝區域 1h，如圖 5 所示安裝有捲帶狀基板 5 之矩陣狀框架 1。

例如，準備於捲帶狀基材 5a 塗敷熱可塑性樹脂之接著劑而形成有接著層 5b 之捲帶狀基板 5，於矩陣狀框架 1 之各封裝區域 1h，介由接著層 5b 以熱壓接法將各個內引線 1b 之端部與捲帶狀基板 5 固定。

此時，於捲帶狀基板 5 之內引線配置側之面，亦即晶片支持面 5c 之全面形成接著層 5b 該接著層 5b 接合各內引線 1b 與捲帶狀基板 5。

依此則完成圖 4 之矩陣狀框架 1。

又，於 1 片矩陣狀框架 1，1 個 QFP6 對應之封裝區域 1h 被以矩陣狀配置，於各個封裝區域 1h，於各內引線 1b

之端部介由絕緣性接著層 5b 接合捲帶狀基材 5a。

又，於各個封裝區域 1h，對絕緣性構件 5 之周圍 4 方向配置多數之內引線 1b，及分別相連成一體之外部端子的外引線 1c，及阻止模塑時之模塑樹脂之流出的壩桿 1i，各外引線 1c，係由框架本體 1a 之框部 1f 支持。

於框部 1f，形成晶粒接合時或導線接合時搬送矩陣狀框架 1 之導引用長孔 1d 及定位孔 1e。

之後，如圖 6 及圖 7 所示，於各封裝區域 1h，於捲帶狀基板 5 之晶片支持面 5c 進行搭載半導體晶片 2 之晶粒接合（亦稱 pellet bonding 或 chip mount）。

亦即，固定半導體晶片 2 之背面 2b 與捲帶狀基板 5 之晶片支持面 5c。

此時，半導體晶片 2 之固定，如圖 7 所示亦可藉由捲帶狀基板 5 之接著層 5b 進行。或者，如圖 8 之變形例所示，藉由銀糊等樹脂糊 8 予以固定。

又，於各封裝區域 1h 之捲帶狀基板 5，半導體晶片 2 搭載於捲帶狀基板 5 之內引線配置側之面之同時，使半導體晶片 2 之四角形主面 2c 之短邊之長度，成為前端配置於最遠離 QFP6 之平面方向之中心線 6a 之位置的內引線 1b 之上述前端起至半導體晶片 2 止之距離之 2 倍以下。

亦即，成 $a \leq 2b$ 之關係。

又，組入本實施形態 1 之 QFP6 的半導體晶片 2，係小形，而且其電極間距為例如小於 80 μm ，較好為 60 μm 以下之窄電極間距者。

之後，如 9、10 所示，令半導體晶片 2 之電極 2a 及與其對應之內引線 1b 藉由導線接合予以接合。

亦即，使用金線等接合用導線 4 進行接合，依此則電極 2a 及與其對應之內引線 1b 可藉由接合用導線 4 連接。

又，圖 11 之變形例，係使用含玻璃之環氧基板 5d 作為絕緣性構件。

導線接合後，藉模塑法以樹脂封裝半導體晶片 2 及接合用導線 4 及各內引線 1b 及捲帶狀基板 5，如圖 12、13 所示形成封裝部 3。

又，上述模塑使用之模塑樹脂，可為例如環氧系熱硬化性樹脂等。

樹脂封裝後，使用切斷成型金屬模具（未圖示）將突出封裝部 3 之 176 條之外引線 1c 由引線框架 1 之框架本體 1a 之框部 1f 切斷，又，如圖 1（a）所示令外引線 1c 彎曲為雙翼狀。

依此則可製造圖 1 之 QFP6（半導體裝置）。

以下說明使用圖 15 之單列引線框架 1g 進行製造之情況。

單列引線框架 1g，係由多數內引線 1b，及與各個內引線 1b 之端部接合之同時可支持半導體晶片 2 的薄板狀絕緣性構件之捲帶狀基板 5，及與內引線 1b 相連之多數外引線 1c 構成之如圖 14 所示多數封裝區域 1h 排成 1 列而形成之多數列者。

亦即，在多數內引線 1b 及與其相連之多數外引線 1c

所構成之多數封裝區域 1h 排成 1 列而形成之圖 14 所示框架本體 1a 之各封裝區域 1h，和圖 4 之引線框架 1 之情況同樣地安裝捲帶狀基板 5。

以下藉由和使用矩陣狀框架 1 之製造方法同樣之手續進行晶粒接合及導線接合，成為圖 16 之狀態。

又，進行模塑樹脂封裝使成圖 17 之狀態，之後，進行切斷成型完成圖 18 之 QFP6。

又，完成之 QFP6，如圖 19 所示，與其他半導體封裝之 SOP (Small Outline Package) 9 或其他電子元件等一齊藉由例如焊接可混合搭載於同一安裝基板 7。

以下說明圖 20-25 所示本實施形態 1 之變形例。

圖 20 係使用陶瓷基板 5e 作為薄板狀絕緣性構件之例。陶瓷基板 5e 與內引線 1b 藉由接著層 5b 接合，使用陶瓷基板 5e 亦和使用捲帶狀基板 5 之情況一樣可得同樣效果。

又，圖 21 之 QFP6，係於捲帶狀基板 5 等之絕緣性構件之內引線配置側之面（晶片支持面 5c）之相反側之面，安裝金屬板 5f 之構造，圖 22-24 為其具體例。

圖 22 係使用接著層 5b 作為絕緣性構件者。

亦即，於金屬板 5f 之一方之面塗敷絕緣性接著劑形成接著層 5b，介由該接著層 5b 接合內引線 1b 與金屬板 5f。

又，圖 23 係接著層 5b 由硬質接著層 5g 與軟質接著層 5h 構成之 2 層式，藉由軟質接著層 5h 達成內引線 1b

與硬質接著層 5g 之接合，且藉由硬質接著層 5g 防止內引線 1b 之毛邊之突出金屬板 5f 側。

又圖 24 係於捲帶狀基材 5a 之表裏兩面形成接著層 5b，藉此達成內引線 1b 與捲帶狀基材 5a 之結合，及捲帶狀基材 5a 與金屬板 5f 之接合者。

又，圖 21-24 之變形例之情況，除可得使用圖 1 之捲帶狀基板 5 之效果以外，藉由金屬板 5f 之安裝可提升 QFP6 之散熱性。

又，圖 25 (a)、(b) 之變形例，係半導體裝置為 QFN (Quad Flat Non-leaded Package) 10 之情況，本實施形態 1 之半導體裝置為 QFN10 亦可實現其目的。

QFN10，如圖 25 (b) 所示，於封裝部 3 之背面 3a 之周緣部配置作為外部端子之外引線 1c 之構造，如圖 25 (a) 所示，係於內引線 1b 之端部，固定例如捲帶狀基板 5 等之絕緣性構件（可為陶瓷基板 5e 或含玻璃之環氧基板 5d），於晶片支持面 5c 固定半導體晶片 2 之構造。

於該 QFN10，半導體晶片 2 與內引線 1b 之關係設為圖 2 所示關係，或者再加上藉由圖 3 所示電極間距及內引線 1b 之前端之間距之條件之設定，可得和圖 1 之 QFP6 同樣之效果。

（實施形態 2）

圖 26 係本發明實施形態 2 之半導體裝置之構造之一例之斷面圖。圖 27 係圖 26 之半導體裝置組裝使用之引線

框架之構造之一例之部分斷面圖。圖 28-圖 33 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。圖 34 係本發明實施形態 2 之引線框架之絕緣性構件搭載半導體晶片時之半導體晶片，與絕緣性構件及接著層之間之厚度關係之一例之部分斷面圖。圖 35-圖 36 係本發明實施形態 2 之變形例之引線框架之構造之擴大部分平面圖。

圖 26 之本實施形態 2 之半導體裝置，係和實施形態 1 之 QFP6 具備略相同基本構造之 QFP11，但不包含實施形態 1 說明之圖 2 及圖 3 之條件。

QFP11 之基本構造，係由：延伸於半導體晶片 2 之周圍的多數內引線 1b；支持上述半導體晶片 2，且分別與上述內引線 1b 之端部接合的薄板狀絕緣性構件；接合半導體晶片 2 與上述絕緣性構件的樹脂糊 8；接合上述內引線 1b 與上述絕緣性構件的接著層 5b；連接上述半導體晶片之電極 2a 和與其對應之上述內引線 1b 的接合用導線 4；對上述半導體晶片 2 與上述導線 4 與上述絕緣性構件施以樹脂封裝而形成的封裝部 3；及與上述內引線 1b 相連接，且由上述封裝部 3 露出的多數外引線 1c 構成。

本實施形態 2 之 QFP11 之特徵在於，變化接著層 5b 之形成位置或絕緣性構件之材質或形狀等。

首先，圖 27 係使用捲帶狀基板 5 作為上述絕緣性構件，另外，接著層 5b 僅配置於捲帶狀基板 5 之內引線配置側之面之引線接合部 51，捲帶狀基板 5 之捲帶狀基材 5a 與內引線 1b 係藉由接著層 5b 接合。

依此則可減少接著層 5b 形成之接著劑之量，降低成本。

又，圖 28 係使用含玻璃之環氧基板 5d 作為上述絕緣性構件，圖 29 係使用含玻璃之環氧基板 5d 作為上述絕緣性構件時，接著層 5b 僅配置於含玻璃之環氧基板 5d 之內引線配置側之面之引線接合部 51。

圖 28 及圖 29 中，含玻璃之環氧基板 5d 與內引線 1b 藉由接著層 5b 接合。

又，圖 30 及圖 31 係使用含玻璃之環氧基板 5d 作為上述絕緣性構件時，含玻璃之環氧基板 5d 與內引線 1b，藉由具備表裏兩面均配置有接著層 5b 之捲帶狀基材 5a 的兩面接著捲帶 5i 之接著層 5b 予以接合。

此時，圖 30 係兩面接著捲帶 5i 配置於含玻璃之環氧基板 5d 之內引線配置側之面（晶片支持面 5c）之全面，而圖 31 係兩面接著捲帶 5i 僅配置於內引線 1b 之引線接合部 51 之情況。

又，圖 32 及圖 33 係上述絕緣性構件為含有鋁粒子 5j 之含玻璃之環氧基板 5d，含玻璃之環氧基板 5d 與內引線 1b 係藉由兩面接著捲帶 5i 之接著層 5b 接合。

此時，圖 32 係兩面接著捲帶 5i 配置於含玻璃之環氧基板 5d 之內引線配置側之面（晶片支持面 5c）之全面，圖 33 則於含玻璃之環氧基板 5d 之兩面接著捲帶接合側之相反側之面安裝金屬板 5f。

又，藉由使用含有鋁粒子 5j 之含玻璃之環氧基板 5d

作為上述絕緣性構件，可使含玻璃之環氧基板 5d 之熱膨脹係數接近半導體晶片 2 之矽之同時，可提升散熱性。又，如圖 33 所示，藉由金屬板 5f 之安裝更能提升散熱性。

圖 34 矽使用含玻璃之環氧基板 5d（捲帶狀基板 5 亦可）作為上述絕緣性構件時，半導體晶片 2 之厚度（C）大於含玻璃之環氧基板 5d 與接著層 5b 之合計厚度（D）之構造， $C > D$ 。

依此則可提升半導體晶片 2 之晶粒接合時之熱傳導性。

又，因半導體晶片 2 之厚度，大於含玻璃之環氧基板 5d 等之絕緣性構件與接著層 5b 之合計厚度（D），故上述絕緣性構件之厚度可構成較薄，本實施形態 2 之 QFP11 之厚度可形成較薄。

結果，可降低材料費，達成 QFP11 之低成本化。

又，圖 35 及圖 36 之變形例，矽使用捲帶狀基板 5（亦可為含玻璃之環氧基板 5d）作為絕緣性構件時，於捲帶狀基板 5 形成各種形狀之貫通孔 5k，於貫通孔 5k 埋入樹脂封裝時之模塑樹脂者。

圖 35 矽於捲帶狀基板 5 設置多數圓形貫通孔 5k 者，圖 36 則為將細長貫通孔 5k 設為十字形配置者。

藉由圖 35 及圖 36 之構造，可抑制內引線 1b 之搖動，而且可防止導線流動之同時，可提升模塑樹脂與捲帶狀基板 5 之密接性，可提升 QFP11 之信賴性。

又，捲帶狀基板 5 之貫通孔 5k 之形狀或形成區域，

只要不會因模塑樹脂而產生導線流動之程度之大小（形狀）或區域即可，並不特別限定。

依本實施形態 2 之 QFP11，令內引線 1b 之端不與捲帶狀基板 5 或含玻璃之環氧基板 5d 等之薄板狀絕緣性構件接合，據此可抑制模塑樹脂流動引起之導線流動或內引線之搖動。結果，可達成內引線 1b 之窄電極間距化之同時可防止內引線 1b 之搖動引起之接合用導線 4 之斷線。

又，令內引線 1b 之端部與上述薄板狀絕緣性構件接合，可抑制模塑樹脂與內引線 1b 之間之熱膨脹係數差引起之焊錫回流時之內引線 1b 之前端附近之伸縮。

依此則可防止在接合用導線 4 與內引線 1b 之接合部所產生之斷線。結果可提升 QFP11 之信賴性。

又 QFP11，係令內引線 1b 固定於上述薄板狀絕緣性構件（含玻璃之環氧基板 5d、混入鋁粒子 5j 之含玻璃之環氧基板 5d 或捲帶狀基板 5 等）之構造，和在銅板等金屬薄板固定內引線 1b 之情況比較，安裝有上述薄板狀絕緣性構件之矩陣狀框架 1（參照 4）或單列引線框架 1g（參照圖 15）可構成較輕且低成本。

又，上述銅板約為厚度 120 μm ，此時之半導體裝置之厚度約為 2.8-3mm，相對於此，本實施形態 2 之情況下，上述薄板狀絕緣性構件可形成約 50 μm 之厚度，因此使用其組裝而成之 QFP11 可構成約 1-1.2mm 之厚度。

因此，依本實施形態 2，可實現輕、薄形、且為多數引腳之 QFP11。

又，本實施形態 2 之 QFP11 之製造方法，係和實施形態 1 之 QFP6 之製造方法同樣，故省略重複說明。

以上係依實施形態具體說明本發明，但本發明並不限於上述實施形態，在不脫離其要旨情況下可做各種變更。

例如，本實施形態 2 中，半導體裝置以 QFP11 為例做說明，但實施形態 2 之半導體裝置，亦可為 QFP11 以外之外引線 1c 朝 2 方向突出者。

又，本發明之半導體裝置及其製造方法，亦可為上述實施形態 1 與實施形態 2 組合者。

（發明之效果）

本發明之效果簡單說明如下。

（1）令內引線接合於絕緣性構件，且半導體晶片之主面之短邊之長度，設為前端配置於半導體裝置之中心線起最遠位置的內引線之上述前端至半導體晶片之間之距離之 2 倍以下，依此則可將內引線固定於絕緣性構件，確實發揮抑制模塑樹脂流動引起之導線流動或內引線之搖動。結果可提升內引線接合於絕緣性構件之構造之半導體裝置之信賴性。

（2）令內引線接合於絕緣性構件，且半導體晶片之主面之短邊之長度，設為前端配置於半導體裝置之中心線起最遠位置的內引線之上述前端至半導體晶片之間之距離之 2 倍以下，依此則即使在晶片尺寸小之情況下亦可將半導體晶片搭載於絕緣性構件，不必依每一晶片尺寸準備引

線框架，結果可達成引線框架之標準化。

(3) 令內引線之端部接合於薄板狀絕緣性構件，則可確實有效抑制模塑樹脂流動引起之導線流動或內引線之搖動，結果可達成內引線之窄電極間距化之同時，可防止內引線之搖動引起之導線之斷線。

(4) 令內引線之端部接合於薄板狀絕緣性構件，則可抑制模塑樹脂與內引線間之熱膨脹係數差引起之焊錫回流時之內引線前端之伸縮。結果可防止導線之於與內引線之接合部所產生之之斷線。

(5) 半導體晶片之厚度，設為大於絕緣性構件與接著層之合計厚度，則可提升晶粒接合時之熱傳導性。

(6) 半導體晶片之厚度，設為大於絕緣性構件與接著層之合計厚度，依此則絕緣性構件之厚度可構成較薄，半導體裝置之厚度可形成較薄。結果可降低材料費、達成半導體裝置之低成本化。

【圖式簡單說明】

圖 1(a)、(b) 係本發明實施形態 1 之半導體裝置構造之一例，(a) 為斷面圖，(b) 為平面圖。

圖 2 係圖 1 之半導體裝置中半導體晶片與內引線之間之距離之一例之部分平面圖。

圖 3 係圖 1 之半導體裝置中半導體晶片之電極間距及內引線之引線間間距之一例之擴大部分平面圖。

圖 4 係圖 1 之半導體裝置組裝使用之矩陣狀框架構造

之一例之一部分斷面之部分平面圖。

圖 5 係圖 4 之 A-A'線之斷面構造之擴大部分斷面圖。

圖 6 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之晶粒接合後之構造之例之一部分斷面之部分平面圖。

圖 7 係圖 6 之 B-B'線之斷面構造之擴大部分斷面圖。

圖 8 係圖 7 之變形例之晶粒接合後之構造之擴大部分斷面圖。

圖 9 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之導線接合後之構造之例之一部分斷面之部分平面圖。

圖 10 係圖 9 之 C-C'線之斷面構造之擴大部分斷面圖。

圖 11 係圖 10 之變形例之導線接合後之構造之擴大部分斷面圖。

圖 12 係使用圖 4 之矩陣狀框架之半導體裝置之組裝之樹脂封裝後之構造之例之一部分斷面之部分平面圖。

圖 13 係圖 12 之 D-D'線之斷面構造之擴大部分斷面圖。

圖 14 係圖 1 之半導體裝置組裝使用之單列引線框架之框架本體構造之一例之部分平面圖。

圖 15 係圖 14 之框架本體安裝有絕緣性構件之單列引線框架之構造之擴大部分平面圖。

圖 16 係使用圖 15 之單列引線框架之半導體裝置組裝之導線接合後之構造之一例之擴大部分平面圖。

圖 17 係使用圖 15 之單列引線框架的半導體裝置組裝之樹脂封裝後之構造之一例之擴大部分平面圖。

圖 18 係使用圖 15 之單列引線框架的半導體裝置組裝之切斷成型後之構造之一例之擴大部分平面圖。

圖 19 係圖 1 之半導體裝置與其他半導體裝置之安裝狀態之一例之擴大部分平面圖。

圖 20 係圖 5 之變形例之構造之擴大部分斷面圖。

圖 21 係本發明實施形態之變形例之半導體裝置之構造之斷面圖。

圖 22 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。

圖 23 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。

圖 24 係圖 21 之變形例之半導體裝置之詳細構造之斷面圖。

圖 25 (a)、(b) 係本發明實施形態 1 之變形例之半導體裝置之 QFN 之構造，(a) 為斷面圖，(b) 為底面圖。

圖 26 係本發明實施形態 2 之半導體裝置之構造之一例之斷面圖。

圖 27 係圖 26 之半導體裝置組裝使用之引線框架之構造之一例之部分斷面圖。

圖 28 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 29 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 30 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 31 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 32 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 33 係本發明實施形態 2 之變形例之引線框架之構造之部分斷面圖。

圖 34 係本發明實施形態 2 之引線框架之絕緣性構件搭載半導體晶片時之半導體晶片，與絕緣性構件及接著層之間之厚度關係之一例之部分斷面圖。

圖 35 係本發明實施形態 2 之變形例之引線框架之構造之擴大部分平面圖。

圖 36 係本發明實施形態 2 之變形例之引線框架之構造之擴大部分平面圖。

【主要元件符號說明】

1：矩陣狀框架（引線框架）

1a：框架本體

1b：內引線

1c：外引線

1d：導引用長孔

(26)

1e：定位孔

1f：框部

1g：單列引線框架（引線框架）

1h：封裝區域

1i：壩桿

2：半導體晶片

2a：電極（表面電極）

2b：背面

2c：主面

3：封裝部

3a：背面

4：接合用導線

5：捲帶狀基板（絕緣性構件）

5a：捲帶狀基材

5b：接著層

5c：晶片支持面

5d：含玻璃之環氧基板（絕緣性構件）

5e：陶瓷基板（絕緣性構件）

5f：金屬板

5g：硬質接著層

5h：軟質接著層

5i：兩面接著捲帶

5j：鋁粒子

5k：貫通孔

51：引線接合部

6：QFP（半導體裝置）

6a：中心線

7：安裝基板

8：樹脂糊

9：SOP

10：QFN（半導體裝置）

11：QFP（半導體裝置）

五、中文發明摘要

發明之名稱：半導體裝置及其製造方法

目的在於提升信賴性及達成引線框架之標準化。

解決方法為，由：延伸於半導體晶片 2 之周圍的多數內引線 1b；支持上述半導體晶片 2，且分別與內引線 1b 之端部接合的捲帶狀基板 5；連接形成於半導體晶片 2 之主面 2c 的電極和內引線 1b 的導線；對上述半導體晶片 2 與上述導線施以樹脂封裝而形成的封裝部；及與內引線 1b 相連接，且由上述封裝部朝 4 方向露出的多數外引線構成；半導體晶片 2 之短邊之長度（a），和前端位置配置於最遠離半導體晶片 2 的內引線 1b 之與半導體晶片 2 之間之間隙（b），具備 $a \leq 2b$ 之關係，可達成窄電極間距化之同時，可搭載較小之半導體晶片 2，可達成引線框架之標準化。

六、英文發明摘要

發明之名稱：

(1)

十、申請專利範圍

1. 一種半導體裝置之製造方法，其特徵為具備以下工程：

(a) 準備具有主面及和上述主面呈對向之背面的半導體晶片之工程，該主面，係由四角形平面形狀形成，具有：一對之第 1 邊，及一對之第 2 邊，其為上述第 1 邊之長度以上長度之邊；具有多數焊墊，該焊墊包含：第 1 焊墊，沿上述四角形之 1 邊被形成；及第 2 焊墊，沿上述四角形之 1 邊被形成，和上述第 1 焊墊相鄰，以第 1 間矩被配置；

(b) 準備具有封裝區域之引線框架的工程，該封裝區域為，包含：支持基板，其以中央部支持上述半導體晶片背面，於包圍上述中央部之周邊部具有絕緣性構件；第 1 引線，其具有前端部，與上述前端部成對的他端部，藉由導線電連接於上述第 1 焊墊；及第 2 引線，其和上述第 1 引線相鄰，以上述第 1 間矩之 2 倍以上間矩被配置；由上述前端部介由上述周邊部之上述絕緣性構件被固定於上述支持基板的多數引線形成；

(c) 使自上述前端部之前端至和上述前端部呈對向之上述半導體晶片之上述第 1 邊之距離，成為上述半導體晶片之上述第 1 邊之長度之 $1/2$ 以上的方式，將上述半導體晶片搭載於上述支持基板上的工程；

(d) 使上述半導體晶片之上述多數焊墊與上述多數引線介由多數導線分別電連接的工程；

(2)

(e) 對上述支持基板、上述絕緣性構件、上述多數引線之前端部、上述半導體晶片、及上述多數導線進行樹脂封裝而形成封裝部的工程；及

(f) 使露出上述封裝部之上述多數引線之他端部由上述引線框架分離的工程。

2. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

於上述 (c) 工程，上述半導體晶片係介由上述絕緣性構件搭載於上述支持基板上。

3. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

將上述半導體晶片搭載於上述絕緣性構件時，係將上述半導體晶片搭載於上述絕緣性構件之引線配置側之面。

4. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

於上述 (c) 工程，上述半導體晶片，係介由樹脂糊搭載於上述支持基板上。

5. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述絕緣性構件，係由熱可塑性樹脂構成之絕緣性接著層。

6. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述支持基板，係由絕緣性環氧系構成之捲帶 (Tape

(3)

) 基材。

7. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述支持基板，係添加玻璃之環氧基板。

8. 如申請專利範圍第 7 項之半導體裝置之製造方法，其中

上述添加玻璃之環氧基板，係含有氧化鋁粒子。

9. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述支持基板為陶瓷基板。

10. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述支持基板為金屬。

11. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

於上述支持基板未形成貫穿孔。

12. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

於上述 (c) 工程，使自上述前端部至和上述前端部呈對向之上述半導體晶片之邊的距離，成為上述半導體晶片之上述第 1 邊之長度之 $1/2$ 以上，而且成為上述半導體晶片之上述第 1 邊之長度以下的方式，將上述半導體晶片搭載於上述支持基板上。

13. 如申請專利範圍第 12 項之半導體裝置之製造方

(4)

法，其中

上述第 1 邊為上述四角形中之短邊。

14. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述引線框架，係將多數之上述封裝區域連成 1 列而形成的多列引線框架。

15. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中

上述引線框架，係將多數之上述封裝區域以矩陣配置而形成的矩陣引線框架。

16. 一種半導體裝置，其特徵為設有：

具有主面及和上述主面呈對向之背面的半導體晶片，該主面，係由四角形平面形狀形成，具有：一對之第 1 邊，及一對之第 2 邊，其為上述第 1 邊之長度以上長度之邊；包含：沿上述四角形之第 1 邊被形成的多數焊墊；

支持基板，其以中央部支持上述半導體晶片背面，於包圍上述中央部之周邊部具有絕緣性構件；

多數引線，其具有前端部，及和上述前端部成對的他端部；前端部係介由上述周邊部之上述絕緣性構件被固定於上述支持基板；

多數導線，分別電連接上述半導體晶片之多數焊墊與上述多數引線；及

封裝部，對上述支持基板、上述絕緣性構件、上述多數引線之前端部、上述半導體晶片、及上述多數導線進行

樹脂封裝而成；

上述多數焊墊包含：第 1 焊墊、及和上述第 1 焊墊相鄰，具有第 1 間矩的第 2 焊墊；

上述多數引線包含：藉由上述導線電連接於上述第 1 焊墊的第 1 引線，及和上述第 1 引線相鄰、以上述第 1 間矩之 2 倍以上間矩配置的第 2 引線；

上述多數引線，係使自上述前端部之前端至和上述前端部呈對向的上述半導體晶片之上述第 1 邊為止之距離，成為上述半導體晶片之上述第 1 邊之長度之 $1/2$ 以上而被配置。

17. 如申請專利範圍第 16 項之半導體裝置，其中

上述半導體晶片係介由上述絕緣性構件搭載於上述支持基板上。

18. 如申請專利範圍第 16 項之半導體裝置，其中

上述半導體晶片與上述多數引線，係配置於上述支持基板之上述晶片支持面側。

19. 如申請專利範圍第 16 項之半導體裝置，其中

上述半導體晶片，係介由樹脂糊搭載於上述支持基板上。

20 如申請專利範圍第 16 項之半導體裝置，其中

上述支持基板，係由絕緣性環氧系構成之捲帶（Tape）基材。

21. 如申請專利範圍第 16 項之半導體裝置，其中

上述支持基板，係添加玻璃之環氧基板。

(6)

22. 如申請專利範圍第 21 項之半導體裝置，其中上述添加玻璃之環氧基板，係含有氧化鋁粒子。

23. 如申請專利範圍第 16 項之半導體裝置，其中上述支持基板為陶瓷基板。

24. 如申請專利範圍第 16 項之半導體裝置，其中上述支持基板為金屬。

25. 如申請專利範圍第 16 項之半導體裝置，其中於上述支持基板未形成貫穿孔。

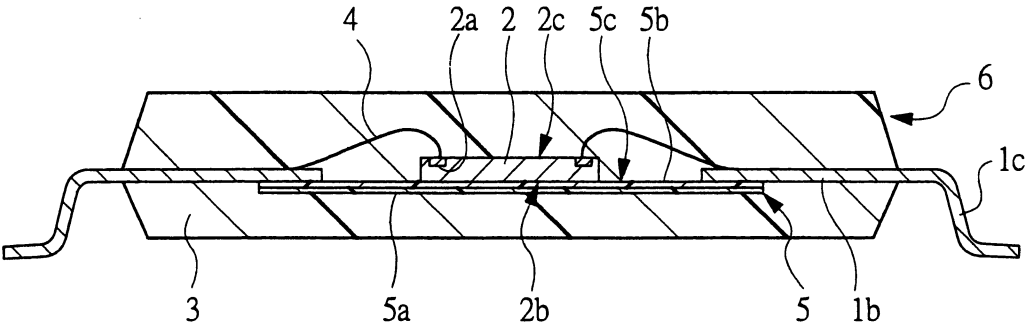
26. 如申請專利範圍第 16 項之半導體裝置，其中上述多數引線係，使自上述前端部之前端至和上述前端部呈對向之上述半導體晶片之上述第 1 邊的距離，成為上述半導體晶片之上述第 1 邊之長度之 $1/2$ 以上，而且成為上述半導體晶片之上述第 1 邊之長度以下的方式被配置。

27. 如申請專利範圍第 26 項之半導體裝置，其中上述第 1 邊為上述四角形中之短邊。

28. 如申請專利範圍第 16 項之半導體裝置，其中上述絕緣性構件，係由熱可塑性樹脂構成之絕緣性接著層。

圖1

(a)



(b)

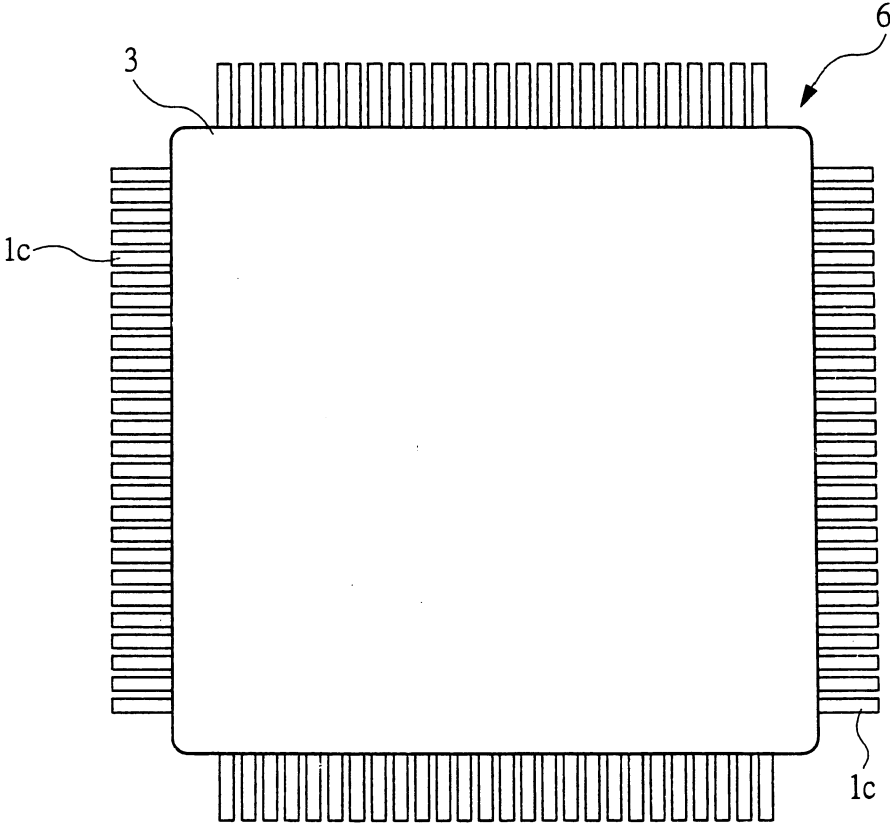


圖2

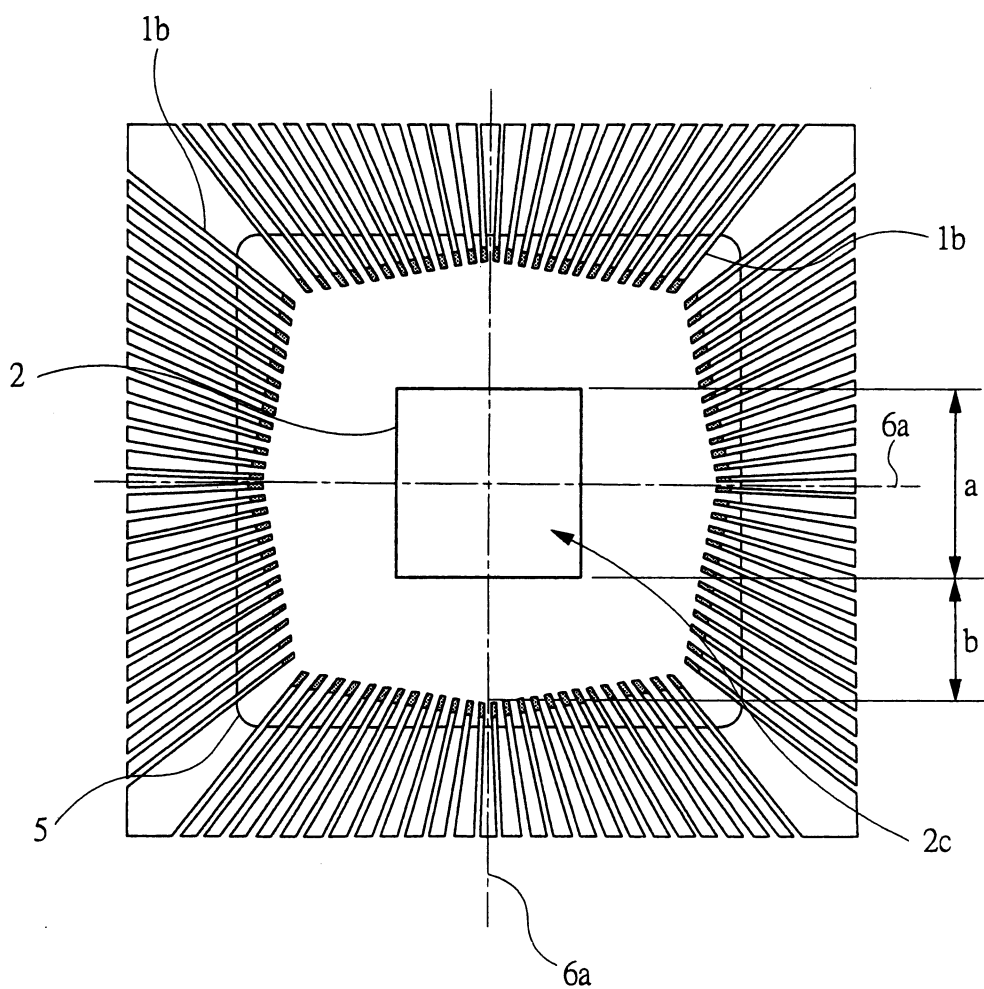


圖3

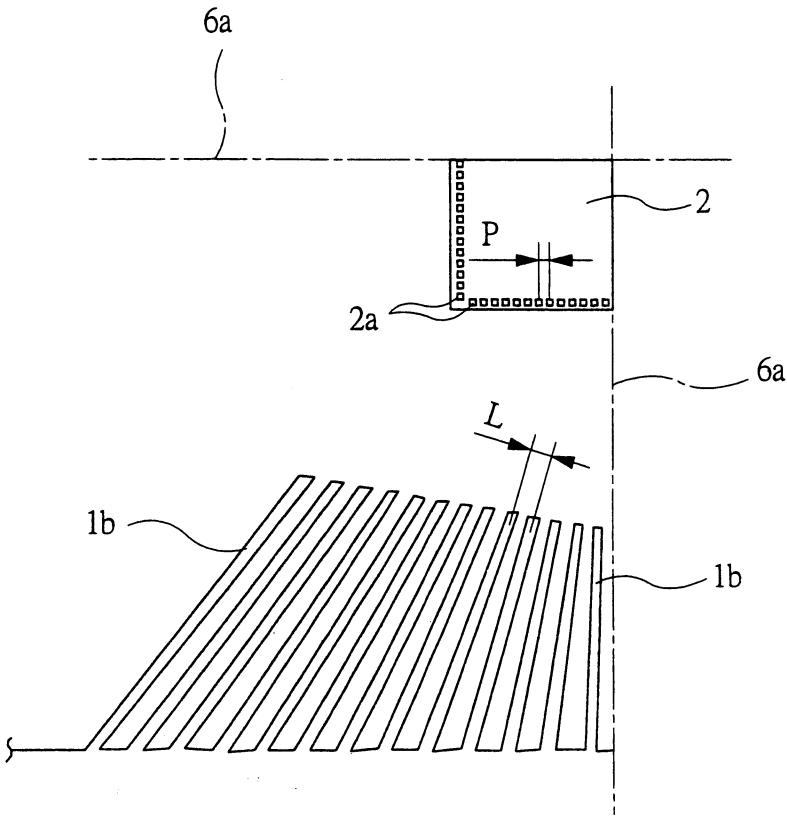


圖4

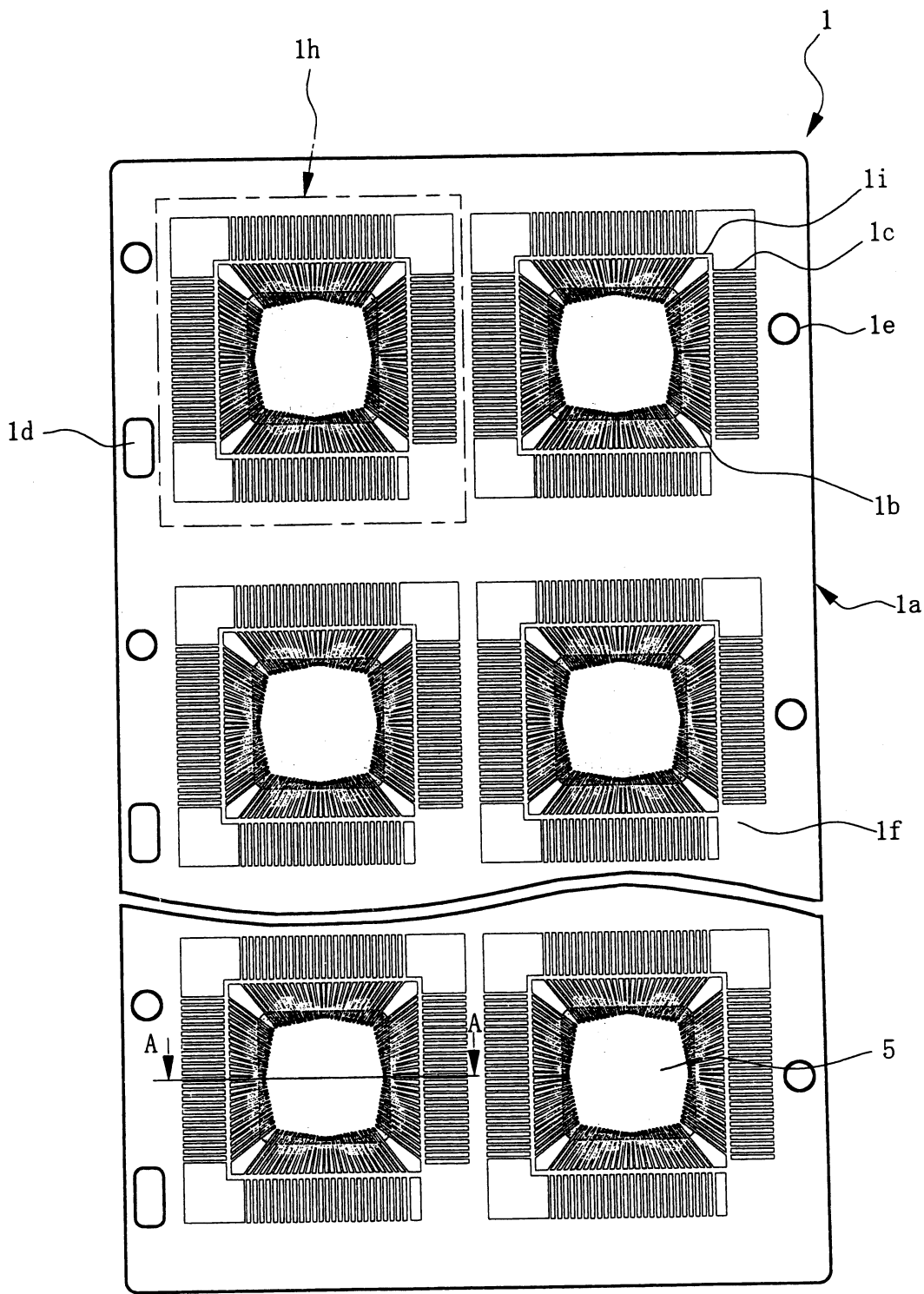


圖5

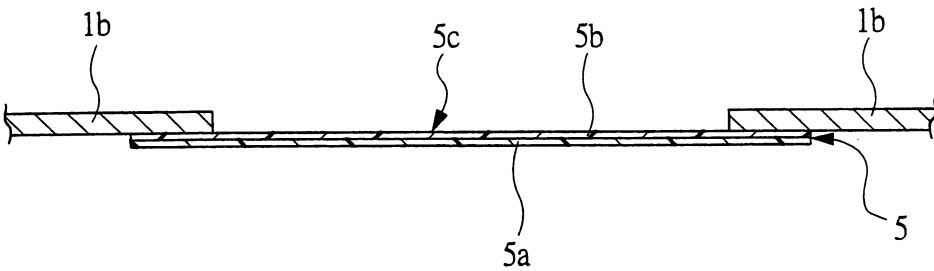


圖7

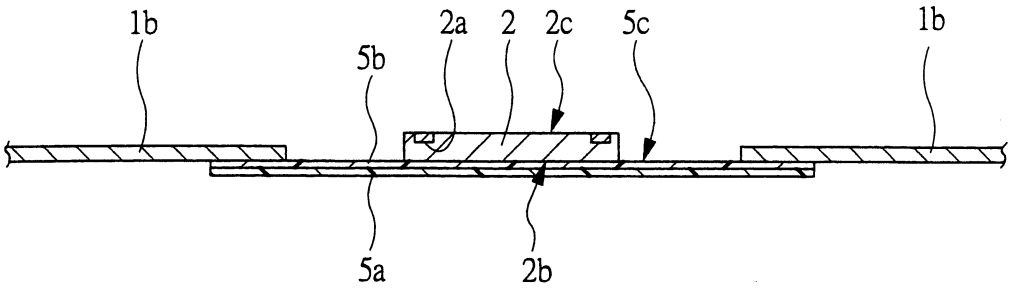


圖8

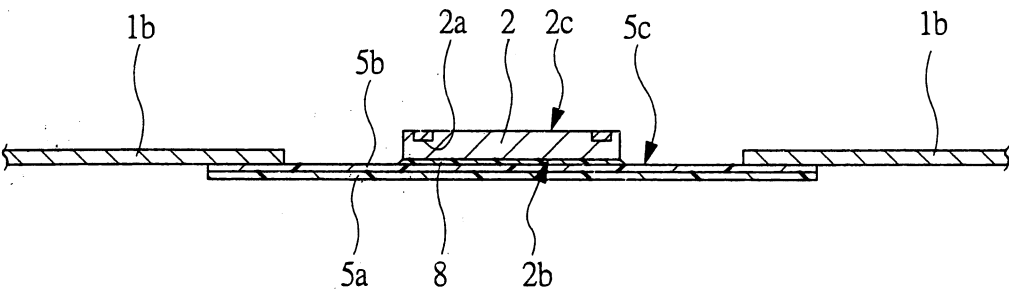


圖 9

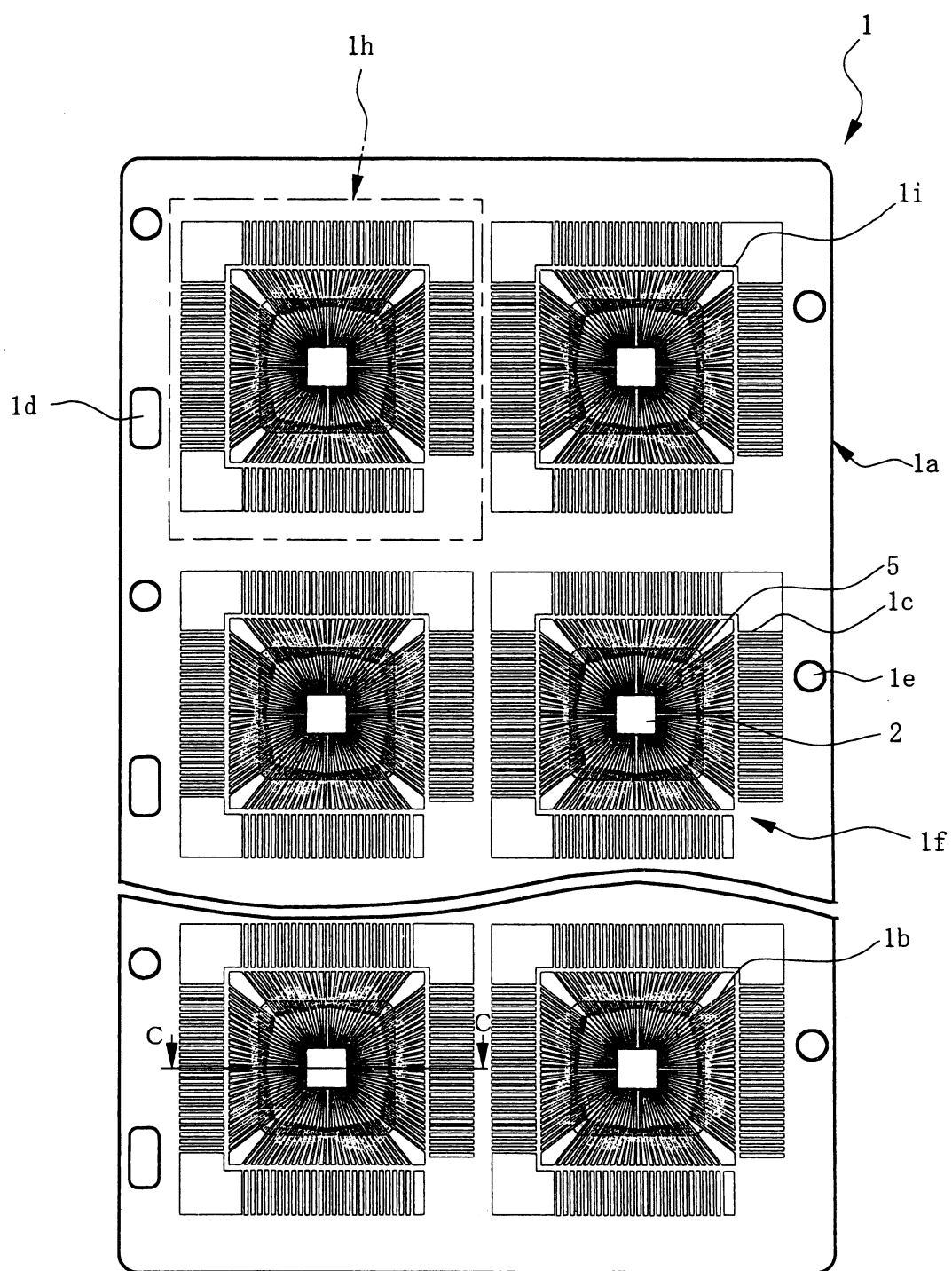


圖 10

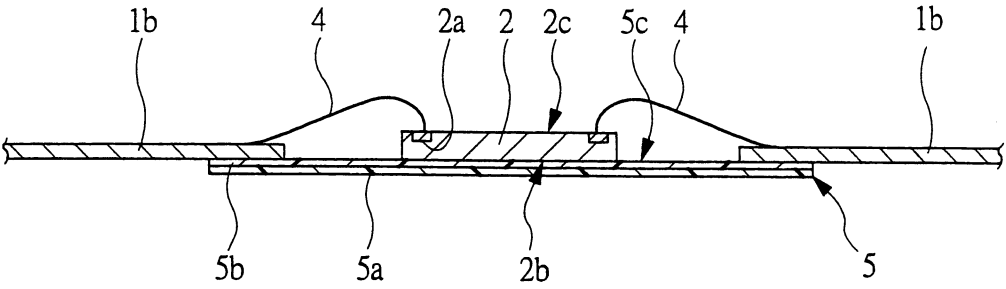


圖 11

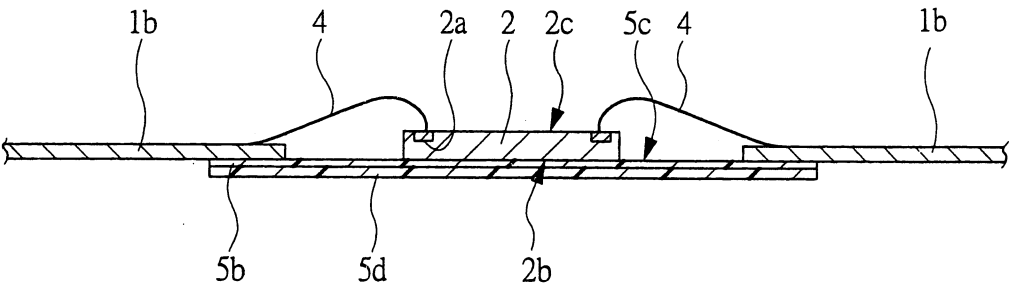


圖12

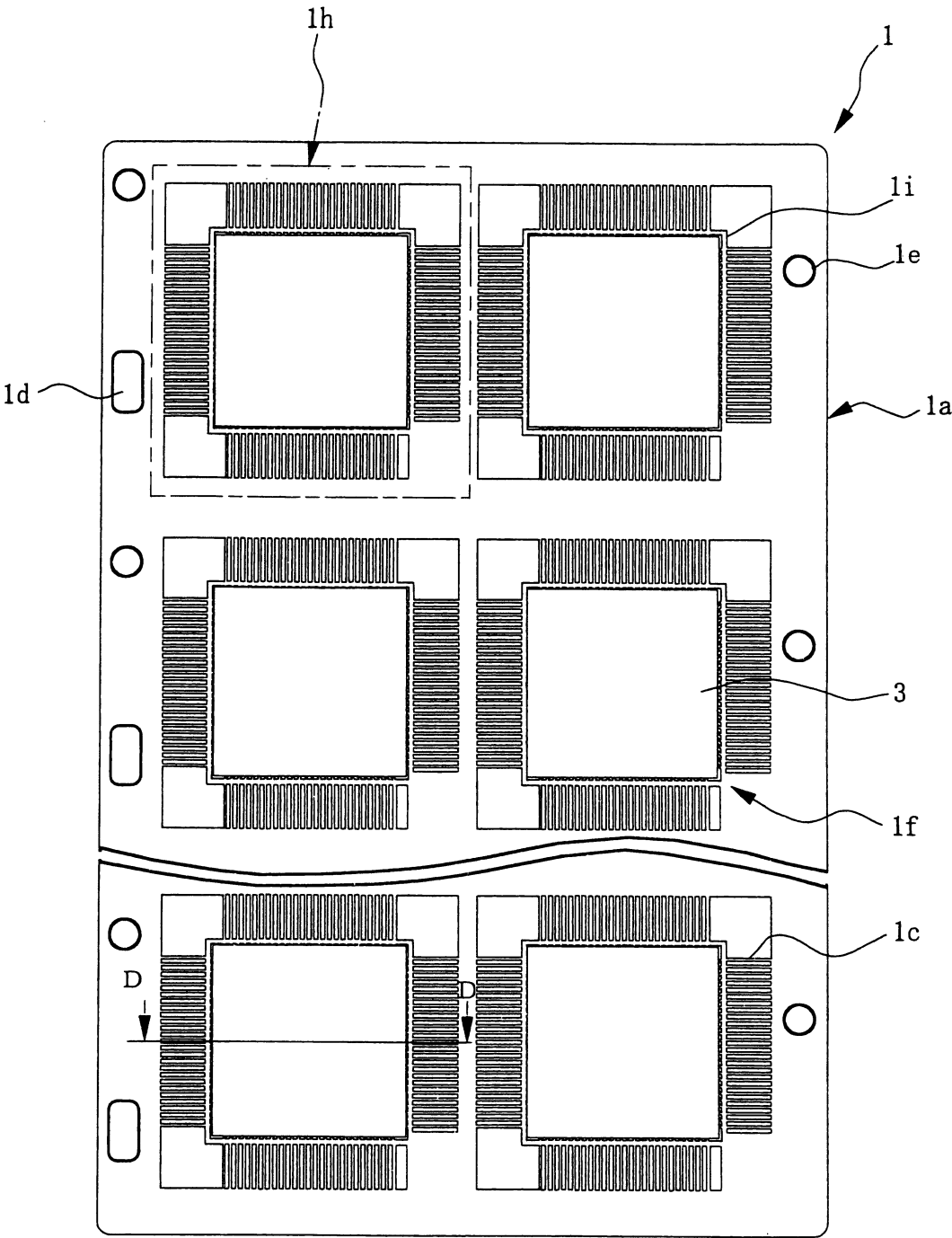


圖13

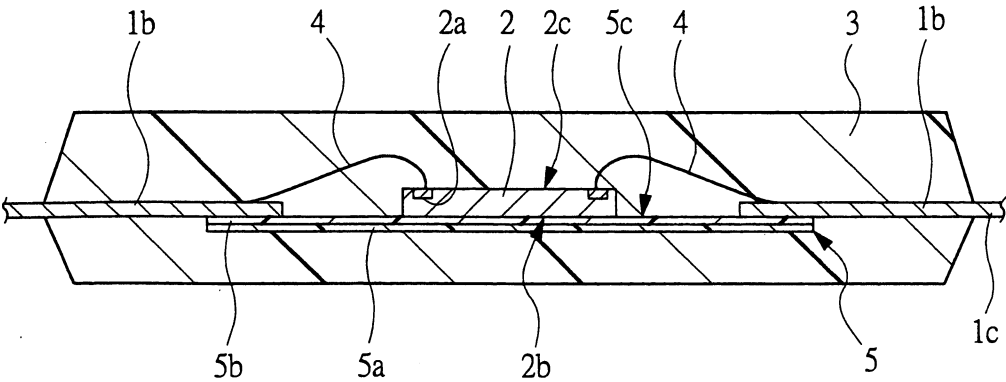


圖14

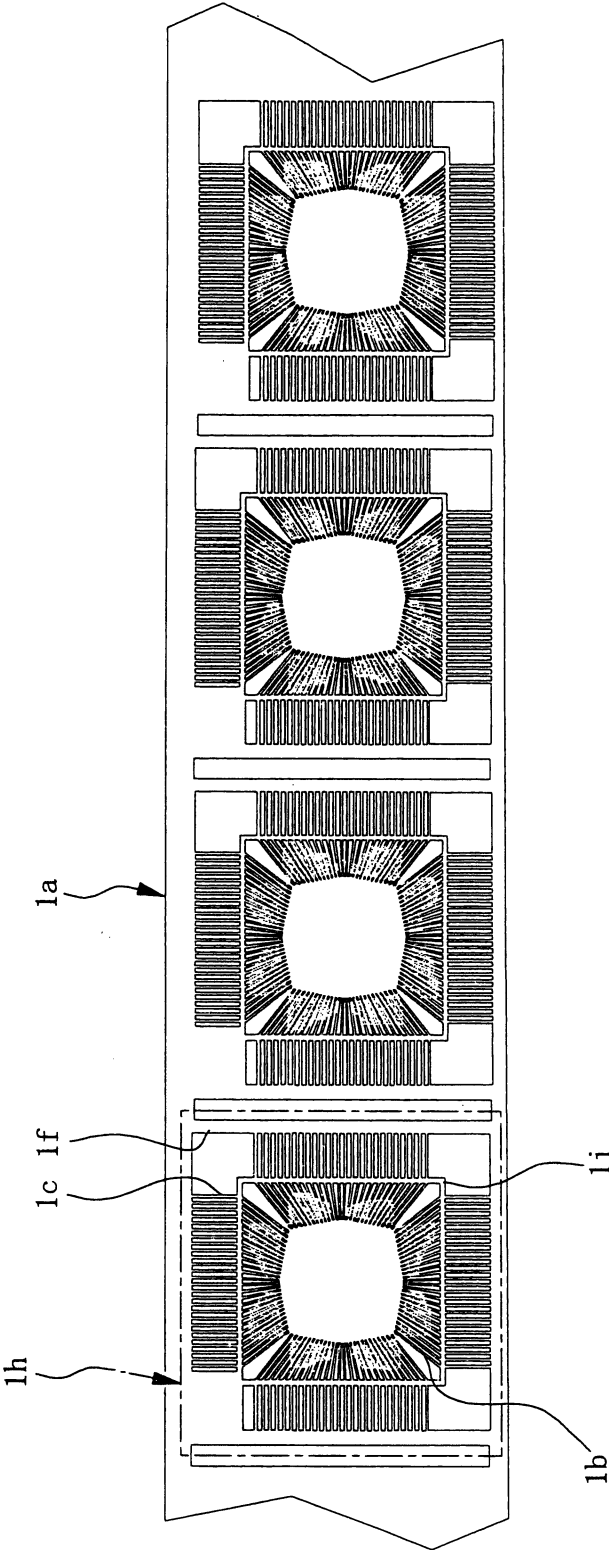


圖15

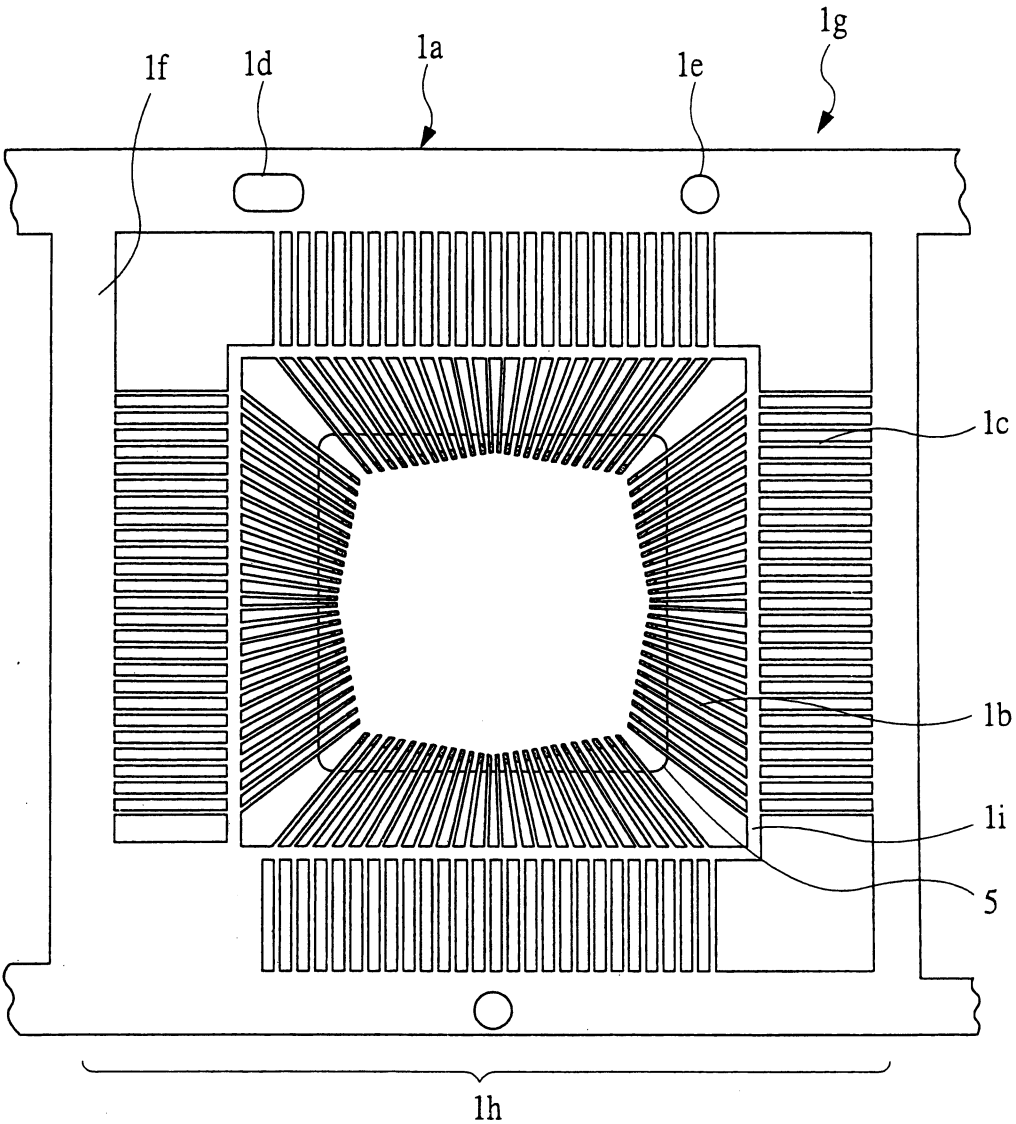


圖17

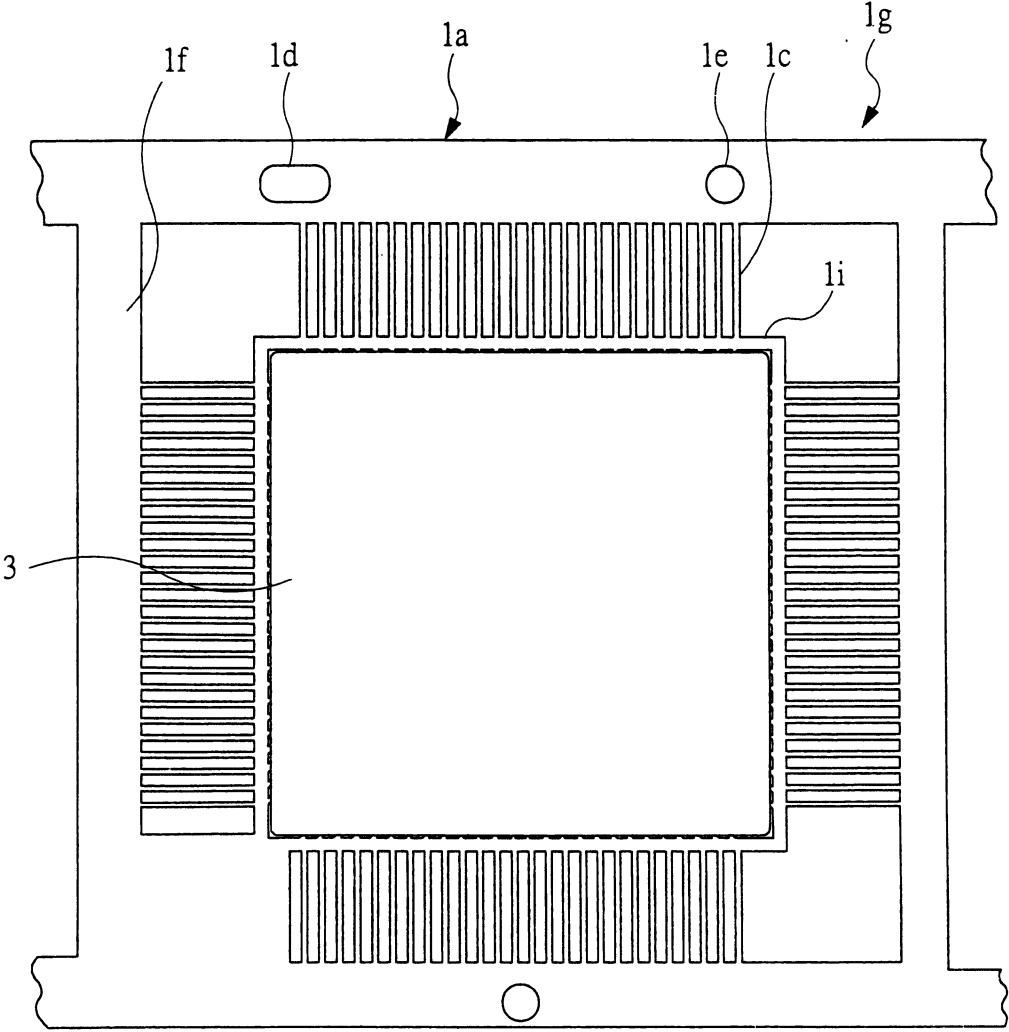


圖18

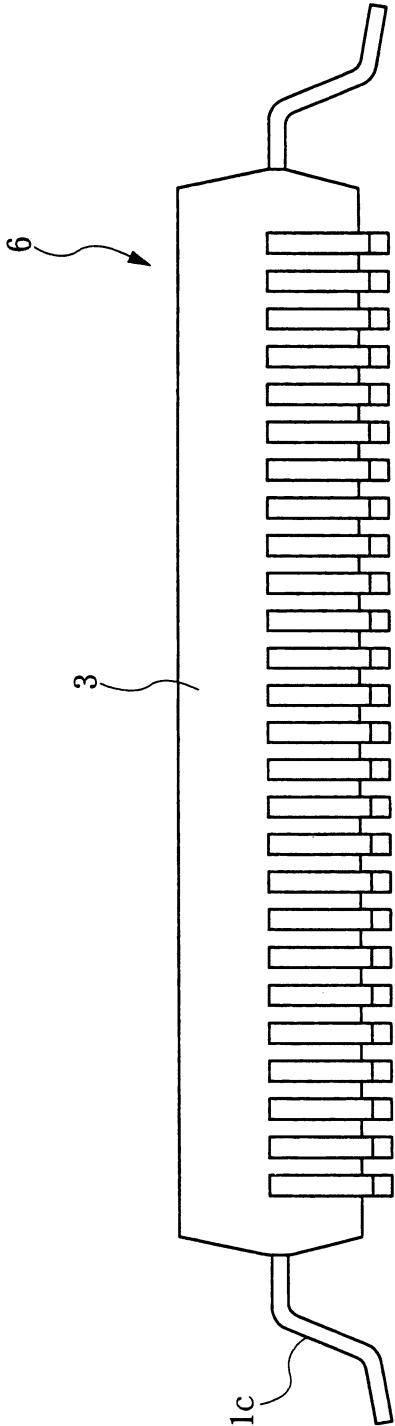


圖 19

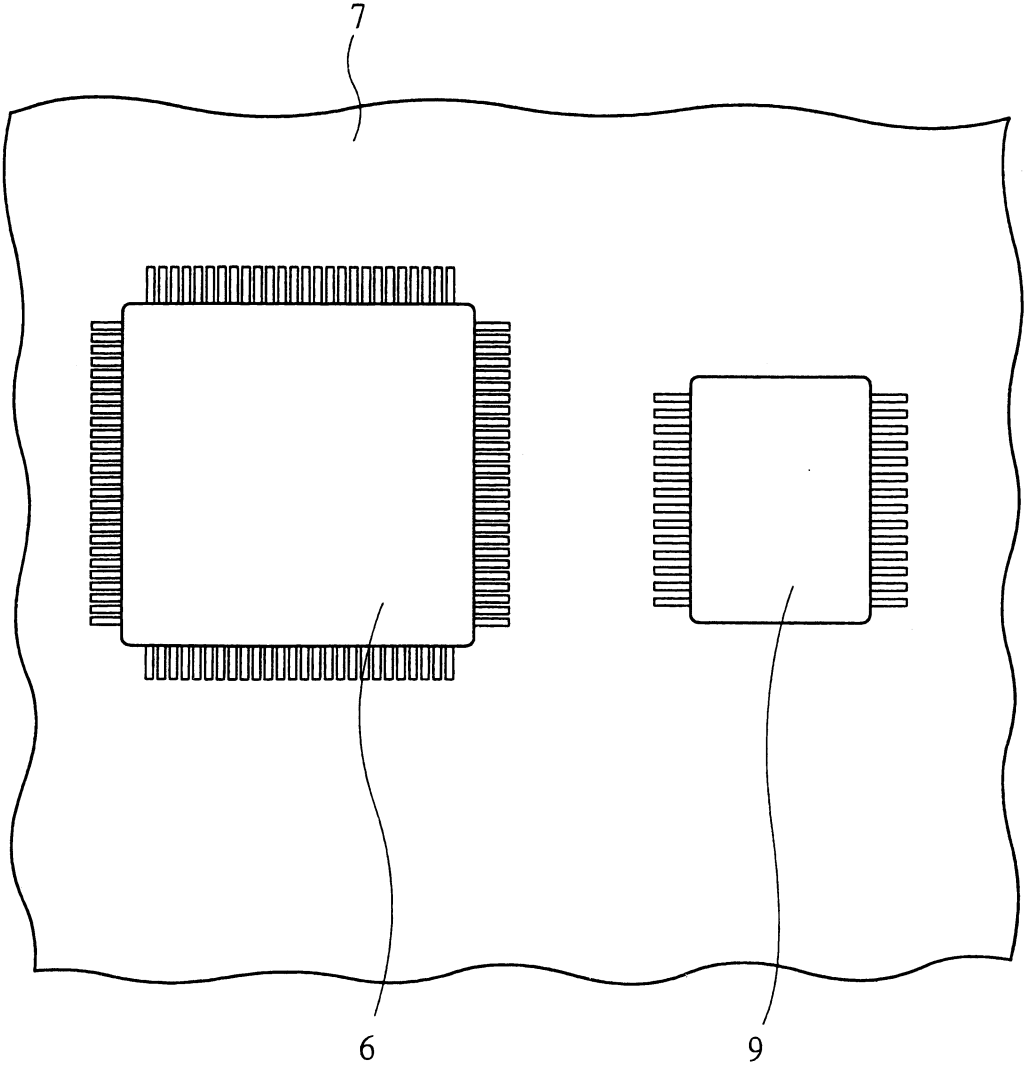


圖 20

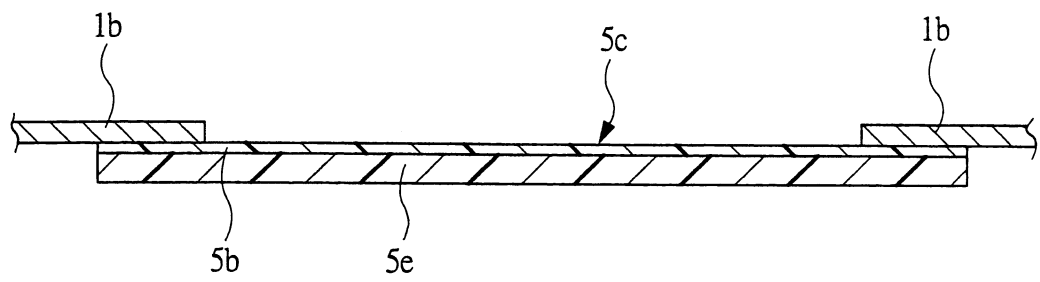


圖21

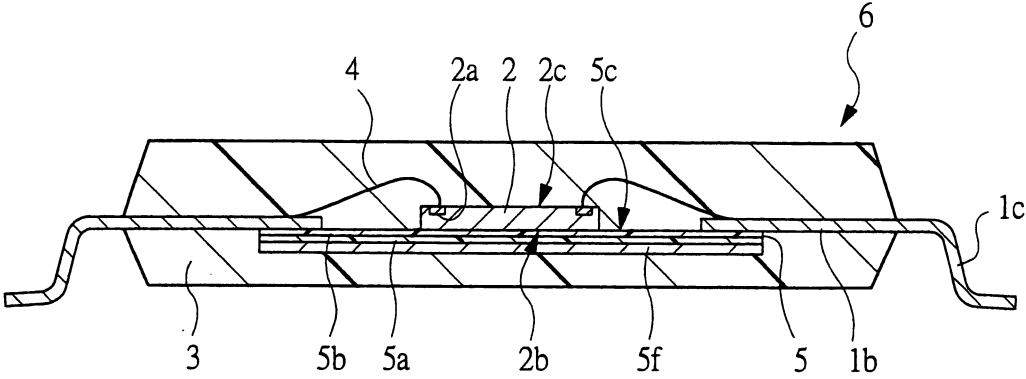


圖22

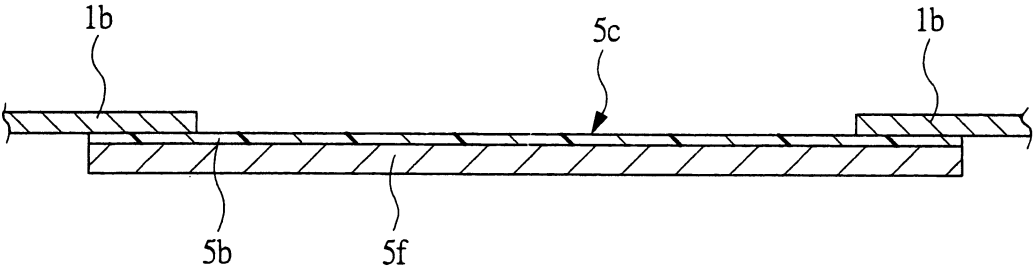


圖 23

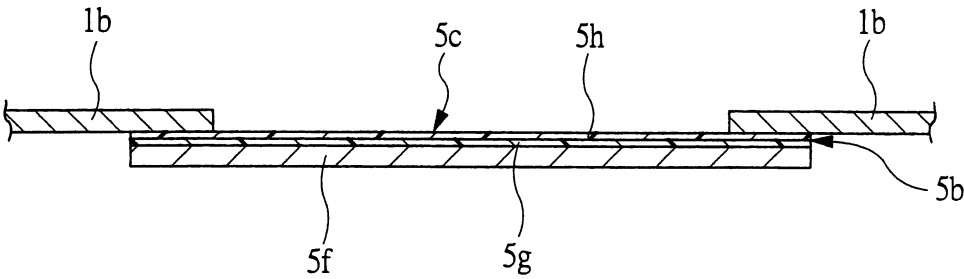


圖 24

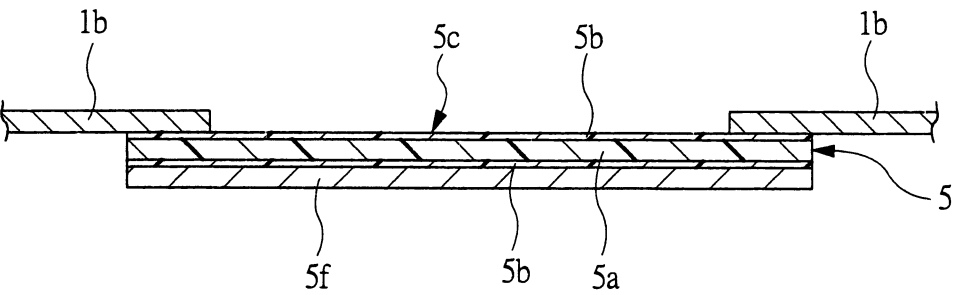
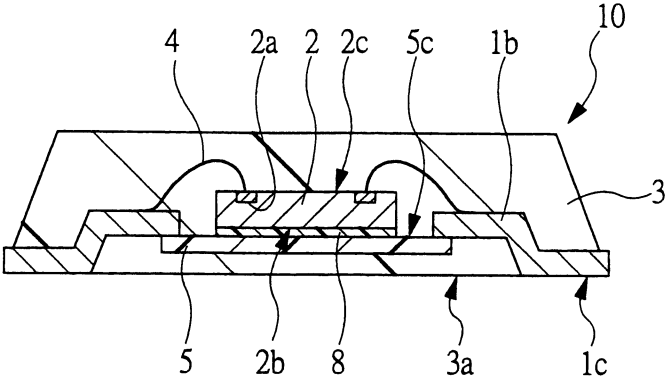


圖25

(a)



(b)

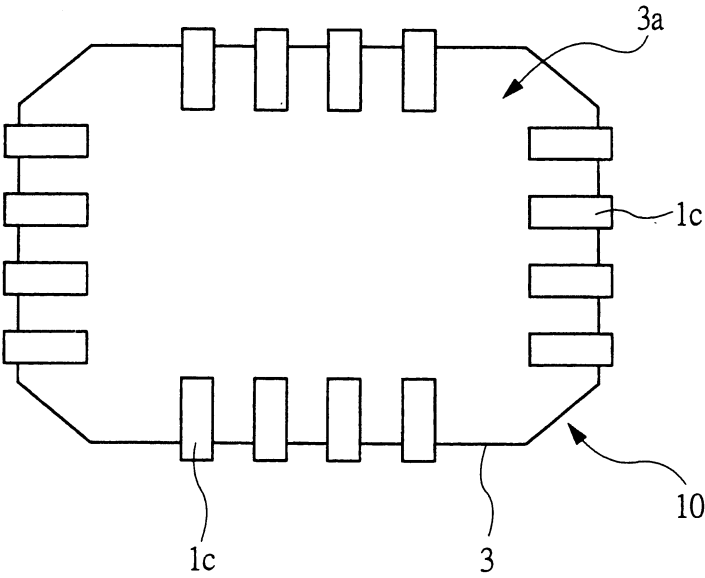


圖26

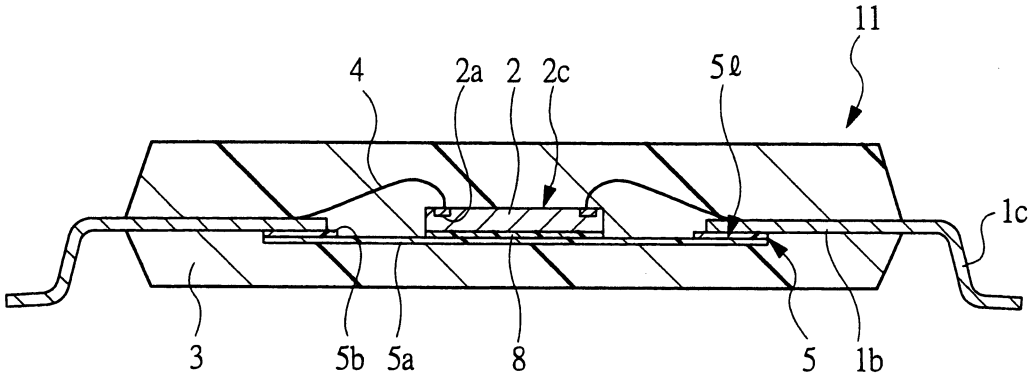


圖27

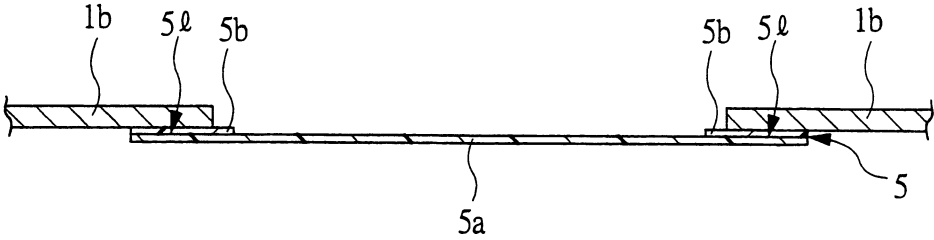


圖28

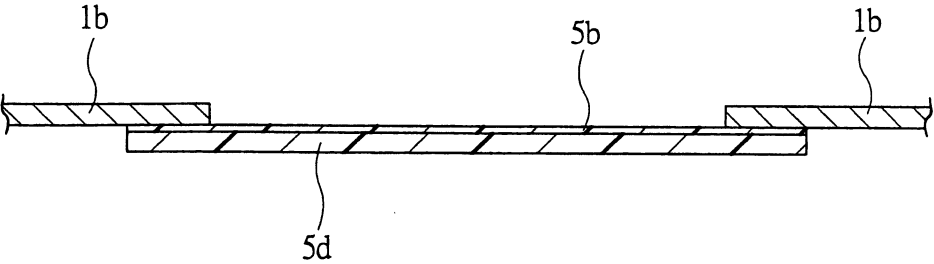


圖29

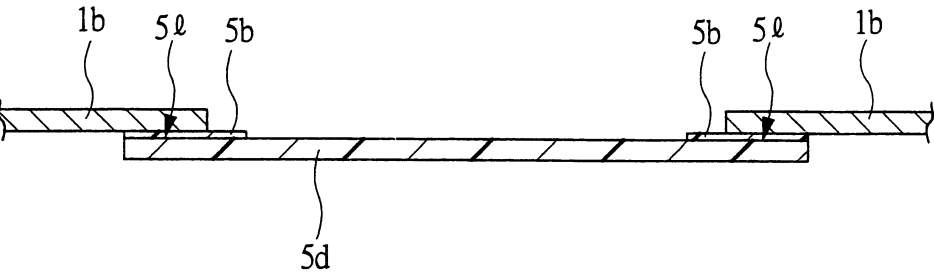


圖 30

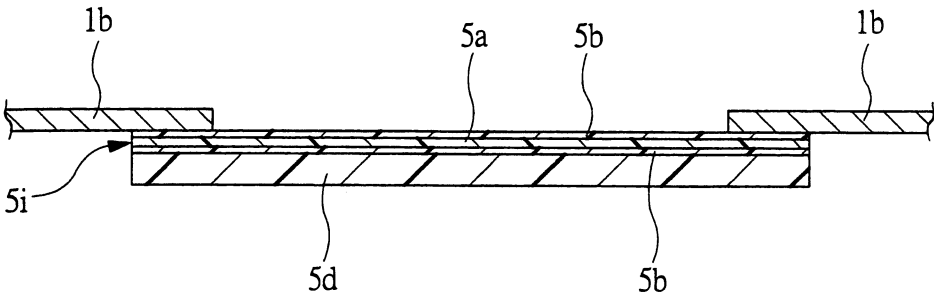


圖 31

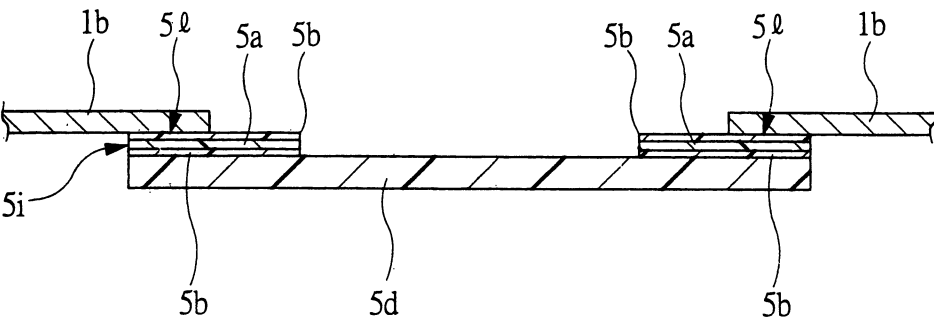


圖 32

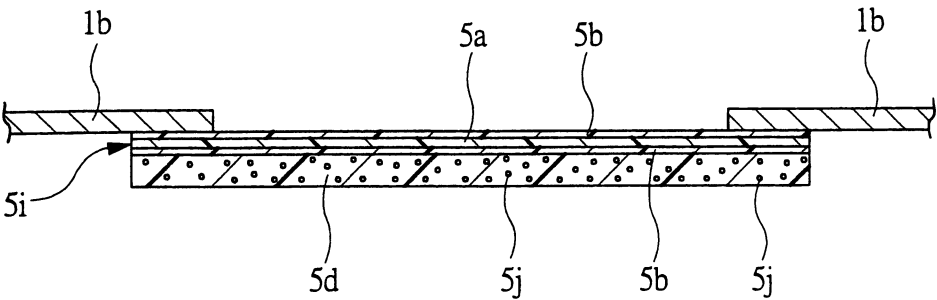


圖 33

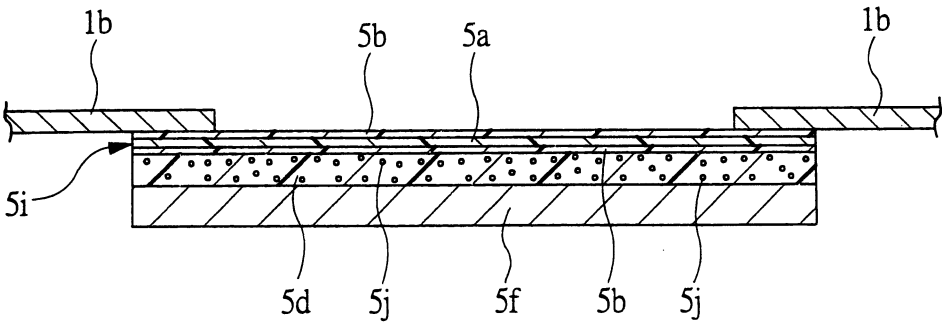


圖 34

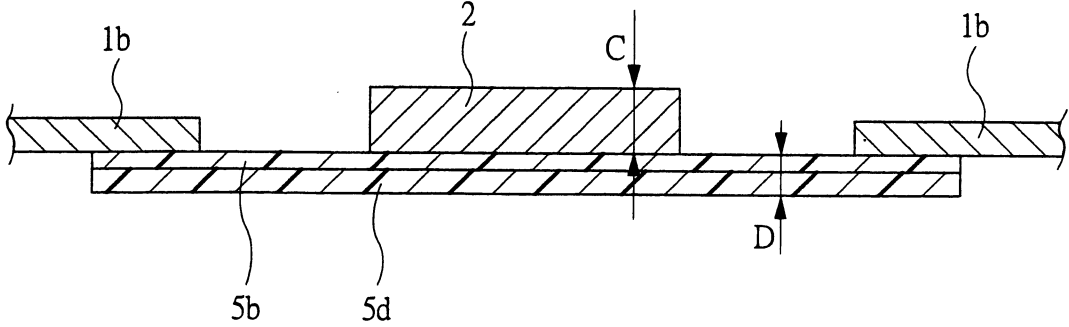


圖 35

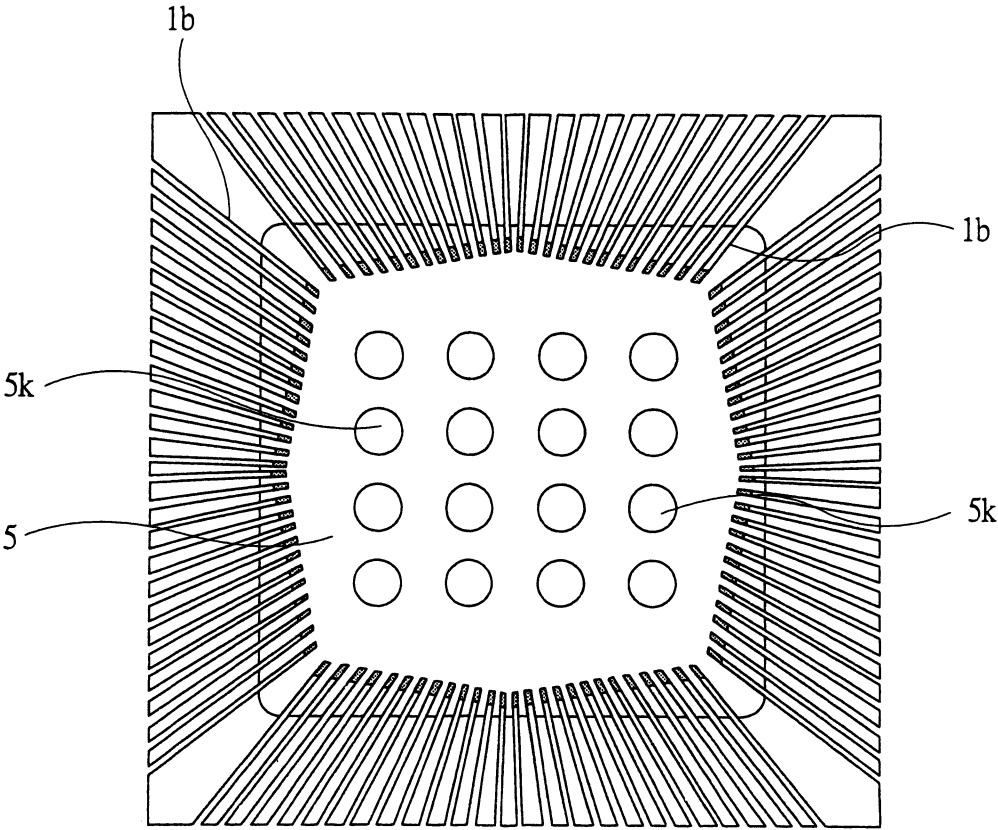
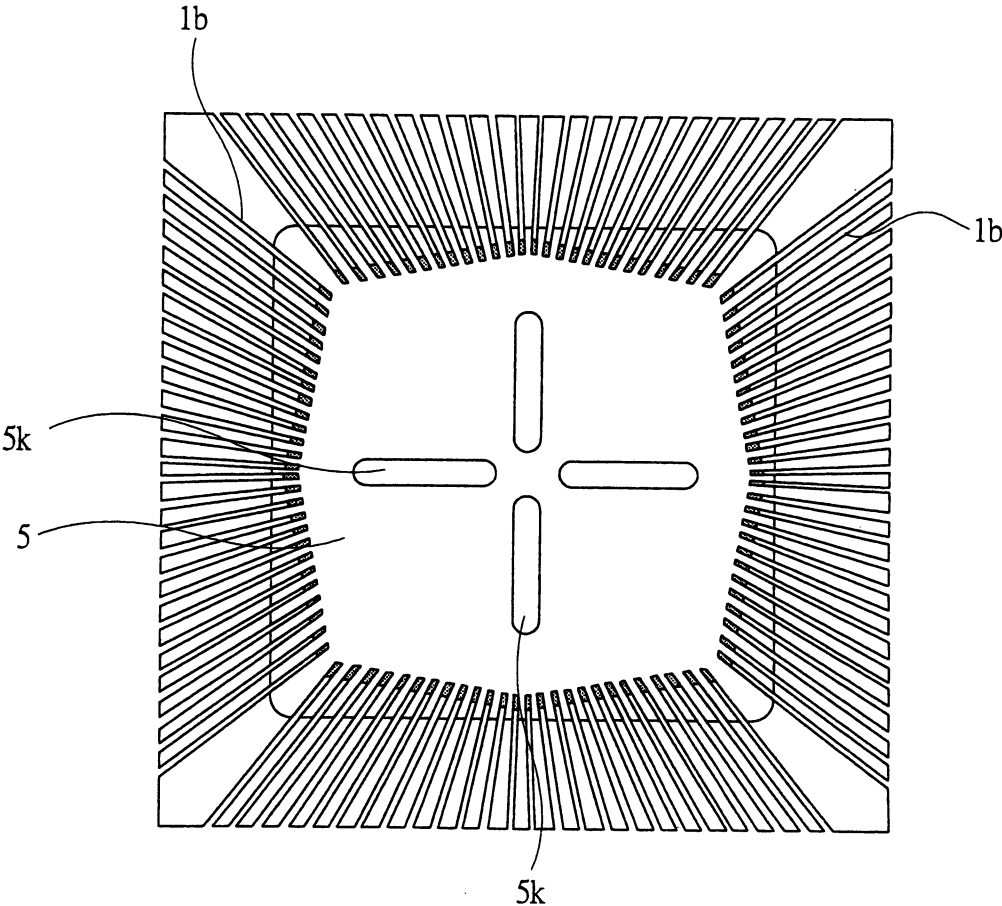


圖 36



七、指定代表圖：

(一)、本案指定代表圖為：第 (2) 圖

(二)、本代表圖之元件代表符號簡單說明：無

1b：內引線

2：半導體晶片

2c：主面

5：捲帶狀基板（絕緣性構件）

6a：中心線

a：長度

b：距離

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無