

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年5月6日(2011.5.6)

【公表番号】特表2010-521818(P2010-521818A)

【公表日】平成22年6月24日(2010.6.24)

【年通号数】公開・登録公報2010-025

【出願番号】特願2009-553715(P2009-553715)

【国際特許分類】

H 01 L 25/10 (2006.01)

H 01 L 25/11 (2006.01)

H 01 L 25/18 (2006.01)

【F I】

H 01 L 25/14 Z

【手続補正書】

【提出日】平成23年3月9日(2011.3.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のボードと第2のボードを含み、

前記第1のボードは、前側と、裏側と、ダイ接点のアレイと、前記ダイ接点と電気的につながれた第1の裏側端子のアレイと、第2の裏側端子のアレイと、各々が前記ダイ接点のアレイ及び前記第1の裏側端子のアレイ及び前記第2の裏側端子のアレイを有する、複数の個々のパッケージ領域と、を有し、

前記第2のボードは、前記第1のボードの前記前側にラミネートされた第1の面と、第2の面と、前記第2のボードを貫き、個々のパッケージ領域と整列され、ダイキャビティを画定する開口と、前記第1のボード及び前記第2のボードを貫いて伸びるインターフェクトによって前記第2の裏側端子と電気的につながれた前記第2の面にある前側接点のアレイと、を有し、

前記第1のボードは、さらに、

前記ダイ接点を、対応する第1の裏側端子に電気的につなぐ、第1のインターフェクトを含み、

前記第1のボード及び前記第2のボードを貫いて伸びる前記インターフェクトは、第2のインターフェクトである

ことを特徴とする半導体デバイスパッケージ化装置。

【請求項2】

請求項1に記載の装置において、

前記第1及び前記第2のボードは、ポリマーのコアを有する
ことを特徴とする装置。

【請求項3】

請求項1に記載の装置において、

前記第1のボード及び前記第2のボードを貫いて伸びる前記インターフェクトは、途切れのないスルーパッケージインターフェクトである
ことを特徴とする装置。

【請求項4】

請求項 1 に記載の装置において、
前記第 1 のボードは、第 1 のプリント基板を含み、
前記第 2 のボードは、第 2 のプリント基板を含む
ことを特徴とする装置。

【請求項 5】

請求項 1 に記載の装置において、
前記個々のパッケージ領域と前記ダイキャビティは、ストリップに並べられ、
個々のダイキャビティは、前記ストリップ上の切断レーンによって、分離される
ことを特徴とする装置。

【請求項 6】

請求項 1 に記載の装置において、
前記ダイ接点は、前記第 1 のボードの前記前側にある
ことを特徴とする装置。

【請求項 7】

請求項 1 に記載の装置において、
前記第 1 のボードは、さらに、各スロットが個々のパッケージ領域に置かれるように、
複数のスロットを含み、
前記ダイ接点は、前記スロットに隣接する前記第 1 のボードの前記前側に、アレイ状に
並べられる
ことを特徴とする装置。

【請求項 8】

前側及び裏側を有するベースパネルであって、前記ベースパネルは、ポリマー材料を含むベースパネルと、

前記ベースパネルの前記前側に取り付けられた第 1 の面と、第 2 の面と、ダイキャビティを画定する複数の開口と、を有するライザーパネルであって、前記ライザーパネルは、ポリマー材料を含むライザーパネルと、

前記ベースパネルにあるダイ接点のアレイと、
前記ベースパネルの前記裏側にある第 1 の裏側端子のアレイと、
前記ダイ接点を、前記第 1 の裏側端子と電気的につなぐ第 1 のインターフェクトと、
前記ライザーパネルの前記第 2 の面にある前側接点のアレイと、
前記ベースパネルの前記裏側にある第 2 の裏側端子のアレイと、
前記ベースパネルと前記ライザーパネルを貫いて伸びる第 2 のインターフェクトであつて、前記第 2 のインターフェクトは、前記前側接点を、前記第 2 の裏側端子と電気的につなぐ第 2 のインターフェクトと、を含む
ことを特徴とする半導体デバイスパッケージ化装置。

【請求項 9】

請求項 8 に記載の装置において、
前記ベースパネルは、第 1 のプリント基板を含み、
前記ライザーパネルは、第 2 のプリント基板を含み、
前記開口は、前記第 2 のプリント基板の中にあるパンチ穴を含む
ことを特徴とする装置。

【請求項 10】

請求項 9 に記載の装置において、
前記ベースパネルは、第 1 のプリント基板を含み、
前記ライザーパネルは、さらに、前記第 1 の面に付着した接着剤を有する第 2 のプリント基板を含み、
前記開口は、前記第 2 のプリント基板及び前記接着剤の中にあるパンチ穴を含む
ことを特徴とする装置。

【請求項 11】

請求項 9 に記載の装置において、

前記第2の裏側端子は、前記ライザーパネルの前記第2の面から前記ベースパネルの前記裏側まで伸びる途切れのないスルーパッケージ端子を含むことを特徴とする装置。

【請求項12】

請求項8に記載の装置において、

前記ベースパネル及び前記ライザーパネルは、切断レーンによって分離された、複数のダイキャビティを有する、ストリップを画定することを特徴とする装置。

【請求項13】

前側と、裏側と、ダイ接点と、前記裏側にある第1の裏側端子の第1のアレイと、前記裏側にある第2の裏側端子の第2のアレイと、前記ダイ接点を前記第1の裏側端子に電気的につなぐ第1のインターロケクトと、を持つ第1のポリマー基板を有するベースと、

第1の面と、第2の面と、開口と、前記第2の面にある前側接点と、を持つ第2のポリマー基板を有するライザーであって、前記第1の面は、前記第1のポリマー基板の前記前側に取り付けられ、前記開口は、ダイキャビティを画定するライザーと、

前記第1のポリマー基板及び前記第2のポリマー基板を貫き、前記前側接点を対応する第2の裏側端子と電気的につなぐ、第2のインターロケクトと、

前記ダイキャビティの中に入り、前記ダイ接点と電気的につながれた集積回路を有する、ダイと、を含む

ことを特徴とするパッケージ化された半導体部品。

【請求項14】

請求項13に記載のパッケージ化された半導体部品において、

さらに、前記ライザーの前記第2の面に積層された第2のパッケージ化された半導体部品を含み、

前記第2のパッケージ化された半導体部品は、前記前側接点に取り付けられた電気的コネクターを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項15】

請求項13に記載のパッケージ化された半導体部品において、

ダイ接点は、前記ベースの前記前側にあり、

前記ダイは、ダイ接点とワイヤーボンドされたボンドパッドを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項16】

請求項13に記載のパッケージ化された半導体部品において、

前記ダイ接点は、前記ベースの前記前側にあり、

前記ダイは、前記ダイ接点に取り付けられたボンドパッドフリップチップを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項17】

請求項13に記載のパッケージ化された半導体部品において、

前記ベースは、さらに、スロットを含み、

前記ダイ接点は、前記ベースの前記裏側にあり、

前記ダイは、前記スロットに向かい合い、前記スロットを通じて伸びるワイヤーボンドにより前記ダイ接点とワイヤーボンドされた、ボンドパッドを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項18】

請求項13に記載のパッケージ化された半導体部品において、

さらに、前記ダイキャビティ内に、保護材を含む

ことを特徴とするパッケージ化された半導体部品。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

図2Fは、開口27_1(スルーパッケージビアなど)が第1のボード210と第2のボード250を貫いて形成される別の工程段階での、半導体デバイスをパッケージ化するセンブリ装置200の一部を説明している。開口27_1は、第1のボード210及び第2のボード250をドリルで貫いて開けられてもよい。開口27_1は、第1の基板212、接着剤270、及び第2の基板252を通して伸びる側壁272を有している。開口27_1は、第2のインターロコネクト274(スルーパッケージインターロコネクトなど)を形成するために、少なくとも部分的に導電材料で満たされる。第2のインターロコネクト274は、開口27_1の側壁272に、例えば、銅などの材料をめっきすることによって形成されてもよい。第2のインターロコネクト274は、第2のボード250の第2の面256にある導電性配線262を、第1のボード210の裏側215上の配線219と電気的につなぐ。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

図2Gは、その方法の次の工程段階での、パッケージ化されたダイを持つ装置200を説明する。装置200は、第2のボード250の第2の面256に、第1のソルダーレジスト281を有している。第1のソルダーレジスト281は、(図2Fの)開口27_1内の開放空間を満たしてもよく、第1のソルダーレジスト281は、導電性配線262の一部の上に、前側接点が中に形成される開口282を有している。別の実施形態では、開口27_1は、第1のソルダーレジスト281を塗る前に、ビア充填材料によって満たされてもよい。装置200は、また、第1のボード210の裏側215に、第2のソルダーレジスト283を有してもよい。第2のソルダーレジスト283は、中に裏側端子が形成される開口284を有している。装置200は、その後、第1のボード210の裏側215に第1の裏側端子291及び第2の裏側端子292を形成するために、また、第2のボード250の第2の面256に前側接点294を形成するために、めっきされうる。めっき工程は、また、キャビティ260内のダイ取り付け部位に、ダイ接点296を形成してもよい。裏側端子及びその接点は、配線上にニッケル層297をめっきし、その後、ニッケル層297上に金層298をめっきすることによって、形成されてもよい。第1及び第2の裏側端子291及び292は、底面または外側積層のための、従来のJEDDECのピン止め構成で、並べてられもよい。

【手続補正4】

【補正対象書類名】図面

【補正対象項目名】図2F

【補正方法】変更

【補正の内容】

【図 2 F】

