

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 5 月 6 日 (2011.5.6)

【公表番号】特表 2010-521818 (P2010-521818A)

【公表日】平成 22 年 6 月 24 日 (2010.6.24)

【年通号数】公開・登録公報 2010-025

【出願番号】特願 2009-553715 (P2009-553715)

【国際特許分類】

H 0 1 L 25/10 (2006.01)

H 0 1 L 25/11 (2006.01)

H 0 1 L 25/18 (2006.01)

【F I】

H 0 1 L 25/14 Z

【手続補正書】

【提出日】平成 23 年 3 月 9 日 (2011.3.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のボードと第 2 のボードを含み、

前記第 1 のボードは、前側と、裏側と、ダイ接点のアレイと、前記ダイ接点と電氣的につながれた第 1 の裏側端子のアレイと、第 2 の裏側端子のアレイと、各々が前記ダイ接点のアレイ及び前記第 1 の裏側端子のアレイ及び前記第 2 の裏側端子のアレイを有する、複数の個々のパッケージ領域と、を有し、

前記第 2 のボードは、前記第 1 のボードの前記前側にラミネートされた第 1 の面と、第 2 の面と、前記第 2 のボードを貫き、個々のパッケージ領域と整列され、ダイキャビティを画定する開口と、前記第 1 のボード及び前記第 2 のボードを貫いて伸びるインターコネクトによって前記第 2 の裏側端子と電氣的につながれた前記第 2 の面にある前側接点のアレイと、を有し、

前記第 1 のボードは、さらに、

前記ダイ接点を、対応する第 1 の裏側端子に電氣的につなぐ、第 1 のインターコネクトを含み、

前記第 1 のボード及び前記第 2 のボードを貫いて伸びる前記インターコネクトは、第 2 のインターコネクトである

ことを特徴とする半導体デバイスパッケージ化装置。

【請求項 2】

請求項 1 に記載の装置において、

前記第 1 及び前記第 2 のボードは、ポリマーのコアを有することを特徴とする装置。

【請求項 3】

請求項 1 に記載の装置において、

前記第 1 のボード及び前記第 2 のボードを貫いて伸びる前記インターコネクトは、途切れないスルーパッケージインターコネクトである

ことを特徴とする装置。

【請求項 4】

請求項 1 に記載の装置において、
前記第 1 のボードは、第 1 のプリント基板を含み、
前記第 2 のボードは、第 2 のプリント基板を含む
ことを特徴とする装置。

【請求項 5】

請求項 1 に記載の装置において、
前記個々のパッケージ領域と前記ダイキャビティは、ストリップに並べられ、
個々のダイキャビティは、前記ストリップ上の切断レーンによって、分離される
ことを特徴とする装置。

【請求項 6】

請求項 1 に記載の装置において、
前記ダイ接点は、前記第 1 のボードの前記前側にある
ことを特徴とする装置。

【請求項 7】

請求項 1 に記載の装置において、
前記第 1 のボードは、さらに、各スロットが個々のパッケージ領域に置かれるように、
複数のスロットを含み、
前記ダイ接点は、前記スロットに隣接する前記第 1 のボードの前記前側に、アレイ状に
並べられる
ことを特徴とする装置。

【請求項 8】

前側及び裏側を有するベースパネルであって、前記ベースパネルは、ポリマー材料を含むベースパネルと、
前記ベースパネルの前記前側に取り付けられた第 1 の面と、第 2 の面と、ダイキャビティを画定する複数の開口と、を有するライザーパネルであって、前記ライザーパネルは、
ポリマー材料を含むライザーパネルと、
前記ベースパネルにあるダイ接点のアレイと、
前記ベースパネルの前記裏側にある第 1 の裏側端子のアレイと、
前記ダイ接点を、前記第 1 の裏側端子と電気的につなぐ第 1 のインターコネクトと、
前記ライザーパネルの前記第 2 の面にある前側接点のアレイと、
前記ベースパネルの前記裏側にある第 2 の裏側端子のアレイと、
前記ベースパネルと前記ライザーパネルを貫いて伸びる第 2 のインターコネクトであって、前記第 2 のインターコネクトは、前記前側接点を、前記第 2 の裏側端子と電気的につなぐ第 2 のインターコネクトと、を含む
ことを特徴とする半導体デバイスパッケージ化装置。

【請求項 9】

請求項 8 に記載の装置において、
前記ベースパネルは、第 1 のプリント基板を含み、
前記ライザーパネルは、第 2 のプリント基板を含み、
前記開口は、前記第 2 のプリント基板の中にあるパンチ穴を含む
ことを特徴とする装置。

【請求項 10】

請求項 9 に記載の装置において、
前記ベースパネルは、第 1 のプリント基板を含み、
前記ライザーパネルは、さらに、前記第 1 の面に付着した接着剤を有する第 2 のプリント基板を含み、
前記開口は、前記第 2 のプリント基板及び前記接着剤の中にあるパンチ穴を含む
ことを特徴とする装置。

【請求項 11】

請求項 9 に記載の装置において、

前記第 2 の裏側端子は、前記ライザーパネルの前記第 2 の面から前記ベースパネルの前記裏側まで伸びる途切れのないスルーパッケージ端子を含むことを特徴とする装置。

【請求項 1 2】

請求項 8 に記載の装置において、

前記ベースパネル及び前記ライザーパネルは、切断レーンによって分離された、複数のダイキャビティを有する、ストリップを画定することを特徴とする装置。

【請求項 1 3】

前側と、裏側と、ダイ接点と、前記裏側にある第 1 の裏側端子の第 1 のアレイと、前記裏側にある第 2 の裏側端子の第 2 のアレイと、前記ダイ接点を前記第 1 の裏側端子に電気的につなぐ第 1 のインターコネクトと、を持つ第 1 のポリマー基板を有するベースと、

第 1 の面と、第 2 の面と、開口と、前記第 2 の面にある前側接点と、を持つ第 2 のポリマー基板を有するライザーであって、前記第 1 の面は、前記第 1 のポリマー基板の前記前側に取り付けられ、前記開口は、ダイキャビティを画定するライザーと、

前記第 1 のポリマー基板及び前記第 2 のポリマー基板を貫き、前記前側接点を対応する第 2 の裏側端子と電気的につなぐ、第 2 のインターコネクトと、

前記ダイキャビティの中にあり、前記ダイ接点と電気的につながれた集積回路を有する、ダイと、を含む

ことを特徴とするパッケージ化された半導体部品。

【請求項 1 4】

請求項 1 3 に記載のパッケージ化された半導体部品において、

さらに、前記ライザーの前記第 2 の面に積層された第 2 のパッケージ化された半導体部品を含み、

前記第 2 のパッケージ化された半導体部品は、前記前側接点に取り付けられた電気的コネクタを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項 1 5】

請求項 1 3 に記載のパッケージ化された半導体部品において、

ダイ接点は、前記ベースの前記前側にあり、

前記ダイは、ダイ接点とワイヤーボンドされたボンドパッドを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項 1 6】

請求項 1 3 に記載のパッケージ化された半導体部品において、

前記ダイ接点は、前記ベースの前記前側にあり、

前記ダイは、前記ダイ接点に取り付けられたボンドパッドフリップチップを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項 1 7】

請求項 1 3 に記載のパッケージ化された半導体部品において、

前記ベースは、さらに、スロットを含み、

前記ダイ接点は、前記ベースの前記裏側にあり、

前記ダイは、前記スロットに向かい合い、前記スロットを通して伸びるワイヤーボンドにより前記ダイ接点とワイヤーボンドされた、ボンドパッドを有する

ことを特徴とするパッケージ化された半導体部品。

【請求項 1 8】

請求項 1 3 に記載のパッケージ化された半導体部品において、

さらに、前記ダイキャビティ内に、保護材を含む

ことを特徴とするパッケージ化された半導体部品。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】 0 0 1 9

【補正方法】 変更

【補正の内容】

【 0 0 1 9 】

図 2 F は、開口 2 7 1 (スルーパッケージビアなど) が第 1 のボード 2 1 0 と第 2 のボード 2 5 0 を貫いて形成される別の工程段階での、半導体デバイスをパッケージ化するアセンブリ装置 2 0 0 の一部を説明している。開口 2 7 1 は、第 1 のボード 2 1 0 及び第 2 のボード 2 5 0 をドリルで貫いて開けられてもよい。開口 2 7 1 は、第 1 の基板 2 1 2、接着剤 2 7 0、及び第 2 の基板 2 5 2 を通して伸びる側壁 2 7 2 を有している。開口 2 7 1 は、第 2 のインターコネクト 2 7 4 (スルーパッケージインターコネクトなど) を形成するために、少なくとも部分的に導電材料で満たされる。第 2 のインターコネクト 2 7 4 は、開口 2 7 1 の側壁 2 7 2 に、例えば、銅などの材料をめっきすることによって形成されてもよい。第 2 のインターコネクト 2 7 4 は、第 2 のボード 2 5 0 の第 2 の面 2 5 6 にある導電性配線 2 6 2 を、第 1 のボード 2 1 0 の裏側 2 1 5 上の配線 2 1 9 と電気的につなぐ。

【手続補正 3】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 0

【補正方法】 変更

【補正の内容】

【 0 0 2 0 】

図 2 G は、その方法の次の工程段階での、パッケージ化されたダイを持つ装置 2 0 0 を説明する。装置 2 0 0 は、第 2 のボード 2 5 0 の第 2 の面 2 5 6 に、第 1 のソルダーレジスト 2 8 1 を有している。第 1 のソルダーレジスト 2 8 1 は、(図 2 F の) 開口 2 7 1 内の開放空間を満たしてもよく、第 1 のソルダーレジスト 2 8 1 は、導電性配線 2 6 2 の一部の上に、前側接点の中に形成される開口 2 8 2 を有している。別の実施形態では、開口 2 7 1 は、第 1 のソルダーレジスト 2 8 1 を塗る前に、ビア充填材料によって満たされてもよい。装置 2 0 0 は、また、第 1 のボード 2 1 0 の裏側 2 1 5 に、第 2 のソルダーレジスト 2 8 3 を有してもよい。第 2 のソルダーレジスト 2 8 3 は、中に裏側端子が形成される開口 2 8 4 を有している。装置 2 0 0 は、その後、第 1 のボード 2 1 0 の裏側 2 1 5 に第 1 の裏側端子 2 9 1 及び第 2 の裏側端子 2 9 2 を形成するために、また、第 2 のボード 2 5 0 の第 2 の面 2 5 6 に前側接点 2 9 4 を形成するために、めっきされうる。めっき工程は、また、キャビティ 2 6 0 内のダイ取り付け部位に、ダイ接点 2 9 6 を形成してもよい。裏側端子及びその接点は、配線上にニッケル層 2 9 7 をめっきし、その後、ニッケル層 2 9 7 上に金層 2 9 8 をめっきすることによって、形成されてもよい。第 1 及び第 2 の裏側端子 2 9 1 及び 2 9 2 は、底面または外側積層のための、従来の J E D E C のピン止め構成で、並べてられもよい。

【手続補正 4】

【補正対象書類名】 図面

【補正対象項目名】 図 2 F

【補正方法】 変更

【補正の内容】

【図 2 F】

