



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월02일 10-0689303 2007년02월23일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자 변역문 제출일자 (86) 국제출원번호 국제출원일자	10-2004-7006837 2004년05월06일 2004년05월06일 2004년05월06일 PCT/JP2003/008670 2003년07월08일	(65) 공개번호 (43) 공개일자   (87) 국제공개번호 국제공개일자	10-2004-0071132 2004년08월11일   WO 2004/006218 2004년01월15일
---	--	---	---

(30) 우선권주장      JP-P-2002-00199730      2002년07월09일      일본(JP)

(73) 특허권자      가시오계산기 가부시킴가이샤  
                         일본국 도쿄도 시부야구 혼마치 1초메 6반 2고  
  
                         하토리 레이지  
                         일본국 후쿠오카현 후쿠오카시 니시쿠 메이하마마치 200-1-109

(72) 발명자      하토리레이지  
                         일본국 후쿠오카현 후쿠오카시 니시쿠 메이하마마치 200-1-109

(74) 대리인      손은진

심사관 : 조지은

전체 청구항 수 : 총 51 항

(54) 구동장치, 상기 구동장치를 이용한 디스플레이 장치, 및 이를 위한 구동방법

(57) 요약

광소자들을 구동하기 위하여 복수개의 전류-구동광소자들(Ep)에 전류를 제공하는 구동장치는, 소정의 기간동안 구동전류를 각각의 광소자에 제공하는 구동전류 제공회로(133)와, 구동전류를 제공하기 전에, 구동전류를 이용하여 각 광소자에 인가되는 전압에 대응되는 전압값을 갖는 충전전압을 인가하는 제어전압 인가회로(132)를 포함한다. 구동전류제공회로(133)는, 구동전류와 동일한 전류값을 갖는 정전류를 출력하는 단일정전류 생성회로(10A, 10B, 10C)와, 정전류를 순차적으로 입력받아 보존하고 정전류를 기초로 구동전류를 출력하는 복수개의 전류저장회로들(30A, 30B, 30C)을 포함한다.

대표도

도 2

특허청구의 범위

### 청구항 1.

광소자들을 구동하기 위하여 복수개의 전류-구동 광소자들에 전류를 제공하는 구동장치에 있어서,

소정의 기간동안 상기 각각의 광소자에 구동전류를 제공하는 구동전류 제공회로(133); 와

상기 구동전류를 제공하기 전에, 상기 구동전류를 이용하여 상기 각 광소자에 인가되는 전압에 대응되는 전압값을 갖는 충전전압을 인가하는 제어전압 인가회로(132)를 적어도 포함하는 구동장치.

### 청구항 2.

제 1 항에 있어서, 상기 각 광소자들에 제공되는 상기 구동전류는, 상기 각 광소자들에 대해서 동일한 전류값을 갖는 구동장치.

### 청구항 3.

제 1 항에 있어서, 상기 구동전류제공회로(133)는,

소정의 전류값을 갖는 정전류를 출력하는 단일정전류 생성회로(10A, 10B, 10C); 와

상기 정전류를 순차적으로 입력받아 보존하고, 상기 정전류를 기초로 상기 구동전류를 출력하는 복수개의 전류저장회로들(30A, 30B, 30C)을 포함하는 구동장치.

### 청구항 4.

제 3 항에 있어서, 상기 정전류는 상기 구동전류와 동일한 전류값을 갖는 구동장치.

### 청구항 5.

제 3 항에 있어서, 상기 단일정전류 생성회로(10A, 10B, 10C)는,

소정의 전류값을 갖는 제어전류를 생성하는 제어전류생성회로(11); 와

상기 제어전류에 대해서 소정의 전류비를 갖는 출력전류를 생성하고, 상기 출력전류를 상기 정전류로서 출력하는 출력전류생성회로(12)를 포함하는 구동장치.

### 청구항 6.

제 5 항에 있어서, 상기 출력전류 생성회로(12)는 소정의 전류비를 갖는 전류거울회로를 포함하는 구동장치.

### 청구항 7.

제 3 항에 있어서,

상기 각각의 전류저장회로(30B, 30C)는 서로 병렬연결된 한 쌍의 전류저장부들(31a, 31b)을 포함하며,

상기 전류저장부들 중의 하나(31a)가 상기 정전류생성회로(10)로부터 출력되는 상기 정전류를 입력받아 상기 정전류의 전류값에 대응되는 전압성분을 보존하도록 하는 작동과, 상기 전류저장부들 중의 나머지 다른 하나(31b)가 나머지 다른 하나의 전류저장부(31b)에 보존된 전압성분을 기초로 상기 구동전류를 출력하도록 하는 작동을 교차적 및 동시에 실시하는 제어부(20)를 포함하는 구동장치.

### 청구항 8.

제 3 항에 있어서, 상기 전류저장회로(30A, 30B, 30C)는 상기 정전류생성회로로부터 출력되는 상기 정전류를 입력받아 상기 정전류의 전류값에 대응되는 전압성분을 보존하는 전압성분보존부(31)를 포함하는 구동장치.

### 청구항 9.

제 8 항에 있어서, 상기 전압성분보존부(31)는 상기 정전류에 대응되는 전기전하가 기록되는 커패시턴스소자(C31)를 포함하는 구동장치.

### 청구항 10.

제 9 항에 있어서,

상기 전압성분보존부(31)는 상기 정전류가 소스와 드레인사이에 흐르도록 해주는 전계효과트랜지스터(M32)를 포함하며,

상기 커패시턴스 소자(C31)는 적어도 상기 전계효과트랜지스터(M32)의 상기 소스와 게이트사이에서 기생 커패시턴스를 포함하고, 상기 전계효과트랜지스터의 소스와 게이트사이에 인가되고 상기 정전류에 대응되는 전압이 상기 기생 커패시턴스에 기록되는 구동장치.

### 청구항 11.

제 3 항에 있어서, 상기 구동전류 제공회로(133)는,

상기 정전류생성회로(10C)와 상기 복수개의 전류저장회로들(30C)사이에 제공되고, 상기 정전류생성회로로부터 출력되는 상기 정전류를 입력받아, 상기 정전류의 전류값에 대응되는 전압성분을 보존하고, 상기 전압성분에 기초된 전류를 상기 복수개의 전류저장회로들(30C)에 제공하는 단일입력전류 저장회로(70C)를 더 포함하는 구동장치.

### 청구항 12.

제 11 항에 있어서, 상기 입력전류 저장회로(70C)는 상기 정전류에 대응되는 전기전하가 상기 전압성분으로서 기록되는 커패시턴스 소자를 포함하는 구동장치.

### 청구항 13.

제 12 항에 있어서,

상기 입력전류 저장회로(70C)는 상기 정전류가 소스와 드레인사이에 흐르도록 해주는 전계효과트랜지스터를 포함하며,

상기 커패시턴스소자는 적어도 상기 전계효과트랜지스터의 소스와 게이트사이에 기생커패시턴스를 포함하며, 상기 전계효과트랜지스터의 소스와 게이트사이에 인가되고 상기 정전류에 대응되는 전압이 상기 기생커패시턴스에 기록되는 구동장치.

#### 청구항 14.

제 1 항에 있어서, 상기 제어전압 인가회로(132)는, 상기 구동전류가 상기 각 광소자들에 제공된 후, 상기 각 광소자가 방전작동을 실행하도록 하는 전압값을 갖는 방전전압을 인가하는 수단을 더 포함하는 구동장치.

#### 청구항 15.

제 1 항에 있어서, 상기 각 광소자에 인가되는 상기 구동전류의 펄스폭을 제어하는 펄스폭 제어회로(80)를 더 포함하는 구동장치.

#### 청구항 16.

제 15 항에 있어서, 상기 펄스폭 제어회로(80)는 디스플레이신호의 휘도레벨성분에 따라 상기 구동전류의 상기 펄스폭을 제어하는 구동장치.

#### 청구항 17.

디스플레이신호에 따른 구동전류를 디스플레이 패널의 복수개의 전류구동 디스플레이 소자 각각에 제공함으로써 화상정보를 표시하는 디스플레이 장치에 있어서,

서로 직각으로 교차하는 복수개의 신호선들(DL)과 복수개의 주사선들(SL), 상기 신호선들과 상기 주사선들의 교차점 부근에 배열된 상기 복수개의 디스플레이 소자들(OEL)을 포함하는 디스플레이 패널(110);

상기 주사선들(SL)에 연결된 상기 디스플레이 소자들(OEL)을 순차적으로 선택상태로 설정하기 위해서 상기 주사선들(SL)을 순차적으로 주사하는 주사제어회로(120); 및

소정의 기간동안에 구동전류를 상기 각각의 신호선에 제공하는 구동전류제공회로(133)와, 상기 구동전류를 제공하기 전에 상기 구동전류의 인가로 상기 각 디스플레이 소자에 인가되는 전압에 기초된 전압값을 갖는 충전전압을 상기 각 신호선에 인가하는 제어전압 인가회로(132)를 적어도 포함하는 신호제어회로(130)들을 포함하는 디스플레이 장치.

#### 청구항 18.

제 17 항에 있어서, 상기 디스플레이 패널의 상기 각 신호선에 제공되는 상기 구동전류는 상기 각 신호선에 대하여 동일한 전류값을 갖는 디스플레이 장치.

#### 청구항 19.

제 17 항에 있어서, 상기 신호제어회로(130)는,

상기 주사제어회로(120)가 상기 디스플레이 소자를 선택상태로 설정하는 타이밍에 따라서, 상기 구동전류제공회로(133)에 의한 상기 구동전류의 제공과 상기 제어전압 인가회로(132)에 의한 상기 충전전압의 인가를 실행하는 제어부(131)를 적어도 포함하는 디스플레이 장치.

**청구항 20.**

제 17 항에 있어서, 상기 구동전류가 상기 각각의 신호선을 통해서 상기 각각의 디스플레이 소자에 제공될 때, 상기 충전전압은 적어도 상기 디스플레이 패널의 상기 각 디스플레이 소자에 대한 문턱전압보다 높고 상기 각 디스플레이 소자에 인가되는 전압값의 최대값보다 작은 전압값을 갖는 디스플레이 장치.

**청구항 21.**

제 20 항에 있어서, 상기 구동전류가 상기 각각의 신호선들을 통해서 상기 각각의 디스플레이 소자들에 인가될 때, 상기 충전전압은 상기 각각의 디스플레이 소자들에 인가되는 전압값들의 평균값과 동일한 전압값을 갖는 디스플레이 장치.

**청구항 22.**

제 17 항에 있어서, 상기 디스플레이 소자(OEL)는 광소자들(Ep)을 포함하는 디스플레이 장치.

**청구항 23.**

제 22 항에 있어서, 각각의 광소자들(Ep)은 유기전자 발광소자를 포함하며, 상기 유기전자 발광소자는 신호선에 연결된 애노드전극과 주사선에 연결된 캐소드전극을 갖는 디스플레이 장치.

**청구항 24.**

제 17 항에 있어서, 상기 신호제어회로(130)에서의 상기 구동전류제공회로(133)는,

소정의 전류값을 갖는 정전류를 출력하는 단일정전류 생성회로(10A, 10B, 10C); 와

상기 복수개의 신호선들에 대응되어 제공되며, 상기 정전류를 순차적으로 입력받아 보존하고, 상기 정전류를 기초로 상기 복수개의 신호선들에 상기 구동전류들을 동시에 출력하는 복수개의 전류저장회로들(30A, 30B, 30C)을 포함하는 디스플레이 장치.

**청구항 25.**

제 24 항에 있어서, 상기 정전류는 상기 구동전류의 전류값과 동일한 전류값을 갖는 디스플레이 장치.

**청구항 26.**

제 24 항에 있어서, 상기 정전류생성회로(10A, 10B, 10C)는,

소정의 전류값을 갖는 제어전류를 생성하는 제어전류생성회로(11); 와

상기 제어전류에 대해 소정의 전류비를 갖는 출력전류를 생성하여, 상기 출력전류를 상기 정전류로서 출력하는 출력전류 생성회로(12)를 포함하는 디스플레이 장치.

### 청구항 27.

제 26 항에 있어서, 상기 출력전류 생성회로(12)는 상기 소정의 전류비를 갖는 전류거울회로를 포함하는 디스플레이 장치.

### 청구항 28.

제 24 항에 있어서,

상기 각각의 전류저장회로(30B, 30C)는 서로 병렬배열된 한 쌍의 전류저장부들(31a, 31b)을 포함하며,

상기 구동장치는 상기 전류저장부들 중의 하나(31a)가 상기 정전류생성회로(10)로부터 출력되는 상기 정전류를 입력받아 상기 정전류의 전류값에 대응되는 전압성분을 보존하도록 하는 작동과, 상기 전류저장부들 중의 나머지 다른 하나(31b)가 나머지 다른 하나의 전류저장부(31b)에 보존된 전압성분을 기초로 상기 구동전류를 출력하도록 하는 작동을 교차적 및 동시적으로 실행하는 제어부(20)를 포함하는 디스플레이 장치.

### 청구항 29.

제 24 항에 있어서, 상기 전류저장회로(30A, 30B, 30C)는,

상기 정전류생성회로로부터 출력되는 상기 정전류를 입력받아 상기 정전류의 전류값에 대응되는 전압성분을 보존하는 전압성분보존부(31)를 포함하는 디스플레이 장치.

### 청구항 30.

제 29 항에 있어서, 상기 전압성분보존부(31)는,

상기 정전류에 대응되는 전기전하가 기록되는 커패시턴스소자(C31)를 포함하는 디스플레이 장치.

### 청구항 31.

제 30 항에 있어서,

상기 전압성분보존부(31)는 상기 정전류가 소스와 드레인사이에 흐르도록 하는 전계효과트랜지스터(M32)를 포함하며,

상기 커패시턴스소자(C31)는 적어도 상기 전계효과트랜지스터(M32)의 상기 소스와 게이트사이에서 기생 커패시턴스를 포함하고, 상기 전계효과트랜지스터의 소스와 게이트사이에 인가되고 상기 정전류에 대응되는 전압이 상기 기생 커패시턴스에 기록되는 디스플레이 장치.

### 청구항 32.

제 24 항에 있어서, 상기 구동전류제공회로(133)는,

상기 정전류생성회로(10C)와 상기 복수개의 전류저장회로들(30C)사이에 제공되고, 상기 정전류생성회로로부터 출력되는 상기 정전류를 입력받아, 상기 정전류의 전류값에 대응되는 전압성분을 보존하고, 상기 전압성분을 기초로 전류를 상기 복수개의 전류저장회로들에 제공하는 단일입력전류 저장회로(70C)를 더 포함하는 디스플레이 장치.

### 청구항 33.

제 32 항에 있어서, 상기 입력전류 저장회로(70C)는 상기 정전류에 대응되는 전기전하가 상기 전압성분으로서 기록되는 커패시턴스 소자를 포함하는 디스플레이 장치.

### 청구항 34.

제 33 항에 있어서,

상기 입력전류 저장회로(70C)는 상기 정전류가 소스와 드레인사이에 흐르도록 해주는 전계효과트랜지스터를 포함하며,

상기 커패시턴스소자는 적어도 상기 전계효과트랜지스터의 소스와 게이트사이에 기생 커패시턴스를 포함하며, 상기 전계효과트랜지스터의 소스와 게이트사이에 인가되고 상기 정전류에 대응되는 전압이 상기 기생커패시턴스에 기록되는 디스플레이 장치.

### 청구항 35.

제 24 항에 있어서, 상기 신호제어회로에서의 상기 복수개의 전류저장회로들이 적어도 하나의 반도체칩(CP)상에 형성되는 디스플레이 장치.

### 청구항 36.

제 35 항에 있어서, 상기 정전류생성회로는 상기 반도체칩으로부터 다른 반도체칩상에서 형성되는 디스플레이 장치.

### 청구항 37.

제 35 항에 있어서, 상기 정전류생성회로는 상기 반도체칩(CP)상에서 형성되는 디스플레이 장치.

### 청구항 38.

제 17 항에 있어서, 상기 신호제어회로(130)에서의 상기 제어전압 인가회로(132)는, 상기 구동전류가 상기 각각의 신호선에 제공된 후, 상기 각각의 신호선에, 상기 각각의 디스플레이 소자들이 방전작동을 실행하도록 해주는 전압값을 갖는 방전전압을 인가하는 수단을 더 포함하는 디스플레이 장치.

### 청구항 39.

제 38 항에 있어서, 상기 방전전압은 상기 디스플레이 소자의 문턱전압을 초과하지 않는 전압값을 갖는 디스플레이 장치.

### 청구항 40.

제 17 항에 있어서, 상기 신호제어회로(130)는 상기 각각의 신호선에 인가되는 상기 구동전류의 펄스폭을 조절하는 펄스폭 제어회로(80)를 더 포함하는 디스플레이 장치.

### 청구항 41.

제 40 항에 있어서, 상기 펄스폭 제어회로는 디스플레이 신호의 휘도레벨성분에 따라 상기 구동전류의 상기 펄스폭을 제어하는 디스플레이 장치.

**청구항 42.**

제 17 항에 있어서, 상기 충전전압이 상기 신호제어회로(130)의 상기 제어전압 인가회로(132)로부터 상기 디스플레이 소자(OEL)에 인가될 때, 전류를 상기 디스플레이 소자에 흐르지 못하게 하는 수단을 더 포함하는 디스플레이 장치.

**청구항 43.**

제 17 항에 있어서, 상기 주사제어회로(120)는, 상기 충전전압이 상기 신호제어회로(130)의 상기 제어전압 인가회로(132)로부터 상기 각 신호선에 인가되는 동안, 상기 디스플레이 소자에 전류가 흐르지 못하도록 하는 전압값을 갖는 충전제어전압을 모든 주사선들에 인가하는 수단을 포함하는 디스플레이 장치.

**청구항 44.**

제 43 항에 있어서, 상기 충전제어전압은, 상기 충전전압으로부터 상기 디스플레이 소자의 문턱전압을 감산함으로써 얻어지는 전압보다 높은 전압값을 갖는 디스플레이 장치.

**청구항 45.**

제 17 항에 있어서, 상기 주사제어회로(120)는, 상기 구동전류가 상기 신호제어회로(130)의 상기 구동전류 제공회로(133)로부터 상기 각 신호선에 제공되는 기간동안에, 상기 구동전류가 상기 디스플레이 소자에 흐르도록 해주는 전압값을 갖는 구동제어전압을, 상기 디스플레이 소자가 연결되는 주사선에 인가하는 수단을 포함하는 디스플레이 장치.

**청구항 46.**

제 45 항에 있어서, 상기 구동제어전압은 접지전위로 설정되는 디스플레이 장치.

**청구항 47.**

복수개의 전류-구동 광소자들에 전류를 제공하여 상기 광소자들을 구동하는 구동방법에 있어서,

소정기간동안 상기 각각의 광소자(OEL)에 구동전류를 제공하는 단계; 와,

상기 구동전류를 제공하기 전에, 상기 구동전류의 인가에 의해서 상기 각 광소자에 인가되는 전압에 따른 전압값을 갖는 충전전압을 인가하는 단계;를 포함하는 광소자 구동방법.

**청구항 48.**

제 47 항에 있어서, 상기 구동전류가 상기 각각의 광소자에 제공된 후, 상기 각각의 광소자(OEL)에, 상기 각각의 광소자들이 방전작동을 실행하도록 해주는 전압값을 갖는 방전전압을 인가하는 단계를 더 포함하는 광소자 구동방법.



## 청구항 49.

제 47 항에 있어서, 상기 구동전류를 제공하는 단계는,

단일정전류 생성회로(10A, 10B, 10C)를 이용하여 소정의 전류값을 갖는 정전류를 생성하고, 상기 전류를 복수개의 전류 저장회로들(30A, 30B, 30C)에 출력하는 단계;

상기 각각의 전류저장회로에 상기 정전류를 순차적으로 입력받아 보존하는 단계; 및

상기 각각의 전류저장회로에 보존된 상기 정전류를 기초로, 상기 구동전류를 상기 각각의 전류저장회로로부터 상기 각각의 광소자(OEL)에 인가하는 단계;를 포함하는 광소자 구동방법.

## 청구항 50.

제 49 항에 있어서, 상기 구동전류를 상기 각각의 전류저장회로(30A, 30B, 30C)에 보존하는 단계와, 상기 구동전류를 상기 각각의 광소자(OEL)에 인가하는 단계들을 동시에 실행하는 광소자 구동방법.

## 청구항 51.

제 49 항에 있어서, 상기 정전류를 상기 각각의 전류저장회로(30C)에 출력하는 단계는,

상기 정전류생성회로(10C)로부터 출력되는 상기 정전류의 전류값에 대응되는 전압성분을, 단일입력전류 저장회로(70C)에, 입력받아 보존하는 단계; 와,

상기 입력전류 저장회로에 보존된 상기 전압성분에 따른 전류를 상기 복수개의 전류저장회로들에 제공하는 단계;를 포함하는 광소자 구동방법.

## 명세서

### 기술분야

본 발명은 구동장치, 구동장치를 이용한 디스플레이 장치, 및 디스플레이 장치를 위한 구동방법에 관한 것이며, 구체적으로, 전류-구동광소자를 구동하는 구동장치, 상기 구동장치를 이용하여 전류-구동광소자들로부터 형성된 디스플레이 소자들을 갖는 단순 매트릭스형 디스플레이 패널을 구동하는 디스플레이 장치, 및 상기 디스플레이 장치를 위한 구동방법에 관한 것이다.

### 배경기술

최근에, 개인컴퓨터 및 비디오장비에서의 모니터와 디스플레이 장치로서, 음극선관(CRT)을 대체한 액정디스플레이(LCD)와 같은 디스플레이 기기 및 장치들의 상당한 보급을 보아왔다. 특히, 액정디스플레이는 기존의 디스플레이 장치들(CRT)과 비교하여 줄어든 두께와 중량, 공간절약, 감소된 전력소비 등을 이뤄낼 수 있기 때문에, 급속도로 광범위하게 사용되고 있다. 더욱이, 최근에 상당히 대중화 되어 있는 휴대전화, 디지털카메라, 휴대용 개인정보단말기(PDA) 등과 같은 디스플레이 장치들을 위한 디스플레이 장치들로서, 비교적 작은 액정디스플레이 장치들이 폭넓게 사용되고 있다.

다음에 소개되는 것들은 액정디스플레이의 뒤를 이을 차세대 디스플레이 장치들 및 디스플레이 소자들로서 기대가 주목되는 것들로서: 유기 전자발광소자(이하, "유기EL소자" 로 약칭함), 비유기 전자발광소자(이하, "비유기EL소자" 로 약칭함), 및 발광다이오드(LED)와 같이 자발광형 광소자들을 갖는 디스플레이 장치 등등이 있다.

다양한 자발광형 디스플레이 소자를 갖는 상기 디스플레이 장치들 중에, 발광물질로서의 유기화합물로 만들어지는 유기 EL소자들로부터 형성되는 디스플레이 소자들을 갖는 디스플레이 장치들은, 다른 종류의 디스플레이 소자들에 비해서 칼라표시, 저전압구동기술 등에 있어서 기술적효과의 우위를 갖고 있기 때문에, 최근에 실용화 및 상업화에 맞춰서 활발하게 연구되고 개발되고 있다.

도 13A, 도 13B 및 도 13C들은 각각 유기EL소자의 개략적인 구성, 유기EL소자의 전압-전류특성 및 유기EL소자의 등가회로를 보여준다. 여기서, 유기EL소자의 구조, 발광원리 및 발광특성들을 간략하게 설명한다.

유기EL소자(OEL)는 예를들어, 도 13A에서 보이는 바와 같이, ITO(인듐산화박막)과 같은 투명전극물질로 만들어진 애노드전극(양극전극)(112), 유기화합물과 같은 발광물질로 만들어진 유기EL층(113), 및 반사특성을 가지며 금속물질로 만들어진 캐소드전극(음극전극)(114)들이 유리기판과 같은 투명절연기판(111)의 일방 면에서 순차적으로 적층되는 구조를 갖는다. 유기EL층(113)은 예를들어, 고분자계의 전공수송물질로 만들어진 전공수송층(113a)과 고분자계의 전자수송 발광물질로 만들어진 전자수송 발광층(113b)을 적층함으로써 형성된다.

유기EL소자(OEL)는, 도 13A에서 보이는 바와 같이, 양전압과 음전압이 DC전압원( $V_{DC}$ )으로부터 애노드전극(112)과 캐소드전극(114)에 각각 인가되면, 빛(hv)은 전공수송층(113a)으로 주입되는 전공들과 전자수송층(113b)으로 주입되는 전자들이 유기EL층(113)내에서 재결합할 때에 생성되는 에너지를 기초로 해서 밖으로 발산된다. 예를들어, 빛(hv)은 애노드전극(112)을 통과하여 절연기판(111)의 반대쪽의 타방면측(도 13A에서 상층부)으로부터 발산되어 나온다. 이 경우, 빛(hv)의 발광세기(예를들어, 유기EL소자의 발광휘도)는 애노드전극(112)과 캐소드전극(114)사이에 흐르는 전류의 양에 따라 제어된다.

이 경우에, 유기EL소자(OEL)의 등가회로에서의 전압-전류특성은, 도 13B에서 보이는 바와 같이, 다이오드의 전압-전류특성과 비슷한 경향을 나타내며, 전극들(애노드전극(112)과 캐소드전극(114))은 서로 비교적 얇은 유전층(유기EL층(113))을 사이에 두고 서로 대면해 있다. 따라서, 광소자는, 도 13C에서 보이는 바와 같이, 다이오드형 발광소자( $E_p$ )와 집합 커패시턴스( $C_p$ )의 병렬연결로서 표현될 수 있다. 이상, 유기EL소자의 전압-전류특성은 후술될 본 발명의 실시예들에서 나중에 자세히 설명될 것이다.

상술한 유기EL소자와 같은 자발광형 광소자들을 갖는 디스플레이 소자들(디스플레이 픽셀들)이 매트릭스형태로 배열되는 디스플레이 패널을 갖는 디스플레이 장치들에 있어서, 상기 장치를 위한 디스플레이 구동방법들로서는, 능동 매트릭스 구동방법과 단순 매트릭스(수동 매트릭스) 구동방법이 알려져 있다. 알려진 바와 같이, 능동 매트릭스 구동방법에서는, 선택스위치와 저장 커패시턴스들이 제공되어, 각 디스플레이 픽셀이 저장 커패시턴스들중 하나에 일치되는 충전전압에 따라 각 디스플레이 소자의 구동상태(발광상태)를 제어하고 있으며, 단순 매트릭스 구동방법에서는, 각 디스플레이 픽셀의 발광상태는 디스플레이 소자에 직접 소정의 펄스를 인가함으로써 시분할적으로 제어되고 있다.

비록 능동 매트릭스 구동방법은 화상표시에서의 휘도와 다중계조의 측면에서 바라볼때 수동 매트릭스 구동방법보다 뛰어나지만, 선택스위치(박막트랜지스터)와 같은 픽셀구동기능이 각 디스플레이 픽셀을 위해서 제공되어야만 한다. 이것은 장치의 구조를 복잡하게 하고 훨씬 진보된 미세 패터닝 기술을 요하므로, 생산비용의 상승을 초래한다. 이와는 반대로, 단순 매트릭스 구동방법에서는, 각 디스플레이 픽셀을 위한 선택스위치와 같은 픽셀구동기능이 준비될 필요가 없으므로, 장치의 구조가 단순해진다. 따라서, 제조수율은 증가되고 제품비용은 줄어 들 수 있다.

이하에서, 단순 매트릭스 구동방법에 따른 디스플레이 장치의 개략적인 구성을 설명한다.

도 14는 단순 매트릭스 구동방법에 따른 디스플레이 장치의 예를 보여준다.

단순 매트릭스 구동방법에 따른 디스플레이 장치는 개략적으로, 도 14에서 보이는 바와 같이, 행방향으로 배열된 복수개의 주사선들(SL), 열방향으로 배열되며 주사선들(SL)과 직각으로 교차하는 복수개의 신호선들(DL), 및 주사선(SL)과 신호선(DL)과의 교차점 부근에서 각각 형성된 디스플레이 소자들(유기EL소자들; OEL)을 갖는 디스플레이 패널(110P)로 구성된다. 상기 장치는, 선택상태에 있는 각 행에서의 유기EL소자(OEL)를 순차적으로 주사하기 위해서 소정의 타이밍으로 주사신호를 각각의 주사선(SL)에 인가해 주는 주사드라이버(120P), 디스플레이 데이터에 대응하는 구동전류를 생성시켜서 주사드라이버(120P)에 의한 주사에 동기된 대응 신호선(DL)을 통해서 각각의 유기EL소자(OEL)에 전류를 제공해 주는

데이터드라이버(130P), 및 디스플레이 패널(110P)상에서 소망하는 화상정보를 표시하는 데에 사용되는 주사제어신호, 데이터제어신호 및 디스플레이 데이터를 생성하고 이들을 주사드라이버(120P)와 데이터드라이버(130P)에 제공하는 콘트롤러(140P)를 포함한다.

상기 구성을 갖는 디스플레이 장치를 위한 구동방법으로서, 다음과 같은 두 가지의 방법들이 알려져 있다. 하나의 방법은 전류지정식 구동방법이며, 여기서는, 주사드라이버(120P)는 콘트롤러(140P)로부터 제공되는 주사제어신호를 기초로 주사선들(SL) 중의 하나를 선택하는 주사신호를 각각의 소정의 주사기간으로 각 행의 주사선들(SL)에 순차적으로 인가하며, 데이터드라이버(130P)는 주사신호와 동기된 콘트롤러(140P)로부터 제공되는 데이터제어신호와 디스플레이 데이터를 기초로 주사기간에서 디스플레이 데이터에 대응되는 소정의 전류값을 갖는 구동전류를 생성하고, 이와 동시에, 각각의 신호선들(DL)을 통해서 구동전류를 제공한다. 따라서, 선택된 행에 있는 각각의 유기EL소자(OEL)는 소정의 휘도레벨을 갖고 발광한다. 다른 하나의 방법은 펄스폭 변조식 구동방법이며, 여기서는, 데이터드라이버(130P)는 디스플레이 데이터에 대응되는 신호시간폭(펄스신호폭)과 정전류값으로 형성되는 구동전류를 생성하며, 상기 전류를 각각의 신호선들(DL)에 제공해 준다. 그러므로, 선택된 행에 있는 각각의 유기EL소자(OEL)는 소정의 휘도레벨을 갖고 발광한다. 디스플레이 패널(110P)상에서 소망하는 화상정보를 표시하기 위해서, 이러한 작동은 디스플레이 패널상의 하나의 프레임에 대응되는 각각의 행에 대해서 순차적으로 반복한다.

단순 매트릭스구동방법에서는, 상기 전류구동방식에 더하여, 데이터 드라이버로부터 소정의 전압을 디스플레이 소자에 인가함으로써 각각의 디스플레이 소자를 구동하는 전압구동방식이 알려져 있다. 디스플레이 소자로서 유기EL소자가 사용되는 경우를 가정해 보면, 이 경우에서 각각의 소자는, 다이오드형 발광소자(Ep)와 접합 커패시턴스(Cp)들이 도 14에서 보이는 바와 같이, 서로 병렬로 연결되어 있고, 각각의 유기EL소자들은 신호선들(DL)과 병렬로 연결되는 구성을 갖기 때문에, 접합 커패시턴스의 총합은 커져서, 각 신호선의 배선 커패시턴스가 부가된다. 그 결과, 전압구동방식에서는, 각 디스플레이 소자의 구동상태에서 지연이 발생되거나 데이터드라이버로부터의 거리에 따라 전압강하가 생성되는데, 그 결과로서, 예를 들어, 디스플레이 패널의 상위영역과 하위영역에서의 발광상태(휘도) 편차가 생긴다. 이것은 표시화질의 악화를 초래한다. 그러므로, 디스플레이 소자로서 유기EL소자가 사용되는 디스플레이 장치에서는, 전류구동방식이 전압구동방식보다 더 우위에 있다고 여겨진다.

하지만, 상기 단순 매트릭스 구동방식에 기초한 디스플레이 장치는 다음과 같은 문제점들을 갖고 있다.

전류구동방식에서, 디스플레이 소자에 소정의 구동전류를 제공하여 소정의 휘도레벨을 갖도록 작동시키는 것은 주어진 디스플레이 소자의 접합 커패시턴스 등을 구동전류로 충전하는 것과 또한 주어진 디스플레이 소자가 연결된 신호선상에서, 비선택된 잔여 디스플레이 소자들의 접합 커패시턴스를 충전하는 것으로 동일하다. 이 경우 전압구동방식과 비교하면, 반응특성에서의 열화 또는 발광에서의 편차생성은 큰 전류값을 갖는 구동전류를 제공함으로써 억제할 수 있다. 하지만, 만약 데이터드라이버로부터 제공되는 구동전류가 전원공급기 또는 절전의 특성을 위하여 다소 작게 설정되는 경우 또는, 주사선들의 수가 증가됨에 따라 디스플레이 소자들의 접합 커패시턴스들의 총합이 증가되며, 디스플레이 패널의 크기와 해상도가 증가됨에 따라 디스플레이 픽셀들의 수가 증가되는 경우를 생각해 본다. 이 경우에서, 구동전류가 구동타이밍으로 디스플레이 소자에 인가되면, 전류 및 전압에 대한 반응특성들은 악화되고, 소정의 값에 도달하도록 디스플레이 소자에 전압을 인가하는데 요구되는 시간은 늘어나게 되어, 발광휘도의 현저한 부족과 이들의 편차가 생성되는 것이 초래된다.

도 15A는 구동전류가 디스플레이 소자에 제공될 때 제공전류의 시간대비 변화를 보여준다. 도 15B는 디스플레이 소자에 인가되는 전압에서의 시간대비 변화를 보여준다. 도 15A에 관하여, 횡축은 시간을 나타내고, 종축은 디스플레이 소자에 제공되는 구동전류를 나타낸다. 참조부호 T<sub>spy</sub>는 구동전류의 제공기간을 표시하며; T<sub>dly</sub>는 구동전류의 제공시작부터 디스플레이 소자의 작동시작사이의 지연된 시간을 표시한다. 도 15B에 관하여, 횡축은 시간을 나타내고, 종축은 디스플레이 픽셀에 순방향으로 인가되는 전압을 나타낸다. 참조부호 V<sub>th</sub>는 디스플레이 소자의 작동을 위한 문턱전압을 표시한다. 도 15A 및 도 15B에서, 디스플레이 소자에 제공되는 전류값과 전압값의 상승특성은 디스플레이 소자의 접합 커패시턴스와 신호선의 배선커패시턴스 때문에 악화된다. 게다가, 각각의 디스플레이 소자들에서의 접합 커패시턴스의 편차들과 신호선들에서의 배선 커패시턴스의 차이등등 때문에, 그 악화정도는 변한다. 그 결과, 구동전류 제공기간에서 디스플레이 소자에 제공되는 전기전하량은 소망하는 휘도레벨로 표시하는데 요구되는 전하량 밑으로 감소되어, 디스플레이 소자들에서의 발광휘도의 편차 또는 발광휘도의 부족을 초래한다. 이것은 화면표시상태에서의 악화를 낳는다.

### 발명의 상세한 설명

본 발명에 따르면, 복수개의 전류구동광소자들을 구동하는 구동장치에 있어서, 각 광소자의 반응속도는 증가될 수 있으며, 따라서 각각의 광소자는 각 광소자에 제공되는 구동전류가 다소 작은 값으로 설정될지라도 적절히 구동될 수 있다.

게다가, 구동장치가 적용되고, 복수개의 전류구동 디스플레이 소자들을 갖는 디스플레이 패널을 구동하는 디스플레이 장치에 있어서, 디스플레이 패널의 전체영역에서의 각 디스플레이 소자의 응답속도는 디스플레이 게조레벨에 따라 양호한 표시화질이 얻게될 만큼 증가되며, 각 디스플레이 소자에 제공되는 구동전류와 관련된 소비전력을 줄일 수 있다

상기의 효과들을 얻기 위한 본 발명에 따르면, 광소자들을 구동하기 위해서, 소정의 기간동안 구동전류를 각각의 광소자에 제공해 주는 구동전류 제공회로와, 구동전류가 제공되기 전에 구동전류를 이용하여 각각의 광소자에 인가될 전압에 대응하는 전압값을 갖는 충전전압을 인가해 주는 제어전압 인가회로들을 적어도 포함한, 복수개의 전류구동 광소자들에 전류를 제공하는 구동장치가 제공된다.

각각의 광소자들에 제공되는 구동전류는 각각의 광소자들에 대해서 모두 동일한 전류값을 갖는다.

구동전류 제공회로는, 구동전류값과 동일한 전류값을 갖는 정전류를 출력해 주는 단일정전류 생성회로와, 정전류를 순차적으로 입력받아 보존한 후 상기 정전류를 기초로 구동전류를 출력하는 복수개의 전류저장회로들을 포함한다. 양자택일적으로, 구동전류 제공회로는, 정전류생성회로와 복수개의 전류저장회로들사이에서 제공되며, 정전류생성회로로부터 정전류를 입력받고, 정전류의 전류값에 대응하는 전압성분을 보존하여 상기 전압성분을 기초로 전류를 복수개의 전류저장회로들에 제공하는 단일입력전류 저장회로를 더 포함한다.

입력전류 저장회로와 각각의 전류저장회로들은, 정전류생성회로로부터 출력되는 정전류를 받아서 상기 정전류의 전류값에 대응하는 전기전하를 전압성분으로서 기록하는 커패시턴스 소자를 포함한다.

제어전압 인가회로는, 각각의 광소자들에 구동전류가 제공된 후, 각각의 광소자들이 방전작동을 실행하도록 하는 전압값을 갖는 방전전압을 인가하는 수단을 더 포함한다.

구동장치는 또한, 각각의 광소자들에 인가되는 구동전류의 펄스폭을 디스플레이신호의 휘도레벨성분에 따라 제어하는 펄스폭 제어회로를 더 포함한다.

상술한 효과들을 얻기 위한 본 발명에 따르면, 서로 직각으로 교차되어 있는 복수개의 신호선들과 복수개의 주사선들 및 상기 복수개의 신호선들과 상기 복수개의 주사선들의 교차지점 부근에 배열된 복수개의 디스플레이 소자들을 포함하는 디스플레이 패널, 소정의 기간동안 각각의 신호선에 구동전류를 제공하는 구동전류제공회로와 구동전류의 제공이 있기 전에 구동전류의 인가로 각각의 디스플레이 소자에 인가되는 전압에 따른 전압값을 갖는 충전전압을 각각의 신호선에 인가해 주는 제어전압 인가회로들을 적어도 포함하는 신호제어회로, 및 주사선들을 순차적으로 주사하고 주사선들에 연결된 디스플레이 소자들을 순차적으로 선택상태로 설정하는 주사제어회로들을 포함하며, 디스플레이신호에 대응하는 구동전류를 디스플레이 패널에서의 복수개의 전류구동 디스플레이 소자 각각에 제공해줌으로써 화상정보를 표시하는 디스플레이 장치가 제공된다. 디스플레이 소자는 광소자, 예를 들어, 신호선에 연결된 애노드전극과 주사선에 연결된 캐소드전극을 갖는 유기 전자발광소자를 포함한다.

충전전압은, 구동전류가 각각의 신호선을 통하여 각각의 디스플레이 소자에 제공될 때, 적어도 디스플레이 패널의 각각의 디스플레이 소자에 대한 문턱전압보다 높고, 각각의 디스플레이 소자에 인가되는 전압값의 최대값보다 작은 전압값을 갖는다. 양자택일적으로, 충전전압은, 구동전류가 각각의 신호선들을 통하여 각각의 디스플레이 소자들에 제공될 때, 각각의 디스플레이 소자들에 인가되는 전압값들의 평균값과 동일한 전압값을 갖는다.

디스플레이 패널의 각 신호선에 제공되는 구동전류는 각 신호선에 대해서 모두 동일한 전류값을 갖는다.

신호제어회로는, 주사제어회로가 디스플레이 소자를 선택상태로 설정하는 타이밍에 따라, 구동전류제공회로에 의한 구동전류의 제공과 제어전압 인가회로에 의한 충전전압의 인가를 실행하는 제어부를 적어도 포함한다.

신호제어회로에서의 구동전류제공회로는, 소정의 전류값을 갖는 정전류를 출력하는 단일정전류 생성회로와, 복수개의 신호선들에 각각 대응되어 제공되고, 정전류를 순차적으로 입력받아 보존한 후, 정전류를 기초로 복수개의 신호선들에 구동전류를 동시에 출력하는 복수개의 전류저장회로들을 포함한다. 양자택일적으로, 구동전류제공회로는, 정전류생성회로와 복수개의 전류저장회로들사이에서 제공되며, 정전류생성회로로부터 정전류를 입력받고, 정전류의 전류값에 대응하는 전압성분을 보존하여 상기 전압성분을 기초로 전류를 복수개의 전류저장회로들에 제공하는 단일입력전류 저장회로를 더 포함한다.

전류저장회로와 입력전류 저장회로 각각은, 정전류생성회로로부터 출력되는 정전류를 입력받아 상기 정전류에 대응하는 전기전하를 전압성분으로서 기록하는 커패시턴스 소자를 포함한다.

신호제어회로에서의 제어전압 인가회로는, 각각의 신호선에 구동전류가 제공된 후, 디스플레이 소자의 문턱전압을 초과하지 않으면서 각각의 광소자들이 방전작동을 실행하도록 하는 방전전압을 각각의 신호선에 인가하는 수단을 더 포함한다.

신호제어회로는 또한, 각각의 신호선에 인가되는 구동전류의 펄스폭을 디스플레이신호의 휘도레벨성분에 따라 제어하는 펄스폭 제어회로를 더 포함한다.

### 실시예

본 발명에 따른 구동장치, 상기 구동장치를 이용한 디스플레이 장치, 및 상기 디스플레이 장치를 위한 구동방법이 이후로 상세하게 설명될 것이다.

#### <디스플레이 장치의 구성>

우선, 본 발명에 따른 구동장치와 상기 구동장치가 적용되는 디스플레이 장치에 대한 개괄적인 구성을 첨부된 몇 개의 도면들을 참고로 하여 상술한다.

도 1은 본 발명에 따른 구동장치와 상기 구동장치가 적용될 수 있는 디스플레이 장치의 총체적인 구성예를 보여주는 블럭도이다. 도 2는 본 발명이 적용된 디스플레이 장치의 주요부의 구성을 개괄적으로 보여주는 회로도이다.

이후의 설명에서는, 디스플레이 패널을 위한 디스플레이 소자로서 유기EL소자(OEL)가 사용된다. 하지만, 본 발명에 따른 디스플레이 장치는 여기에 제한되지 않는다. 본 발명은 발광다이오드(LED)와 같은 광소자가 유기EL소자를 대신하여 디스플레이 소자로서 사용되는 경우에서도 적절히 적용될 수 있다.

본 발명이 적용된 디스플레이 장치(100)는, 도 1 및 도 2에서 보이는 바와 같이, 디스플레이 패널(픽셀 배열부)(110), 주사드라이버(주사제어회로)(120), 데이터드라이버(신호제어회로)(130), 시스템 컨트롤러(140) 및 디스플레이 신호생성회로(150)로 구성된다. 디스플레이 패널(110)에서, 디스플레이 소자들은, 예를 들어, 서로가 수직방향으로 배열되어 있는 복수개의 주사선들(SL)과 복수개의 신호선들(DL)의 교차점들 부근에 형성되는 유기EL소자(OEL)를 포함한다. 주사드라이버(120)는 디스플레이 패널(110)의 주사선들(SL)에 연결되며, 주사신호( $V_s$ )를 소정의 타이밍으로 각 주사선(SL)에 순차적으로 인가함으로써 각 행에서 선택상태에 있는 디스플레이 소자들을 제어한다. 데이터드라이버(130)는 디스플레이 패널(110)의 신호선들(DL)에 연결되며, 인가되는 주사신호( $V_s$ )의 타이밍에 동기되어 디스플레이 데이터에 대응하는 신호시간폭(펄스폭)을 갖는 정전류(구동전류)( $I_c$ )를 제공하고, 소정의 타이밍으로 셋전압(충전전압)( $V_{set}$ ) 또는 리셋전압(방전전압)( $V_{reset}$ )을 인가한다. 시스템 컨트롤러(140)는, 디스플레이 신호생성회로(150)로부터 제공되는 타이밍신호를 기초로 적어도 주사드라이버(120)와 데이터드라이버(130)의 작동상태를 제어하는 주사제어신호와 데이터제어신호를 생성하여 출력한다. 디스플레이 신호생성회로(150)는 디스플레이 장치(100)의 외부로부터 제공되는 영상신호를 기초로 하여 상기 디스플레이 데이터를 데이터드라이버(130)에 제공하고, 디스플레이 데이터를 기초로 각 유기EL소자가 소정의 구동상태로 작동하도록 하는 타이밍신호를 생성하며, 타이밍신호를 시스템 컨트롤러(140)로 제공한다.

상기 각 구성요소들의 구성이 아래에서 설명된다.

#### (디스플레이 패널)

도 2에서 보이는 바와 같이, 본 발명에 적용될 수 있는 디스플레이 패널(110)은 서로가 직각으로 교차하는  $n$ 개의 주사선(SL)과  $m$ 개의 신호선(DL)을 갖는다. 디스플레이 패널(110)은, 도 13A와 같은 단면구조를 갖는 각 유기EL소자(OEL)들의 애노드전극(양극전극)과 캐소드전극(음극전극)들이 신호선들(DL)과 주사선들(SL)에 각각 연결되어 각 소자들이 각 신호선들(DL)과 각 주사선들(SL)의 교차점들에서 형성되는 단순 매트릭스구조를 갖는다. 이 경우 각 유기EL소자(OEL)는, 도 14에서 보이는 바와 같이, 다이오드형 디스플레이 소자( $E_p$ )와 접합 커패시턴스( $C_a$ )가 서로 병렬로 연결된 구조를 갖는다.

#### (주사드라이버)

주사드라이버(120)는, 시스템 콘트롤러(140)로부터 제공되는 주사제어신호를 기초로, 주사신호( $V_s=V_{sl}$ )를 각 주사선(SL)에 순차적으로 인가함으로써 각 행에 있는 디스플레이 소자들을 선택상태로 설정하며, 이로써 신호선(DL)을 통해서 데이터드라이버(130)로부터 제공되는 정전류구동회로( $I_c$ )를 기록하는 제어를 실행하고 소정의 리셋전압( $V_{reset}$ )을 인가한다.

도 2에서 보이는 바와 같이, 주사드라이버(120)는, 쉬프트 레지스터(121), 스위치들(SWL1 내지 SWLn; 편의를 위해서 이후부터는 "스위치들(SWL)"로 표시함), 고전압 전원공급기, 및 저전압 전원공급기로 구성된다. 쉬프트 레지스터(121)는, 시스템 콘트롤러(140)로부터 제공되는 주사제어신호들(쉬프트 개시신호, 쉬프트 클럭 등)을 기초로, 순차적으로 쉬프트 출력신호들(RS 내지 RSn; 편의를 위해서 이후부터는 "쉬프트 출력신호들(RS)"로 표시함)을 출력한다. 스위치들(SWL 내지 SWLn)은 각각의 주사선들(SL)에 제공되며, 스위치들의 접점은 쉬프트 출력신호들(RS 내지 RSn)을 기초로 전환된다. 고전압 전원공급기는 각 스위치들(SWL1 내지 SWLn)의 스위칭접점의 하나의 단자에 공통적으로 소정의 고전압(하이레벨)의 신호전압(충전제어전압)( $V_{sh}$ )을 인가한다. 저전압 전원공급기는 각 스위치들(SWL1 내지 SWLn)의 스위칭접점의 나머지 다른 하나의 단자에 공통적으로 소정의 저전압(로우레벨)의 신호전압(충전제어전압)( $V_{sl}$ )을 인가한다. 쉬프트 레지스터(121)가 디스플레이 패널(110)의 상위영역으로부터 하위영역으로 순차적으로 쉬프트하는 동안 쉬프트 레지스터(121)에 의해 생성되는 쉬프트 출력신호들(RS 내지 RSn)이 스위치들(SWL1 내지 SWLn)에 입력될 때에는, 스위칭접점들은 순차적으로 저전압 전원공급기측으로 전환된다. 그 결과, 로우-레벨 신호전압( $V_{sl}$ )을 갖는 주사신호( $V_s$ )는 오직 소정의 기간(하나의 주사기간에서, 구동전류( $I_c$ )의 제공기간과 리셋전압( $V_{reset}$ )의 인가기간)동안에서만 선택된 행(주사선)에 있는 유기EL소자(OEL)의 애노드전극에 인가된다. 쉬프트 출력신호들(RS 내지 RSn)이 쉬프트 레지스터(121)로부터 스위치들(SWL1 내지 SWLn)에 입력이 안되는 상태(어떠한 행도 선택이 안된 상태)에서는, 스위치들(SWL1 내지 SWLn)의 스위칭접점들은 전원공급기측으로 전환이 되므로, 하이-레벨 신호전압( $V_{sh}$ )을 갖는 주사신호( $V_s$ )가 인가됨을 주목한다. 각 스위치들((SWL)은 전계효과 트랜지스터와 같은 스위칭소자로부터 형성된다.

(데이터드라이버)

도 3은 본 발명에 따른 구동장치에 적용될 수 있는 데이터드라이버의 주요부의 구성을 보여주는 회로도이다.

데이터드라이버(130)는, 시스템 콘트롤러(140)로부터 제공되는 각종의 데이터제어신호들(출력인에이블신호, 출력제어신호, 쉬프트개시신호, 쉬프트클럭 등등)을 기초로 소정의 타이밍을 갖고, 디스플레이 신호생성회로(150)로부터 제공되는 일련의 디스플레이 데이터들을 순차적으로 입력받아 보준다. 데이터드라이버(130)는 각 디스플레이 데이터를 디스플레이 데이터의 휘도레벨에 대응되는 신호시간폭(펄스폭)을 갖는 정전류의 전류성분으로 변환하며, 상기 각각의 주사선들에 설정된 주사기간동안에 상기 변환된 데이터를 소정의 타이밍을 갖고 각각의 신호선(DL)에 제공한다.

도 2에서 보이는 바와 같이, 데이터드라이버(130)는 제어부(131), 스위치들(SWL1 내지 SWLm; 편의를 위해서 이후부터는 "스위치들(SWC)"로 표시함), 제어전압 인가회로(132), 및 정전류제공회로(구동전류제공회로)(133)들로 구성된다. 제어부(131)는 시스템 콘트롤러(140)로부터 제공되는 데이터제어신호들(출력제어신호 등등)을 기초로 하여 주사신호( $V_s$ )를 각 주사선(SL)에 인가함으로써 주사드라이버(120)가 각 행의 디스플레이 소자들을 선택상태로 설정하는 타이밍에 따라 제어신호(CS1 내지 CSm)를 출력한다. 스위치들(SWC 내지 SWCm)은 각각의 주사선들(SL)에 제공되며, 스위치들의 접점은 제어부(131)로부터 제공되는 제어신호(CS1 내지 CSm)를 기초로 전환된다. 제어전압 인가회로(132)는 스위치들(SWC1 내지 SWCm)의 제1스위칭접점들에 공통적으로 소정의 고전압(하이레벨)의 셋전압( $V_{set}$ )(충전전압)을 인가하며, 스위치들(SWC1 내지 SWCm)의 제3스위칭접점들에 공통적으로 소정의 저전압(로우레벨)의 셋전압( $V_{set}$ )(방전전압)을 인가한다. 셋전압( $V_{set}$ )은 정전류구동전류( $I_c$ )를 제공함으로써 디스플레이 장치에 인가되는 전위에 대응하는 값으로 설정되며, 이 전압은 적어도 디스플레이 소자의 문턱전압과 동등하거나 또는 그 이상이며, 구동전류( $I_c$ )가 제공될 때 각 디스플레이 소자에 인가되는 최대전압을 초과하지 않는다. 더 바람직하게는, 셋전압( $V_{set}$ )은 구동전류( $I_c$ )가 제공될 때 신호선(DL)에서의 최대전압과 최소전압의 평균전압으로 설정이 된다. 리셋전압( $V_{reset}$ )은 임시적으로 신호선(DL)의 전하를 방출했다가 리셋할 수 있는 값으로 설정이 되는데, 예를 들어, 접지전위(0[V])로 설정이 된다. 더 바람직하게는, 리셋전압( $V_{reset}$ )은 디스플레이 소자의 문턱전압보다 약간 낮게 설정이 된다. 각각의 정전류제공회로(133)들은 디스플레이 데이터의 휘도계조성분에 기초하여 정전류값과 신호시간폭(펄스폭)을 갖는 구동전류( $I_c$ )를 대응 스위치들(SWC1 내지 SWCm)의 제2스위칭접점에 제공한다. 본 발명에 따른 데이터드라이버에 적용이 가능한 정전류제공회로는 후에 자세히 설명될 것이다.

도 3은 데이터드라이버(130)에 적용가능한 스위치들(SWC)의 구성예를 보여주는 회로도이다. 예를들어, 데이터드라이버(130)의 각 신호선들(DL)에 제공되는 각 스위치들(SWC1 내지 SWCm)은, 도 3에서 보이는 바와 같이, 스위치소자(이후부터 "NMOS 트랜지스터"로 나타냄)(Tr11), NMOS 트랜지스터(Tr12), 및 스위치소자(이후부터 "PMOS 트랜지스터"로

나타냄)(Tr13)을 포함하는 구성을 가질 수 있다. NMOS 트랜지스터(Tr11)는 n-채널 전계효과트랜지스터로부터 형성되며, 일정한 셋전압(Vset)을 인가해주기 위해서 고전압 전원인가회로(132)에 연결된 소스단자, 신호선(DL)에 연결된 드레인단자, 및 제 1 타이밍때 제어신호(Vgs)가 인가되는 게이트단자를 갖는다. NMOS 트랜지스터(Tr12)는 일정한 구동전류(Ic)를 제공해주기 위해서 정전류제공회로(133)에 연결된 소스단자, 신호선(DL)에 연결된 드레인단자, 및 제 2 타이밍때 제어신호(Vgc)가 인가되는 게이트단자를 갖는다. PMOS 트랜지스터(Tr13)는 p-채널 전계효과트랜지스터로부터 형성되며, 일정한 리셋전압(Vreset)을 인가해주기 위해서 저전압 전원인가회로(134)에 연결된 소스단자, 신호선(DL)에 연결된 드레인단자, 및 제 3 타이밍때 제어신호(Vgr)가 인가되는 게이트단자를 갖는다.

다시 말하면, 각각의 스위치들(SWC1 내지 SWCm)은 NMOS 트랜지스터들(Tr11, Tr12)과 PMOS 트랜지스터(Tr13)가 일개의 신호선(DL)에 대하여 서로 병렬로 연결된 구조를 갖는다. 스위치들(SWC1 내지 SWCm)은 소정의 전압 또는 전류들을 신호선들(DL)에 제공해 주기 위해서 다른 타이밍들에서 선택적으로 턴온이 된다.

NMOS 트랜지스터들(Tr11, Tr12)과 PMOS 트랜지스터(Tr13)의 게이트단자들에 인가되는 제어신호들(Vgs, Vgc, Vgr)은 시스템 콘트롤러(140)로부터 제공되는 데이터제어신호들과 디스플레이 신호생성회로(150)로부터 제공되는 디스플레이 데이터를 기초로 하여 생성되어, 각 행(주사선)에 설정된 주사기간내에서 소정의 타이밍으로 각각의 트랜지스터들에 선택적으로 인가된다. 이러한 스위치들(SWC1 내지 SWCm)의 작동들과 신호선들(DL)에 제공되는 전압 및 전류성분들은 나중에 상세히 설명될 것이다.

도 3을 참고로 하여, 신호선(DL)에 대하여 직렬로 형성된 저항성분들(Rpa, Rp, Rpb)은 신호선(DL)의 배선저항의 등가적 표현들이며, 신호선(DL)의 양 끝에서 형성된 커패시턴스 소자들(Cpa, CPb)은 신호선(DL)상에서 기생하는 배선 커패시턴스들(기생 커패시턴스)이다.

(시스템 콘트롤러)

시스템 콘트롤러(140)는, 각각의 드라이버들이 소정의 타이밍들로 주사신호(Vs), 구동전류(Ic), 셋전압(Vset), 및 리셋전압(Vreset)을 생성하여 출력하도록 하기 위해서, 그들의 작동상태들을 제어하는 주사제어신호와 데이터제어신호를 생성하여 주사드라이버(120)와 데이터드라이버(130)에게 보낸다. 시스템 콘트롤러(140)는, 소정의 영상신호를 기초로 화상정보를 디스플레이 패널(110)상에서 나타내기 위해서 각 유기EL소자들이 소정의 휘도레벨을 갖도록 주사신호(Vs)를 각 유기EL소자의 캐소드전극에 보내고, 구동전류(Ic), 셋전압(Vset), 및 리셋전압(Vreset)들은 각 유기EL소자의 애노드전극에 보낸다.

(디스플레이 신호생성회로)

디스플레이 신호생성회로(150)는, 예를 들어, 디스플레이 장치의 외부로부터 제공되는 영상신호로부터 휘도레벨 신호성분들을 추출하고, 상기 신호성분들을 디스플레이 데이터로서 디스플레이 패널(110)의 각 라인에 대한 데이터드라이버(130)에 제공한다. 만약 영상신호가 TV방송신호(복합영상신호)와 같은 영상정보의 디스플레이 타이밍을 지정하는 타이밍신호성분을 포함하고 있다면, 디스플레이 신호생성회로(150)(도 1 참조)는 휘도레벨신호성분을 추출하는 기능뿐만 아니라, 타이밍 신호성분을 추출하여 이것을 시스템 콘트롤러(140)에게 제공하는 기능도 가질 수 있다. 이 경우, 상술한 시스템 콘트롤러(140)는, 디스플레이 신호생성회로(150)로부터 제공되는 타이밍신호들을 기초로 하여, 각각 주사드라이버(120)와 데이터드라이버(130)에 제공되는 주사제어신호와 데이터제어신호를 생성한다.

<구동장치를 위한 구동방법>

이후에서는, 주사선들과 신호선들에 제공되는 전압과 전류, 상기 주사드라이버 및 데이터드라이버의 작동들이 첨부된 도면들을 참고로 해서 자세히 설명될 것이다.

도 4는 본 발명에 적용가능한 주사드라이버와 데이터드라이버의 제어작동(구동방법)을 보여주는 타이밍차트이다. 도 5는 본 발명에 적용가능한 주사드라이버와 데이터드라이버로부터 인가되는 전압들사이의 관계를 나타내는 전압-전류특성들을 보여주는 그래프이다. 도 6은 본 발명에 적용가능한 디스플레이 장치의 디스플레이구동작동을 보여주는 타이밍차트이다.

본 발명에 따른 주사드라이버와 데이터드라이버의 제어작동들에서는, 도 4에서 보이는 바와 같이, 셋전압(Vset)(충전전압)이 각 신호선(DL)에 인가되는 기간인 셋기간(Tset), 구동전류(Ic)가 각 신호선(DL)에 인가되는 기간인 정전류제공기간

(Tc), 및 리셋전압(Vreset)(방전전압)이 각 신호선(DL)에 인가되는 기간인 리셋기간(Treset)들은, 각 주사선에 대해서 서로 다른 타이밍으로 설정되는 주사기간(Tsel)(선택기간)내에서 순차적으로 설정된다. 도 4는 어느 특정 행(주사선)에 위치한 디스플레이 소자들이 구동된 경우를 보여준다.

(셋기간)

도 4에서 보이는 바와 같이, 셋기간(Tset)에서는, 특정 행에 설정된 주사기간의 개시타이밍에서, 트랜지스터를 턴-온시키기 위해서 하이-레벨 셋 제어신호(Vgs)가 데이터드라이버(130)에서 제공된 NMOS트랜지스터(Tr11)의 게이트단자에 인가되고, 트랜지스터를 턴-오프시키기 위해서 셋 하이-레벨 제어신호(Vgr)는 PMOS트랜지스터(Tr13)의 게이트단자에 인가된다. 이 경우, 오프상태를 계속 유지하기 위해서, 로우-레벨 전류제공제어신호(Vgc)는 NMOS트랜지스터(Tr12)의 게이트단자에 인가된다. 그 결과, 소정의 고전압(예를들어, 12V)을 갖는 셋전압(Vset)이 NMOS트랜지스터(Tr11)를 통해서 신호선(DL)에 인가되고, 신호선(DL)(신호선전압  $V_{dl} = V_{set}$ )을 통해서 유기EL소자의 애노드전극에 인가된다.

셋전압(Vset)은, 정전류제공기간(Tc)(후술됨)동안에서 신호선(DL)에 일정구동전류(Ic)를 제공하는 것에 의해 디스플레이 소자에 인가되는 전위(Vc)에 대응하는 값으로 설정된다. 다시 말하면, 도 5에서 보는 바와 같이, 구동전류(Ic)가 신호선(DL)에 인가될 때, 전원공급기로서 역할을 하는 데이터드라이버(130)로부터 유기EL소자(OEL)까지의 배선길이에 따른 전압강하(Vdrop)가 생성된다. 그 결과, 데이터드라이버(130)의 가장 가까운측에는 최대전압(Vmax)이 인가되며, 데이터드라이버(130)로부터 가장 멀리 떨어진측에는 최저전압(Vmin)이 인가된다. 후술되겠지만, 모든 주사선들(SL)에 연결된 유기EL소자(OEL)를 비-발광상태로 설정하기 위해서, 셋전압(Vset)은 적어도 유기EL소자(OEL)의 문턱전압(턴-온 전압)과 동등하거나 또는 그 이상이며, 구동전류(Ic)가 제공될 때 각 디스플레이 소자에 인가되는 최대전압을 초과하지 않는다 면 이것으로써 족하다. 더 바람직하게, 셋전압(Vset)을 인가함으로써 디스플레이 패널 전체에서 받는 영향의 균일화를 개선시키기 위해서, 디스플레이 패널(110)의 중앙영역에서, 셋전압(Vset)은 일정전류값을 갖는 구동전류(Ic)를 유기EL소자(OEL)에 제공이 가능한 전압, 예를들어, 신호선(DL)에서 최대전압(Vmax)과 최저전압(Vmin)의 평균전압으로 설정된다.

게다가, 셋기간(Tset)에서 주사드라이버(120)에 제공된 스위치(SWL)는, 하이-레벨주사신호( $V_s = V_{sh}$ )를 주사선(SL)(유기EL소자의 캐소드전극)에 인가하기 위해서 고전압 전원공급기측의 스위칭접점에 연결된다. 이 경우, 하이-레벨주사신호( $V_s = V_{sh}$ )는 상기 특징의 행 뿐만이 아니라, 주사드라이버(120)로부터 비선택상태의 나머지 행들의 주사선들(SL)에 까지 인가된다.

셋기간(Tset)에서, 모든 행들의 주사선들(SL)에 인가되는 하이-레벨주사신호( $V_s = V_{sh}$ )는, 상기 최대전압(Vmax)이 셋 전압(Vset)으로서 신호선(DL)에 인가될지라도, 모든 주사선들(SL)에 연결된 유기EL소자(OEL)들이 발광하지 않는 전압(예를들어, 9V)으로 설정된다. 더 구체적으로, 도 5와 아래의 부등식(1)에서 보는 바와 같이, 신호선(DL)에 인가된 최대전압값( $\approx V_{max}$ )으로부터 유기EL소자(OEL)의 턴-온전압(Vturn-on)을 감산함으로써 얻어진 전압( $V_{max} - V_{turn-on}$ )보다 높게 설정된다.

$$V_s (=V_{sh}) > V_{max} - V_{turn-on} \dots (1)$$

이 경우, 부등식(1)으로 표현되는 관계를 갖는 셋전압(Vset)과 주사신호( $V_s = V_{sh}$ )들은, 애노드전극과 캐소드전극사이의 전위차를 생성하기 위해서 각 행의 주사선에 연결된 각각의 유기EL소자(OEL)의 애노드전극과 캐소드전극에 각각 인가된다. 본 발명에서, 상기 전위차는 어떠한 유기EL소자들에서도 전류가 흐르지 않도록 해준다.

따라서, 구동전류(Ic)(후술됨)가 제공되기 전(정전류제공기간(Tc)), 셋기간(Tset)에서의 각 전압의 인가때문에, 신호선(DL)에 부가된 배선 커패시턴스과 각 유기EL소자의 접합 커패시턴스들은 소정의 전압(Vset)으로 재빨리 충전되어, 각 유기EL소자는 비-선택상태를 유지한다.

(정전류 제공기간)

도 4에서 보이는 바와 같이, 정전류 제공기간(Tc)에서, 트랜지스터를 턴-오프시키기 위해서, 로우-레벨 셋 제어신호(Vgs)가 데이터드라이버(130)에 제공된 NMOS트랜지스터(Tr11)의 게이트단자에 인가된 후, 하이-레벨 전류제공제어신호(Vgc)가 트랜지스터를 턴-온시키기 위해서 NMOS트랜지스터(Tr12)의 게이트단자에 인가된다. 이 경우, 턴-오프를 유지하기 위해서 하이-레벨 리셋 제어신호(Vgr)가 PMOS트랜지스터(Tr13)의 게이트단자에 인가된다. 그 결과, 정전류값을 갖는 구동전류(Ic)가 정전류제공회로(133)에 의해서 생성되어, NMOS트랜지스터(Tr12)(유기EL소자 제공회로(Iel = Ic))를 통해서 신호선(DL)(유기EL소자의 애노드전극)에 제공된다.



이 경우, 데이터드라이버(130)로부터 신호선(DL)을 통해서 유기EL소자(OEL)에 제공되는 구동전류(Ic)에는, 디스플레이 신호생성회로부터 제공된 디스플레이 데이터를 기초로 한 발광레벨에 대응하는 소정의 신호시간폭(펄스폭)이 함께 제공되도록 설정된다. 정전류제공기간(Tc)에서 구동전류(Ic)를 제공함으로써 신호선(DL)에 인가되는 전압(Vc)(예를들어, 12V)은, 셋기간(Tset)에서 신호선(DL)에 인가되는 셋전압(Vset)과 동일하도록 설정된다( $V_{dl} = V_c = V_{set}$ ).

정전류제공기간(Tc)에서, 주사드라이버(120)에 제공된 스위치(SWL)는 로우-전압 전원공급기측의 스위칭접점에 연결되고, 로우-레벨 주사신호( $V_s = V_{sl}$ )는 주사선(SL)(유기EL소자의 캐소드전극)에 인가된다. 이 경우, 하이-레벨주사신호( $V_s = V_{sh}$ )는 비선택상태의 나머지 행의 주사선들(SL)에 계속 인가된다. 로우-레벨 주사신호( $V_s = V_{sl}$ )는, 예를 들어, 접지전위(0V)로 설정된다.

정전류제공기간(Tc)에서 각각의 전류 및 전압들의 인가때문에, 발광을 실행하는데 요구되는 소정의 구동전류(Ic)는, 알려진 펄스폭변조(PWM구동) 제어방법을 기초로 한 디스플레이 데이터에 대응되는 소정의 신호시간폭(계조레벨이 낮을 때의 단기간동안, 계조레벨이 높을 때의 긴기간)을 갖고 선택주사선에 연결된 각각의 유기EL소자에 제공된다. 그 결과, 각 유기EL소자는 소정의 발광레벨로 발광한다. 이 경우, 신호선(DL)에 부가된 배선 커패시턴스와 각 유기EL소자의 접합 커패시턴스들은 셋기간(Tset)동안 정전압원(셋전압(Vset)을 인가하는 전원공급기)에 의해서 셋전압( $V_{set} = V_c$ )으로 충전되기 때문에, 구동전류(Ic)가 제공된 후 매우 짧은 기간에서 구동전류(Ic)는 발광하는데 필요한 전류값으로 증가되므로, 각 유기EL소자들은 재빨리 발광한다.

(리셋기간)

도 4에서 보이는 리셋기간(Treset)에서, 트랜지스터를 턴-오프시키기 위해서 로우-레벨 전류제공 제어신호(Vgc)가 데이터드라이버(130)에 제공된 NMOS트랜지스터(Tr12)의 게이트단자에 인가되며, 트랜지스터를 턴-온시키기 위해서 로우-레벨 전류제공 제어신호(Vgc)는 PMOS트랜지스터의 게이트단자에 인가된다. 이 경우, 로우-레벨 셋 제어신호(Vgs)는 오프상태를 계속 유지하기 위해서 NMOS트랜지스터(Tr11)의 게이트단자에 인가된다. 그 결과, 소정의 저전압(예를들어, 6V)을 갖는 리셋전압(Vreset)이 PMOS트랜지스터(Tr13)를 통해서 신호선(DL)(유기EL소자의 애노드전극)에 인가되고, 신호선(DL)에 부가되고 배선 커패시턴스에 저장된 전기전하와 유기EL소자의 소자 커패시턴스는 방전된다(신호선전압( $V_{dl} = V_{reset}$ )).

리셋전압(Vreset)은, 신호선(DL)에 인가된 고전압( $V_{set}=V_c$ )의 전위를 상술한 셋기간(Tset)과 정전류 제공기간(Tc)동안 임시적으로 방출하고 리셋할 수 있는 임의의 전위, 예를들어, 리셋전압(Vreset)은 접지전위(0V)로 설정된다. 더 바람직하게는, 도 5에서 보이는 바와 같이, 리셋전압(Vreset)은 디스플레이 소자의 문턱전압보다 약간 낮게 설정된다( $V_{reset} < V_{turn-on}$ ). 이러한 설정으로, 각 행이 반복적으로 주사되고 다음회차에서 선택될 때, 셋기간(Tset)에서의 충전작동에 요구되는 시간은 짧아지므로, 충전/방전작동을 위한 전력소비는, 리셋전압(Vreset)이 접지전위(0V)로 설정되는 경우와 비교해 볼때 줄어든다.

이러한 방법에서, 상기 일련의 작동기간들은, 도 6에서 보이는 바와 같이, 디스플레이 패널을 구성하는 각각의 주사선에 대한 주사기간내에 설정됨으로써, 디스플레이 데이터를 기초로 소정의 화상정보의 계조표시를 디스플레이 패널상에서 실행한다.

상술한 바와 같이, 본 발명에 따른 디스플레이 장치에서, 셋전압(Vset)은 주사기간내에, 신호선(DL)에 부가되는 배선 커패시턴스와 유기EL소자의 접합 커패시턴스를 충전하기 전에 미리 정전압원으로부터 신호선(DL)에 인가된다. 이로부터, 오직 정전류원을 사용하여 커패시턴스들을 충전하는 경우와 비교해서 단기간에 급속도로 충/방전작동을 실행가능토록 해준다. 이 경우, 본 장치는 신호선(DL)의 배선길이등으로 인한 전압강하의 영향에 저항하여, 디스플레이 패널(110)에서의 주사선들(SL)의 배치위치들에 상관없이 실질적으로 균일한 셋전압(Vset)으로 충전될 수 있다.

이 경우, 셋전압(Vset)은 대략 유기EL소자에 구동전류를 제공하도록 설정된 전압(Vc)이다. 따라서, 만일, 일정구동전류(Ic)를 제공하기 위해서 셋기간(Tset)이 정전류제공기간(Tc)으로 전환될지라도, 신호선전압(Vdl)의 조정량은 줄어들 수 있다. 이것은 상기 조정에 요구되는 시간을 단축시킬 수 있고 디스플레이 반응특성을 개선시킬 수 있다.

게다가, 셋기간(Tset)에서의 급속충전 작동때문에, 주사시간내에서 비교적 긴 작동시간(정전류제공기간(Tc))이 확보될 수 있다. 따라서, 각 유기EL소자의 작동시간(단일시간폭)이 펄스폭변조 제어방법에 의해서 제어가 될지라도, 양호한 계조표시가 실현화될 수 있다.

셋기간( $T_{set}$ )에서, 모든 주사선들(SL)의 전위들은 소정의 하이-레벨을 갖는 전압( $V_{sh}$ )으로 설정된다. 따라서, 셋전압( $V_{set}$ )이 신호선(DL)에 인가될지라도, 어떠한 전류도 유기EL소자에 흐르지 않는다. 이것은 셋전압( $V_{set}$ )에 대한 선행충전(충전)에 요구되는 시간을 단축시킴으로써, 반응특성들을 개선시킨다.

더욱이, 정전류 제공기간( $T_c$ )에서, 소정의 전압( $V_c$ )을 확보하기 위해서 정전류원으로부터 정전류값을 갖는 구동전류( $I_c$ )를 제공함으로써 신호선(DL)에서의 전압강하를 보상할 수 있다. 이것은 유기EL소자(OEL)에 인가된 전압에서의 시간대비변화에 적절히 대처하도록 해주며, 실질적으로 균일한 전압( $V_c$ )에 기초한 정전류(구동전류)( $I_c$ )를 유기EL소자(OEL)에 제공하게 해주므로, 이로써 휘도레벨에서의 편차없이 높은 표시화질을 실현할 수 있게 된다. 이 경우, 디스플레이 데이터에 포함된 휘도레벨성분에 대응하는 시간신호폭(펄스폭)과 함께 정전류값을 갖는 구동전류( $I_c$ )를 제공하는 펄스폭변조 제어방법이 각각의 유기EL소자(OEL)에 사용되기 때문에, 만약 정전류제공기간( $T_c$ )동안에서 각 유기EL소자에 제공되는 구동전류( $I_c$ )가 정전류값을 갖고 있다면 이로써 충분하다. 게다가, 셋전압( $V_{set}$ )의 전압값을 변화/제어시킬 필요가 없기 때문에, 상기 전류와 전압을 제공하는데 사용되는 정전류원과 정전압원으로서 간단한 회로구성이 사용될 수 있다.

정전류제공기간( $T_c$ )후의 리셋기간( $T_{reset}$ )에서, 신호선(DL)에 인가되는 리셋전압( $V_{reset}$ )의 전압값은 접지전위(0V)로 설정되는 것이 아니고, 유기EL소자(OEL)를 위한 턴-온전압( $V_{turn-on}$ )과 동등하거나 이보다 작은 임의의 전압으로 설정될 수 있다. 따라서, 배선 커패시턴스 또는 유기EL소자(OEL)의 집합 커패시턴스에 대해서 충전/방전될 전기전하량은 전위차( $V_{reset} < V_{turn-on}$ )만큼 감소될 수 있다. 이것은 전력소비를 줄일 수 있다.

리셋기간( $T_{reset}$ )에서, 비선택 주사선들을 포함한 모든 주사선들(SL)을 정전류제공기간( $T_c$ )(리셋기간)이 종료되는 때마다 리셋하는 대신에 리셋전압( $V_{reset}$ )이 신호선(DL)에 인가된다. 이것은 유기EL소자(OEL)의 집합 커패시턴스에 대한 충전/방전작동을 실행하는 필요성을 제거해주므로, 전력소비를 줄일 수 있다.

#### <정전류제공회로의 제 1 실시예>

상기 실시예에 따라, 데이터드라이버에서 정전류값을 갖는 구동전류를 출력하는 정전류제공회로의 제 1 실시예가 첨부된 도면들을 참고로하여 상세하게 설명될 것이다.

도 7은 상기 실시예에 따른 데이터드라이버에 적용가능한 정전류제공회로의 제 1 실시예를 개략적으로 보여주는 블럭도이다.

도 7에서 보이는 바와 같이, 정전류제공회로(133)는 단일정전류 생성회로(10A), 쉬프트레지스터(20A), 복수개의 스위치수단들(40A), 복수개의 전류저장회로들(30A), 및 PWM제어회로(80)로 구성된다. 정전류생성회로(10A)는 복수개의 부하(유기EL소자(OEL))들을 작동하기 위한 구동전류( $I_c$ )를 생성한다. 쉬프트레지스터(20A)는 정전류생성회로(10A)로부터 제공되는 정전류들( $I_p$ )이 순차적으로 전류저장회로들(30A)에 제공되도록 하는 타이밍들을 설정한다. 복수개의 스위치수단들(40A)은, 소정의 타이밍으로 쉬프트레지스터(20A)로부터 출력되는 스위칭신호(쉬프트출력)(SR)에 따라, 각각의 전류저장회로들(30A)에 대한 일정전류들( $I_p$ )의 제공상태들을 제어한다. 복수개의 전류저장회로들(30A)은, 쉬프트레지스터(20A)를 기초로 한 소정의 타이밍으로, 정전류생성회로(10A)로부터 제공되는 정전류( $I_p$ )를 스위치수단들(40A)을 통해서 순차적으로 입력받아 보존(저장)한다. PWM제어회로(80)는 출력단자들( $T_{out}$ )에 연결되어, 디스플레이 데이터를 입력받고, 디스플레이 데이터에 포함된 휘도레벨성분을 기초로 PWM제어에 의해 제공되는 구동전류( $I_c$ )와 함께 신호시간폭(펄스폭)을 설정한다.

게다가, 도 2에서의 스위치(SWC)에 대응되는 도 7에서의 "SWC"은, PWM제어회로(80)의 출력단자, 셋전압( $V_{set}$ ), 리셋전압( $V_{reset}$ ), 및 복수개의 유기EL소자(OEL)에 연결된 신호선(DL)들 사이에서 제공되는 3-접점 스위치이다.

상기 각 구성요소들의 구성은 아래에서 상세히 설명될 것이다.

#### (전류생성회로)

도 8은 상기 정전류제공회로 즉 정전류생성회로(10A)에 적용가능한 전류생성회로의 구체적인 예의 구성을 보여주는 회로도이다.

간단하게 말해서, 정전류생성회로(10A)는 각각의 유기EL소자들이 소정의 발광상태로 작동하는데 요구되는 전류값을 갖는 정전류(Ip)를 생성하여, 각각의 대응 유기EL소자들에 따라 제공된 각각의 전류저장회로(30A)에 전류를 출력토록 설계된다.

이 경우에서, 정전류생성회로(10A)는, 예를 들어 도 8에서 보이는 바와 같이, 전면단의 제어전류생성회로(11)와 후면단의 출력전류생성회로(12)를 포함하는 회로구성을 가질 수 있다. 본 실시예에서 설명되는 전류생성회로는 단순히 본 발명에 따른 구동장치에 적용가능한 하나의 예시에 불과할 뿐, 본 회로구성에 한정되지 않음을 주목한다. 본 실시예에서는, 정전류생성회로(10A)로서, 제어전류 생성회로(11)와 출력전류생성회로(12)를 갖는 구성을 예시하고 있다. 하지만, 본 발명은 여기에 한정되지 않는다. 예를 들어, 단지 제어전류 생성회로(11)로부터 형성되는 회로구성을 갖는 회로가 사용될 수 있다.

예를들어, 도 8에서 보이는 바와 같이, 제어전류 생성회로(11)는 pnp 바이폴라 트랜지스터(Q11)(이후부터 "pnp 트랜지스터"라 약칭함)와 NMOS 트랜지스터(M11)를 포함하는 회로구성을 갖는다. pnp 트랜지스터는, 하나의 단자가 고-전위 전원공급기(Vdd)에 연결되어 있는 저항기(R11)의 나머지 다른 단자에 연결되는 이미터와, 전류거울회로부(12)가 있는 후면단(출력노드(N11))에 연결되는 콜렉터를 갖는다. NMOS 트랜지스터(M11)는 pnp 트랜지스터(Q11)의 베이스에 연결되는 소스와, 셋신호(SET)가 입력되는 셋단자(Tset)에 연결되는 드레인, 및 소정의 제어신호(IN)가 입력되는 입력단자(Tin)에 연결되는 게이트를 갖는다.

예를들어, 도 8에서 보이는 바와 같이, 출력전류 생성회로(12)는 npn 바이폴라 트랜지스터(Q12)(이후부터 "nnp 트랜지스터"라 약칭함), 저항기(R12), npn 트랜지스터(Q13), 및 저항기(R13)를 포함하는 회로구성을 갖는다. npn 트랜지스터(Q12)는, 전류거울회로로부터 형성되며, 제어전류생성회로(11)의 출력노드(N11)에 연결된 콜렉터와 베이스를 갖는다. 저항기(R12)는 npn 트랜지스터(Q12)의 이미터와 저-전위 전원공급기(Vss)사이에 연결된다. npn 트랜지스터(Q13)는 소정의 전류성분을 갖는 출력전류(정전류(Ip))를 출력하는 출력단자(Tcs)에 연결된 콜렉터와, 제어전류생성회로(11)의 출력노드(N11)에 연결된 베이스를 갖는다. 저항기(R13)는 npn 트랜지스터(Q13)의 이미터와 저-전위 전원공급기(Vss)사이에 연결된다.

이 경우, 출력전류(정전류(Ip))는, 제어전류생성회로(11)에 의해 생성되고 출력노드(N11)를 통해서 입력되는 제어전류의 전류값에 대하여, 전류거울회로구성에 의해서 정해지는 소정의 전류비에 대응되는 전류값을 갖는다. 본 실시예에 있어서, 음극성의 출력전류가 전류저장회로(30A)에 제공될 때, 전류성분은 전류저장회로(30A)로부터 정전류생성회로(10A)까지 흐른다.

(쉬프트레지스터/스위치수단)

쉬프트레지스터(20A)는 스위칭신호들로서의 순차출력 쉬프트출력들을, 예를들어, 도 1에서 보이는 시스템 컨트롤러(140)와 같은 제어부로부터 제공되는 제어신호들을 기초로 각각의 신호선들(DL)에 대응되어 제공되는 각각의 스위치수단(40A)에 인가한다. 스위치수단(40A)은, 정전류(Ip)를 정전류생성회로(10A)로부터 전류저장회로(30A)에 제공하여 전류저장회로(30A)들이 전류들을 입력받고 보존하도록 하기 위해서, 쉬프트레지스터(20A)로부터 출력되는 스위칭신호들(SR)을 기초로 다른 타이밍으로 턴-온이 된다.

(전류저장회로)

도 9는 상기 정전류제공회로에 적용가능한 전류저장회로와 스위치수단을 포함하는 구성예를 보여주는 회로도이다. 도 10A와 도 10B들은 상기 정전류제공회로에 적용가능한 전류저장회로의 기본적인 작동을 보여주는 개념도들이다.

전류저장회로(30A)는, 쉬프트레지스터(20A)로부터 출력되는 쉬프트출력들을 기초로 정전류생성회로(10A)로부터 출력되는 정전류들(Ip)을 순차적으로 입력받아 보존하고, 이와 동시에 구동전류(Ic)로서, 전류성분들을 기초로 생성된 소정의 전류들 또는 상기 보존된 전류성분들을 직접 출력단자(Tout)를 통해서 각각의 신호선들(DL)에 출력하도록 설계된다.

이 경우, 전류저장회로(30A)는 예를들어, 도 9에서 보이는 바와 같이, 전면단의 전압성분보존부(31)(스위치수단(40A)포함)와 후면단의 구동전류생성부(32)를 포함하는 회로구성을 가질 수 있다. 본 실시예에서 설명된 전류저장회로(30A)는 단지 본 발명에 따른 구동장치에 적용가능한 하나의 예에 불과할 뿐, 상기 회로구성으로 제한되지 않는다는 것을 주목한다.

본 실시예에서는, 전류저장회로(30A)로서, 전압성분보존부(31)와 구동전류생성부(32)를 갖는 구성을 예시하고 있다. 하지만, 본 발명은 여기에 한정되지 않는다. 예를 들어, 단지 전압성분보존부(31)로부터 형성되는 회로구성을 갖는 회로가 사용될 수 있다.

예를 들어, 도 9에서 보이는 바와 같이, 전압성분보존부(31)는 PMOS 트랜지스터들(M31, M32, M33), 저장 커패시턴스(C31), 및 PMOS 트랜지스터(M34)를 포함하는 구성을 갖는다. PMOS 트랜지스터(M31)는 각각 노드(N31)와 정전류생성회로(10A)의 출력단자(Tcs)와 연결된 소스 및 드레인과, 쉬프트레지스터의 쉬프트출력단자(Tsr)에 연결된 게이트를 갖는다. PMOS 트랜지스터(M32)는 각각 고-전위 전원공급기(Vdd)와 노드(N32)에 연결된 소스 및 드레인과, 노드(N31)에 연결된 게이트를 갖는다. PMOS 트랜지스터(M33)는 각각 노드(N32)와 정전류생성회로(10A)의 출력단자(Tcs)에 연결된 소스 및 드레인과, 쉬프트레지스터(20A)의 쉬프트출력단자(Tsr)에 연결된 게이트를 갖는다. 저장 커패시턴스(C31)는 고-전위 전원공급기(Vdd)와 노드(N31)사이에 연결된다. PMOS 트랜지스터(M34)는 각각 노드(N32)와 후면단 구동전류생성회로부(32)의 출력노드(N33)에 연결된 소스 및 드레인과, 도 1에서 보이는 시스템 컨트롤러(140)와 같은 제어부로부터 제공되고, 후면단 구동전류생성회로부(32)의 제어전류의 출력상태를 제어하는 출력인에이블신호(EN)가 입력되는 출력제어단자(Ten)에 연결된 게이트를 갖는다. 이 경우, 쉬프트레지스터(20A)로부터의 스위칭신호들(쉬프트출력들)(SR)을 기초로 턴온/턴오프되는 PMOS 트랜지스터들(M31, M33)은 상술한 스위치수단(40A)을 구성한다. 고-전위 전원공급기(Vdd)와 노드(N31)사이에 제공되는 저장 커패시턴스(C31)는 PMOS 트랜지스터(M32)의 게이트와 소스사이에서 형성된 기생 커패시턴스가 될 수 있다.

예를 들어, 도 9에서 보이는 바와 같이, 구동전류생성부(32)는 전류거울회로를 포함하며, npn 트랜지스터들(Q31, Q32, Q33)과 저항기들(R31, R32)을 포함하는 구성을 갖는다. npn 트랜지스터들(Q31, Q32)은 상술한 전압성분보존부(31)의 출력단자(N33)에 연결된 콜렉터들 및 베이스들과, 노드(N34)에 연결된 이미터들을 가진다. 저항기(R31)는 노드(N34)와 저-전위 전원공급기(Vss)사이에 연결된다. npn 트랜지스터(Q33)는 고-전위 전원공급기(Vdd)에 연결된 콜렉터와 상술한 전압성분보존부(31)의 출력노드(N33)에 연결된 베이스를 갖는다. 저항기(R32)는 npn 트랜지스터(Q33)의 이미터와 출력전류(구동전류(Ic))가 출력되는 출력단자(Tout)사이에 연결된다.

이 경우, 출력전류(구동전류(Ic))는 전압성분보존부(31)로부터 출력되어 출력노드(N33)를 통해서 입력되는 제어전류의 전류값에 대해서, 전류거울회로구성에 의해 정해지는 소정의 전류비에 대응되는 전류값을 갖는다.

상기 전류비는, 전류거울회로(32)의 회로구성에서 전류비를 정하는 저항기들(R31, R32)을 사용하는 것 대신에 npn 트랜지스터들(Q31, Q33)사이의 면적비들을 변화시킴으로써 정해질 수 있다. 이 경우, 출력전류에서의 변화들은, 저항기들(R31, R32)의 저항값에서의 변화들로 인해 생기는 회로내 전류성분의 변화들의 생성을 억제함으로써 억제될 수 있다.

상기 구성을 갖는 전류저장회로(스위치수단을 포함)의 기본적인 작동에서, 전류보존작동과 전류제공작동이 유기EL소자의 작동사이클(주사기간)에서, 서로 시간적으로 중첩되지 않는 소정의 타이밍으로 실행된다. 전류보존작동과 전류제공작동들이 아래에서 자세히 설명된다.

(전류보존작동)

전류보존작동에서, 무엇보다도, 출력제어수단으로서 역할을 하는 PMOS 트랜지스터(M34)는, 제어부(시스템 컨트롤러(140))로부터 출력제어단자(Ten)를 통해서 하이-레벨 출력인에이블신호(EN)를 인가함으로써 턴오프된다. 이 상태에서, 입력제어수단(스위치수단(40A))으로서 역할을 하는 PMOS 트랜지스터들(M31, M33)은, 정전류생성회로(10A)로부터 입력단자(Tcs)(정전류생성회로(10A)의 출력단자(Tcs))를 통해서 트랜지스터들에 음극성의 전류성분을 갖는 전류(Ip)를 제공하고, 쉬프트레지스터(20A)로부터 쉬프트출력단자를 통해서 트랜지스터들에 로우-레벨 스위칭신호(SR)를 소정의 타이밍으로 인가함으로써 턴온된다.

이러한 작동으로, 고-전위 전원공급기(Vdd)와 노드(N31)사이(PMOS 트랜지스터(M32)의 게이트와 소스사이)에서의 전위차를 생성하기 위해서, 음극성의 전류(Ip)에 대응되는 로우-레벨전압이 노드(N31)(예를 들어, PMOS 트랜지스터(M32)의 게이트단자 또는 저장 커패시턴스(C31)의 하나의 단자)에 인가된다. 그 결과, PMOS 트랜지스터(M32)는 턴온된다. 그 후, 도 10A에서 보이는 바와 같이, 전류(Ip)와 동등한 기록전류(Iw)는 고-전위 전원공급기로부터 PMOS 트랜지스터들(M32, M33)을 통해서 입력단자(Tcs)에 흐른다.

이 때, 고-전위 전원공급기(Vdd)와 노드(N31)사이(PMOS 트랜지스터(M32)의 게이트와 소스사이)에서 생성된 전위차에 대응되는 전기전하가 저장 커패시턴스(C31)내에 저장되고, 전압성분으로서 저장된다. 전류보존작동의 종료에서, 하이-레

벨 스위칭신호(SR)는, 트랜지스터들을 턴온하기 위해서, 쉬프트레지스터(20A)로부터 쉬프트출력단자(Tsr)를 통해서 PMOS 트랜지스터들(M31, M33)에 인가된다. 그 결과, 저장 커패시턴스(C31)에 저장된 전기전하(전압성분)는 기록전류(Iw)의 제공이 정지된 후일지라도 보존된다.

(전류제공작동)

전류보존작동후의 구동작동에서, 로우-레벨 출력인에이블신호(EN)는, 트랜지스터를 턴온하기 위해서, 제어부(시스템 콘트롤러(140))로부터 출력제어단자(Ten)를 통해서 PMOS 트랜지스터(M34)에 인가된다. 이 때, 저장 커패시턴스에서 보존된 전압성분으로 인해, 전류보존작동에서와 동등한 전위차가 PMOS 트랜지스터(M32)의 게이트와 소스사이에서 생성되기 때문에, 도 10에서 보이는 바와 같이, 기록전류(Iw)(전류(Ip))와 동등한 전류값을 갖는 구동제어전류(Iac)가 고-전위 전원공급기로부터 PMOS 트랜지스터들(M32, M34)을 통해서 출력노드(N33)(전류거울회로부(32))로 흐른다.

본 작동에 의해서 전류거울회로부(32)에 흐르게 되는 구동제어전류(Iac)는, 전류거울회로구성에 의해서 정해지는 소정의 전류비에 대응되는 전류값을 갖는 구동전류(Ic)로 변환된다. 상기 전류는 대응 출력단자(Tout)를 통해서 각 신호선(DL)에 제공된다. 전류제공작동의 종료시에, 트랜지스터를 턴오프하기 위해서, 하이-레벨 출력인에이블신호(EN)가 제어부로부터 출력제어단자(Ten)를 통해서 PMOS 트랜지스터(M34)에 인가되며, 이로 인해 전류저장회로(30A)로부터 신호선(DL)으로의 구동전류(Ic)의 제공은 정지된다.

상기 구성과 구동방법을 갖는 전류구동장치에서, 전류보존 작동기간동안에, 단일 정전류 생성회로(10A)는 소정의 전류값을 갖는 정전류(Ip)를 생성하여 출력하고, 쉬프트레지스터(20A)로부터 순차적으로 출력되는 스위칭신호들(SR)은 순차적으로 각각의 스위치수단(40A)에 인가된다. 이러한 작동으로, 각각의 스위치수단(40A)은 다른 타이밍들을 갖고 순차적으로 턴온이 되며, 정전류생성회로(10A)로부터 출력되는 정전류(Ip)에 각각 대응하는 기록전류(Iw)는, 전압성분들로서 기록되고 보존되기 위해서(상술한 전류보존작동), 각각의 전류저장회로들(30A)에 흐른다.

전류제공 작동기간에서, 단일정전류 생성회로(10A)로부터 출력되는 정전류들(Ip)이 모든 전류저장회로들(30A)내에 보존된 후, 출력인에이블신호(EN)는 제어부로부터 각각의 전류저장회로(30A)에 동일한 타이밍을 갖고 공통적으로 인가된다. 상기 작동으로, 각각의 전류저장회로(30A)내에 보존된 전압성분들에 대응되는 전류들은, PWM제어부(도시 안됨)에 의해서 설정되는 소정의 신호시간폭을 각각 갖는 구동전류들(Ic)로서 출력단자들(Tout)을 통해서 동시에 각각의 신호선들에 제공된다.

(상기 전류제공작동)

상술된 바와 같은 전류보존 작동기간과 전류제공 작동기간들은, 도 1에서 보이는 주사드라이버(120)에 의해서 각각의 주사선들(SL)이 순차적으로 선택이 되는 각각의 주사기간동안에서 반복되도록 설정된다. 이것은 각각의 행의 유기EL소자들이 소정의 휘도레벨을 갖고 순차적으로 동작가능하도록 해준다.

본 실시예에 따른 정전류제공회로를 갖는 데이터드라이버는 각각의 행에 대해 다음과 같은 작동을 순차적으로 반복한다:

신호전류소스(전류생성회로)로부터 제공되는 정전류로부터 형성되며, 균일한 전류특성과 디스플레이 데이터에 대응되는 신호시간폭을 갖는 각각의 구동전류들(Ic)을, 도 2에서 보이는 디스플레이 장치(100)에 배열된 각각의 주사선(SL)에 연결된 유기EL소자들에, 각각의 주사선(SL)에 대한 주사기간동안 각각의 신호선들(DL)을 통해서 동시적으로 제공하며, 이로 인해 각각의 유기EL소자들은 소정의 휘도레벨을 갖고 발광한다. 각각의 신호선들사이(정전류제공회로를 구성하는 각각의 반도체칩들사이와 반도체칩들의 출력단자들사이)에서의 전류값들의 편차들을 억제하는 동안에, 이것은 각각의 유기EL소자가 균일한 작동특성들을 갖고 작동하도록 해준다. 따라서, 표시불균일의 생성을 억제하는 동안에, 소망하는 화상정보는 뛰어난 휘도레벨을 갖고 표시될 수 있다.

<정전류제공회로의 제 2 실시예>

상술된 정전류제공회로의 제2실시예가 첨부된 도면들을 참고로 하여 이후에 상세히 설명된다.

도 11은 상술된 실시예에 적용가능한 정전류제공회로의 제 2 실시예를 개괄적으로 보여주는 블록도이다. 본 실시예에서, 상술된 실시예에서와 동일한 참조부호들은 상기와 동일하거나 또는 비슷한 부분들을 가리키며, 이들에 대한 상세한 설명은 간략화되거나 또는 생략된다.

도 11에서 보이는 바와 같이, 본 실시예에 따른 정전류제공회로는, 정전류(Ip)를 공통적으로 제공하는 단일정전류 생성회로(10B), 소정의 출력단자들(Tout) 갯수와 대응되어 제공되는 복수개의 전류저장회로들(30B)(전류저장부들(31a, 31b), 쉬프트레지스터(20B)(쉬프트레지스터부(21a, 21b)), 복수개의 입력측 스위치수단(40B)(스위치들(41a, 41b)), 및 복수개의 출력측 스위치수단(50B)을 포함하는 회로구성을 갖는다. 본 정전류제공회로는 각 출력단자에 대해서 한 쌍의 전류저장부를 가지며, 다음의 작동들을 동시에 실행하도록 설계된다: 각각의 전류저장회로에서의 하나의 전류저장부에, 단일전류 생성회로로부터 제공되는 정전류를 순차적으로 보존하는 작동과; 출력단자들에서의 대응 출력단자를 통해서, 각각의 전류저장회로의 나머지 다른 전류저장부에 이미 보존되어 있는 전류를 동시에 출력하는 작동.

상술한 구성을 갖는 정전류제공회로에서, 제 1 작동기간(전류저장부(31a)는 전류보존상태로 설정되고, 전류저장부(31b)는 전류제공상태로 설정되는 기간)동안에, 쉬프트레지스터부(21a)로부터의 스위칭신호들(SR1)은, 순차적으로 각각의 전류저장회로들(30B)의 전류저장부(31a)에 대응되어 제공된 스위치들(41a)에 출력된다. 이러한 작동으로, 각각의 스위치들(41a)은 순차적으로 오직 소정의 기간동안만 ON상태로 설정되며, 정전류생성회로(10B)로부터 제공되는 전류들(Ip)은 순차적으로 각각의 전류저장부(31a)에 기록된다. 이 때, 쉬프트레지스터부(21b)로부터 어떠한 스위칭신호(SR2)도 출력이 안되므로, 모든 스위치들(41b)은 OFF상태에 있게 된다. 이 경우, 제어부는, 각각의 출력단자들(Tout)에 대응되어 제공된 출력측 스위치수단(50B)에, 출력측 스위치수단(50B)을 전류저장부측(31b)으로 전환하는 출력선택신호(SEL)를 공통적으로 출력하고, 또한 출력인에이블신호(EN2)를 모든 전류저장부들(31b)에 소정의 타이밍으로 출력하며, 이로 인해, 각각의 전류저장부들(31b)내에 이미 저장되어 있는 전류들을 각각의 출력단자들(Tout)을 통해서 동시에 출력한다.

제 1 작동기간이 종료된 후, 제 2 작동기간(전류저장부(31a)는 전류제공상태로 설정되고, 전류저장부(31b)는 전류보존상태로 설정되는 기간)에서, 쉬프트레지스터부(21b)로부터의 스위칭신호들(SR2)은, 순차적으로 각각의 전류저장회로들(30B)의 전류저장부(31a)에 대응되어 제공된 스위치들(41b)에 출력된다. 이러한 작동으로, 각각의 스위치들(41b)은 순차적으로 오직 소정의 기간동안만 ON상태로 설정되며, 정전류생성회로(10B)로부터 제공되는 전류들(Ip)은 순차적으로 각각의 전류저장부(31b)에 기록된다. 이 때, 쉬프트레지스터부(21a)로부터 어떠한 스위칭신호(SR1)도 출력이 안되므로, 모든 스위치들(41a)은 OFF상태에 있게 된다. 이 경우, 제어부는 각각의 출력단자들(Tout)에 대응되어 제공된 출력측 스위치수단(50B)에, 출력측 스위치수단(50B)을 전류저장부측(31a)으로 전환하는 출력선택신호(SEL)를 공통적으로 출력하고 또한 출력인에이블신호(EN2)를 모든 전류저장부들(31a)에 소정의 타이밍으로 출력하며 이로 인해, 각각의 전류저장부들(31a)내에 이미 저장되어 있는 전류들을 각각의 출력단자들(Tout)을 통해서 동시에 출력한다.

이와 같은 제 1 및 제 2 작동기간들은, 전류저장부들(31a, 31b)의 각 쌍중 하나에, 정전류생성회로(10B)로부터 연속적으로 출력되는 전류(Ip)를 보존하는 작동과 각 쌍 중의 나머지 다른 하나로부터의 전류(Ip)를 출력하는 작동을, 각각 소정의 작동사이클에서 교차적 및 연속적으로 실행하도록 반복설정된다.

상술한 제 1 실시예와 같이, 본 실시예에 따른 정전류제공회로를 갖는 데이터드라이버는 단일정전류 생성회로로부터 출력되는 전류들을 각각의 전류저장회로들에 순차적으로 입력받아 보존하며, 이와 동시에 소정의 타이밍으로 전류들을 출력한다. 이것은 단일전류원으로부터 제공되며 균일한 전류특성을 갖는 전류가 각 출력단자에 대해 보존되어 이로 인해 각 출력단자들사이의 구동전류편차를 억제할 수 있다. 게다가, 전류생성회로로부터 출력되는 전류들이 순차적으로 전류저장부의 하나의 측에 기록되는 동안, 이와 동시에 전류저장부의 나머지 다른 하나의 측에 저장된 전류들이 출력되도록 하기 위해서, 한 쌍의 전류저장부들은 각 출력단자에 대해 제공된다. 제 1 실시예와 비교해 보면, 각 부하(각 유기EL소자)에 대한 구동전류의 제공시간은 길어지는데, 따라서 각 부하의 구동상태는 더 정밀하게 제어될 수 있다. 게다가, 전류보존작동을 위한 시간은 각 전류저장회로에서 길어질 수 있으므로 전류보존작동은 각 전류저장회로에서 안정적으로 실행될 수 있다.

<정전류제공회로의 제 3 실시예>

상술한 정전류제공회로의 제 3 실시예가 첨부된 도면들을 참고로 하여 이후에 상세하게 설명된다.

도 12는 상술한 실시예들에 적용가능한 정전류제공회로의 제 3 실시예를 개괄적으로 보여주는 블록도이다. 본 실시예에서, 상술된 실시예에서와 동일한 참조부호들은 상기와 동일하거나 또는 비슷한 부분들을 가리키며, 이들에 대한 상세한 설명은 간략화되거나 또는 생략된다.

도 12에서 보이는 바와 같이, 본 실시예에 따른 정전류제공회로는, 복수개의 반도체칩들(CP1 내지 CPn) 및 정전류(Ip)를 각각의 반도체칩들(CP1 내지 CPn)에 공통적으로 제공하는 단일정전류 생성회로(10C)를 포함한다. 각각의 반도체칩들은 동일한 반도체기판상에서 형성되는 다음과 같은 두 개의 회로구성들을 갖는다: 출력단자들(Tout)의 소정의 갯수에 대응되어 제공되는 복수개의 전류저장회로(30C)(전류저장부(31a, 31b)), 쉬프트레지스터(20C)(쉬프트레지스터부(22a, 22b)),

복수개의 입력측 스위치수단(40C)(스위치들(42a, 42b)), 및 복수개의 출력측 스위치수단(50C)을 포함하는 하나의 회로구성; 상기 회로구성의 전면단에 위치되고, 정전류생성회로(10C)로부터 출력되는 정전류(Ip)가 제공되며, 쉬프트레지스터(도시안됨)로부터의 쉬프트출력을 기초로 턴온/턴오프가 되는 입력부 스위치수단(60C)과 정전류생성회로(10C)로부터 출력되는 정전류(Ip)를 입력받아 보존하는 입력전류 저장회로(70C)로 구성되는 나머지 다른 하나의 회로구성.

정전류생성회로(10C), 쉬프트레지스터(20C)(쉬프트레지스터부(22a, 22b)), 전류저장회로(30C)(전류저장부(31a, 31b)), 및 입력측 스위치수단(40C) (스위치들(42a, 42b))은 상술한 실시예에서와 거의 동일한 구조들을 가지며, 따라서 이들의 상세한 설명은 생략된다.

이 경우, 출력측 스위치수단(50C)은, 소정의 출력선택신호(SEL)를 기초로 전류저장부들(31a, 31b) 중의 하나를 선택함으로써, 전류저장부들(31a, 31b)에 보존된 전류들의 출력상태들을 각 출력단자들(Tout)(신호선들(DL))로 선택적으로 전환하여 제어한다. 각각의 반도체칩들(CP1 내지 CPn)에 제공되는 입력측 스위치수단(60C)은, 정전류생성회로(10C)로부터 출력되는 정전류들(Ip)을 각각의 반도체칩들(CP1 내지 CPn)에 제공하고 입력전류 저장회로들(70C)이 전류들을 보존토록 하기 위해서, 쉬프트레지스터들(또는 제어부)(도시안됨)로부터 순차적으로 출력되는 쉬프트출력들을 기초로 다른 타이밍들로 턴온된다.

각각의 입력전류 저장회로(70C)는 상술한 실시예의 전류저장회로와 동등한 구성을 갖는다(도 9 참조). 입력전류 저장회로(70C)는, 상기 입력측 스위치수단(60C)들이 턴온되는 소정의 타이밍으로 정전류생성회로(10C)로부터 출력되는 전류들(Ip)을 순차적으로 입력받아 보존하고, 제어부(시스템 컨트롤러(140)로부터 출력되는 출력인에이블신호를 기초로 각각의 반도체칩들에서의 입력측 스위치수단(40C)(스위치들(42a, 42b))를 통해서 상기 보존된 전류들(Ip)을 전류저장회로들(30C)(전류저장부(31a) 또는 전류저장부(31b))에 출력한다.

상기 구성을 갖는 전류구동장치에서는, 무엇보다도, 소정의 전류값을 가지고 정전류생성회로(10C)로부터 출력되는 정전류(Ip)가 반도체칩들(CP1 내지 CPn)에 공통적으로 제공되며, 소정의 타이밍으로 각각의 반도체칩들(CP1 내지 CPn)에 제공되는 입력측 스위치수단(60C)을 통해서 입력전류 저장회로(70C)에 순차적으로 입력되어 보존된다.

제 1 작동기간(전류저장부(31a)는 전류보존상태로 설정되고, 전류저장부(31b)는 전류제공상태로 설정되는 기간)동안에, 쉬프트레지스터부(22a)로부터의 스위칭신호들(SR1)은, 순차적으로 각각의 전류저장회로들(30C)의 전류저장부(31a)에 대응되어 제공된 스위치들(42a)에 출력된다. 이러한 작동으로, 각각의 스위치들(42a)은 순차적으로 오직 소정의 기간동안만 ON상태로 설정되며, 입력전류 저장회로(70C)에 보존된 전류는 전류저장부(31a)로 전송되어 보존된다. 이 때, 쉬프트레지스터부(22b)로부터는 어떠한 스위칭신호(SR2)도 출력이 안되므로, 모든 스위치들(42b)은 OFF상태에 있게 된다. 이 경우, 제어부는 출력측 스위치수단(50C)을 전류저장부측(31b)으로 전환하는 출력선택신호(SEL)를 각각의 출력단자들(Tout)에 대응되어 제공된 출력측 스위치수단(50C)에 공통적으로 출력하고, 또한 출력인에이블신호(EN2)를 모든 전류저장부들(31b)에 소정의 타이밍으로 출력하여, 이로 인해, 각각의 전류저장부들(31b)내에 이미 저장되어 있는 전류들을 각각의 출력단자들(Tout)을 통해서 동시에 출력한다. 이러한 작동들은 각각의 반도체칩들(CP1 내지 CPn)에서 동시에 실행된다.

제1작동기간의 종료 후 소정의 타이밍을 갖고 정전류생성회로(10C)로부터 다시 출력되는 정전류(Ip)는, 각 반도체칩들(CP1 내지 CPn)에 제공된 입력선택스위치수단(60C)을 통해서 소정의 타이밍으로 입력전류 저장회로들(70C)에 입력되어 보존된다.

제 1 작동기간이 종료된 후, 정전류(Ip)가 각각의 입력전류 저장회로(70C)에 완전히 입력되어 보존된 후에 설정되는 제 2 작동기간(전류저장부(31a)는 전류제공상태로 설정되고, 전류저장부(31b)는 전류보존상태로 설정되는 기간)에서, 쉬프트레지스터부(22a)로부터의 스위칭신호들(SR2)은, 순차적으로 각각의 전류저장회로들(30C)의 전류저장부(31b)에 대응되어 제공된 스위치들(42b)로 출력된다. 이러한 작동으로, 각각의 스위치들(42b)은 순차적으로 오직 소정의 기간동안만 ON상태로 설정되며, 입력전류 저장회로(70C)에 보존된 전류는 상술된 제 1 작동기간에서처럼 전류저장부(31b)로 전송되어 그곳에 보존된다. 이 때, 쉬프트레지스터부(22a)로부터는 어떠한 스위칭신호(SR1)도 출력이 안되므로, 모든 스위치들(42a)은 OFF상태에 있게 된다. 이 경우, 제어부는, 출력측 스위치수단(50C)을 전류저장부측(31a)으로 전환하는 출력선택신호(SEL)를 출력측 스위치수단(50C)에 공통적으로 출력하고, 또한 출력인에이블신호(EN1)를 모든 전류저장부들(31a)에 소정의 타이밍으로 출력하여, 이로 인해, 제 1 작동기간동안 각각의 전류저장부들(31a)내에 이미 저장되어 있는 전류들을 각각의 출력단자들(Tout)을 통해서 동시에 출력한다. 이러한 작동들은 각각의 반도체칩들(CP1, CPn)에서 동시에 실행된다.

정전류생성회로(10C)로부터 출력되는 정전류들(Ip)이 각각의 반도체칩들(CP1 내지 CPn)의 입력부의 입력전류 저장회로들(70C)에 순차적으로 보존되고, 이와 동시에 각각의 반도체칩들에서는 전류들을 후면단의 전류저장회로들(30C)로 전송하도록, 상기 일련의 작동기간들은 각 소정의 작동사이클로 반복적으로 설정된다. 게다가, 상기 설정은, 각 전류저장회로(30C)의 하나의 전류저장부에 정전류(Ip)를 보존하는 작동과, 이와 동시에 각 전류저장회로의 나머지 다른 전류저장부에 보존된 전류를 구동전류(Ic)로서 각각의 출력단자(Tout)에 출력하는 작동을 교차적 및 연속적으로 실행하도록 해준다.

본 실시예에 따른 정전류제공회로의 구성에서, 도 2에서 보이는 것과 같은 디스플레이 패널에 배열된 신호선들의 갯수가 증가되고, 복수개의 반도체칩들(드라이버칩들)에 의해 구동되기 위해서 신호선들이 각각 소정의 갯수의 선들로 구성된 그룹으로 형성된 경우에서, 단일전류생성회로로부터 출력되는 전류는 각 반도체칩들에 공통적으로 제공되기 때문에, 복수개의 반도체칩들에 걸친 모든 신호선들사이의 구동전류의 편차들은 억제될 수 있다. 게다가, 각 반도체칩들에 제공된 입력전류 저장회로에 전류를 제공한 후, 각 반도체칩에 있는 각 전류저장회로에 전류를 연속적으로 제공하는 작동때문에, 실질적으로 전류를 각 반도체칩(입력전류 저장회로)에 기록하는데 요구되는 시간에서만 소정의 구동전류들이 모든 신호선들에 대응되는 전류저장회로들에 보존될 수 있다. 이것은, 상기 구동전류를 보존하는데 요구되는 시간을 크게 단축시키도록 해준다. 따라서, 구동전류의 제공시간은 늘어날 수 있으므로, 구동상태는 정교하게 제어될 수 있다. 게다가, 본 구성은 디스플레이 패널의 화면면적이 증가하거나 해상도가 증가하는 경우에도 적절히 대처할 수 있다.

### 산업상 이용 가능성

상술한 바와 같이, 복수개의 전류구동광소자들을 구동하는 본 발명에 따른 구동장치는, 구동전류를 광소자에 제공하기 전에 이들을 충전하기 위해서, 소정의 충전전압을 배선 커패시턴스와 광소자의 소자 커패시턴스에 인가함으로써, 각각의 광소자의 반응속도를 증가시킬 수 있다. 따라서, 만약 광소자에 제공되는 구동전류가 비교적 작은 값인 경우라도, 소자는 적절히 구동될 수 있게 된다. 복수개의 전류-구동 디스플레이 소자들을 갖는 디스플레이 패널을 구동하는 구동장치를 이용한 디스플레이 장치에서, 각각의 디스플레이 소자에 인가되는 충전전압은, 각 디스플레이 패널의 데이터선들에 연결된 각각의 디스플레이 소자들에 구동전류를 이용하여 인가되는 전압값의 평균값을 참고로 해서 설정된다. 이것은 디스플레이 패널 전체 영역에서의 모든 디스플레이 소자들을 통해서 반응속도를 증가시킴으로써 디스플레이 게조레벨에 따라 양호한 화질을 얻을 수 있다. 게다가, 구동전류의 제공후 데이터선에 인가되는 전압은, 접지전위보다는 높고, 각 디스플레이 소자의 문턱전압과는 같거나 또는 이보다 작은 전압으로 설정이 된다. 이것은 대응전위차 및 배선 커패시턴스 또는 소자 커패시턴스에 저장된 전기전하량을 줄일 수 있게 설정되므로, 이로인해 각 디스플레이 소자에 대한 구동전류의 제공과 이에 관련된 전력소비를 줄일 수 있다.

이상으로, 본 발명의 추가적인 장점들과 변경들은 본 발명이 기술분야에서의 당업자에게 쉽게 떠오를 것이다. 그러므로, 넓은 기술범위면으로서의 본 발명은 여기서 설명되어 나타난 상세한 설명과 이의 표본이 되는 실시예들에 한정되지 않는다. 따라서, 첨부된 청구항들과 이의 균등발명들에 의해서 정해지는 일반적인 본 발명의 사상의 정신과 범위를 벗어나지 않은 다양한 변경들이 행해질 수 있다.

### 도면의 간단한 설명

상세한 설명에 포함되어 그 일부분을 구성하는 첨부된 도면들은, 상술된 본 발명의 바람직한 실시예들의 개괄적인 설명과 후술될 본 발명의 바람직한 실시예들의 구체적인 설명과 함께 사용될 것이며, 본 발명의 원리와 범위를 설명하는 역할을 할 것이다.

도 1은 구동장치를 사용한 디스플레이장치와 구동장치의 총체적인 구성예를 보여주는 블록도이다.

도 2는 본 발명에 적용가능한 디스플레이 장치의 일부분의 구성을 개괄적으로 보여주는 회로도이다.

도 3은 본 발명에 따른 구동장치에 적용가능한 데이터드라이버의 일부분의 구성을 보여주는 회로도이다.

도 4는 본 발명에 적용가능한 주사드라이버와 데이터드라이버의 제어작동을 보여주는 타이밍차트이다.

도 5는 본 발명에 적용가능한 주사드라이버와 데이터드라이버에 의해서 인가되는 전압들사이의 관계를 나타내는 전압-전류특성들을 보여주는 그래프이다.



도 6은 본 발명에 적용가능한 디스플레이 장치의 디스플레이 구동작동을 보여주는 타이밍차트이다.

도 7은 본 발명에 따른 구동장치에 적용가능한 정전류제공회로의 제 1 실시예를 개괄적으로 보여주는 블럭도이다.

도 8은 본 발명에 따른 정전류제공회로에 적용가능한 전류생성회로의 구체적인 실시예를 보여주는 회로도이다.

도 9는 본 발명에 따른 정전류제공회로에 적용가능한 전류저장회로와 스위치수단으로 구성되는 구체적인 구성예를 보여주는 회로도이다.

도 10A 및 도 10B들은 본 발명에 따른 정전류제공회로에 적용가능한 전류저장회로의 기본적인 작동을 보여주는 회로도들이다.

도 11은 본 발명에 따른 구동장치에 적용가능한 정전류제공회로의 제 2 실시예를 개괄적으로 보여주는 블럭도이다.

도 12는 본 발명에 따른 구동장치에 적용가능한 정전류제공회로의 제 3 실시예를 개괄적으로 보여주는 블럭도이다.

도 13A는 유기EL소자의 개괄적 구성을 보여주는 단면도이다.

도 13B는 유기EL소자의 대략적인 전압-전류특성을 보여주는 그래프이다.

도 13C는 유기EL소자의 등가회로도이다.

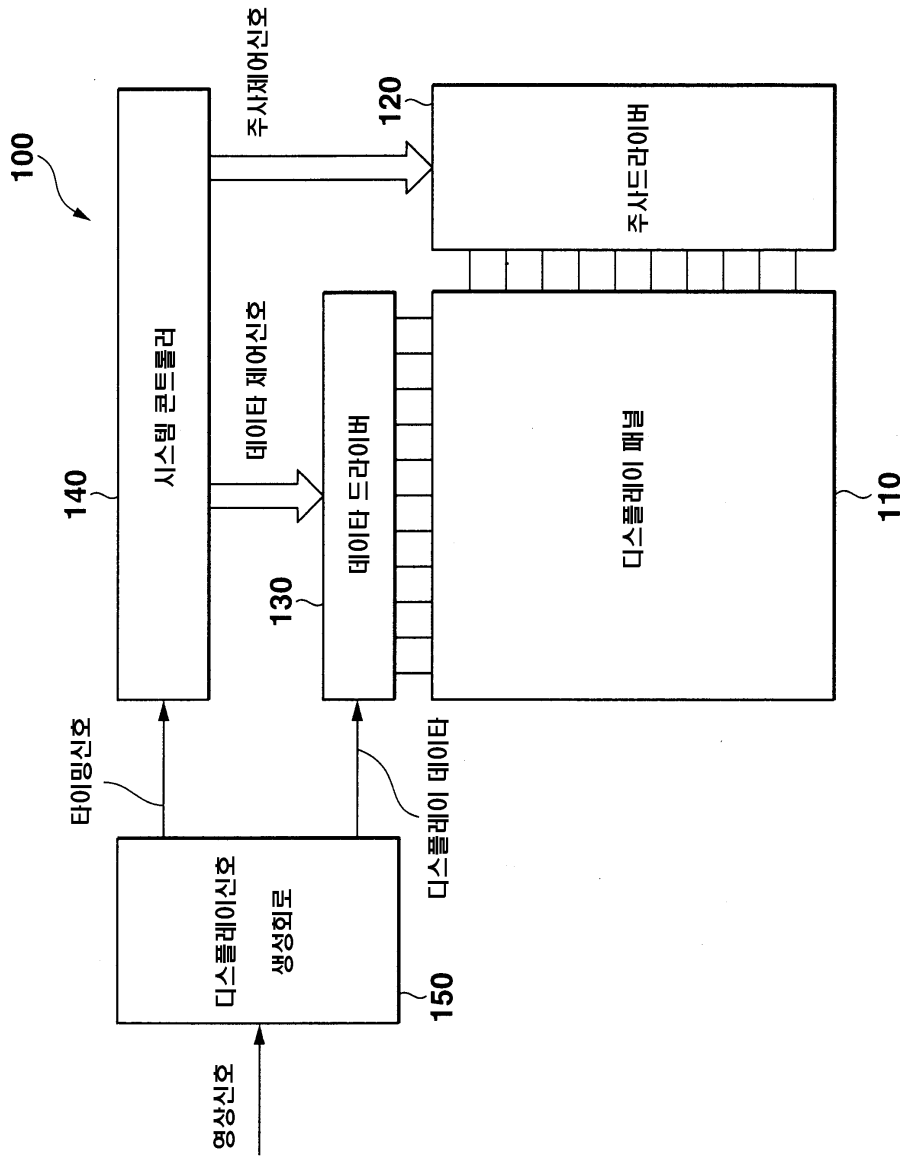
도 14는 단순 매트릭스구동방법을 따른 디스플레이 장치의 예를 보여주는 도면이다.

도 15A는 구동전류가 유기EL소자에 제공될 때 시간대비 제공전류의 변화를 보여주는 그래프이다.

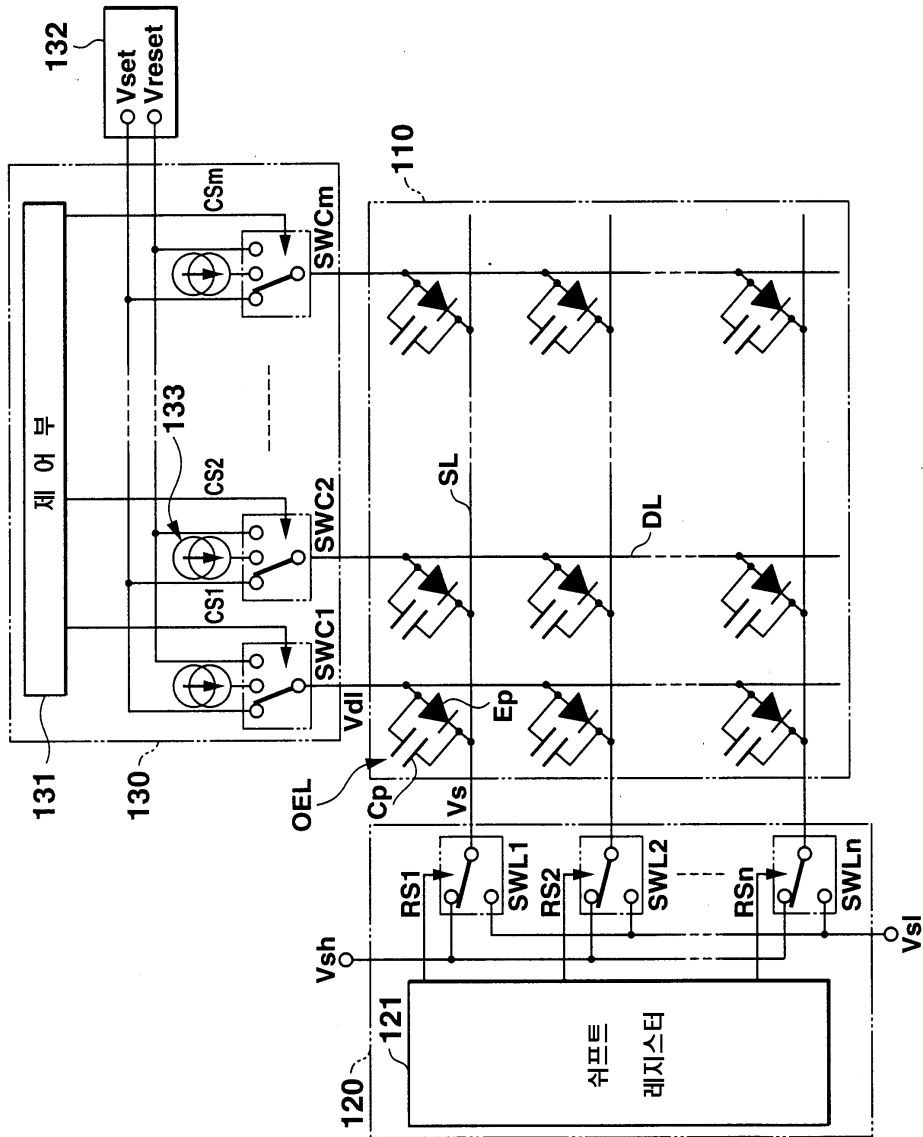
도 15B는 구동전류가 유기EL소자에 제공될 때 시간대비 디스플레이에 인가되는 전압의 변화를 보여주는 그래프이다.

**도면**

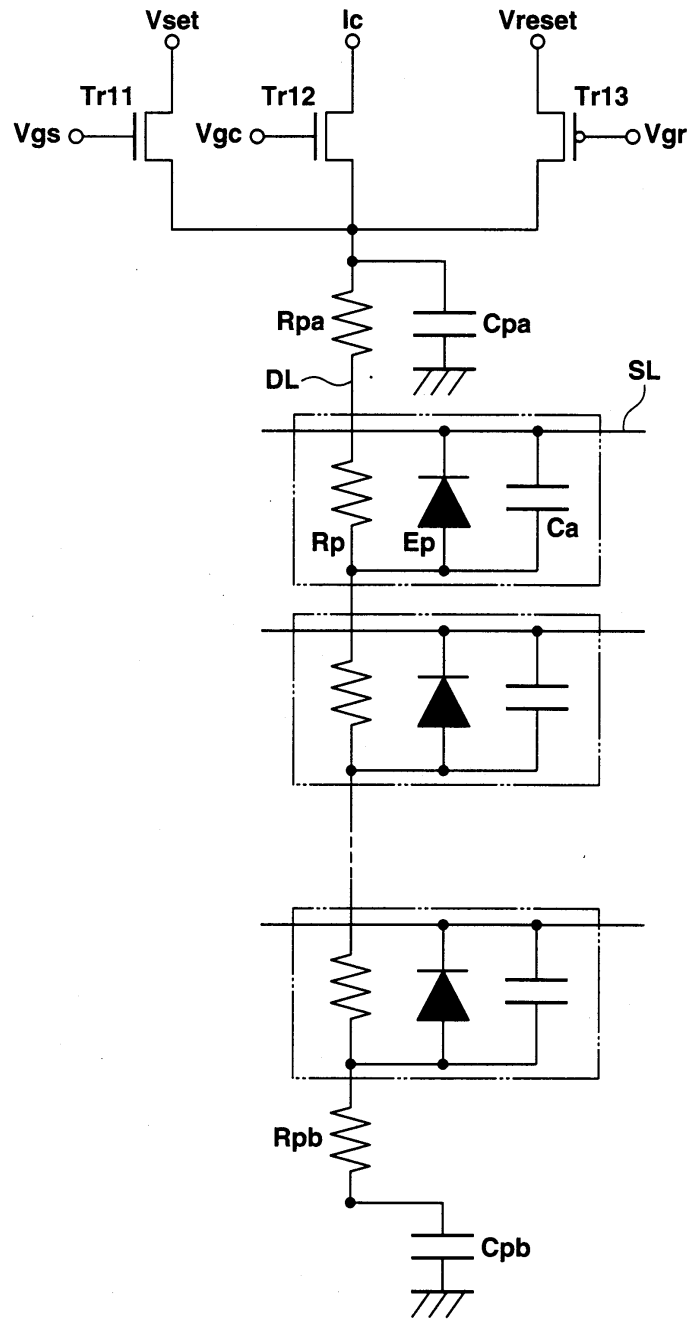
도면1



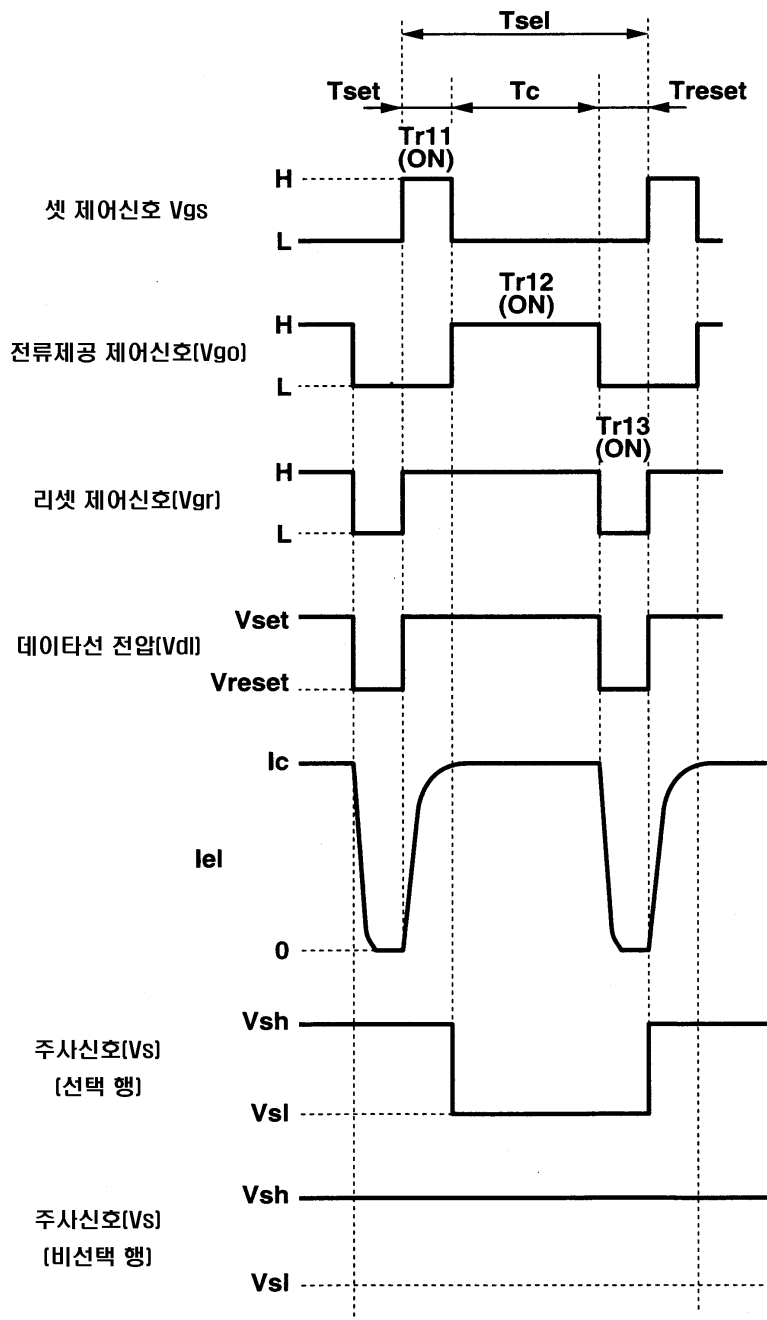
도면2



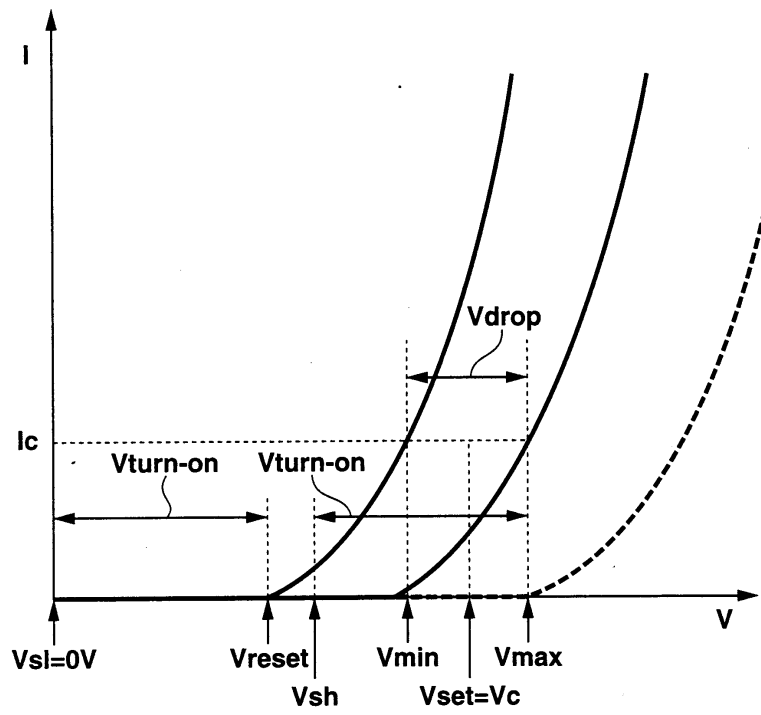
도면3



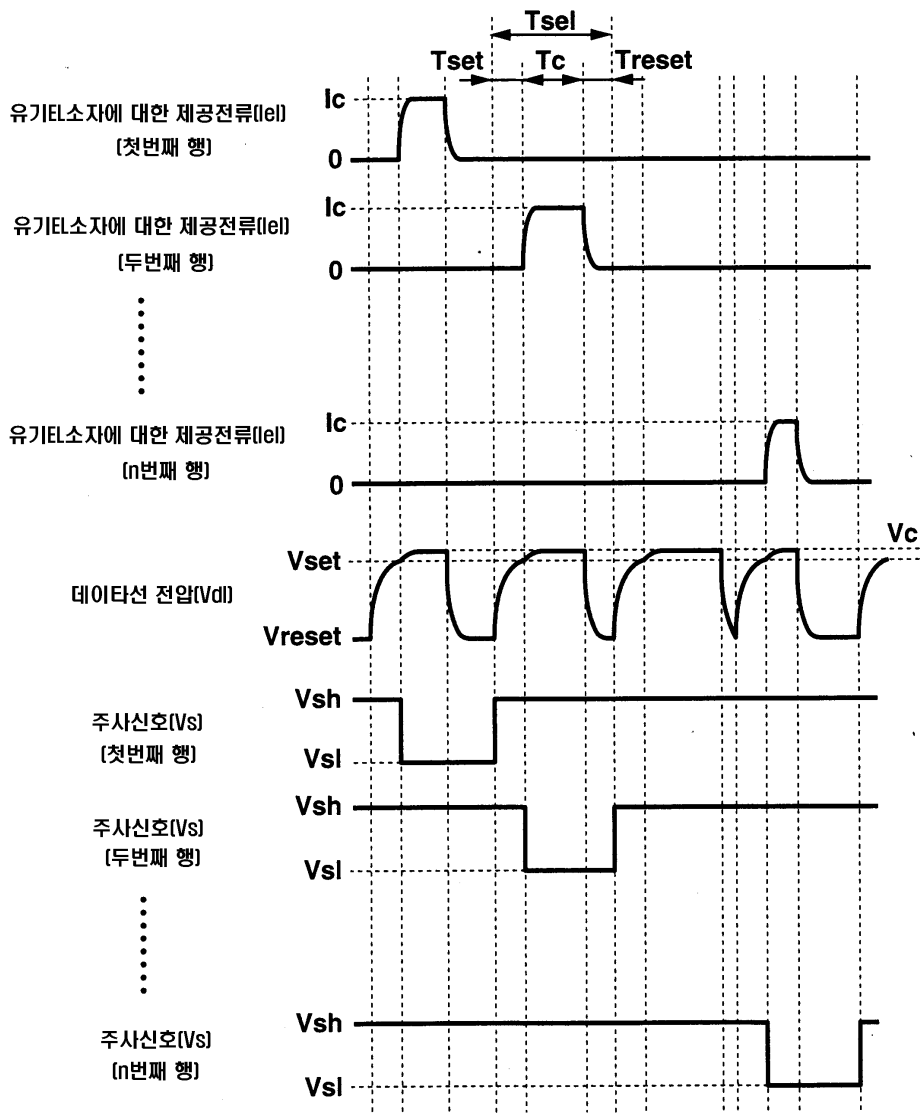
도면4



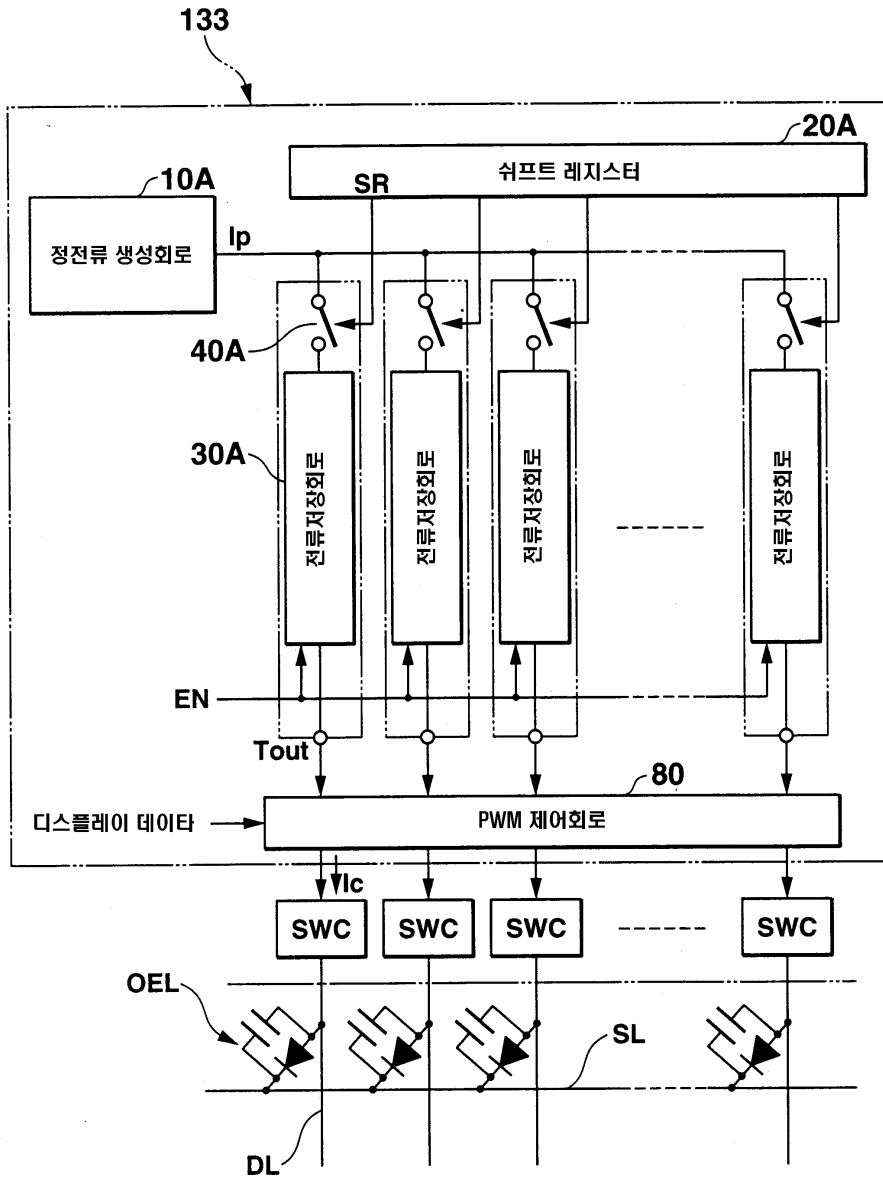
도면5



도면6

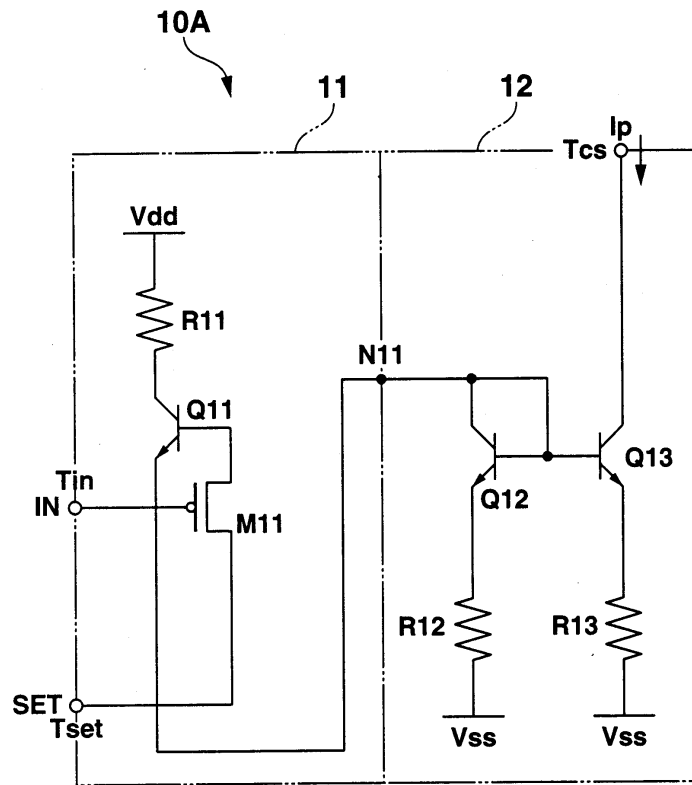


도면7

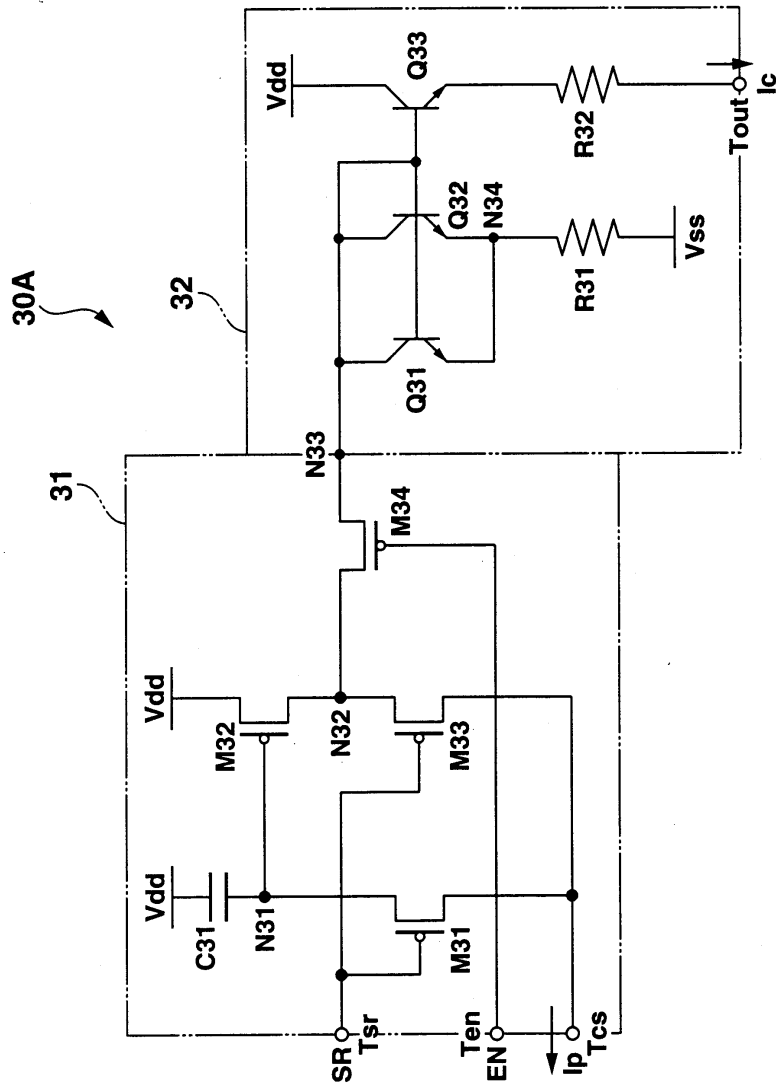




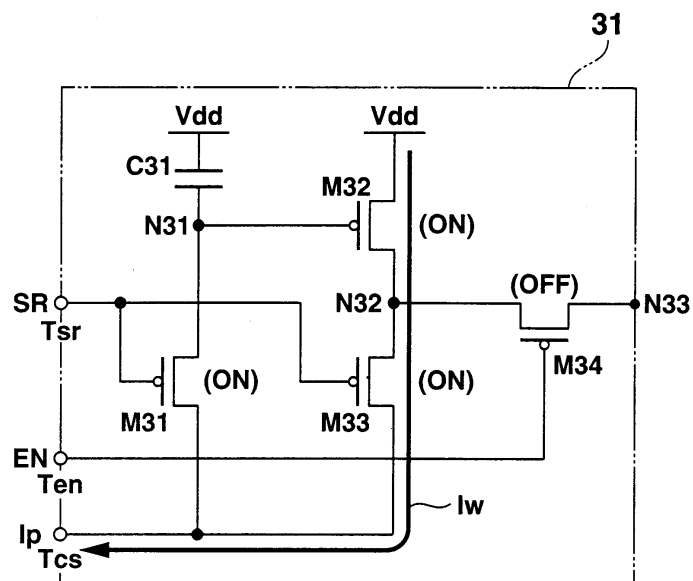
도면8



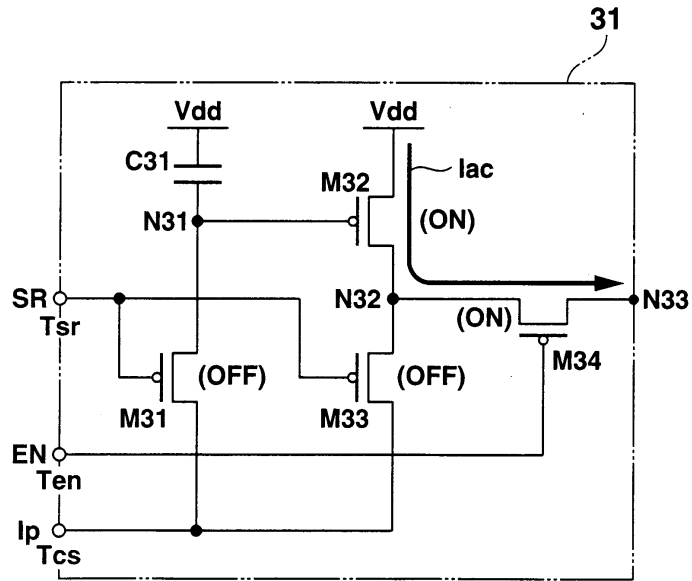
도면9



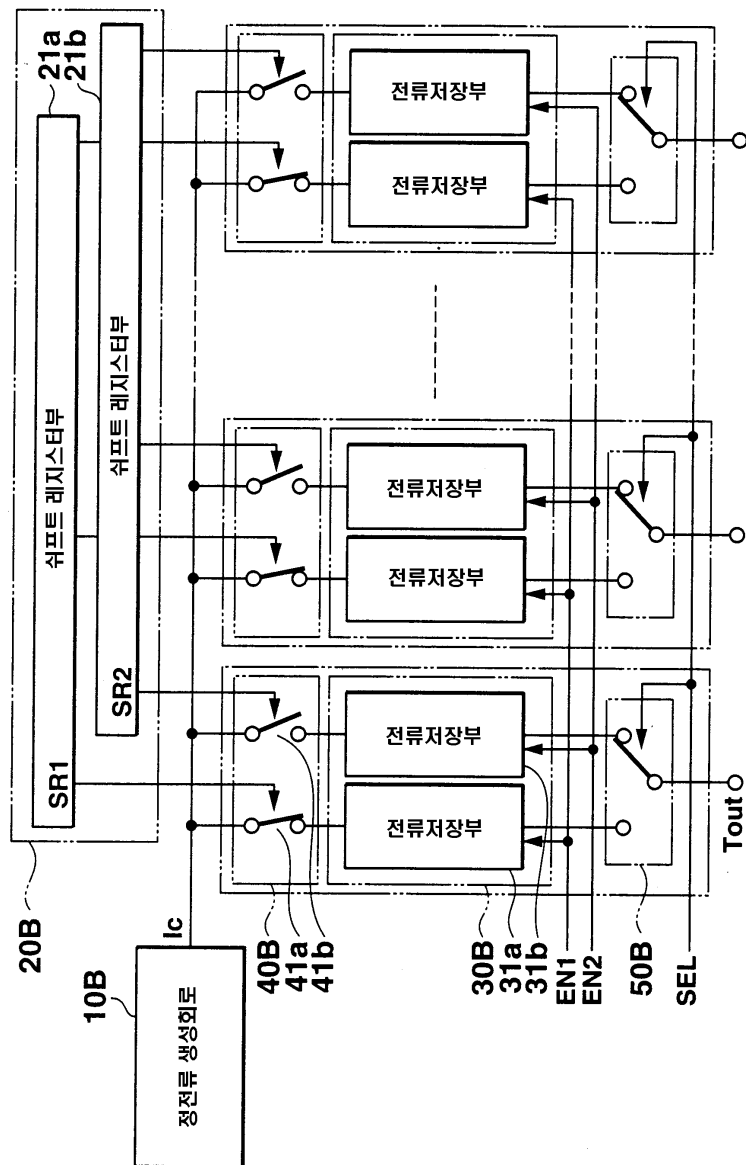
도면10A



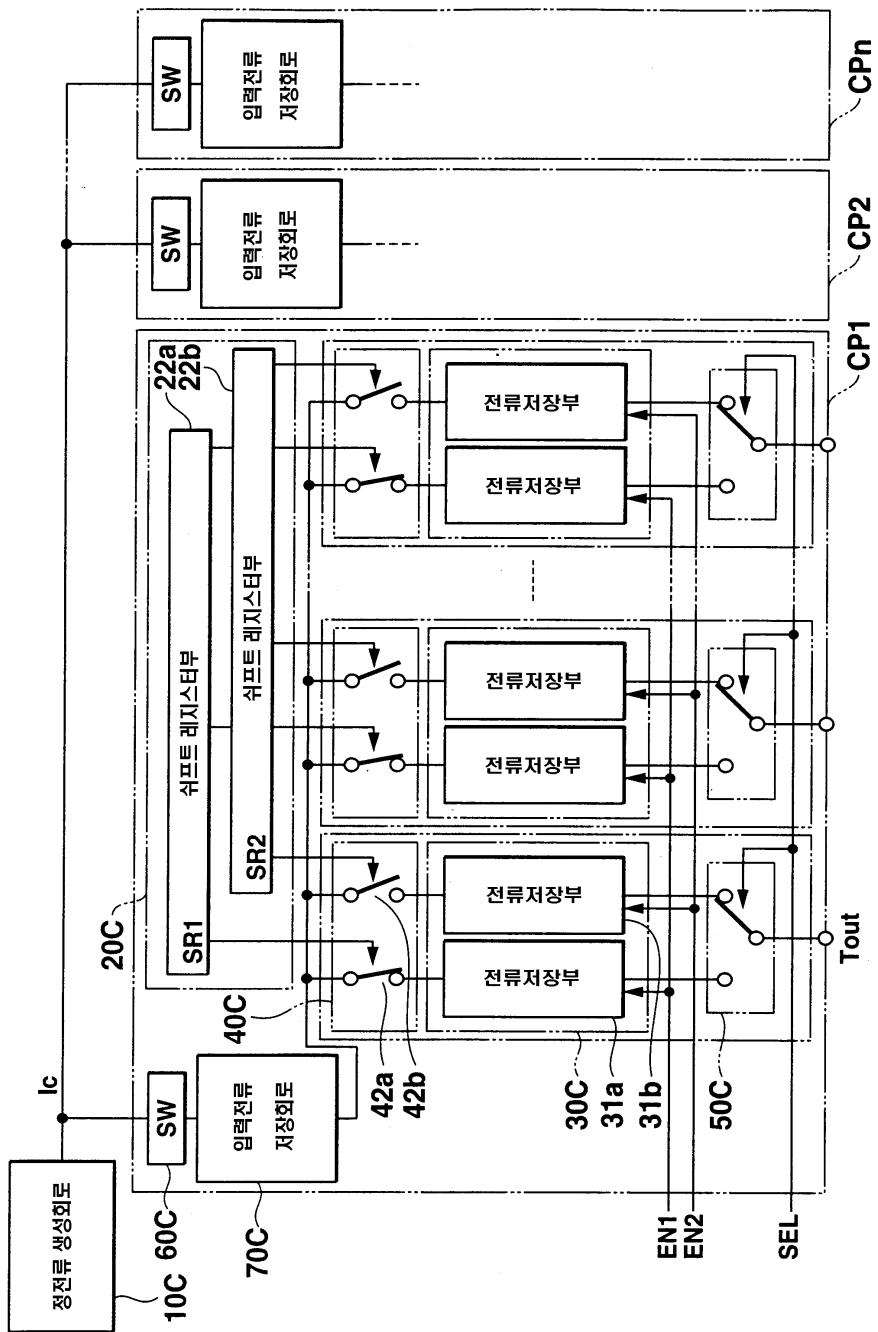
도면10B



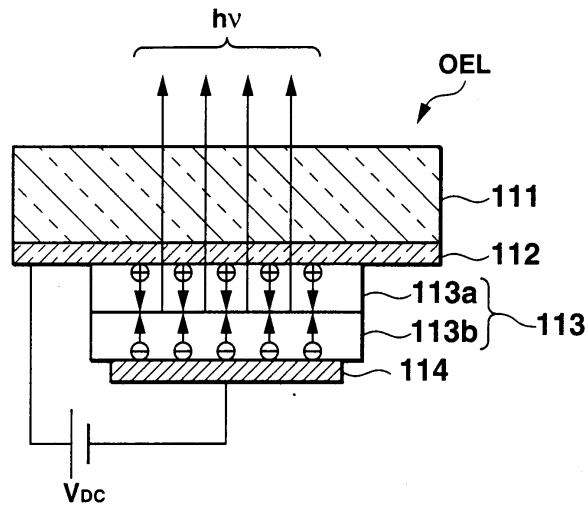
도면11



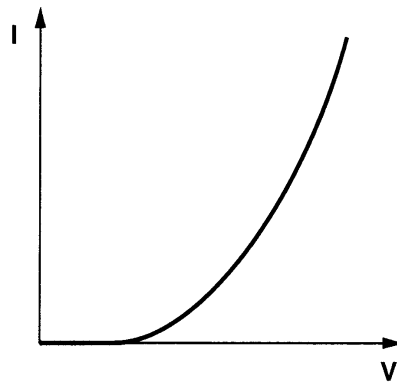
도면12



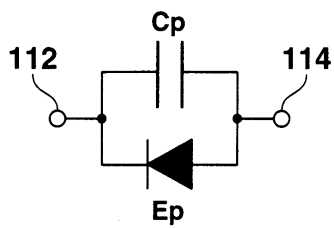
도면13A



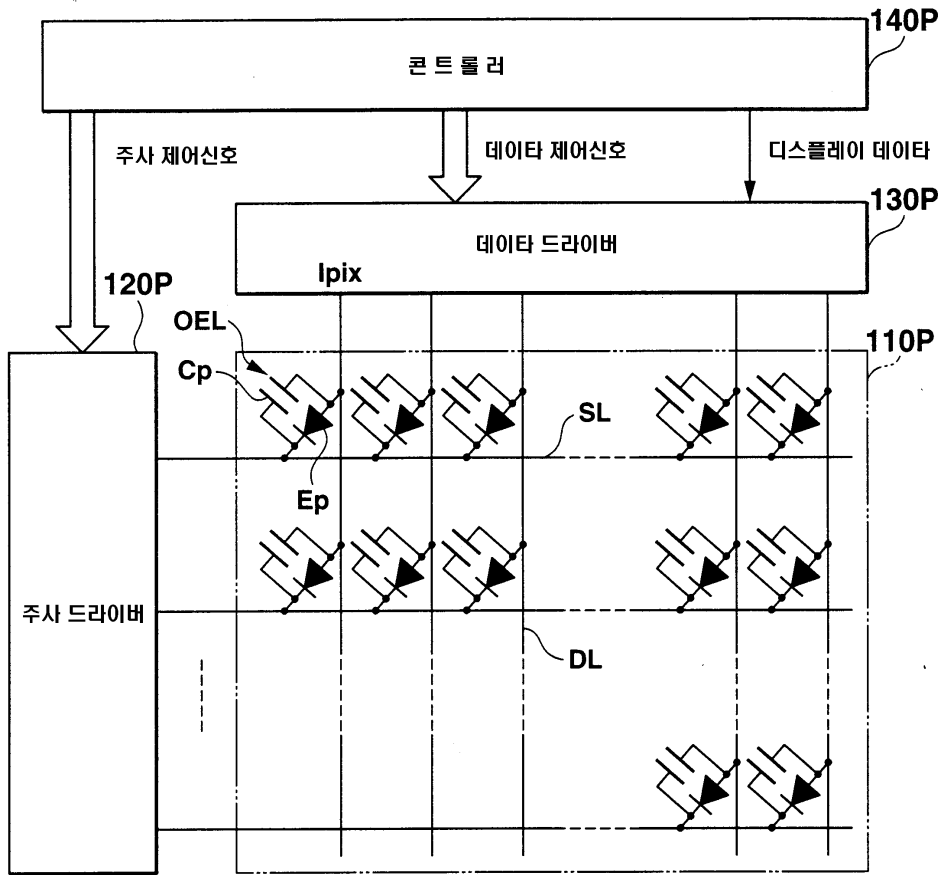
도면13B



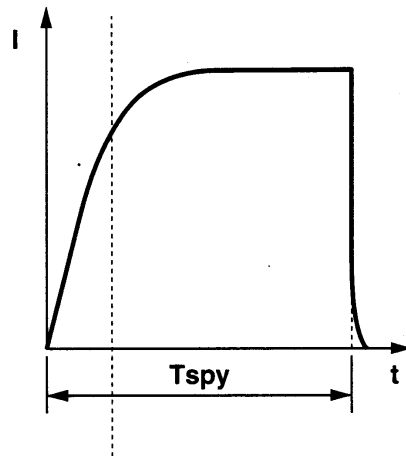
도면13C



도면14



도면15A



도면15B

