

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年2月9日(2012.2.9)

【公開番号】特開2010-186852(P2010-186852A)

【公開日】平成22年8月26日(2010.8.26)

【年通号数】公開・登録公報2010-034

【出願番号】特願2009-29564(P2009-29564)

【国際特許分類】

H 01 L 29/786 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 21/265 (2006.01)

【F I】

H 01 L 29/78 6 1 6 V

H 01 L 29/78 6 1 8 C

H 01 L 29/78 6 1 6 A

H 01 L 21/265 F

【手続補正書】

【提出日】平成23年12月20日(2011.12.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上にフィン型半導体領域を形成する工程(a)と、

半導体にドナー準位又はアクセプタ準位を生成する第1の不純物をプラズマドーピング法によって前記フィン型半導体領域の上部及び側部に導入する工程(b)と、

第2の不純物として酸素又は窒素を前記フィン型半導体領域の上部及び側部に導入する工程(c)とを備えていることを特徴とする半導体装置の製造方法。

【請求項2】

請求項1に記載の半導体装置の製造方法において、

前記工程(c)でプラズマドーピング法を用いることを特徴とする半導体装置の製造方法。

【請求項3】

請求項1に記載の半導体装置の製造方法において、

前記工程(c)でイオン注入法を用いることを特徴とする半導体装置の製造方法。

【請求項4】

請求項1~3のいずれか1項に記載の半導体装置の製造方法において、

前記工程(b)及び前記工程(c)の両工程が終了した後に、

前記フィン型半導体領域の上部を除去する工程(d)をさらに備えていることを特徴とする半導体装置の製造方法。

【請求項5】

請求項4に記載の半導体装置の製造方法において、

前記工程(d)でウェットエッティング法を用いることを特徴とする半導体装置の製造方法。

【請求項6】

請求項4に記載の半導体装置の製造方法において、

前記工程 (d) でドライエッチング法を用いることを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 1 ~ 6 のいずれか 1 項に記載の半導体装置の製造方法において、
前記工程 (b) 及び前記工程 (c) の両工程が終了した時点で、前記フィン型半導体領域の側部の抵抗は、前記フィン型半導体領域の上部の抵抗と比べて同等以下であることを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 1 ~ 7 のいずれか 1 項に記載の半導体装置の製造方法において、
前記工程 (a) の後で且つ前記工程 (b) 及び前記工程 (c) の両工程の前に、
前記半導体領域の所定の部分における少なくとも側面上にゲート絶縁膜を形成する工程 (e) と、
前記ゲート絶縁膜上にゲート電極を形成する工程 (f) とをさらに備え、
前記工程 (b) 及び前記工程 (c) では、前記第 1 の不純物及び前記第 2 の不純物を、
前記ゲート電極の外側に位置する前記フィン型半導体領域に導入することを特徴とする半導体装置の製造方法。

【請求項 9】

請求項 1 ~ 8 のいずれか 1 項に記載の半導体装置の製造方法において、
前記第 1 の不純物はボロン、リン又は砒素であることを特徴とする半導体装置の製造方法。

【請求項 10】

基板上にフィン型半導体領域を形成する工程 (a) と、
半導体にドナー準位又はアクセプタ準位を生成する第 1 の不純物をプラズマドーピング法によって前記フィン型半導体領域の上部及び側部に導入する工程 (b) と、
前記工程 (b) よりも後に、前記フィン型半導体領域の上部を除去する工程 (c) とを備えていることを特徴とする半導体装置の製造方法。

【請求項 11】

請求項 10 に記載の半導体装置の製造方法において、
前記工程 (c) でドライエッチング法を用いることを特徴とする半導体装置の製造方法。

。

【請求項 12】

請求項 10 又は 11 に記載の半導体装置の製造方法において、
前記工程 (c) が終了した時点で、前記フィン型半導体領域の側部の抵抗は、前記フィン型半導体領域の上部の抵抗と比べて同等以下であることを特徴とする半導体装置の製造方法。

【請求項 13】

請求項 10 ~ 12 のいずれか 1 項に記載の半導体装置の製造方法において、
前記工程 (a) の後で且つ前記工程 (b) の前に、
前記半導体領域の所定の部分における少なくとも側面上にゲート絶縁膜を形成する工程 (d) と、
前記ゲート絶縁膜上にゲート電極を形成する工程 (e) とをさらに備え、
前記工程 (b) では、前記第 1 の不純物を、前記ゲート電極の外側に位置する前記フィン型半導体領域に導入することを特徴とする半導体装置の製造方法。

【請求項 14】

請求項 10 ~ 13 のいずれか 1 項に記載の半導体装置の製造方法において、
前記第 1 の不純物はボロン、リン又は砒素であることを特徴とする半導体装置の製造方法。

【請求項 15】

請求項 1 ~ 14 のいずれか 1 項に記載の半導体装置の製造方法において、
前記フィン型半導体領域は、前記基板上に形成された絶縁層上に形成されていることを

特徴とする半導体装置の製造方法。

【請求項 1 6】

請求項 1 ~ 1 5 のいずれか 1 項に記載の半導体装置の製造方法において、

前記フィン型半導体領域はシリコンからなることを特徴とする半導体装置の製造方法。

【請求項 1 7】

基板上に形成されたフィン型半導体領域を備えた半導体装置であって、

前記フィン型半導体領域の上部及び側部に、半導体にドナー準位又はアクセプタ準位を生成する第 1 の不純物が導入されていると共に、前記フィン型半導体領域の上部及び側部に、第 2 の不純物として酸素又は窒素がさらに導入されていることを特徴とする半導体装置。

【請求項 1 8】

請求項 1 7 に記載の半導体装置において、

前記フィン型半導体領域の側部の抵抗は、前記フィン型半導体領域の上部の抵抗と比べて同等以下であることを特徴とする半導体装置。

【請求項 1 9】

請求項 1 7 又は 1 8 に記載の半導体装置において、

前記フィン型半導体領域の上部には、前記第 2 の不純物が導入されることにより絶縁物領域が形成されていることを特徴とする半導体装置。

【請求項 2 0】

請求項 1 7 ~ 1 9 のいずれか 1 項に記載の半導体装置において、

前記フィン型半導体領域は、前記基板上に形成された絶縁層上に形成されていることを特徴とする半導体装置。

【請求項 2 1】

請求項 1 7 ~ 2 0 のいずれか 1 項に記載の半導体装置において、

前記フィン型半導体領域の所定の部分における少なくとも側面上に形成されたゲート絶縁膜と、

前記ゲート絶縁膜上に形成されたゲート電極とをさらに備え、

前記第 1 の不純物及び前記第 2 の不純物は、前記ゲート電極の外側に位置する前記フィン型半導体領域に導入されていることを特徴とする半導体装置。

【請求項 2 2】

請求項 2 1 に記載の半導体装置において、

前記ゲート電極の外側に位置する前記フィン型半導体領域の側部には、前記第 1 の不純物が導入されることによりエクステンション領域が形成されていることを特徴とする半導体装置。

【請求項 2 3】

請求項 2 2 に記載の半導体装置において、

前記ゲート電極の側面上に形成された絶縁性サイドウォールスペーサをさらに備え、

前記エクステンション領域は、前記フィン型半導体領域における前記絶縁性サイドウォールスペーサにより覆われている部分に形成されており、

前記絶縁性サイドウォールスペーサの外側に位置する前記フィン型半導体領域の側部には、前記第 1 の不純物が導入されることによりソース・ドレイン領域が形成されていることを特徴とする半導体装置。

【請求項 2 4】

請求項 1 7 ~ 2 3 のいずれか 1 項に記載の半導体装置において、

前記フィン型半導体領域はシリコンからなることを特徴とする半導体装置。

【請求項 2 5】

請求項 1 7 ~ 2 4 のいずれか 1 項に記載の半導体装置において、

前記第 1 の不純物はボロン、リン又は砒素であることを特徴とする半導体装置。

【請求項 2 6】

半導体にドナー準位又はアクセプタ準位を生成する第 1 の不純物をプラズマドーピング

法によって被処理体に導入する第1のプラズマドーピング装置と、

第2の不純物として酸素又は窒素をプラズマドーピング法によって前記被処理体に導入する第2のプラズマドーピング装置とを備えていることを特徴とするプラズマドーピングシステム。

【請求項27】

半導体にドナー準位又はアクセプタ準位を生成する第1の不純物をプラズマドーピング法によって被処理体に導入するプラズマドーピング装置と、

第2の不純物として酸素又は窒素をイオン注入法によって前記被処理体に導入するイオン注入装置とを備えていることを特徴とするプラズマドーピングシステム。

【請求項28】

請求項26又は27に記載のプラズマドーピングシステムにおいて、
前記被処理体に対してドライエッチングを行うドライエッチング装置をさらに備えていることを特徴とするプラズマドーピングシステム。

【請求項29】

半導体にドナー準位又はアクセプタ準位を生成する第1の不純物をプラズマドーピング法によって被処理体に導入するプラズマドーピング装置と、

前記被処理体に対してドライエッチングを行うドライエッチング装置とを備えていることを特徴とするプラズマドーピングシステム。

【請求項30】

基板上にフィン型半導体領域を形成する工程(a)と、
半導体にドナー準位又はアクセプタ準位を生成する不純物、及び酸素をプラズマドーピング法によって前記フィン型半導体領域の上部及び側部に導入する工程(b)とを備えていることを特徴とする半導体装置の製造方法。

【請求項31】

基板上に形成されたフィン型半導体領域を備えた半導体装置であって、
前記フィン型半導体領域の上部及び側部に、半導体にドナー準位又はアクセプタ準位を生成する不純物、及び酸素が導入されていることを特徴とする半導体装置。

【請求項32】

半導体にドナー準位又はアクセプタ準位を生成する不純物、及び酸素をプラズマドーピング法によって被処理体に導入することを特徴とするプラズマドーピングシステム。