

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 12월 22일 (22.12.2016)



(10) 국제공개번호
WO 2016/204479 A1

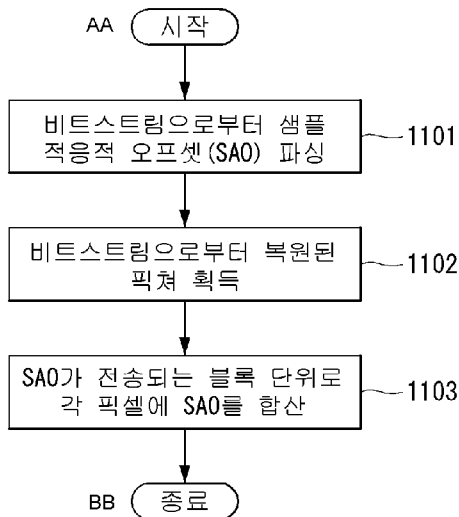
- (51) 국제특허분류:
H04N 19/176 (2014.01) H04N 19/105 (2014.01)
H04N 19/117 (2014.01) H04N 19/107 (2014.01)
H04N 19/44 (2014.01) H04N 19/124 (2014.01)
- (21) 국제출원번호: PCT/KR2016/006287
- (22) 국제출원일: 2016년 6월 14일 (14.06.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
62/180,070 2015년 6월 16일 (16.06.2015) US
- (71) 출원인: 엘지전자(주) (LG ELECTRONICS INC.)
[KR/KR]; 07336 서울시 영등포구 여의대로 128, Seoul (KR).
- (72) 발명자: 남정학 (NAM, Junghak); 06772 서울시 서초구 양재대로 11길 19, LG 전자 특허센터, Seoul (KR). 김철근 (KIM, Chulkeun); 06772 서울시 서초구 양재대로 11길 19, LG 전자 특허센터, Seoul (KR).
- (74) 대리인: 특허법인 로얄 (ROYAL PATENT & LAW OFFICE); 08806 서울시 관악구 남부순환로 2072, 도원회관 빌딩 1층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[다음 쪽 계속]

(54) Title: METHOD FOR ENCODING/DECODING IMAGE, AND DEVICE THEREFOR

(54) 발명의 명칭 : 영상의 부호화/복호화 방법 및 이를 위한 장치

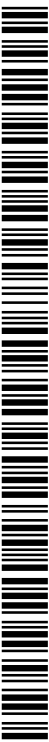
[도11]



- 1101 ... Parse sample adaptive offset (SAO) from bit stream
- 1102 ... Acquire restored picture from bit stream
- 1103 ... combine SAO to each of pixels in block units of which SAO is transmitted
- AA ... Start
- BB ... End

(57) Abstract: Disclosed are a method for encoding/decoding an image, and a device therefor. Specifically, the present invention comprises: a step of parsing, from a bit stream outputted from an encoder, a sample adaptive offset (SAO) in first block units in which the SAO is transmitted; a step of acquiring a picture restored from the bit stream; and a step of summing combining the SAO, parsed to each pixel in the first block units from the restored picture, wherein the first block units may be variably determined by the encoder.

(57) 요약서: 본 발명에서는 영상의 부호화/복호화 방법 및 이를 위한 장치가 개시된다. 구체적으로, 인코더로부터 출력된 비트스트림으로부터 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)이 전송되는 제 1 블록 단위로 상기 SAO를 파싱하는 단계, 상기 비트스트림으로부터 복원된 픽처를 획득하는 단계 및 상기 복원된 픽처에서 상기 제 1 블록 단위로 각 픽셀에 상기 파싱된 SAO를 합산하는 단계를 포함하고, 상기 제 1 블록 단위는 상기 인코더에 의해 가변적으로 정해질 수 있다.



WO 2016/204479 A1

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG). **공개:**

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 영상의 부호화/복호화 방법 및 이를 위한 장치 기술분야

- [1] 본 발명은 동영상 처리 방법에 관한 것으로서, 보다 상세하게 복원된 영상에 대하여 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)을 적용할 때, 가변 크기의 블록 단위로 SAO를 전송 및/또는 적용하는 방법 및 이를 지원하는 장치에 관한 것이다.

배경기술

- [2] 압축 부호화란 디지털화된 정보를 통신 회선을 통해 전송하거나, 저장 매체에 적합한 형태로 저장하기 위한 일련의 신호 처리 기술을 의미한다. 영상, 이미지, 음성 등의 미디어가 압축 부호화의 대상이 될 수 있으며, 특히 영상을 대상으로 압축 부호화를 수행하는 기술을 비디오 영상 압축이라고 일컫는다.
- [3] 차세대 비디오 콘텐츠는 고해상도(high spatial resolution), 고프레임율(high frame rate) 및 영상 표현의 고차원화(high dimensionality of scene representation)라는 특징을 갖게 될 것이다. 그러한 콘텐츠를 처리하기 위해서는 메모리 저장(memory storage), 메모리 액세스율(memory access rate) 및 처리 전력(processing power) 측면에서 엄청난 증가를 가져올 것이다.
- [4] 따라서, 차세대 비디오 콘텐츠를 보다 효율적으로 처리하기 위한 코딩 툴을 디자인할 필요가 있다.

발명의 상세한 설명

기술적 과제

- [5] 본 발명의 목적은 복원된 영상에 대하여 샘플 적응적 오프셋(SAO)을 적용할 때, 가변 크기의 블록 단위로 SAO를 전송하는 방법을 제안한다.
- [6] 또한, 본 발명의 목적은 복원된 영상에 대하여 샘플 적응적 오프셋(SAO)을 적용할 때, 가변 크기의 블록 단위로 SAO를 적용하는 방법을 제안한다.
- [7] 본 발명에서 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

- [8] 본 발명의 일 양상은, 영상을 복호화하는 방법에 있어서, 인코더로부터 출력된 비트스트림으로부터 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)이 전송되는 제1 블록 단위로 상기 SAO를 파싱하는 단계, 상기 비트스트림으로부터 복원된 픽처를 획득하는 단계 및 상기 복원된 픽처에서 상기 제1 블록 단위로 각 픽셀에 상기 파싱된 SAO를 합산하는 단계를 포함하고, 상기 제1 블록 단위는 상기 인코더에 의해 가변적으로 정해질 수 있다.

- [9] 본 발명의 일 양상은, 영상을 복호화하는 장치에 있어서, 인코더로부터 출력된 비트스트림으로부터 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)이 전송되는 제1 블록 단위로 상기 SAO를 파싱하는 엔트로피 디코딩부, 상기 비트스트림으로부터 복원된 픽처를 획득하는 복원부 및 상기 복원된 픽처에서 상기 제1 블록 단위로 각 픽셀에 상기 파싱된 SAO를 합산하는 필터링부를 포함하고, 상기 제1 블록 단위는 상기 인코더에 의해 가변적으로 정해질 수 있다.
- [10] 바람직하게, 상기 비트스트림으로부터 상기 제1 블록 단위에 대한 정보를 파싱하는 단계를 더 포함할 수 있다.
- [11] 바람직하게, 상기 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해질 수 있다.
- [12] 바람직하게, 상기 제1 블록 단위에 대한 정보는 슬라이스 헤더(slice header), 픽처 파라미터 세트(PPS: picture parameter set), 시퀀스 파라미터 세트(SPS: sequence parameter set) 또는 비디오 파라미터 세트(VPS: video parameter set) 내에서 전송될 수 있다.
- [13] 바람직하게, 상기 제1 블록 단위는 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록 별로 개별적으로 정해질 수 있다.
- [14] 바람직하게, 상기 제1 블록 단위에 대한 정보는 상기 제2 블록 단위로 전송될 수 있다.
- [15] 바람직하게, 상기 비트스트림으로부터 상기 제1 블록 단위가 픽처 또는 슬라이스 별로 정해지는지 여부를 지시하는 플래그를 파싱하는 단계를 더 포함하고, 상기 플래그 값에 따라 상기 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해지거나, 또는 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록 별로 개별적으로 정해질 수 있다.
- [16] 바람직하게, 상기 비트스트림으로부터 상기 SAO이 전송 가능한 제3 블록 단위에 대한 정보를 파싱하는 단계를 더 포함하고, 상기 복원된 영상 내에서 부호화 단위의 크기가 상기 제3 블록 단위의 크기와 같거나 작으면 상기 제3 블록 단위가 상기 제1 블록 단위로 정해지고, 그렇지 않으면 상기 부호화 단위가 상기 제1 블록 단위로 정해질 수 있다.

발명의 효과

- [17] 본 발명의 실시예에 따르면, 복원된 영상에 대하여 샘플 적응적 오프셋(SAO)을 적용할 때, 가변 크기의 블록 단위로 SAO를 전송함으로써 시그널링 오버헤드를 줄이고, 결과적으로 압축 성능을 향상시킬 수 있다.
- [18] 또한, 본 발명의 실시예에 따르면, 복원된 영상에 대하여 샘플 적응적 오프셋(SAO)을 적용할 때, 가변 크기의 블록 단위로 SAO를 적용함으로써 복원된 영상의 화질을 향상시킬 수 있다.
- [19] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과로 제한되지 않으며,

언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [20] 본 발명에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 발명에 대한 실시예를 제공하고, 상세한 설명과 함께 본 발명의 기술적 특징을 설명한다.
- [21] 도 1은 본 발명이 적용되는 실시예로서, 정지 영상 또는 동영상 신호의 인코딩이 수행되는 인코더의 개략적인 블록도를 나타낸다.
- [22] 도 2는 본 발명이 적용되는 실시예로서, 정지 영상 또는 동영상 신호의 인코딩이 수행되는 디코더의 개략적인 블록도를 나타낸다.
- [23] 도 3은 본 발명에 적용될 수 있는 코딩 유닛의 분할 구조를 설명하기 위한 도면이다.
- [24] 도 4는 본 발명에 적용될 수 있는 예측 유닛을 설명하기 위한 도면이다.
- [25] 도 5는 본 발명이 적용될 수 있는 실시예로서, 코딩 트리 유닛 단위에서 샘플 적응적 오프셋이 전송되는 경우를 예시한다.
- [26] 도 6은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.
- [27] 도 7은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.
- [28] 도 8은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.
- [29] 도 9는 본 발명의 일 실시예에 따른 SAO를 전송하는 단위를 결정하는 방법을 예시한다.
- [30] 도 10은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.
- [31] 도 11은 본 발명의 일 실시예에 따른 영상 복호화 방법을 예시하는 도면이다.
- [32] 도 12는 본 발명의 일 실시예에 따른 복호화 장치를 예시하는 도면이다.

발명의 실시를 위한 형태

- [33] 이하, 본 발명에 따른 바람직한 실시 형태를 첨부된 도면을 참조하여 상세하게 설명한다. 첨부된 도면과 함께 이하에 개시될 상세한 설명은 본 발명의 예시적인 실시형태를 설명하고자 하는 것이며, 본 발명이 실시될 수 있는 유일한 실시형태를 나타내고자 하는 것이 아니다. 이하의 상세한 설명은 본 발명의 완전한 이해를 제공하기 위해서 구체적 세부사항을 포함한다. 그러나, 당업자는 본 발명이 이러한 구체적 세부사항 없이도 실시될 수 있음을 안다.
- [34] 몇몇 경우, 본 발명의 개념이 모호해지는 것을 피하기 위하여 공지의 구조 및 장치는 생략되거나, 각 구조 및 장치의 핵심기능을 중심으로 한 블록도 형식으로 도시될 수 있다.

- [35] 아울러, 본 발명에서 사용되는 용어는 가능한 한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 특정한 경우는 출원인이 임의로 선정한 용어를 사용하여 설명한다. 그러한 경우에는 해당 부분의 상세 설명에서 그 의미를 명확히 기재하므로, 본 발명의 설명에서 사용된 용어의 명칭만으로 단순 해석되어서는 안 될 것이며 그 해당 용어의 의미까지 파악하여 해석되어야 함을 밝혀두고자 한다.
- [36] 이하의 설명에서 사용되는 특정 용어들은 본 발명의 이해를 돕기 위해서 제공된 것이며, 이러한 특정 용어의 사용은 본 발명의 기술적 사상을 벗어나지 않는 범위에서 다른 형태로 변경될 수 있다. 예를 들어, 신호, 데이터, 샘플, 픽처, 프레임, 블록 등의 경우 각 코딩 과정에서 적절하게 대체되어 해석될 수 있을 것이다.
- [37] 이하 본 명세서에서 '블록' 또는 '유닛'은 예측, 변환 및/또는 양자화 등과 같은 인코딩/디코딩의 과정이 수행되는 단위를 의미하며, 샘플(또는 화소, 픽셀)의 다차원 배열로 구성될 수 있다.
- [38] '블록' 또는 '유닛'은 휘도(luma) 성분에 대한 샘플의 다차원 배열을 의미할 수도 있으며, 색차(chroma) 성분에 대한 샘플의 다차원 배열을 의미할 수도 있다. 또한, 휘도(luma) 성분에 대한 샘플의 다차원 배열과 색차(chroma) 성분에 대한 샘플의 다차원 배열을 모두 포함하여 통칭할 수도 있다.
- [39] 예를 들어, '블록' 또는 '유닛'은 인코딩/디코딩의 수행 대상이 되는 샘플의 배열을 의미하는 코딩 블록(CB: Coding Block), 복수의 코딩 블록으로 구성되는 코딩 트리 블록(CTB: Coding Tree Block), 동일한 예측이 적용되는 샘플의 배열을 의미하는 예측 블록(PB: Prediction Block)(또는 예측 유닛(PU: Prediction Unit)), 동일한 변환이 적용되는 샘플의 배열을 의미하는 변환 블록(TB: Transform Block)(또는 변환 유닛(TU: Transform Unit))을 모두 포함하는 의미로 해석될 수 있다.
- [40] 또한, 본 명세서 별도의 언급이 없는 한, '블록' 또는 '유닛'은 휘도(luma) 성분 및/또는 색차(chroma) 성분에 대한 샘플의 배열을 인코딩/디코딩하는 과정에서 이용되는 신택스 구조(syntax structure)를 포함하는 의미로 해석될 수 있다. 여기서, 신택스 구조는 특정한 순서로 비트스트림 내 존재하는 0 또는 그 이상의 신택스 요소(syntax element)를 의미하며, 신택스 요소는 비트스트림 내에서 표현되는 데이터의 요소를 의미한다.
- [41] 예를 들어, '블록' 또는 '유닛'은 코딩 블록(CB)과 해당 코딩 블록(CB)의 인코딩을 위해 이용되는 신택스 구조를 포함하는 코딩 유닛(CU: Coding Unit), 복수의 코딩 유닛으로 구성되는 코딩 트리 유닛(CU: Coding Tree Unit), 예측 블록(PB)과 해당 예측 블록(PB)의 예측을 위해 이용되는 신택스 구조를 포함하는 예측 유닛(PU: Prediction Unit), 변환 블록(TB)와 해당 변환 블록(TB)의 변환을 위해 이용되는 신택스 구조를 포함하는 변환 유닛(TU: Transform Unit)을 모두 포함하는 의미로 해석될 수 있다.

- [42] 또한, 본 명세서에서 '블록' 또는 '유닛'은 반드시 정사각형 또는 직사각형 형태의 샘플(또는 화소, 픽셀)의 배열로 한정되는 것은 아니며, 3개 이상의 꼭지점을 가지는 다각형 형태의 샘플(또는 화소, 픽셀)의 배열을 의미할 수도 있다. 이 경우, 폴리곤(Polygon) 블록 또는 폴리곤 유닛으로 지칭될 수도 있다.
- [43] 도 1은 본 발명이 적용되는 실시예로서, 정지 영상 또는 동영상 신호의 인코딩이 수행되는 인코더의 개략적인 블록도를 나타낸다.
- [44] 도 1을 참조하면, 인코더(100)는 영상 분할부(110), 감산기(115), 변환부(120), 양자화부(130), 역양자화부(140), 역변환부(150), 필터링부(160), 복호 픽처 버퍼(DPB: Decoded Picture Buffer)(170), 예측부(180) 및 엔트로피 인코딩부(190)를 포함하여 구성될 수 있다. 그리고, 예측부(180)는 인터 예측부(181), 인트라 예측부(182)을 포함하여 구성될 수 있다.
- [45] 영상 분할부(110)는 인코더(100)에 입력된 입력 영상 신호(Input video signal)(또는, 픽처, 프레임)를 하나 이상의 블록으로 분할한다.
- [46] 감산기(115)는 입력 영상 신호에서 예측부(180)로부터(즉, 인터 예측부(181) 또는 인트라 예측부(182))로부터 출력된 예측된 신호(predicted signal)(또는 예측된 블록(predicted block))를 감산하여 차분 신호(residual signal)(또는 차분 블록)를 생성한다. 생성된 차분 신호(또는 차분 블록)는 변환부(120)로 전송된다.
- [47] 변환부(120)는 차분 신호(또는 차분 블록)에 변환 기법(예를 들어, DCT(Discrete Cosine Transform), DST(Discrete Sine Transform), GBT(Graph-Based Transform), KLT(Karhunen-Loeve transform) 등)를 적용하여 변환 계수(transform coefficient)를 생성한다. 이때, 변환부(120)는 차분 블록에 적용된 예측 모드와 차분 블록의 크기에 따라서 결정된 변환 기법을 이용하여 변환을 수행함으로써 변환 계수들을 생성할 수 있다.
- [48] 양자화부(130)는 변환 계수를 양자화하여 엔트로피 인코딩부(190)로 전송하고, 엔트로피 인코딩부(190)는 양자화된 신호(quantized signal)를 엔트로피 코딩하여 비트 스트림으로 출력한다.
- [49] 한편, 양자화부(130)로부터 출력된 양자화된 신호(quantized signal)는 예측 신호를 생성하기 위해 이용될 수 있다. 예를 들어, 양자화된 신호(quantized signal)는 루프 내의 역양자화부(140) 및 역변환부(150)를 통해 역양자화 및 역변환을 적용함으로써 차분 신호를 복원할 수 있다. 복원된 차분 신호를 인터 예측부(181) 또는 인트라 예측부(182)로부터 출력된 예측 신호(prediction signal)에 더함으로써 복원 신호(reconstructed signal)(또는 복원 블록)가 생성될 수 있다.
- [50] 한편, 위와 같은 압축 과정에서 인접한 블록들이 서로 다른 양자화 파라미터에 의해 양자화됨으로써 블록 경계가 보이는 열화가 발생할 수 있다. 이러한 현상을 블록킹 열화(blocking artifacts)라고 하며, 이는 화질을 평가하는 중요한 요소 중의 하나이다. 이러한 열화를 줄이기 위해 필터링 과정을 수행할 수 있다. 이러한 필터링 과정을 통해 블록킹 열화를 제거함과 동시에 현재 픽처에 대한 오차를

줄임으로써 화질을 향상시킬 수 있게 된다.

- [51] 필터링부(160)는 복원 신호에 필터링을 적용하여 이를 재생 장치로 출력하거나 복호 픽처 버퍼(170)에 전송한다. 복호 픽처 버퍼(170)에 전송된 필터링된 신호는 인터 예측부(181)에서 참조 픽처로 사용될 수 있다. 이처럼, 필터링된 픽처를 화면간 예측 모드에서 참조 픽처로 이용함으로써 화질 뿐만 아니라 부호화 효율도 향상시킬 수 있다.
- [52] 복호 픽처 버퍼(170)는 필터링된 픽처를 인터 예측부(181)에서의 참조 픽처로 사용하기 위해 저장할 수 있다.
- [53] 인터 예측부(181)는 복원 픽처(reconstructed picture)를 참조하여 시간적 중복성 및/또는 공간적 중복성을 제거하기 위해 시간적 예측 및/또는 공간적 예측을 수행한다.
- [54] 여기서, 예측을 수행하기 위해 이용되는 참조 픽처는 이전 시간에 부호화/복호화 시 블록 단위로 양자화와 역양자화를 거친 변환된 신호이기 때문에, 블로킹 아티팩트(blocking artifact)나 링잉 아티팩트(ringing artifact)가 존재할 수 있다.
- [55] 따라서, 인터 예측부(181)는 이러한 신호의 불연속이나 양자화로 인한 성능 저하를 해결하기 위해, 로우패스 필터(lowpass filter)를 적용함으로써 픽셀들 사이의 신호를 서브-픽셀 단위로 보간할 수 있다. 여기서, 서브-픽셀은 보간 필터를 적용하여 생성된 가상의 화소를 의미하고, 정수 픽셀은 복원된 픽처에 존재하는 실제 화소를 의미한다. 보간 방법으로는 선형 보간, 양선형 보간(bi-linear interpolation), 위너 필터(wiener filter) 등이 적용될 수 있다.
- [56] 보간 필터는 복원 픽처(reconstructed picture)에 적용되어 예측의 정밀도를 향상시킬 수 있다. 예를 들어, 인터 예측부(181)는 정수 픽셀에 보간 필터를 적용하여 보간 픽셀을 생성하고, 보간 픽셀들(interpolated pixels)로 구성된 보간 블록(interpolated block)을 사용하여 예측을 수행할 수 있다.
- [57] 인트라 예측부(182)는 현재 부호화를 진행하려고 하는 블록의 주변에 있는 샘플들을 참조하여 현재 블록을 예측한다. 인트라 예측부(182)는, 인트라 예측을 수행하기 위해 다음과 같은 과정을 수행할 수 있다. 먼저, 예측 신호를 생성하기 위해 필요한 참조 샘플을 준비할 수 있다. 그리고, 준비된 참조 샘플을 이용하여 예측된 신호(예측된 블록)를 생성할 수 있다. 이후, 예측 모드를 부호화하게 된다. 이때, 참조 샘플은 참조 샘플 패딩 및/또는 참조 샘플 필터링을 통해 준비될 수 있다. 참조 샘플은 예측 및 복원 과정을 거쳤기 때문에 양자화 에러가 존재할 수 있다. 따라서, 이러한 에러를 줄이기 위해 인트라 예측에 이용되는 각 예측 모드에 대해 참조 샘플 필터링 과정이 수행될 수 있다.
- [58] 인터 예측부(181) 또는 상기 인트라 예측부(182)를 통해 생성된 예측 신호(predicted signal)(또는 예측된 블록)는 복원 신호(또는 복원 블록)를 생성하기 위해 이용되거나 차분 신호(또는 차분 블록)를 생성하기 위해 이용될 수 있다.

- [59] 도 2는 본 발명이 적용되는 실시예로서, 정지 영상 또는 동영상 신호의 인코딩이 수행되는 디코더의 개략적인 블록도를 나타낸다.
- [60] 도 2를 참조하면, 디코더(200)는 엔트로피 디코딩부(210), 역양자화부(220), 역변환부(230), 가산기(235), 필터링부(240), 복호 픽처 버퍼(DPB: Decoded Picture Buffer Unit)(250), 예측부(260)를 포함하여 구성될 수 있다. 그리고, 예측부(260)는 인터 예측부(261) 및 인트라 예측부(262)를 포함하여 구성될 수 있다.
- [61] 그리고, 디코더(200)를 통해 출력된 복원 영상 신호(reconstructed video signal)는 재생 장치를 통해 재생될 수 있다.
- [62] 디코더(200)는 도 1의 인코더(100)로부터 출력된 신호(즉, 비트 스트림)을 수신하고, 수신된 신호는 엔트로피 디코딩부(210)를 통해 엔트로피 디코딩된다.
- [63] 역양자화부(220)에서는 양자화 스텝 사이즈 정보를 이용하여 엔트로피 디코딩된 신호로부터 변환 계수(transform coefficient)를 획득한다.
- [64] 역변환부(230)에서는 역변환 기법을 적용하여 변환 계수를 역변환하여 차분 신호(residual signal)(또는 차분 블록)를 획득하게 된다.
- [65] 가산기(235)는 획득된 차분 신호(또는 차분 블록)를 예측부(260)(즉, 인터 예측부(261) 또는 인트라 예측부(262))로부터 출력된 예측된 신호(predicted signal)(또는 예측된 블록)에 더함으로써 복원 신호(reconstructed signal)(또는 복원 블록)가 생성된다.
- [66] 필터링부(240)는 복원 신호(reconstructed signal)(또는 복원 블록)에 필터링을 적용하여 이를 재생 장치로 출력하거나 복호 픽처 버퍼부(250)에 전송한다. 복호 픽처 버퍼부(250)에 전송된 필터링된 신호는 인터 예측부(261)에서 참조 픽처로 사용될 수 있다.
- [67] 본 명세서에서, 인코더(100)의 필터링부(160), 인터 예측부(181) 및 인트라 예측부(182)에서 설명된 실시예들은 각각 디코더의 필터링부(240), 인터 예측부(261) 및 인트라 예측부(262)에도 동일하게 적용될 수 있다.
- [68]
- [69] 블록 분할 구조
- [70] 일반적으로 정지 영상 또는 동영상 압축 기술(예를 들어, HEVC)에서는 블록 기반의 영상 압축 방법을 이용한다. 블록 기반의 영상 압축 방법은 영상을 특정 블록 단위로 나누어서 처리하는 방법으로서, 메모리 사용과 연산량을 감소시킬 수 있다.
- [71] 도 3은 본 발명에 적용될 수 있는 코딩 유닛의 분할 구조를 설명하기 위한 도면이다.
- [72] 인코더는 하나의 영상(또는 픽처)을 사각형 형태의 코딩 트리 유닛(CTU: Coding Tree Unit) 단위로 분할한다. 그리고, 래스터 스캔 순서(raster scan order)에 따라 하나의 CTU 씩 순차적으로 인코딩한다.
- [73] HEVC에서 CTU의 크기는 64×64, 32×32, 16×16 중 어느 하나로 정해질 수 있다. 인코더는 입력된 영상의 해상도 또는 입력된 영상의 특성 등에 따라 CTU의

크기를 선택하여 사용할 수 있다. CTU은 휘도(luma) 성분에 대한 코딩 트리 블록(CTB: Coding Tree Block)과 이에 대응하는 두 개의 색차(chroma) 성분에 대한 CTB를 포함한다.

- [74] 하나의 CTU은 쿼드-트리(Quad-tree) 구조로 분할될 수 있다. 즉, 하나의 CTU은 정사각형 형태를 가지면서 절반의 수평 크기(half horizontal size) 및 절반의 수직 크기(half vertical size)를 가지는 4개의 유닛으로 분할되어 코딩 유닛(CU: Coding Unit)이 생성될 수 있다. 이러한 쿼드-트리 구조의 분할은 재귀적으로 수행될 수 있다. 즉, CU은 하나의 CTU로부터 쿼드-트리 구조로 계층적으로 분할된다.
- [75] CU은 입력 영상의 처리 과정, 예컨대 인트라(intra)/인터(inter) 예측이 수행되는 코딩의 기본 단위를 의미한다. CU은 휘도(luma) 성분에 대한 코딩 블록(CB: Coding Block)과 이에 대응하는 두 개의 색차(chroma) 성분에 대한 CB를 포함한다. HEVC에서 CU의 크기는 64×64, 32×32, 16×16, 8×8 중 어느 하나로 정해질 수 있다.
- [76] 도 3을 참조하면, 쿼드-트리의 루트 노드(root node)는 CTU와 관련된다. 쿼드-트리는 리프 노드(leaf node)에 도달할 때까지 분할되고, 리프 노드는 CU에 해당한다.
- [77] 보다 구체적으로 살펴보면, CTU는 루트 노드(root node)에 해당되고, 가장 작은 깊이(depth)(즉, depth=0) 값을 가진다. 입력 영상의 특성에 따라 CTU가 분할되지 않을 수도 있으며, 이 경우 CTU은 CU에 해당한다.
- [78] CTU은 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 1(depth=1)인 하위 노드들이 생성된다. 그리고, 1의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 CU에 해당한다. 예를 들어, 도 3(b)에서 노드 a, b 및 j에 대응하는 CU(a), CU(b), CU(j)는 CTU에서 한 번 분할되었으며, 1의 깊이를 가진다.
- [79] 1의 깊이를 가지는 노드 중 적어도 어느 하나는 다시 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 1(즉, depth=2)인 하위 노드들이 생성된다. 그리고, 2의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 CU에 해당한다. 예를 들어, 도 3(b)에서 노드 c, h 및 i에 대응하는 CU(c), CU(h), CU(i)는 CTU에서 두 번 분할되었으며, 2의 깊이를 가진다.
- [80] 또한, 2의 깊이를 가지는 노드 중 적어도 어느 하나는 다시 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 3(즉, depth=3)인 하위 노드들이 생성된다. 그리고, 3의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 CU에 해당한다. 예를 들어, 도 3(b)에서 노드 d, e, f, g에 대응하는 CU(d), CU(e), CU(f), CU(g)는 CTU에서 3번 분할되었으며, 3의 깊이를 가진다.
- [81] 인코더에서는 비디오 영상의 특성(예를 들어, 해상도)에 따라서 혹은 부호화의 효율을 고려하여 CU의 최대 크기 또는 최소 크기를 결정할 수 있다. 그리고, 이에 대한 정보 또는 이를 유도할 수 있는 정보가 비트스트림에 포함될 수 있다. 최대 크기를 가지는 CU를 최대 코딩 유닛(LCU: Largest Coding Unit)이라고 지칭하며,

- 최소 크기를 가지는 CU를 최소 코딩 유닛(SCU: Smallest Coding Unit)이라고 지칭할 수 있다.
- [82] 또한, 트리 구조를 갖는 CU은 미리 정해진 최대 깊이 정보(또는, 최대 레벨 정보)를 가지고 계층적으로 분할될 수 있다. 그리고, 각각의 분할된 CU은 깊이 정보를 가질 수 있다. 깊이 정보는 CU의 분할된 횟수 및/또는 정도를 나타내므로, CU의 크기에 관한 정보를 포함할 수도 있다.
- [83] LCU가 쿼드 트리 형태로 분할되므로, LCU의 크기 및 최대 깊이 정보를 이용하면 SCU의 크기를 구할 수 있다. 또는 역으로, SCU의 크기 및 트리의 최대 깊이 정보를 이용하면, LCU의 크기를 구할 수 있다.
- [84] 하나의 CU에 대하여, 해당 CU이 분할 되는지 여부를 나타내는 정보(예를 들어, 분할 CU 플래그(split_cu_flag))가 디코더에 전달될 수 있다. 이 분할 모드는 SCU을 제외한 모든 CU에 포함되어 있다. 예를 들어, 분할 여부를 나타내는 플래그의 값이 '1'이면 해당 CU은 다시 4개의 CU으로 나누어지고, 분할 여부를 나타내는 플래그의 값이 '0'이면 해당 CU은 더 이상 나누어지지 않고 해당 CU에 대한 처리 과정이 수행될 수 있다.
- [85] 상술한 바와 같이, CU은 인트라 예측 또는 인터 예측이 수행되는 코딩의 기본 단위이다. HEVC는 입력 영상을 보다 효과적으로 코딩하기 위하여 CU를 예측 유닛(PU: Prediction Unit) 단위로 분할한다.
- [86] PU는 예측 블록을 생성하는 기본 단위로서, 하나의 CU 내에서도 PU 단위로 서로 다르게 예측 블록을 생성할 수 있다. 다만, 하나의 CU 내에 속한 PU들은 인트라 예측과 인터 예측이 혼합되어 사용되지 않으며, 하나의 CU 내에 속한 PU들은 동일한 예측 방법(즉, 인트라 예측 혹은 인터 예측)으로 코딩된다.
- [87] PU는 쿼드-트리 구조로 분할되지 않으며, 하나의 CU에서 미리 정해진 형태로 한번 분할된다. 이에 대하여 아래 도면을 참조하여 설명한다.
- [88] 도 4는 본 발명에 적용될 수 있는 예측 유닛을 설명하기 위한 도면이다.
- [89] PU는 PU가 속하는 CU의 코딩 모드로 인트라 예측 모드가 사용되는지 인터 예측 모드가 사용되는지에 따라 상이하게 분할된다.
- [90] 도 4(a)는 인트라 예측 모드가 사용되는 경우의 PU를 예시하고, 도 4(b)는 인터 예측 모드가 사용되는 경우의 PU를 예시한다.
- [91] 도 4(a)를 참조하면, 하나의 CU의 크기가 $2N \times 2N$ ($N=4,8,16,32$)인 경우를 가정하면, 하나의 CU는 2가지 타입(즉, $2N \times 2N$ 또는 $N \times N$)으로 분할될 수 있다.
- [92] 여기서, $2N \times 2N$ 형태의 PU로 분할되는 경우, 하나의 CU 내에 하나의 PU만이 존재하는 것을 의미한다.
- [93] 반면, $N \times N$ 형태의 PU로 분할되는 경우, 하나의 CU는 4개의 PU로 분할되고, 각 PU 단위 별로 서로 다른 예측 블록이 생성된다. 다만, 이러한 PU의 분할은 CU의 휘도 성분 에 대한 CB의 크기가 최소 크기인 경우(즉, CU가 SCU인 경우)에만 수행될 수 있다.
- [94] 도 4(b)를 참조하면, 하나의 CU의 크기가 $2N \times 2N$ ($N=4,8,16,32$)인 경우를

- 가정하면, 하나의 CU는 8가지의 PU 타입(즉, $2N \times 2N$, $N \times N$, $2N \times N$, $N \times 2N$, $nL \times 2N$, $nR \times 2N$, $2N \times nU$, $2N \times nD$)으로 분할될 수 있다.
- [95] 인트라 예측과 유사하게, $N \times N$ 형태의 PU 분할은 CU의 휘도 성분 에 대한 CB의 크기가 최소 크기인 경우(즉, CU가 SCU인 경우)에만 수행될 수 있다.
- [96] 인터 예측에서는 가로 방향으로 분할되는 $2N \times N$ 형태 및 세로 방향으로 분할되는 $N \times 2N$ 형태의 PU 분할을 지원한다.
- [97] 또한, 비대칭 움직임 분할(AMP: Asymmetric Motion Partition) 형태인 $nL \times 2N$, $nR \times 2N$, $2N \times nU$, $2N \times nD$ 형태의 PU 분할을 지원한다. 여기서, 'n'은 $2N$ 의 $1/4$ 값을 의미한다. 다만, AMP는 PU가 속한 CU가 최소 크기의 CU인 경우 사용될 수 없다.
- [98] 하나의 CTU 내의 입력 영상을 효율적으로 부호화하기 위해 코딩 유닛(CU), 예측 유닛(PU), 변환 유닛(TU)의 최적의 분할 구조는 아래와 같은 수행 과정을 거쳐 최소 율-왜곡(Rate-Distortion) 값을 기반으로 결정될 수 있다. 예를 들어, 64×64 CTU 내 최적의 CU 분할 과정을 살펴보면, 64×64 크기의 CU에서 8×8 크기의 CU까지의 분할 과정을 거치면서 율-왜곡 비용을 계산할 수 있다. 구체적인 과정은 다음과 같다.
- [99] 1) 64×64 크기의 CU에 대해 인터/인트라 예측, 변환/양자화, 역양자화/역변환 및 엔트로피 인코딩 수행을 통해 최소의 율-왜곡 값을 발생시키는 최적의 PU와 TU의 분할 구조를 결정한다.
- [100] 2) 64×64 CU를 32×32 크기의 CU 4개로 분할하고 각 32×32 CU에 대해 최소의 율-왜곡 값을 발생시키는 최적의 PU와 TU의 분할 구조를 결정한다.
- [101] 3) 32×32 CU를 16×16 크기의 CU 4개로 다시 분할하고, 각 16×16 CU에 대해 최소의 율-왜곡 값을 발생시키는 최적의 PU와 TU의 분할 구조를 결정한다.
- [102] 4) 16×16 CU를 8×8 크기의 CU 4개로 다시 분할하고, 각 8×8 CU에 대해 최소의 율-왜곡 값을 발생시키는 최적의 PU와 TU의 분할 구조를 결정한다.
- [103] 5) 위의 3)의 과정에서 산출한 16×16 CU의 율-왜곡 값과 위의 4)의 과정에서 산출한 4개 8×8 CU의 율-왜곡 값의 합을 비교하여 16×16 블록 내에서 최적의 CU의 분할 구조를 결정한다. 이 과정을 나머지 3개의 16×16 CU들에 대해서도 동일하게 수행한다.
- [104] 6) 위의 2)의 과정에서 계산된 32×32 CU의 율-왜곡 값과 위의 5)의 과정에서 획득한 4개 16×16 CU의 율-왜곡 값의 합을 비교하여 32×32 블록 내에서 최적의 CU의 분할 구조를 결정한다. 이 과정을 나머지 3개의 32×32 CU들에 대해서도 동일하게 수행한다.
- [105] 7) 마지막으로, 위의 1)의 과정에서 계산된 64×64 CU의 율-왜곡 값과 위의 6)의 과정에서 획득한 4개 32×32 CU의 율-왜곡 값의 합을 비교하여 64×64 블록 내에서 최적의 CU의 분할 구조를 결정한다.
- [106] 인트라 예측 모드에서, PU 단위로 예측 모드가 선택되고, 선택된 예측 모드에 대해 실제 TU 단위로 예측과 재구성이 수행된다.

- [107] TU는 실제 예측과 재구성이 수행되는 기본 단위를 의미한다. TU는 휘도(luma) 성분에 대한 변환 블록(TB: Transform Block)과 이에 대응하는 두 개의 색차(chroma) 성분에 대한 TB를 포함한다.
- [108] 앞서 도 3의 예시에서 하나의 CTU가 쿼드-트리 구조로 분할되어 CU가 생성되는 것과 같이, TU는 코딩하려는 하나의 CU로부터 쿼드-트리 구조로 계층적으로 분할된다.
- [109] TU는 쿼드-트리 구조로 분할되므로 CU로부터 분할된 TU는 다시 더 작은 하위 TU로 분할될 수 있다. HEVC에서는 TU의 크기는 32x32, 16x16, 8x8, 4x4 중 어느 하나로 정해질 수 있다.
- [110] 다시 도 3을 참조하면, 쿼드-트리의 루트 노드(root node)는 CU와 관련된다고 가정한다. 쿼드-트리는 리프 노드(leaf node)에 도달할 때까지 분할되고, 리프 노드는 TU에 해당한다.
- [111] 보다 구체적으로 살펴보면, CU는 루트 노드(root node)에 해당되고, 가장 작은 깊이(depth)(즉, depth=0) 값을 가진다. 입력 영상의 특성에 따라 CU가 분할되지 않을 수도 있으며, 이 경우 CU는 TU에 해당한다.
- [112] CU는 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 1(depth=1)인 하위 노드들이 생성된다. 그리고, 1의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 TU에 해당한다. 예를 들어, 도 3(b)에서 노드 a, b 및 j에 대응하는 TU(a), TU(b), TU(j)는 CU에서 한 번 분할되었으며, 1의 깊이를 가진다.
- [113] 1의 깊이를 가지는 노드 중 적어도 어느 하나는 다시 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 1(즉, depth=2)인 하위 노드들이 생성된다. 그리고, 2의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 TU에 해당한다. 예를 들어, 도 3(b)에서 노드 c, h 및 i에 대응하는 TU(c), TU(h), TU(i)는 CU에서 두 번 분할되었으며, 2의 깊이를 가진다.
- [114] 또한, 2의 깊이를 가지는 노드 중 적어도 어느 하나는 다시 쿼드 트리 형태로 분할될 수 있으며, 그 결과 깊이 3(즉, depth=3)인 하위 노드들이 생성된다. 그리고, 3의 깊이를 가지는 하위 노드에서 더 이상 분할되지 않은 노드(즉, 리프 노드)는 CU에 해당한다. 예를 들어, 도 3(b)에서 노드 d, e, f, g에 대응하는 TU(d), TU(e), TU(f), TU(g)는 CU에서 3번 분할되었으며, 3의 깊이를 가진다.
- [115] 트리 구조를 갖는 TU는 미리 정해진 최대 깊이 정보(또는, 최대 레벨 정보)를 가지고 계층적으로 분할될 수 있다. 그리고, 각각의 분할된 TU은 깊이 정보를 가질 수 있다. 깊이 정보는 TU의 분할된 횟수 및/또는 정도를 나타내므로, TU의 크기에 관한 정보를 포함할 수도 있다.
- [116] 하나의 TU에 대하여, 해당 TU이 분할 되는지 여부를 나타내는 정보(예를 들어, 분할 TU 플래그(split_transform_flag))가 디코더에 전달될 수 있다. 이 분할 정보는 최소 크기의 TU을 제외한 모든 TU에 포함되어 있다. 예를 들어, 분할 여부를 나타내는 플래그의 값이 '1'이면 해당 TU은 다시 4개의 TU으로

나누어지고, 분할 여부를 나타내는 플래그의 값이 '0'이면 해당 TU은 더 이상 나누어지지 않는다.

[117]

[118] 인루프 필터링(In-loop Filtering)

[119] 필터링부(도 1의 경우 160, 도 2의 경우 240)는 블록화 현상(blocking artifact)을 제거하기 위한 디블록킹 필터링(Deblocking Filtering)을 수행하고, 또한 양자화 등의 손실 압축에 의해 발생하는 정보의 손실을 보상하기 위한 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)을 적용할 수 있다. 이를 통해, 주관적 화질뿐 아니라 압축 효율을 향상시킬 수 있다

[120] HEVC에서는 H.264/AVC와 유사한 인루프 디블록킹 필터를 사용한다. HEVC에서는 CU, PU, TU 들과 같은 다양한 블록이 정의됨으로써, 다양한 블록의 경계가 존재한다. HEVC에서는 4x4 블록 간의 경계를 제외하고 이들 경계를 모두 통합하여 디블록킹 필터링이 적용된다. 각 경계 별로 디블록킹이 적용 여부(on/off)가 결정되고, 강한(strong) 필터링/약한(weak) 필터링이 결정된다. 이는 경계를 기준으로 양방향 픽셀 값들 간의 차이(gradient)와 블록 내 양자화 파라미터(QP: Quantization Parameter)를 기반으로 결정될 수 있다.

[121] SAO는 HEVC에서 새롭게 도입되었다. 이는 서로 다른 카테고리(category)로 픽셀을 분류하고, 카테고리에 기반하여 각 픽셀(즉, 디블록킹 필터가 적용된 픽처 내 각 픽셀)에 오프셋 값(offset value)를 더해준다.

[122] 이때, 인코더는 복원 영상과 원본 영상 간의 에러를 보정하기 위한 오프셋 값을 계산하고, 이를 디코더에게 전송한다. 이때, 각 픽셀 단위로 오프셋 값을 전송하면, 오프셋 전송을 위해 시그널링 오버헤드가 커지므로 HEVC에서는 각 CTU 단위로 오프셋 값을 전송한다. 즉, HEVC에서 SAO는 CTU 단위로 수행된다.

[123] HEVC에서 인코더는 현재 CTU에 대하여 해당 CTU 내 픽셀 특성을 고려하여 SAO를 사용할지 여부, 에지 오프셋(EO: edge offset)을 적용할지 여부, 밴드 오프셋(BO: band offset)을 적용할지 여부를 결정하고, 각 CTU 별로 디코더에게 전송할 수 있다.

[124] BO는 특정 밝기 값 대역에 대하여 에러를 보정하는 경우에 이용되고, EO는 특정한 에지 방향의 픽셀의 에러를 보정하는 경우에 이용된다.

[125] 만약, CTU에 EO이 사용되는 경우, 해당 CTU에 어떠한 클래스가 사용되는지 정보가 추가로 디코더에게 전송된다. 여기서, 클래스는 각 픽셀의 에지 방향(edge direction)에 기반하여 픽셀을 분류하기 위한 4가지의 1차원적인 3개의 픽셀 패턴을 의미한다. $\{(x-1, y), (x, y), (x+1, y)\}$ 의 패턴(수평 클래스), $\{(x, y-1), (x, y), (x, y+1)\}$ 의 패턴(수직 클래스), $\{(x-1, y+1), (x, y), (x+1, y-1)\}$ 의 패턴(45°클래스), $\{(x-1, y-1), (x, y), (x+1, y+1)\}$ 의 패턴(135°클래스)과 같이 총 4가지의 패턴(즉, 클래스)가 이용된다. 즉, 인코더는 각 CTU에서 위의 4가지의 클래스 중 어떠한 클래스가 이용될 때 EO의 성능이 최대가 되는지 판단함으로써 특정 클래스를 결정하고, 결정된 클래스 정보를 디코더에게 전송한다.

- [126] 그리고, 인코더/디코더는 해당 CTU 내 필터링을 수행할 각 픽셀 별로 해당 픽셀 값과 이웃 픽셀 값을 이용하여 픽셀 단위로 카테고리를 계산한다. 이때, 상술한 바와 같이 CTU의 클래스에 따라 카테고리를 계산할 때 이용되는 이웃 픽셀이 결정된다. 각 픽셀은 제1 카테고리(현재 픽셀 값이 2개의 이웃한 픽셀 값보다 큰 경우), 제2 카테고리(현재 픽셀 값이 2개의 이웃한 픽셀 값보다 작은 경우), 제3 카테고리(현재 픽셀 값이 2개의 이웃한 픽셀 중 어느 하나의 값과 동일한 경우), 제4 카테고리(나머지)로 분류될 수 있다.
- [127] 인코더는 각 카테고리 별로 오프셋 값을 결정하고 디코더에게 전송하고, 디코더는 각 픽셀 별로 카테고리를 계산한 후, 카테고리에 해당하는 인코더로부터 수신한 오프셋 값을 해당 복원 픽셀에 더함으로써 SAO의 수행을 완료할 수 있다.
- [128] CTU에 BO이 사용되는 경우, 인코더는 CTU 내 모든 픽셀들을 픽셀 값에 따라 다중의 밴드(multiple band)로 분류한다. 입력 영상이 8비트 깊이를 가지는 경우, 강도 범위는 0부터 최대 강도 255 사이에서 32개의 동일한 간격(즉, 밴드)으로 나뉜다. 이 경우, 각 밴드는 8 픽셀 넓이(pixel wide)를 가진다.
- [129] 인코더는 32개의 밴드 중에서 연속하는 4개의 밴드에 대하여 오프셋 값을 디코더에게 전송한다. 이때, 인코더는 밴드 오프셋이 전송되는 밴드의 시작 위치에 대한 정보도 디코더에게 함께 전송한다.
- [130] 디코더는 CTU 내 각 픽셀을 픽셀 값이 속하는 밴드로 매핑한 후, 매핑된 밴드에 대응되는 밴드 오프셋 값을 더한다. 이때, 오프셋 값이 전송되지 않은 밴드에서는 오프셋 값을 0으로 간주한다.
- [131] 위와 같이 양자화 등의 부호화 과정을 통해 발생하는 원본 영상과 복원 영상 간의 왜곡을 화소(sample) 단위의 오프셋(offset)을 통해 보상함으로써 주관적 화질 및 부호화 효율의 향상이 기대될 수 있다.
- [132] 도 5는 본 발명이 적용될 수 있는 실시예로서, 코딩 트리 유닛 단위에서 샘플 적응적 오프셋이 전송되는 경우를 예시한다.
- [133] 도 5를 참조하면, 코딩 트리 유닛(CTU) 단위로 SAO가 적용되는지(SAO on) 또는 SAO가 적용되지 않는지(SAO off) 정해질 수 있다.
- [134] 즉, SAO 값(예를 들어, SAO 절대값 및 SAO의 부호)은 SAO가 적용되는 CTU 단위로 인코더로부터 디코더에게 시그널링될 수 있다.
- [135]
- [136] 가변 블록 단위로 SAO 전송/적용 방법
- [137] 차세대 비디오 콘텐츠들은 4K 또는 8K의 영상 해상도를 가지기 때문에, 비디오 코덱에서 사용하는 CTU 크기도 함께 커지게 될 가능성이 높다. 예를 들어, 512x512 또는 256x256 블록 등이 기본 CTU 크기로 사용될 수 있다.
- [138] 상술한 바와 같이, 고정된 CTU 단위로 SAO를 전송하는 것은 SAO의 성능을 저하시키는 문제점이 있다. 크기가 큰 블록에서는 적응적 오프셋의 정밀도가 저하되며, 또한 하나의 CTU 블록안에 다양한 경계(edge) 방향이 존재할 수 있다.

- [139] 이에 본 발명에서는 디블록킹 필터가 적용된 영상에 대해서 SAO를 적용할 때, SAO의 적용 단위를 가변적으로 결정하고, 가변 크기의 블록 단위에서 샘플 적응적 오프셋을 전송하는 방법을 제안한다.
- [140] 이하, 본 발명의 설명에 있어서, 에지 오프셋(edge offset) 및/또는 밴드 오프셋(band offset)을 SAO으로 통칭하여 설명한다.
- [141] 또한, 이하 본 발명의 설명의 편의를 위해 CTU(또는 CTB) 및/또는 CU(또는 CB)를 이용하여 설명하는 경우에도 이는 하나의 예시에 불과하며, 본 발명이 이에 한정되는 것은 아니다.
- [142]
- [143] 실시예 1
- [144] 본 발명의 일 실시예에 따르면, SAO이 전송되는 블록의 단위가 슬라이스(또는 픽처) 단위로 정해질 수 있다. 즉, 인코더는 슬라이스 또는 픽처 단위에서 SAO이 전송되는 블록 단위에 대한 정보를 디코더에게 전송할 수 있다.
- [145] 이때, 인코더는 SAO이 전송되는 블록의 단위에 대한 정보를 픽처 또는 슬라이스가 분할되는 소정의 크기의 블록(예를 들어, CTU/CTB 또는 CU/CB)로부터 분할되는 깊이(depth)로서 디코더에게 전송할 수 있다.
- [146] 이때, SAO이 전송되는 블록 단위에 대한 정보는 슬라이스 헤더(slice header), 픽처 파라미터 세트(PPS: picture parameter set), 시퀀스 파라미터 세트(SPS: sequence parameter set), 비디오 파라미터 세트(VPS: video parameter set) 등에서 전송될 수 있다. 이는, SAO이 전송되는 블록의 단위가 슬라이스, 픽처, 시퀀스 또는 비디오 단위로 정해질 수 있다는 것을 의미한다.
- [147] 슬라이스 헤더는 독립적인 슬라이스 세그먼트(independent slice segment)의 슬라이스 세그먼트 헤더를 의미하며, 여기서 독립적인 슬라이스 세그먼트는 현재 슬라이스 세그먼트이거나 또는 디코딩 순서에 따라 현재 종속적인 슬라이스 세그먼트(dependent slice segment)에 앞서는 가장 최근의 독립적인 슬라이스 세그먼트를 의미한다.
- [148] 픽처 파라미터 세트(PPS)는 각 슬라이스 세그먼트 헤더 내에서 획득된 신택스 요소(syntax element)에 의해 결정되는 0 이상의 전체 코딩된 픽처에 적용되는 신택스 요소를 포함하는 신택스 구조를 의미한다.
- [149] 시퀀스 파라미터 세트(SPS)는 각 슬라이스 세그먼트 헤더 내에서 획득된 신택스 요소에 의해 참조되는 PPS 내에서 획득된 신택스 요소의 콘텐츠(content)에 의해 결정되는 0 이상의 코딩된 비디오 시퀀스(CVS: coded video sequence)에 적용되는 신택스 요소를 포함하는 신택스 구조를 의미한다.
- [150] 비디오 파라미터 세트(VPS)는 각 슬라이스 세그먼트 헤더 내에서 획득된 신택스 요소에 의해 참조되는 PPS 내에서 획득된 신택스 요소에 의해 참조되는 SPS 내에서 획득된 신택스 요소의 콘텐츠(content)에 의해 결정되는 0 이상의 CVS에 적용되는 신택스 요소를 포함하는 신택스 구조를 의미한다.
- [151] 표 1는 본 발명의 일 실시예를 따르는 가변 크기의 블록 단위로 SAO을 전송하기

위한 선택스를 예시한다.

[152] [표1]

slice_segment_header() {	Descriptor
...	
sao_control_depth	ue(v)
...	

[153] 표 1에서는 슬라이스 세그먼트 헤더에서 SAO이 전송되는 블록의 단위에 대한 정보가 전송되는 경우를 예시한다.

[154] 표 1을 참조하면, 슬라이스 헤더에서 전송되는 SAO 제어 깊이(sao_control_depth)는 슬라이스 단위에서 SAO의 전송 방법을 알려주는 선택스이다. 즉, SAO 제어 깊이(sao_control_depth)는 SAO이 전송되는 블록의 단위를 특정할 수 있다.

[155] 만약, SAO 제어 깊이(sao_control_depth) 값이 0이면, SAO은 부호화 하고 있는 가장 큰 블록 단위인 CTU 단위로 적용된다. 즉, SAO은 CTU 단위로 전송될 수 있다.

[156] SAO 제어 깊이(sao_control_depth) 값이 1이면, SAO은 CTU를 쿼드트리 형태로 분할된 4개의 블록 단위로 전송될 수 있다.

[157] 또한, SAO 제어 깊이(sao_control_depth) 값이 2이면, SAO은 이전 단계의 4개의 블록이 다시 쿼드트리 형태로 분할된 더 작은 블록 단위로 전송된다. 즉, CTU 기준으로 16개의 서브-블록 단위로 SAO이 전송될 수 있다.

[158] 이때, SAO 제어 깊이(sao_control_depth) 선택스 요소는 미리 정의된 최소 CU와 같은 값까지 가질 수 있다.

[159] 한편, 표 1에서 SAO 제어 깊이(sao_control_depth)는 SAO이 전송되는 블록의 단위를 지시하는 선택스 요소로서 하나의 예시에 불과하며, 이와 상이한 명칭이 이용될 수 있음은 물론이다.

[160] 도 6은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO을 전송하는 방법을 예시한다.

[161] 도 6에서는 SAO 제어 깊이(sao_control_depth) 값을 이용하여 가변적인 SAO을 전송 방법을 나타내고, SAO 제어 깊이(sao_control_depth) 값이 1인 경우를 예시한다.

[162] 도 6에서 A, B, C, D, E, F, G, H, I, J, K, L은 CTU를 나타낸다. 또한, 도 6에서 음영이 표시된 블록은 SAO가 적용되는 블록을 나타내고, 음영이 표시되지 않은 블록은 SAO가 적용되지 않는 블록을 나타낸다.

[163] SAO 제어 깊이(sao_control_depth) 값이 1인 경우이므로, 각 CTU는 쿼드트리 형태로 4개의 서브-블록으로 분할되고, 각 서브-블록 단위로 SAO이 전송될 수 있다.

- [164] 도 7은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.
- [165] 도 7에서는 SAO 제어 깊이(sao_control_depth) 값을 이용하여 가변적인 SAO를 전송 방법을 나타내고, SAO 제어 깊이(sao_control_depth) 값이 2인 경우를 예시한다.
- [166] 도 7에서, A, B, C, D, E, F, G, H, I, J, K, L은 CTU를 나타낸다. 또한, 도 7에서 음영이 표시된 블록은 SAO가 적용되는 블록을 나타내고, 음영이 표시되지 않은 블록은 SAO가 적용되지 않는 블록을 나타낸다.
- [167] SAO 제어 깊이(sao_control_depth) 값이 2인 경우이므로, CTU은 쿼드트리 형태로 4개의 블록으로 분할되고, 또한 각 블록은 쿼드트리 형태로 다시 4개의 서브-블록으로 분할된다. 즉, CTU는 16개의 서브-블록으로 분할된다. 각 서브-블록 단위로 SAO이 전송될 수 있다.
- [168] 본 발명에 따라 앞서 도 6 및 도 7과 같이, 서브-블록 단위에서 SAO이 전송되면, 기존과 대비하여 보다 작은 블록 단위에서 SAO를 적용함으로써 SAO의 정확도 또는 성능을 높일 수 있으며, 이에 따라 SAO 적용 전후의 영상 간(즉, 원본 영상과 복원된 영상)의 오차를 더 크게 줄일 수 있어 화질을 향상시킬 수 있다.
- [169] 다만, 보다 작은 블록 단위에서 SAO이 전송되므로 시그널링 오버헤드는 증가될 수 있다.
- [170] 앞서 도 7에서 A, D, J 블록의 경우에는 작은 블록 단위에서 SAO이 전송되더라도 모든 블록에서 SAO가 적용되지 않으므로, 이 경우에는 SAO을 더 큰 블록 단위에서 전송하는 것이 효율적이다.
- [171] 또한, 이와 유사하게 C, F 블록의 경우에는 큰 블록 단위인지 작은 블록 단위인지에 상관없이 모든 블록에서 SAO이 적용된다. 따라서 이 경우에도 작은 블록 단위보다 큰 블록 단위에서 SAO를 적용하는 것이 효과적일 수 있다.
- [172]
- [173] 실시예 2
- [174] 본 발명의 일 실시예에 따르면, SAO이 전송되는 블록의 단위가 슬라이스 또는 픽처가 분할되는 소정의 크기의 블록(예를 들어, CTU/CTB 또는 CU/CB) 단위로 정해질 수 있다. 인코더는 슬라이스 또는 픽처가 분할되는 소정의 크기의 블록(예를 들어, CTU/CTB 또는 CU/CB) 단위로 SAO이 전송되는 블록 단위에 대한 정보를 디코더에게 전송할 수 있다.
- [175] 이때, 인코더는 SAO이 전송되는 블록의 단위에 대한 정보를 슬라이스 또는 픽처가 분할되는 소정의 크기의 블록(예를 들어, CTU/CTB 또는 CU/CB)으로부터 분할되는 깊이(depth)로서 디코더에게 전송할 수 있다.
- [176] 표 2는 본 발명의 일 실시예를 따르는 가변 크기의 블록 단위로 SAO을 전송하기 위한 신택스를 예시한다.

[177] [표2]

coding_tree_unit() {	Descriptor
...	
sao_control_cu_depth	ue(v)
...	

- [178] 표 2를 참조하면, CTU에서 전송되는 SAO 제어 CU 깊이(sao_control_cu_depth)는 CTU 단위에서 SAO의 전송 방법을 알려주는 선택스이다. 즉, SAO 제어 CU 깊이(sao_control_cu_depth)는 SAO이 전송되는 블록의 단위를 특정할 수 있다.
- [179] 만약, SAO 제어 CU 깊이(sao_control_cu_depth) 값이 0이면, SAO은 부호화 하고 있는 가장 큰 블록 단위인 CTU 단위로 적용된다. 즉, SAO은 CTU 단위로 전송될 수 있다.
- [180] SAO 제어 CU 깊이(sao_control_cu_depth) 값이 1이면, SAO은 CTU를 쿼드트리 형태로 분할된 4개의 블록 단위로 전송될 수 있다.
- [181] 또한, SAO 제어 CU 깊이(sao_control_cu_depth) 값이 2이면, SAO은 이전 단계의 4개의 블록이 다시 쿼드트리 형태로 분할된 더 작은 블록 단위로 전송될 수 있다. 즉, CTU 기준으로 16개의 서브-블록 단위로 SAO이 전송될 수 있다.
- [182] 이때, SAO 제어 CU 깊이(sao_control_cu_depth) 선택스 요소는 미리 정의된 최소 CU와 같은 값까지 가질 수 있다.
- [183] 한편, 표 2에서 SAO 제어 CU 깊이(sao_control_cu_depth)는 SAO이 전송되는 블록의 단위를 지시하는 선택스 요소로서 하나의 예시에 불과하며, 이와 상이한 명칭이 이용될 수 있음은 물론이다.
- [184] 도 8은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO을 전송하는 방법을 예시한다.
- [185] 도 8에서는 SAO 제어 CU 깊이(sao_control_cu_depth) 값을 이용하여 가변적인 SAO을 전송 방법을 나타낸다. 즉, SAO 제어 CU 깊이(sao_control_cu_depth) 값을 이용하여 각각의 CTU 별로 SAO을 전송하는 블록 단위를 정의(또는 지시)될 수 있다.
- [186] 도 8에서 A, B, C, D, E, F, G, H, I, J, K, L은 CTU를 나타낸다. 또한, 도 8에서 음영이 표시된 블록은 SAO가 적용되는 블록을 나타내고, 음영이 표시되지 않은 블록은 SAO가 적용되지 않는 블록을 나타낸다.
- [187] 도 8에서 A, C, D, F, J 블록의 경우 SAO 제어 CU 깊이(sao_control_cu_depth) 값은 0이고, B, E, G, K 블록의 경우 SAO 제어 CU 깊이(sao_control_cu_depth) 값은 1이며, H, I, L 블록의 경우 SAO 제어 CU 깊이(sao_control_cu_depth) 값은 2인 경우를 나타낸다.
- [188] 이처럼, 각 블록 단위에서 SAO의 특성이 유사한 블록은 큰 블록 단위로

전송하고, 작은 블록 단위에서 SAO의 특성이 다르게 분포하는 경우에는 작은 블록 단위로 샘플 적응적 오프셋을 전송할 수 있다. 즉, SAO이 전송되는 블록 단위는 각 블록 단위로 가변적으로 정해질 수 있다.

[189]

[190] 실시예 3

[191] 앞서 설명한 실시예 1 및 실시예 2를 조합하여 이용할 수 있다. 즉, SAO이 전송되는 블록의 단위가 실시예 1과 같이 슬라이스(또는 픽처) 단위 또는 실시예 2와 같이 픽처(또는 슬라이스)가 분할되는 소정의 크기의 블록(예를 들어, CTU/CTB 또는 CU/CB) 단위에서 선택적으로 정해질 수도 있다.

[192] 표 3 및 4는 본 발명의 일실시예를 따르는 가변 크기의 블록 단위로 SAO을 전송하기 위한 신택스를 예시한다.

[193] [표3]

slice_segment_header() {	Descriptor
...	
slice_sao_control_flag	
if (slice_sao_control_flag)	
sao_control_depth	ue(v)
...	

[194] [표4]

coding_tree_unit() {	Descriptor
...	
if (!slice_sao_control_flag)	
sao_control_cu_depth	ue(v)
...	

[195] 표 3 및 표 4를 참조하면, 슬라이스 헤더에서 전송되는 슬라이스 SAO 제어 플래그(slice_sao_control_flag)는 슬라이스 단위에서 SAO이 전송되는지 여부를 지시하는 플래그를 의미한다.

[196] 즉, 슬라이스 SAO 제어 플래그(slice_sao_control_flag) 값이 1이면, 앞서 실시예 1과 같이 SAO 제어 깊이(sao_control_depth) 신택스를 사용하여 슬라이스 단위에서 SAO이 전송되는 블록의 단위가 정해질 수 있다. 이때, SAO 제어 깊이(sao_control_depth) 신택스의 의미는 앞서 실시예 1에서의 설명과 동일하다.

[197] 반면, 슬라이스 SAO 제어 플래그(slice_sao_control_flag) 값이 0이면, SAO 제어 CU 깊이(sao_control_cu_depth) 신택스를 사용하여 CTU 단위에서 SAO이

전송되는 블록의 단위가 정해질 수 있다. 이때, SAO 제어 CU 깊이(sao_control_cu_depth)의 신택스 의미는 앞서 실시예 2에서의 설명과 동일하다.

[198]

[199] 실시예 4

[200] 상기 실시예에 따라, 샘플 적응적 오프셋의 가변적인 전송은 슬라이스 단위 또는 CTU 단위에서 결정될 수 있다.

[201] 다만, 하나의 CU로 부호화된 블록은 유사한 블록 특징을 가질 수 있기 때문에 하나의 CU로 구분된 블록 안에서 SAO를 나누어 전송하는 것은 비효율적일 수 있다.

[202] 따라서, 본 발명의 다른 일 실시예에 따르면 SAO의 전송 가능한 블록 단위와 CU 블록 분할 정보를 함께 사용하여, SAO이 전송되는 블록의 단위가 정해질 수 있다. 즉, 인코더는 SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에 정의한 SAO의 전송 블록 단위에 따라 항상 SAO를 전송하지 않고, CU 깊이 보다 작을 때에만 SAO를 전송할 수 있다. 따라서, SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에 정의한 블록 단위를 SAO 전송 가능한 블록 단위로 지칭할 수 있다.

[203] 이에 대하여 아래 도면을 참조하여 보다 상세히 살펴본다.

[204] 도 9는 본 발명의 일 실시예에 따른 SAO를 전송하는 단위를 결정하는 방법을 예시한다.

[205] 도 9를 참조하면, 인코더/디코더는 CU 깊이가 SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에서 지시된 값보다 같거나 큰지 판단한다(S901).

[206] S901 단계에서 판단한 결과, CU 깊이가 SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에서 지시된 값보다 같거나 큰 경우, SAO는 SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에서 지시된 값에 따른 블록 단위에서 전송될 수 있다.

[207] 반면, S901 단계에서 판단한 결과, CU 깊이가 SAO 제어 CU 깊이(sao_control_cu_depth)(또는 SAO 제어 깊이(sao_control_depth)) 신택스에서 지시된 값보다 작은 경우, SAO는 CU 단위로 전송될 수 있다.

[208] 도 10은 본 발명의 일 실시예에 따른 가변 블록 단위로 SAO를 전송하는 방법을 예시한다.

[209] 도 10에서는 SAO 제어 CU 깊이(sao_control_cu_depth) 값과 CU 깊이 값을 이용하여 가변적인 SAO를 전송 방법을 나타낸다. SAO 제어 CU 깊이(sao_control_cu_depth) 값은 2인 경우를 가정한다.

[210] 도 10에서 A, B, C, D, E, F, G, H, I, J, K, L은 CTU를 나타낸다. 또한, 도 10에서

음영이 표시된 블록은 SAO가 적용되는 블록을 나타내고, 음영이 표시되지 않은 블록은 SAO가 적용되지 않는 블록을 나타낸다.

- [211] SAO 제어 CU 깊이(sao_control_cu_depth) 값이 2인 경우이므로, CU 깊이 값이 2보다 작은 값을 가지는 경우, SAO 제어 CU 깊이(sao_control_cu_depth) 값을 따르지 않고 CU 단위로 SAO이 전송될 수 있다. 여기서, CU 깊이 값이 0이면, CU는 CTU와 동일한 크기의 블록을 의미하고, CU 깊이 값이 1이면 CTU가 쿼드트리 형태로 4개의 CU로 분할된 블록을 의미한다.
- [212] 도 10에서, A, C, D, H, J, K, L 블록은 CU 깊이 값이 0인 CU에 해당한다. 이러한 블록의 경우, CU 깊이(=0)가 SAO 제어 CU 깊이(sao_control_cu_depth) 값 보다 작으므로, CU 단위로 SAO이 전송될 수 있다.
- [213] 또한, B 블록으로부터 쿼드트리 형태로 분할된 좌상단/우상단/우하단 블록, E 블록으로부터 쿼드트리 형태로 분할된 4개의 블록, F 블록으로부터 쿼드트리 형태로 분할된 좌상단/좌하단 블록, G 블록으로부터 쿼드트리 형태로 분할된 4개의 블록, I 블록으로부터 쿼드트리 형태로 분할된 좌상단/우상단 블록은 CU 깊이 값이 1인 CU에 해당한다. 이러한 블록의 경우, CU 깊이(=1)가 SAO 제어 CU 깊이(sao_control_cu_depth) 값 보다 작으므로, CU 단위로 SAO이 전송될 수 있다.
- [214] 반면, CU 깊이 값이 2보다 크거나 같은 경우에는 SAO 제어 CU 깊이(sao_control_cu_depth) 선택스에 따른 블록 단위로 SAO이 전송될 수 있다.
- [215] 도 10에서 B 블록으로부터 쿼드트리 형태로 분할된 좌하단 블록으로부터 다시 쿼드트리 형태로 분할된 4개의 블록, F 블록으로부터 쿼드트리 형태로 분할된 우상단/우하단 블록으로부터 다시 쿼드트리 형태로 분할된 각각 4개의 블록, I 블록으로부터 쿼드트리 형태로 분할된 좌하단/우하단 블록으로부터 다시 쿼드트리 형태로 분할된 각각 4개의 블록은 CU 깊이 값이 2인 CU에 해당한다. 이러한 블록의 경우, CU 깊이(=2)가 SAO 제어 CU 깊이(sao_control_cu_depth) 값과 같으므로, SAO 제어 CU 깊이(sao_control_cu_depth) 값에 따른 블록 단위로 SAO이 전송될 수 있다. 또한, 도 10에서 도시하고 있지는 않으나, 깊이 3인 CU인 경우에도 마찬가지로 SAO 제어 CU 깊이(sao_control_cu_depth) 값에 따른 블록 단위로 SAO이 전송될 수 있다.
- [216]
- [217] 한편, 앞서 설명한 실시예들에서 설명의 편의를 위해 SAO가 전송되는 블록 단위 및/또는 CU가 CTU를 기준으로 쿼드트리 형태로 분할되는 경우를 가정하여 설명하였으나, 쿼드트리 형태 이외 다른 형태로 분할되는 경우에도 본 발명이 동일하게 적용될 수 있다. 예를 들어, 수평 방향 또는 수직 방향으로 절반의 크기로 CTU가 재귀적으로 분할될 수도 있다. 이 경우, 분할 깊이가 1인 경우 수평 방향 또는 수직 방향으로 절반의 크기로 CTU가 분할될 수 있다. 그리고, 분할 깊이가 2인 경우, 마찬가지로 CTU로부터 분할된 블록이 다시 수평 방향 또는 수직 방향으로 절반의 크기로 분할될 수 있다. 분할 깊이가 3 이상인 경우에도 위와 동일하게 분할이 진행될 수 있다.

- [218]
- [219] 도 11은 본 발명의 일 실시예에 따른 영상 복호화 방법을 예시하는 도면이다.
- [220] 도 11을 참조하면, 디코더는 인코더로부터 출력된 비트스트림으로부터 SAO가 전송되는 블록 단위(즉, 제1 블록 단위)로 SAO를 파싱한다(S1101).
- [221] 여기서, SAO은 에지 오프셋(edge offset) 또는 밴드 오프셋(band offset)에 해당할 수 있다.
- [222] 앞서 설명한 실시예 1 내지 실시예 4에서 설명한 방법에 따라 인코더에 의해 SAO가 전송되는 블록 단위는 가변적으로 정해질 수 있다.
- [223] 앞서 실시예 1과 같이, SAO가 전송되는 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다. 예를 들어, 제1 블록 단위에 대한 정보는 슬라이스 헤더(slice header), 픽처 파라미터 세트(PPS), 시퀀스 파라미터 세트(SPS) 또는 비디오 파라미터 세트(VPS) 내에서 전송될 수 있다.
- [224] 또는, 앞서 실시예 2와 같이, 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록(예를 들어, CTU 또는 CTB) 별로 개별적으로 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다. 예를 들어, 제1 블록 단위에 대한 정보는 제2 블록 단위로 전송(즉, 제2 블록 단위의 신택스에서 전송)될 수 있다.
- [225] 또는, 앞서 실시예 3과 같이, 제1 블록 단위가 픽처 또는 슬라이스 별로 개별적으로 정해지거나, 또는 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록(예를 들어, CTU 또는 CTB) 별로 개별적으로 정해질 수도 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위가 픽처 또는 슬라이스 별로 정해지는지 여부를 지시하는 플래그를 파싱하는 단계가 더 포함될 수 있으며, 및/또는 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다.
- [226] 또는, 앞서 실시예 4와 같이, SAO가 전송 가능한 블록 단위(즉, 제3 블록 단위)가 전송되고, 제3 블록 단위의 크기와 부호화 단위(예를 들어, CU 또는 CB)의 크기 간의 관계에 따라 SAO가 전송되는 제1 블록 단위가 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 SAO이 전송 가능한 제3 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다.
- [227] 여기서, 부호화 단위(예를 들어, CU 또는 CB)의 크기가 제3 블록 단위의 크기와 같거나 작으면 제3 블록 단위가 제1 블록 단위로 정해질 수 있다. 즉, 제3 블록 단위로 SAO가 전송될 수 있다.
- [228] 반면, 부호화 단위(예를 들어, CU 또는 CB)의 크기가 제3 블록 단위의 크기보다 크면 부호화 단위가 제1 블록 단위로 정해질 수 있다. 즉, 부호화 단위로 SAO가 전송될 수 있다.
- [229] 디코더는 인코더로부터 출력된 비트스트림으로부터 복원된 픽처를

- 획득한다(S1102).
- [230] 예를 들어, 디코더는 앞서 도 2에서 예시한, 역양자화 및 역변환 과정을 거쳐 잔차 신호를 획득하고, 잔차 신호와 예측(인트라 예측, 인터 예측)된 신호를 합산함으로써 복원된 픽처를 획득할 수도 있다.
- [231] 디코더는 복원된 픽처에서 SAO가 전송되는 블록 단위(즉, 제1 블록 단위)로 각 픽셀에 파싱된 SAO를 합산함으로써, 복원된 픽처에 SAO를 적용한다(S1103).
- [232] 즉, SAO이 전송되는 블록 단위와 SAO가 적용되는 블록 단위가 동일하게 정해질 수 있다. 따라서, 디코더는 SAO이 전송되는 블록에 대하여 수신한 SAO를 적용할 수 있다.
- [233] 이때, 디코더는 복원된 픽처에 더블록킹 필터링을 적용하고, 더블록킹 필터링이 적용된 복원된 픽처에 SAO를 적용할 수 있다.
- [234] 도 12는 본 발명의 일 실시예에 따른 복호화 장치를 예시하는 도면이다.
- [235] 도 12를 참조하면, 디코더는 앞서 도 5 내지 도 11에서 제안된 기능, 과정 및/또는 방법을 구현한다. 구체적으로, 디코더는 엔트로피 디코딩부(1201), 복원부(1202), 필터링부(1203)을 포함할 수 있다.
- [236] 도 12에서 예시된 디코더의 세부 구성은 하나의 예시에 불과하며, 도 12에서 예시된 디코더의 세부 구성 중 일부가 다른 세부 구성에 포함되어 함께 구현되거나 어느 하나의 세부 구성이 기능 별로 분리되어 구현될 수도 있으며, 도 12에서 예시되지 않은 다른 구성이 추가되어 함께 구현될 수도 있다.
- [237] 엔트로피 디코딩부(1201)는 인코더로부터 출력된 비트스트림으로부터 SAO가 전송되는 블록 단위(즉, 제1 블록 단위)로 SAO를 파싱한다.
- [238] 여기서, SAO은 에지 오프셋(edge offset) 또는 밴드 오프셋(band offset)에 해당할 수 있다.
- [239] 앞서 설명한 실시예 1 내지 실시예 4에서 설명한 방법에 따라 인코더에 의해 SAO가 전송되는 블록 단위는 가변적으로 정해질 수 있다.
- [240] 앞서 실시예 1과 같이, SAO가 전송되는 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다. 예를 들어, 제1 블록 단위에 대한 정보는 슬라이스 헤더(slice header), 픽처 파라미터 세트(PPS), 시퀀스 파라미터 세트(SPS) 또는 비디오 파라미터 세트(VPS) 내에서 전송될 수 있다.
- [241] 또는, 앞서 실시예 2와 같이, 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록(예를 들어, CTU 또는 CTB) 별로 개별적으로 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다. 예를 들어, 제1 블록 단위에 대한 정보는 제2 블록 단위로 전송(즉, 제2 블록 단위의 신택스에서 전송)될 수 있다.
- [242] 또는, 앞서 실시예 3과 같이, 제1 블록 단위가 픽처 또는 슬라이스 별로 개별적으로 정해지거나, 또는 픽처 또는 슬라이스가 분할되는 소정의 크기의

제2 블록(예를 들어, CTU 또는 CTB) 별로 개별적으로 정해질 수도 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위가 픽처 또는 슬라이스 별로 정해지는지 여부를 지시하는 플래그를 파싱하는 단계가 더 포함될 수 있으며, 및/또는 인코더로부터 출력된 비트스트림으로부터 제1 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다.

- [243] 또는, 앞서 실시예 4와 같이, SAO가 전송 가능한 블록 단위(즉, 제3 블록 단위가 전송되고, 제3 블록 단위의 크기와 부호화 단위(예를 들어, CU 또는 CB)의 크기 간의 관계에 따라 SAO가 전송되는 제1 블록 단위가 정해질 수 있다. 이 경우, S1101 단계 이전에 인코더로부터 출력된 비트스트림으로부터 SAO이 전송 가능한 제3 블록 단위에 대한 정보를 파싱하는 단계가 더 포함될 수 있다.
- [244] 여기서, 부호화 단위(예를 들어, CU 또는 CB)의 크기가 제3 블록 단위의 크기와 같거나 작으면 제3 블록 단위가 제1 블록 단위로 정해질 수 있다. 즉, 제3 블록 단위로 SAO가 전송될 수 있다.
- [245] 반면, 부호화 단위(예를 들어, CU 또는 CB)의 크기가 제3 블록 단위의 크기보다 크면 부호화 단위가 제1 블록 단위로 정해질 수 있다. 즉, 부호화 단위로 SAO가 전송될 수 있다.
- [246] 복원부(1202)는 인코더로부터 출력된 비트스트림으로부터 복원된 픽처를 획득한다.
- [247] 예를 들어, 디코더는 앞서 도 2에서 예시한, 역양자화 및 역변환 과정을 거쳐 잔차 신호를 획득하고, 잔차 신호와 예측(인트라 예측, 인터 예측)된 신호를 합산함으로써 복원된 픽처를 획득할 수도 있다.
- [248] 필터링부(1203)는 복원된 픽처에서 SAO가 전송되는 블록 단위(즉, 제1 블록 단위로) 각 픽셀에 파싱된 SAO를 합산함으로써, 복원된 픽처에 SAO를 적용한다.
- [249] 즉, SAO이 전송되는 블록 단위와 SAO가 적용되는 블록 단위가 동일하게 정해질 수 있다. 따라서, 디코더는 SAO이 전송되는 블록에 대하여 수신한 SAO를 적용할 수 있다.
- [250] 이때, 디코더는 복원된 픽처에 더블록킹 필터링을 적용하고, 더블록킹 필터링이 적용된 복원된 픽처에 SAO를 적용할 수 있다.
- [251] 이상에서 설명된 실시예들은 본 발명의 구성요소들과 특징들이 소정 형태로 결합된 것들이다. 각 구성요소 또는 특징은 별도의 명시적 언급이 없는 한 선택적인 것으로 고려되어야 한다. 각 구성요소 또는 특징은 다른 구성요소나 특징과 결합되지 않은 형태로 실시될 수 있다. 또한, 일부 구성요소들 및/또는 특징들을 결합하여 본 발명의 실시예를 구성하는 것도 가능하다. 본 발명의 실시예들에서 설명되는 동작들의 순서는 변경될 수 있다. 어느 실시예의 일부 구성이나 특징은 다른 실시예에 포함될 수 있고, 또는 다른 실시예의 대응하는 구성 또는 특징과 교체될 수 있다. 특허청구범위에서 명시적인 인용 관계가 있지 않은 청구항들을 결합하여 실시예를 구성하거나 출원 후의 보정에 의해 새로운

청구항으로 포함시킬 수 있음은 자명하다.

- [252] 본 발명에 따른 실시예는 다양한 수단, 예를 들어, 하드웨어, 펌웨어(firmware), 소프트웨어 또는 그것들의 결합 등에 의해 구현될 수 있다. 하드웨어에 의한 구현의 경우, 본 발명의 일 실시예는 하나 또는 그 이상의 ASICs(application specific integrated circuits), DSPs(digital signal processors), DSPDs(digital signal processing devices), PLDs(programmable logic devices), FPGAs(field programmable gate arrays), 프로세서, 콘트롤러, 마이크로 콘트롤러, 마이크로 프로세서 등에 의해 구현될 수 있다.
- [253] 펌웨어나 소프트웨어에 의한 구현의 경우, 본 발명의 일 실시예는 이상에서 설명된 기능 또는 동작들을 수행하는 모듈, 절차, 함수 등의 형태로 구현될 수 있다. 소프트웨어 코드는 메모리에 저장되어 프로세서에 의해 구동될 수 있다. 상기 메모리는 상기 프로세서 내부 또는 외부에 위치하여, 이미 공지된 다양한 수단에 의해 상기 프로세서와 데이터를 주고 받을 수 있다.
- [254] 본 발명은 본 발명의 필수적 특징을 벗어나지 않는 범위에서 다른 특정한 형태로 구체화될 수 있음은 당업자에게 자명하다. 따라서, 상술한 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니 되고 예시적인 것으로 고려되어야 한다. 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

산업상 이용가능성

- [255] 이상, 전술한 본 발명의 바람직한 실시예는, 예시의 목적을 위해 개시된 것으로, 당업자라면 이하 첨부된 특허청구범위에 개시된 본 발명의 기술적 사상과 그 기술적 범위 내에서, 다양한 다른 실시예들을 개량, 변경, 대체 또는 부가 등이 가능할 것이다.

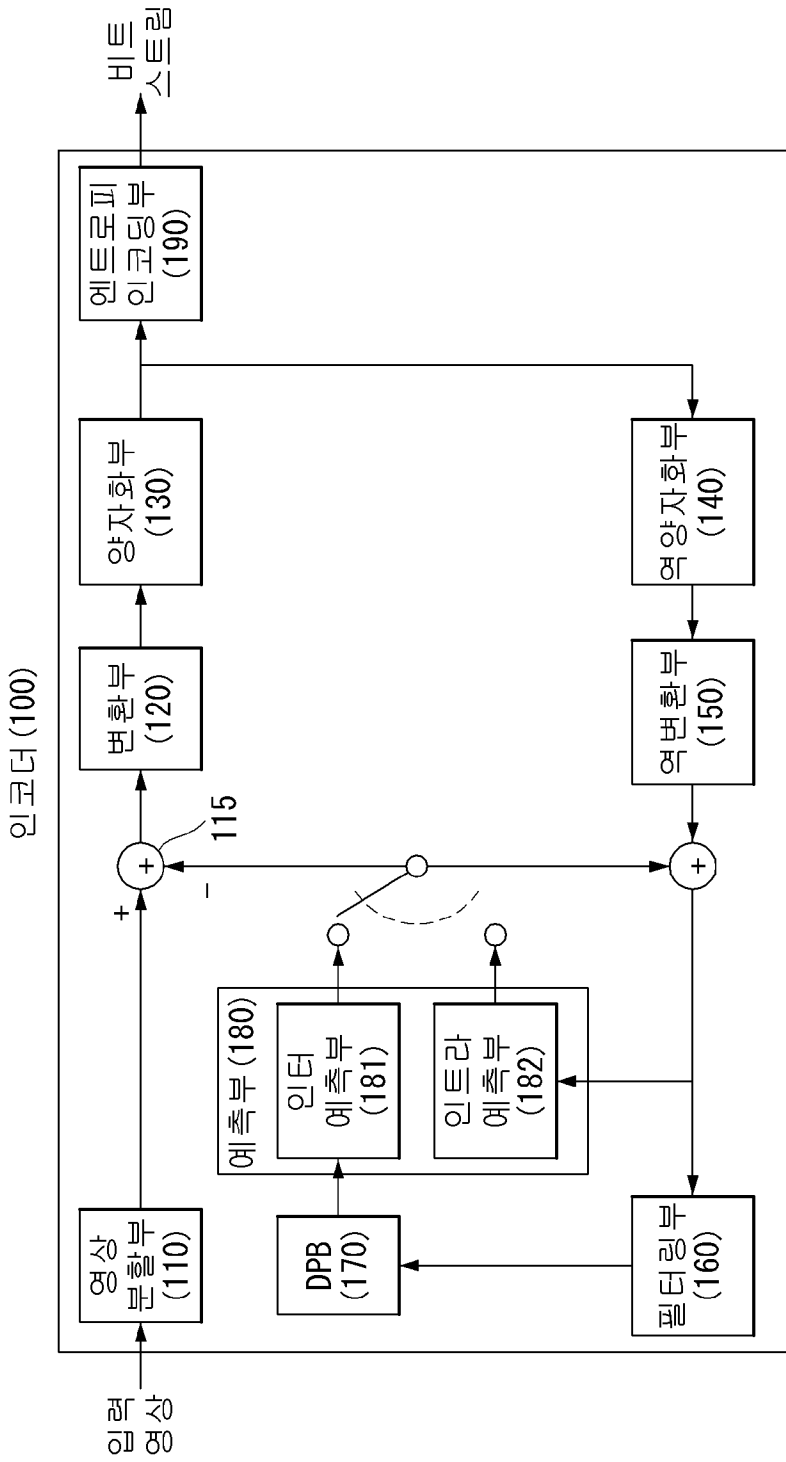
청구범위

- [청구항 1] 영상을 복호화하는 방법에 있어서,
인코더로부터 출력된 비트스트림으로부터 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)이 전송되는 제1 블록 단위로 상기 SAO를 파싱하는 단계;
상기 비트스트림으로부터 복원된 픽처를 획득하는 단계; 및
상기 복원된 픽처에서 상기 제1 블록 단위로 각 픽셀에 상기 파싱된 SAO를 합산하는 단계를 포함하고,
상기 제1 블록 단위는 상기 인코더에 의해 가변적으로 정해지는 영상 복호화 방법.
- [청구항 2] 제1항에 있어서,
상기 비트스트림으로부터 상기 제1 블록 단위에 대한 정보를 파싱하는 단계를 더 포함하는 영상 복호화 방법.
- [청구항 3] 제2항에 있어서,
상기 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해지는 영상 복호화 방법.
- [청구항 4] 제3항에 있어서,
상기 제1 블록 단위에 대한 정보는 슬라이스 헤더(slice header), 픽처 파라미터 세트(PPS: picture parameter set), 시퀀스 파라미터 세트(SPS: sequence parameter set) 또는 비디오 파라미터 세트(VPS: video parameter set) 내에서 전송되는 영상 복호화 방법.
- [청구항 5] 제2항에 있어서,
상기 제1 블록 단위는 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록 별로 개별적으로 정해지는 영상 복호화 방법.
- [청구항 6] 제5항에 있어서,
상기 제1 블록 단위에 대한 정보는 상기 제2 블록 단위로 전송되는 영상 복호화 방법.
- [청구항 7] 제2항에 있어서,
상기 비트스트림으로부터 상기 제1 블록 단위가 픽처 또는 슬라이스 별로 정해지는지 여부를 지시하는 플래그를 파싱하는 단계를 더 포함하고,
상기 플래그 값에 따라 상기 제1 블록 단위는 픽처 또는 슬라이스 별로 개별적으로 정해지거나, 또는 픽처 또는 슬라이스가 분할되는 소정의 크기의 제2 블록 별로 개별적으로 정해지는 영상 복호화 방법.
- [청구항 8] 제1항에 있어서,
상기 비트스트림으로부터 상기 SAO이 전송 가능한 제3 블록 단위에 대한 정보를 파싱하는 단계를 더 포함하고,
상기 복원된 영상 내에서 부호화 단위의 크기가 상기 제3 블록 단위의

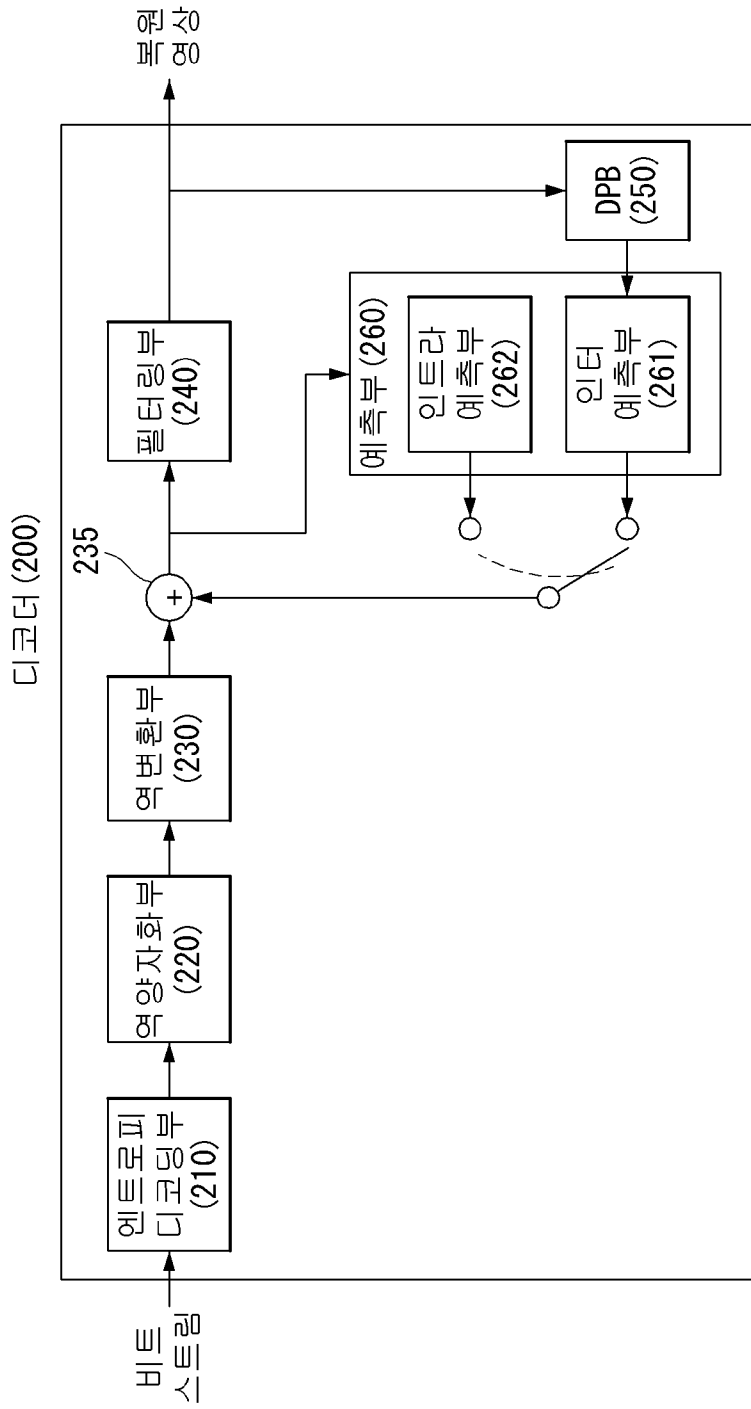
크기와 같거나 작으면 상기 제3 블록 단위가 상기 제1 블록 단위로 정해지고, 그렇지 않으면 상기 부호화 단위가 상기 제1 블록 단위로 정해지는 영상 복호화 방법.

- [청구항 9] 영상을 복호화하는 장치에 있어서,
인코더로부터 출력된 비트스트림으로부터 샘플 적응적 오프셋(SAO: Sample Adaptive Offset)이 전송되는 제1 블록 단위로 상기 SAO를 파싱하는 엔트로피 디코딩부;
상기 비트스트림으로부터 복원된 픽처를 획득하는 복원부; 및
상기 복원된 픽처에서 상기 제1 블록 단위로 각 픽셀에 상기 파싱된 SAO를 합산하는 필터링부를 포함하고,
상기 제 1 블록 단위는 상기 인코더에 의해 가변적으로 정해지는 장치.

[도1]



[도2]



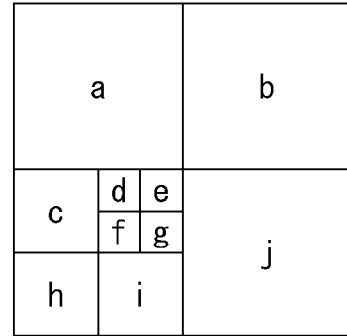
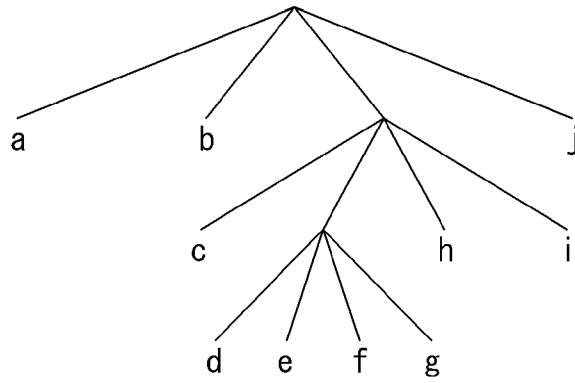
[도3]

Depth = 0

Depth = 1

Depth = 2

Depth = 3



(A)

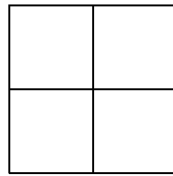
(B)

[도4]

Intra:



2N x 2N

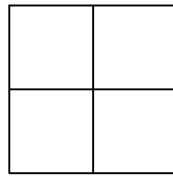


N x N

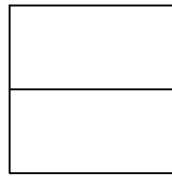
Inter:



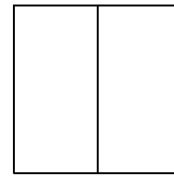
2N x 2N



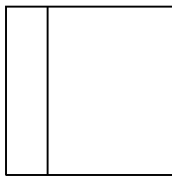
N x N



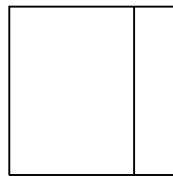
2N x N



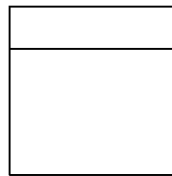
N x 2N



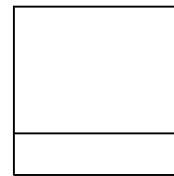
nL x 2N



nR x 2N



2N x nU



2N x nD

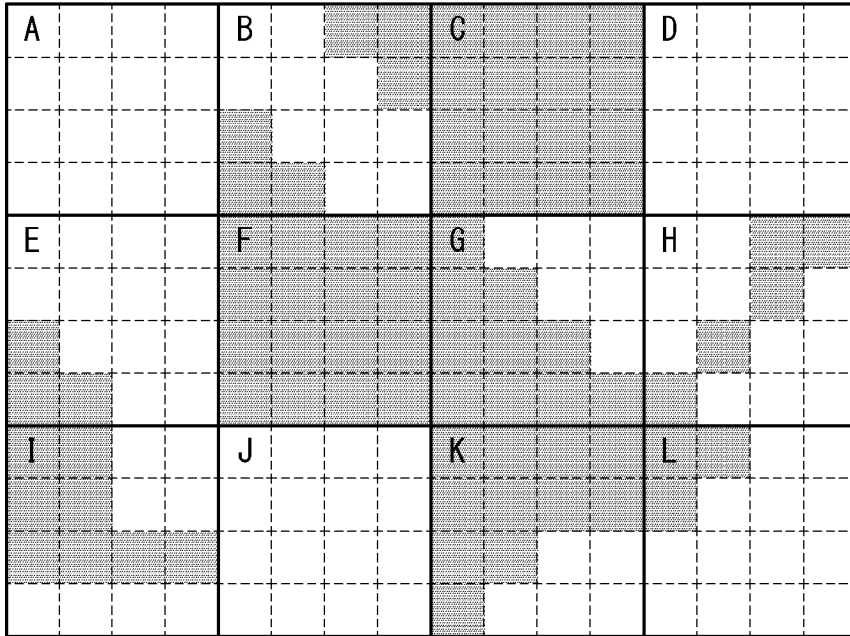
[도5]

A SAO off	B SAO on	C SAO on	D SAO off
E SAO off	F SAO on	G SAO on	H SAO on
I SAO on	J SAO off	K SAO on	L SAO off

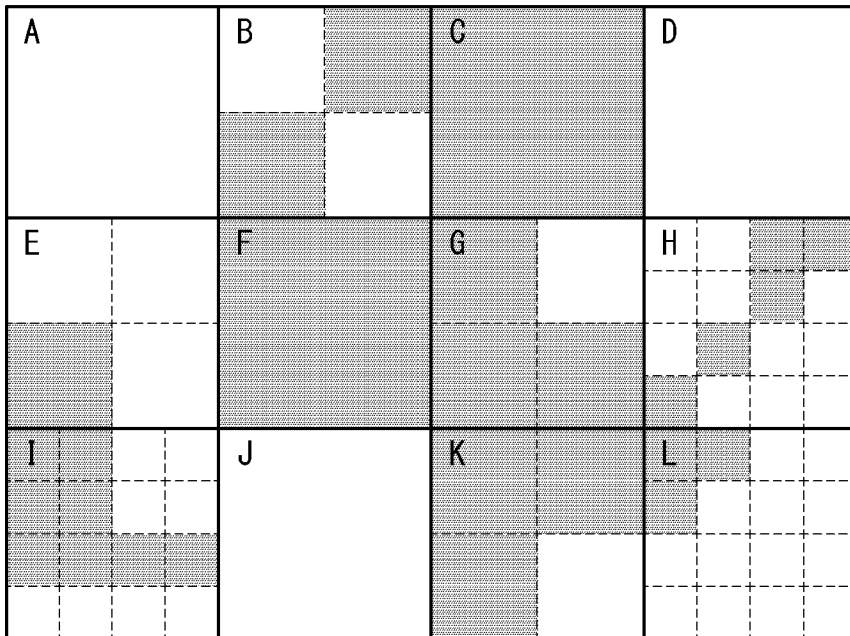
[도6]

A		B		C		D	
E		F		G		H	
I		J		K		L	

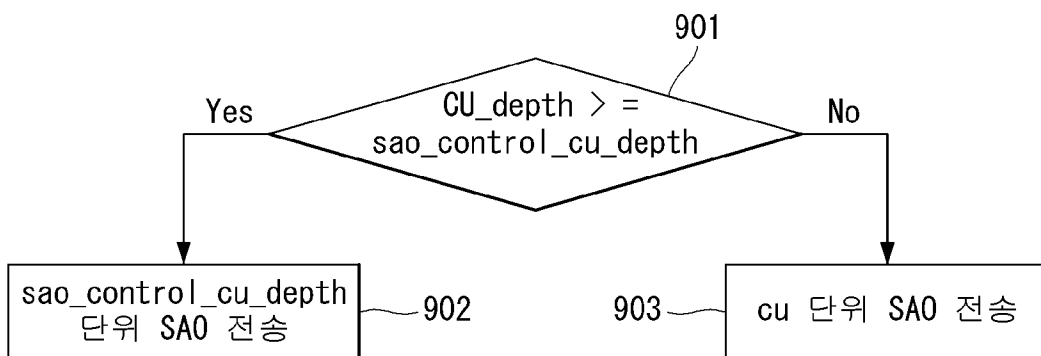
[도7]



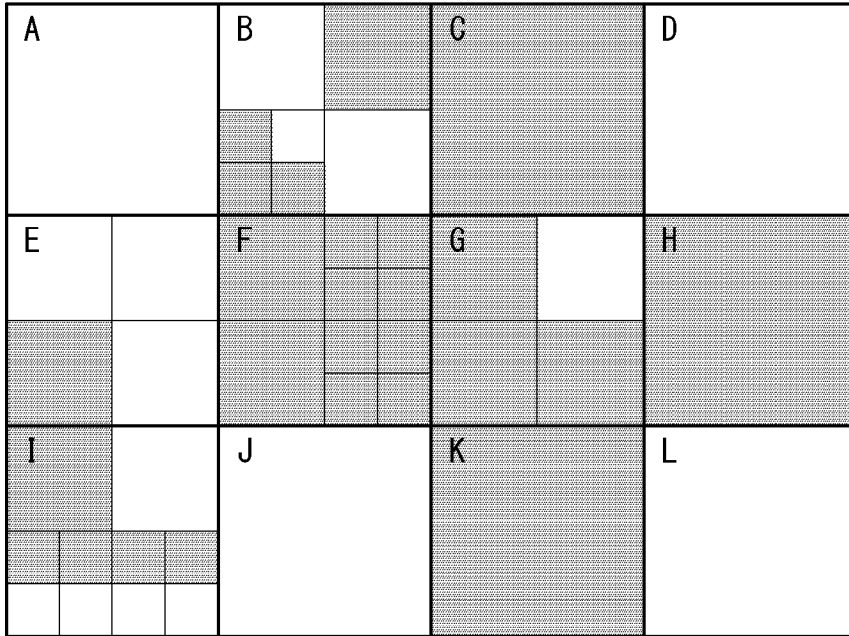
[도8]



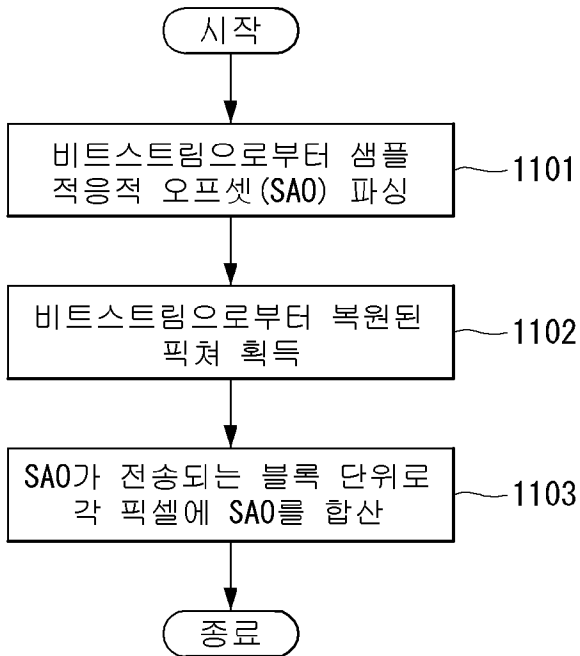
[도9]



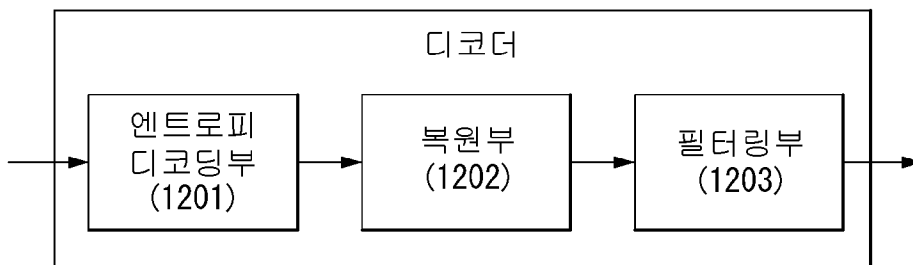
[도10]



[도11]



[도12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/006287

A. CLASSIFICATION OF SUBJECT MATTER

H04N 19/176(2014.01)i, H04N 19/117(2014.01)i, H04N 19/44(2014.01)i, H04N 19/105(2014.01)i, H04N 19/107(2014.01)i, H04N 19/124(2014.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N 19/176; H04N 7/26; H04N 7/40; H04N 19/00; H04N 19/117; H04N 19/44; H04N 19/105; H04N 19/107; H04N 19/124

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: sample adaptive offset(SAO), variable block, separation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2013-0098481 A (KOREA ELECTRONICS TECHNOLOGY INSTITUTE) 05 September 2013 See paragraphs [0043]-[0044], [0066], [0078]-[0080], claims 5, 7-8 and figure 6.	1-2,5-6,8-9
Y		3-4,7
Y	US 2013-0077697 A1 (CHEN, Peisong et al.) 28 March 2013 See paragraphs [0067]-[0068], [0099] and figure 5.	3-4,7
A	US 2012-0177107 A1 (FU, Chih - Ming et al.) 12 July 2012 See claims 1-16 and figures 11-12, 13B.	1-9
A	KR 10-2015-0041767 A (SAMSUNG ELECTRONICS CO., LTD.) 17 April 2015 See paragraphs [0063]-[0076] and figure 1b.	1-9
A	US 2013-0114678 A1 (GENERAL INSTRUMENT CORPORATION) 09 May 2013 See paragraphs [0093]-[0098], claim 1 and figure 9.	1-9

 Further documents are listed in the continuation of Box C.

 See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

24 AUGUST 2016 (24.08.2016)

Date of mailing of the international search report

01 SEPTEMBER 2016 (01.09.2016)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/006287

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2013-0098481 A	05/09/2013	KR 10-1364085 B1	21/02/2014
US 2013-0077697 A1	28/03/2013	CN 103051890 A	17/04/2013
		EP 2575365 A1	03/04/2013
		KR 10-1437027 B1	02/09/2014
		KR 10-2013-0033966 A	04/04/2013
		TW 201320759 A	16/05/2013
US 2012-0177107 A1	12/07/2012	AU 2011-267667 A1	22/12/2011
		AU 2011-313735 A1	12/04/2012
		AU 267667 B2	18/09/2014
		AU 313735 B2	09/10/2014
		CA 2805722 A1	12/04/2012
		CA 2805722 C	29/03/2016
		CN 102742275 A	17/10/2012
		CN 102742275 B	10/09/2014
		CN 102804776 A	28/11/2012
		CN 103141094 A	05/06/2013
		CN 103155557 A	12/06/2013
		CN 103283234 A	04/09/2013
		CN 103392338 A	13/11/2013
		CN 103404137 A	20/11/2013
		CN 103535035 A	22/01/2014
		EP 2458862 A2	30/05/2012
		EP 2458862 A3	31/10/2012
		EP 2625859 A1	14/08/2013
		EP 2625860 A1	14/08/2013
		EP 2661879 A1	13/11/2013
		EP 2661887 A1	13/11/2013
		EP 2661891 A1	13/11/2013
		EP 2661891 A4	06/07/2016
		JP 2012-005113 A	05/01/2012
		JP 2013-534388 A	02/09/2013
		JP 2013-541918 A	14/11/2013
		JP 5165083 B2	21/03/2013
		JP 5524423 B2	18/06/2014
		JP 5792305 B2	07/10/2015
		KR 10-1433501 B1	25/08/2014
		KR 10-1438471 B1	16/09/2014
		KR 10-1526349 B1	05/06/2015
		KR 10-1547201 B1	25/08/2015
		KR 10-2013-0102603 A	17/09/2013
		US 2011-0274158 A1	10/11/2011
		US 2011-0305274 A1	15/12/2011
		US 2012-0082241 A1	05/04/2012
		US 2012-0082244 A1	05/04/2012
		US 2012-0177103 A1	12/07/2012
		US 2012-0294353 A1	22/11/2012
		US 2013-0215959 A1	22/08/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/006287

Patent document cited in search report	Publication date	Patent family member	Publication date
		US 2015-0124869 A1	07/05/2015
		US 8660174 B2	25/02/2014
		US 8861617 B2	14/10/2014
		US 9055305 B2	09/06/2015
		US 9094658 B2	28/07/2015
		US 9161041 B2	13/10/2015
		WO 2011-140960 A1	17/11/2011
		WO 2011-157084 A1	22/12/2011
		WO 2012-045269 A1	12/04/2012
		WO 2012-045270 A1	12/04/2012
		WO 2012-092777 A1	12/07/2012
		WO 2012-092787 A1	12/07/2012
		WO 2012-092841 A1	12/07/2012
		WO 2012-155553 A1	22/11/2012
KR 10-2015-0041767 A	17/04/2015	AU 2012-354420 A1	27/06/2013
		AU 354420 B2	26/02/2015
		CA 2860248 A1	27/06/2013
		CN 104012095 A	27/08/2014
		CN 104869412 A	26/08/2015
		CN 104869413 A	26/08/2015
		CN 104869414 A	26/08/2015
		CN 104869415 A	26/08/2015
		CN 104869416 A	26/08/2015
		EP 2785055 A1	01/10/2014
		EP 2785055 A4	15/07/2015
		EP 2947880 A1	25/11/2015
		EP 2958325 A1	23/12/2015
		EP 2958326 A1	23/12/2015
		EP 2961165 A1	30/12/2015
		JP 2015-181305 A	15/10/2015
		JP 2015-181306 A	15/10/2015
		JP 2015-181307 A	15/10/2015
		JP 2015-181308 A	15/10/2015
		JP 2015-506603 A	02/03/2015
		JP 5893754 B2	23/03/2016
		JP 5893790 B2	23/03/2016
		KR 10-1529993 B1	18/06/2015
		KR 10-1603686 B1	15/03/2016
		KR 10-1603696 B1	15/03/2016
		KR 10-1603700 B1	15/03/2016
		KR 10-1603702 B1	15/03/2016
		KR 10-2013-0079208 A	10/07/2013
		KR 10-2015-0009496 A	26/01/2015
		KR 10-2015-0041764 A	17/04/2015
		KR 10-2015-0041765 A	17/04/2015
		KR 10-2015-0041766 A	17/04/2015
		MX 2014007445 A	01/08/2014
		PH 12014501262 A1	08/09/2014
		RU 2014130014 A	10/02/2016

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/006287

Patent document cited in search report	Publication date	Patent family member	Publication date
		TW 201334553 A	16/08/2013
		TW 1527436 B	21/03/2016
		US 2014-0369420 A1	18/12/2014
		US 2015-0189287 A1	02/07/2015
		US 2015-0189290 A1	02/07/2015
		US 2015-0189295 A1	02/07/2015
		US 2015-0189296 A1	02/07/2015
		WO 2013-095047 A1	27/06/2013
US 2013-0114678 A1	09/05/2013	CN 104094601 A	08/10/2014
		CN 104221373 A	17/12/2014
		EP 2777259 A2	17/09/2014
		EP 2777272 A2	17/09/2014
		KR 10-2014-0090646 A	17/07/2014
		KR 10-2014-0090652 A	17/07/2014
		US 2013-0114677 A1	09/05/2013
		US 9392270 B2	12/07/2016
		WO 2013-070955 A2	16/05/2013
		WO 2013-070955 A3	12/09/2013
		WO 2013-070960 A2	16/05/2013
		WO 2013-070960 A3	10/10/2013

A. 발명이 속하는 기술분류(국제특허분류(IPC))
H04N 19/176(2014.01)I, H04N 19/117(2014.01)I, H04N 19/44(2014.01)I, H04N 19/105(2014.01)I, H04N 19/107(2014.01)I, H04N 19/124(2014.01)I

B. 조사된 분야
 조사된 최소문헌(국제특허분류를 기재)
 H04N 19/176; H04N 7/26; H04N 7/40; H04N 19/00; H04N 19/117; H04N 19/44; H04N 19/105; H04N 19/107; H04N 19/124

조사된 기술분야에 속하는 최소문헌 이외의 문헌
 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
 eKOMPASS(특허청 내부 검색시스템) & 키워드: 샘플 적응적 오프셋(SAO), 가변 블록, 분할


C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2013-0098481 A (전자부품연구원) 2013.09.05 단락 [0043]-[0044], [0066], [0078]-[0080], 청구항 5, 7-8 및 도면 6 참조.	1-2,5-6,8-9
Y		3-4,7
Y	US 2013-0077697 A1 (PEISONG CHEN 등) 2013.03.28 단락 [0067]-[0068], [0099] 및 도면 5 참조.	3-4,7
A	US 2012-0177107 A1 (CHIH-MING FU 등) 2012.07.12 청구항 1-16 및 도면 11-12, 13B 참조.	1-9
A	KR 10-2015-0041767 A (삼성전자주식회사) 2015.04.17 단락 [0063]-[0076] 및 도면 1b 참조.	1-9
A	US 2013-0114678 A1 (GENERAL INSTRUMENT CORPORATION) 2013.05.09 단락 [0093]-[0098], 청구항 1 및 도면 9 참조.	1-9

추가 문헌이 C(계속)에 기재되어 있습니다. 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:
 “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌
 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌
 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌
 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌
 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌
 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌
 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.
 “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.
 “&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일 2016년 08월 24일 (24.08.2016)	국제조사보고서 발송일 2016년 09월 01일 (01.09.2016)
--	---

ISA/KR의 명칭 및 우편주소  대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 안정환 전화번호 +82-42-481-8633
--	------------------------------------



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2013-0098481 A	2013/09/05	KR 10-1364085 B1	2014/02/21
US 2013-0077697 A1	2013/03/28	CN 103051890 A	2013/04/17
		EP 2575365 A1	2013/04/03
		KR 10-1437027 B1	2014/09/02
		KR 10-2013-0033966 A	2013/04/04
		TW 201320759 A	2013/05/16
US 2012-0177107 A1	2012/07/12	AU 2011-267667 A1	2011/12/22
		AU 2011-313735 A1	2012/04/12
		AU 267667 B2	2014/09/18
		AU 313735 B2	2014/10/09
		CA 2805722 A1	2012/04/12
		CA 2805722 C	2016/03/29
		CN 102742275 A	2012/10/17
		CN 102742275 B	2014/09/10
		CN 102804776 A	2012/11/28
		CN 103141094 A	2013/06/05
		CN 103155557 A	2013/06/12
		CN 103283234 A	2013/09/04
		CN 103392338 A	2013/11/13
		CN 103404137 A	2013/11/20
		CN 103535035 A	2014/01/22
		EP 2458862 A2	2012/05/30
		EP 2458862 A3	2012/10/31
		EP 2625859 A1	2013/08/14
		EP 2625860 A1	2013/08/14
		EP 2661879 A1	2013/11/13
		EP 2661887 A1	2013/11/13
		EP 2661891 A1	2013/11/13
		EP 2661891 A4	2016/07/06
		JP 2012-005113 A	2012/01/05
		JP 2013-534388 A	2013/09/02
		JP 2013-541918 A	2013/11/14
		JP 5165083 B2	2013/03/21
		JP 5524423 B2	2014/06/18
		JP 5792305 B2	2015/10/07
		KR 10-1433501 B1	2014/08/25
		KR 10-1438471 B1	2014/09/16
		KR 10-1526349 B1	2015/06/05
		KR 10-1547201 B1	2015/08/25
		KR 10-2013-0102603 A	2013/09/17
		US 2011-0274158 A1	2011/11/10
		US 2011-0305274 A1	2011/12/15
		US 2012-0082241 A1	2012/04/05
		US 2012-0082244 A1	2012/04/05
		US 2012-0177103 A1	2012/07/12
		US 2012-0294353 A1	2012/11/22
		US 2013-0215959 A1	2013/08/22

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		US 2015-0124869 A1	2015/05/07
		US 8660174 B2	2014/02/25
		US 8861617 B2	2014/10/14
		US 9055305 B2	2015/06/09
		US 9094658 B2	2015/07/28
		US 9161041 B2	2015/10/13
		WO 2011-140960 A1	2011/11/17
		WO 2011-157084 A1	2011/12/22
		WO 2012-045269 A1	2012/04/12
		WO 2012-045270 A1	2012/04/12
		WO 2012-092777 A1	2012/07/12
		WO 2012-092787 A1	2012/07/12
		WO 2012-092841 A1	2012/07/12
		WO 2012-155553 A1	2012/11/22
KR 10-2015-0041767 A	2015/04/17	AU 2012-354420 A1	2013/06/27
		AU 354420 B2	2015/02/26
		CA 2860248 A1	2013/06/27
		CN 104012095 A	2014/08/27
		CN 104869412 A	2015/08/26
		CN 104869413 A	2015/08/26
		CN 104869414 A	2015/08/26
		CN 104869415 A	2015/08/26
		CN 104869416 A	2015/08/26
		EP 2785055 A1	2014/10/01
		EP 2785055 A4	2015/07/15
		EP 2947880 A1	2015/11/25
		EP 2958325 A1	2015/12/23
		EP 2958326 A1	2015/12/23
		EP 2961165 A1	2015/12/30
		JP 2015-181305 A	2015/10/15
		JP 2015-181306 A	2015/10/15
		JP 2015-181307 A	2015/10/15
		JP 2015-181308 A	2015/10/15
		JP 2015-506603 A	2015/03/02
		JP 5893754 B2	2016/03/23
		JP 5893790 B2	2016/03/23
		KR 10-1529993 B1	2015/06/18
		KR 10-1603686 B1	2016/03/15
		KR 10-1603696 B1	2016/03/15
		KR 10-1603700 B1	2016/03/15
		KR 10-1603702 B1	2016/03/15
		KR 10-2013-0079208 A	2013/07/10
		KR 10-2015-0009496 A	2015/01/26
		KR 10-2015-0041764 A	2015/04/17
		KR 10-2015-0041765 A	2015/04/17
		KR 10-2015-0041766 A	2015/04/17
		MX 2014007445 A	2014/08/01
		PH 12014501262 A1	2014/09/08
		RU 2014130014 A	2016/02/10

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		TW 201334553 A	2013/08/16
		TW I527436 B	2016/03/21
		US 2014-0369420 A1	2014/12/18
		US 2015-0189287 A1	2015/07/02
		US 2015-0189290 A1	2015/07/02
		US 2015-0189295 A1	2015/07/02
		US 2015-0189296 A1	2015/07/02
		WO 2013-095047 A1	2013/06/27
US 2013-0114678 A1	2013/05/09	CN 104094601 A	2014/10/08
		CN 104221373 A	2014/12/17
		EP 2777259 A2	2014/09/17
		EP 2777272 A2	2014/09/17
		KR 10-2014-0090646 A	2014/07/17
		KR 10-2014-0090652 A	2014/07/17
		US 2013-0114677 A1	2013/05/09
		US 9392270 B2	2016/07/12
		WO 2013-070955 A2	2013/05/16
		WO 2013-070955 A3	2013/09/12
		WO 2013-070960 A2	2013/05/16
		WO 2013-070960 A3	2013/10/10