

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-11263

(P2017-11263A)

(43) 公開日 平成29年1月12日(2017.1.12)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 G 13/00 (2013.01)</b>	HO 1 G 13/00 3 6 1 D	2 G 0 3 6
<b>GO 1 R 31/00 (2006.01)</b>	HO 1 G 13/00 3 6 1 Z	5 E 0 8 2
	GO 1 R 31/00	

審査請求 未請求 請求項の数 12 O L 外国語出願 (全 58 頁)

(21) 出願番号 特願2016-106013 (P2016-106013)  
 (22) 出願日 平成28年5月27日 (2016. 5. 27)  
 (31) 優先権主張番号 15173785.5  
 (32) 優先日 平成27年6月25日 (2015. 6. 25)  
 (33) 優先権主張国 欧州特許庁 (EP)

(71) 出願人 503163527  
 ミツビシ・エレクトリック・アールアンド  
 ディー・センター・ヨーロッパ・ピーヴィ  
 MITSUBISHI ELECTRIC  
 R&D CENTRE EUROPE  
 B. V.  
 オランダ国、1119 エヌエス・スヒブ  
 ホール・レーイク、カプロニラーン 46  
 Capronilaan 46, 111  
 9 NS Schiphol Rijk,  
 The Netherlands

(74) 代理人 100110423  
 弁理士 曾我 道治

(74) 代理人 100111648  
 弁理士 梶並 順

最終頁に続く

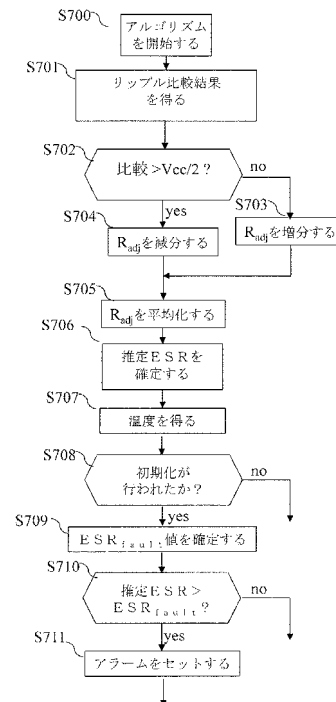
(54) 【発明の名称】 電解コンデンサ状態をオンラインで監視する方法及びシステム

(57) 【要約】 (修正有)

【課題】低コストで、再現性のある性能及び十分な予測精度を有し、また、広い範囲のコンデンサ及び動作条件に適用可能である電解コンデンサ状態監視システムを提供する。

【解決手段】電解コンデンサ状態をオンラインで監視する方法は、電解コンデンサの両端の電圧リップル及び電解コンデンサを通して流れる電流リップルを測定するステップと、電解コンデンサの温度を測定するステップと、コンデンサ及び固体調整可能抵抗器を備えるコンデンサモデルを使用して、被監視電界コンデンサをエミュレートするステップと、測定リップルの1つをコンデンサモデルに適用するステップと、コンデンサモデルによって提供される推定リップルとコンデンサモデルに適用されない他の測定リップルとの間の誤差を最小にするために固体調整可能抵抗器を調整するステップと、固体調整可能抵抗器の値を使用して被監視電界コンデンサの等価直列抵抗を推定するステップと、を含む。

【選択図】 図7



**【特許請求の範囲】****【請求項 1】**

電解コンデンサ状態をオンラインで監視する方法であって、  
前記電解コンデンサの両端の電圧リップル及び前記電解コンデンサを通して流れる電流リップルを測定するステップと、  
前記電解コンデンサの温度を測定するステップと、  
コンデンサ及び固体調整可能抵抗器を備えるコンデンサモデルを使用して、前記被監視電界コンデンサをエミュレートするステップと、  
測定リップルの 1 つを前記コンデンサモデルに適用するステップと、  
前記コンデンサモデルによって提供される推定リップルと前記コンデンサモデルに適用されない他の測定リップルとの間の誤差を最小にするために前記固体調整可能抵抗器を調整するステップと、  
前記固体調整可能抵抗器の値を使用して前記被監視電界コンデンサの等価直列抵抗を推定するステップと、  
を含む、方法。

10

**【請求項 2】**

前記電解コンデンサの温度及び前記被監視電界コンデンサの初期等価直列抵抗の関数として寿命終了限界値を確定するステップと、  
前記被監視電界コンデンサの前記等価直列抵抗の前記推定値と、前記寿命終了限界値とを比較するステップと、  
を更に含む、請求項 1 に記載の方法。

20

**【請求項 3】**

前記コンデンサモデルのコンデンサの静電容量は、前記被監視電界コンデンサの公称静電容量に比例する固定静電容量値である、請求項 2 に記載の方法。

**【請求項 4】**

前記等価直列抵抗の前記推定値が前記寿命終了限界値を超えている場合、警報信号を発生するステップを更に含む、請求項 2 または 3 に記載の方法。

**【請求項 5】**

電解コンデンサ状態を監視するシステムであって、  
前記電解コンデンサの両端の電圧リップル及び前記電解コンデンサを通して流れる電流リップルを測定する手段と、  
前記電解コンデンサの温度を測定する手段と、  
コンデンサ及び固体調整可能抵抗器を備えるコンデンサモデルを使用して、前記被監視電界コンデンサをエミュレートする手段と、  
前記測定リップルの 1 つを前記コンデンサモデルに適用する手段と、  
前記コンデンサモデルによって提供される推定リップルと前記コンデンサモデルに適用されない他の測定リップルとの間の誤差を最小にするために前記固体調整可能抵抗器を調整する手段と、  
前記固体調整可能抵抗器の値を使用して前記被監視電界コンデンサの等価直列抵抗を推定する手段と、  
を備える、システム。

30

40

**【請求項 6】**

前記電解コンデンサの温度及び前記被監視電界コンデンサの初期等価直列抵抗の関数として寿命終了限界値を確定する手段と、  
前記被監視電界コンデンサの前記等価直列抵抗の前記推定値と、前記寿命終了限界値とを比較する手段と、  
を更に備える、請求項 5 に記載のシステム。

**【請求項 7】**

前記測定電圧リップルをフィルタリングする手段と、  
前記測定電流リップルをフィルタリングする手段と、

50

を更に備える、請求項 6 に記載のシステム。

【請求項 8】

前記コンデンサモデルのコンデンサの静電容量は、前記被監視電界コンデンサの公称静電容量に比例する固定静電容量値である、請求項 6 または 7 に記載のシステム。

【請求項 9】

前記等価直列抵抗の前記推定値が前記寿命終了限界値を超えている場合、警報信号を発する手段を更に備える、請求項 6 から 8 までのいずれか 1 項に記載のシステム。

【請求項 10】

前記コンデンサモデルによって提供されるリップル推定値と前記コンデンサモデルに適用されない前記他の測定リップルとの間の誤差の確定は、前記コンデンサモデルに適用されない前記他の測定リップルが前記コンデンサモデルによって提供される前記リップル推定値より大きいかなかを時間領域でチェックすることによって実施される、請求項 5 から 9 までのいずれか 1 項に記載のシステム。

10

【請求項 11】

前記コンデンサモデルによって提供されるリップル推定値と前記コンデンサモデルに適用されない前記他の測定リップルとの間の誤差の確定は、前記コンデンサモデルに適用されない前記他の測定リップルが前記コンデンサモデルによって提供される前記推定値と同様であるかなかを時間領域でチェックすることによって実施される、請求項 5 から 9 までのいずれか 1 項に記載のシステム。

【請求項 12】

前記電解コンデンサを通る前記電流リップルを測定する手段は、前記電解コンデンサを通して流れる電流のスケール済みイメージを提供する電流センサから構成される、請求項 6 から 11 までのいずれか 1 項に記載のシステム。

20

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、包括的には、電解コンデンサ状態をオンラインで監視する方法及びシステムに関する。

【背景技術】

【0002】

パワーエレクトロニクス分野において、電解コンデンサは脆弱なコンポーネントとして知られている。電解コンデンサの故障は、コンバーター全体の運転停止状態につながる。

30

【0003】

電解コンデンサは、長寿命の製品について最も制限的な要因であることが多い。これは、機器によって生じるサービスに対する擾乱を最小にしながら、これらのコンポーネントの適時の置換を可能にする状態監視技術における関心の増加をこの発明者らが認める理由である。

【0004】

電解コンデンサの経年変化を検出するために複数の解決策が提案されてきた。通常、経年変化検出は、電解コンデンサの幾つかのパラメーターの変動を監視することによって行われる。例えば、電解容量値の減少を用いて、電解コンデンサの寿命終了を検出することができ、等価直列抵抗 (ESR) の増加を用いて、電解コンデンサの寿命終了を検出することができ、又は、損失因子の増加を用いて、電解コンデンサの寿命終了を検出することができる。パラメーターの推定を、コンデンサの電圧及び電流の測定値を使用して行うことができる。

40

【0005】

代替的に、幾つかの方法は、電流センサを使用することを回避し、代数計算を使用して電解コンデンサ内の電流を確定するために、例えば、ゲートドライブに対するアクセス、コンバーターのアーキテクチャ、他のセンサからの情報のようなシステムの詳細な知識を

50

必要とする。

【0006】

電解コンデンサのESRは、良質でかつ信頼性のある経年変化の指標である。その理由は、電解質の乾燥によって、ESRが電解コンデンサの寿命中に比較的大幅に増加するからである。

【0007】

高温での動作は電界コンデンサの劣化を加速する。

【0008】

電解コンデンサは、そのESR値が、通常、同じ温度で初期ESR値の2倍と3倍との間になると、経年変化したとみなされると考えられてきた。

10

【発明の概要】

【発明が解決しようとする課題】

【0009】

この発明は、低コストで、擾乱に対する回復力があり、再現性のある性能及び十分な予測精度を有し、また、広い範囲のコンデンサ及び動作条件に適用可能である電解コンデンサ状態監視システムを提供することを目的とする。

【0010】

この発明はまた、電解コンデンサ状態のオンライン監視を提供することを目的とする。

【課題を解決するための手段】

【0011】

そのために、この発明は、電解コンデンサ状態を監視するための方法であって、電解コンデンサの両端の電圧リップル及び電解コンデンサを通して流れる電流リップルを測定するステップと、

20

電解コンデンサの温度を測定するステップと、

コンデンサ及び固体調整可能抵抗器を備えるコンデンサモデルを使用して、被監視電界コンデンサをエミュレートするステップと、

測定リップルの1つをコンデンサモデルに適用するステップと、

コンデンサモデルによって提供される推定リップルとコンデンサモデルに適用されない他の測定リップルとの間の誤差を最小にするために固体調整可能抵抗器を調整するステップと、

30

固体調整可能抵抗器の値を使用して被監視電界コンデンサの等価直列抵抗を推定するステップと、

を含むことを特徴とする、方法に関する。

【0012】

このため、この発明は、電解コンデンサ状態のオンライン監視を実施することを可能にする。

【0013】

オンライン監視は、電解コンデンサがその中に含まれるデバイスの動作を妨げることなく、電解コンデンサ状態を確定することを可能にする。

【0014】

監視方法は、高周波サンプリング用ADC又は特別なサンプリング技法を必要とすることなく、数十kHzで動作する電力コンバータとともに機能することができる。これは、マイクロコントローラが分析するための低周波コンテンツを有するフィルタリングされた信号を、アナログ前処理が送出するからである。これは、当然、擾乱に対して良好な回復力(resilience)を提供し、その擾乱は、アナログ処理によって、また同様に、マイクロコントローラ上で実行されるアルゴリズムによって大部分フィルタリングされる。

40

【0015】

特定の特徴によれば、本方法は、

電解コンデンサの温度及び被監視電界コンデンサの初期等価直列抵抗の関数として寿命終了限界値を確定するステップと、

50

被監視電界コンデンサの等価直列抵抗の推定値を寿命終了限界値と比較するステップと、  
を更に含む。

【0016】

このため、この発明は、被監視電界コンデンサが経年変化するにつれて、電解コンデンサの等価直列抵抗が増加し寿命終了値に近づくため、被監視電界コンデンサの経年変化を検出することを可能にする。

【0017】

さらに、電解コンデンサ状態監視は、低コストで、擾乱に対する回復力があり、再現性のある性能及び十分な予測精度を有する。

10

【0018】

この発明は、広い範囲のコンデンサ及び動作条件に適用可能である。

【0019】

特定の特徴によれば、コンデンサモデルのコンデンサの静電容量は、被監視電界コンデンサの公称静電容量に比例する固定静電容量値である。

【0020】

このため、この発明は、実装するのが簡単で、コンデンサモデル用の調整可能なコンデンサの使用を必要としない。この発明はまた、電解コンデンサが、通常、公称値に関してその静電容量の比較的大きなばらつきを有するにもかかわらず、被監視電解コンデンサに適合させるための監視システムの初期チューニングを回避する。

20

【0021】

特定の特徴によれば、この発明は、等価直列抵抗の推定値が寿命終了限界値を超えている場合、警報信号を発するステップを更に含む。

【0022】

このため、この発明は、被監視電解コンデンサが寿命終了に達しつつあること、及び、被監視電解コンデンサが完全に故障する前に、メンテンスが実施されるべきであることを合図することを可能にする。

【0023】

また、この発明は、電解コンデンサ状態を監視するシステムであって、

電解コンデンサの両端の電圧リップル及び電解コンデンサを通して流れる電流リップルを測定する手段と、

30

電解コンデンサの温度を測定する手段と、

コンデンサ及び固体調整可能抵抗器を備えるコンデンサモデルを使用して、被監視電界コンデンサをエミュレートする手段と、

測定リップルの1つをコンデンサモデルに適用する手段と、

コンデンサモデルによって提供される推定リップルとコンデンサモデルに適用されない他の測定リップルとの間の誤差を最小にするために固体調整可能抵抗器を調整する手段と

、

固体調整可能抵抗器の値を使用して被監視電界コンデンサの等価直列抵抗を推定する手段と、

40

を備えることを特徴とする、システムにも関する。

【0024】

このため、この発明は、電解コンデンサ状態のオンライン監視を実施することを可能にする。

【0025】

特定の特徴によれば、本システムは、

電解コンデンサの温度及び被監視電界コンデンサの初期等価直列抵抗の関数として寿命終了限界値を確定する手段と、

被監視電界コンデンサの等価直列抵抗の推定値と、寿命終了限界値とを比較する手段と

、

50

を更に備える。

【0026】

このため、この発明は、被監視電界コンデンサが経年変化するにつれて、電解コンデンサの等価直列抵抗が増加し寿命終了値に近づくため、被監視電界コンデンサの経年変化を検出することを可能にする。

【0027】

さらに、電解コンデンサ状態監視は、低コストで、擾乱に対する回復力があり、再現性のある性能及び十分な予測精度を有する。

【0028】

この発明は、広い範囲のコンデンサ及び動作条件に適用可能である。

10

【0029】

特定の特徴によれば、本システムは、  
測定電圧リップルをフィルタリングする手段と、  
測定電流リップルをフィルタリングする手段と、  
を更に備える。

【0030】

このため、この発明は、測定電圧リップル及び測定電流リップルにおいて関心の周波数コンテンツを分離する。フィルタリングされた電圧リップルとフィルタリングされた電流リップルとの間の関係は、抵抗器と直列接続のコンデンサから構成される簡単なモデルを使用して近似することができ、抵抗部分は、関心の周波数の領域内で静電容量部分のインピーダンスを強力に支配する。

20

【0031】

特定の特徴によれば、本システムは、等価直列抵抗の推定値が寿命終了限界値を超えている場合、警報信号を発する手段を更に備える。

【0032】

このため、この発明は、被監視電解コンデンサが寿命終了に達しつつあること、及び、被監視電解コンデンサが完全に故障する前に、メンテナンスが実施されるべきであることを合図することを可能にする。

【0033】

特定の特徴によれば、コンデンサモデルによって提供されるリップル推定値とコンデンサモデルに適用されない他の測定リップルとの間の誤差の確定は、コンデンサモデルに適用されない他の測定リップルがコンデンサモデルによって提供されるリップル推定値より大きいかなんかを時間領域でチェックすることによって実施される。

30

【0034】

このため、この発明は、推定ESRの値が、被監視電解コンデンサのESRの実際の値に近づくために増加しなければならないか、減少しなければならないかを判定することを可能にする。

【0035】

さらに、この比較方法は、簡単な手段で実装することができ、FFT等の複雑な計算を必要とすることになる周波数ベースの方法に比べて実装するのが簡単である。

40

【0036】

特定の特徴によれば、コンデンサモデルによって提供されるリップル推定値とコンデンサモデルに適用されない他の測定リップルとの間の誤差の確定は、コンデンサモデルに適用されない他の測定リップルがコンデンサモデルによって提供される推定値と同様であるかなんかを時間領域でチェックすることによって実施される。

【0037】

このため、この発明は、推定ESRのどの値が被監視電解コンデンサのESRの実際の値に最も近いかを判定することを可能にする。

【0038】

さらに、この比較方法は、簡単な手段で実装することができ、FFT等の複雑な計算を

50

必要とすることになる周波数ベースの方法に比べて実装するのが簡単である。

【0039】

特定の特徴によれば、電解コンデンサを通る電流リップルを測定する手段は、電解コンデンサを通して流れる電流のスケーリングされたイメージを提供する電流センサから構成される。

【0040】

この発明の特徴は、例示的な実施の形態の以下の説明を読むことによってより明らかになるであろう。この説明は、添付図面に関して作成されたものである。

【図面の簡単な説明】

【0041】

【図1】この発明による電解コンデンサ状態監視システムのアーキテクチャの例を示す図である。

【図2a】この発明の第1の実現モードによるコンデンサモデル及び比較モジュールの第1の例を示す図である。

【図2b】この発明の第2の実現モードによるコンデンサモデル及び比較モジュールの第2の例を示す図である。

【図3a】この発明の第1の実現モードによるコンデンサモデルの第1の例を示す図である。

【図3b】この発明の第2の実現モードによるコンデンサモデルの第2の例を示す図である。

【図3c】この発明の第1の実現モードによるコンデンサモデルの第3の例を示す図である。

【図3d】調整可能電流源を有するLEDによって調節される感光性抵抗器を使用する固体調整可能抵抗器の例を示す図である。

【図3e】この発明の第1の実現モードによるコンデンサモデル及び比較モジュールの第4の例を示す図である。

【図4a】この発明の第1の実現モードによる電解コンデンサ状態監視システムの比較モジュールのアナログ部分の第1の例を示す図である。

【図4b】この発明の第2の実現モードによる電解コンデンサ状態監視システムの比較モジュールのアナログ部分の第2の例を示す図である。

【図5】この発明の第1及び第2の実現モードによる電解コンデンサ状態監視システムの比較モジュールのデジタル及びフィルタリング部分の例を示す図である。

【図6】電解コンデンサ状態監視システムの処理ユニットのアーキテクチャを示す図である。

【図7】この発明の第1の実現モードによる電解コンデンサの状態監視のためのアルゴリズムを示す図である。

【図8】この発明の第2の実現モードによる電解コンデンサの状態監視のためのアルゴリズムを示す図である。

【図9】電解コンデンサ状態を監視するためにこの発明によって提供される信号の曲線及び時間経過図である。

【図10】電解コンデンサ状態を監視するためにこの発明によって提供される信号の曲線及び時間経過図である。

【発明を実施するための形態】

【0042】

図1は、この発明による電解コンデンサ状態監視システムのアーキテクチャの例を示す。

【0043】

電解コンデンサ状態監視システムは電解コンデンサCの等価直列抵抗を監視する。

【0044】

電解コンデンサ状態監視システムは、数百 $\mu$ Fから最大数千 $\mu$ Fの静電容量値、及び数

10

20

30

40

50

十 m から最大数百 m の範囲の、20 で約 100 Hz で指定される公称 ESR を有するコンデンサを監視することができる。

【0045】

この発明は、被監視電解コンデンサ C の健康状態を、その寿命期間中のその ESR 値の展開から推測する。ESR の初期値に基づいて、この発明は、経年変化した電解コンデンサに対応する寿命終了値を確定する。

【0046】

電解コンデンサ C は、その ESR パラメーターがその健康な状態に比べて大幅に増加したとき、すなわち、推定 ESR が、ESR の初期値から導出された ESR の寿命終了値、 $ESR_{faul}$  より大きいときに経年変化したとみなされる。通常、ESR の寿命終了値は ESR の初期値より 2 倍又は 3 倍大きい。

10

【0047】

ESR の初期値は、幾つかの方法で確定することができる、すなわち、データシートから取出すことができるか又は以前の測定値から推測することができる。代替的に、ESR の初期値は、最初の数時間又は数日の動作中に電解コンデンサ状態監視システムによって確定することができる。

【0048】

温度によって ESR の寿命終了値を調整することは、監視されている電解コンデンサの型について、温度の関数としての ESR の展開の知識を必要とする。

【0049】

例えば、監視動作中の計算を回避するため、調整法則が、好ましくは、初期化プロセス中に事前計算されるテーブル内に置かれる。テーブルの初期化を幾つかの方法で行うことができる。

20

【0050】

例えば、テーブルは、電解コンデンサのデータシートに含まれる情報を使用して、又は、電解コンデンサの型の事前特徴付けから得られるデータを使用することによって構築されて、関心の周波数範囲内の、例えば数十 kHz、10 kHz、又は 50 kHz の周波数値の ESR を考慮しながら、温度に伴う電解コンデンサ ESR の展開  $ESR = f(T^\circ)$  を確定する。

【0051】

例えば、製造公差による誤差を積分することを回避するために、*in-situ* 方法が好ましい。テーブルは、この発明を使用して自己学習することによって、被監視電解コンデンサの最初の数時間又は数日の動作中に構築することができる。この場合、ESR は、この発明では、動作中の少なくとも 1 つの動作温度点を使用して推定される。

30

【0052】

次に、曲線当てはめ法、又は幾つかの温度で行われる ESR の異なる尺度の間の補間を用いて、所望の分解能を有するテーブルを完成させることができる。例えば、ESR の 1 つの値が 25 と 85 との間各についてテーブル内に格納される。一般に、電解コンデンサがその中に含まれるデバイス内の温度は、ゆっくり変動し、そのことが、電解コンデンサの熱慣性が大きくても、所与の温度で ESR の信頼性のある推定を可能にする。

40

【0053】

周囲温度における電解コンデンサの ESR 値は、始動動作に続いて容易に推定することができる。次に、或る時間後、少なくとも別の ESR 値を、より高い動作温度で得ることができる。数日の期間にわたって、異なる動作点又は異なる動作温度における動作が、他の温度における ESR の値を推定する新しい機会を提供し、したがって、当てはめの精度を増加させることができる。ここで、自己学習期間の継続時間が、コンデンサ経年変化を示す ESR 値を組込むことを回避するために制限され、また、高い測定温度について指数関数的に短くあるべきであることが留意されなければならない。

【0054】

同様に、自己学習アプローチは、電力コンバーター内の、したがってその被監視コンデ

50

ンサ(複数の場合もある)の周囲温度を制御する人工気候室を使用して、工場で実施される較正プロシージャ中に使用することができる。

【0055】

最後に、値  $ESR(T)$  が確定されると、対応する値  $ESR_{faul t}(T)$  は、通常、 $ESR(T)$  の2倍又は3倍である。

【0056】

寿命終了基準に達すると、アラームが、電解コンデンサCがその寿命終了に達したこと、及び、メンテナンスプロシージャが必要とされることを合図する。ここで、寿命終了基準に達しても、 $ESR$  推定が連続して繰返されることが留意されなければならない。この発明は、DCバス上での電解コンデンサの個々の監視を可能にする。通常、DCバスの高電圧に耐えるため、又は、安全のために、2つ以上の電解コンデンサが直列にグループ化され、ストリングを形成することが一般的である。DCバスについて、必要とされる静電容量値に達するために、幾つかのストリングを並列にグループ化することも一般的である。

10

【0057】

直列に接続された電解コンデンサについて測定リップル電流が同一であること、並びにストリングごとに1つの処理ユニット及び1つの電流センサしか使用することができないことを考慮に入れて、幾つかの電解コンデンサストリングが存在する場合、幾つかの電解コンデンサ状態監視システムが使用される。

【0058】

この発明は、PCBベースのロゴスキーコイルプローブ(Rogowski coil probe)が使用される場合、非侵入型とすることができる。PCBベースのロゴスキーコイルに似たこうした電流センサの例は、H.L.Votzi, M.Vogelsberger及びH.Ertl「Low-Cost Current Sensor for Power Capacitors Based on a PCB Rogowski-Coil Rogowski Coil Current Transducer」no.May,pp.17-19,2011の論文に開示されている。

20

【0059】

PCBベースのロゴスキーコイルは、ねじ端子を有する電解コンデンサに特に好適である。

【0060】

PCBベースのロゴスキーコイルセンサの使用を可能にしない電解コンデンサの場合、監視方法は、例えば近距離場近接センサ又はPCB埋め込み式電流変圧器を使用することによって依然として非侵入型である可能性がある。

30

【0061】

電解コンデンサ状態監視システムは、 $ESR$  の推定器を備える。被監視電解コンデンサの $ESR$  の推定は、測定リップルと推定リップルとの間の誤差を最小にするようにコンデンサのモデルを調整することによってこの発明に従って実施される。推定 $ESR$  は、使用される調整可能なコンデンサモデルの1つのパラメーターである。

【0062】

コンデンサモデルは、有利には、アナログ電子コンポーネントを使用して実装され、関心の周波数範囲内で被監視コンデンサをエミュレートし、電解コンデンサCのインピーダンスはその $ESR$  値によって支配される。

40

【0063】

コンデンサモデルはコンデンサ及び抵抗器を備える。コンデンサモデルの抵抗器は、例えば、デジタル的に調整可能な抵抗器、又は調整可能な電流源を有するLEDによって調節される感光性抵抗器のような固体調整可能抵抗器である。固体調整可能抵抗器は、電解コンデンサCの $ESR$  をエミュレートする。固体調整可能抵抗器の値は、被監視電解コンデンサCの $ESR$  に比例する。

【0064】

モデルのコンデンサの静電容量は、調整されず、被監視電解コンデンサの公称静電容量から導出される。

50

## 【0065】

コンデンサモデル内を流れる電流は、被監視電解コンデンサ内を流れる電流のスケールリング済みイメージである。

## 【0066】

例えば、コンデンサモデルのコンデンサは、電解コンデンサCの静電容量値より10000倍低い値を有し、電解コンデンサのESRをエミュレートする固体調整可能抵抗器の値は、電解コンデンサCのESRより10000倍大きい。

## 【0067】

コンデンサモデル値と電解コンデンサCの静電容量値との間の他のスケールリング係数をこの発明に従って使用することができることが留意されなければならない。

10

## 【0068】

10分の数m から最大1 の範囲のESRは、上述した数値例によれば、例えば100オームのステップによる10k の固体調整可能抵抗器を使用することが10m の分解能を提供することを示唆する。

## 【0069】

同様に、コンデンサモデルで使用されるコンデンサは、1000 $\mu$ Fの被監視電解コンデンサCについて例えば100nFの小さな値を有する。したがって、例えば、温度に関して安定である等級1セラミックコンデンサを、コンデンサモデルのために使用することができる。これらは、非常に一般的で低コストのコンポーネントである。

## 【0070】

一定の静電容量による被監視電解コンデンサCの一定の近似が、インピーダンスの推定に対するその寄与が、この発明に従ってフィルタリングされる非常に低い周波数においてより顕著であるため、推定の精度に対して重大な影響を及ぼさないことに留意されたい。

20

## 【0071】

電解コンデンサCの電圧は、電圧及びスケールリングセンサ101によって検知されスケールリングされ、バンドパスフィルタ102によってフィルタリングされて、電圧から低周波成分を除去する。 $V_{ripple}$ と名付ける検知されフィルタリングされた電圧は、コンデンサモデル及び比較モジュール104に提供される。電解コンデンサCの電圧は、高いDC電圧プラス数ボルトのリプルである。

## 【0072】

電圧及びスケールリングセンサ101を幾つかの方法で実装することができる。第1の方法において、電圧及びスケールリングセンサ101は、例えば、電解コンデンサ状態監視システムのグラウンドが電解コンデンサCの負端子を基準にする場合、減衰を実施することによって実装することができる。第2の方法において、電圧及びスケールリングセンサ101は、例えば、増幅器の入力上に高いコモンモード電圧を可能にするために、減衰と、それに続いて差動増幅とを実施することによって実装することができる。第3の方法において、電圧及びスケールリングセンサ101を、例えば、受動フィルタを使用する容量性結合を実施して、それにより高いDC電圧を除去し、それに続いて、リプル振幅に応じて減衰又は利得を施し、それにより、リップルのレベルを、バンドパスフィルタ102に適合する範囲内に入るよう調整することによって実装することができる。

30

40

## 【0073】

第1及び第2の方法において、DC成分及び他の低周波コンテンツが除去されると、リップルの増幅が必要とされる場合がある。

## 【0074】

電解コンデンサCを通して流れる電流は、センサ109によって検知され、バンドパスフィルタ103によってフィルタリングされて、検知済みの電流から低周波成分を除去する。 $I_{ripple}$ と名付ける検知済みでフィルタリング済みの電流は、コンデンサモデル及び比較モジュール104に提供される。

## 【0075】

増幅しフィルタリングする目的は、測定済みの電流及び電圧をスケールリングしフィルタ

50

リングし、次に、関心の周波数帯域内の電圧及び電流を取出すことである。

【0076】

電圧及びスケーリングセンサ101の目的は、以下の処理ステージが受容可能な電圧の範囲内の尺度を提供することである。例えば、電圧及びスケーリングセンサ101は、抵抗分割器によって高電圧コンデンサ電圧の減衰を実施し、電流センサ109は、電解コンデンサCを通して流れる電流に比例する低電圧イメージを送出する。

【0077】

フィルタ102及び103の目的は、ESR推定について重要な情報を全く担持しない低周波擾乱をできる限り排除しながら、ESRによって主に影響を受ける周波数成分を、また同様に、コンデンサのインピーダンスの誘導性領域によって影響を受ける高周波数を分離することである。

【0078】

電解コンデンサの場合、通常容量性領域はDCから最大数kHzに延在し、一方、寄生直列インダクタンスによる誘導性領域は、通常、数100kHzから始まる。

【0079】

したがって、分析の周波数帯域は、通常、数kHzから最大100kHzに位置する。様々なトポロジを用いて、ローパスフィルタとカスケード接続されたハイパスフィルタに似たバンドパスフィルタを実装することができる。実際には、高周波コンテンツの強い減衰を有することは必要とされない。

【0080】

例えば、1次「ローパス」フィルタを、これらの周波数を減衰させるために使用することができる。ESRの推定の精度をよりよくするために、低周波コンテンツの良好な排除が好ましいため、例えばサレン及びキーフィルタ(Sallen & Key filter)に似た、少なくとも2次「ハイパス」フィルタが使用される。

【0081】

電圧及び電流は、同様のフィルタを有するバンドパスフィルタ102及び103によってフィルタリングされる。

【0082】

電流センサ109が分析の帯域内の帯域幅を修正する場合、バンドパスフィルタ103は、測定電流及び電圧リップルについて同じ帯域幅を提供するように適合される。

【0083】

例えば、DC~80kHzの平坦な周波数応答を有するホール効果電流センサ、次に、上記の1次減衰を使用すると、電流及び電圧についての両方のハイパスフィルタリングステージは同一であることになる。

【0084】

バンドパスフィルタ103について更なるローパスフィルタリングは全く必要とされず、バンドパスフィルタ102の1次ローパスフィルタは、80kHzで遮断するように構成することができる。

【0085】

代替的に、PCBベースのロゴスキー電流センサが使用される場合、バンドパスフィルタ103用の高周波数フィルタを、センサ自身によって直接操作することができる。

【0086】

T°と記す温度センサは、電解コンデンサCの温度を検知し、プロセッサ100に提供される。電解コンデンサのESR値が温度に依存するため、温度はこの発明に従って考慮に入れられる。

【0087】

電解コンデンサ状態監視システムは、コンデンサモデル及び比較モジュール104を備える。コンデンサモデル及び比較モジュール104は、図2a又は2bを参照してより詳細に開示される。コンデンサモデル及び比較モジュール104の出力は、処理ユニット100に提供される。

10

20

30

40

50

【 0 0 8 8 】

図 2 a は、この発明の第 1 の実現モードによるコンデンサモデル及び比較モジュールの第 1 の例を示す。

【 0 0 8 9 】

この発明の第 1 の実現モードによれば、コンデンサモデル及び比較モジュール 1 0 4 は、調整可能コンデンサモデル 2 0 0 及びリップル比較モジュール 2 0 1 を備える。

【 0 0 9 0 】

調整可能コンデンサモデル 2 0 0 は、検知され、スケーリングされ、フィルタリングされた電圧  $V_{ripple}$  を処理して、推定電流リップル  $I_{est}$  を提供し、推定電流リップル  $I_{est}$  はリップル比較モジュール 2 0 1 に提供される。調整可能コンデンサモデル 2 0 0 は、電解コンデンサの ESR をエミュレートするデジタル的に調整可能な抵抗器を調整するためのコマンドを処理ユニット 1 0 0 から受信する。調整可能コンデンサモデル 2 0 0 は、図 3 a を参照してより詳細に開示される。

10

【 0 0 9 1 】

リップル比較モジュール 2 0 1 は、推定電流リップル  $I_{est}$  と、検知され、スケーリングされ、フィルタリングされた電流  $I_{ripple}$  とを比較し、フィルタリング済みの比較結果を処理ユニット 1 0 0 に提供する。リップル比較モジュール 2 0 1 は、図 4 a 及び図 5 を参照してより詳細に開示される。

【 0 0 9 2 】

図 2 b は、この発明の第 2 の実現モードによるコンデンサモデル及び比較モジュールの第 2 の例を示す。

20

【 0 0 9 3 】

この発明の第 2 の実現モードによれば、コンデンサモデル及び比較モジュール 1 0 4 は、調整可能コンデンサモデル 2 2 0 及びリップル比較モジュール 2 2 1 を備える。

【 0 0 9 4 】

調整可能コンデンサモデル 2 2 0 は、検知され、フィルタリングされた電圧  $I_{ripple}$  を処理して、推定電圧リップル  $V_{est}$  を提供し、推定電圧リップル  $V_{est}$  は、リップル比較モジュール 2 2 1 に提供される。調整可能コンデンサモデル 2 2 0 は、電解コンデンサの ESR をエミュレートするデジタル的に調整可能な抵抗器を調整するためのコマンドを処理ユニット 1 0 0 から受信する。調整可能コンデンサモデル 2 2 0 は、図 3 b

30

【 0 0 9 5 】

リップル比較モジュール 2 2 1 は、推定電圧リップル  $V_{est}$  と、検知され、スケーリングされ、フィルタリングされた電圧  $V_{ripple}$  とを比較し、比較結果をプロセッサ 1 0 0 に提供する。リップル比較モジュール 2 2 1 は、図 4 b 及び図 5 を参照してより詳細に開示される。

【 0 0 9 6 】

図 3 a は、この発明の第 1 の実現モードによるコンデンサモデルの第 1 の例を示す。

【 0 0 9 7 】

コンデンサモデル 2 0 0 のコンデンサ  $C_{model}$  の第 1 の端子は、コンデンサモデル 2 0 0 の入力  $V_{ripple}$  に接続される。コンデンサモデル  $C_{model}$  の第 2 の端子は、電解コンデンサ C の ESR をエミュレートするデジタル的に調整可能な抵抗器  $R_{adj}$  の第 1 の端子及び抵抗器 3 0 1 に接続される。デジタル的に調整可能な抵抗器  $R_{adj}$  の第 2 の端子はグラウンドに接続される。抵抗器 3 0 1 の第 2 の端子は、増幅器 3 0 3 の負入力及び抵抗器 3 0 2 の第 1 の端子に接続される。

40

【 0 0 9 8 】

増幅器 3 0 3 の正入力はグラウンドに接続される。

【 0 0 9 9 】

抵抗器 3 0 2 の第 2 の端子は、増幅器 3 0 3 の出力及び調整可能な抵抗器 3 0 4 の第 1 の端子に接続される。

50

## 【0100】

$C_{model}$  及び  $R_{adj}$  は、被監視電解コンデンサ  $C$  のスケーリング済みのモデルを構成する。 $R_{adj}$  が正しく調整されると、デジタル的に調整可能な抵抗器  $R_{adj}$  を通って流れるリップル電流は、被監視電解コンデンサ  $C$  内を流れるリップル電流に比例する。こうして、デジタル的に調整可能な抵抗器  $R_{adj}$  の両端の電圧降下の尺度を用いて、リップル電流の推定値  $I_{est}$  を確定することができる。

## 【0101】

コンポーネント 303 及び 306 から構成される次の 2 つのステージは、 $R_{adj}$  の両端に現れる電圧降下を測定しスケーリングすることを目的とする(カスケード接続された 2 つの反転増幅器から構成される)プログラム可能な利得を有する非反転増幅器を構成する。

10

## 【0102】

代替として、単一ステージ非反転増幅器を使用することができる。

## 【0103】

調整可能な抵抗器 304 は、デジタル的に調整可能な抵抗器  $R_{adj}$  の値と無関係にデジタル的に調整可能な抵抗器  $R_{adj}$  を通して流れる電流のイメージを得るため、増幅器の利得を調整することを可能にする。

## 【0104】

デジタル的に調整可能な抵抗器  $R_{adj}$  と同じ値を有するように抵抗器 304 を調整することによって、 $R_{adj}$  の可変的な性質が補償される。

20

## 【0105】

抵抗器 302、301、及び 305 の値は、デジタル的に調整可能な抵抗器  $R_{adj}$  を通して流れる電流を増幅させる一定利得を規定し、それにより、一方で、被監視電解コンデンサ  $C$  内を流れるリップル電流に対して、デジタル的に調整可能な抵抗器  $R_{adj}$  を通して流れる電流の減衰を補償し、他方で、場合によっては、電圧の利得及びスケーリングセンサ 101 及び電流センサ 109 を補償する。

## 【0106】

調整可能な抵抗器 304 の第 2 の端子は、増幅器 306 の負入力及び抵抗器 305 の第 1 の端子に接続される。

## 【0107】

増幅器 306 の正入力はグラウンドに接続される。

30

## 【0108】

抵抗器 305 の第 2 の端子は、増幅器 306 の出力に接続される。

## 【0109】

増幅器 306 の出力は推定電流リップル  $I_{est}$  を提供する。

## 【0110】

図 3 b は、この発明の第 2 の実現モードによるコンデンサモデルの第 2 の例を示す。

## 【0111】

抵抗器 350 の第 1 の端子は、コンデンサモデル 220 の入力に接続される。抵抗器 350 の第 2 の端子は、増幅器 352 の負入力及び電界コンデンサの ESR をエミュレートする調整可能な抵抗器  $R_{adj}$  の第 1 の端子に接続される。

40

## 【0112】

増幅器 352 の正入力はグラウンドに接続される。

## 【0113】

デジタル的に調整可能な抵抗器  $R_{adj}$  の第 2 の端子は、増幅器 352 の出力及び抵抗器 353 の第 1 の端子に接続される。

## 【0114】

抵抗器 360 の第 1 の端子は、コンデンサモデル 220 の入力  $I_{ripple}$  に接続される。抵抗器 360 の第 2 の端子は、増幅器 361 の負入力及びコンデンサモデル 200 のコンデンサ  $C_{model}$  の第 1 の端子に接続される。

50

## 【0115】

増幅器361の正入力はグラウンドに接続される。

## 【0116】

コンデンサ  $C_{model}$  の第2の端子は、増幅器361の出力及び抵抗器359の第1の端子に接続される。抵抗器359の第2の端子は、増幅器358の負入力、抵抗器353の第2の端子、及び抵抗器354の第1の端子に接続される。

## 【0117】

増幅器358の正入力はグラウンドに接続される。

## 【0118】

抵抗器354の第2の端子は、増幅器358の出力及び抵抗器355の第1の端子に接続される。 10

## 【0119】

抵抗器355の第2の端子は、増幅器357の負入力及び抵抗器356の第1の端子に接続される。

## 【0120】

増幅器357の正入力はグラウンドに接続される。

## 【0121】

抵抗器356の第2の端子は、増幅器306の第1の端子に接続される。

## 【0122】

増幅器357の出力は推定電圧リップル  $V_{est}$  を提供する。 20

## 【0123】

図3cは、この発明の第1の実現モードによるコンデンサモデルの第3の例を示す。

## 【0124】

コンデンサモデル200のコンデンサ  $C_{model}$  の第1の端子は、コンデンサモデル200の入力  $V_{ripple}$  に接続される。コンデンサ  $C_{model}$  の第2の端子は、電解コンデンサCのESRをエミュレートするデジタル的に調整可能な抵抗器  $R_{adj}$  の第1の端子、及び抵抗器321に接続される。デジタル的に調整可能な抵抗器  $R_{adj}$  の第2の端子はグラウンドに接続される。抵抗器321の第2の端子は、増幅器323の正入力に接続される。抵抗器321は、入力オフセット補償のために使用することができるが、0オームに等しくすることができ、すなわち、ワイヤで置換することができる。 30

## 【0125】

デジタル的に調整可能な抵抗器  $R_{adj}$  は、デジタル的に調整可能なポテンショメータを使用して実装され、ポテンショメータのカーソル端子は、2つの他の端子の一方に接続される。

## 【0126】

増幅器323の負入力は、デジタル的に調整可能なポテンショメータ324のカーソル端子に接続される。デジタル的に調整可能なポテンショメータ324の第2の端子はグラウンドに接続される。デジタル的に調整可能なポテンショメータ324の第3の端子は、抵抗器322の一方の端子に接続される。抵抗器322の他方の端子は、増幅器323の出力に接続される。抵抗器322は、増幅器323の利得を修正するために使用することができるが、必要とされない場合、ヌルに等しくすることができる。 40

## 【0127】

増幅器323の出力は、推定リップル  $I_{est}$  を提供する。

## 【0128】

デジタル的に調整可能なポテンショメータ324及びデジタル的に調整可能な抵抗器  $R_{adj}$  は、同一のコンポーネントであるか、又はおそらくは、デジタル的に調整可能なデュアルポテンショメータが使用される場合、同じコンポーネントの一部である。両者は、それらのカーソルとグラウンドに接続されたそれらの端子との間のインピーダンスがデジタル的に調整可能なポテンショメータ324とデジタル的に調整可能な抵抗器  $R_{adj}$  との両方について同一であるように同様にプログラムされる。 50

## 【0129】

抵抗器321、322、324及び増幅器323は、デジタル的に調整可能な抵抗器 $R_{adj}$ の両端の電圧を測定しスケーリングするために使用される、可変利得を有する非反転増幅器を構成する。

## 【0130】

図3dは、調整可能電流源を有するLEDによって調節される感光性抵抗器を使用する固体調整可能抵抗器の例を示す。

## 【0131】

固体調整可能抵抗器 $R'_{adj}$ は、調整済みの電流を発光ダイオードLED361に提供する調整可能電流源360によって制御される。LED361によって提供される光は、感光性抵抗器の抵抗値を修正する。

10

## 【0132】

図3dの固体調整可能抵抗器はまた、LED及び感光性トランジスタの両方を埋め込む集積回路を備えるリニアオプトカプラであることができる。

## 【0133】

図3eは、この発明の第1の実現モードによるコンデンサモデル及び比較モジュールの第4の例を示す。

## 【0134】

コンデンサモデル200のコンデンサ $C_{model}$ の第1の端子は、コンデンサモデル200の入力 $V_{ripple}$ に接続される。コンデンサモデル $C_{model}$ の第2の端子は、電解コンデンサCのESRをエミュレートする固体調整可能抵抗器 $R'_{adj1}$ の第1の端子、抵抗器373の第1の端子、及び抵抗器370の第1の端子に接続される。固体調整可能抵抗器 $R'_{adj1}$ の第2の端子は、抵抗器373の第2の端子及びグラウンドに接続される。抵抗器370の第2の端子は、増幅器374の負入力及び抵抗器371の第1の端子に接続される。

20

## 【0135】

増幅器374の正入力はグラウンドに接続される。

## 【0136】

抵抗器371の第2の端子は、増幅器374の出力、抵抗器375の第1の端子、及び固体調整可能抵抗器である場合がある調整可能抵抗器 $R'_{adj2}$ の第1の端子に接続される。

30

## 【0137】

抵抗器373及び375は、同じ値を有し、抵抗器373と $R'_{adj1}$ との並列接続及び抵抗器375と $R'_{adj2}$ との並列接続によってそれぞれ形成される等価抵抗の最大値を調整するために使用される。

## 【0138】

$C_{model}$ 、 $R'_{adj1}$ 、及び抵抗器373は、被監視電解コンデンサCのスケーリングされたモデルを構成する。固体調整可能抵抗器 $R'_{adj1}$ が正しく調整されると、抵抗器373に並列に接続される固体調整可能抵抗器 $R'_{adj1}$ から構成される分岐内に流れるリップル電流は、被監視電解コンデンサC内を流れるリップル電流に比例する。こうして、固体調整可能抵抗器 $R'_{adj1}$ の両端の電圧降下の尺度を用いて、リップル電流の推定値 $I_{est}$ を確定することができる。

40

## 【0139】

調整可能抵抗器 $R'_{adj2}$ は、固体調整可能抵抗器 $R'_{adj1}$ の値と無関係に抵抗器373に並列に接続される固体調整可能抵抗器 $R'_{adj1}$ から構成される分岐内に流れる電流のイメージを得るため、増幅器376の利得を調整することを可能にする。

## 【0140】

固体調整可能抵抗器 $R'_{adj1}$ と同じ値を有するように抵抗器 $R'_{adj2}$ を調整することによって、 $R'_{adj1}$ の可変的な性質が補償される。

## 【0141】

50

調整可能抵抗器  $R'_{adj2}$  の第 2 の端子は、増幅器 372 の負入力、抵抗器 375 の第 2 の端子、及び抵抗器 372 の第 1 の端子に接続される。

【0142】

増幅器 376 の正入力はグラウンドに接続される。

【0143】

抵抗器 372 の第 2 の端子は、増幅器 376 の出力に接続される。

【0144】

増幅器 376 の出力は推定電圧リップル  $I_{est}$  を提供する。

【0145】

図 4a は、この発明の第 1 の実現モードによる電解コンデンサ状態監視システムの比較モジュールのアナログ部分の第 1 の例を示す。

10

【0146】

電流リップル  $I_{ripple}$  は、抵抗器 400 の第 1 の端子が接続されるリップル比較モジュール 201 の第 1 の入力に提供される。

【0147】

抵抗器 400 の第 2 の端子は、比較器 401 の正入力、比較器 405 の正入力、及びダイオード 404 のカソードに接続される。

【0148】

推定リップル  $I_{est}$  は、抵抗器 402 の第 1 の端子が接続されるリップル比較モジュール 201 の第 2 の入力に提供される。

20

【0149】

抵抗器 402 の第 2 の端子は、比較器 401 の負入力及びダイオード 403 のカソードに接続される。

【0150】

ダイオード 403 及び 404 のアノードは、グラウンドに接続される。

【0151】

比較器 405 の負入力は、調整可能抵抗器 405 と直列接続の抵抗器 406 から構成される電圧基準に接続される。電圧基準は、比較がそれを超えると意味があるレベル、すなわち、電流  $I_{ripple}$  が有用な情報を担持するときのレベルを規定する。

【0152】

30

抵抗器 400 及びダイオード 404 並びに抵抗器 402 及びダイオード 403 は、信号の正の部分の比較を可能にするため電圧クランプを実施する。比較器 401 及び 405 の入力における負電圧は、ダイオード閾値電圧を超えない。

【0153】

図 4b は、この発明の第 2 の実現モードによる電解コンデンサ状態監視システムの比較モジュールのアナログ部分の第 2 の例を示す。

【0154】

電圧リップル  $V_{ripple}$  は、抵抗器 458 の第 1 の端子及び比較器 452 の正入力が接続されるリップル比較モジュール 221 の第 1 の入力に提供される。比較器 452 を用いて、 $V_{ripple}$  が 450、451 によって生成される電圧基準を上回っているときに信号を生成し、次に、比較を実施することができることを規定する。

40

【0155】

抵抗器 458 の第 2 の端子は、増幅器 459 の負入力及び抵抗器 457 の第 1 の端子に接続される。抵抗器 458、457、460、462 に取り囲まれた増幅器 459 は、 $V_{ripple}$  と推定電圧リップル  $V_{est}$  との間の電圧差を測定するために使用される差動増幅器を構成する。

【0156】

推定電圧リップル  $V_{est}$  は、抵抗器 460 の第 1 の端子が接続されるリップル比較モジュール 221 の第 2 の入力に提供される。

【0157】

50

抵抗器 460 の第 2 の端子は、比較器 459 の正入力及び抵抗器 462 の第 1 の端子に接続される。

【0158】

抵抗器 462 の第 2 の端子は、グラウンドに接続される。

【0159】

抵抗器 457 の第 2 の端子は、増幅器 459 の出力、比較器 465 の正入力、及び抵抗器 453 の第 1 の端子に接続される。

【0160】

抵抗器 453 の第 2 の端子は、ダイオード 454 のカソード及び比較器 456 の負入力に接続される。

【0161】

ダイオード 454 のアノードは、グラウンドに接続される。

【0162】

抵抗器 455 の第 1 の端子は、正電源に接続される。抵抗器 455 の第 2 の端子は、比較器 456 の正入力及び調整可能抵抗器 463 の第 1 の端子に接続される。

【0163】

調整可能抵抗器 463 の第 2 の端子は、比較器 465 の負入力及び抵抗器 464 の第 1 の端子に接続される。

【0164】

抵抗器 464 の第 2 の端子は、負電源に接続される。

【0165】

抵抗器 455、463、及び 464 から構成される抵抗分割器を用いて、増幅器 459 によって送出される差信号と比較するための、一方は正、一方は負の 2 つの基準電圧が生成される。その目的は、 $V_{ripple}$  と  $V_{est}$  が同様であるか否か、すなわち、両者間の差が、抵抗器 463 によって調整される所定の値を超えないか否かをチェックすることである。

【0166】

比較器 465 の出力は、抵抗器 466 の第 1 の端子に接続される。

【0167】

抵抗器 466 の第 2 の端子は、ダイオード 467 のカソードに接続される。

【0168】

ダイオード 467 のアノードは、グラウンドに接続される。

【0169】

図 5 は、この発明の第 1 及び第 2 の実現モードによる電解コンデンサ状態監視システムの比較モジュールのデジタル及びフィルタリング部分の例を示す。

【0170】

リップル比較モジュール 201 又は 221 のデジタル及びフィルタリング部分の第 1 の入力は、AND ゲート 501 の第 1 の入力に接続される比較器 401 又は 456 によって提供される信号を受信する。

【0171】

リップル比較モジュール 201 又は 221 のデジタル及びフィルタリング部分の第 2 の入力は、AND ゲート 501 の第 2 の入力に接続される比較器 405 又は抵抗器 466 によって提供される信号を受信する。

【0172】

リップル比較モジュール 201 又は 221 のデジタル及びフィルタリング部分の第 3 の入力は、バッファ 512 の入力に接続される比較器 405 又は 452 によって提供される信号を受信する。

【0173】

AND ゲート 501 の出力は、スイッチ 511 の第 1 の端子に接続される。スイッチ 511 及びバッファ 512 は、3 状態バッファを示す。

10

20

30

40

50

## 【0174】

バッファ512の出力は、スイッチ511を制御する。

## 【0175】

スイッチ511の出力は、抵抗器513の第1の端子に接続される。

## 【0176】

抵抗器513の第2の端子は、処理ユニット100と、コンデンサ514の第1の端子とに接続される。コンデンサ514の他の端子は、グラウンドに接続される。

## 【0177】

バッファ512の入力が論理状態「1」になる、すなわち、3状態バッファがイネーブルされる場合、スイッチ511は閉鎖し、コンデンサ514は、ANDゲート501の出力の論理状態に応じて、抵抗器513を通して充電又は放電する。バッファ512の入力が論理状態「0」になる、すなわち、3状態バッファがディセーブルされる場合、スイッチ511は開口し、コンデンサ514の充電状態は変化しない。

10

## 【0178】

図6は、電解コンデンサ状態監視システムの処理ユニットのアーキテクチャを示す。

## 【0179】

処理ユニット100は、例えば、バス601によってともに接続されるコンポーネント及び図7又は図8で開示するようなプログラムによって制御されるプロセッサ600に基づくアーキテクチャを有する。

## 【0180】

バス601は、プロセッサ600を、読出し専用メモリROM602、ランダムアクセスメモリRAM603、入出力I/O IFインターフェース605、及びアラームインターフェース606にリンクする。メモリ603は、図7又は図8で開示するようなアルゴリズムに関連するプログラムの変数及び命令を受信することを意図されたレジスタを含む。

20

## 【0181】

プロセッサ600は、入出力I/O IFインターフェース605を通して、検知された温度を受信し、アナログ又はデジタルである場合がある信号をデジタル及びフィルタリング部分から出力し、電解コンデンサのESRをエミュレートするデジタル的に調整可能な抵抗器 $R_{adj}$ の値を修正するためにコマンド信号を転送する。

30

## 【0182】

プロセッサ600は、電解コンデンサの寿命終了を検出すると、例えばLED又はアラーム信号であるアラームモジュール606に指令する。

## 【0183】

読出し専用メモリ又は場合によってはフラッシュメモリ602は、図7又は図8で開示するようなアルゴリズムに関連するプログラムの命令を含み、処理ユニット100が電源をオンにされると、ランダムアクセスメモリ603に転送する。

## 【0184】

処理ユニット100は、パーソナルコンピュータ(PC)、デジタル信号プロセッサ(DSP)、又はマイクロコントローラ等のプログラム可能なコンピューティング機械によって命令のセット又はプログラムを実行することによるソフトウェアで実装することができるか、又はそうでなければ、フィールドプログラマブルゲートアレイ(FPGA)又は特定用途向け集積回路(ASIC)等の機械又は専用コンポーネントによるハードウェアで実装することができる。

40

## 【0185】

換言すれば、処理ユニット100は、図7又は図8で開示するようなアルゴリズムに関連するプログラムを処理ユニット100に実施させる、回路要素又は回路要素を含むデバイスを含む。

## 【0186】

図7は、この発明の第1の実現モードによる電解コンデンサの状態監視のためのアルゴ

50

リズムを示す。

【0187】

より厳密には、本アルゴリズムは、処理ユニットのプロセッサ600によって実行される。

【0188】

本アルゴリズムは、例えば、分単位又は時間単位又は日単位の周期性で周期的に実行される。プロセッサ600の内部タイマ、又はソフトウェアによってエミュレートされるタイマを用いて、本アルゴリズムを実行するタイミングがいつであるかを判定することができる。本アルゴリズムはまた、ESRの推定値が必要とされるときにいつでも実行することができる。

10

【0189】

ステップS700において、本アルゴリズムが開始する。

【0190】

次のステップS701において、プロセッサ600は、リップル比較モジュール201から比較結果を得る。

【0191】

次のステップS702において、プロセッサ600は、ステップS701で得られた比較結果が $V_{cc}/2$ より大きいか否かをチェックする。ここで、 $V_{cc}$ は論理電源の電圧レベルである。 $V_{cc}/2$ が、論理レベル「0」に対応する電気レベルと論理レベル「1」に対応する電気レベルとの間の平均電圧であることに留意されたい。

20

【0192】

ステップS701で得られた比較結果が $V_{cc}/2$ より大きい場合、プロセッサ600は、ステップS704に移動し、電解コンデンサのESRをエミュレートする固体調整可能抵抗器の値を減分する。その後、プロセッサ600は、ステップS705に移動する。

【0193】

ステップS701で得られた比較結果が $V_{cc}/2$ より大きくない場合、プロセッサ600は、ステップS703に移動し、電解コンデンサのESRをエミュレートする固体調整可能抵抗器の値を増分する。その後、プロセッサ600は、ステップS705に移動する。

【0194】

次のステップS705において、本アルゴリズムの以前の実行時に確定された以前の所定の数の値とともにステップS703又はS704において確定された固体調整可能抵抗器の現在の値を考慮することによって、固体調整可能抵抗器の連続する値の平均化が実施される。

30

【0195】

次のステップS706において、プロセッサ600は、固体調整可能抵抗器の平均値を用いて電解コンデンサのESRを推定する。

【0196】

次のステップS707において、プロセッサ600は、センサ $T^{\circ}$ から温度を得る。電解コンデンサの内部温度を測定することが可能でないため、ケース温度の尺度が、代わりに使用される。例えば、温度センサは、例えば電解コンデンサのパッケージに接着されたサーミスタ、熱電対又は集積化温度センサである。

40

【0197】

次のステップS708において、プロセッサ600は、初期化プロシージャが終了しているか否かをチェックする。初期化プロシージャが既に終了している場合、プロセッサ600は、ステップS709に移動し、そうでなければ、温度値 $T$ 及びその温度における推定ESRが初期プロシージャに戻され、それにより、温度の関数としてのESRの様々な寿命終了値、 $ESR_{faul t}$ のテーブルが構築される。

【0198】

次のステップS709において、プロセッサ600は、ステップS707で得た温度の

50

関数としての寿命終了 ESR 値を確定する。値  $ESR_{fault}$  は、有利には、初期化プロセス中に確定される事前計算された値を使用することによって確定される。

【0199】

電解コンデンサは、その ESR パラメータがその健康な状態に比べて大幅に増加したとき、すなわち、推定 ESR が、ESR の初期値から導出された ESR の寿命終了値より大きいときに経年変化したとみなされる。通常、ESR の寿命終了値は ESR の初期値より 2 倍又は 3 倍大きい。

【0200】

ESR の初期値は、幾つかの方法で確定することができる、すなわち、データシートから取出すことができるか又は以前の測定値から推測することができる。代替的に、ESR の初期値は、最初の数時間又は数日の動作中に電解コンデンサ状態監視システムによって確定することができる。

10

【0201】

次のステップ S 7 1 0 において、プロセッサ 6 0 0 は、電解コンデンサの ESR の推定値が寿命終了 ESR 値より大きいか否かをチェックする。

【0202】

電解コンデンサの ESR の推定値が寿命終了 ESR 値より大きい場合、プロセッサ 6 0 0 は、ステップ S 7 1 0 に移動する。そうでなければ、プロセッサ 6 0 0 は本アルゴリズムを中断する。

【0203】

ステップ S 7 1 0 において、プロセッサ 6 0 0 は、電解コンデンサがその寿命終了に達したこと、及び、メンテナンスプロシージャが必要とされることを示すアラーム信号の転送を指令する。

20

【0204】

図 8 は、この発明の第 2 の実現モードによる電解コンデンサの状態監視のためのアルゴリズムを示す。

【0205】

より厳密には、本アルゴリズムは、処理ユニットのプロセッサ 6 0 0 によって実行される。

【0206】

本アルゴリズムは、例えば、分単位又は時間単位又は日単位の周期性で周期的に実行される。

30

【0207】

ステップ S 8 0 0 において、本アルゴリズムが開始する。

【0208】

次のステップ S 8 0 1 において、プロセッサ 6 0 0 は、電解コンデンサの ESR をエミュレートする固体調整可能抵抗器に異なる値を転送し、転送されたそれぞれの値について、リップル比較モジュール 2 2 1 から比較結果を得る。

【0209】

次のステップ S 8 0 2 において、プロセッサ 6 0 0 は、比較の結果の最大値に対応する固体調整可能抵抗器の値を、その最大値が過去に格納した値より大きい場合に記憶する。

40

【0210】

ステップ S 8 0 1 及び S 8 0 2 を結合することができることがここで留意されなければならない。その場合、結果の最大値に対応する固体調整可能抵抗器の値だけが記憶される。温度もまた、そのステップで測定される。プロセッサ 6 0 0 はセンサ  $T^{\circ}$  から温度を得る。

【0211】

電解コンデンサの内部温度を測定することが可能でないため、ケース温度の尺度が、代わりに使用される。例えば、温度センサは、例えば電解コンデンサのパッケージに接着されたサーミスタ、熱電対又は集積化温度センサである。

50

## 【0212】

次のステップS803において、プロセッサ600は、格納されたデジタル的に調整可能な抵抗器の値 $R_{adj}$ を使用して電解コンデンサのESRを推定する。

## 【0213】

次のステップS804において、プロセッサ600は、初期化プロシージャが終了しているか否かをチェックする。初期化プロシージャが終了した場合、実行は、ステップS805に対して継続され、そうでなければ、ステップS802で確定された温度値及びステップS803で確定された推定ESRが初期プロシージャに戻され、それにより、温度の関数としての様々な $ESR_{faul}$ 値のテーブルが構築される。

## 【0214】

次のステップS805において、プロセッサ600は、ステップS802で確定された温度について、寿命終了ESR値、 $ESR_{faul}$ を確定する。

## 【0215】

電解コンデンサは、そのESRパラメータがその健康な状態に比べて著しく増加したときに、すなわち、推定ESRが、ESRの初期値から導出されるESRの寿命終了値より大きいときに、経年変化したとみなされる。通常、ESRの寿命終了値は、ESRの初期値より2倍又は3倍大きい。

## 【0216】

ESRの初期値は、幾つかの方法で確定することができる、すなわち、データシートから取出すことができるか又は以前の測定値から推測することができる。代替的に、ESRの初期値は、最初の数時間又は数日の動作中に電解コンデンサ状態監視システムによって確定することができる。

## 【0217】

次のステップS806において、プロセッサ600は、電解コンデンサのESRの推定値が寿命終了ESR値より大きいかが否かをチェックする。

## 【0218】

電解コンデンサのESRの推定値が寿命終了ESR値より大きい場合、プロセッサ600は、ステップS807に移動する。そうでなければ、プロセッサ600は本アルゴリズムを中断する。

## 【0219】

ステップS807において、プロセッサ600は、電解コンデンサがその寿命終了に達したこと、及び、メンテナンスプロシージャが必要とされることを示すアラーム信号の転送を指令する。

## 【0220】

図9は、電解コンデンサ状態を監視するためにこの発明によって提供される信号の曲線及び時間経過図である。

## 【0221】

900で記す曲線は、リップル比較モジュール201から得られる比較結果を示す。

## 【0222】

各ドットは、意思決定、すなわち、固体調整可能抵抗器の値の増加又は減少のために考えられる値を示す。

## 【0223】

910で記す曲線は、電解コンデンサのESRをエミュレートするデジタル的に調整可能な抵抗器 $R_{adj}$ がとる様々な値を示す。

## 【0224】

$T^{\circ}$ で記す曲線は、温度の様々な値を示す。

## 【0225】

920で記す曲線は、ESRの寿命終了値が現在の温度に関して調整される例を示す。

## 【0226】

930で記す曲線はESRの推定値を示し、940で記す曲線は、電解コンデンサのE

10

20

30

40

50

S R の推定値が、寿命終了 E S R 値より大きい場合に高いレベルにセットされるアラーム信号を示す。

【0227】

T °、920、及び930で記す曲線は、監視アルゴリズムの評価ごとに更新される数値である。

【0228】

図10は、電解コンデンサ状態を監視するためにこの発明によって提供される信号の曲線及び時間経過図である。

【0229】

1000で記す曲線は、リップル比較モジュール221から得られる比較結果を示す。

10

【0230】

1010で記す曲線は、電解コンデンサの E S R をエミュレートする固体調整可能抵抗器がとる様々な値を示す。

【0231】

T °で記す曲線は、温度の様々な値を示す。

【0232】

1020で記す曲線は、新しい最大が見出される度のみ格納され更新される固体調整可能抵抗器の値を示す。

【0233】

1030で記す曲線は、温度の記憶された様々な値を示し、新しい最大が見出される度

20

にのみ更新される。

【0234】

1040で記す曲線は、記憶済みの温度の関数としての、E S R の記憶済みの寿命終了値、E S R <sub>f a u l t</sub> を示す。

【0235】

1050で記す曲線は E S R の記憶された推定値を示し、1060で記す曲線は、電解コンデンサの E S R の推定値が、寿命終了 E S R 値より大きい場合に高いレベルを有するアラーム信号を示す。

【0236】

1010、T °、1020、1030、1040及び1050で記す曲線は、監視アル

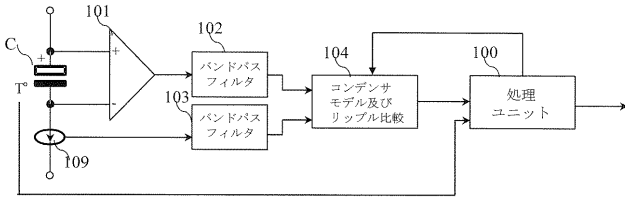
30

ゴリズムの評価ごとに更新される数値である。

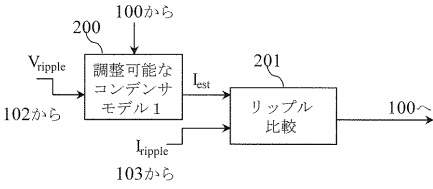
【0237】

当然のことながら、この発明の範囲から逸脱することなく、上述したこの発明の実施の形態に対して多くの変更を行うことができる。

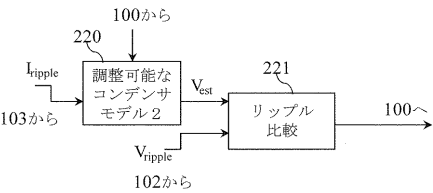
【図1】



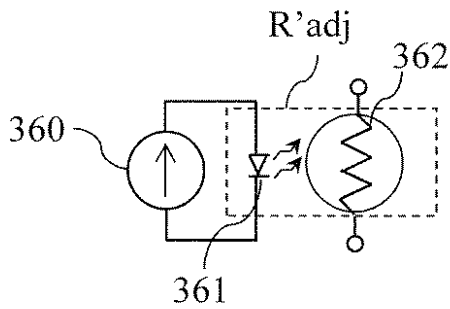
【図2a】



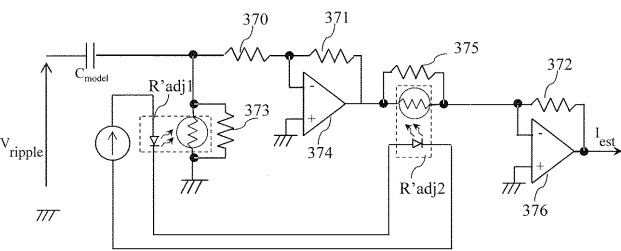
【図2b】



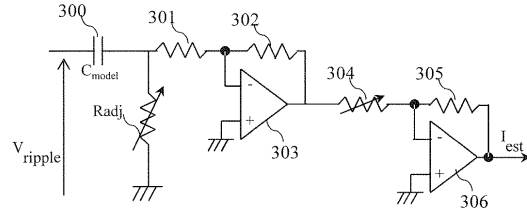
【図3d】



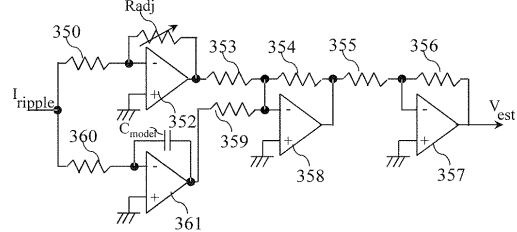
【図3e】



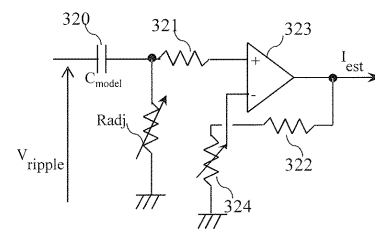
【図3a】



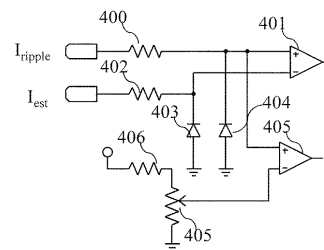
【図3b】



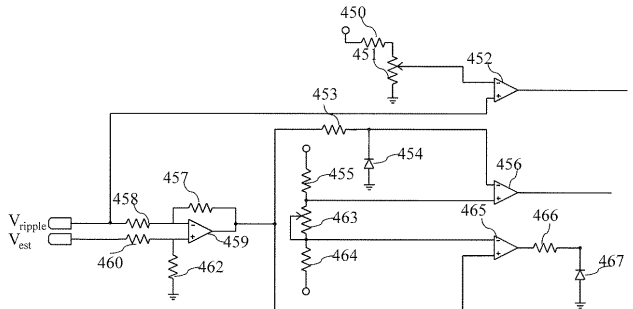
【図3c】



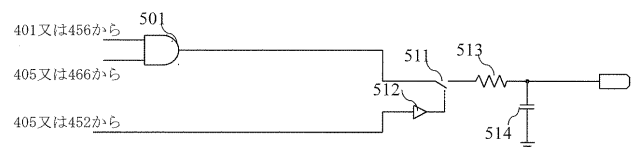
【図4a】



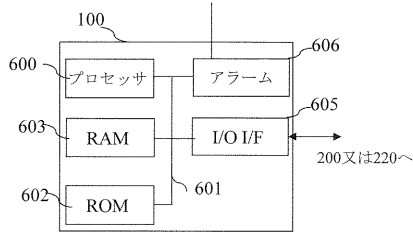
【図4b】



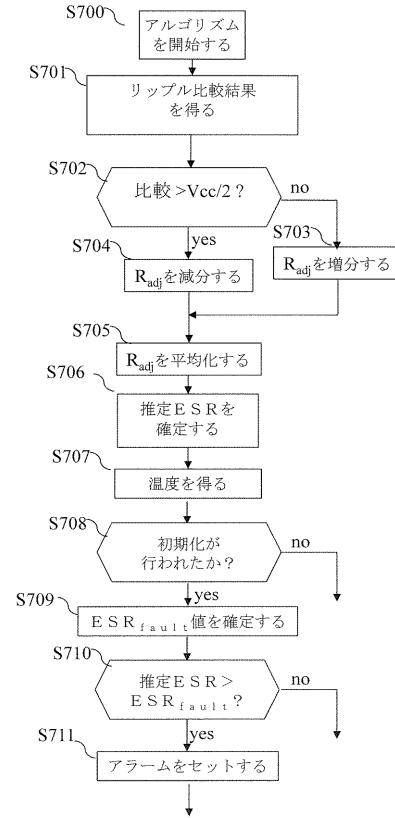
【図5】



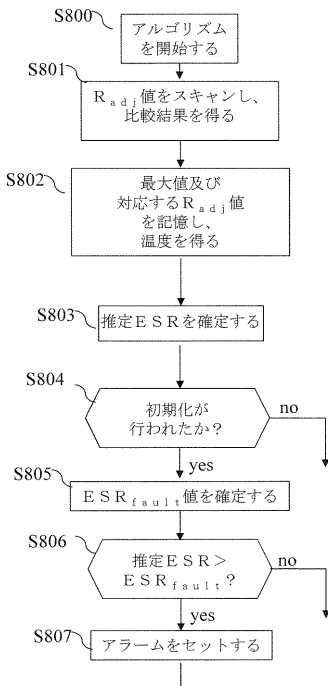
【 図 6 】



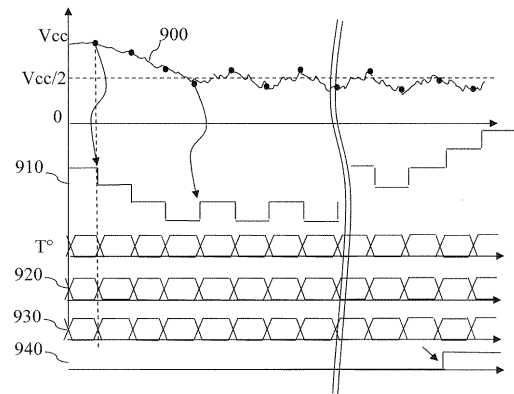
【 図 7 】



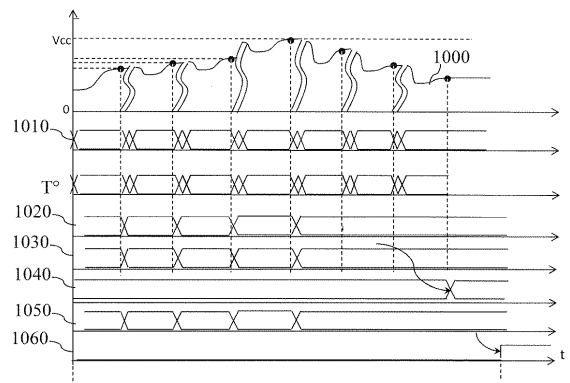
【 図 8 】



【 図 9 】



【 図 10 】



## フロントページの続き

(74)代理人 100122437

弁理士 大宅 一宏

(74)代理人 100147566

弁理士 上田 俊一

(74)代理人 100161171

弁理士 吉田 潤一郎

(74)代理人 100161115

弁理士 飯野 智史

(72)発明者 モロヴ、ステファン

フランス国、35708 レンヌ・セデックス 7、セーエス 10806、アレ・ドゥ・ポーリ  
ュー 1、ケアオブ・三菱・エレクトリック・アールアンドディー・センター・ヨーロッパ

(72)発明者 フーブ、ロラン

フランス国、35708 レンヌ・セデックス 7、セーエス 10806、アレ・ドゥ・ポーリ  
ュー 1、ケアオブ・三菱・エレクトリック・アールアンドディー・センター・ヨーロッパ

Fターム(参考) 2G036 AA03 AA24 BB02 CA06 CA08 CA10

5E082 AB09 BC40 MM35 MM38

【外国語明細書】

**TITLE OF THE INVENTION**  
**METHOD AND SYSTEM FOR ON-LINE MONITORING**  
**ELECTROLYTIC CAPACITOR CONDITION**

**FIELD OF THE INVENTION**

The present invention relates generally to a method and system for on-line monitoring an electrolytic capacitor condition.

**BACKGROUND OF THE INVENTION**

In the field of Power Electronics, electrolytic capacitors are known as vulnerable components. Their failure leads to out-of-service condition for the entire converter.

Electrolytic capacitors are often the most limiting factor for long-life products. This is why we observe an increased interest in Condition Monitoring technologies, that permit timely replacement of these components, while disturbance on the service rendered by the equipment is minimised.

Solutions have been proposed to detect ageing of electrolytic capacitors. Usually the ageing detection is made by monitoring the variation of some parameters of the electrolytic capacitor. For example, a reduction of the electrolytic capacitance value may be used to detect the end of life of the electrolytic capacitor, an increase of the equivalent series resistance (ESR) may be used to detect the end of life of the electrolytic capacitor or an increase of the loss factor may be used to detect the end of life of the electrolytic capacitor. The estimation of the parameters may be made by using measurements of the capacitor's voltage and current.

Alternatively some methods require in-depth knowledge of the system, like for example an access to gate drive, converter's architecture, information from other sensors in order to avoid to use a current sensor, and to determine the current within the electrolytic capacitor using algebraic calculations.

The ESR of an electrolytic capacitor is a good and reliable ageing indicator since it increases relatively strongly during the life of the electrolytic capacitor due to dry-out of the electrolyte.

Operation at high temperature accelerates the degradation of the electrolytic capacitor.

It has been considered that an electrolytic capacitor is considered aged when its ESR value becomes typically between 2 and 3 times the initial ESR value at the same temperature.

### **SUMMARY OF THE INVENTION**

The present invention aims at providing an electrolytic capacitor condition monitoring system which is low cost, resilient to disturbances, has repeatable performance and a sufficient prediction accuracy and which is applicable to a large range of capacitors and operating conditions.

The present invention aims also at providing an on-line monitoring of an electrolytic capacitor condition.

To that end, the present invention concerns a method for monitoring an electrolytic capacitor condition, characterized in that the method comprises the steps of:

- measuring a voltage ripple across the electrolytic capacitor and the current ripple flowing through the electrolytic capacitor;
- measuring the temperature of the electrolytic capacitor;
- emulating the monitored electrolytic capacitor using a capacitor model comprising a capacitor and a solid state adjustable resistor;
- applying one of the measured ripple to the capacitor model,
- adjusting the solid state adjustable resistor to minimize the error between an estimate ripple provided by the capacitor model and the other measured ripple not applied to the capacitor model,
- estimating an equivalent series resistance of the monitored electrolytic capacitor using value of the solid state adjustable resistor.

Thus the present invention allows to perform an on-line monitoring of an electrolytic capacitor condition.

On line monitoring allows to determine the condition of an electrolytic capacitor without interrupting the operation a device in which the electrolytic capacitor is included in.

The monitoring method can work with power converters operating at several dozen of kHz without requiring high frequency sampling ADCs or special sampling techniques. This is because the analog pre-processing delivers filtered signal with low frequency contents for analysis by a micro-

controller. This naturally provides a good resilience to disturbances which are mostly filtered by an analog processing and also by an algorithm running on the micro-controller.

According to a particular feature, the method comprises further steps of :

- determining an end of life limit value as a function of the temperature of the electrolytic capacitor and an initial equivalent series resistance of the monitored electrolytic capacitor,

- comparing the estimation of the equivalent series resistance of the monitored electrolytic capacitor with the end of life limit value.

Thus, the present invention allows to detect the ageing of the monitored electrolytic capacitor since the equivalent series resistance of the electrolytic capacitor increases and gets closer to the end of life value as the monitored electrolytic capacitor becomes aged.

Furthermore, the electrolytic capacitor condition monitoring is low cost, resilient to disturbances, has repeatable performance and a sufficient prediction accuracy.

The present invention is applicable to a large range of capacitors and operating conditions.

According to a particular feature, a capacitance of the capacitor of the capacitor model is a fixed capacitance value proportional to nominal capacitance of the monitored electrolytic capacitor.

Thus, the present invention is simple to implement and does not require the use of an adjustable capacitor for the capacitor model. The present invention avoids also an initial tuning of the monitoring system to fit with the monitored electrolytic capacitor despite the fact that electrolytic capacitors have usually a relatively large dispersion of their capacitance with respect to nominal value.

According to a particular feature, the method further comprises the step of issuing an alert signal if the estimation of the equivalent series resistance exceeds the end of life limit value.

Thus, the present invention allows to signal that the monitored electrolytic capacitor is reaching end of life and that a maintenance should be performed before the complete failure of the monitored electrolytic capacitor.

The present invention concerns also a system for monitoring an electrolytic capacitor condition, characterized in that the system comprises:

- means for measuring a voltage ripple across the electrolytic capacitor and the current ripple flowing through the electrolytic capacitor,
- means for measuring the temperature of the electrolytic capacitor,
- means for emulating the monitored electrolytic capacitor using a capacitor model comprising a capacitor and a solid state adjustable resistor,
  - means for applying one of the measured ripple to the capacitor model,
  - means for adjusting the solid state adjustable resistor to minimize the error between an estimate ripple provided by the capacitor model and the other measured ripple not applied to the capacitor model,
- means for estimating an equivalent series resistance of the monitored electrolytic capacitor using value of the solid state adjustable resistor.

Thus the present invention allows to perform an on-line monitoring of an electrolytic capacitor condition.

According to a particular feature, the system further comprises :

- means for determining an end of life limit value as a function of the temperature of the electrolytic capacitor and an initial equivalent series resistance of the monitored electrolytic capacitor,
- means for comparing the estimation of the equivalent series resistance of the monitored electrolytic capacitor with the end of life limit value.

Thus, the present invention allows to detect the ageing of the monitored electrolytic capacitor since the equivalent series resistance of the electrolytic capacitor increases and gets closer to the end of life value as the monitored electrolytic capacitor becomes aged.

Furthermore, the electrolytic capacitor condition monitoring is low cost, resilient to disturbances, has repeatable performance and a sufficient prediction accuracy.

The present invention is applicable to a large range of capacitors and operating conditions.

According to a particular feature, the system further comprises:

- means for filtering the measured voltage ripple,
- means for filtering the measured current ripple.

Thus, the present invention isolates the frequency contents of interest in the measured voltage ripple and current ripple. The relationship between filtered voltage ripple and filtered current ripple can be approximated using a simple model composed of a capacitor in series with a resistor, where the resistive part strongly dominates the impedance of the capacitive part in the range of frequencies of interest.

According to a particular feature, the system further comprises means for issuing an alert signal if the estimation of the equivalent series resistance exceeds the end of life limit value.

Thus, the present invention allows to signal that the monitored electrolytic capacitor is reaching end of life and that a maintenance should be performed before the complete failure of the monitored electrolytic capacitor.

According to a particular feature, the determination of error between ripple estimation provided by the capacitor model and the other measured ripple not applied to the capacitor model is performed by checking in the time domain if the other measured ripple not applied to the capacitor model is higher than the ripple estimation provided by the capacitor model.

Thus, the present invention allows to determine if the value of estimated ESR must be increased or decreased to be closer to the real value of ESR of the monitored electrolytic capacitor.

Furthermore, this comparison method can be implemented with simple means and is more simple to implement than a frequency based method that would require complex calculations such as FFT.

According to a particular feature, the determination of error between ripple estimation provided by the capacitor model and the other measured ripple not applied to the capacitor model is performed by checking in the time domain if the other measured ripple not applied to the capacitor model is similar to the estimation provided by the capacitor model.

Thus, the present invention allows to determine which value of estimated ESR is the closest to the real value of ESR of the monitored electrolytic capacitor.

Furthermore, this comparison method can be implemented with simple means and is more simple to implement than a frequency based method that would require complex calculations such as FFT.

According to a particular feature, the means for measuring the current ripple through the electrolytic capacitor is composed of a current sensor which provides a scaled image of the current flowing through the electrolytic capacitor.

The characteristics of the invention will emerge more clearly from a reading of the following description of example embodiments, the said description being produced with reference to the accompanying drawings, among which :

### **BRIEF DESCRIPTION OF THE DRAWINGS**

Fig. 1 represents an example of an architecture of an electrolytic capacitor condition monitoring system according to the present invention;

Fig. 2a represents a first example of a capacitor model and comparison module according to a first mode of realization of the present invention;

Fig. 2b represents a second example of a capacitor model and comparison module according to a second mode of realization of the present invention;

Fig. 3a represents a first example of a capacitor model according to the first mode of realization of the present invention;

Fig. 3b represents a second example of a capacitor model according to the second mode of realization of the present invention;

Fig. 3c represents a third example of a capacitor model according to the first mode of realization of the present invention;

Fig. 3d represents an example of a solid-state adjustable resistor using a photosensitive resistor modulated by a LED with an adjustable current source;

Fig. 3e represents a fourth example of a capacitor model and comparison module according to a first mode of realization of the present invention;

Fig. 4a represents a first example of an analogue part of a comparison module of the electrolytic capacitor condition monitoring system according to the first mode of realization of the present invention;

Fig. 4b represents a second example of an analogue part of a comparison module of the electrolytic capacitor condition monitoring system according to the second mode of realization of the present invention;

Fig. 5 represents an example of the digital and filtering part of a comparison module of the electrolytic capacitor condition monitoring system according to the first and second modes of realization of the present invention;

Fig. 6 represents the architecture of a processing unit of the electrolytic capacitor condition monitoring system;

Fig. 7 represents an algorithm for condition monitoring of an electrolytic capacitor according to the first mode of realization of the present invention;

Fig. 8 represents an algorithm for condition monitoring of an electrolytic capacitor according to the second mode of realization of the present invention;

Fig. 9 represents curves and chronograms of signals provided by the present invention in order to monitor the electrolytic capacitor condition;

Fig. 10 represents curves and chronograms of signals provided by the present invention in order to monitor the electrolytic capacitor condition.

### **DETAILED DESCRIPTION OF THE EMBODIMENTS**

**Fig. 1** represents an example of an architecture of an electrolytic capacitor condition monitoring system according to the present invention.

The electrolytic capacitor condition monitoring system monitors the equivalent series resistance of an electrolytic capacitor C.

The electrolytic capacitor condition monitoring system may monitor capacitors having a capacitance value from a few hundred of  $\mu\text{F}$  up to a few thousands of  $\mu\text{F}$  and a nominal ESR specified around 100 Hz at 20 °C in range of a few dozen of  $\text{m}\Omega$  up to hundreds of  $\text{m}\Omega$ .

The present invention deduces the state of health of the monitored electrolytic capacitor C from the evolution of its ESR value during its lifetime. Based on an initial value of ESR, the present invention determines an end of life value that corresponds to an aged electrolytic capacitor.

The electrolytic capacitor C is considered aged when its ESR parameter has increased significantly with respect to its healthy state, i.e. when the estimated ESR is larger than the end of life value of the ESR,  $\text{ESR}_{\text{fault}}$ , derived from the initial value of ESR. Typically the end of life value of the ESR is twice or three times greater than the initial value of ESR.

The initial value of ESR may be determined in several ways: either extracted from datasheets, or deducted from previous measurements.

Alternatively, the initial value of ESR may be determined by the electrolytic capacitor condition monitoring system during the first hours, or days of operation.

The adjustment of the end of life value of the ESR with temperature requires the knowledge of the evolution of ESR as a function of temperature, for the type of electrolytic capacitor monitored.

For example, in order to avoid calculations during monitoring operation, the adjustment law is preferably put in a table pre-calculated during an initialization procedure. The initialization of the table may be done several ways.

For example, the table is built using information comprised in the datasheet of the electrolytic capacitor or by using data obtained from pre-characterization of the type of electrolytic capacitor to monitor in order to determine the evolution of the electrolytic capacitor ESR with temperature:  $ESR=f(T^\circ)$ , considering the ESR in the range of frequency of interest, for example at a frequency value of few dozen of kHz, 10kHz or 50 kHz for instance.

For example, in order to avoid integrating the errors due to production tolerances, an in-situ method is preferred. The table may be build during the first hours or days of operation of the monitored electrolytic capacitor, by self learning using the present invention. In that case, the ESR is estimated using the present invention, at least one operating temperature point during operation.

A curve fitting method, or an interpolation between the different measures of ESR made at several temperatures can then be used to complete the table with the desired resolution, for example, one value of ESR is stored in the table for each °C between 25 and 85°C. Generally, the temperature within the device in which the electrolytic capacitor is included in, varies slowly which enables a reliable estimation of ESR at a given temperature despite the large thermal inertia of the electrolytic capacitor.

The ESR value of the electrolytic capacitor at ambient temperature can easily be estimated following start up operation. Then, after some time, at least another ESR value can be obtained at higher operational temperature. Over a period of a few days, operation at different operating points or at

different ambient temperatures may offer new opportunities to estimate values of ESR at other temperatures, thus increasing the accuracy of the fitting. It has to be noted here that the duration of the self-learning period is limited in order to avoid incorporating ESR values that are indicative of capacitor aging and should be exponentially shorter for elevated measured temperatures.

Also the self-learning approach may be used during a calibration procedure performed at factory, using a climatic chamber to control the ambient temperature within the power converter, and thus of its monitored capacitor(s).

Finally, once a value  $ESR(T)$  is determined, the corresponding value  $ESR_{\text{fault}}(T)$  is typically two or three times  $ESR(T)$ .

When the end of life criterion is reached, an alarm signals that the electrolytic capacitor C has reached its end of life and that a maintenance procedure is required. It has to be noted here that regardless of the end of life criterion is reached, the estimation of ESR is repeating continuously. The present invention allows individual monitoring of an electrolytic capacitor on a DC bus. Usually, to withstand the high voltage of DC bus or for safety reasons, it is common that two or more electrolytic capacitors are grouped in series forming a string. To reach the required capacitance value for the DC bus, it is also common to group several strings in parallel.

Several electrolytic capacitor condition monitoring systems are used if there are several electrolytic capacitor strings taking into account that the measured ripple current is identical for electrolytic capacitors connected in series and that only one processing unit and one current sensor may be used per string.

The present invention may be non-intrusive if a PCB-based Rogowski coil probe is used. An example of such a current sensor like a PCB-based Rogowski coil is disclosed in the paper of H. L. Votzi, M. Vogelsberger, and H. Ertl, "Low-Cost Current Sensor for Power Capacitors Based on a PCB Rogowski-Coil Rogowski Coil Current Transducer," no. May, pp. 17–19, 2011.

A PCB-based Rogowski coil is particularly well suited for electrolytic capacitors with screw terminals.

For electrolytic capacitors that don't allow the use PCB-based Rogowski coil sensor, the monitoring method can still be non-intrusive by using for instance near-field proximity sensor or PCB-embedded current transformer.

The electrolytic capacitor condition monitoring system comprises an estimator of the ESR. The estimation of the monitored electrolytic capacitor's ESR is performed according to the present invention by adjusting a capacitor's model so as to minimize the error between the measured ripple and the estimated one. The estimated ESR is one parameter of the adjustable capacitor model used.

The capacitor model is advantageously implemented using analogue electronic components and emulates the monitored capacitor in the frequency range of interest, where the impedance of the electrolytic capacitor C is dominated by its ESR value.

The capacitor model comprises a capacitor and a resistor. The resistor of the capacitor model is a solid state adjustable resistor like for example a digitally adjustable resistor or a photosensitive resistor modulated by a LED with an adjustable current source. The solid state adjustable resistor emulates the ESR of the electrolytic capacitor C. The value of the solid state adjustable resistor is proportional to the ESR of the monitored electrolytic capacitor C.

The capacitance of the capacitor of the model is not adjusted and derived from the nominal capacitance of the monitored electrolytic capacitor.

The current that flows in the capacitor model is a scaled image of the current flowing within the monitored electrolytic capacitor.

For example, the capacitor of the capacitor model has a value which is 10000 times lower than the electrolytic capacitor C capacitance value and the value of the solid state adjustable resistor which emulates the ESR of the electrolytic capacitor is 10000 times greater than the ESR of the electrolytic capacitor C.

It has to be noted here that other scaling factors between the capacitor model value and the the electrolytic capacitor C capacitance value may be used according to the present invention.

An ESR in the range of a few tenth of  $m\Omega$  up to  $1\Omega$  implies, according to above mentioned numerical example, using solid state adjustable resistor of  $10k\Omega$  by step of 100 ohm for instance providing then a resolution of  $10 m\Omega$ .

Similarly, the capacitor used in the capacitor model has a small value e.g. 100nF for a 1000uF monitored electrolytic capacitor C. For example, a class 1 ceramic capacitor, which is stable with temperature, can thus be used for the capacitor model. These are very common and low cost components.

Note that the fixed approximation of monitored electrolytic capacitor C with fixed capacitance has no significant impact on the precision of estimation as its contribution to the estimation of impedance is more significant in very low frequency which is according to the present invention filtered.

The voltage of the electrolytic capacitor C is sensed and scaled by a voltage and scaling sensor 101 and filtered using a bandpass filter 102 in order to remove from the voltage low frequency components. The sensed and filtered voltage named  $V_{\text{ripple}}$  is provided to a capacitor model and comparison module 104. The voltage of the electrolytic capacitor C is a high DC voltage plus a few volts ripple.

The voltage and scaling sensor 101 may be implemented several ways. In a first way, the voltage and scaling sensor 101 may be implemented for example by performing an attenuation if the electrolytic capacitor condition monitoring system ground is referenced to the negative terminal of the electrolytic capacitor C. In a second way, the voltage and scaling sensor 101 may be implemented for example by performing an attenuation followed by a differential amplification in order to allow high common mode voltage on amplifier's inputs. In a third way, the voltage and scaling sensor 101 may be implemented for example by performing a capacitive coupling using a passive filter in order to remove high DC voltage followed by either an attenuation or a gain depending on ripple amplitude in order to adjust level of ripple in a range compatible with a bandpass filter 102.

In the first and second ways, once the DC component and other low frequency contents is removed, an amplification of ripple may be required.

The current going through the electrolytic capacitor C is sensed by a sensor 109 and filtered using a bandpass filter 103 in order to remove from the sensed current low frequency components. The sensed and filtered current named  $I_{\text{ripple}}$  is provided to the capacitor model and comparison module 104.

The goal of the amplifying and filtering is to scale and filter the measured current and voltage and then to extract the voltage and current ripples in the frequency band of interest.

The voltage and scaling sensor 101 purpose is to provide a measure in a range of voltage acceptable by the following processing stages. For example, the voltage and scaling sensor 101 performs an attenuation of high voltage capacitor voltage with a resistive divider and the current sensor 109 delivers a low voltage image proportional to the current flowing through the electrolytic capacitor C.

The purpose of the filters 102 and 103 is to isolate the frequency components mostly affected by the ESR while rejecting as much as possible the low frequency disturbances that carry no relevant information for ESR estimation and also high frequencies affected by the inductive region of the capacitor's impedance.

For the electrolytic capacitors, the typical capacitive region extends from DC up to a few kHz, while inductive region due to parasitic series inductance typically starts from a few 100 kHz.

The frequency band of analysis is thus typically located between a few kHz up to 100 kHz. Different topologies can be used to implement the band-pass filters like cascaded high-pass filter with low-pass filter. In practice, it is not required to have a strong attenuation of the high frequency contents.

For example, a first order "low-pass" filter may be used to attenuate these frequencies. For better accuracy of estimation of ESR, a good rejection of low frequency contents is preferred, so at least a second order "high-pass" filter is preferably used like for instance a Sallen & Key filter.

The voltage and current are filtered by the bandpass filters 102 and 103 with similar filters.

If the current sensor 109 modifies the bandwidth in the band of analysis then the bandpass filter 103 is adapted to provide the same bandwidth for the measured current and voltage ripples.

For instance, using a hall effect current sensor with a flat frequency response from DC to 80 kHz and then a first order attenuation above, both high-pass filtering stages for current & voltage would be identical.

No further low pass filtering is required for bandpass filter 103 and a first order low pass filter of the band pass filter 102 may be configured to cut at 80 kHz.

Alternatively, if a pcb-based Rogowski current sensor is used, the high frequency filter for the bandpass filter 103 may be directly handled by the sensor itself.

A temperature sensor noted  $T^\circ$  senses the temperature of the electrolytic capacitor C and is provided to a processor 100. As the ESR value of the electrolytic capacitor is dependent of the temperature, the temperature is taken into account according to the present invention.

The electrolytic capacitor condition monitoring system comprises a capacitor model and comparison module 104. The capacitor model and comparison module 104 will be disclosed in more detail in reference to Fig. 2a or 2b. The output of the capacitor model and comparison module 104 is provided to a processing unit 100.

**Fig. 2a** represents a first example of a capacitor model and comparison module according to a first mode of realization of the present invention.

According to the first mode of realization of the present invention, the capacitor model and comparison module 104 comprises an adjustable capacitor model 200 and a ripple comparison module 201.

The adjustable capacitor model 200 process the sensed, scaled and filtered voltage  $V_{\text{ripple}}$  in order to provide an estimated current ripple  $I_{\text{est}}$  which is provided to a ripple comparison module 201. The adjustable capacitor model 200 receives from the processing unit 100 commands for adjusting the digitally adjustable resistor which emulates the ESR of the electrolytic capacitor. The adjustable capacitor model 200 will be disclosed in more detail in reference to Fig. 3a.

The ripple comparison module 201 compares the estimated current ripple  $I_{\text{est}}$  to the sensed, scaled and filtered current  $I_{\text{ripple}}$  and provides a filtered comparison result to the processing unit 100. The ripple comparison module 201 will be disclosed in more detail in reference to Figs. 4a and 5.

**Fig. 2b** represents a second example of a capacitor model and comparison module according to a second mode of realization of the present invention.

According to the second mode of realization of the present invention, the capacitor model and comparison module 104 comprises an adjustable capacitor model 220 and a ripple comparison module 221.

The adjustable capacitor model 220 process the sensed and filtered current  $I_{\text{ripple}}$  in order to provide an estimated voltage ripple  $V_{\text{est}}$  which is provided to the ripple comparison module 221. The adjustable capacitor model 220 receives from the processing unit 100 commands for adjusting the digitally adjustable resistor which emulates the ESR of the electrolytic capacitor. The adjustable capacitor model 220 will be disclosed in more detail in reference to Fig. 3b.

The ripple comparison module 221 compares the estimated voltage ripple  $V_{\text{est}}$  to the the sensed, scaled and filtered voltage  $V_{\text{ripple}}$  and provides a comparison result to the processor 100. The ripple comparison module 221 will be disclosed in more detail in reference to Figs. 4b and 5.

**Fig. 3a** represents a first example of a capacitor model according to the first mode of realization of the present invention.

A first terminal of the capacitor  $C_{\text{model}}$  of the capacitor model 200 is connected to the input  $V_{\text{ripple}}$  of the capacitor model 200. The second terminal of the capacitor model  $C_{\text{model}}$  is connected to a first terminal of the digitally adjustable resistor  $R_{\text{adj}}$  which emulates the ESR of the electrolytic capacitor  $C$  and to a resistor 301. The second terminal of the digitally adjustable resistor  $R_{\text{adj}}$  is connected to the ground. A second terminal of the resistor 301 is connected to the negative input of an amplifier 303 and to a first terminal of a resistor 302.

The positive input of the amplifier 303 is connected to the ground.

A second terminal of the resistor 302 is connected to the output of the amplifier 303 and to a first terminal of an adjustable resistor 304.

$C_{\text{model}}$  and  $R_{\text{adj}}$  constitute a scaled model of the monitored electrolytic capacitor  $C$ . Once  $R_{\text{adj}}$  is correctly adjusted, the ripple current that flows through the digitally adjustable resistor  $R_{\text{adj}}$  is proportional to the ripple current

that flows in the monitored electrolytic capacitor C. Thus, the measure of voltage drop across the digitally adjustable resistor  $R_{adj}$  may be used to determine the estimation of ripple current  $I_{est}$ .

The next two stages composed of components 303 to 306 constitute a non-inverting amplifier with a programmable gain (composed of two cascaded inverting amplifiers) aimed at measuring and scaling the voltage drop that appears across  $R_{adj}$ .

As an alternative a single stage non inverting amplifier may be used.

The adjustable resistor 304 allows to adjust the gain of the amplifier to obtain an image of the current that flows through the digitally adjustable resistor  $R_{adj}$ , independently of the value of the digitally adjustable resistor  $R_{adj}$ .

By adjusting the resistor 304 to have the same value than the digitally adjustable resistor  $R_{adj}$  we compensate for the variable nature of  $R_{adj}$ .

The values of the resistors 302, 301 and 305 define a fixed gain to amplify the current that flows through the digitally adjustable resistor  $R_{adj}$  in order to compensate on one hand for the attenuation of the current that flows through the digitally adjustable resistor  $R_{adj}$  with respect to the current that flows in monitored electrolytic capacitor C and on the other hand to possibly compensate the gain of the voltage and scaling sensor 101 and the current sensor 109.

A second terminal of the adjustable resistor 304 is connected to the negative input of an amplifier 306 and to a first terminal of a resistor 305.

The positive input of the amplifier 306 is connected to the ground.

A second terminal of the resistor 305 is connected to the output of the amplifier 306.

The output of the amplifier 306 provides the estimated current ripple  $I_{est}$ .

**Fig. 3b** represents a second example of a capacitor model according to the second mode of realization of the present invention.

A first terminal of a resistor 350 is connected to the input of the capacitor model 220. A second terminal of the resistor 350 is connected to the negative input of an amplifier 352 and to a first terminal of an adjustable resistor  $R_{adj}$  which emulates the ESR of the electrolytic capacitor.

The positive input of the amplifier 352 is connected to the ground.

A second terminal of the digitally adjustable resistor  $R_{adj}$  is connected to the output of the amplifier 352 and to a first terminal of a resistor 353.

A first terminal of a resistor 360 is connected to the input  $I_{ripple}$  of the capacitor model 220. A second terminal of the resistor 360 is connected to the negative input of an amplifier 361 and to a first terminal of the capacitor  $C_{model}$  of the capacitor model 200.

The positive input of the amplifier 361 is connected to the ground.

A second terminal of the capacitor  $C_{model}$  is connected to the output of the amplifier 361 and to a first terminal of a resistor 359. A second terminal of the resistor 359 is connected to the negative input of the amplifier 358, to the second terminal of the resistor 353 and to a first terminal of a resistor 354.

The positive input of the amplifier 358 is connected to the ground.

A second terminal of the resistor 354 is connected to the output of the amplifier 358 and to a first terminal of a resistor 355.

A second terminal of the resistor 355 is connected to the negative input of an amplifier 357 and to a first terminal of a resistor 356.

The positive input of the amplifier 357 is connected to the ground.

A second terminal of the resistor 356 is connected to the output of the amplifier 306.

The output of the amplifier 357 provides the estimated voltage ripple  $V_{est}$ .

**Fig. 3c** represents a third example of a capacitor model according to the first mode of realization of the present invention.

A first terminal of the capacitor  $C_{model}$  of the capacitor model 200 is connected to the input  $V_{ripple}$  of the capacitor model 200. The second terminal of the capacitor model  $C_{model}$  is connected to a first terminal of the digitally adjustable resistor  $R_{adj}$  which emulates the ESR of the electrolytic capacitor  $C$  and to a resistor 321. The second terminal of the digitally adjustable resistor  $R_{adj}$  is connected to the ground. A second terminal of the resistor 321 is connected to the positive input of an amplifier 323. The resistor 321 may be used for input offset compensation but may be equal to 0 ohm, i.e. replaced by a wire.

The digitally adjustable resistor  $R_{adj}$  is implemented using a digitally adjustable potentiometer of which the cursor terminal is connected to one of the two other terminals.

The negative input of the amplifier 323 is connected to the cursor terminal of the digitally adjustable potentiometer 324. The second terminal of digitally adjustable potentiometer 324 is connected to ground. The third terminal of the digitally adjustable potentiometer 324 is connected to one terminal of the resistor 322. The other terminal of the resistor 322 is connected to output of amplifier 323. The resistor 322 may be used to modify the gain of the amplifier 323 but can be equal to null value if not required.

The output of the amplifier 323 provides the estimated ripple  $I_{est}$ .

The digitally adjustable potentiometer 324 and digitally adjustable resistor  $R_{adj}$  are identical components, or possibly parts of the same component if a dual digitally adjustable potentiometer is used. They are programmed similarly so that the impedance between their cursor and their terminal connected to ground are identical for both the digitally adjustable potentiometer 324 and the digitally adjustable resistor  $R_{adj}$ .

Resistors 321, 322, 324 and the amplifier 323 constitute a non-inverting amplifier, with a variable gain, used to measure and scale the voltage across the digitally adjustable resistor  $R_{adj}$ .

**Fig. 3d** represents an example of a solid-state adjustable resistor using a photosensitive resistor modulated by a LED with an adjustable current source.

The solid state adjustable resistor  $R'_{adj}$  is controlled by an adjustable current source 360 which provides the adjusted current to a Light-Emitting Diode LED 361. The light provided by the LED 361 modifies the resistor value of a photosensitive resistor.

The solid-state adjustable resistor of Fig. 3d also may be a linear optocoupler comprising an integrated circuit that embeds both a LED and a photosensitive transistor.

**Fig. 3e** represents a fourth example of a capacitor model and comparison module according to a first mode of realization of the present invention.

A first terminal of the capacitor  $C_{model}$  of the capacitor model 200 is connected to the input  $V_{ripple}$  of the capacitor model 200. The second terminal of the capacitor model  $C_{model}$  is connected to a first terminal of a solid state adjustable resistor  $R'_{adj1}$  which emulates the ESR of the electrolytic capacitor  $C_e$  to a first terminal of a resistor 373 and to a first terminal of a resistor 370.

The second terminal of the solid state adjustable resistor  $R'_{adj1}$  is connected to a second terminal of a resistor 373 and to the ground. A second terminal of the resistor 370 is connected to the negative input of an amplifier 374 and to a first terminal of a resistor 371.

The positive input of the amplifier 374 is connected to the ground.

A second terminal of the resistor 371 is connected to the output of the amplifier 374, to a first terminal of a resistor 375 and to a first terminal of an adjustable resistor  $R'_{adj2}$  that may be a solid state adjustable resistor.

The resistors 373 and 375 have the same value and are used to adjust the maximum value of the equivalent resistances respectively formed by the parallel connection of resistor 373 and  $R'_{adj1}$ , and by the parallel connection of the resistor 375 and  $R'_{adj2}$ .

$C_{model}$ ,  $R'_{adj1}$  and the resistor 373 constitute a scaled model of the monitored electrolytic capacitor  $C$ . Once the solid state adjustable resistor  $R'_{adj1}$  is correctly adjusted, the ripple current that flows in the branch composed of the solid state adjustable resistor  $R'_{adj1}$  connected in parallel with resistor 373 is proportional to the ripple current that flows in the monitored electrolytic capacitor  $C$ . Thus, the measure of voltage drop across the solid state adjustable resistor  $R'_{adj1}$  may be used to determine the estimation of ripple current  $I_{est}$ .

The adjustable resistor  $R'_{adj2}$  allows to adjust the gain of the amplifier 376 to obtain an image of the current that flows in the branch composed of the solid state adjustable resistor  $R'_{adj1}$  connected in parallel with resistor 373, independently of the value of the solid state adjustable resistor  $R'_{adj1}$ .

By adjusting the resistor  $R'_{adj2}$  to have the same value than the solid state adjustable resistor  $R'_{adj1}$  the variable nature of  $R'_{adj1}$  is compensated.

A second terminal of the adjustable resistor  $R'_{adj2}$  is connected to the negative input of an amplifier 372, to a second terminal of a resistor 375 and to a first terminal of a resistor 372.

The positive input of the amplifier 376 is connected to the ground.

A second terminal of the resistor 372 is connected to the output of the amplifier 376.

The output of the amplifier 376 provides the estimated current ripple  $I_{est}$ .

**Fig. 4a** represents a first example of an analogue part of a comparison module of the electrolytic capacitor condition monitoring system according to the first mode of realization of the present invention.

The current ripple  $I_{\text{ripple}}$  is provided to a first input of the ripple comparison module 201 to which a first terminal of a resistor 400 is connected.

A second terminal of the resistor 400 is connected to a positive input of a comparator 401, to a positive input of a comparator 405 and to the cathode of a diode 404.

The estimated current ripple  $I_{\text{est}}$  is provided to a second input of the ripple comparison module 201 to which a first terminal of a resistor 402 is connected.

A second terminal of the resistor 402 is connected to a negative input of the comparator 401 and to the cathode of a diode 403.

The anodes of the diodes 403 and 404 are connected to the ground.

The negative input of the comparator 405 is connected to a voltage reference composed of a resistor 406 in series with an adjustable resistor 405. The voltage reference defines the level above which the comparison is meaningful, i.e. when current  $I_{\text{ripple}}$  carries useful information.

Resistor 400 and diode 404 as well as resistor 402 and diode 403 perform a voltage clamp in order to enable comparison of positive parts of signals. Negative voltage at inputs of comparators 401 and 405 does not exceed a diode threshold voltage.

**Fig. 4b** represents a second example of an analogue part of a comparison module of the electrolytic capacitor condition monitoring system according to the second mode of realization of the present invention.

The voltage ripple  $V_{\text{ripple}}$  is provided to a first input of the ripple comparison module 221 to which a first terminal of a resistor 458 and a positive input of a comparator 452 are connected. The comparator 452 is used to generate a signal when  $V_{\text{ripple}}$  is superior to voltage reference generated by 450, 451 and then to define when comparison can be performed.

A second terminal of the resistor 458 is connected to a negative input of an amplifier 459 and to a first terminal of a resistor 457. The amplifier 459 with surrounding resistors 458, 457, 460, 462 constitute a differential amplifier used

to measure the voltage difference between  $V_{\text{ripple}}$  and estimated voltage ripple  $V_{\text{est}}$ .

The estimated voltage ripple  $V_{\text{est}}$  is provided to a second input of the ripple comparison module 221 to which a first terminal of a resistor 460 is connected.

A second terminal of the resistor 460 is connected to a positive input of the comparator 459 and to a first terminal of a resistor 462.

The second terminal of the resistor 462 is connected to the ground.

The second terminal of the resistor 457 is connected to the output of the amplifier 459, to a positive input of a comparator 465 and to a first terminal of a resistor 453.

The second terminal of the resistor 453 is connected to the cathode of a diode 454 and to a negative input of a comparator 456.

The anode of the diode 454 is connected to the ground.

A first terminal of a resistor 455 is connected to the positive power supply. A second terminal of the resistor 455 is connected to the positive input of the comparator 456 and to a first terminal of an adjustable resistor 463.

A second terminal of the adjustable resistor 463 is connected to the negative input of the comparator 465 and to a first terminal of a resistor 464.

A second terminal of the resistor 464 is connected to the negative power supply.

The resistive divider composed of resistors 455, 463 and 464 is used to generate two reference voltages, one positive and one negative, for comparison with difference signal delivered by the amplifier 459. The goal is to check if  $V_{\text{ripple}}$  and  $V_{\text{est}}$  are similar i.e. if difference between them does not exceed a predetermined value adjusted by resistor 463.

The output of the comparator 465 is connected to a first terminal of a resistor 466.

A second terminal of the resistor 466 is connected to the cathode of a diode 467.

The anode of the diode 467 is connected to the ground.

**Fig. 5** represents an example of the digital and filtering part of a comparison module of the electrolytic capacitor condition monitoring system according to the first and second modes of realization of the present invention.

A first input of the digital and filtering part of the ripple comparison module 201 or 221 receives the signal provided by the comparator 401 or 456 on which is connected a first input of a AND gate 501.

A second input of the digital and filtering part of the ripple comparison module 201 or 221 receives the signal provided by the comparator 405 or the resistor 466 on which is connected a second input of the AND gate 501.

A third input of the digital and filtering part of the ripple comparison module 201 or 221 receives the signal provided by the comparator 405 or 452 on which is connected an input of a buffer 512.

The output of the AND gate 501 is connected to a first terminal of a switch 511. The switch 511 and the buffer 512 represent a three-state buffer.

The output of the buffer 512 controls the switch 511.

The output of the switch 511 is connected to a first terminal of a resistor 513.

A second terminal of the resistor 513 is connected to the processing unit 100, as well as to a first terminal of capacitor 514. The other terminal of 514 is connected to ground.

When the input of the buffer 512 is at logical state '1', i.e. tri-state buffer enabled, the switch 511 is closed and the capacitor 514 either charges or discharges through the resistor 513 depending on logical state of output of the and gate 501. When the input of the buffer 512 is at logical state '0', i.e. tri-state buffer disabled, the switch 511 is open and the charge state of capacitor 514 does not change.

**Fig. 6** represents the architecture of a processing unit of the electrolytic capacitor condition monitoring system.

The processing unit 100 has, for example, an architecture based on components connected together by a bus 601 and a processor 600 controlled by a program as disclosed in Fig. 7 or 8.

The bus 601 links the processor 600 to a read only memory ROM 602, a random access memory RAM 603 an input output I/O IF interface 605 and an alarm interface 606. The memory 603 contains registers intended to receive variables and the instructions of the program related to the algorithm as disclosed in Fig. 7 or 8.

The processor 600 receives through the input output I/O IF 605 sensed temperature, output signal from the digital and filtering part that may be analogue or digital and transfers command signals in order to modify the value of the digitally adjustable resistor  $R_{adj}$  which emulates the ESR of the electrolytic capacitor.

The processor 600, upon detection of the end of life of the electrolytic capacitor commands the alarm module 606 which is for example a LED or an alarm signal.

The read-only memory, or possibly a Flash memory 602 contains instructions of the programs related to the algorithm as disclosed in Fig. 7 or 8, when the processing unit 100 is powered on, to the random access memory 603.

The processing unit 100 may be implemented in software by execution of a set of instructions or program by a programmable computing machine, such as a PC (*Personal Computer*), a DSP (*Digital Signal Processor*) or a microcontroller; or else implemented in hardware by a machine or a dedicated component, such as an FPGA (*Field-Programmable Gate Array*) or an ASIC (*Application-Specific Integrated Circuit*).

In other words, the processing unit 100 includes circuitry, or a device including circuitry, causing the processing unit 100 to perform the program related to the algorithm as disclosed in Fig. 7 or 8.

**Fig. 7** represents an algorithm for condition monitoring of an electrolytic capacitor according to the first mode of realization of the present invention.

More precisely, the present algorithm is executed by the processor 600 of the processing unit.

The present algorithm is, for example, executed periodically on a minute or hour or day, periodicity. An internal timer of the processor 600, or a timer emulated by software, can be used to determine when it is time to execute the present algorithm. The present algorithm may also be executed at any time, when an estimation of ESR is required.

At step S700, the present algorithm starts.

At next step S701, the processor 600 obtains the comparison result from the ripple comparison module 201.

At next step S702, the processor 600 checks if the comparison result obtained at step S701 is upper than  $V_{cc}/2$ , where  $V_{cc}$  is the voltage level of the logic power supply. Note that  $V_{cc}/2$  is the average voltage between electrical levels corresponding to logic level '0' and logic level '1'.

If the comparison result obtained at step S701 is upper than  $V_{cc}/2$ , the processor 600 moves to step S704 and decrements the value of the solid state adjustable resistor which emulates the ESR of the electrolytic capacitor. After that, the processor 600 moves to step S705.

If the comparison result obtained at step S701 is not upper than  $V_{cc}/2$ , the processor 600 moves to step S703 and increments the value of the solid state adjustable resistor which emulates the ESR of the electrolytic capacitor. After that, the processor 600 moves to step S705.

At next step S705 an averaging of successive values of the solid state adjustable resistor is performed by considering the current value of the solid state adjustable resistor, determined at steps S703 or S704 with a previous predetermined number of values determined at previous executions of the present algorithm.

At next step S706, the processor 600 estimates the ESR of the electrolytic capacitor using the average value of the solid state adjustable resistor.

A next step S707, the processor 600 obtains the temperature from the sensor  $T^\circ$ . Since it is not possible to measure the internal temperature of the electrolytic capacitor, a measure of the case temperature is used instead. For example, the temperature sensor is a thermistor, a thermocouple or an integrated temperature sensor glued to the electrolytic capacitor's package for instance.

At next step S708, the processor 600 checks if the initialization procedure is finished or not. If the initialization procedure is already finished, the processor 600 moves to step S709, otherwise the temperature value  $T$  and the estimated ESR at that temperature are returned to the initialization procedure in order to construct a table of different end of life values of the ESR  $ESR_{\text{fault}}$  as a function of temperature.

At next step S709, the processor 600 determines the end of life ESR value as function of temperature obtained at step S707. The value  $ESR_{\text{fault}}$  is

advantageously determined by using the pre-calculated value determined during the initialization procedure.

The electrolytic capacitor is considered aged when its ESR parameter has increased significantly with respect to its healthy state, i.e. when the estimated ESR is upper than the end-of-life value of the ESR derived from the initial value of ESR. Typically the end of life value of the ESR is twice or three times greater than the initial value of ESR.

The initial value of ESR may be determined in several ways: either extracted from datasheets, or deducted from previous measurements. Alternatively, the initial value of ESR may be determined by the electrolytic capacitor condition monitoring system during the first hours, or days of operation.

At next step S710, the processor 600 checks if the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value.

If the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value, the processor 600 moves to step S710. Otherwise, the processor 600 interrupts the present algorithm.

At step S710, the processor 600 commands the transfer of an alarm signal that indicates that the electrolytic capacitor has reach its end of life and that a maintenance procedure is required.

**Fig. 8** represents an algorithm for condition monitoring of an electrolytic capacitor according to the second mode of realization of the present invention.

More precisely, the present algorithm is executed by the processor 600 of the processing unit.

The present algorithm is executed, for example, periodically on a minute or hour or day, periodicity.

At step S800, the present algorithm starts.

At next step S801, the processor 600 transfers differents values to the solid state adjustable resistor which emulates the ESR of the electrolytic capacitor and obtains for each transferred value, the result of the comparison from the ripple comparison module 221.

At next step S802, the processor 600 memorizes the value of the solid state adjustable resistor which corresponds to the maximum value of results of the comparisons if the maximum value is upper than a previously stored value.

It has to be noted here that both steps S801 and S802 may be combined. In that case, only the value of the solid state adjustable resistor that corresponds to maximum value of result is memorized. Temperature is also be measured at that step. The processor 600 obtains the temperature from the sensor  $T^\circ$ .

Since it is not possible to measure the internal temperature of the electrolytic capacitor, a measure of the case temperature is used instead. For example, the temperature sensor is a thermistor, a thermocouple or an integrated temperature sensor glued to the electrolytic capacitor's package for instance.

At next step S803, the processor 600 estimates the ESR of the electrolytic capacitor using the value of the digitally adjustable resistor  $R_{adj}$  stored.

At next step S804, the processor 600 checks if the initialization procedure is finished or not. If it has been done, the execution continues to step S805, otherwise the temperature value determined at step S802 and the estimated ESR determined at step S803 are returned to the initialization procedure in order to construct a table of different  $ESR_{fault}$  values as a function of temperature.

At next step S805, the processor 600 determines the end of life ESR value,  $ESR_{fault}$ , for the temperature determined at step S802.

The electrolytic capacitor is considered aged when its ESR parameter has increased significantly with respect to its healthy state, i.e. when the estimated ESR is upper than the end of life value of the ESR derived from the initial value of ESR. Typically the end of life value of the ESR is twice or three times greater than the initial value of ESR.

The initial value of ESR may be determined in several ways: either extracted from datasheets, or deducted from previous measurements. Alternatively, the initial value of ESR may be determined by the electrolytic capacitor condition monitoring system during the first hours, or days of operation.

At next step S806, the processor 600 checks if the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value.

If the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value, the processor 600 moves to step S807. Otherwise, the processor 600 interrupts the present algorithm.

At step S807, the processor 600 commands the transfer of an alarm signal that indicates that the electrolytic capacitor has reach its end of life and that a maintenance procedure is required.

**Fig. 9** represents curves and chronograms of signals provided by the present invention in order to monitor the electrolytic capacitor condition.

The curve noted 900 represents the comparison result obtained from the ripple comparison module 201.

Each dot represents the value considered for decision, an increase or a decrease of the solid state adjustable resistor value.

The curve noted 910 represents the different values taken by the digitally adjustable resistor  $R_{adj}$  which emulates the ESR of the electrolytic capacitor.

The curve noted  $T^\circ$  represents the different values of temperature.

The curve noted 920 represents an example whererin the end of life value of the ESR is adjusted with respect to current temperature.

The curve noted 930 represents the estimation of the ESR and the curve noted 940 represents the alarm signal which is set to high level if the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value.

The curves noted  $T^\circ$ , 920 and 930 are numerical values updated every evaluation of the monitoring algorithm.

**Fig. 10** represents curves and chronograms of signals provided by the present invention in order to monitor the electrolytic capacitor condition.

The curve noted 1000 represents the comparison result obtained from the ripple comparison module 221.

The curve noted 1010 represents the different values taken by the solid state adjustable resistor which emulates the ESR of the electrolytic capacitor.

The curve noted  $T^\circ$  represents the different values of temperature.

The curve noted 1020 represents the value of the solid state adjustable resistor which are stored and updated only each time a new maximum is found.

The curve noted 1030 represents the different memorized values of temperature and updated only each time a new maximum is found.

The curve noted 1040 represents the memorized end of life values of the ESR  $ESR_{\text{fault}}$  as function of the temperature memorized.

The curve noted 1050 represents the memorized estimation of the ESR and the curve noted 1060 represents the alarm signal which has a high level if the estimation of the ESR of the electrolytic capacitor is upper than the end of life ESR value.

The curves noted 1010,  $T^\circ$ , 1020, 1030, 1040 and 1050 are numerical values updated every evaluation of the monitoring algorithm.

Naturally, many modifications can be made to the embodiments of the invention described above without departing from the scope of the present invention.

1. A method for on-line monitoring an electrolytic capacitor condition, comprising the steps of:

- measuring a voltage ripple across the electrolytic capacitor and the current ripple flowing through the electrolytic capacitor,
- measuring the temperature of the electrolytic capacitor,
- emulating the monitored electrolytic capacitor using a capacitor model comprising a capacitor and a solid state adjustable resistor,
- applying one of the measured ripple to the capacitor model,
- adjusting the solid state adjustable resistor to minimize the error between an estimated ripple provided by the capacitor model and the other measured ripple not applied to the capacitor model,
- estimating an equivalent series resistance of the monitored electrolytic capacitor using value of the solid state adjustable resistor.

2. The method according to claim 1, wherein the method comprises further steps of :

- determining an end of life limit value as a function of the temperature of the electrolytic capacitor and an initial equivalent series resistance of the monitored electrolytic capacitor,
- comparing the estimation of the equivalent series resistance of the monitored electrolytic capacitor with the end of life limit value.

3. The method according to claim 2, wherein a capacitance of the capacitor of the capacitor model is a fixed capacitance value proportional to nominal capacitance of the monitored electrolytic capacitor.

4. The method according to claim 2 or 3, wherein the method further comprises the step of issuing an alert signal if the estimation of the equivalent series resistance exceeds the end of life limit value.

5. A system for monitoring an electrolytic capacitor condition, comprising:

- means for measuring a voltage ripple across the electrolytic capacitor and the current ripple flowing through the electrolytic capacitor,
- means for measuring the temperature of the electrolytic capacitor,
- means for emulating the monitored electrolytic capacitor using a capacitor model comprising a capacitor and a solid state adjustable resistor,
  - means for applying one of the measured ripple to the capacitor model,
  - means for adjusting the solid state adjustable resistor to minimize the error between an estimate ripple provided by the capacitor model and the other measured ripple not applied to the capacitor model,
- means for estimating an equivalent series resistance of the monitored electrolytic capacitor using value of the solid state adjustable resistor.

6. The system according to claim 5, wherein the system further comprises :

- means for determining an end of life limit value as a function of the temperature of the electrolytic capacitor and an initial equivalent series resistance of the monitored electrolytic capacitor,
- means for comparing the estimation of the equivalent series resistance of the monitored electrolytic capacitor with the end of life limit value.

7. The system according to claim 6, wherein the system further comprises:

- means for filtering the measured voltage ripple,
- means for filtering the measured current ripple.

8. The system according to claim 6 or 7, wherein a capacitance of the capacitor of the capacitor model is a fixed capacitance value proportional to nominal capacitance of the monitored electrolytic capacitor.

9. The system according to any one of the claims 6 to 8, wherein the system further comprises means for issuing an alert signal if the estimation of the equivalent series resistance exceeds the end of life limit value.

10. The system according to any one of the claims 5 to 9, wherein the determination of error between ripple estimation provided by the capacitor model and the other measured ripple not applied to the capacitor model is performed by checking in the time domain if the other measured ripple not applied to the capacitor model is higher than the ripple estimation provided by the capacitor model.

11. The system according to any one of the claims 5 to 9, wherein the determination of error between ripple estimation provided by the capacitor model and the other measured ripple not applied to the capacitor model is performed by checking in the time domain if the other measured ripple not applied to the capacitor model is similar to the estimation provided by the capacitor model.

12. The system according to any one of the claims 6 to 11, wherein the means for measuring the current ripple through the electrolytic capacitor is composed of a current sensor which provides a scaled image of the current flowing through the electrolytic capacitor.

## **ABSTRACT**

A method for on-line monitoring an electrolytic capacitor condition comprising the steps of: measuring a voltage ripple across the electrolytic capacitor and the current ripple flowing through the electrolytic capacitor; measuring the temperature of the electrolytic capacitor; emulating the monitored electrolytic capacitor using a capacitor model comprising a capacitor and a solid state adjustable resistor, applying one of the measured ripple to the capacitor model, adjusting the solid state adjustable resistor to minimize the error between an estimated ripple provided by the capacitor model and the other measured ripple not applied to the capacitor model, and estimating an equivalent series resistance of the monitored electrolytic capacitor using value of the solid state adjustable resistor.

## **REPRESENTATIVE DRAWING**

Figure 7

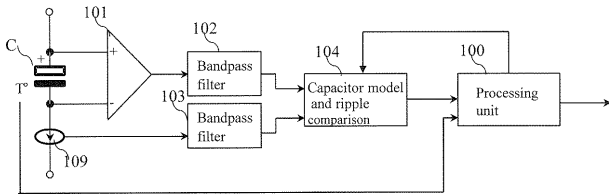


Fig. 1

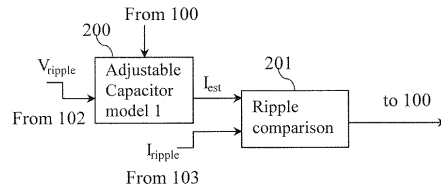


Fig. 2a

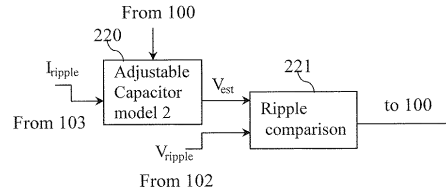


Fig. 2b

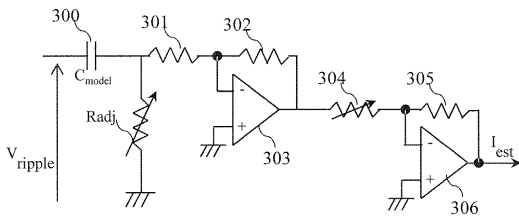


Fig. 3a

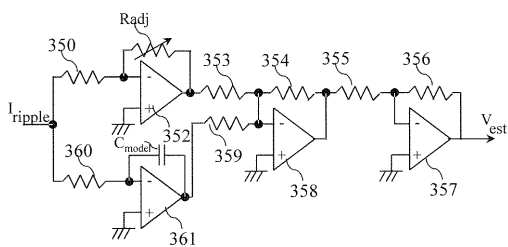


Fig. 3b

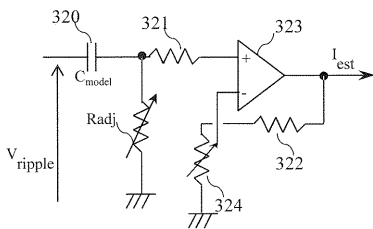


Fig. 3c

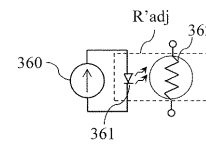


Fig. 3d

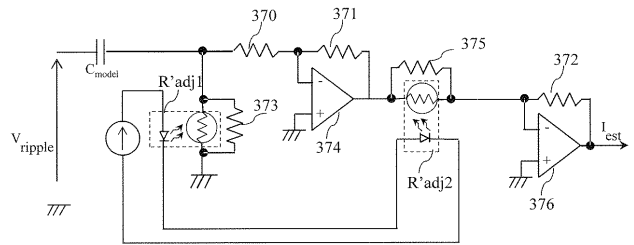


Fig. 3e

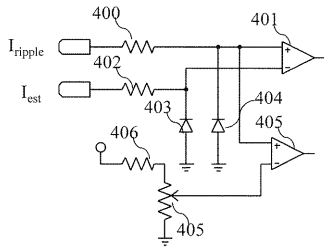


Fig. 4a

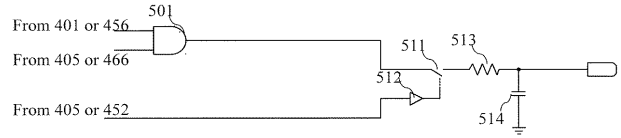


Fig. 5

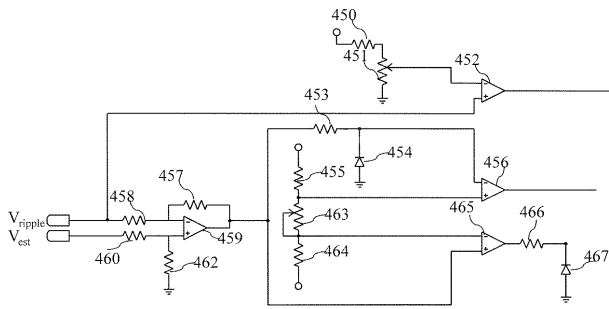


Fig. 4b

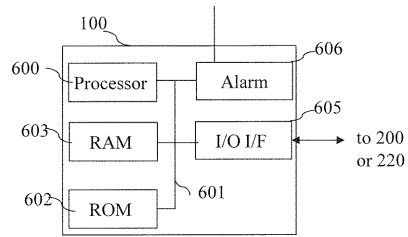


Fig. 6

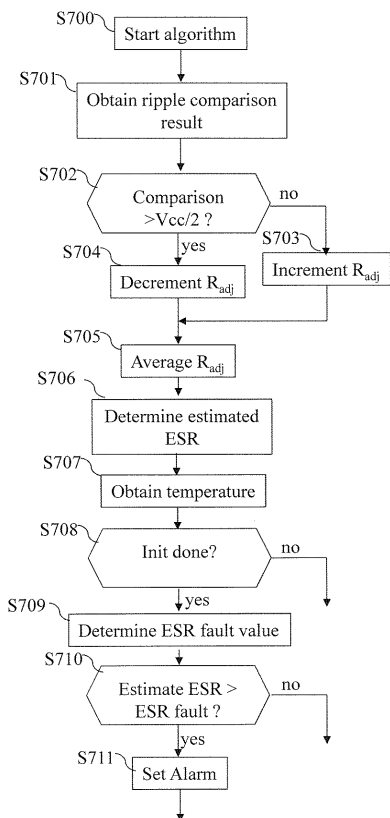


Fig. 7

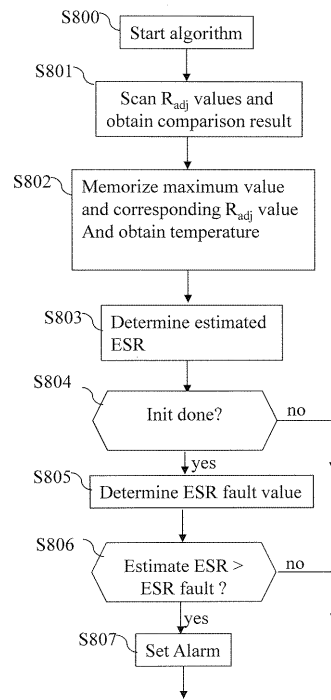


Fig. 8

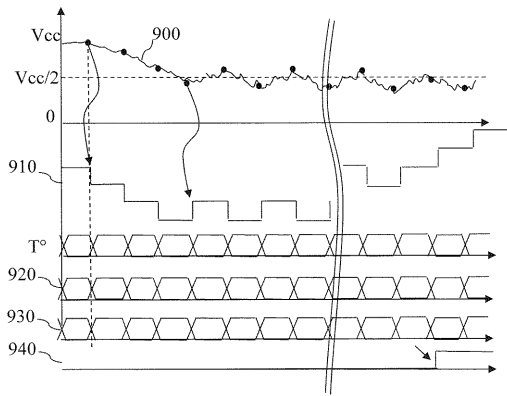


Fig. 9

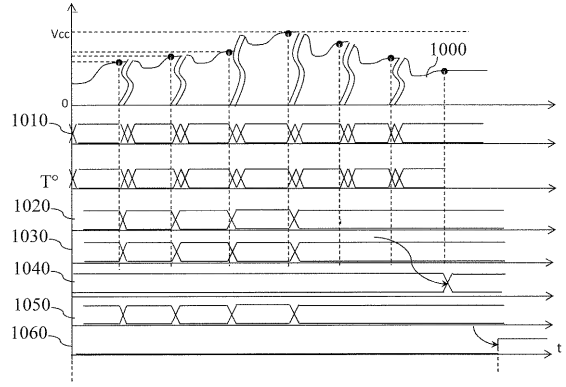


Fig. 10