(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 4 月 6 日 (06.04.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/054261 A1

(51) 国际专利分类号:
*G02F 1/133* (2006.01)

(21) 国际申请号: PCT/CN2015/092360

(22) 国际申请日: 2015 年 10 月 21 日 (21.10.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201510640785.3 2015 年 9 月 30 日 (30.09.2015) CN

(71) 申请人: **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: **陈政鸿 (CHEN, Cheng-hung)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 **姜佳丽 (JIANG, Jiali)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: **深圳市威世博知识产权代理事务所（普通合伙） (CHINA WISPRO INTELLECTUAL PROPERTY LLP.)**; 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

**本国际公布**:
— 包括国际检索报告(条约第 21 条(3))。

(54) **Title**: ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY

(54) **发明名称** : 一种阵列基板及液晶显示器

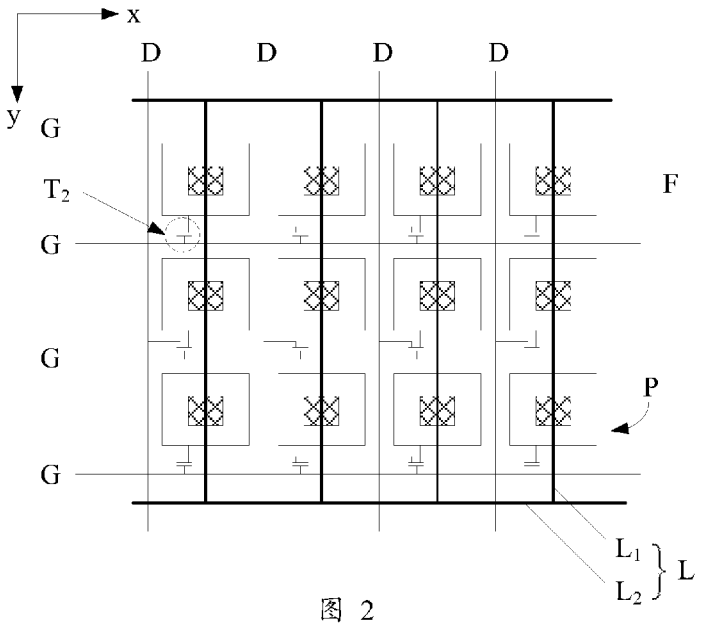


图 2

(57) **Abstract**: An array substrate (11), comprising a plurality of pixels (P) arranged in an array, voltage transferring blocks (F) located in all or a part of the pixels and a common voltage line (L), wherein the voltage transferring block (F) is used for transferring a grey level voltage received by a pixel electrode in a pixel (P) where the voltage transferring block is located to the common voltage line (L), so that a common voltage is formed by a plurality of grey level voltages transferred to the common voltage line (L). A liquid crystal display (10) comprising the array substrate (11). The array substrate can self-adaptively adjust a common voltage to the best, so that the display quality is ensured.

(57) **摘要**: 一种阵列基板(11)，包括呈阵列排布的多个像素(P)、位于全部或部分像素中的电压传递区块(F)以及公共电压走线(L)，其中，电压传递区块(F)用于将其所处的像素(P)中的像素电极所接收的灰阶电压传递给公共电压走线(L)，以由传递给公共电压走线(L)的多个灰阶电压共同形成公共电压。一种包括上述阵列基板(11)的液晶显示器(10)。该阵列基板，能够自适应调整公共电压并达到最佳，从而确保显示品质。

WO 2017/054261 A1

# 一种阵列基板及液晶显示器

## 【技术领域】

本发明涉及显示技术领域，具体涉及一种阵列基板及液晶显示器。

## 【背景技术】

随着科技水平的不断进步，LCD（Liquid Crystal Display,液晶显示器）作为一种显示器件越来越为人们所熟知。通常来说，液晶显示器利用公共电极和像素电极之间的电压差来驱动液晶分子偏转进行画面显示，因此公共电极和像素电极之间的电压差是否精准对液晶显示器的显示效果起着至关重要的作用，例如当所述电压差发生异常时，导致画面显示的灰阶出现问题，即通常所说的色偏现象。其中，像素电极所接收的灰阶电压由数据线提供的交变信号得到，公共电极所接收的公共电压由公共电压走线提供。然而，由于数据线和公共电压走线之间存在着电压耦合情况，致使公共电压难以保持稳定即达到最佳阈值，最终导致了色偏现象的发生，严重影响画面的显示品质。

## 【发明内容】

鉴于此，本发明实施例提供一种阵列基板及液晶显示器，能够自适应调整公共电压并达到最佳，确保显示品质。

本发明实施例提供的阵列基板，包括呈阵列排布的多个像素、位于全部或部分像素中的电压传递区块以及公共电压走线，电压传递区块用于将其所处的像素中的像素电极所接收的灰阶电压传递给公共电压走线，以由传递给公共电压走线的多个灰阶电压共同形成公共电压，其中电压传递区块为薄膜晶体管，薄膜晶体管的栅极连接选通控制线，薄膜晶体管的源极和漏极中的一者连接电压传递区块所处的像素中的像素电极，另一者连接公共电压走线，选通控制线为电压传递区块所处的像素对应的前级扫描线。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于第一方向的

至少一条第二公共电压走线，至少两条第二公共电压走线沿第二方向间隔排列，每一第一公共电压走线与位于第二方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于第二方向的至少一条第二公共电压走线，至少两条第二公共电压走线沿第一方向间隔排列，每一第一公共电压走线与位于第一方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

本发明实施例提供的阵列基板，包括呈阵列排布的多个像素、位于全部或部分像素中的电压传递区块以及公共电压走线，电压传递区块用于将其所处的像素中的像素电极所接收的灰阶电压传递给公共电压走线，以由传递给公共电压走线的多个灰阶电压共同形成公共电压。

其中，电压传递区块为薄膜晶体管，薄膜晶体管的栅极连接选通控制线，薄膜晶体管的源极和漏极中的一者连接电压传递区块所处的像素中的像素电极，另一者连接公共电压走线。

其中，选通控制线为电压传递区块所处的像素对应的前级扫描线。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于第一方向的至少一条第二公共电压走线，至少两条第二公共电压走线沿第二方向间隔排列，每一第一公共电压走线与位于第二方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于第二方向的至少一条第二公共电压走线，至少两条第二公共电压走线沿第一方向间隔排列，每一第一公共电压走线与位于第一方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

其中，每一像素包括至少两个像素区域，至少两个像素区域的至少一

个设置有电压传递区块，且位于同一像素内的电压传递区块连接同一第一公共电压走线。

其中，电压传递区块包括第一薄膜晶体管，沿第一方向且位于同一像素行的第一薄膜晶体管的栅极连接电压传递区块所处的像素的同一前级扫描线，第一薄膜晶体管的源极和漏极中的一者连接电压传递区块所处的所述像素的像素电极，另一者连接对应的第一公共电压走线。

其中，阵列基板还包括位于每一像素内的第二薄膜晶体管，沿第一方向且位于同一像素行的第二薄膜晶体管的栅极连接其所处的像素所对应的扫描线，第二薄膜晶体管的源极和漏极中的一者连接对应的数据线、另一者连接对应的所述像素的像素电极。

本发明实施例提供的液晶显示器，包括彩膜基板以及与所述彩膜基板相对的阵列基板，阵列基板包括呈阵列排布的多个像素、位于全部或部分像素中的电压传递区块以及公共电压走线，电压传递区块用于将其所处的像素中的像素电极所接收的灰阶电压传递给公共电压走线，以由传递给公共电压走线的多个灰阶电压共同形成公共电压。

其中，形成的所述公共电压由公共电压走线传递至彩膜基板。

其中，电压传递区块为薄膜晶体管，薄膜晶体管的栅极连接选通控制线，薄膜晶体管的源极和漏极中的一者连接电压传递区块所处的像素中的像素电极，另一者连接公共电压走线。

其中，选通控制线为电压传递区块所处的像素对应的前级扫描线。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于第一方向的至少一条第二公共电压走线，至少两条第二公共电压走线沿第二方向间隔排列，每一第一公共电压走线与位于第二方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

其中，阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与第一方向垂直的第二方向间隔排列的多条扫描线，公共电压走线包括沿第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于第二方向的至少一条第二公共电压走线，至少两条第二公共电压走线沿第一方向间隔

排列，每一第一公共电压走线与位于第一方向上的多个电压传递区块连接，第二公共电压走线与多条第一公共电压走线连接。

其中，每一像素包括至少两个像素区域，至少两个像素区域的至少一个设置有电压传递区块，且位于同一像素内的电压传递区块连接同一第一公共电压走线。

其中，电压传递区块包括第一薄膜晶体管，沿第一方向且位于同一像素行的第一薄膜晶体管的栅极连接电压传递区块所处的像素的同一前级扫描线，第一薄膜晶体管的源极和漏极中的一者连接电压传递区块所处的所述像素的像素电极，另一者连接对应的第一公共电压走线。

本发明实施例的阵列基板及液晶显示器，通过在全部或部分像素中设置电压传递区块，并由电压传递区块将其所处的像素中的像素电极所接收的多个灰阶电压经由公共电压走线传递，以共同形成公共电压，无需外部输入公共电压即可进行画面显示，并且由于像素电极所接收的多个灰阶电压有高有低且有正性有负性，因此多个灰阶电压共同形成的公共电压能够随着多个灰阶电压的变化进行自适应调整，并处于画面显示所需的最佳阈值，从而确保画面的显示品质。

## 【附图说明】

图 1 是本发明的液晶显示器一实施例的结构示意图；

图 2 是图 1 所示阵列基板的像素结构第一实施例的示意图；

图 3 是图 1 所示阵列基板的像素结构第二实施例的示意图；

图 4 是图 1 所示阵列基板的像素结构第三实施例的示意图；

图 5 是图 1 所示阵列基板的像素结构第四实施例的示意图；

图 6 是图 1 所示阵列基板的像素结构第五实施例的示意图；

图 7 是图 1 所示阵列基板的像素结构第六实施例的示意图。

## 【具体实施方式】

下面将结合本发明实施例中的附图，对本发明所提供的各示例性的实施例的技术方案进行清楚、完整地描述。

图 1 是本发明的液晶显示器一实施例的结构示意图。如图 1 所示，液

晶显示器 10 可以为 TFT（Thin Film Transistor, 薄膜晶体管）液晶显示器，包括相对间隔排列的第一基板 11 和第二基板 12 以及夹设于两者之间的液晶分子 13，其中第一基板 11 为阵列基板（Thin Film Transistor Substrate，TFT 基板或薄膜晶体管基板），对应地，第二基板 12 为彩膜基板（Color Filter Substrate，CF 基板或彩色滤光片基板）。

第一基板 11 包括透明基体以及设置于该透明基体上的像素电极和各种类型的配线等。具体地，结合图 2~图 7 所示，所述第一基板 11 包括公共电压走线 L、沿第一方向 x 间隔排列的多条数据线 D、沿第二方向 y 间隔排列的多条扫描线 G、由多条扫描线 G 和多条数据线 D 定义的呈阵列排布的多个像素 P 以及位于每一像素 P 内的薄膜晶体管 $T_2$，所述第一方向 x 和所述第二方向 y 相垂直。其中，沿第一方向 x 且位于同一像素行的各个薄膜晶体管 $T_2$ 的栅极连接其所处的像素 P 所对应的扫描线 G，薄膜晶体管 $T_2$ 的源极和漏极中的一者连接对应的数据线 D、另一者连接对应的像素 P 的像素电极；多条扫描线 G 与栅极驱动器连接，多条数据线 D 与源极驱动器连接，所述栅极驱动器通过对应连接的扫描线 G 打开薄膜晶体管 $T_2$ 以为各像素 P 提供扫描电压，所述源极驱动器通过对应连接的数据线 D 为各像素 P 提供灰阶电压。

本发明实施例的阵列基板 11 还包括位于全部或部分像素 P 内的电压传递区块 F，通过该电压传递区块 F 将其所处的像素 P 中的像素电极所接收的灰阶电压传递给公共电压走线 L，以由传递给公共电压走线 L 的多个灰阶电压共同形成公共电压，从而无需外部输入公共电压即可使得液晶显示器 10 利用该公共电压和灰阶电压之间的电压差来驱动液晶分子 13 偏转进行画面显示。其中，形成于阵列基板 11 内的公共电压还可以由公共电压走线 L 传递至彩膜基板 12。由于各像素 P 的像素电极所接收的多个灰阶电压有高有低且有正性有负性，因此多个灰阶电压共同形成的公共电压能够维持在电压正负半轴的中部，即公共电压能够随着多个灰阶电压的变化进行自适应调整，并处于画面显示所需的最佳阈值，从而确保液晶显示器 10 的显示品质。

下面结合附图详细介绍对于不同像素结构的阵列基板 11，本发明实施例的电压传递区块 F 和公共电压走线 L 对应的布局。需要指出，下文各实

施例对相同结构元件采用相同标号进行描述。

参阅图 2 所示的像素结构，每一像素 P 包括一个像素电极（像素区域），公共电压走线 L 包括沿第一方向 x 间隔排列的多条第一公共电压走线 $L_1$ 和至少一条第二公共电压走线 $L_2$，每一条第二公共电压走线 $L_2$ 的走向平行于第一方向 x，且在具有两条及两条以上第二公共电压走线 $L_2$ 时，至少两条第二公共电压走线 $L_2$ 沿第二方向 y 间隔排列，其中，每一条第一公共电压走线 $L_1$ 与位于第二方向 y 上的多个电压传递区块 F 连接，第二公共电压走线 $L_2$ 与多条第一公共电压走线 $L_1$ 连接。

对于每一像素 P 包括一个像素电极（像素区域）的像素结构，本发明实施例的公共电压走线 L 还可以具有其他布局，如图 3 所示，公共电压走线 L 包括沿第二方向 y 间隔排列的多条第一公共电压走线 $L_1$ 和至少一条第二公共电压走线 $L_2$，每一条第二公共电压走线 $L_2$ 的走向平行于第二方向 y，且在具有两条及两条以上第二公共电压走线 $L_2$ 时，至少两条第二公共电压走线 $L_2$ 沿第一方向 x 间隔排列，其中，每一条第一公共电压走线 $L_1$ 与位于第一方向 x 上的多个电压传递区块 F 连接，第二公共电压走线 $L_2$ 与多条第一公共电压走线 $L_1$ 连接。

结合图 4 所示的像素结构，每一像素 P 包括两个像素电极（像素区域），公共电压走线 L 包括沿第一方向 x 间隔排列的多条第一公共电压走线 $L_1$ 和至少一条第二公共电压走线 $L_2$，每一条第二公共电压走线 $L_2$ 的走向平行于第一方向 x，且在具有两条及两条以上第二公共电压走线 $L_2$ 时，至少两条第二公共电压走线 $L_2$ 沿第二方向 y 间隔排列，其中，每一条第一公共电压走线 $L_1$ 与位于第二方向 y 上的多个电压传递区块 F 连接，且位于同一像素 P 内的电压传递区块 F 连接同一条第一公共电压走线 $L_1$，第二公共电压走线 $L_2$ 与多条第一公共电压走线 $L_1$ 连接。

对于每一像素 P 包括两个像素电极（像素区域）的像素结构，本发明实施例的公共电压走线 L 还可以具有其他布局，如图 5 所示，公共电压走线 L 包括沿第二方向 y 间隔排列的多条第一公共电压走线 $L_1$ 和至少一条第二公共电压走线 $L_2$，每一条第二公共电压走线 $L_2$ 的走向平行于第二方向 y，且在具有两条及两条以上第二公共电压走线 $L_2$ 时，至少两条第二公共电压走线 $L_2$ 沿第一方向 x 间隔排列，其中，每一条第一公共电压走线 $L_1$ 与位于

第一方向 x 上的多个电压传递区块 F 连接，且位于同一像素 P 内的电压传递区块 F 连接同一条第一公共电压走线 $L_1$，第二公共电压走线 $L_2$ 与多条第一公共电压走线 $L_1$ 连接。

对于每一像素 P 包括两个以上像素电极（像素区域）的像素结构，本发明实施例可参照图 2~图 5 对电压传递区块 F 和第一公共电压走线 $L_1$、第二公共电压走线 $L_2$ 进行布局，此处不再赘述。

另外，应该理解到，本发明实施例对电压传递区块 F 的设置个数及其在像素中所处的位置并不予以限制，即并不需要在每一个像素或每一像素所包括的每一个像素区域中都设置电压传递区块 F，例如可设置至少两个像素区域的至少一个设置有电压传递区块 F，且位于同一像素 P 内的电压传递区块 F 连接同一条第一公共电压走线 $L_1$。

在本发明实施例中，实现其作用的电压传递区块 F 包括但不限于薄膜晶体管、电阻、电容的任意组合，以电压传递区块 F 为薄膜晶体管为例，薄膜晶体管的栅极连接选通控制线，所述薄膜晶体管的源极和漏极中的一者连接电压传递区块 F 所处的像素 P 中的像素电极，另一者连接第一公共电压走线 $L_1$。其中，所述选通控制线可以为电压传递区块 F 所处的像素 P 所对应的前级扫描线，所谓前级扫描线的含义是— —若电压传递区块 F 所处的像素 P 对应连接扫描线 $G_n$，则前级扫描线为沿第二方向 y 间隔排布的上一行扫描线 $G_{n-1}$，所述 n 表示扫描线位于第 n 行，且所述 n 的取值为大于 1 的正整数。

以薄膜晶体管为例的电压传递区块 F，在应用于图 4 所示实施例的像素结构时，电压传递区块 F 和公共电压走线 L 的布局图 6 所示；在应用于图 5 所示实施例的像素结构时，电压传递区块 F 和公共电压走线 L 的布局图 7 所示。在图 6 和图 7 所示实施例中，该薄膜晶体管可看作为第一薄膜晶体管 $T_1$（图中包括薄膜晶体管 $T_{11}$ 和 $T_{12}$，分别为图 4 中位于同一个像素 P 中的两个电压传递区块 F），阵列基板 11 原本具有的薄膜晶体管 $T_2$ 可看作为第二薄膜晶体管 $T_2$（图中包括薄膜晶体管 $T_{21}$ 和 $T_{22}$，分别为图 5 中位于同一个像素 P 中的两个电压传递区块 F）。沿第一方向 x 且位于同一像素行的第一薄膜晶体管 $T_1$ 的栅极连接电压传递区块 F 所处的像素 P 的同一前级扫描线，第一薄膜晶体管 $T_1$ 的源极和漏极中的一者连接电压传递区块 F 所处

的像素 P 的像素电极，另一者连接对应的第一公共电压走线 $L_1$。

再次说明，以上所述仅为本发明的实施例，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，例如各实施例之间技术特征的相互结合，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

# 权 利 要 求 书

1. 一种阵列基板，其中，所述阵列基板包括呈阵列排布的多个像素、位于全部或部分所述像素中的电压传递区块以及公共电压走线，所述电压传递区块用于将其所处的所述像素中的像素电极所接收的灰阶电压传递给所述公共电压走线，以由传递给所述公共电压走线的多个灰阶电压共同形成公共电压，其中所述电压传递区块为薄膜晶体管，所述薄膜晶体管的栅极连接选通控制线，所述薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素中的像素电极，另一者连接所述公共电压走线，所述选通控制线为所述电压传递区块所处的所述像素所对应的前级扫描线。

2. 根据权利要求 1 所述的阵列基板，其中，所述电压传递区块为薄膜晶体管，所述薄膜晶体管的栅极连接选通控制线，所述薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素中的像素电极，另一者连接所述公共电压走线其中，所述选通控制线为所述电压传递区块所处的所述像素所对应的前级扫描线。

3. 根据权利要求 1 所述的阵列基板，其中，所述阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第一方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第二方向间隔排列，每一所述第一公共电压走线与位于所述第二方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

4. 根据权利要求 1 所述的阵列基板，其中，所述阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第二方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第一方向间隔排列，每一所述第一公共电压走线与位于所述第一方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

5. 一种阵列基板，其中，所述阵列基板包括呈阵列排布的多个像素、

位于全部或部分所述像素中的电压传递区块以及公共电压走线，所述电压传递区块用于将其所处的所述像素中的像素电极所接收的灰阶电压传递给所述公共电压走线，以由传递给所述公共电压走线的多个灰阶电压共同形成公共电压。

6. 根据权利要求 5 所述的阵列基板，其中，所述电压传递区块为薄膜晶体管，所述薄膜晶体管的栅极连接选通控制线，所述薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素中的像素电极，另一者连接所述公共电压走线。

7. 根据权利要求 5 所述的阵列基板，其中，所述选通控制线为所述电压传递区块所处的所述像素所对应的前级扫描线。

8. 根据权利要求 5 所述的阵列基板，其中，所述阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第一方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第二方向间隔排列，每一所述第一公共电压走线与位于所述第二方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

9. 根据权利要求 5 所述的阵列基板，其中，所述阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第二方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第一方向间隔排列，每一所述第一公共电压走线与位于所述第一方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

10. 根据权利要求 5 所述的阵列基板，其中，每一所述像素包括至少两个像素区域，所述至少两个像素区域的至少一个设置有所述电压传递区块，且位于同一所述像素内的所述电压传递区块连接同一所述第一公共电压走线。

11. 根据权利要求 5 所述的阵列基板，其中，所述电压传递区块包括第一薄膜晶体管，沿所述第一方向且位于同一像素行的所述第一薄膜晶体管

的栅极连接所述电压传递区块所处的所述像素的同一前级扫描线，所述第一薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素的像素电极，另一者连接对应的所述第一公共电压走线。

12. 根据权利要求 10 所述的阵列基板，其中，所述阵列基板还包括位于每一像素内的第二薄膜晶体管，沿所述第一方向且位于同一像素行的所述第二薄膜晶体管的栅极连接其所处的像素所对应的所述扫描线，所述第二薄膜晶体管的源极和漏极中的一者连接对应的所述数据线、另一者连接对应的所述像素的像素电极。

13. 一种液晶显示器，其中，所述液晶显示器包括彩膜基板以及与所述彩膜基板相对的阵列基板，所述阵列基板包括呈阵列排布的多个像素、位于全部或部分所述像素中的电压传递区块以及公共电压走线，所述电压传递区块用于将其所处的所述像素中的像素电极所接收的灰阶电压传递给所述公共电压走线，以由传递给所述公共电压走线的多个灰阶电压共同形成公共电压。

14. 根据权利要求 13 所述的液晶显示器，其中，形成于所述阵列基板内的公共电压由所述公共电压走线传递至所述彩膜基板。

15. 根据权利要求 13 所述的液晶显示器，其中，所述电压传递区块为薄膜晶体管，所述薄膜晶体管的栅极连接选通控制线，所述薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素中的像素电极，另一者连接所述公共电压走线。

16. 根据权利要求 13 所述的液晶显示器，其中，所述选通控制线为所述电压传递区块所处的所述像素所对应的前级扫描线。

17. 根据权利要求 13 所述的液晶显示器，其中，所述阵列基板还包括沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第一方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第一方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第二方向间隔排列，每一所述第一公共电压走线与位于所述第二方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

18. 根据权利要求 13 所述的液晶显示器，其中，所述阵列基板还包括

沿第一方向间隔排列的多条数据线以及沿与所述第一方向垂直的第二方向间隔排列的多条扫描线，所述公共电压走线包括沿所述第二方向间隔排列的多条第一公共电压走线和每一条走向均平行于所述第二方向的至少一条第二公共电压走线，至少两条所述第二公共电压走线沿所述第一方向间隔排列，每一所述第一公共电压走线与位于所述第一方向上的多个所述电压传递区块连接，所述第二公共电压走线与所述多条第一公共电压走线连接。

19. 根据权利要求 13 所述的液晶显示器，其中，每一所述像素包括至少两个像素区域，所述至少两个像素区域的至少一个设置有所述电压传递区块，且位于同一所述像素内的所述电压传递区块连接同一所述第一公共电压走线。

20. 根据权利要求 13 所述的液晶显示器，其中，所述电压传递区块包括第一薄膜晶体管，沿所述第一方向且位于同一像素行的所述第一薄膜晶体管的栅极连接所述电压传递区块所处的所述像素的同一前级扫描线，所述第一薄膜晶体管的源极和漏极中的一者连接所述电压传递区块所处的所述像素的像素电极，另一者连接对应的所述第一公共电压走线。

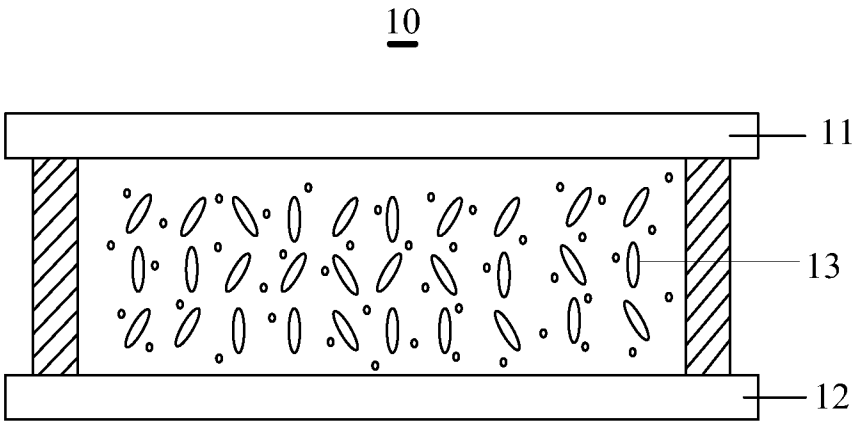


图 1

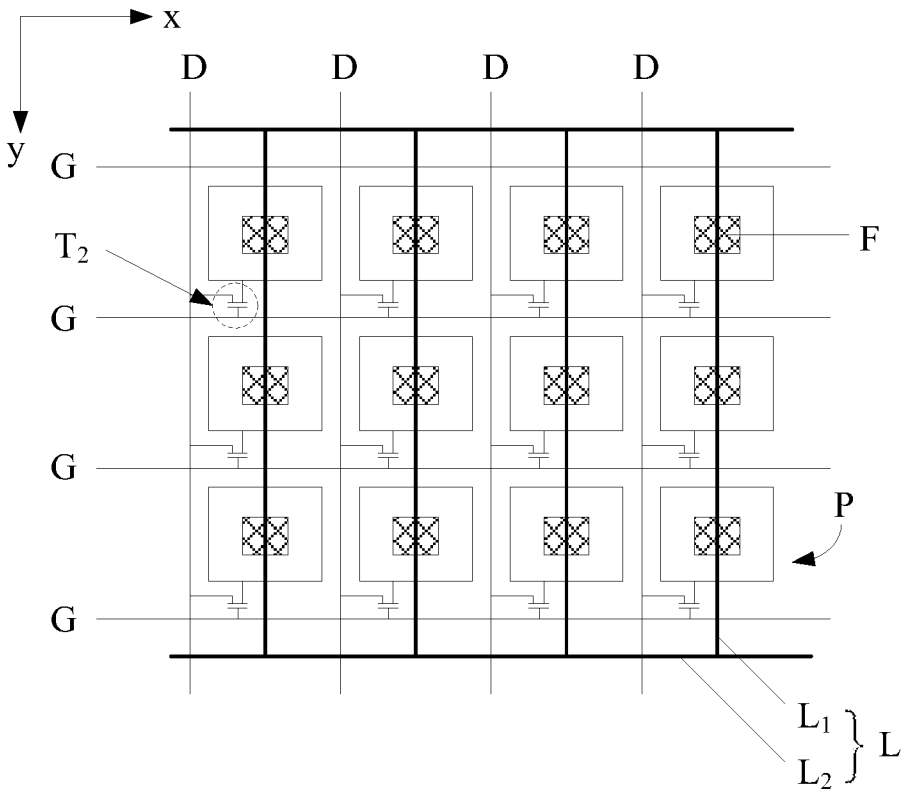


图 2

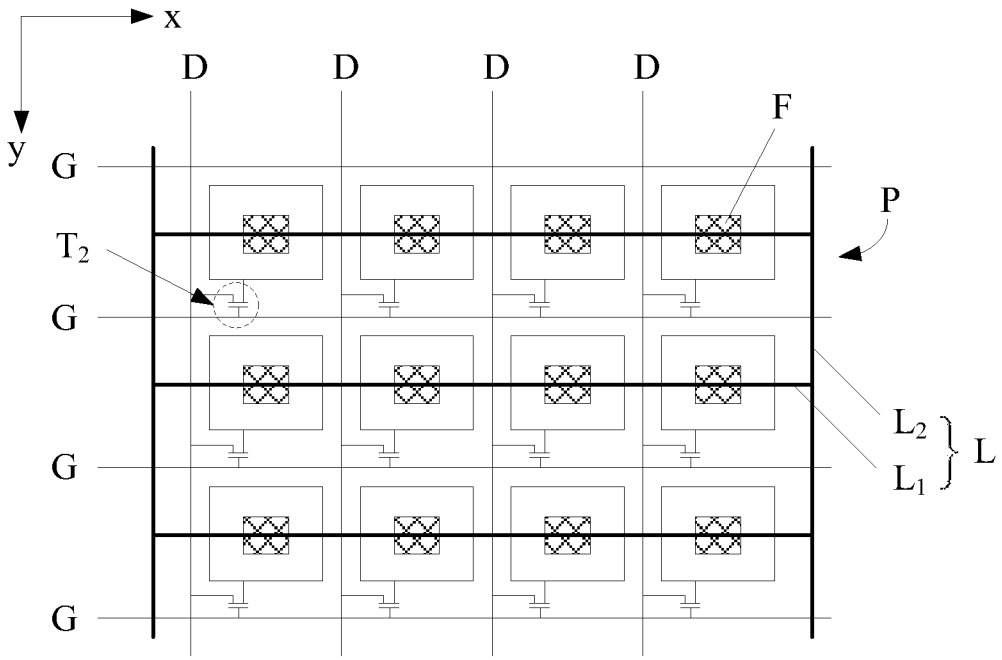


图 3

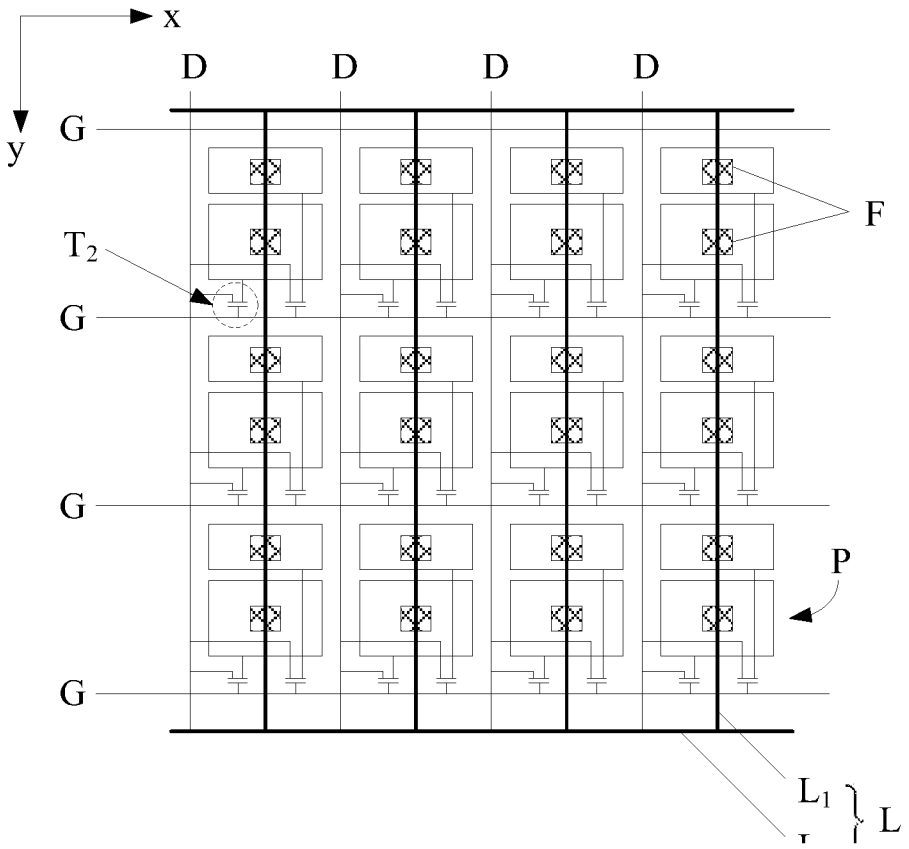


图 4

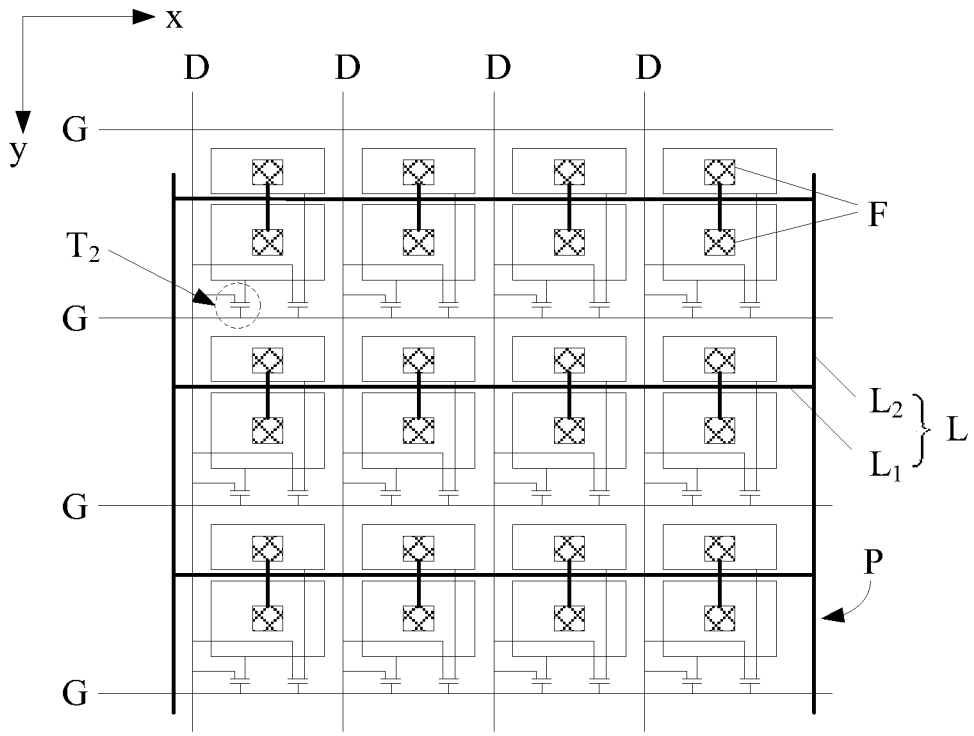


图 5

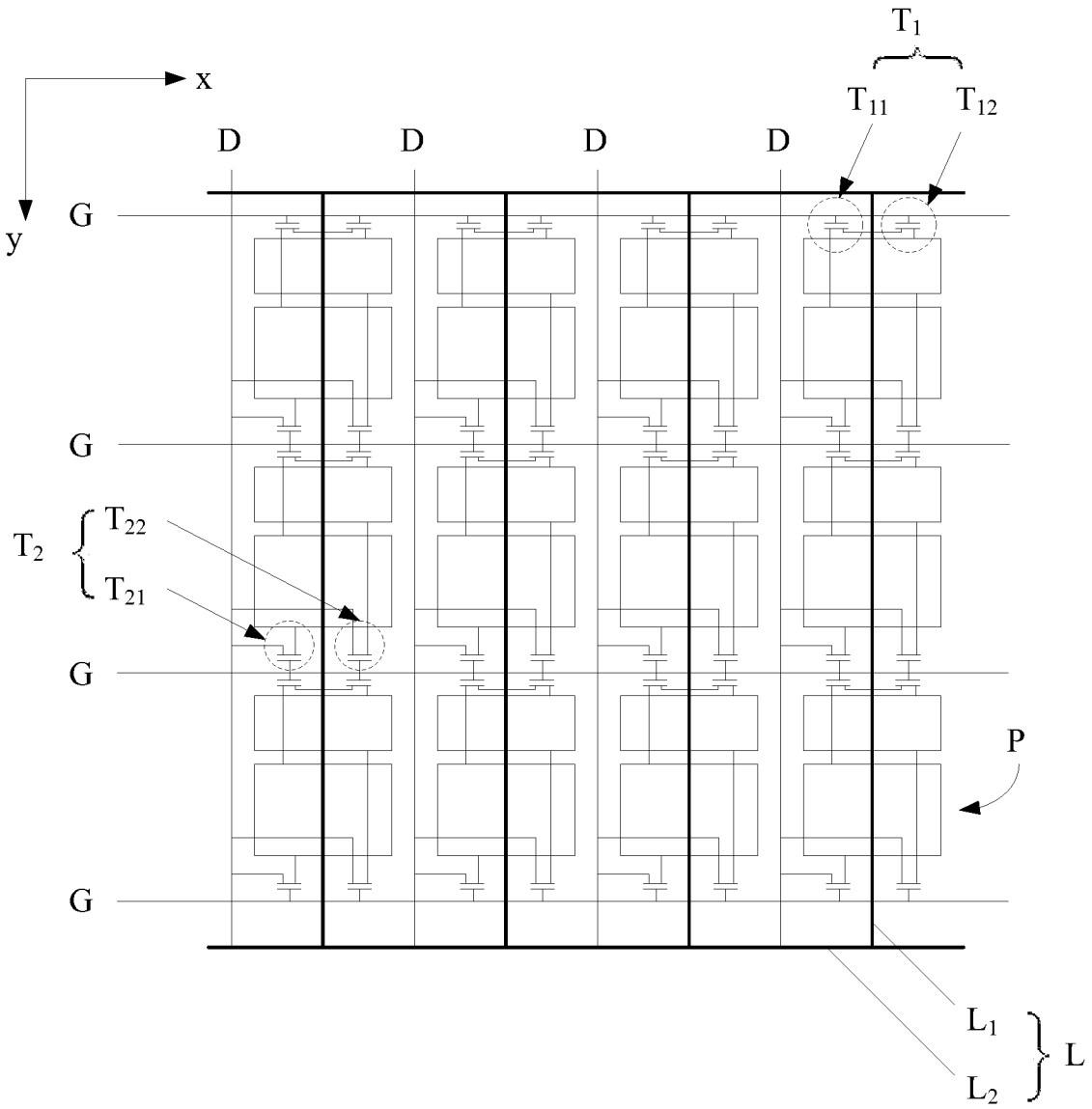


图 6

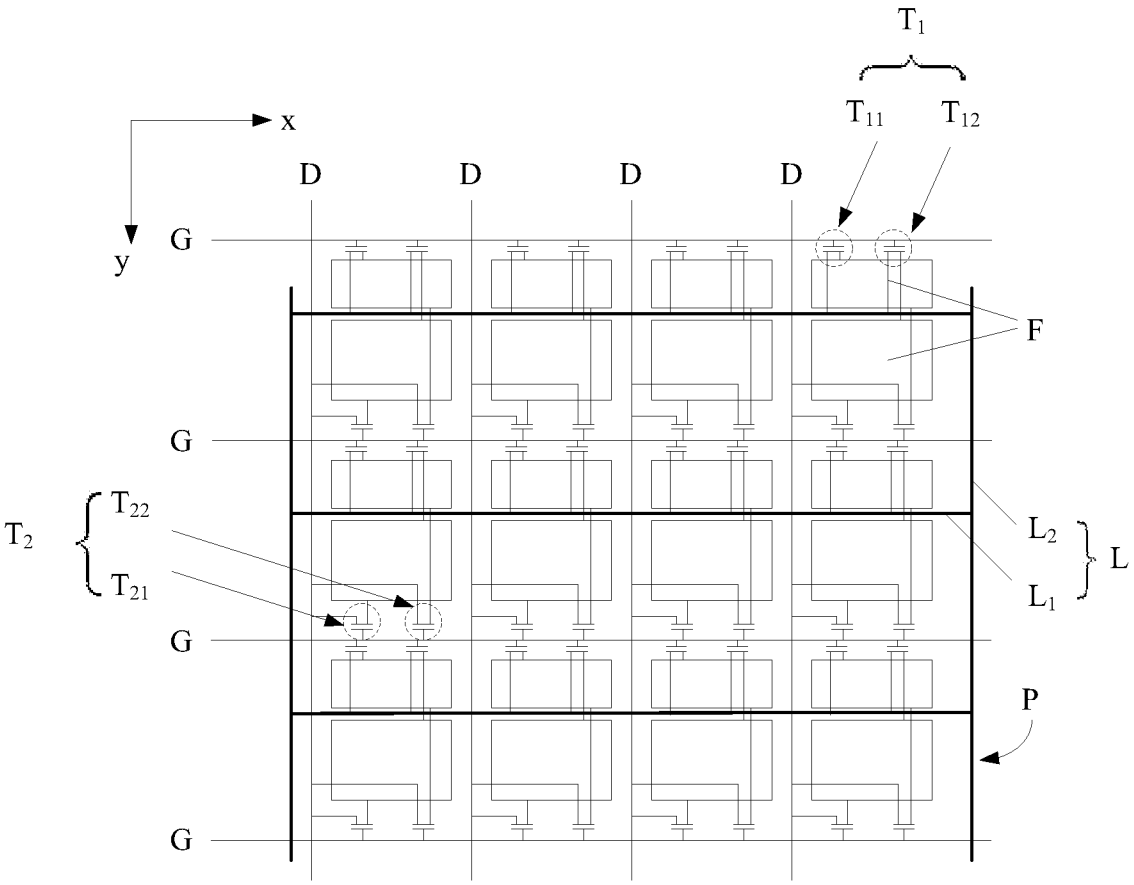


图 7

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/CN2015/092360**

**A. CLASSIFICATION OF SUBJECT MATTER**

G02F 1/133 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.; CHEN, Zhenghong; KANG, Jiali; source electrode, gray scale, self-adaptive, common, data, source, gray, grey, wire, line, cable, voltage, adaptive, pixel, electrode

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| E | CN 105137675 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 09 December 2015 (09.12.2015), description, paragraphs [0038]-[0051], and figures 2-8 | 1-9, 11, 13-18, 20 |
| E | CN 105118471 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 02 December 2015 (02.12.2015), description, paragraphs [0023]-[0035], and figures 1, 6 and 7 | 1-9, 11, 13-18, 20 |
| E | CN 105116579 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 02 December 2015 (02.12.2015), description, paragraphs [0020]-[0032], and figures 1-3 | 1-9, 11, 13-18, 20 |
| A | CN 104536177 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 22 April 2015 (22.04.2015), description, paragraphs [0008] and [0041] | 1-20 |
| A | CN 102929019 A (BOE TECHNOLOGY GROUP CO., LTD.), 13 February 2013 (13.02.2013), the whole document | 1-20 |
| A | CN 103839526 A (NOVATEK MICROELECTRONICS CORP.), 04 June 2014 (04.06.2014), the whole document | 1-20 |

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 02 June 2016 (02.06.2016) | **22 June 2016 (22.06.2016)** |
| Name and mailing address of the ISA/CN:<br>State Intellectual Property Office of the P. R. China<br>No. 6, Xitucheng Road, Jimenqiao<br>Haidian District, Beijing 100088, China<br>Facsimile No.: (86-10) 62019451 | Authorized officer<br>**SHI, Minfeng**<br>Telephone No.: (86-10) **62413914** |

Form PCT/ISA/210 (second sheet) (July 2009)

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/CN2015/092360**

**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| A | KR 1020060009744 A (SAMSUNG ELECTRONICS CO., LTD.), 01 February 2006 (01.02.2006), the whole document | 1-20 |
| A | US 8854351 B2 (SAMSUNG ELECTRONICS CO., LTD.), 07 October 2014 (07.10.2014), the whole document | 1-20 |
| A | US 2009135209 A1 (SEIKO EPSON CORPORATION), 28 May 2009 (28.05.2009), the whole document | 1-20 |

# INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
**PCT/CN2015/092360**

| Patent Documents referred in the Report | Publication Date | Patent Family | Publication Date |
|---|---|---|---|
| CN 105137675 A | 09 December 2015 | None | |
| CN 105118471 A | 02 December 2015 | None | |
| CN 105116579 A | 02 December 2015 | None | |
| CN 104536177 A | 22 April 2015 | None | |
| CN 102929019 A | 13 February 2013 | CN 102929019 B | 20 January 2016 |
| CN 103839526 A | 04 June 2014 | None | |
| KR 1020060009744 A | 01 February 2006 | None | |
| US 8854351 B2 | 07 October 2014 | KR 20120090472 A | 17 August 2012 |
| | | US 2012200554 A1 | 09 August 2012 |
| US 2009135209 A1 | 28 May 2009 | KR 20090055472 A | 02 June 2009 |
| | | JP 4525796 B2 | 18 August 2010 |
| | | US 8044982 B2 | 25 October 2011 |
| | | CN 101447176 B | 23 January 2013 |
| | | CN 101447176 A | 03 June 2009 |
| | | JP 2009237519 A | 15 October 2009 |

# 国际检索报告

国际申请号 PCT/CN2015/092360

A. 主题的分类

G02F 1/133(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT,WPI,EPODOC,CNKI:深圳市华星光电技术有限公司，陈政鸿，姜佳丽，公共，共同，共用，数据，源极，线，灰阶，灰度，电压，自适应，像素，电极，common,data,source,gray,grey,wire,line,cable,voltage,adaptive,pixel,electrode

C. 相关文件

| 类 型* | 引用文件，必要时，指明相关段落 | 相关的权利要求 |
|---|---|---|
| E | CN 105137675 A (深圳市华星光电技术有限公司) 2015年 12月 9日 (2015-12-09)<br>说明书第[0038]-[0051]段，附图2-8 | 1-9、11、13-18、20 |
| E | CN 105118471 A (深圳市华星光电技术有限公司) 2015年 12月 2日 (2015-12-02)<br>说明书第[0023]-[0035]段，附图1、6、7 | 1-9、11、13-18、20 |
| E | CN 105116579 A (深圳市华星光电技术有限公司) 2015年 12月 2日 (2015-12-02)<br>说明书第[0020]-[0032]段，附图1-3 | 1-9、11、13-18、20 |
| A | CN 104536177 A (深圳市华星光电技术有限公司) 2015年 4月 22日 (2015-04-22)<br>说明书第[0008]、[0041]段 | 1-20 |
| A | CN 102929019 A (京东方科技集团股份有限公司) 2013年 2月 13日 (2013-02-13)<br>全文 | 1-20 |
| A | CN 103839526 A (联咏科技股份有限公司) 2014年 6月 4日 (2014-06-04)<br>全文 | 1-20 |

☑ 其余文件在C栏的续页中列出。 ☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

| 国际检索实际完成的日期 | 国际检索报告邮寄日期 |
|---|---|
| 2016年 6月 2日 | 2016年 6月 22日 |
| ISA/CN的名称和邮寄地址<br>中华人民共和国国家知识产权局(ISA/CN)<br>中国北京市海淀区蓟门桥西土城路6号 100088<br>传真号 (86-10)62019451 | 受权官员<br>史敏峰<br>电话号码 (86-10)62413914 |

表 PCT/ISA/210 (第2页) (2009年7月)

C. 相关文件

| 类 型* | 引用文件，必要时，指明相关段落 | 相关的权利要求 |
|---|---|---|
| A | KR 1020060009744 A (SAMSUNG ELECTRONICS CO., LTD.) 2006年 2月 1日 (2006-02-01)<br>全文 | 1-20 |
| A | US 8854351 B2 (SAMSUNG ELECTRONICS CO., LTD.) 2014年 10月 7日 (2014-10-07)<br>全文 | 1-20 |
| A | US 2009135209 A1 (SEIKO EPSON CORPORATION) 2009年 5月 28日 (2009-05-28)<br>全文 | 1-20 |

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/092360

| 检索报告引用的专利文件 | | | 公布日（年/月/日） | 同族专利 | | | 公布日（年/月/日） |
|---|---|---|---|---|---|---|---|
| CN | 105137675 | A | 2015年 12月 9日 | 无 | | | |
| CN | 105118471 | A | 2015年 12月 2日 | 无 | | | |
| CN | 105116579 | A | 2015年 12月 2日 | 无 | | | |
| CN | 104536177 | A | 2015年 4月 22日 | 无 | | | |
| CN | 102929019 | A | 2013年 2月 13日 | CN | 102929019 | B | 2016年 1月 20日 |
| CN | 103839526 | A | 2014年 6月 4日 | 无 | | | |
| KR | 1020060009744 | A | 2006年 2月 1日 | 无 | | | |
| US | 8854351 | B2 | 2014年 10月 7日 | KR | 20120090472 | A | 2012年 8月 17日 |
| | | | | US | 2012200554 | A1 | 2012年 8月 9日 |
| US | 2009135209 | A1 | 2009年 5月 28日 | KR | 20090055472 | A | 2009年 6月 2日 |
| | | | | JP | 4525796 | B2 | 2010年 8月 18日 |
| | | | | US | 8044982 | B2 | 2011年 10月 25日 |
| | | | | CN | 101447176 | B | 2013年 1月 23日 |
| | | | | CN | 101447176 | A | 2009年 6月 3日 |
| | | | | JP | 2009237519 | A | 2009年 10月 15日 |