

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成28年10月13日 (2016.10.13)

【公表番号】特表2016-500216(P2016-500216A)

【公表日】平成28年1月7日 (2016.1.7)

【年通号数】公開・登録公報2016-001

【出願番号】特願2015-534594(P2015-534594)

【国際特許分類】

H 0 3 K 5/156 (2006.01)

H 0 4 B 1/59 (2006.01)

G 0 6 K 7/10 (2006.01)

H 0 3 K 5/00 (2006.01)

【F I】

H 0 3 K 5/156 M

H 0 4 B 1/59

G 0 6 K 7/10 2 1 6

H 0 3 K 5/00 P

【手続補正書】

【提出日】平成28年8月25日 (2016.8.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ニアフィールド通信 (NFC) のために信号を整形するための方法であって、  
 複数のビットパターンを記憶することと、  
 前記複数のビットパターンのうちの第 1 のビットパターンを選択することと、  
 前記複数のビットパターンのうちの第 2 のビットパターンを選択することと、  
 前記第 1 のビットパターンと前記第 2 のビットパターンとの間の差に基づいてキャリア  
 周波数においてパルス幅変調信号を生成することとを備え、

前記第 1 および第 2 のビットパターンは、漸進的遷移を有するよう前記パルス幅変調信号を整形するために選択される、方法。

【請求項 2】

選択された前記第 1 のビットパターンに対応する第 1 の信号を生成することと、選択された前記第 2 のビットパターンに対応する第 2 の信号を生成することとをさらに備え、ここにおいて、パルス幅変調信号を生成することが、前記第 1 の信号と前記第 2 の信号とを増幅器に入力することを備え、ここにおいて、前記パルス幅変調信号が前記増幅器からの出力信号である、請求項 1 に記載の方法。

【請求項 3】

前記パルス幅変調信号のより高次の高調波をフィルタすることと、  
 ニアフィールド通信 (NFC) 送信信号を生成することと  
 をさらに備える、請求項 1 に記載の方法。

【請求項 4】

各プロトコル、変調インデックス、およびデータレート組合せについて、低減されたより高次の高調波をもつ前記パルス幅変調信号を生成する増幅器への入力を形成する第 1 および第 2 のビットパターンを前記複数のビットパターンから選択することをさらに備える

、請求項 2 に記載の方法。

【請求項 5】

前記ニアフィールド通信（NFC）送信信号を送信することをさらに備える、請求項 3 に記載の方法。

【請求項 6】

位相ステップの N 要素シーケンスを定義することと、ここにおいて、N が 2 を超え、ここにおいて、第 1 の要素が第 1 の位相に対応し、第 N 番目の要素が第 2 の位相に対応し、第 2 ～ N - 1 の要素が、前記第 1 の位相から前記第 2 の位相への遷移における異なる位相ステップに対応し、前記第 2 ～ N - 1 の要素は、前記第 2 の位相が前記第 1 の位相を超えるときに単調に増加し、前記第 2 ～ N - 1 の要素は、前記第 2 の位相が前記第 1 の位相よりも小さいときに単調に減少する、

位相ステップの前記 N 要素シーケンスの各々について整形された信号を生成することと、ここにおいて、各位相ステップについて選択された前記第 1 のビットパターンと各位相ステップについて前記第 2 のビットパターンとが前記位相ステップに対応し、それにより、前記第 1 の位相から前記第 2 の位相への前記遷移におけるアンダーシュートとオーバーシュートの両方が低減する

をさらに備える、請求項 1 に記載の方法。

【請求項 7】

位相ステップの前記 N 要素シーケンスが、 $3 \leq N \leq 32$  となるような、整数個の位相ステップを含んでいる、請求項 6 に記載の方法。

【請求項 8】

前記複数のビットパターンのうちの選択された前記第 1 のビットパターンは、送信コード化ビットが 0 であるか 1 であるかに基づいて選択され、前記複数のビットパターンのうちの選択された前記第 2 のビットパターンは、送信コード化ビットが 0 であるか 1 であるかに基づいて選択される、請求項 1 に記載の方法。

【請求項 9】

前記キャリア周波数の各サイクルについて前記複数のビットパターンのうちの 1 つを選択することをさらに備える、請求項 1 に記載の方法。

【請求項 10】

前記複数のビットパターンが、第 1 の位相から第 2 の位相への遷移における異なる位相ステップに対応するビットパターンを含む、請求項 1 に記載の方法。

【請求項 11】

位相遷移におけるアンダーシュートとオーバーシュートの両方を低減するために、最初に、前記第 1 の位相に対応する前記複数のビットパターンのうちの 1 つを選択し、次いで、前記第 1 の位相から前記第 2 の位相への前記遷移における異なる位相ステップに対応する前記複数のビットパターンのうちの 1 つを選択し、最後に、前記第 2 の位相に対応する前記複数のビットパターンのうちの 1 つを選択することをさらに備える、請求項 10 に記載の方法。

【請求項 12】

ニアフィールド通信（NFC）のために信号を整形するためのデバイスであって、複数のビットパターンを記憶するための手段と、

前記複数のビットパターンのうちの第 1 のビットパターンを選択するための手段と、

選択された前記第 1 のビットパターンに対応する第 1 の信号を生成するための手段と、

前記複数のビットパターンのうちの第 2 のビットパターンを選択するための手段と、

選択された前記第 2 のビットパターンに対応する第 2 を生成するための手段と、

第 1 の波形と第 2 の波形とに基づいてキャリア周波数においてパルス幅変調信号を生成するための手段とを備え、

前記第 1 のビットパターンを選択するための前記手段および第 2 のビットパターンを選択するための前記手段は、漸進的遷移を有するよう前記パルス幅変調信号を整形するために前記第 1 および第 2 のビットパターンを選択する、デバイス。

**【請求項 1 3】**

前記パルス幅変調信号のより高次の高調波をフィルタするための手段と、  
前記フィルタされたパルス幅変調信号からニアフィールド通信送信信号を生成するための手段と  
をさらに備える、請求項 1 2 に記載のデバイス。

**【請求項 1 4】**

パルス幅変調信号を生成するための前記手段は、D 級電力増幅器を備える、請求項 1 2 に記載のデバイス。

**【請求項 1 5】**

実行されたとき、請求項 1 乃至 1 1 のうちのいずれか 1 項に記載の方法をコンピュータに行わせる命令を備えるコンピュータ可読媒体。

**【手続補正 2】**

**【補正対象書類名】**明細書

**【補正対象項目名】**0 0 9 2

**【補正方法】**変更

**【補正の内容】**

**【0 0 9 2】**

[0099] 上記で説明した実装形態の様々な修正は当業者には容易に明らかであり得、本明細書で定義した一般原理は、本出願の趣旨または範囲から逸脱することなく他の実装形態に適用され得る。したがって、本出願は、本明細書で示した実装形態に限定されるものではなく、本明細書で開示した原理および新規の特徴に一致する最も広い範囲を与えられるべきである。

以下に、出願当初の特許請求の範囲に記載された発明を付記する。

**[ C 1 ]**

複数のビットパターンを記憶するように構成されたメモリユニットと、

前記複数のビットパターンのうちの第 1 の選択された 1 つを使用して第 1 の信号を生成するように構成され、前記複数のビットパターンのうちの第 2 の選択された 1 つに対応する第 2 の信号を生成するように構成された第 1 の回路と、

前記第 1 の回路に結合され、前記第 1 の信号と前記第 2 の信号とに基づいてキャリア周波数においてパルス幅変調信号を生成するように構成された増幅器とを備えるワイヤレス通信のための装置。

**[ C 2 ]**

ニアフィールド通信 ( N F C ) 送信信号を生成するために前記パルス幅変調信号のより高次の高調波をフィルタするように構成された第 2 の回路をさらに備える、C 1 に記載の装置。

**[ C 3 ]**

前記複数のビットパターンは、各プロトコル、変調インデックス、およびデータレート組合せについてより高次の高調波を低減するために前記パルス幅変調信号を整形するビットパターンを備える、C 1 に記載の装置。

**[ C 4 ]**

前記第 2 の回路に動作可能に結合された送信機をさらに備え、前記送信機が、前記ニアフィールド通信 ( N F C ) 送信信号を送信するように構成された、C 2 に記載の装置。

**[ C 5 ]**

前記増幅器が D 級電力増幅器である、C 1 に記載の装置。

**[ C 6 ]**

前記第 2 の回路が整合ネットワークフィルタである、C 2 に記載の装置。

**[ C 7 ]**

前記複数のビットパターンの各々が 3 2 ビットを含んでいる、C 3 に記載の装置。

**[ C 8 ]**

前記複数のビットパターンのうちの前記第 1 の選択された 1 つは、送信コード化ビット

が 0 であるか 1 であるかに基づいて選択され、前記複数のビットパターンの中の前記第 2 の選択された 1 つは、送信コード化ビットが 0 であるか 1 であるかに基づいて選択される、C 1 に記載の装置。

[ C 9 ]

前記第 1 の回路が、前記キャリア周波数の各サイクルについて前記複数のビットパターンの中の 1 つを選択するようにさらに構成された、C 1 に記載の装置。

[ C 1 0 ]

前記複数のビットパターンが、50%未満のデューティサイクルをもつ少なくとも 1 つのビットパターンを含む、複数の異なるデューティサイクルをもつビットパターンを含む、C 1 に記載の装置。

[ C 1 1 ]

前記複数のビットパターンが、第 1 の位相から第 2 の位相への遷移における異なる位相ステップに対応するビットパターンを含む、C 1 に記載の装置。

[ C 1 2 ]

前記第 1 の回路は、位相遷移におけるアンダーシュートとオーバーシュートの両方を低減するために、最初に、前記第 1 の位相に対応する前記複数のビットパターンの中の 1 つを選択し、次いで、前記第 1 の位相から前記第 2 の位相への前記遷移における異なる位相ステップに対応する前記複数のビットパターンの中の 1 つを選択し、最後に、前記第 2 の位相に対応する前記複数のビットパターンの中の 1 つを選択するように構成された、C 1 に記載の装置。

[ C 1 3 ]

前記ニアフィールド通信 (NFC) 送信信号が、128 に分周されたキャリア周波数のデータレートおよび 90% ~ 100% の変調インデックス、64 に分周されたキャリア周波数のデータレートおよび 25% ~ 100% の変調インデックス、32 に分周されたキャリア周波数のデータレートおよび 25% ~ 100% の変調インデックス、または 16 に分周されたキャリア周波数のデータレートおよび 25% ~ 100% の変調インデックスの中の 1 つから選択された特性を有する、タイプ A プロキシミティニアフィールド通信 (NFC) 信号になるように構成された、C 1 に記載の装置。

[ C 1 4 ]

前記ニアフィールド通信 (NFC) 送信信号が、8% ~ 15% の変調インデックスと、128 に分周されたキャリア周波数、64 に分周されたキャリア周波数、32 に分周されたキャリア周波数、または 16 に分周されたキャリア周波数のうちの 1 つから選択されたデータレートとを有する、タイプ B プロキシミティニアフィールド通信信号になるように構成された、C 1 に記載の装置。

[ C 1 5 ]

前記ニアフィールド通信 (NFC) 送信信号、64 に分周されたキャリア周波数のデータレートおよび 8% ~ 14% の変調インデックス、または 32 に分周されたキャリア周波数のデータレートおよび 8% ~ 14% の変調インデックスの中の 1 つから選択された特性を有する、タイプ F プロキシミティニアフィールド通信信号になるように構成された、C 1 に記載の装置。

[ C 1 6 ]

前記ニアフィールド通信 (NFC) 送信信号が、512 に分周されたキャリア周波数のデータレートおよび 10% ~ 100% の変調インデックス、ならびに 8192 に分周されたキャリア周波数および 10% ~ 100% の変調インデックスの中の 1 つから選択された特性をもつ、ビシニティニアフィールド通信信号になるように構成された、C 1 に記載の装置。

[ C 1 7 ]

ニアフィールド通信 (NFC) のために信号を整形するための方法であって、複数のビットパターンを記憶することと、

前記複数のビットパターンの中の第 1 のビットパターンを選択することと、

前記複数のビットパターンのうちの第2のビットパターンを選択することと、

前記第1のビットパターンと前記第2のビットパターンとの間の差に基づいてキャリア周波数においてパルス幅変調信号を生成することとを備える、整形された信号を生成することとを備える、方法。

[ C 1 8 ]

前記第1の選択されたビットパターンに対応する第1の信号を生成することと、前記第2の選択されたビットパターンに対応する第2の信号を生成することとをさらに備え、ここにおいて、パルス幅変調信号を生成することが、前記第1の信号と前記第2の信号とを増幅器に入力することとを備え、ここにおいて、前記パルス幅変調信号が前記増幅器からの出力信号である、C 1 7に記載の方法。

[ C 1 9 ]

前記パルス幅変調信号のより高次の高調波をフィルタすることと、

ニアフィールド通信 ( N F C ) 送信信号を生成することとをさらに備える、C 1 7に記載の方法。

[ C 2 0 ]

各プロトコル、変調インデックス、およびデータレート組合せについて、より高次の高調波を低減するために前記パルス幅変調信号を整形する前記複数のビットパターンから選択することとをさらに備える、C 1 7に記載の方法。

[ C 2 1 ]

前記ニアフィールド通信 ( N F C ) 送信信号を送信することとをさらに備える、C 1 9に記載の方法。

[ C 2 2 ]

位相ステップのN要素シーケンスを定義することと、ここにおいて、Nが2を超え、ここにおいて、第1の要素が第1の位相に対応し、第N番目の要素が第2の位相に対応し、第2～N-1の要素が、前記第1の位相から前記第2の位相への遷移における異なる位相ステップに対応し、前記第2～N-1の要素は、前記第2の位相が前記第1の位相を超えるときに単調に増加し、前記第2～N-1の要素は、前記第2の位相が前記第1の位相よりも小さいときに単調に減少する、

位相ステップの前記N要素シーケンスの各々について整形された信号を生成することと、ここにおいて、各位相ステップについて選択された前記第1のビットパターンと各位相ステップについて前記第2のビットパターンとが前記位相ステップに対応し、それにより、前記第1の位相から前記第2の位相への前記遷移におけるアンダーシュートとオーバーシュートの両方が低減するをさらに備える、C 1 7に記載の方法。

[ C 2 3 ]

位相ステップの前記N要素シーケンスが、 $3 \leq N \leq 32$ となるような、整数個の位相ステップを含んでいる、C 2 2に記載の方法。

[ C 2 4 ]

ニアフィールド通信 ( N F C ) のために信号を整形するためのデバイスであって、複数のビットパターンを記憶するための手段と、

前記複数のビットパターンのうちの第1のビットパターンを選択するための手段と、

前記第1の選択されたビットパターンに対応する第1の信号を生成するための手段と、

前記複数のビットパターンのうちの第2のビットパターンを選択するための手段と、

前記第2の選択されたビットパターンに対応する第2の信号を生成するための手段と、

第1の波形と第2の波形とに基づいてキャリア周波数においてパルス幅変調信号を生成するための手段とを備える、信号生成器を備える、デバイス。

[ C 2 5 ]

複数のビットパターンを記憶するための前記手段がメモリユニットを備え、第1のビットパターンを選択するための前記手段が第1の回路を備え、第1の信号を生成するための前記手段が前記第1の回路を備え、第2のビットパターンを選択するための前記手段が第1の回路を備え、第2の信号を生成するための前記手段が前記第1の回路を備え、パルス

幅変調信号を生成するための前記手段が増幅器を備える、C 2 4 に記載のデバイス。

[ C 2 6 ]

前記パルス幅変調信号のより高次の高調波をフィルタするための手段と、

前記フィルタされたパルス幅変調信号からニアフィールド通信送信信号を生成するための手段とをさらに備える、C 2 4 に記載のデバイス。

[ C 2 7 ]

より高次の高調波をフィルタするための前記手段が第 2 の回路を備え、ニアフィールド通信送信信号を生成するための前記手段が前記第 2 の回路を備える、C 2 6 に記載のデバイス。

[ C 2 8 ]

実行されたとき、

メモリユニットによって複数のビットパターンを記憶することと、

第 1 の回路によって前記複数のビットパターンのうちの第 1 のビットパターンを選択することと、

第 1 の回路によって前記第 1 の選択されたビットパターンに対応する第 1 の信号を生成することと、

第 1 の回路によって前記複数のビットパターンのうちの第 2 のビットパターンを選択することと、

第 1 の回路によって前記第 2 の選択されたビットパターンに対応する第 2 の信号を生成することと、

増幅器によって前記第 1 の信号と前記第 2 の信号とに基づいてキャリア周波数においてパルス幅変調信号を生成することとを装置に行わせることによって、整形された信号を生成することを前記装置に行わせる命令を備える非一時的コンピュータ可読媒体。

[ C 2 9 ]

実行されたとき、

第 2 の回路によって前記パルス幅変調信号のより高次の高調波をフィルタすることと、

前記第 2 の回路によってニアフィールド通信 ( N F C ) 送信信号を生成することとを装置に行わせる命令をさらに備える、C 2 8 に記載の非一時的コンピュータ可読媒体。

[ C 3 0 ]

複数のビットパターンを記憶するように構成されたメモリユニットと、

前記複数のビットパターンのうちの第 1 の選択された 1 つに対応する第 1 の信号を生成するように構成され、前記複数のビットパターンのうちの第 2 の選択された 1 つに対応する第 2 の信号を生成するように構成された回路と、

前記回路に結合され、前記第 1 の信号と前記第 2 の信号とに基づいてキャリア周波数においてパルス幅変調信号を生成するように構成された増幅器とを備える、ワイヤレス通信のためのプロセッサ。