

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和6年3月18日(2024.3.18)

【公開番号】特開2024-29105(P2024-29105A)
 【公開日】令和6年3月5日(2024.3.5)
 【年通号数】公開公報(特許)2024-041
 【出願番号】特願2023-218317(P2023-218317)
 【国際特許分類】

H 0 1 L 2 5 / 0 7 (2 0 0 6 . 0 1)

10

H 0 1 L 2 3 / 4 8 (2 0 0 6 . 0 1)

【 F I 】

H 0 1 L 2 5 / 0 4 C

H 0 1 L 2 3 / 4 8 G

【手続補正書】

【提出日】令和6年3月8日(2024.3.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

20

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

厚さ方向の一方側を向く主面、および前記主面とは反対側を向く裏面を有する導電基板と、

前記主面に電氣的に接合され、スイッチング機能を有する半導体素子と、

前記半導体素子を制御するための制御端子と、

前記主面と前記制御端子との間に介在し、絶縁層を有する制御端子支持体と、

前記導電基板に対して前記厚さ方向に直交する第1方向の一方側に配置された第1入力端子、第2入力端子および第3入力端子と、前記導電基板に対して前記第1方向の他方側に配置された少なくとも1つの出力端子と、

30

前記主面と同じ側を向く樹脂主面および前記樹脂主面とは反対側を向く樹脂裏面を有し、前記導電基板および前記半導体素子と、前記制御端子の一部と、を覆う封止樹脂と、を備え、

前記制御端子は、前記厚さ方向視において前記樹脂主面から露出している、半導体モジュール。

【請求項2】

前記導電基板は、前記第1方向の一方側および他方側に互いに離間して配置された第1導電部および第2導電部を含み、

40

前記半導体素子は、前記第1導電部に電氣的に接合された第1半導体素子と、前記第2導電部に電氣的に接合された第2半導体素子と、を含み、

前記第1入力端子は、前記第1半導体素子および前記第2半導体素子のいずれか一方と電氣的に接続されており、

前記第2入力端子および前記第3入力端子は、前記第1入力端子を挟んで前記厚さ方向および第1方向の双方に直角である第2方向の一方側および他方側に配置されており、

前記第2入力端子および第3入力端子は、前記第1入力端子とは極性が逆であり、

前記出力端子は、前記第2導電部に電氣的に接続されている、請求項1に記載の半導体モジュール。

【請求項3】

50

前記制御端子支持体は、前記絶縁層と、前記絶縁層の前記厚さ方向の一方側に積層された第1金属層と、前記絶縁層の前記厚さ方向の他方側に積層され、かつ前記主面に対向するように前記導電基板に接合された第2金属層と、を有する、請求項1に記載の半導体モジュール。

【請求項4】

前記制御端子は、導電性接合材を介して前記第1金属層に接合される、請求項3に記載の半導体モジュール。

【請求項5】

前記半導体素子は、前記主面と同じ側を向く素子主面と、前記素子主面とは反対側を向く素子裏面と、前記素子主面に配置されたゲート電極と、を有し、

前記ゲート電極と前記第1金属層とに、導電性のワイヤが接続される、請求項4に記載の半導体モジュール。

【請求項6】

前記第2方向に間隔を隔てて配置された複数の前記第1半導体素子と、前記第2方向に間隔を隔てて配置された複数の前記第2半導体素子と、を備える、請求項2に記載の半導体モジュール。

【請求項7】

前記制御端子支持体は、複数の前記制御端子を支持し、前記主面と複数の前記制御端子との間に介在する、請求項1に記載の半導体モジュール。

【請求項8】

前記制御端子支持体は、DBC基板で構成される、請求項1に記載の半導体モジュール。

【請求項9】

前記絶縁層は、セラミックスからなる、請求項3に記載の半導体モジュール。

【請求項10】

厚さ方向の一方側を向く主面、および前記主面とは反対側を向く裏面を有する導電基板と

前記主面に電氣的に接合され、スイッチング機能を有する半導体素子と、

前記半導体素子を制御するための制御端子と、

前記主面と前記制御端子との間に介在し、絶縁層を有する制御端子支持体と、

前記導電基板に対して前記厚さ方向に直交する第1方向の一方側に配置された第1入力端子、第2入力端子および第3入力端子と、前記導電基板に対して前記第1方向の他方側に配置された少なくとも1つの出力端子と、

前記主面と同じ側を向く樹脂主面および前記樹脂主面とは反対側を向く樹脂裏面を有し、前記導電基板および前記半導体素子と、前記制御端子の一部と、を覆う封止樹脂と、を備え、

前記制御端子は、前記厚さ方向視において前記樹脂主面から露出しており、

前記導電基板は、前記第1方向の一方側および他方側に互いに離間して配置された第1導電部および第2導電部を含み、

前記半導体素子は、前記第1導電部に電氣的に接合された第1半導体素子と、前記第2導電部に電氣的に接合された第2半導体素子と、を含み、

前記第1入力端子は、前記第1半導体素子および前記第2半導体素子のいずれか一方と電氣的に接続されており、

前記第2入力端子および前記第3入力端子は、前記第1入力端子を挟んで前記厚さ方向および第1方向の双方に対して直角である第2方向の一方側および他方側に配置されており

—

前記第2入力端子および第3入力端子は、前記第1入力端子とは極性が逆であり、

前記出力端子は、前記第2導電部に電氣的に接続されており、

前記制御端子支持体は、前記絶縁層と、前記絶縁層の前記厚さ方向の一方側に積層された第1金属層と、前記絶縁層の前記厚さ方向の他方側に積層され、かつ前記主面に対向するように前記導電基板に接合された第2金属層と、を有し、

前記制御端子支持体は、複数の前記制御端子を支持し、前記主面と複数の前記制御端子との間に介在する、半導体モジュール。

【請求項 1 1】

前記制御端子は、導電性接合材を介して前記第 1 金属層に接合される、請求項 1 0 に記載の半導体モジュール。

【請求項 1 2】

前記半導体素子は、前記主面と同じ側を向く素子主面と、前記素子主面とは反対側を向く素子裏面と、前記素子主面に配置されたゲート電極と、を有し、前記ゲート電極と前記第 1 金属層とに、導電性のワイヤが接続される、請求項 1 0 に記載の半導体モジュール。

10

【請求項 1 3】

前記第 2 方向に間隔を隔てて配置された複数の前記第 1 半導体素子と、前記第 2 方向に間隔を隔てて配置された複数の前記第 2 半導体素子と、を備える、請求項 1 0 に記載の半導体モジュール。

【請求項 1 4】

前記制御端子支持体は、D B C 基板で構成される、請求項 1 0 に記載の半導体モジュール。

【請求項 1 5】

前記絶縁層は、セラミックスからなる、請求項 1 0 に記載の半導体モジュール。

20

30

40

50