



(12)实用新型专利

(10)授权公告号 CN 207398095 U

(45)授权公告日 2018.05.22

(21)申请号 201721012320.4

(22)申请日 2017.08.14

(73)专利权人 湖南时变通讯科技有限公司

地址 411100 湖南省湘潭市高新区双拥路9号创新创业园A区3栋

(72)发明人 龙秀森 周永俊 李跃星 刘耿烨

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 张春水 唐京桥

(51) Int. Cl.

H01L 21/673(2006.01)

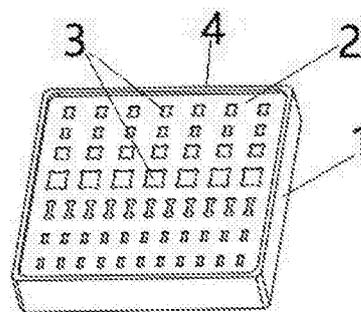
权利要求书1页 说明书3页 附图1页

(54)实用新型名称

一种共晶芯片的放置装置

(57)摘要

本实用新型公开了一种共晶芯片的放置装置,包括主体和用于放置共晶芯片槽孔,所述槽孔设置在所述主体上表面,所述槽孔的深度小于所述共晶芯片的厚度,当所述共晶芯片放入所述槽孔后,所述槽孔壁与所述共晶芯片之间的各处距离均小于镊子尖部的厚度,解决了现有的共晶芯片因与底座接触不好存在空隙导致共晶芯片空洞率过高,进而影响共晶芯片工作时性能发挥的技术问题。



1. 一种共晶芯片的放置装置,其特征在于,包括:主体和用于放置共晶芯片槽孔;
所述槽孔设置在所述主体上表面;
所述槽孔的深度小于所述共晶芯片的厚度;
当所述共晶芯片放入所述槽孔后,所述槽孔壁与所述共晶芯片之间的各处距离均小于镊子尖部的厚度。
2. 根据权利要求1所述的共晶芯片的放置装置,其特征在于,所述槽孔的深度为所述共晶芯片厚度的十分之一至五分之一。
3. 根据权利要求1所述的共晶芯片的放置装置,其特征在于,所述槽孔的形状种类为至少一种。
4. 根据权利要求3所述的共晶芯片的放置装置,其特征在于,每种所述槽孔的数量为至少一个。
5. 根据权利要求4所述的共晶芯片的放置装置,其特征在于,所述槽孔在所述主体上表面上呈阵列排布。
6. 根据权利要求1所述的共晶芯片的放置装置,其特征在于,所述主体上表面的四周设置有壁沿;
所述壁沿凸出于所述主体上表面,用于围挡从所述槽孔中脱离的所述共晶芯片。
7. 根据权利要求6所述的共晶芯片的放置装置,其特征在于,所述壁沿与所述主体为一体结构。
8. 根据权利要求7所述的共晶芯片的放置装置,其特征在于,所述壁沿与所述主体上表面的高度差在0.9mm至1.1mm之间。

一种共晶芯片的放置装置

技术领域

[0001] 本实用新型涉及共晶焊接技术领域,尤其涉及一种共晶芯片的放置装置。

背景技术

[0002] 共晶焊接是指利用共晶合金的特性来完成焊接工艺。共晶焊接技术在电子封装行业得到广泛应用,如芯片与基板的粘接、基板与管壳的粘接、管壳封帽等等。与传统的环氧导电胶粘接相比,共晶焊接具有热导率高、电阻小、传热快、可靠性强、粘接后剪切力大的优点,适用于高频、大功率器件中芯片与基板、基板与管壳的互联。对于有较高散热要求的功率器件必须采用共晶焊接。

[0003] 在共晶焊接过程中,需要用到镊子夹持共晶芯片后再共晶焊接,而镊子的尖部在夹持共晶芯片时可能超出共晶芯片底部,从而会造成共晶操作中共晶芯片与底座接触不好存在空隙,而导致其空洞率过高,影响共晶芯片工作时的性能发挥。

实用新型内容

[0004] 本实用新型公开了一种共晶芯片的放置装置,解决了现有的共晶芯片因与底座接触不好存在空隙导致共晶芯片空洞率过高,进而影响共晶芯片工作时性能发挥的技术问题。

[0005] 本实用新型提供了一种共晶芯片的放置装置,包括:主体和用于放置共晶芯片槽孔;

[0006] 所述槽孔设置在所述主体上表面;

[0007] 所述槽孔的深度小于所述共晶芯片的厚度;

[0008] 当所述共晶芯片放入所述槽孔后,所述槽孔壁与所述共晶芯片之间的各处距离均小于镊子尖部的厚度;

[0009] 优选地,

[0010] 所述槽孔的深度为所述共晶芯片厚度的十分之一至五分之一。

[0011] 优选地,

[0012] 所述槽孔的形状种类为至少一种。

[0013] 优选地,

[0014] 每种所述槽孔的数量为至少一个。

[0015] 优选地,

[0016] 所述槽孔在所述主体上表面上呈阵列排布。

[0017] 优选地,

[0018] 所述主体上表面的四周设置有壁沿;

[0019] 所述壁沿凸出于所述主体上表面,用于围挡从所述槽孔中脱离的所述共晶芯片。

[0020] 优选地,

[0021] 所述壁沿与所述主体为一体结构。

[0022] 优选地，

[0023] 所述壁沿与所述主体上表面的高度差在0.9mm至1.1mm之间。

[0024] 从以上技术方案可以看出，本实用新型具有以下优点：

[0025] 在主体上表面设置用于放置共晶芯片的槽孔，槽孔的深度小于共晶芯片的厚度，当共晶芯片放入槽孔后，槽孔壁与共晶芯片之间的各处距离均小于镊子尖部的厚度，所以在用镊子夹取共晶芯片的时候，镊子尖部只能接触到槽孔两侧的主体上表面，不可能超出共晶芯片底部，解决了现有的共晶芯片因与底座接触不好存在空隙导致共晶芯片空洞率过高，进而影响共晶芯片工作时性能发挥的技术问题。

附图说明

[0026] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本实用新型的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其它的附图。

[0027] 图1为本实用新型实施例提供的一种共晶芯片的放置装置的结构示意图；

[0028] 图2为本实用新型实施例提供的一种共晶芯片的放置装置的俯视图；

[0029] 图3为本实用新型实施例提供的槽孔的一个实施例的结构示意图。

具体实施方式

[0030] 本实用新型实施例公开了一种共晶芯片的放置装置，在主体1上表面2设置用于放置共晶芯片的槽孔3，槽孔3的形状与共晶芯片配合，即共晶芯片刚好放进槽孔3，而槽孔3的深度小于共晶芯片的厚度，所以在用镊子夹取共晶芯片的时候，镊子尖部只能接触到槽孔3两侧的主体1上表面2，不可能超出共晶芯片底部，解决了现有的共晶芯片因与底座接触不好存在空隙导致共晶芯片空洞率过高，进而影响共晶芯片工作时性能发挥的技术问题。

[0031] 请参阅图1，本实用新型实施例提供的一种共晶芯片的放置装置的结构示意图；

[0032] 本实用新型实施例提供的共晶芯片的放置装置包括：主体1和用于放置共晶芯片槽孔3，槽孔3设置在主体1上表面2，槽孔3的深度小于共晶芯片的厚度，当共晶芯片放入槽孔3后，槽孔3壁与共晶芯片之间的各处距离均小于镊子尖部的厚度，所以在用镊子夹取共晶芯片的时候，镊子尖部只能接触到槽孔3两侧的主体1上表面2，不可能超出共晶芯片底部。

[0033] 主体1的材料可以是金属，也可以是非金属，在此不作限制；而主体1的尺寸在此也不作限制，可以根据实际需要进行设计；本实用新型实施例提及的镊子为共晶焊接中通用镊子，不考虑其他特殊镊子。

[0034] 在共晶焊接中，通用镊子的种类取决于共晶芯片，待夹取的共晶芯片不同，通用镊子的种类也不同，镊子尖部的厚度也就不同。

[0035] 而通用镊子尖部的厚度一般为0.1mm至0.2mm；因为，如果通用镊子尖部的厚度太小，容易折断或损害共晶芯片；如果通用镊子尖部的厚度太大，则不利于操作，在夹取过程中也容易碰到周围其他共晶芯片。

[0036] 另外，在本申请提供的另一种实施例中，槽孔3的深度为共晶芯片厚度的十分之一

至五分之一。

[0037] 进一步地,槽孔3的形状种类为至少一种,当槽孔3的形状种类为两种及两种以上时,对应地,本实施例中的共晶芯片的放置装置可以适用于两种及两种以上共晶芯片的放置。

[0038] 进一步地,每种槽孔3的数量为至少一个,当每种槽孔3的数量为两个和两个以上时,可以提高本实施例中的共晶芯片的放置装置的实用性。

[0039] 进一步地,槽孔3在主体1上表面2上呈阵列排布,例如,可以将同一种形状的槽孔3设置在同一行,槽孔3的形状种数与槽孔3的行数对应;也可以将同一种形状的槽孔3设置在同一列,槽孔3的形状种数与槽孔3的列数对应。

[0040] 进一步地,主体1上表面2的四周设置有壁沿4;壁沿4凸出于主体1上表面2,用于围挡从槽孔3中脱离的共晶芯片。

[0041] 壁沿4可以与主体1为一体结构,也可以为非一体结构,例如壁沿4与主体1之间可拆卸连接。

[0042] 壁沿4的制造方法,可以在主体1上表面2直接设置,也可以通过将主体1的原始表面中间掏空形成设置槽孔3的上表面2,然后原始表面四周未掏空的部分自然就形成相应的壁沿4。

[0043] 进一步地,壁沿4与主体1上表面2的高度差在0.9mm至1.1mm之间。

[0044] 上面是对一种共晶芯片的放置装置的结构和连接方式进行的详细说明,为便于理解,下面将以一具体应用场景对一种共晶芯片的放置装置的应用进行说明,应用例包括:

[0045] 先将共晶焊接过程中需要的共晶芯片按照形状放入主体1上表面2相应的槽孔3内,然后在共晶焊接过程中依次用镊子夹取相应的共晶芯片完成焊接工艺。

[0046] 以上对本实用新型所提供的一种共晶芯片的放置装置进行了详细介绍,对于本领域的一般技术人员,依据本实用新型实施例的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本实用新型的限制。

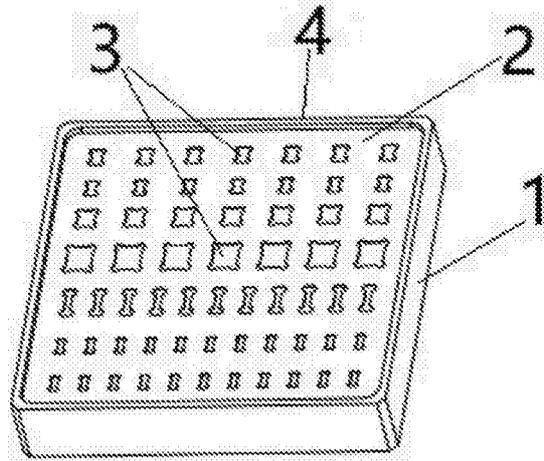


图1

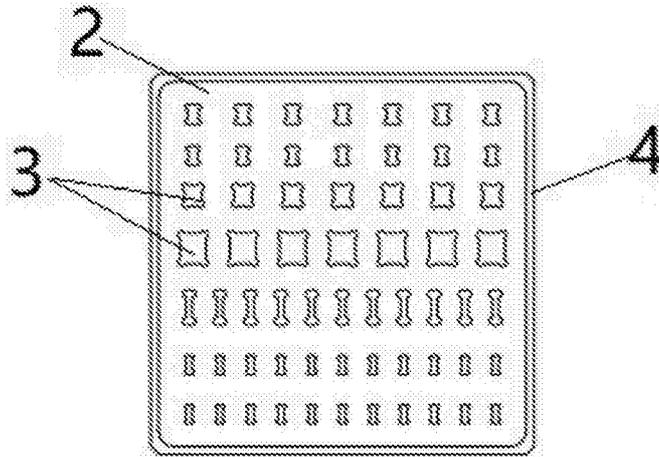


图2

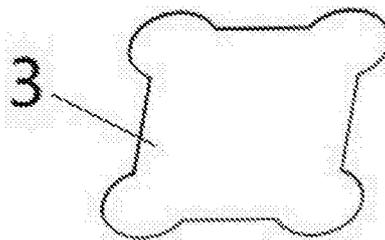


图3