

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6506566号
(P6506566)

(45) 発行日 平成31年4月24日(2019.4.24)

(24) 登録日 平成31年4月5日(2019.4.5)

(51) Int.Cl.	F 1
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 2 4
HO 1 L 29/786 (2006.01)	HO 1 L 27/04 T
HO 1 L 21/822 (2006.01)	GO 1 R 31/26 B
HO 1 L 27/04 (2006.01)	HO 1 L 21/66 B
GO 1 R 31/26 (2014.01)	

請求項の数 5 (全 35 頁) 最終頁に続く

(21) 出願番号	特願2015-30156 (P2015-30156)	(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成27年2月19日(2015.2.19)	(72) 発明者	津吹 将志 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(65) 公開番号	特開2015-195353 (P2015-195353A)	(72) 発明者	古谷 一馬 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(43) 公開日	平成27年11月5日(2015.11.5)	(72) 発明者	広瀬 篤志 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
審査請求日	平成30年2月19日(2018.2.19)	(72) 発明者	竹内 敏彦 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(31) 優先権主張番号	特願2014-31785 (P2014-31785)		
(32) 優先日	平成26年2月21日(2014.2.21)		
(33) 優先権主張国	日本国 (JP)		
(31) 優先権主張番号	特願2014-50310 (P2014-50310)		
(32) 優先日	平成26年3月13日(2014.3.13)		
(33) 優先権主張国	日本国 (JP)		
(31) 優先権主張番号	特願2014-65766 (P2014-65766)		
(32) 優先日	平成26年3月27日(2014.3.27)		
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

(54) 【発明の名称】電流測定方法

(57) 【特許請求の範囲】

【請求項 1】

基板上に、被試験用トランジスタと、第1のトランジスタと、読み出し回路とを有し、前記被試験用トランジスタの第1の端子と、前記第1のトランジスタの第1の端子と、前記読み出し回路とが電気的に接続するノードを有し、

前記被試験用トランジスタの第2の端子に第1の電位を与え、

前記第1のトランジスタの第2の端子に第2の電位を与え、

前記第1のトランジスタを導通させ、前記ノードに所定の電荷を蓄積させ、

前記読み出し回路の出力端子の第3の電位を測定し、

前記第1のトランジスタを非導通にし、

前記読み出し回路の前記出力端子の第4の電位を測定し、

前記第3の電位と前記第4の電位の差から、前記ノードが保持する電荷量を見積もり、

前記電荷量から、前記被試験用トランジスタの前記第2の端子と前記第1のトランジスタの前記第1の端子との間を流れる電流値を算出し、

前記被試験用トランジスタの前記第1の端子あるいは前記第2の端子と前記基板との間の容量は、前記ノードの全容量の13.4%未満であることを特徴とする電流測定方法。

【請求項 2】

請求項1において、

前記被試験用トランジスタは、前記第1のトランジスタよりチャネル幅が大きいことを特徴とする電流測定方法。

10

20

【請求項 3】

請求項 1 または請求項 2 において、

前記読み出し回路は、第 2 のトランジスタ及び第 3 のトランジスタを有し、

前記第 2 のトランジスタのゲート端子は前記ノードと電気的に接続し、

前記第 3 のトランジスタの第 1 の端子は、前記第 2 のトランジスタの第 1 の端子および前記出力端子と電気的に接続することを特徴とする電流測定方法。

【請求項 4】

請求項 3 において、

前記第 2 のトランジスタの第 2 の端子の電位と、前記第 3 のトランジスタの第 2 の端子の電位と、前記第 3 のトランジスタのゲート端子の電位とは、同電位である期間を有することを特徴とする電流測定方法。 10

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一において、

測定環境を恒温状態にして測定する電流測定方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の一態様は、半導体装置を流れる微小な電流の測定方法に関する。

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。 20

【0003】

なお、本明細書等において、半導体装置とは、半導体特性を利用して機能しうる装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。撮像装置、表示装置、液晶表示装置、発光装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は、半導体装置を有している場合がある。 30

【背景技術】**【0004】**

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタ（薄膜トランジスタ（TFT）ともいう）を構成する技術が注目されている。該トランジスタは集積回路（I C）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコンを代表とする半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。

【0005】

例えば、酸化物半導体として、In、Zn、Ga、Snなどを含む非晶質酸化物を用いてトランジスタを作製する技術が特許文献 1 で開示されている。 40

【0006】

ところで、液晶表示装置などの電荷保持型の半導体装置を作製する場合、トランジスタのオフ状態における特性（以下、オフ電流という）を知ることは極めて重要になる。トランジスタのオフ状態における特性にあわせて薄膜トランジスタのチャネル長やチャネル幅といったパラメータを決定することになるためである。

【0007】

また、 $1 \times 10^{-2} \text{ A}$ 以下の電流値を測定することができる評価方法が特許文献 2 で開示されている。

【先行技術文献】

【特許文献】**【0008】**

【特許文献1】特開2006-165529号公報

【特許文献2】特開2011-237418号公報

【発明の概要】**【発明が解決しようとする課題】****【0009】**

トランジスタのオフ電流の測定において、ドレイン ゲート間、ドレイン ソース間、ドレイン 基板間などに寄生容量が生じるため、該寄生容量の影響をできるだけ低減し、本来のオフ電流（リーク電流ともいう）の値をより正確に知ることが求められている。 10

【0010】

上述の問題に鑑み、本発明の一態様では、微小な電流が測定可能な電流測定方法の提供を目的の一とする。または、該電流測定方法を用いた半導体装置の検査方法の提供を目的の一とする。または、該電流測定方法を用いた半導体装置の提供を目的の一とする。または、該検査方法を用いた半導体装置の提供を目的の一とする。または、特性評価用回路の提供を目的の一とする。または、新規な測定方法の提供を目的の一とする。または、本発明の一態様は、新規な半導体装置などを提供することを課題とする。なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの課題の全てを解決する必要はない。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。 20

【課題を解決するための手段】**【0011】**

本発明の一態様の構成は、被試験用 (D U T : D e v i c e U n d e r T e s t) トランジスタと、第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、を有する。第1のトランジスタのゲート端子は、第1の入力端子と電気的に接続され、第1のトランジスタのソース端子またはドレイン端子の一方は、第2の入力端子と電気的に接続され、被試験用トランジスタのゲート端子は、第3の入力端子と電気的に接続され、被試験用トランジスタのソース端子またはドレイン端子の一方は、第4の入力端子と電気的に接続され、第2のトランジスタのゲート端子は、第1のトランジスタのソース端子またはドレイン端子の他方と、被試験用トランジスタのソース端子またはドレイン端子の他方と電気的に接続され、第2のトランジスタのソース端子またはドレイン端子の一方は、第3のトランジスタのソース端子またはドレイン端子の一方と、出力端子と電気的に接続され、第3のトランジスタのゲート端子は、第5の入力端子と電気的に接続され、第3のトランジスタのソース端子またはドレイン端子の他方は、第6の入力端子と電気的に接続され、第2のトランジスタのソース端子またはドレイン端子の他方は、第7の入力端子と電気的に接続される。 30

【0012】

本発明の一態様は、被試験用トランジスタの第1の端子に第1の電位を与え、第1のトランジスタの第1の端子に第2の電位を与え、第1のトランジスタを導通させ、被試験用トランジスタの第2の端子と、第1のトランジスタの第2の端子とが電気的に接続されてなるノードに所定の電荷を蓄積させ、ノードと電気的に接続する読み出し回路の出力端子の第3の電位を測定し、第1のトランジスタを非導通にし、ノードと電気的に接続する読み出し回路の出力端子の第4の電位を測定し、読み出し回路の出力端子の電位の変化量（第3の電位と第4の電位の差）から、ノードが保持する電荷量を見積もり、ノードが保持する電荷量から、被試験用トランジスタの第1の端子と前記第1のトランジスタの第2の端子との間を流れる電流値を算出することを特徴とする電流測定方法である。 40

【0013】

また、上記測定方法において、被試験用トランジスタのドレイン - 基板間の容量は、ノードの全容量の 13 . 4 % 未満であることが好ましい。 50

【0014】

また、上記測定方法において、被試験用トランジスタは、第1のトランジスタよりチャネル幅が大きい。

【0015】

また、上記測定方法において、読み出し回路は、第2のトランジスタ及び第3のトランジスタを含み、第2のトランジスタの第1の端子はノードと電気的に接続し、第3のトランジスタの第1の端子は、第2のトランジスタの第2の端子および出力端子と電気的に接続する。

【0016】

また、上記測定方法において、第2のトランジスタの第3の端子の電位と、第3のトランジスタの第2の端子の電位と、第3のトランジスタの第3の端子の電位とは、同電位である期間を含むと好ましい。 10

【0017】

また、上記測定方法において、測定環境を恒温状態にして測定すると好ましい。

【発明の効果】**【0018】**

本発明の一態様では、所定の期間における電位変動から電流値を算出する。これにより、微小な電流値を測定することが可能である。

【0019】

また、上記電流測定方法を用いて、電気素子が所定の特性を有するか否かを検査することにより、作製した半導体装置の不良を的確に発見することが可能である。 20

【0020】

また、上記電流測定方法を用いて得られた電流値の情報を元に、構成要素である電気素子のパラメータを決定して半導体装置を作製することにより、適した特性を備えた半導体装置を提供することが可能である。または、新規な測定方法を提供することが可能である。または、新規な半導体装置を提供することが可能である。

【0021】

このように、本発明の一態様により、様々な技術的効果を得ることが可能である。

【0022】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。 30

【図面の簡単な説明】**【0023】**

【図1】測定系の一例を示す回路図。

【図2】読み出し回路の一例を示す回路図。

【図3】ソースフォロワ回路の入出力特性を示す図。

【図4】入力端子INの電位V_{IN}と出力端子OUTの電位V_{OUT}の関係の一例を示す図。 40

【図5】測定系の動作に係る電位を示す図(タイミングチャート)。

【図6】測定環境の温度変化の抑制を図った測定系を示す図。

【図7】トランジスタの構成の一例を説明する図。

【図8】トランジスタの構成の一例を説明する図。

【図9】トランジスタの構成の一例を説明する図。

【図10】トランジスタの構成の一例を説明する図。

【図11】In-Ga-Zn酸化物中の酸素の移動経路を説明する図。

【図12】CACC-OSの断面におけるCs補正高分解能TEM像、およびCACC-OSの断面模式図。

【図13】CACC-OSの平面におけるCs補正高分解能TEM像。 50

【図14】C A A C - O S および単結晶酸化物半導体のX R Dによる構造解析を説明する図。

【図15】C A A C - O S の電子回折パターンを示す図。

【図16】I n - G a - Z n 酸化物の電子照射による結晶部の変化を示す図。

【図17】電子機器を説明する図。

【図18】各端子間を電気的に接続する配線の構成について説明する図。

【図19】従来の配線の構成について説明する図。

【図20】オフ電流と測定時間の関係を示す図。

【図21】オフ電流と測定時間の関係を示す図。

【図22】オフ電流と温度の関係を示す図。

10

【図23】ソースフォロワの出力電位と測定時間の関係を示す図。

【図24】オフ電流と温度の関係を示す図。

【図25】オフ電流と温度の関係を示す図。

【発明を実施するための形態】

【0024】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0025】

20

また、図面において、大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状または値などに限定されない。

【0026】

また、本明細書にて用いる「第1」、「第2」、「第3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0027】

また、本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士の位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士の位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

30

【0028】

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャネル領域を有しており、ドレインとチャネル領域とソースとを介して電流を流すことができるものである。なお、本明細書等において、チャネル領域とは、電流が主として流れる領域をいう。

【0029】

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、ソースやドレインという用語は、入れ替えて用いることができるものとする。

40

【0030】

なお、本明細書において、チャネル長とは、例えば、トランジスタの上面図において、半導体（またはトランジスタがオン状態のときに半導体の中で電流の流れる部分）とゲート電極とが互いに重なる領域、またはチャネルが形成される領域における、ソース（ソース領域またはソース電極）とドレイン（ドレイン領域またはドレイン電極）との間の距離をいう。なお、一つのトランジスタにおいて、チャネル長が全ての領域で同じ値をとるとは限らない。即ち、一つのトランジスタのチャネル長は、一つの値に定まらない場合があ

50

る。そのため、本明細書では、チャネル長は、チャネルの形成される領域における、いずれか一の値、最大値、最小値または平均値とする。

【0031】

本明細書において、チャネル幅とは、例えば、半導体（またはトランジスタがオン状態のときに半導体の中で電流の流れる部分）とゲート電極とが互いに重なる領域、またはチャネルが形成される領域における、ソースまたはドレインの幅をいう。なお、一つのトランジスタにおいて、チャネル幅がすべての領域で同じ値をとるとは限らない。即ち、一つのトランジスタのチャネル幅は、一つの値に定まらない場合がある。そのため、本明細書では、チャネル幅は、チャネルの形成される領域における、いずれか一の値、最大値、最小値または平均値とする。

10

【0032】

なお、トランジスタの構造によっては、実際にチャネルの形成される領域におけるチャネル幅（以下、実効的なチャネル幅と呼ぶ。）と、トランジスタの上面図において示されるチャネル幅（以下、見かけ上のチャネル幅と呼ぶ。）と、が異なる場合がある。例えば、立体的な構造を有するトランジスタでは、実効的なチャネル幅が、トランジスタの上面図において示される見かけ上のチャネル幅よりも大きくなり、その影響が無視できなくなる場合がある。例えば、微細かつ立体的な構造を有するトランジスタでは、半導体の上面に形成されるチャネル領域の割合に対して、半導体の側面に形成されるチャネル領域の割合が大きくなる場合がある。その場合は、上面図において示される見かけ上のチャネル幅よりも、実際にチャネルの形成される実効的なチャネル幅の方が大きくなる。

20

【0033】

ところで、立体的な構造を有するトランジスタにおいては、実効的なチャネル幅の、実測による見積もりが困難となる場合がある。例えば、設計値から実効的なチャネル幅を見積もるためにには、半導体の形状が既知という仮定が必要である。したがって、半導体の形状が正確にわからない場合には、実効的なチャネル幅を正確に測定することは困難である。

【0034】

そこで、本明細書では、トランジスタの上面図において、半導体とゲート電極とが互いに重なる領域における、ソースまたはドレインの幅である見かけ上のチャネル幅を、「囲い込みチャネル幅（SCW：Surrounded Channel Width）」と呼ぶ場合がある。また、本明細書では、単にチャネル幅と記載した場合には、囲い込みチャネル幅または見かけ上のチャネル幅を指す場合がある。または、本明細書では、単にチャネル幅と記載した場合には、実効的なチャネル幅を指す場合がある。なお、チャネル長、チャネル幅、実効的なチャネル幅、見かけ上のチャネル幅、囲い込みチャネル幅などは、断面TEM像などを取得して、その画像を解析することなどによって、値を決定することができる。

30

【0035】

なお、トランジスタの電界効果移動度や、チャネル幅当たりの電流値などを計算して求める場合、囲い込みチャネル幅を用いて計算する場合がある。その場合には、実効的なチャネル幅を用いて計算する場合とは異なる値をとる場合がある。

40

【0036】

（実施の形態1）

本実施の形態では、本発明の一態様に係る電流測定方法およびこれに用いる測定系の一例について図1を参照して説明する。

【0037】

<測定系>

はじめに、本発明の一態様に係る電流測定方法に用いられる測定系の一例について図1を参照して説明する。以下に示す測定系の構成は、特性評価用回路の構成として採用することが可能である。なお、以下に示す測定系は一例に過ぎない。

【0038】

50

図1に示す測定系は、トランジスタ100と、トランジスタ101と、トランジスタ102と、トランジスタ103と、を有する。トランジスタ100のゲート端子は、入力端子IN_1と電気的に接続され、トランジスタ100のソース端子またはドレイン端子の一方は、入力端子IN_2と電気的に接続され、トランジスタ101のゲート端子は、入力端子IN_3と電気的に接続され、トランジスタ101のソース端子またはドレイン端子の一方は、入力端子IN_4と電気的に接続され、トランジスタ102のゲート端子は、トランジスタ100のソース端子またはドレイン端子の他方と、トランジスタ101のソース端子またはドレイン端子の他方と電気的に接続され、トランジスタ102のソース端子またはドレイン端子の一方は、トランジスタ103のソース端子またはドレイン端子の一方と、出力端子OUTと電気的に接続され、トランジスタ103のゲート端子は、入力端子IN_5と電気的に接続され、トランジスタ103のソース端子またはドレイン端子の他方は、入力端子IN_6と電気的に接続され、トランジスタ102のソース端子またはドレイン端子の他方は、入力端子IN_7と電気的に接続される。また、トランジスタ102のゲート端子と接続されるノード(つまり、トランジスタ102のゲート端子と、トランジスタ100のソース端子またはドレイン端子の他方と、トランジスタ101のソース端子またはドレイン端子の他方に接続されるノード)をノードFNという。なお、被試験用トランジスタは、トランジスタ101である。

【0039】

微小な電流を測定するには、微小な電流によって移動する電荷を、検知することが可能なレベルにまで増加させる必要がある。そこで、単位チャネル幅当たりの測定される電流を大きくするために、DUTであるトランジスタ101のチャネル幅を極端に大きくする。さらにチャネル幅を極端に大きくしたトランジスタを用いて、ノードFNの電荷量の変化を長時間に渡って測定することで、オフ電流を見積もる。本実施の形態では、チャネル幅が1mのトランジスタを用いる。

【0040】

また、ノードFNに電位を書き込む回路(書き込み回路ともいう)は、トランジスタ100を含んで構成され、ノードFNの電位を読み出す回路(読み出し回路ともいう)は、トランジスタ102及びトランジスタ103で構成されている。

【0041】

書き込み回路を構成するトランジスタ100は、DUTであるトランジスタ101とともに形成される。トランジスタ100のチャネル幅は、トランジスタ101のチャネル幅と比べて小さく、リーク電流への寄与は無視できる程度に小さい。

【0042】

また、読み出し回路は、入力容量が小さく、ノードFNの電位が精度よく検知できる回路が好ましい。本実施の形態では、トランジスタ102及びトランジスタ103で構成されているソースフォロワ回路を用いた。トランジスタ102及びトランジスタ103は、DUTであるトランジスタ101と一緒に形成される。

【0043】

また、各端子間を電気的に接続する配線に寄生容量が生じる。このため、配線(端子)を細くして寄生容量を削減する。配線(端子)の細さは、20nm以上0.5μm以下が好ましい。また、配線(端子)を細くすることでドレイン-基板間の容量を低減することができ、ドレイン-基板間の容量は、ノードFNの全容量の13.4%未満が好ましく、13.0%未満がさらに好ましい。本実施の形態では、配線(端子)の細さを0.35μmとする。また、ノードFNの容量は、 $5 \times 10^{-10} F$ とする。

【0044】

<電流測定方法>

次に、上記の測定系を用いた電流測定方法の一例について図1および図2を参照して説明する。なお、以下に示す電流測定方法は一例に過ぎない。

【0045】

まず、入力端子IN_1と入力端子IN_2に電位差を生じさせることでトランジスタ

10

20

30

40

50

100を導通させてノードFNに入力端子IN_2の電位を書き込む。このとき、トランジスタ101は非導通になるように入力端子IN_3と入力端子IN_4を制御しておく。その後、トランジスタ100が非導通になるように入力端子IN_1と入力端子IN_2を制御してノードFNの電位 V_{FN} を保持する。その後、測定期間が開始されるが、当該測定期間ににおいて、入力端子IN_3と入力端子IN_4の電位は固定しておく。一方で、測定期間中は、ノードFNの電位 V_{FN} は固定しない(フローティング状態とする)。これにより、トランジスタ101のオフ電流によって電荷が流れ、時間の経過と共にノードFNの電位 V_{FN} が変動する。つまり、ノードFNに保持される電荷量の変動に伴って、ノードFNの電位 V_{FN} が変動する。これにより、出力端子OUTの電位 V_{OUT} も変動する。

10

【0046】

次に、出力端子OUTの電位 V_{OUT} の変動からノードFNの電位 V_{FN} の変動量を求ることで、出力端子OUTの電位 V_{OUT} からノードFNの電位 V_{FN} を求めることが可能である。出力端子OUTの電位 V_{OUT} からノードFNの電位 V_{FN} を求めるためには、あらかじめ、図2に示すような読み出し回路(ここではソースフォロワ回路)単体の入出力特性を評価しておく。

【0047】

本実施の形態では、図2の読み出し回路において、入力端子INの電位 V_{IN} 、入力端子VREFの電位 V_{REF} を条件振りし、読み出し回路(ここではソースフォロワ回路)単体の入出力特性を評価する。なお、ここでは、入力端子VDDの電位は3V、入力端子VSSの電位は-2Vとし、入力端子INの電位 V_{IN} は0.1V刻みで-3V乃至4V、入力端子VREFの電位 V_{REF} は0.5V刻みで-2.5V乃至0Vとする。なお、入力端子INの電位 V_{IN} は図1のノードFNの電位 V_{FN} に対応する。

20

【0048】

図3にソースフォロワ回路の入出力特性の一例を示す。

【0049】

次に、図3に示すソースフォロワ回路の入出力特性から入力端子INの電位 V_{IN} と出力端子OUTの電位 V_{OUT} の線形近似式を算出する(図4参照)。ここでは、入力端子VREFの電位 V_{REF} を-1.0Vとした際のデータを参照し見積もりを行う。

30

【0050】

図4に示す線形近似式のxに出力端子OUTの電位 V_{OUT} の値を代入することで、y(入力端子INの電位 V_{IN})を求めることができ、測定期間の最初と最後の出力端子OUTの電位 V_{OUT} の値を代入することで入力端子INの電位 V_{IN} の電位の変動を求めることができる。

【0051】

次に、下記の式よりトランジスタ101のリーク電流を見積もることができる。

【0052】

【数1】

$$I = \frac{C \Delta V_{FN}}{\Delta t}$$

40

【0053】

ここで、Iはトランジスタ101のリーク電流、CはノードFNの容量、 V_{FN} はノードFNの電位の変動量、tは測定期間を表している。

【0054】

なお、ノードFNの容量は、あらかじめノードFN周辺と同様の構成を作製し、該構成の容量をAgilent社製のB1500A半導体・デバイスアナライザを用いて測定することができる。

【0055】

50

このように、ノードFNの容量と、ノードFNの電位の変動量と、測定期間から、トランジスタ101のリーク電流を求めることができる。

【0056】

ここで、上記書き込み期間、及びその後の測定期間における各端子の電位の関係を図5に示す。

【0057】

まず、測定系の電源がONされてから期間Dが経過して入力端子IN_2の電位がLOWレベルからHIGHレベルになる。本実施の形態では、入力端子IN_2のLOWレベルの電位は1V、HIGHレベルの電位は2Vとし、期間Dは3秒間とする。

【0058】

次に、測定系の電源がONされてから期間A(>期間D)が経過して入力端子IN_1の電位がLOWレベルからHIGHレベルになる。本実施の形態では、入力端子IN_1のLOWレベルの電位は-3V、HIGHレベルの電位は5Vとし、期間Aは8秒間とした。入力端子IN_1の電位がHIGHレベルになると、トランジスタ100は導通し、入力端子IN_2の電位がノードFNに書き込まれる(電荷がノードFNに蓄積される)。

【0059】

同時に、入力端子IN_5及び入力端子IN_6の電位がHIGHレベルからLOWレベルになり、入力端子IN_7の電位がLOWレベルからHIGHレベルになる。本実施の形態では、入力端子IN_5のLOWレベルの電位は-1.5V、HIGHレベルの電位は1.5V、入力端子IN_6のLOWレベルの電位は-2V、HIGHレベルの電位は1.5V、入力端子IN_7のLOWレベルの電位は1.5V、HIGHレベルの電位は3Vとする。このとき、トランジスタ102およびトランジスタ103を含む読み出しき回路は図4に示す線形近似式を満たし、出力端子OUTの電位 V_{OUT} からノードFNの電位を見積もることができる。

【0060】

ここで、入力端子IN_1がHIGHレベルからLOWレベルになるタイミングに合わせ、入力端子IN_5、入力端子IN_6および入力端子IN_7の信号のレベルを切り替えているのは、ノードFNの電位が2Vの時(書き込み時の電位)の出力端子OUTの電位 V_{OUT} をモニターするためである。

【0061】

次に、入力端子IN_1の電位がHIGHレベルになってから期間Bが経過して入力端子IN_1の電位がLOWレベルになり、トランジスタ100は非導通となる。なお、入力端子IN_3と入力端子IN_4の電位は固定しておくため、ノードFNの電位 V_{FN} は固定されない(フローティング状態となる)。本実施の形態では、入力端子IN_3の電位は-3V、入力端子IN_4の電位は0Vとし、期間Bは10秒間とする。

【0062】

次に、入力端子IN_2の電位がHIGHレベルになってから期間Eが経過して入力端子IN_2の電位がLOWレベルになる。本実施の形態では、期間Eは20秒間とする。

【0063】

また、入力端子IN_5及び入力端子IN_6の電位がLOWレベル、入力端子IN_7の電位がHIGHレベルになってから期間Fが経過して入力端子IN_5及び入力端子IN_6の電位がHIGHレベルになり、入力端子IN_7の電位がLOWレベルになる。本実施の形態では、期間Fは15秒間とする。

【0064】

ここで、入力端子IN_5および入力端子IN_6をHIGHレベル、入力端子IN_7をLOWレベル(入力端子IN_5、入力端子IN_6および入力端子IN_7とともに1.5V)にするのは、バイアス劣化を抑制するためである。

【0065】

なお、期間Dと期間Eの合計の期間は、期間Aと期間Fの合計の期間と同じになっている

10

20

30

40

50

るがこれに限られず、異なっていてもよい。

【0066】

また、ノードFNの電位が2V(書き込み時の電位)である間に、出力端子OUTの電位 V_{OUT} を読み取るための信号Triggerを測定器に送信し、測定器が出力端子OUTの電位 V_{OUT} を読み取る。なお、信号Triggerを測定器に送信してから測定器が出力端子OUTの電位 V_{OUT} を読み取るまで数秒かかるため、入力端子IN_5および入力端子IN_6がLowレベル、入力端子IN_7がHighレベルである間に出力端子OUTの電位 V_{OUT} を読み取り終わる必要がある。また、入力端子IN_5および入力端子IN_6がLowレベル、入力端子IN_7がHighレベルになると同時に信号Triggerを測定器に送信しても正確なデータを得られない可能性があるため、入力端子IN_5および入力端子IN_6がLowレベル、入力端子IN_7がHighレベルになってから、少し(たとえば1秒)経過してから信号Triggerを測定器に送信することが好ましい。
10

【0067】

以上により、1回目の書き込み・読み出しを行うことができる。

【0068】

次に、入力端子IN_2の電位がLowレベルになってから期間Fが経過して入力端子IN_2の電位がHighレベルになる。

【0069】

次に、入力端子IN_1の電位がLowレベルになってから期間Cが経過して入力端子IN_1の電位がHighレベルになる。本実施の形態では、期間Cは25秒間とした。入力端子IN_1の電位がHighレベルになると、トランジスタ100は導通し、入力端子IN_2の電位がノードFNに書き込まれる。
20

【0070】

同時に、入力端子IN_5及び入力端子IN_6の電位がHighレベル、入力端子IN_7の電位がLowレベルになってから期間Eが経過して入力端子IN_5及び入力端子IN_6の電位がLowレベル、入力端子IN_7の電位がHighレベルになる。このとき、トランジスタ102およびトランジスタ103を含む読み出し回路は図4に示す線形近似式を満たし、出力端子OUTの電位 V_{OUT} からノードFNの電位を見積もることができる。なお、入力端子IN_5および入力端子IN_6がLowレベル、入力端子IN_7がHighレベルである間に、出力端子OUTの電位 V_{OUT} を読み取るための信号Triggerを測定器に送信し、測定器が出力端子OUTの電位 V_{OUT} を読み取る。
30

【0071】

次に、入力端子IN_1の電位がHighレベルになってから期間Bが経過して入力端子IN_1の電位がLowレベルになり、トランジスタ100は非導通となる。

【0072】

次に、入力端子IN_2の電位がHighレベルになってから期間Eが経過して入力端子IN_2の電位がLowレベルになる。

【0073】

また、入力端子IN_5及び入力端子IN_6の電位がLowレベル、入力端子IN_7の電位がHighレベルになってから期間Fが経過して入力端子IN_5及び入力端子IN_6の電位がHighレベルになり、入力端子IN_7の電位がLowレベルになる。
40

【0074】

以上により、2回目の書き込み・読み出しを行うことができる。本実施の形態では、書き込みを2回行っているがこれに限られず、1回のみでも3回以上でもよい。

【0075】

次に、入力端子IN_5及び入力端子IN_6の電位がHighレベル、入力端子IN_7の電位がLowレベルになってから期間Gが経過して入力端子IN_5及び入力端子IN_6の電位がLowレベルになり、入力端子IN_7の電位がHighレベルになる。
50

I N _ 6 の電位が L o w レベルになり、入力端子 I N _ 7 の電位が H i g h レベルになる。本実施の形態では、期間 G は 26 秒間とする。

【 0 0 7 6 】

その後は、入力端子 I N _ 5 及び入力端子 I N _ 6 の電位が L o w レベル、入力端子 I N _ 7 の電位が H i g h レベルになってから期間 F が経過して入力端子 I N _ 5 及び入力端子 I N _ 6 の電位が H i g h レベルになり、入力端子 I N _ 7 の電位が L o w レベルになる。

【 0 0 7 7 】

なお、本実施の形態では、期間 E と期間 G とを異なるようにしたが、期間 E と期間 G とを同じにしてもよい。

10

【 0 0 7 8 】

次に、測定期間（データ保持時間）について説明する。測定期間は、任意の信号 T r i g g e r が L o w レベルから H i g h レベルになったときから信号 T r i g g e r が次に L o w レベルから H i g h レベルになったときまでの期間である。本実施の形態では、測定期間を 300 秒とした。なお、測定期間が 1 時間の場合は、測定期間 300 秒を 12 サイクル行って 300 秒毎に出力端子 O U T の電位 V o u t を読み出すことによって正確なデータを得ることができる。

【 0 0 7 9 】

なお、図 6 に示すように特性評価用回路を含む測定サンプルそのものの温度をイナートオーブンを用いて恒温化し、測定サンプルそのものの変動を抑えたうえで、さらに測定系の周辺空気も恒温空気発生装置にて一定の温度になるようにすることで測定環境によるノイズ（温度変化により変動する出力電圧）の影響を低減することができる。

20

【 0 0 8 0 】

具体的には、例えば、測定サンプルをイナートオーブンに入れ、測定サンプルを恒温状態にする。このとき、イナートオーブンにドライエアを供給すると、イナートオーブン内の湿度を低減することができ、低湿度の環境で測定することができる。また、サンプルは中継部とフラットケーブルで接続されており、中継部は測定系の第 1 の測定機及び第 2 の測定機と同軸ケーブルで接続されている。第 1 の測定機は、サンプルの情報を中継部に送るための信号を同軸ケーブルを介して発信する。第 2 の測定機は、サンプルの情報を中継部から得る。この第 2 の測定機が前述した出力端子 O U T の電位 V o u t を読み出す。なお、測定系は恒温状態であることが好ましい。たとえば、断熱材やプラスチックダンボールなどで覆われ、恒温空気発生装置及びダクトケーブルを用いて、恒温空気を供給し、測定系を恒温状態にできる。なお、測定系は、断熱材やプラスチックダンボールなどで完全に覆わず、少量の恒温空気が外部に流れるようにしておくと好ましい。

30

【 0 0 8 1 】

以上に示す方法により、測定から見積もられた電流値をチャネル幅 $1 \mu m$ あたりに換算することで電気素子を流れる微小な電流を測定することができる。例えば、本実施の形態において示した方法により、 $1 z A$ （ゼプトアンペア： $1 z A$ は $10^{-21} A$ ）以下、さらに $1 y A$ （ヨクトアンペア： $1 y A$ は $10^{-24} A$ ）以下の電流値を測定することも可能である。

40

【 0 0 8 2 】

本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせて用いることができる。

【 0 0 8 3 】

（実施の形態 2 ）

本実施の形態では、酸化物半導体を用いた半導体装置（トランジスタ）について、図 7 を用いて説明する。なお、以下では、トップゲート型のトランジスタを例に挙げて説明するが、トランジスタの構成をトップゲート型に限る必要はない。

【 0 0 8 4 】

図 7 に、酸化物半導体膜にチャネル形成領域を有するトランジスタ 60 の構成を、一例

50

として示す。図7(A)には、トランジスタ60の上面図を示す。なお、図7(A)では、トランジスタ60のレイアウトを明確にするために、各種の絶縁膜を省略している。また、図7(A)に示した上面図の、一点鎖線A1-A2における断面図を図7(B)に示し、一点鎖線A3-A4における断面図を図7(C)に示す。

【0085】

図7に示すように、トランジスタ60は、基板97上に形成された絶縁膜91上において順に積層された酸化物半導体膜92a及び酸化物半導体膜92bと、酸化物半導体膜92bに電気的に接続され、ソース電極またはドレイン電極としての機能を有する導電膜93及び導電膜94と、酸化物半導体膜92b、導電膜93及び導電膜94上の酸化物半導体膜92cと、ゲート絶縁膜としての機能を有し、なおかつ酸化物半導体膜92c上に位置する絶縁膜95と、ゲート電極としての機能を有し、なおかつ絶縁膜95上に位置し酸化物半導体膜92a乃至酸化物半導体膜92cと互いに重なる導電膜96とを有する。なお、基板97は、ガラス基板や半導体基板などであってもよいし、ガラス基板や半導体基板上に半導体素子が形成された素子基板であってもよい。

【0086】

また、トランジスタの、具体的な構成の別の一例を、図8に示す。図8(A)には、トランジスタ70の上面図を示す。なお、図8(A)では、トランジスタ70のレイアウトを明確にするために、各種の絶縁膜を省略している。また、図8(A)に示した上面図の、破線A1-A2における断面図を図8(B)に示し、破線A3-A4における断面図を図8(C)に示す。

10

【0087】

図8に示すように、トランジスタ70は、基板97上に形成された絶縁膜91上において順に積層された酸化物半導体膜92a乃至酸化物半導体膜92cと、酸化物半導体膜92cに電気的に接続され、ソース電極またはドレイン電極としての機能を有する導電膜93及び導電膜94と、ゲート絶縁膜としての機能を有し、なおかつ酸化物半導体膜92c、導電膜93及び導電膜94上に位置する絶縁膜95と、ゲート電極としての機能を有し、なおかつ絶縁膜95上に位置し酸化物半導体膜92a乃至酸化物半導体膜92cと互いに重なる導電膜96とを有する。

【0088】

また、トランジスタの具体的な構成の別の一例を図9に示す。図9(A)には、トランジスタ80の上面図を示す。なお、図9(A)では、トランジスタ80のレイアウトを明確にするために、各種の絶縁膜を省略している。また、図9(A)に示した上面図の、破線A1-A2における断面図を図9(B)に示し、破線A3-A4における断面図を図9(C)に示す。

20

【0089】

図9に示すように、トランジスタ80は、図7に示すトランジスタ70上に絶縁膜98及び絶縁膜99が設けられている。絶縁膜98は、ゲート絶縁膜としての機能を有する絶縁膜95と同種の材料を用いる。このようにすることで、膜間のバンドギャップの違いから生成される界面電荷を抑制することができる。

【0090】

また、図10に示すようなボトムゲート型のトランジスタ90を用いることもできる。図10(A)には、トランジスタ90の上面図を示す。なお、図10(A)では、トランジスタ90のレイアウトを明確にするために、各種の絶縁膜を省略している。また、図10(A)に示した上面図の、破線A1-A2における断面図を図10(B)に示し、破線A3-A4における断面図を図10(C)に示す。

30

【0091】

図10に示すように、トランジスタ90は、基板97上に形成されたゲート電極としての機能を有する導電膜96と、ゲート絶縁膜としての機能を有する絶縁膜95と、絶縁膜95上において順に積層された酸化物半導体膜92a及び酸化物半導体膜92bと、酸化物半導体膜92bに電気的に接続され、ソース電極またはドレイン電極としての機能を有

40

50

する導電膜 9 3 及び導電膜 9 4 と、導電膜 9 3 及び導電膜 9 4 上に位置する絶縁膜 8 7、絶縁膜 8 8、絶縁膜 8 9 を有する。

【 0 0 9 2 】

なお、図 7 乃至図 9 では、積層された酸化物半導体膜 9 2 a 乃至酸化物半導体膜 9 2 c を用いるトランジスタの構成を例示している。トランジスタが有する酸化物半導体膜は、積層された複数の酸化物半導体膜で構成されているとは限らず、単膜の酸化物半導体膜で構成されていても良い。

【 0 0 9 3 】

酸化物半導体膜 9 2 a 乃至酸化物半導体膜 9 2 c が順に積層されている半導体膜をトランジスタが有する場合、酸化物半導体膜 9 2 a 及び酸化物半導体膜 9 2 c は、酸化物半導体膜 9 2 b を構成する金属元素の少なくとも 1 つを、その構成要素に含み、伝導帯下端のエネルギーが酸化物半導体膜 9 2 b よりも 0 . 0 5 e V 以上、0 . 0 7 e V 以上、0 . 1 e V 以上または 0 . 1 5 e V 以上、かつ 2 e V 以下、1 e V 以下、0 . 5 e V 以下または 0 . 4 e V 以下、真空準位に近い酸化物膜である。さらに、酸化物半導体膜 9 2 b は、少なくともインジウムを含むと、キャリア移動度が高くなるため好ましい。

10

【 0 0 9 4 】

上記構成の半導体膜をトランジスタが有する場合、ゲート電極に電圧を印加することで、半導体膜に電界が加わると、半導体膜のうち、伝導帯下端のエネルギーが小さい酸化物半導体膜 9 2 b にチャネル領域が形成される。即ち、酸化物半導体膜 9 2 b と絶縁膜 9 5 との間に酸化物半導体膜 9 2 c が設けられていることによって、絶縁膜 9 5 と離隔している酸化物半導体膜 9 2 b に、チャネル領域を形成することができる。

20

【 0 0 9 5 】

また、酸化物半導体膜 9 2 c は、酸化物半導体膜 9 2 b を構成する金属元素の少なくとも 1 つをその構成要素に含むため、酸化物半導体膜 9 2 b と酸化物半導体膜 9 2 c の界面では、界面散乱が起こりにくい。従って、当該界面においてキャリアの動きが阻害されにくいため、トランジスタ 9 0 の電界効果移動度が高くなる。

【 0 0 9 6 】

また、酸化物半導体膜 9 2 b と酸化物半導体膜 9 2 a の界面に界面準位が形成されると、界面近傍の領域にもチャネル領域が形成されるために、トランジスタのしきい値電圧が変動してしまう。しかし、酸化物半導体膜 9 2 a は、酸化物半導体膜 9 2 b を構成する金属元素の少なくとも 1 つをその構成要素に含むため、酸化物半導体膜 9 2 b と酸化物半導体膜 9 2 a の界面には、界面準位が形成されにくい。よって、上記構成により、トランジスタのしきい値電圧等の電気的特性のばらつきを低減することができる。

30

【 0 0 9 7 】

また、酸化物半導体膜間に不純物が存在することによって、各膜の界面にキャリアの流れを阻害する界面準位が形成されることがないよう、複数の酸化物半導体膜を積層させることが望ましい。積層された酸化物半導体膜の膜間に不純物が存在していると、酸化物半導体膜間における伝導帯下端のエネルギーの連続性が失われ、界面近傍において、キャリアがトラップされるか、あるいは再結合により消滅してしまうからである。膜間における不純物を低減させることで、主成分である一の金属を少なくとも共に有する複数の酸化物半導体膜を、単に積層させるよりも、連続接合（ここでは特に伝導帯下端のエネルギーが各膜の間で連続的に変化する U 字型の井戸構造を有している状態）が形成されやすくなる。

40

【 0 0 9 8 】

連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。スパッタリング装置における各チャンバーは、酸化物半導体にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて高真空排気（ 5×10^{-7} Pa 乃至 1×10^{-4} Pa 程度まで）することが好ましい。または、ターボ分子ポンプとコールドトラップを組み合わせて排気系からチャンバ

50

一内に気体が逆流しないようにしておくことが好ましい。

【0099】

高純度の真性な酸化物半導体を得るために、各チャンバー内を高真空排気するのみならず、スパッタリングに用いるガスの高純度化も重要である。上記ガスとして用いる酸素ガスやアルゴンガスの露点を、-40以下、好ましくは-80以下、より好ましくは-100以下とし、使用するガスの高純度化を図ることで、酸化物半導体膜に水分等が取り込まれることを可能な限り防ぐことができる。具体的に、酸化物半導体膜92bがIn-M-Zn酸化物(Mは、Ga、Y、Zr、La、Ce、またはNd)の場合、酸化物半導体膜92bを成膜するために用いるターゲットにおいて、金属元素の原子数比をIn : M : Zn = x₁ : y₁ : z₁とすると、x₁ / y₁は、1/3以上6以下、さらには1以上6以下であって、z₁ / y₁は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、z₁ / y₁を1以上6以下とすることで、酸化物半導体膜92bとしてCAC-O_x膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In : M : Zn = 1 : 1 : 1、In : M : Zn = 3 : 1 : 2等がある。10

【0100】

具体的に、酸化物半導体膜92a、酸化物半導体膜92cがIn-M-Zn酸化物(Mは、Ga、Y、Zr、La、Ce、またはNd)の場合、酸化物半導体膜92a、酸化物半導体膜92cを成膜するために用いるターゲットにおいて、金属元素の原子数比をIn : M : Zn = x₂ : y₂ : z₂とすると、x₂ / y₂ < x₁ / y₁であって、z₂ / y₂は、1/3以上6以下、さらには1以上6以下であることが好ましい。なお、z₂ / y₂を1以上6以下とすることで、酸化物半導体膜92a、酸化物半導体膜92cとして後述するCAC-O_x膜が形成されやすくなる。ターゲットの金属元素の原子数比の代表例としては、In : M : Zn = 1 : 3 : 2、In : M : Zn = 1 : 3 : 4、In : M : Zn = 1 : 3 : 6、In : M : Zn = 1 : 3 : 8等がある。また、酸化物半導体膜92cが酸化ガリウム膜である場合、ゲート絶縁膜を流れてしまうリーク電流の要因となるインジウムの拡散を低減することができるため測定系のオフ電流をより低減することができる。20

【0101】

なお、酸化物半導体膜92a及び酸化物半導体膜92cの厚さは、3nm以上100nm以下、好ましくは3nm以上50nm以下とする。また、酸化物半導体膜92bの厚さは、3nm以上200nm以下、好ましくは3nm以上100nm以下であり、さらに好ましくは3nm以上50nm以下である。30

【0102】

3層構造の半導体膜において、酸化物半導体膜92a乃至酸化物半導体膜92cは、非晶質または結晶質の両方の形態を取りうる。ただし、チャネル領域が形成される酸化物半導体膜92bが結晶質であることにより、トランジスタに安定した電気的特性を付与することができるため、酸化物半導体膜92bは結晶質であることが好ましい。

【0103】

なお、チャネル形成領域とは、トランジスタの半導体膜のうち、ゲート電極と重なり、かつソース電極とドレイン電極に挟まれる領域を意味する。また、チャネル領域とは、チャネル形成領域において、電流が主として流れる領域をいう。40

【0104】

例えば、酸化物半導体膜92a及び酸化物半導体膜92cとして、スパッタリング法により形成したIn-Ga-Zn酸化物膜を用いる場合、酸化物半導体膜92a及び酸化物半導体膜92cの成膜には、In-Ga-Zn酸化物(In : Ga : Zn = 1 : 3 : 2[原子数比])であるターゲットを用いることができる。成膜条件は、例えば、成膜ガスとしてアルゴンガスを30sccm、酸素ガスを15sccm用い、圧力0.4Paとし、基板温度を200とし、DC電力0.5kWとすればよい。

【0105】

また、酸化物半導体膜92bをCAC-O_x膜とする場合、酸化物半導体膜92bの成膜には、In-Ga-Zn酸化物(In : Ga : Zn = 1 : 1 : 1[原子数比])を含50

む多結晶ターゲットを用いることが好ましい。成膜条件は、例えば、成膜ガスとしてアルゴンガスを30sccm、酸素ガスを15sccm用い、圧力を0.4Paとし、基板の温度300とし、DC電力0.5kWとすることができる。また、酸化物半導体膜92bをCAC-OS膜とする場合、酸化物半導体膜92bの成膜には、In-Ga-Zn酸化物(In : Ga : Zn = 2 : 1 : 3 [原子数比])をターゲットに用いてもよい。このようなターゲットを用いて成膜されたCAC-OS膜は、一定の範囲におけるCAC-OSの回折パターンが観測される領域の割合(CAC化率ともいう)を高くすることができるので、当該CAC-OS膜にチャネル形成領域を有するトランジスタの周波数特性(f特)を高めることができる。

【0106】

10

なお、酸化物半導体膜92a乃至酸化物半導体膜92cは、スパッタリング法により形成することができる。

【0107】

なお、電子供与体(ドナー)となる水分または水素などの不純物が低減され、なおかつ酸素欠損が低減されることにより高純度化された酸化物半導体(purified Oxide Semiconductor)は、キャリア発生源が少ないため、i型(真性半導体)又はi型に限りなく近くすることができる。そのため、高純度化された酸化物半導体膜にチャネル形成領域を有するトランジスタは、オフ電流が著しく小さく、信頼性が高い。そして、当該酸化物半導体膜にチャネル形成領域が形成されるトランジスタは、閾値電圧がプラスとなる電気的特性(ノーマリーオフ特性ともいう。)になりやすい。

20

【0108】

具体的に、高純度化された酸化物半導体膜にチャネル形成領域を有するトランジスタのオフ電流が小さいことは、先の評価方法により証明できる。

【0109】

なお、半導体膜として酸化物半導体膜を用いる場合、酸化物半導体としては、少なくともインジウム(In)あるいは亜鉛(Zn)を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気的特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム(Ga)を有することが好ましい。また、スタビライザーとしてスズ(Sn)を有することが好ましい。また、スタビライザーとしてハフニウム(Hf)を有することが好ましい。また、スタビライザーとしてアルミニウム(Al)を有することが好ましい。また、スタビライザーとしてジルコニウム(Zr)を含むことが好ましい。

30

【0110】

酸化物半導体の中でもIn-Ga-Zn酸化物、In-Sn-Zn酸化物などは、炭化シリコン、窒化ガリウム、または酸化ガリウムとは異なり、スパッタリング法や湿式法により電気的特性の優れたトランジスタを作製することが可能であり、量産性に優れるといった利点がある。また、炭化シリコン、窒化ガリウム、または酸化ガリウムとは異なり、上記In-Ga-Zn酸化物は、ガラス基板上に、電気的特性の優れたトランジスタを作製することが可能である。また、基板の大型化にも対応が可能である。

【0111】

40

また、他のスタビライザーとして、ランタノイドである、ランタン(La)、セリウム(Ce)、プラセオジム(Pr)、ネオジム(Nd)、サマリウム(Sm)、ユウロピウム(Eu)、ガドリニウム(Gd)、テルビウム(Tb)、ジスプロシウム(Dy)、ホルミウム(Ho)、エルビウム(Er)、ツリウム(Tm)、イッテルビウム(Yb)、ルテチウム(Lu)のいずれか一種または複数種を含んでいてもよい。

【0112】

例えば、酸化物半導体として、酸化インジウム、酸化ガリウム、酸化スズ、酸化亜鉛、In-Zn酸化物、Sn-Zn酸化物、Al-Zn酸化物、Zn-Mg酸化物、Sn-Mg酸化物、In-Mg酸化物、In-Ga酸化物、In-Ga-Zn酸化物(IGZOとも表記する)、In-Al-Zn酸化物、In-Sn-Zn酸化物、Sn-Ga-Zn酸

50

化物、Al-Ga-Zn酸化物、Sn-Al-Zn酸化物、In-Hf-Zn酸化物、In-La-Zn酸化物、In-Pr-Zn酸化物、In-Nd-Zn酸化物、In-Ce-Zn酸化物、In-Sm-Zn酸化物、In-Eu-Zn酸化物、In-Gd-Zn酸化物、In-Tb-Zn酸化物、In-Dy-Zn酸化物、In-Ho-Zn酸化物、In-Er-Zn酸化物、In-Tm-Zn酸化物、In-Yb-Zn酸化物、In-Lu-Zn酸化物、In-Sn-Ga-Zn酸化物、In-Hf-Ga-Zn酸化物、In-Al-Ga-Zn酸化物、In-Sn-Al-Zn酸化物、In-Sn-Hf-Zn酸化物、In-Hf-Al-Zn酸化物を用いることができる。

【0113】

なお、例えば、In-Ga-Zn酸化物とは、InとGaとZnを含む酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素を含んでいてもよい。In-Ga-Zn酸化物は、無電界時の抵抗が十分に高くオフ電流を十分に小さくすることが可能であり、また、移動度も高い。

【0114】

例えば、In-Sn-Zn酸化物では比較的容易に高い移動度が得られる。しかしながら、In-Ga-Zn酸化物でも、バルク内欠陥密度を低減することにより移動度を上げることができる。

【0115】

また、以下では、酸化物半導体がIn-Ga-Zn酸化物である場合の結晶性と、酸素透過性との関係を説明する。

【0116】

In-Ga-Zn酸化物の結晶における、過剰酸素（酸素）の移動に係るエネルギー障壁について計算により求める。計算には、密度汎関数理論に基づく平面波基底第一原理計算ソフトVASP (Vienna ab initio simulation package) を用いる。なお、汎関数としてはGGA-PBEを用いる。また、平面波のカットオフエネルギーを400eVとする。また、PAW (Projector Augmented Wave) 法により内殻電子の効果を取り入れる。

【0117】

ここでは、図11に示すIn-Ga-Zn酸化物の結晶において、過剰酸素（酸素）の移動経路1、移動経路2、移動経路3および移動経路4の移動しやすさを計算する。

【0118】

なお、移動経路1は、三つのインジウム原子および一つの亜鉛原子と結合した酸素に結合した過剰酸素（酸素）が、隣接する三つのインジウム原子および一つの亜鉛原子と結合した酸素に結合する経路である。また、移動経路2は、三つのインジウム原子および一つのガリウム原子と結合した酸素に結合した過剰酸素（酸素）が、インジウムおよび酸素を含む層を横切って、隣接する三つのインジウム原子および一つの亜鉛原子と結合した酸素に結合する経路である。また、移動経路3は、二つのガリウム原子および一つの亜鉛原子と結合した酸素に結合した過剰酸素（酸素）が、隣接する二つの亜鉛原子および一つのガリウム原子と結合した酸素に結合する経路である。また、移動経路4は、二つのガリウム原子および一つの亜鉛原子と結合した酸素に結合した過剰酸素（酸素）が、ガリウム、亜鉛および酸素を含む層を横切って、隣接する三つのインジウム原子および一つのガリウム原子と結合した酸素に結合する経路である。

【0119】

単位時間当たりに拡散のエネルギー障壁 E_a を越える頻度を拡散頻度 R とすると、 R は下に示す式で表すことができる。

【0120】

$$R = \cdot e \times p [- E_a / (k_B T)]$$

【0121】

なお、 \cdot は拡散原子の熱振動の振動数、 k_B はボルツマン定数、 T は絶対温度である。にデバイ振動数として $10^{13} [1/\text{sec}]$ を与えた場合の、350 および 450

10

20

30

40

50

における拡散頻度 R は表 1 のようになる。

【 0 1 2 2 】

【表 1】

	エネルギー 障壁 [eV]	拡散頻度R [1/sec]	
		350°C	450°C
移動経路1	0.50	9.0×10^8	3.3×10^9
移動経路2	1.97	1.2×10^{-3}	1.9×10^{-1}
移動経路3	0.53	5.2×10^8	2.0×10^9
移動経路4	0.56	3.0×10^8	1.3×10^9

【 0 1 2 3 】

表 1 に示すように、インジウムおよび酸素を含む層を横切る移動経路 2 において、他の移動経路よりも高いエネルギー障壁を有することがわかる。これは、In - Ga - Zn 酸化物の結晶は、c 軸方向における過剰酸素（酸素）の移動が起こりにくいことを示している。即ち、CAC - OS などのように、c 軸配向性を有し、被形成面または上面に概略垂直な方向を向いている構造を有する場合、被形成面または上面に概略垂直な方向における過剰酸素（酸素）の移動が起こりにくいことを示している。10

【 0 1 2 4 】

また、トランジスタにおいて、ソース電極及びドレイン電極に用いられる導電性材料によっては、ソース電極及びドレイン電極中の金属が、酸化物半導体膜から酸素を引き抜くことがある。この場合、酸化物半導体膜のうち、ソース電極及びドレイン電極に接する領域が、酸素欠損の形成により n 型化される。n 型化された領域は、ソース領域またはドレイン領域として機能するため、酸化物半導体膜とソース電極及びドレイン電極との間におけるコンタクト抵抗を下げることができる。よって、n 型化された領域が形成されることで、トランジスタ 90 の移動度及びオン電流を高めることができ、それにより、トランジスタ 90 を用いた半導体装置の高速動作を実現することができる。20

【 0 1 2 5 】

なお、ソース電極及びドレイン電極中の金属による酸素の引き抜きは、ソース電極及びドレイン電極をスパッタリング法などにより形成する際に起こりうるし、ソース電極及びドレイン電極を形成した後に行われる加熱処理によても起こりうる。また、n 型化される領域は、酸素と結合しやすい導電性材料をソース電極及びドレイン電極に用いることで、より形成されやすくなる。上記導電性材料としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、W などが挙げられる。30

【 0 1 2 6 】

複数の積層された酸化物半導体膜を有する半導体膜をトランジスタ 90 に用いる場合、n 型化される領域は、チャネル領域となる酸化物半導体膜 92 b にまで達していることが、トランジスタ 90 の移動度及びオン電流を高め、半導体装置の高速動作を実現する上で好ましい。40

【 0 1 2 7 】

絶縁膜 91 は、加熱により上記酸素の一部を酸化物半導体膜 92 a 乃至酸化物半導体膜 92 c に供給する機能を有する絶縁膜であることが望ましい。また、絶縁膜 91 は、欠陥が少ないことが好ましく、代表的には、ESR 測定により得られる、シリコンのダングリングボンドに由来する $g = 2.001$ を持つスピノの密度が $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。

【 0 1 2 8 】

絶縁膜 91 は、加熱により上記酸素の一部を酸化物半導体膜 92 a 乃至酸化物半導体膜

10

20

30

40

50

92cに供給する機能を有するため、酸化物であることが望ましく、例えば、酸化アルミニウム、酸化マグネシウム、酸化珪素、酸化窒化珪素、窒化酸化珪素、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムおよび酸化タンタルなどを用いることができる。絶縁膜91は、プラズマCVD(Chemical Vapour Deposition)法またはスパッタリング法等により、形成することができる。

【0129】

なお、本明細書中において、酸化窒化物は、その組成として、窒素よりも酸素の含有量が多い材料を指し、窒化酸化物は、その組成として、酸素よりも窒素の含有量が多い材料を指す。

10

【0130】

なお、図7乃至図9に示すトランジスタは、チャネル領域が形成される酸化物半導体膜92bの端部のうち、導電膜93及び導電膜94とは重ならない端部、言い換えると、導電膜93及び導電膜94が位置する領域とは異なる領域に位置する端部と、導電膜96とが、重なる構成を有する。酸化物半導体膜92bの端部は、当該端部を形成するためのエッチングでプラズマに曝されるときに、エッチングガスから生じた塩素ラジカル、フッ素ラジカル等が、酸化物半導体を構成する金属元素と結合しやすい。よって、酸化物半導体膜の端部では、当該金属元素と結合していた酸素が脱離しやすい状態にあるため、酸素欠損が形成され、n型化しやすいやすい。しかし、図7乃至図9に示すトランジスタでは、導電膜93及び導電膜94とは重ならない酸化物半導体膜92bの端部と、導電膜96とが重なるため、導電膜96の電位を制御することにより、当該端部にかかる電界を制御することができる。よって、酸化物半導体膜92bの端部を介して導電膜93と導電膜94の間に流れる電流を、導電膜96に与える電位によって制御することができる。このようなトランジスタの構造を、surrounded channel(s-channel)構造とよぶ。

20

【0131】

具体的に、s-channel構造の場合、トランジスタがオフとなるような電位を導電膜96に与えたときは、当該端部を介して導電膜93と導電膜94の間に流れるオフ電流を小さく抑えることができる。そのため、トランジスタでは、大きなオン電流を得るためにチャネル長を短くし、その結果、酸化物半導体膜92bの端部における導電膜93と導電膜94の間の長さが短くなても、トランジスタのオフ電流を小さく抑えることができる。よって、トランジスタは、チャネル長を短くすることで、オンのときには大きいオン電流を得ることができ、オフのときにはオフ電流を小さく抑えることができる。

30

【0132】

また、具体的に、s-channel構造の場合、トランジスタがオンとなるような電位を導電膜96に与えたときは、当該端部を介して導電膜93と導電膜94の間に流れる電流を大きくすることができる。当該電流は、トランジスタの電界効果移動度とオン電流の増大に寄与する。そして、酸化物半導体膜92bの端部と、導電膜96とが重なることで、酸化物半導体膜92bにおいてキャリアの流れる領域が、絶縁膜95に近い酸化物半導体膜92bの界面近傍のみでなく、酸化物半導体膜92bの広い範囲においてキャリアが流れるため、トランジスタにおけるキャリアの移動量が増加する。この結果、トランジスタのオン電流が大きくなると共に、電界効果移動度が高くなり、代表的には電界効果移動度が $10 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上、さらには $20 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上となる。なお、ここでの電界効果移動度は、酸化物半導体膜の物性値としての移動度の近似値ではなく、トランジスタの飽和領域における電流駆動力の指標であり、見かけ上の電界効果移動度である。

40

【0133】

<酸化物半導体膜の構造>

以下では、酸化物半導体膜の構造について説明する。なお、以下の説明において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。したがって、 -5° 以上 5° 以下の場合も含まれる。また、「略平行」とは、二つの直線が

50

- 30°以上30°以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が80°以上100°以下の角度で配置されている状態をいう。したがって、85°以上95°以下の場合も含まれる。また、「略垂直」とは、二つの直線が60°以上120°以下の角度で配置されている状態をいう。また、本明細書において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0134】

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体とに分けられる。非単結晶酸化物半導体としては、C AAC - OS (C Axis Aligned Crystalline Oxide Semiconductor)、多結晶酸化物半導体、n c - OS (nanocrystalline Oxide Semiconductor)、擬似非晶質酸化物半導体 (a-like OS : amorphous like Oxide Semiconductor)、非晶質酸化物半導体などがある。
10

【0135】

また別の観点では、酸化物半導体は、非晶質酸化物半導体と、それ以外の結晶性酸化物半導体とに分けられる。結晶性酸化物半導体としては、単結晶酸化物半導体、C AAC - OS、多結晶酸化物半導体、n c - OSなどがある。

【0136】

非晶質構造の定義としては、一般に、準安定状態で固定化していないこと、等方的であつて不均質構造を持たないことなどが知られている。また、結合角度が柔軟であり、短距離秩序性は有するが、長距離秩序性を有さない構造と言い換えることもできる。
20

【0137】

逆の見方をすると、本質的に安定な酸化物半導体の場合、完全な非晶質 (complete amorphous) 酸化物半導体と呼ぶことはできない。また、等方的でない(例えば、微小な領域において周期構造を有する)酸化物半導体を、完全な非晶質酸化物半導体と呼ぶことはできない。ただし、a-like OSは、微小な領域において周期構造を有するものの、鬆(ボイドともいう。)を有し、不安定な構造である。そのため、物性的には非晶質酸化物半導体に近いといえる。

【0138】

< C AAC - OS >

まずは、C AAC - OSについて説明する。
30

【0139】

C AAC - OSは、c軸配向した複数の結晶部(ペレットともいう。)を有する酸化物半導体の一つである。

【0140】

透過型電子顕微鏡 (TEM : Transmission Electron Microscope) によって、C AAC - OSの明視野像と回折パターンとの複合解析像(高分解能TEM像ともいう。)を観察すると、複数のペレットを確認することができる。一方、高分解能TEM像ではペレット同士の境界、即ち結晶粒界(グレインバウンダリーともいう。)を明確に確認することができない。そのため、C AAC - OSは、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。
40

【0141】

以下では、TEMによって観察したC AAC - OSについて説明する。図12(A)に、試料面と略平行な方向から観察したC AAC - OSの断面の高分解能TEM像を示す。高分解能TEM像の観察には、球面収差補正 (Spherical Aberration Corrector) 機能を用いた。球面収差補正機能を用いた高分解能TEM像を、特にCs補正高分解能TEM像と呼ぶ。Cs補正高分解能TEM像の取得は、例えば、日本電子株式会社製原子分解能分析電子顕微鏡JEM - ARM200Fなどによって行うことができる。

【0142】

図12(A)の領域(1)を拡大したCs補正高分解能TEM像を図12(B)に示す
50

。図12(B)より、ペレットにおいて、金属原子が層状に配列していることを確認できる。金属原子の各層の配列は、CAAC-O_Sの膜を形成する面(被形成面ともいう。)または上面の凹凸を反映しており、CAAC-O_Sの被形成面または上面と平行となる。

【0143】

図12(B)に示すように、CAAC-O_Sは特徴的な原子配列を有する。図12(C)は、特徴的な原子配列を、補助線で示したものである。図12(B)および図12(C)より、ペレット一つの大きさは1nm以上のものや、3nm以上のものがあり、ペレットとペレットとの傾きにより生じる隙間の大きさは0.8nm程度であることがわかる。したがって、ペレットを、ナノ結晶(nc:nanocrystal)と呼ぶこともできる。また、CAAC-O_Sを、CANC(C-Axis Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。10

【0144】

ここで、Cs補正高分解能TEM像をもとに、基板5120上のCAAC-O_Sのペレット5100の配置を模式的に示すと、レンガまたはブロックが積み重なったような構造となる(図12(D)参照。)。図12(C)で観察されたペレットとペレットとの間で傾きが生じている箇所は、図12(D)に示す領域5161に相当する。

【0145】

また、図13(A)に、試料面と略垂直な方向から観察したCAAC-O_Sの平面のCs補正高分解能TEM像を示す。図13(A)の領域(1)、領域(2)および領域(3)を拡大したCs補正高分解能TEM像を、それぞれ図13(B)、図13(C)および図13(D)に示す。図13(B)、図13(C)および図13(D)より、ペレットは、金属原子が三角形状、四角形状または六角形状に配列していることを確認できる。しかしながら、異なるペレット間で、金属原子の配列に規則性は見られない。20

【0146】

次に、X線回折(XRD:X-Ray Diffraction)によって解析したCAAC-O_Sについて説明する。例えば、InGaZnO₄の結晶を有するCAAC-O_Sに対し、out-of-plane法による構造解析を行うと、図14(A)に示すように回折角(2θ)が31°近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の(009)面に帰属されることから、CAAC-O_Sの結晶がc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることが確認できる。30

【0147】

なお、CAAC-O_Sのout-of-plane法による構造解析では、2θが31°近傍のピークの他に、2θが36°近傍にもピークが現れる場合がある。2θが36°近傍のピークは、CAAC-O_S中の一部に、c軸配向性を有さない結晶が含まれることを示している。より好ましいCAAC-O_Sは、out-of-plane法による構造解析では、2θが31°近傍にピークを示し、2θが36°近傍にピークを示さない。

【0148】

一方、CAAC-O_Sに対し、c軸に略垂直な方向からX線を入射させるin-plane法による構造解析を行うと、2θが56°近傍にピークが現れる。このピークは、InGaZnO₄の結晶の(110)面に帰属される。CAAC-O_Sの場合は、2θを56°近傍に固定し、試料面の法線ベクトルを軸(c軸)として試料を回転させながら分析(スキャン)を行っても、図14(B)に示すように明瞭なピークは現れない。これに対し、InGaZnO₄の単結晶酸化物半導体であれば、2θを56°近傍に固定してスキャンした場合、図14(C)に示すように(110)面と等価な結晶面に帰属されるピークが6本観察される。したがって、XRDを用いた構造解析から、CAAC-O_Sは、a軸およびb軸の配向が不規則であることが確認できる。40

【0149】

次に、電子回折によって解析したCAAC-O_Sについて説明する。例えば、InGaZnO₄の結晶を有するCAAC-O_Sに対し、試料面に平行にプローブ径が300nmの電子線を入射させると、図15(A)に示すような回折パターン(制限視野透過電子回50

折パターンともいう。)が現れる場合がある。この回折パターンには、 $InGaZnO_4$ の結晶の(009)面に起因するスポットが含まれる。したがって、電子回折によっても、CAAC-OSに含まれるペレットがc軸配向性を有し、c軸が被形成面または上面に略垂直な方向を向いていることがわかる。一方、同じ試料に対し、試料面に垂直にプローブ径が300nmの電子線を入射させたときの回折パターンを図15(B)に示す。図15(B)より、リング状の回折パターンが確認される。したがって、電子回折によっても、CAAC-OSに含まれるペレットのa軸およびb軸は配向性を有さないことがわかる。なお、図15(B)における第1リングは、 $InGaZnO_4$ の結晶の(010)面および(100)面などに起因すると考えられる。また、図15(B)における第2リングは(110)面などに起因すると考えられる。

10

【0150】

上述したように、CAAC-OSは結晶性の高い酸化物半導体である。酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、逆の見方をするとCAAC-OSは不純物や欠陥(酸素欠損など)の少ない酸化物半導体ともいえる。

【0151】

なお、不純物は、酸化物半導体の主成分以外の元素で、水素、炭素、シリコン、遷移金属元素などがある。例えば、シリコンなどの、酸化物半導体を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体から酸素を奪うことで酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径(または分子半径)が大きいため、酸化物半導体の原子配列を乱し、結晶性を低下させる要因となる。

20

【0152】

酸化物半導体が不純物や欠陥を有する場合、光や熱などによって特性が変動する場合がある。例えば、酸化物半導体に含まれる不純物は、キャリアトラップとなる場合や、キャリア発生源となる場合がある。また、酸化物半導体中の酸素欠損は、キャリアトラップとなる場合や、水素を捕獲することによってキャリア発生源となる場合がある。

【0153】

不純物および酸素欠損の少ないCAAC-OSは、キャリア密度の低い酸化物半導体である。そのような酸化物半導体を、高純度真性または実質的に高純度真性な酸化物半導体と呼ぶ。CAAC-OSは、不純物濃度が低く、欠陥準位密度が低い。即ち、安定な特性を有する酸化物半導体であるといえる。

30

【0154】

<nc-OS>

次に、nc-OSについて説明する。

【0155】

nc-OSは、高分解能TEM像において、結晶部を確認することのできる領域と、明確な結晶部を確認することのできない領域と、を有する。nc-OSに含まれる結晶部は、1nm以上10nm以下、または1nm以上3nm以下の大きさであることが多い。なお、結晶部の大きさが10nmより大きく100nm以下である酸化物半導体を微結晶酸化物半導体と呼ぶことがある。nc-OSは、例えば、高分解能TEM像では、結晶粒界を明確に確認できない場合がある。なお、ナノ結晶は、CAAC-OSにおけるペレットと起源を同じくする可能性がある。そのため、以下ではnc-OSの結晶部をペレットと呼ぶ場合がある。

40

【0156】

nc-OSは、微小な領域(例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域)において原子配列に周期性を有する。また、nc-OSは、異なるペレット間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。例えば、nc-OSに対し、ペレットよりも大きい径のX線を用いた場合、out-of-plane法による解析では、結晶面を示すピークは

50

検出されない。また、n c - O Sに対し、ペレットよりも大きいプローブ径（例えば50 nm以上）の電子線を用いる電子回折を行うと、ハローパターンのような回折パターンが観測される。一方、n c - O Sに対し、ペレットの大きさと近いかペレットより小さいプローブ径の電子線を用いるナノビーム電子回折を行うと、スポットが観測される。また、n c - O Sに対しナノビーム電子回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。さらに、リング状の領域内に複数のスポットが観測される場合がある。

【0157】

このように、ペレット（ナノ結晶）間では結晶方位が規則性を有さないことから、n c - O Sを、R ANC (Random Aligned nanocrystals)を有する酸化物半導体、またはN ANC (Non-Aligned nanocrystals)を有する酸化物半導体と呼ぶこともできる。10

【0158】

n c - O Sは、非晶質酸化物半導体よりも規則性の高い酸化物半導体である。そのため、n c - O Sは、a - like O Sや非晶質酸化物半導体よりも欠陥準位密度が低くなる。ただし、n c - O Sは、異なるペレット間で結晶方位に規則性が見られない。そのため、n c - O Sは、C AAC - O Sと比べて欠陥準位密度が高くなる。

【0159】

<a - like O S>
a - like O Sは、n c - O Sと非晶質酸化物半導体との間の構造を有する酸化物半導体である。20

【0160】

a - like O Sは、高分解能TEM像において鬆が観察される場合がある。また、高分解能TEM像において、明確に結晶部を確認することのできる領域と、結晶部を確認することのできない領域と、を有する。

【0161】

鬆を有するため、a - like O Sは、不安定な構造である。以下では、a - like O Sが、AAC - O Sおよびn c - O Sと比べて不安定な構造であることを示すため、電子照射による構造の変化を示す。

【0162】

電子照射を行う試料として、a - like O S（試料Aと表記する。）、n c - O S（試料Bと表記する。）およびAAC - O S（試料Cと表記する。）を準備する。いずれの試料もIn - Ga - Zn酸化物である。30

【0163】

まず、各試料の高分解能断面TEM像を取得する。高分解能断面TEM像により、各試料は、いずれも結晶部を有することがわかる。

【0164】

なお、どの部分を一つの結晶部と見なすかの判定は、以下のように行えばよい。例えば、InGaZnO₄の結晶の単位格子は、In - O層を3層有し、またGa - Zn - O層を6層有する、計9層がc軸方向に層状に重なった構造を有することが知られている。これらの近接する層同士の間隔は、(009)面の格子面間隔(d値ともいう。)と同程度であり、結晶構造解析からその値は0.29nmと求められている。したがって、格子縞の間隔が0.28nm以上0.30nm以下の箇所を、InGaZnO₄の結晶部と見なすことができる。なお、格子縞は、InGaZnO₄の結晶のa - b面に対応する。40

【0165】

図16は、各試料の結晶部（22箇所から45箇所）の平均の大きさを調査した例である。ただし、上述した格子縞の長さを結晶部の大きさとしている。図16より、a - like O Sは、電子の累積照射量に応じて結晶部が大きくなっていくことがわかる。具体的には、図16中に（1）で示すように、TEMによる観察初期においては1.2nm程度の大きさだった結晶部（初期核ともいう。）が、累積照射量が4.2 × 10⁸e⁻/n50

m^2 においては 2.6 nm 程度の大きさまで成長していることがわかる。一方、n c - O SおよびC A A C - O Sは、電子照射開始時から電子の累積照射量が $4.2 \times 10^8 \text{ e}^-/\text{nm}^2$ までの範囲で、結晶部の大きさに変化が見られないことがわかる。具体的には、図16中の(2)および(3)で示すように、電子の累積照射量によらず、n c - O SおよびC A A C - O Sの結晶部の大きさは、それぞれ 1.4 nm 程度および 2.1 nm 程度であることがわかる。

【0166】

このように、a - l i k e O Sは、電子照射によって結晶部の成長が見られる場合がある。一方、n c - O SおよびC A A C - O Sは、電子照射による結晶部の成長がほとんど見られないことがわかる。即ち、a - l i k e O Sは、n c - O SおよびC A A C - O Sと比べて、不安定な構造であることがわかる。10

【0167】

また、鬆を有するため、a - l i k e O Sは、n c - O SおよびC A A C - O Sと比べて密度の低い構造である。具体的には、a - l i k e O Sの密度は、同じ組成の単結晶の密度の78.6%以上92.3%未満となる。また、n c - O Sの密度およびC A A C - O Sの密度は、同じ組成の単結晶の密度の92.3%以上100%未満となる。単結晶の密度の78%未満となる酸化物半導体は、成膜すること自体が困難である。

【0168】

例えは、In : Ga : Zn = 1 : 1 : 1 [原子数比] を満たす酸化物半導体において、菱面体晶構造を有する単結晶 InGaZnO₄ の密度は 6.357 g/cm^3 となる。よって、例えは、In : Ga : Zn = 1 : 1 : 1 [原子数比] を満たす酸化物半導体において、a - l i k e O Sの密度は 5.0 g/cm^3 以上 5.9 g/cm^3 未満となる。また、例えは、In : Ga : Zn = 1 : 1 : 1 [原子数比] を満たす酸化物半導体において、n c - O Sの密度およびC A A C - O Sの密度は 5.9 g/cm^3 以上 6.3 g/cm^3 未満となる。20

【0169】

なお、同じ組成の単結晶が存在しない場合がある。その場合、任意の割合で組成の異なる単結晶を組み合わせることにより、所望の組成における単結晶に相当する密度を見積もることができる。所望の組成の単結晶に相当する密度は、組成の異なる単結晶を組み合わせる割合に対して、加重平均を用いて見積もればよい。ただし、密度は、可能な限り少ない種類の単結晶を組み合わせて見積もることが好ましい。30

【0170】

以上のように、酸化物半導体は、様々な構造をとり、それぞれが様々な特性を有する。なお、酸化物半導体は、例えは、非晶質酸化物半導体、a - l i k e O S、n c - O S、C A A C - O Sのうち、二種以上を有する積層膜であってもよい。

【0171】

以上、本実施の形態で示す構成、方法は、他の実施の形態で示す構成、方法と適宜組み合わせて用いることができる。

【0172】

(実施の形態3)

本発明の一態様に係る半導体装置は、表示機器、パーソナルコンピュータ、記録媒体を備えた画像再生装置（代表的にはDVD : D i g i t a l V e r s a t i l e D i s c等の記録媒体を再生し、その画像を表示しうるディスプレイを有する装置）に用いることができる。その他に、本発明の一態様に係る半導体装置を用いることができる電子機器として、携帯電話、携帯型を含むゲーム機、携帯情報端末、電子書籍端末、ビデオカメラ、デジタルスチルカメラ等のカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、デジタルオーディオプレイヤー等）、複写機、ファクシミリ、プリンタ、プリンタ複合機、現金自動預け入れ払い機（A T M）、自動販売機、医療機器などが挙げられる。これら電子機器の具体例を図17に示す。40

【0173】

図17(A)は携帯型ゲーム機であり、筐体5001、筐体5002、表示部5003、表示部5004、マイクロホン5005、スピーカー5006、操作キー5007、スタイルス5008等を有する。本発明の一態様にかかる半導体装置は、携帯型ゲーム機の各種集積回路に用いることができる。なお、図17(A)に示した携帯型ゲーム機は、2つの表示部5003と表示部5004とを有しているが、携帯型ゲーム機が有する表示部の数は、これに限定されない。

【0174】

図17(B)は携帯情報端末であり、第1筐体5601、第2筐体5602、第1表示部5603、第2表示部5604、接続部5605、操作キー5606等を有する。本発明の一態様にかかる半導体装置は、携帯情報端末の各種集積回路に用いることができる。
第1表示部5603は第1筐体5601に設けられており、第2表示部5604は第2筐体5602に設けられている。そして、第1筐体5601と第2筐体5602とは、接続部5605により接続されており、第1筐体5601と第2筐体5602との間の角度は、接続部5605により変更が可能である。第1表示部5603における映像を、接続部5605における第1筐体5601と第2筐体5602との間の角度に従って、切り替える構成としても良い。また、第1表示部5603及び第2表示部5604の少なくとも一方に、位置入力装置としての機能が付加された表示装置を用いるようにしても良い。なお、位置入力装置としての機能は、表示装置にタッチパネルを設けることで付加することができる。或いは、位置入力装置としての機能は、フォトセンサとも呼ばれる光電変換素子を表示装置の画素部に設けることでも、付加することができる。

10

20

【0175】

図17(C)はノート型パソコンコンピュータであり、筐体5401、表示部5402、キーボード5403、ポインティングデバイス5404等を有する。本発明の一態様にかかる半導体装置は、ノート型パソコンコンピュータの各種集積回路に用いることができる。

【0176】

図17(D)は電気冷凍冷蔵庫であり、筐体5301、冷蔵室用扉5302、冷凍室用扉5303等を有する。本発明の一態様にかかる半導体装置は、電気冷凍冷蔵庫の各種集積回路に用いることができる。

30

【0177】

図17(E)はビデオカメラであり、第1筐体5801、第2筐体5802、表示部5803、操作キー5804、レンズ5805、接続部5806等を有する。本発明の一態様にかかる半導体装置は、ビデオカメラの各種集積回路に用いることができる。操作キー5804及びレンズ5805は第1筐体5801に設けられており、表示部5803は第2筐体5802に設けられている。そして、第1筐体5801と第2筐体5802とは、接続部5806により接続されており、第1筐体5801と第2筐体5802との間の角度は、接続部5806により変更が可能である。表示部5803における映像を、接続部5806における第1筐体5801と第2筐体5802との間の角度に従って切り替える構成としても良い。

40

【0178】

図17(F)は普通自動車であり、車体5101、車輪5102、ダッシュボード5103、ライト5104等を有する。本発明の一態様にかかる半導体装置は、普通自動車の各種集積回路に用いることができる。

【実施例1】

【0179】

本実施例では、本発明の一態様を用いて実際に行った電流測定の結果を示す。なお、本実施例では、図1に示した測定系を用意して電流測定を行った。被試験用トランジスタとしてチャネル長 $L = 0.8 \mu m$ 、チャネル幅 $W = 10 cm$ の、高純度化した酸化物半導体を用いた先の実施の形態で示した図7のトランジスタを採用し、当該トランジスタのオフ

50

電流を測定した。

【0180】

なお、各端子間を電気的に接続する配線に寄生容量が生じる。このため、配線を細くして寄生容量を削減する。図18に、寄生容量を削減するために配線の細さを0.35μmとした構成を示し、図19に、配線の細さが0.8μmの場合の構成例を示す。なお、図18(A)および図19(A)は、全体図を示し、図18(B)および図19(B)は、図18(A)および図19(A)の点線で囲った部分の拡大図を示す。なお、図18の構成におけるノードFNの全容量は 5.24×10^{-10} Fであり、ドレイン-ゲート間の容量は 5.06×10^{-10} F(全容量の96.5%)、ドレイン-ソース間の容量は 1.72×10^{-12} F(全容量の0.3%)、ドレイン-基板間の容量は 1.59×10^{-11} F(全容量の3.0%)、その他の容量は 6.21×10^{-13} F(全容量の0.1%)であった。また、図19の構成におけるノードFNの全容量は 1.02×10^{-10} Fであり、ドレイン-ゲート間の容量は 8.44×10^{-11} F(全容量の82.9%)、ドレイン-ソース間の容量は 3.21×10^{-12} F(全容量の3.2%)、ドレイン-基板間の容量は 1.36×10^{-11} F(全容量の13.4%)、その他の容量は 6.21×10^{-13} F(全容量の0.6%)であった。
10

【0181】

また、各電位の関係は、図5のタイミングチャートに従った。また、125で10時間、データの保持を行った。測定期間ににおいては、一定時間ごとに、出力端子OUTの電位 V_{OUT} を測定し、ノードFNの電位を見積もり、オフ電流を導いた。
20

【0182】

図20に、上記電流測定に係る経過時間Time[hr]と、オフ電流[A/μm]との関係を示す。なお、図中の四角は図18の構成を用いた結果、図中のバツ印は図19の構成を用いた結果である。図20から、配線の太さを細くした構成の方がオフ電流の値が小さいことが確認できた。

【0183】

また、チャネル長L=0.8μm、チャネル幅W=1mの、高純度化した酸化物半導体を用いた先の実施の形態で示した図7のトランジスタ、かつ、配線の太さを細くした構成においても同様に評価した。

【0184】

図21に、上記電流測定に係る経過時間Time[hr]と、オフ電流[A/μm]との関係を示す。

【0185】

図21により、チャネル幅W=1mであるとオフ電流は約900yA/μmとなることが確認できた。

【実施例2】

【0186】

本実施例では、本発明の一態様を用いて実際に行った電流測定の結果を示す。なお、本実施例では、図1に示した測定系を用意して電流測定を行った。チャネル長L=0.8μm、チャネル幅W=10cmの、高純度化した酸化物半導体を用いた先の実施の形態で示した図7乃至図9のトランジスタを採用し、当該トランジスタのオフ電流を測定した。
40

【0187】

なお、本実施例で用いる図7に示すトランジスタは、先に示した寄生容量を削減するために配線を細くした(細さ0.35μm)構成であり、本実施例で用いる図8及び図9に示すトランジスタは先に示した配線の細さが0.8μmの構成である。

【0188】

また、各電位の関係は、図5のタイミングチャートに従った。また、125で10時間、データの保持を行った。さらに85で24時間、データの保持を行った。測定期間ににおいては、出力端子OUTの電位 V_{OUT} を測定し、ノードFNの電位を見積もり、オフ電流を導いた。
50

図22に、測定時の基板温度（絶対温度）の逆数とオフ電流との関係を示す。ここでは、理解を容易にするため測定時の基板温度の逆数に1000を掛けた数値（1000/T）[1/K]を横軸としている。なお、図中の四角は先に示した寄生容量を削減するために配線を細くした構成で、かつ、図7に示すトランジスタを用いた結果、図中の三角は先に示した寄生容量を削減するために配線を細くした構成で、かつ、図8に示すトランジスタを用いた結果、図中のひし形は先に示した寄生容量を削減するために配線を細くした構成で、かつ、図9に示すトランジスタを用いた結果である。

【0189】

図22より、85で24時間の条件では、オフ電流はおよそ $3 \times 10^{-23} A / \mu m$ ($30 yA / \mu m$)、125で10時間の条件では、オフ電流はおよそ $1 \times 10^{-21} A / \mu m$ ($1zA / \mu m$)であった。10

【0190】

また、ノードFNに接続されたトランジスタ102およびトランジスタ103を含む読み出し回路（本実施ではソースフォロワ回路）の出力電位を時間ごとにプロットした図を図23に示す。

【0191】

図23に示すように、ノードFNへの書き込みが行われてから次のノードFNへの書き込みが行われるまでの期間におけるオフ電流による電圧降下は非常に少なく、0.001V乃至0.002Vしか変動していないことが分かった。

【実施例3】

【0192】

本実施例では、本発明の一態様を用いて実際に行った電流測定の結果を示す。なお、本実施例では、図1に示した測定系を用意して電流測定を行った。チャネル長L=0.8μm、チャネル幅W=10cmの、高純度化した酸化物半導体を用いた先の実施の形態で示した図7のトランジスタを採用し、当該トランジスタのオフ電流を測定した。20

【0193】

また、試料は2種類用意した。試料1は図7のトランジスタの酸化物半導体膜92cをIn-Ga-Zn酸化物（In:Ga:Zn=1:3:2 [原子数比]）であるターゲットで作製したものを用い、配線の細さが0.8μmである構成である。試料2は図7のトランジスタの酸化物半導体膜92cが酸化ガリウム膜であり、先に示した寄生容量を削減するために配線を細くした（細さ0.35μm）構成である。30

【0194】

また、各電位の関係は、図5のタイミングチャートに従った。また、150で10時間、データの保持を行った。さらに125で10時間、データの保持を行った。さらに85で24時間、データの保持を行った。さらに試料1のみ60で60時間、データの保持を行った。測定期間においては、出力端子OUTの電位V_{OUT}を測定し、ノードFNの電位を見積もり、オフ電流を導いた。

【0195】

図24に、測定時の基板温度（絶対温度）の逆数とオフ電流との関係を示す。ここでは、理解を容易にするため測定時の基板温度の逆数に1000を掛けた数値（1000/T）[1/K]を横軸としている。なお、図中の四角は試料1の結果、図中のひし形は試料2の結果である。40

【0196】

図24より、85で24時間の条件では、試料1のオフ電流は $37.6 yA / \mu m$ 、試料2のオフ電流は $6 yA / \mu m$ であり、60で60時間の条件では、試料1のオフ電流は $3 yA / \mu m$ であることが確認できた。

【実施例4】

【0197】

本実施例では、本発明の一態様を用いて実際に行った電流測定の結果を示す。なお、本実施例では、図1に示した測定系を用意して電流測定を行った。チャネル長L=0.8μ50

m、チャネル幅W = 10 cmの、高純度化した酸化物半導体を用いた先の実施の形態で示した図7のトランジスタを採用し、当該トランジスタのオフ電流を測定した。

【0198】

本実施例に用いたトランジスタの構成は、実施例3の試料2と同様であり、測定系が23一定になるように恒温状態にして10サンプル測定した。

【0199】

また、各電位の関係は、図5のタイミングチャートに従った。また、150で10時間、データの保持を行った。さらに125で10時間、データの保持を行った。さらに85で24時間、データの保持を行った。測定期間においては、出力端子OUTの電位V_{OUT}を測定し、ノードFNの電位を見積もり、オフ電流を導いた。

10

【0200】

図25に、測定時の基板温度(絶対温度)の逆数とオフ電流との関係を示す。ここでは、理解を容易にするため測定時の基板温度の逆数に1000を掛けた数値(1000/T)[1/K]を横軸としている。

【0201】

図25より、85で24時間の条件では、オフ電流は1yA/μm以下の場合があることが確認できた。

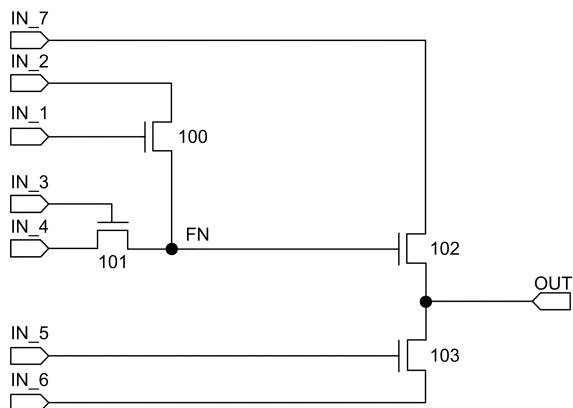
【符号の説明】

【0202】

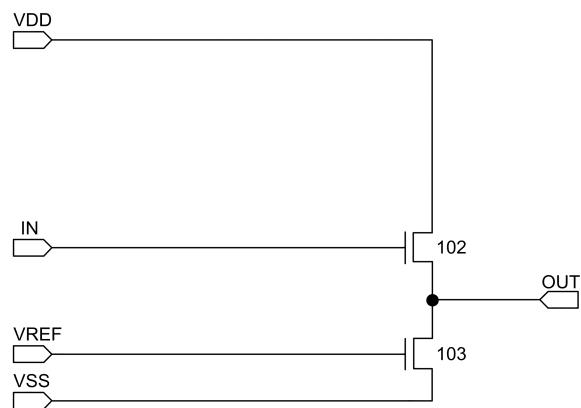
6 0	トランジスタ	20
7 0	トランジスタ	
8 0	トランジスタ	
8 7	絶縁膜	
8 8	絶縁膜	
8 9	絶縁膜	
9 0	トランジスタ	
9 1	絶縁膜	
9 2 a	酸化物半導体膜	
9 2 b	酸化物半導体膜	
9 2 c	酸化物半導体膜	30
9 3	導電膜	
9 4	導電膜	
9 5	絶縁膜	
9 6	導電膜	
9 7	基板	
9 8	絶縁膜	
9 9	絶縁膜	
1 0 0	トランジスタ	
1 0 1	トランジスタ	
1 0 2	トランジスタ	40
1 0 3	トランジスタ	
5 0 0 1	筐体	
5 0 0 2	筐体	
5 0 0 3	表示部	
5 0 0 4	表示部	
5 0 0 5	マイクロホン	
5 0 0 6	スピーカー	
5 0 0 7	操作キー	
5 0 0 8	スタイルス	
5 1 0 1	車体	50

5 1 0 2	車輪	
5 1 0 3	ダッシュボード	
5 1 0 4	ライト	
5 1 2 0	基板	
5 3 0 1	筐体	
5 3 0 2	冷蔵室用扉	
5 3 0 3	冷凍室用扉	
5 4 0 1	筐体	
5 4 0 2	表示部	
5 4 0 3	キーボード	10
5 4 0 4	ポインティングデバイス	
5 6 0 1	筐体	
5 6 0 2	筐体	
5 6 0 3	表示部	
5 6 0 4	表示部	
5 6 0 5	接続部	
5 6 0 6	操作キー	
5 8 0 1	筐体	
5 8 0 2	筐体	
5 8 0 3	表示部	20
5 8 0 4	操作キー	
5 8 0 5	レンズ	
5 8 0 6	接続部	

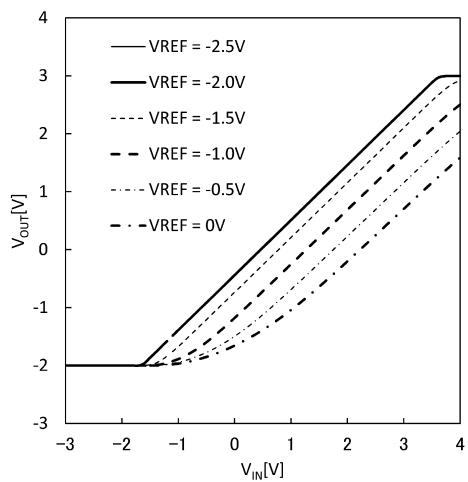
【図1】



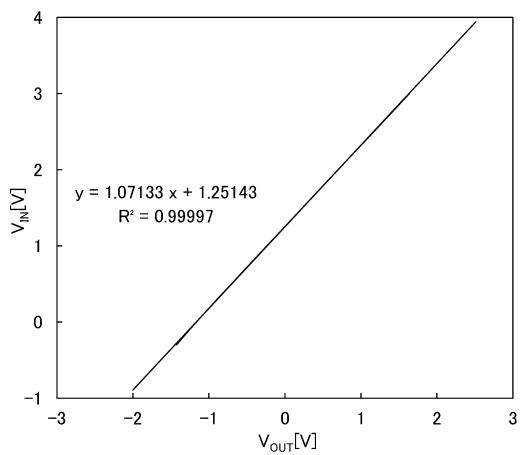
【図2】



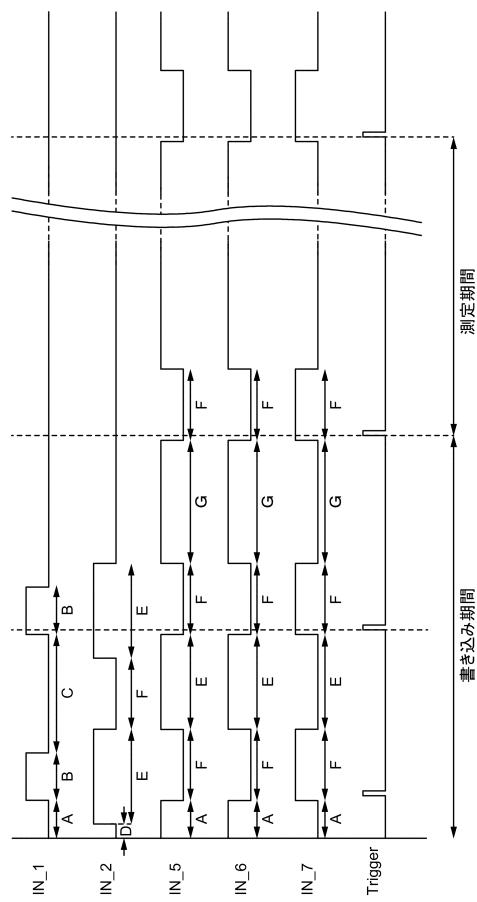
【図3】



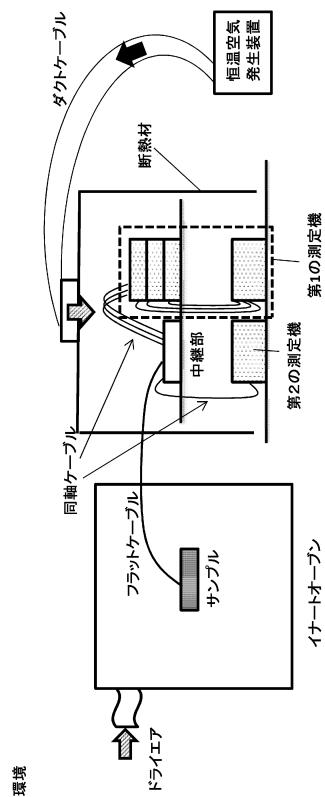
【図4】



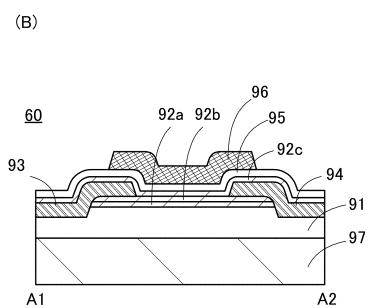
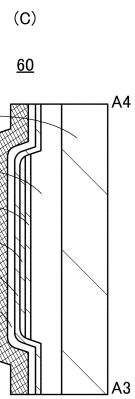
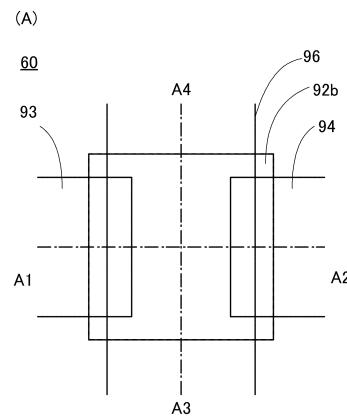
【図5】



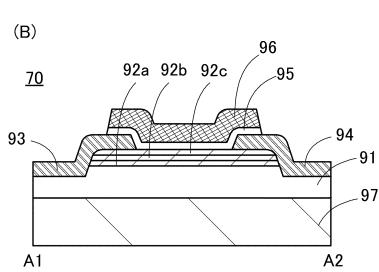
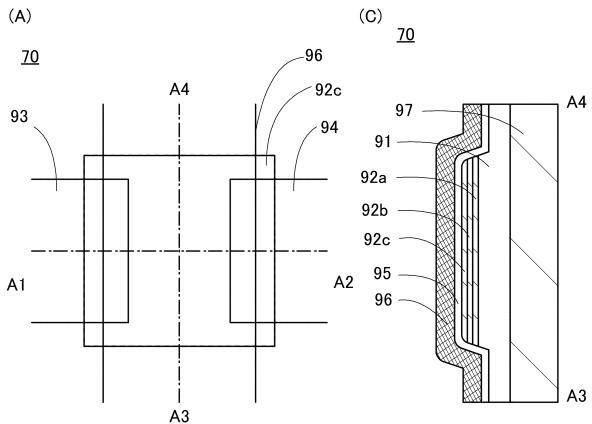
【図6】



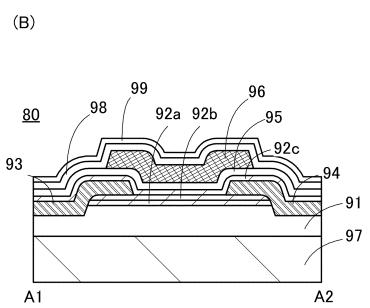
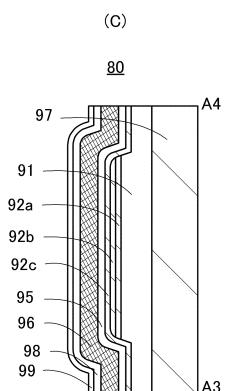
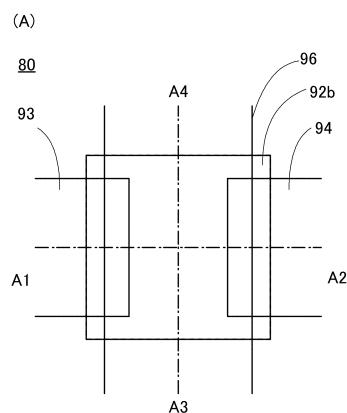
【図7】



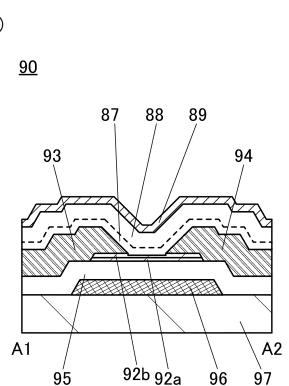
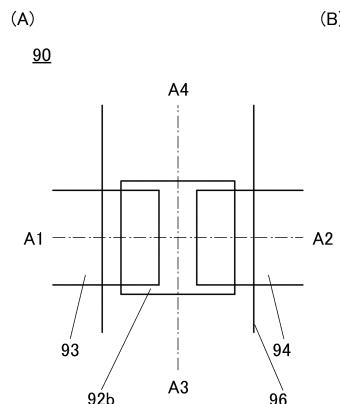
【図8】



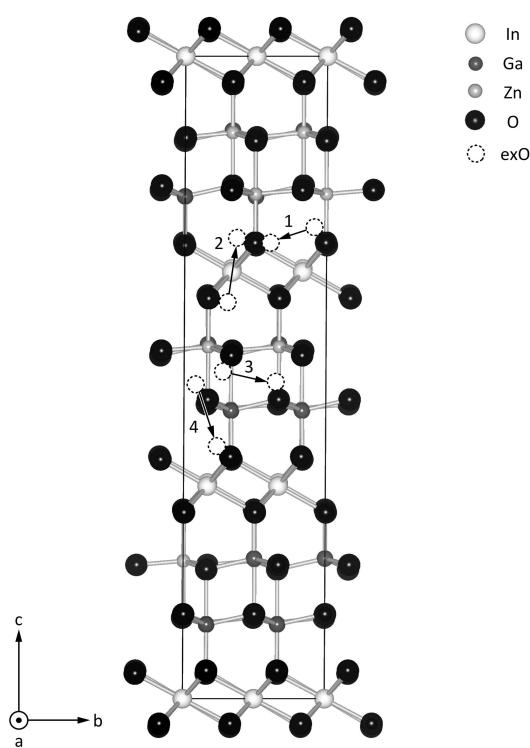
【図9】



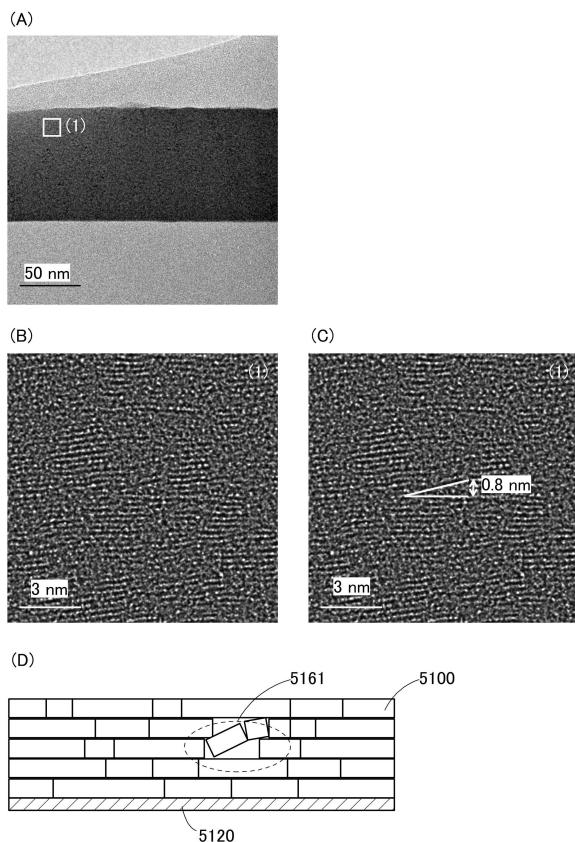
【図10】



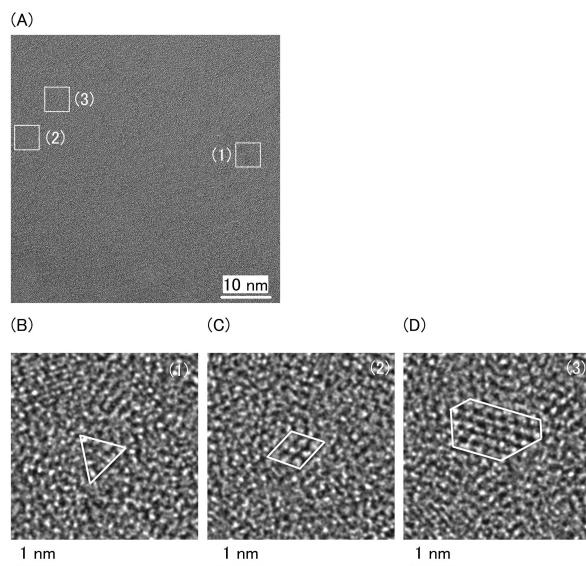
【図11】



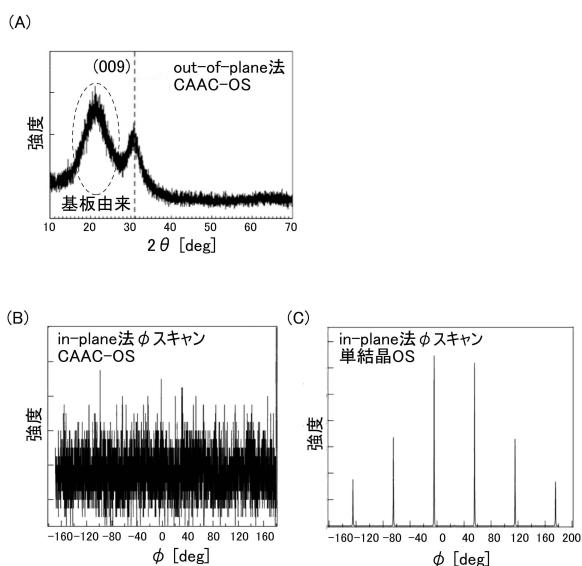
【図12】



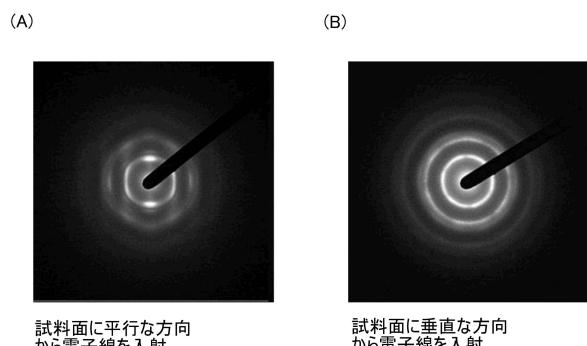
【図13】



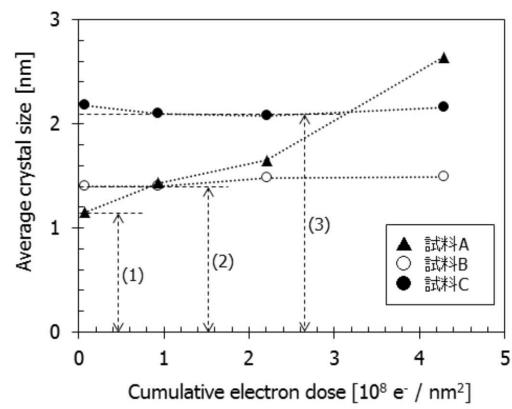
【図14】



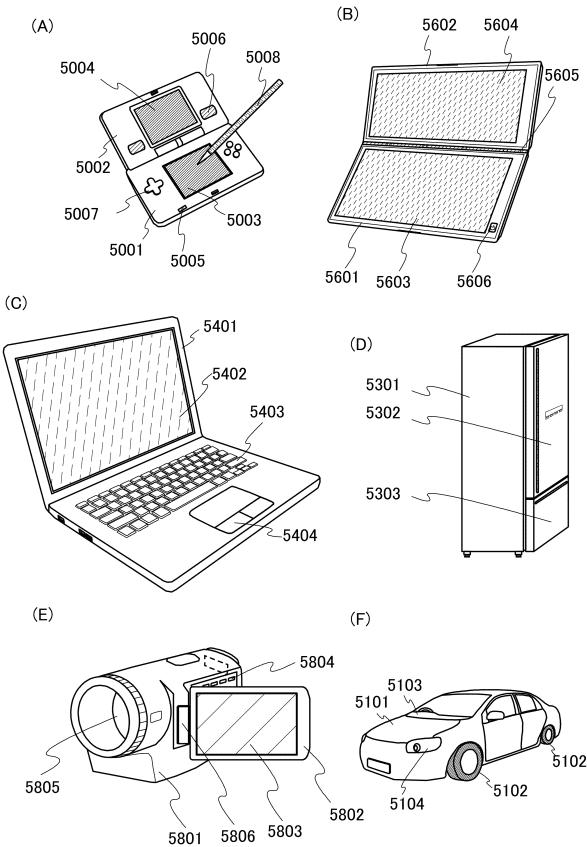
【図15】

試料面に平行な方向
から電子線を入射試料面に垂直な方向
から電子線を入射

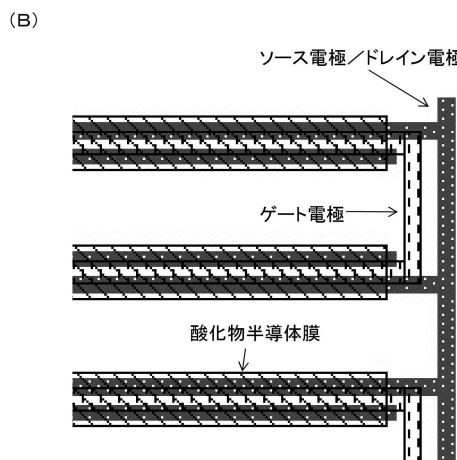
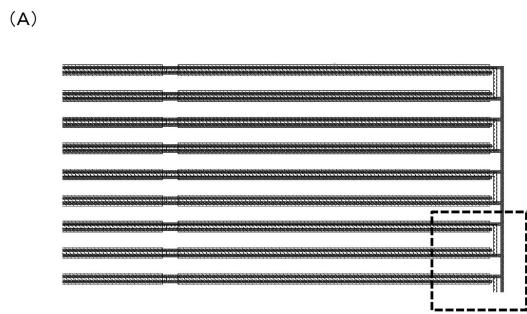
【図16】



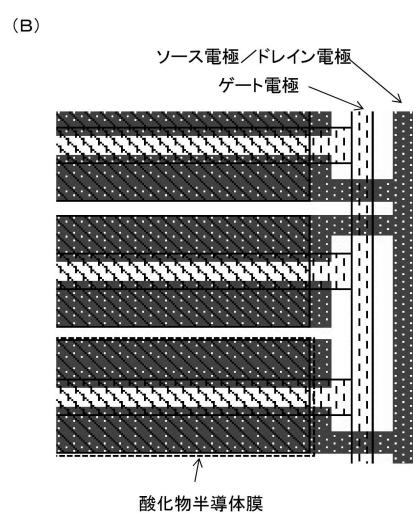
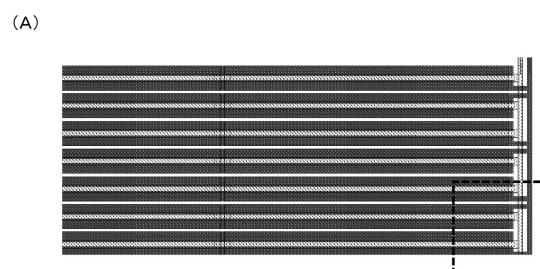
【図17】



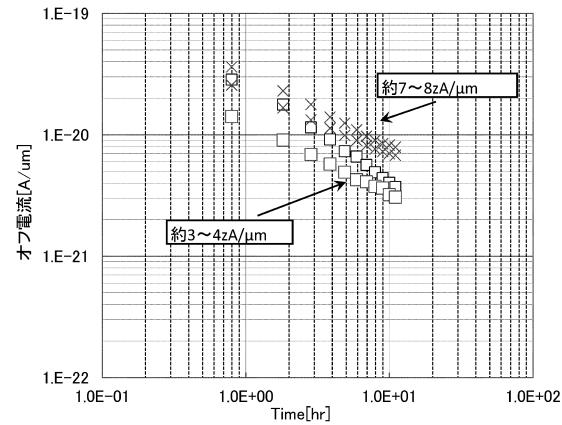
【図18】



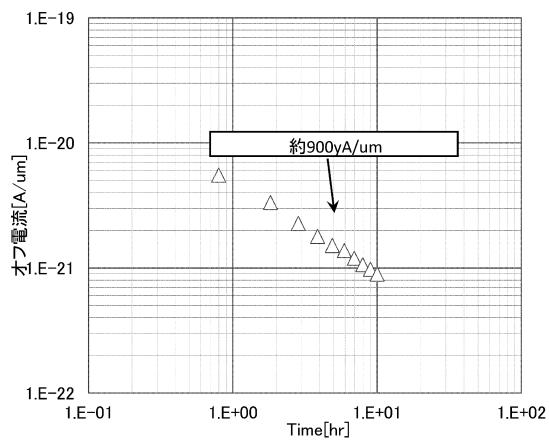
【図19】



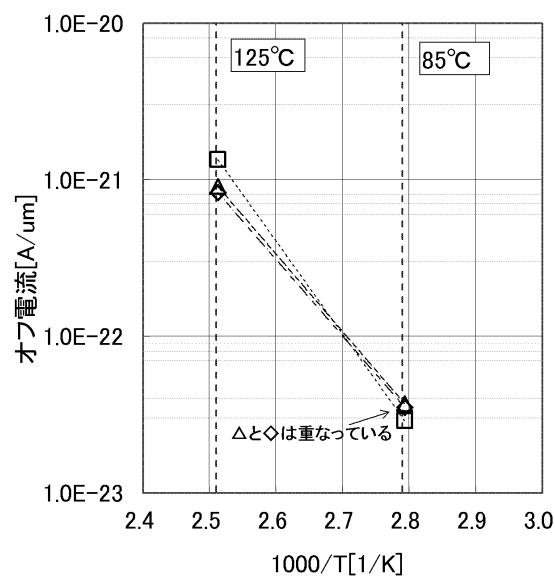
【図20】



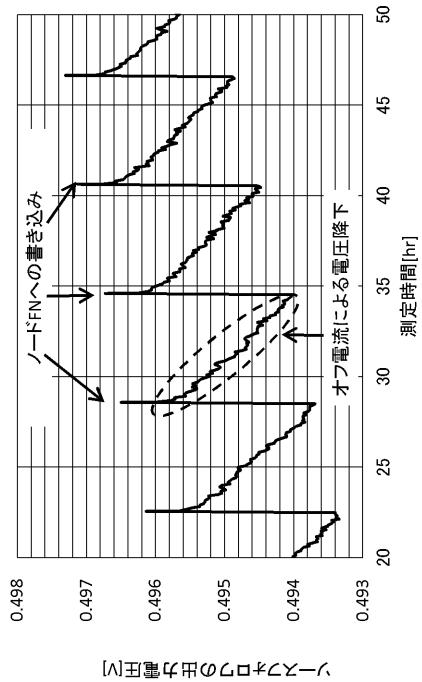
【図21】



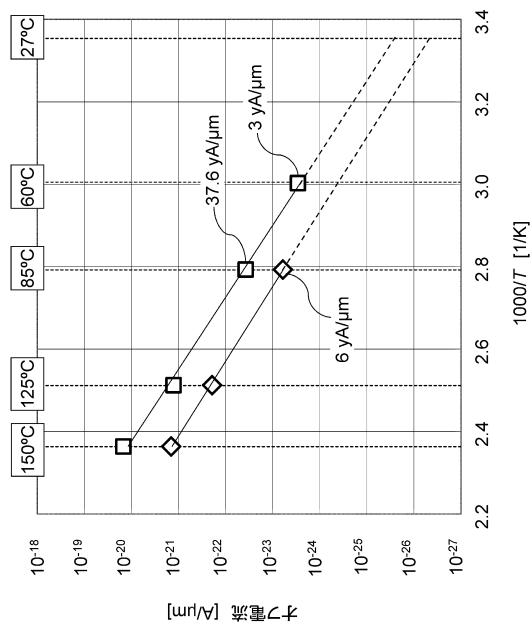
【図22】



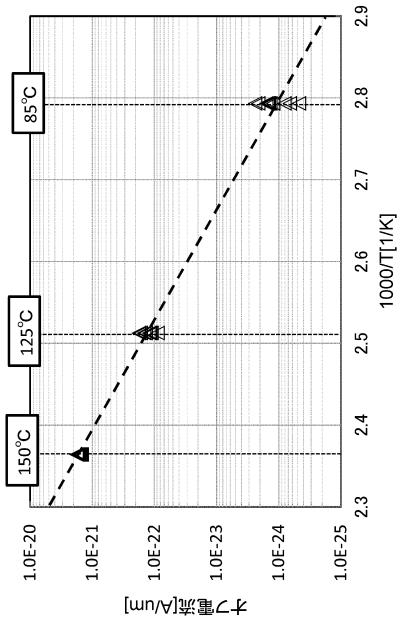
【図23】



【図24】



【図25】



フロントページの続き

(51)Int.Cl. F I
H 01 L 21/66 (2006.01)

審査官 岩本 勉

(56)参考文献 特開2011-237418 (JP, A)
特開2013-219336 (JP, A)
特開2011-171700 (JP, A)
特開2011-145290 (JP, A)
特開2012-256818 (JP, A)
特開2006-300710 (JP, A)
米国特許出願公開第2011/0254538 (US, A1)
米国特許出願公開第2011/0089927 (US, A1)
米国特許出願公開第2011/0148455 (US, A1)
米国特許出願公開第2013/0244374 (US, A1)
米国特許出願公開第2012/0037972 (US, A1)

(58)調査した分野(Int.Cl., DB名)

H 01 L 21 / 66
H 01 L 27 / 04
H 01 L 29 / 786
G 01 R 31 / 26