

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3825848号
(P3825848)

(45) 発行日 平成18年9月27日(2006.9.27)

(24) 登録日 平成18年7月7日(2006.7.7)

(51) Int. Cl.	F I
H O 4 L 12/28 (2006.01)	H O 4 L 12/28 2 O O Z
H O 4 L 7/00 (2006.01)	H O 4 L 7/00 Z

請求項の数 2 (全 8 頁)

(21) 出願番号	特願平8-324453	(73) 特許権者	000001007
(22) 出願日	平成8年12月4日(1996.12.4)		キヤノン株式会社
(65) 公開番号	特開平10-164105		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成10年6月19日(1998.6.19)	(74) 代理人	100090273
審査請求日	平成15年12月3日(2003.12.3)		弁理士 國分 孝悦
		(72) 発明者	小林 崇史
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		審査官	矢頭 尚之
最終頁に続く			

(54) 【発明の名称】 通信装置

(57) 【特許請求の範囲】

【請求項1】

受信パケットから時間データを検出する時間データ検出手段と、
 I E E E 1 3 9 4 - 1 9 9 5 で規定されたサイクルタイムレジスタと、
 上記サイクルタイムレジスタの値から所定の時間データを減算する減算手段と、
 上記減算手段から出力された時間データと、上記時間データ検出手段から出力された時間データとを用いて、画像データのフレーム周期に対応するパルスを生成するパルス生成手段とを有することを特徴とする通信装置。

【請求項2】

上記受信パケットから検出される時間データは、1フレームごとに生成されたものであることを特徴とする請求項1に記載の通信装置。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、I E E E 1 3 9 4 - 1 9 9 5 に準拠した通信装置に関するものである。

【0002】

【従来の技術】

現在、I E E E 1 3 9 4 - 1 9 9 5 (以下、I E E E 1 3 9 4) に準拠したシリアルバスを用いて複数の機器を接続し、これらの機器間で情報信号や制御信号などを通信するシステムが検討されている。

以下、このように構成されたシステム上の機器に対して、画像データとそれに付随するデータとを伝送する通信装置の構成の一例を図5を用いて説明する。

【0003】

図5において、バスケーブル501を介して受信された受信パケットは、物理レイヤ502を通してレシーバ503に入力される。一方、バスケーブル501を介して送信される送信パケットは、トランスミッタ504から物理レイヤ502を通してバスケーブル501に送信される。

【0004】

ここで、バスケーブル501を介して受信される受信パケットは、例えば1伝送パケット分の画像データとそれに付随するデータとにより構成されている。このうち画像データは、1フレーム分の画像データの情報量を圧縮し、10本のトラックに対して記録再生を行うデジタルVTRから再生された圧縮画像データであり、1トラックには150個のデータブロックが記録されている。また、1伝送パケット分の画像データは、例えば6個のデータブロックから構成されている。

10

【0005】

サイクルタイムレジスタ512の値は、IEEE1394の規格に則って、伝送路であるバスケーブル501上に接続された各ノード間において略同じ値に設定されている。

【0006】

受信パケットは、レシーバ503においてパケットヘッダが除かれ、画像データがデータバッファ505に入力されるとともに、データヘッダがデータヘッダバッファ506に入力される。このデータヘッダバッファ506の後段に接続された時間データ検出部507は、画像データに付随して1フレームに1回データヘッダに書き込まれているフレーム毎時間データがあるかどうかを見て、それが検出された場合にその値をデータヘッダバッファ506から読み込んで第1のメモリ508に書き込む。

20

【0007】

そして、パケットが1フレーム分受信された後、時間データ検出部507で次のフレーム毎時間データが検出されたら、第1のメモリ508の内容は第2のメモリ509に移され、第1のメモリ508には新たに検出されたフレーム毎時間データの値が書き込まれる。なお、これら第1、第2のメモリ508、509の制御は、メモリ制御部510により行われる。

30

【0008】

次に、上記第1のメモリ508と第2のメモリ509とに書かれているフレーム毎時間データの値は、演算手段511に送られる。ここで、第1のメモリ508に書かれている時間データの値をm1、第2のメモリ509に書かれている時間データの値をm2とすると、演算手段511ではm1 - m2を演算することによって、フレームの周期を得る。

【0009】

図6に、上記図5に示した通信装置の各構成部分でのデータの概要を示す。図6において、601はレシーバ503に入力されるパケットデータであり、パケットヘッダとデータヘッダと圧縮された画像データとで構成されている。このうち、データヘッダ602がデータヘッダバッファ506に送られ、画像データ603がデータバッファ505に送られる。

40

【0010】

上記データヘッダ602中には、画像データに付随して1フレームに1回フレーム毎時間データ604が書き込まれている。なお、フレーム毎時間データが書き込まれない期間中は、このフレーム毎時間データが書き込まれるべきペイロードには、ある固定のデータが書き込まれている。そして、時間データ検出部507によりデータヘッダ602中のフレーム毎時間データ604が検出されると、その値が第1のメモリ508に書き込まれる。

【0011】

そして、1フレーム後にフレーム毎時間データが時間データ検出部507によって再び検出されると、第1のメモリ508に書かれていた値は第2のメモリ509に移され、第2

50

のメモリ509に1フレーム前のフレーム毎時間データ606が書き込まれるとともに、第1のメモリ508に新たに検出されたフレーム毎時間データ605の値が書き込まれる。そして、演算手段511で上記した計算を行い、フレームの周期を得る。

【0012】

【発明が解決しようとする課題】

しかしながら、上述した従来例では、受信側で得られる画像データのフレーム周期は各フレームの時間データから演算により求められた数値出力であるので、例えばデジタルVTR等の機器では該数値出力をフレームタイミング信号として使いづらいという欠点があった。

【0013】

そこで、本発明は、受信側においてフレーム用の同期信号を容易に生成できるようにすることを目的とする。

【0014】

【課題を解決するための手段】

本発明に係る通信装置は、例えば、受信パケットから時間データを検出する時間データ検出手段と、IEEE1394-1995で規定されたサイクルタイムレジスタと、上記サイクルタイムレジスタの値から所定の時間データを減算する減算手段と、上記減算手段から出力された時間データと、上記時間データ検出手段から出力された時間データとを用いて、画像データのフレーム周期に対応するパルスを生成するパルス生成手段とを有することを特徴とする。

【0026】

【発明の実施の形態】

以下、本発明の一実施形態を図面に基づいて説明する。

(第1の実施形態)

図1に、本発明の第1の実施形態に係る通信装置の構成例を示す。図1において、バスケーブル101から到来したパケットデータは、物理レイヤ102を通してレシーバ103に入力される。一方、送信パケットは、トランスミッタ104から物理レイヤ102を通してバスケーブル101に送出される。なお、フレーム毎時間データの元となるサイクルタイムレジスタ112の値は、IEEE1394のプロトコルに則って、各ノード間で略共通の値に設定されている。

【0027】

受信パケットは、レシーバ103においてパケットヘッダが除かれ、画像データがデータバッファ105に入力されるとともに、データヘッダがデータヘッダバッファ106に入力される。このデータヘッダバッファ106の後段に接続された時間データ検出部107は、画像データに付随して1フレームに1回データヘッダに書き込まれているフレーム毎時間データがあるかどうかを見て、それが検出された場合にその値をデータヘッダバッファ106から読み込む。

【0028】

この送信側ノードから送られてきたフレーム毎時間データは、オフセット付加部108で後述する固定の時間データが付加され、比較器109に入力される。一方、サイクルタイムレジスタ112から得られる時間データも比較器109に入力されている。比較器109は、これら2つの入力データの値が一致したら、パルスを出力する。なお、オフセット付加部108および比較器109の制御は、制御部110により行われる。

【0029】

以上図1に示した通信装置における時間データの流れを、図2を用いて説明する。図2において、時間軸201はパケットデータの送り手側ノードのサイクルタイムレジスタ112の値の時間経過を示し、時間軸202は受け手側ノードのサイクルタイムレジスタ112の値の時間経過を示す。両者は、IEEE1394のプロトコルに則って略同じ値に設定されている。

【0030】

10

20

30

40

50

まずサイクルタイムが203の時点で、送り手側のノードがフレーム毎時間データを送ったとする。この時のフレーム毎時間データの値は、203の時点のサイクルタイムの値であるとする。データ伝送に時間204が費やされるとすると、受け手側ノードには205の時点でフレーム毎時間データが到着する。

【0031】

受け手側ノードでは、送られてきたフレーム毎時間データの値206に対してあらかじめ設定しておいたオフセットデータ207を加算して、比較される時間データの値208を得る。そして、このように演算した時間データの値208と受け手側ノードのサイクルタイム202の値とを比較して、両者の値が一致したらパルスを出力する。もしくは、サイクルタイム202の値が、上記比較される時間データの値208より小さな値から上記比較される時間データの値208より大きな値に変化したことを検出してパルスを出力する。つまり、サイクルタイム202の値で示される時間が209(=208)の時間になったところでパルスを発生させる。

【0032】

ここで、オフセットデータ207の値をデータ伝送に費やされる時間204より十分に長い時間の値に設定しておけば、伝送に費やされる時間が変わって、パケットの受け手側ノードへの到着時間205がばらついて、送り手側ノードがフレーム毎時間データとして書き込んだパケットデータから、送り手側ノードにおける画像のフレーム周期パルス111を正確に得ることができる。

【0033】

上述のように、本発明の第1の実施形態では、送信側で生成された1フレーム単位の時間データに対して所定のオフセットを付加した時間データの値が、受信側のサイクルタイムの値と一致、あるいはそれ以上になったことを検出し、パルスを生成するようにしている。そのため、受信側では伝送時間のばらつきに左右されることなく、1フレームに1回の周期でパルスを容易に生成することができる。これにより、本実施形態の通信装置が接続された、あるいは本実施形態と同等な効果が得られる機能を有した、例えばデジタルVTRのような機器に対してフレームタイミング用の同期信号を容易に供給することができる。

【0034】

(第2の実施形態)

図3に、本発明の第2の実施形態に係る通信装置の構成例を示す。なお、図3において、図1に示した符号と同一の符号を付したものは同一の機能を有し、同様の動作をするものであるので、これについての詳細な説明は省略する。

【0035】

この第2の実施形態では、時間データ検出部107で検出された送り手側ノードからのフレーム毎時間データに対してオフセットデータを付加(加算)するのではなく、受け手側ノードのサイクルタイムレジスタ112より出力される時間データに対してオフセット付加部308でオフセットデータを付加(減算)するようにしている。この場合の時間データ検出部107およびオフセット付加部308は、制御部310によって制御される。

【0036】

すなわち、第2の実施形態では、送り手側ノードから送られてきたフレーム毎時間データは、そのまま比較器109に入力される。一方、受け手側ノードのサイクルタイムレジスタ112から得られる時間データは、オフセット付加部308で後述する固定の時間データが減算され、比較器109に入力される。比較器109は、これら2つの入力データの値が一致したら、パルスを出力する。

【0037】

この図3に示した第2の実施形態による通信装置での時間データの流れを、図4を用いて説明する。図4において、時間軸401は送り手側ノードのサイクルタイムレジスタ112の値の時間経過を示し、時間軸402は受け手側ノードのサイクルタイムレジスタ112の値の時間経過を示す。両者は、IEEE1394のプロトコルに則って略同じ値に設

10

20

30

40

50

定されている。

【0038】

まずサイクルタイムが403の時点で、送り手側のノードがフレーム毎時間データを送ったとする。この時のフレーム毎時間データの値は、403の時点のサイクルタイムの値であるとする。データ伝送に時間404が費やされるとすると、受け手側ノードには405の時点にフレーム毎時間データが到着する。

【0039】

受け手側ノードでは、時間軸402で表されるサイクルタイムレジスタ112の値からあらかじめ設定しておいたオフセットデータ407を減算して、新たな時間軸410とする。そして、送り手側ノードから送られてきたフレーム毎時間データ406の値と新たな時間軸410の値とを比較して、両者の値が一致したらパルスを出力する。もしくは、新たな時間軸410の値が、伝送パケット内に書かれているフレーム毎時間データ406より小さな値から上記フレーム毎時間データ406より大きな値に変化したことを検出してパルスを出力する。つまり、新たな時間軸410の値で示されるサイクルタイムの時間が409(=403)の時間になったところでパルスを発生させる。

10

【0040】

ここで、オフセットデータ407の値をデータ伝送に費やされる時間404より十分に長い時間の値に設定しておけば、伝送に費やされる時間が変わって、パケットの受け手側ノードへの到着時間405がばらついて、送り手側ノードがフレーム毎時間データとして書き込んだパケットデータから、送り手側ノードにおける画像のフレーム周期パルス111を正確に得ることができる。

20

【0041】

上述のように、本発明の第2の実施形態では、送信側で生成された1フレーム単位の時間データを受信側にて受信し、その際の受信側のサイクルタイムの値から所定のオフセットを差し引いて得られた新たなサイクルタイムの値が、該時間データと一致、あるいはそれ以上になったことを検出し、パルスを生成するようにしている。そのため、受信側では伝送時間のばらつきに左右されることなく、1フレームに1回の周期でパルスを容易に生成することができる。これにより、本実施形態の通信装置が接続された、あるいは本実施形態と同等な効果が得られる機能を有した、例えばデジタルVTRのような機器に対してフレームタイミング用の同期信号を容易に供給することができる。

30

【0042】

なお、本発明の実施形態では、受信側にて受信される時間データを送信側で1フレーム単位に生成された時間データとして説明したが、例えば1フィールド単位、あるいはそれ以外の同期タイミングで生成された時間データであっても良い。

【0043】

なお、本発明はその精神、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。例えば、本実施形態ではIEEE1394-1995に準拠したシリアルバスを用いて構成されたシステムについて説明したが、該システムと同様な機能を有するシステムに適用することも可能である。したがって、上述の実施形態はあらゆる点において単なる例示に過ぎず、限定的に解釈してはならない。

40

【0044】

【発明の効果】

本発明によれば、受信側においてフレーム用の同期信号を容易に生成することができる。

。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る通信装置の構成を示す図である。

【図2】本発明の第1の実施形態に係る通信装置の動作例を示す図である。

【図3】本発明の第2の実施形態に係る通信装置の構成を示す図である。

【図4】本発明の第2の実施形態に係る通信装置の動作例を示す図である。

【図5】従来の通信装置の構成を示す図である。

50

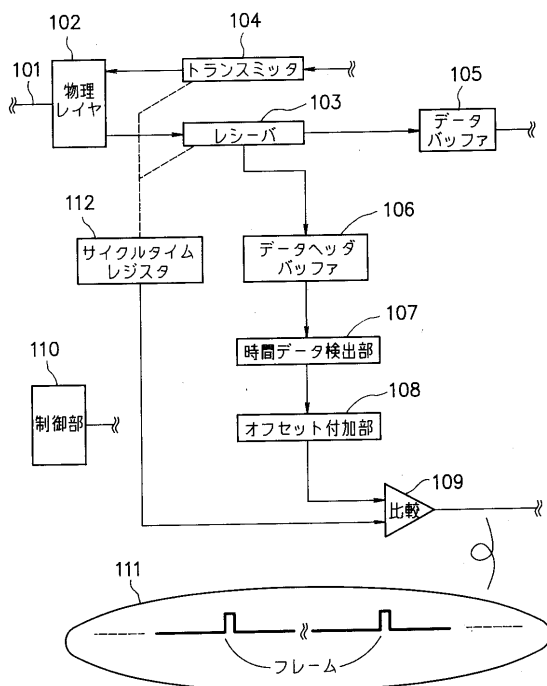
【図6】従来の通信装置の動作例を示す図である。

【符号の説明】

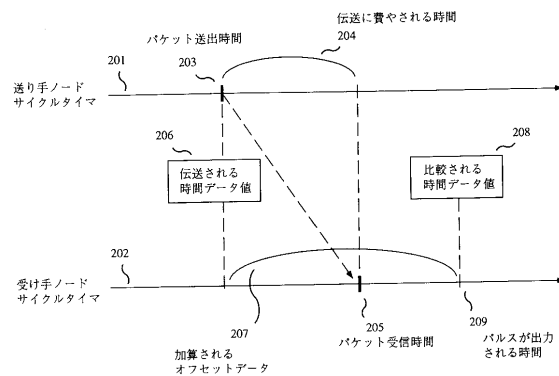
- 107 時間データ検出部
- 108 オフセット付加部
- 109 比較器
- 110 制御部
- 111 フレームパルス
- 112 サイクルタイムレジスタ
- 308 オフセット付加部
- 310 制御部

10

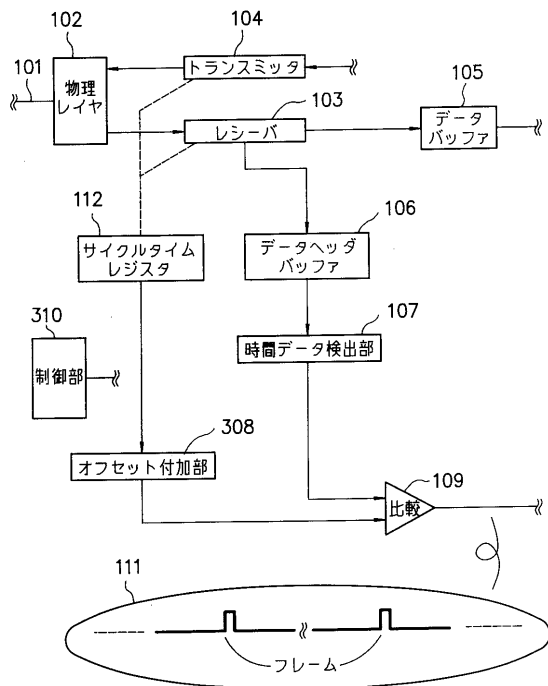
【図1】



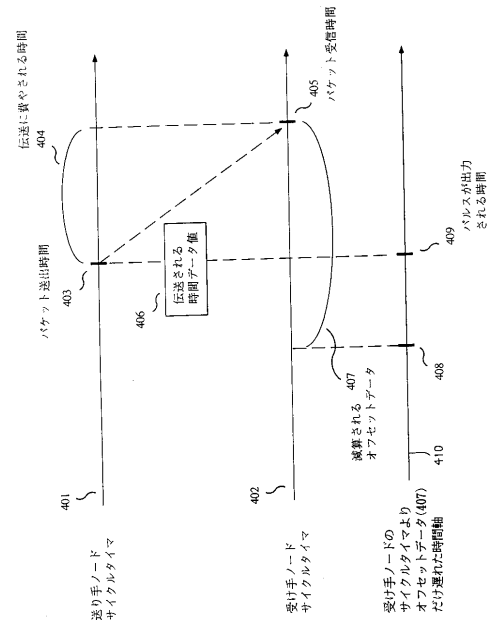
【図2】



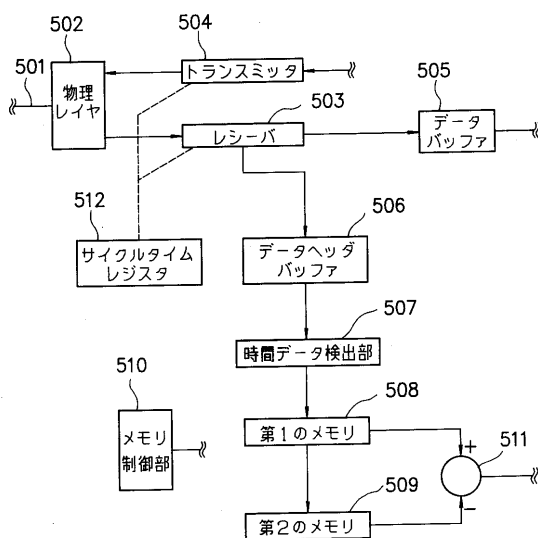
【図 3】



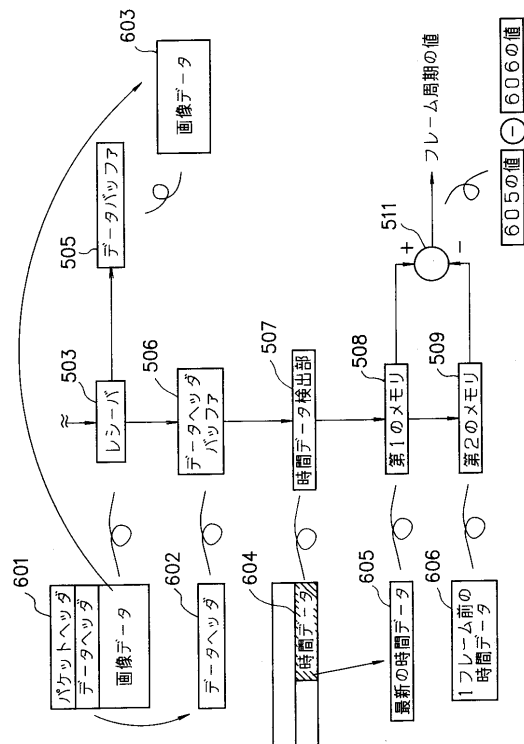
【図 4】



【図 5】



【図 6】



フロントページの続き

- (56)参考文献 特開平07-327032(JP,A)
国際公開第96/002098(WO,A1)
特開平10-136355(JP,A)
特開平10-51732(JP,A)
特開平9-18822(JP,A)

- (58)調査した分野(Int.Cl.,DB名)
H04L 12/28
H04L 7/00