

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成19年3月8日(2007.3.8)

【公開番号】特開2006-60703(P2006-60703A)
 【公開日】平成18年3月2日(2006.3.2)
 【年通号数】公開・登録公報2006-009
 【出願番号】特願2004-242634(P2004-242634)
 【国際特許分類】

H 0 3 M 7/30 (2006.01)
G 0 6 F 17/14 (2006.01)
H 0 4 N 1/41 (2006.01)
H 0 4 N 7/30 (2006.01)

【F I】

H 0 3 M 7/30 A
 G 0 6 F 17/14 S
 H 0 4 N 1/41 B
 H 0 4 N 7/133 Z

【手続補正書】

【提出日】平成19年1月22日(2007.1.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

整数で表現される4つのベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、
 行列演算、

$$\frac{1}{1+a^2} \begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix} \begin{bmatrix} X_0 \\ X_1 \\ X_2 \\ X_3 \end{bmatrix}$$

によって、1より大きな奇数である係数 a に従って、整数で表現される変換データを求めるデータ変換装置であって、

係数 a 、及び、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、記憶保持する記憶保持手段と、

以下の演算を行う第1乃至第4の演算手段と、

第1演算手段： $D_0 = X_0 + a X_1 + a X_2 + a^2 X_3$

第2演算手段： $D_1 = a X_0 - X_1 + a^2 X_2 - a X_3$

第3演算手段： $D_2 = a X_0 + a^2 X_1 - X_2 - a X_3$

第4演算手段： $D_3 = a^2 X_0 - a X_1 - a X_2 + X_3$

前記記憶保持手段に記憶保持された係数 a 、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を前記第1乃至第4の演算手段に分配する分配手段と、

前記第 1 乃至第 4 の演算手段で得られたデータ D_0 、 D_1 、 D_2 、 D_3 の少なくとも 1 つに対して、除数 $\{1 + a^2\}$ の半分の値より小さい整数データを加算し、残りに除数の半分の値を加算することで除算前の補正データ D_0' 、 D_1' 、 D_2' 、 D_3' を演算する補正演算手段と、

該補正演算手段によって得られた補正データ D_0' 、 D_1' 、 D_2' 、 D_3' を、前記除数で除算し、該除算結果を値が小さくなる方向へ小数点以下の値を切り捨てて、変換データとして出力する出力手段と

を備えることを特徴とするデータ変換装置。

【請求項 2】

整数で表現される 4 つのベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、行列演算、

$$\frac{1}{1+a^2} \begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix} \begin{bmatrix} X_0 \\ X_1 \\ X_2 \\ X_3 \end{bmatrix}$$

によって、1 より大きな奇数である係数 a に従って、整数で表現される変換データを求めるデータ変換装置の制御方法であって、

係数 a 、及び、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、記憶保持手段に記憶保持する工程と、

以下の演算を行う第 1 乃至第 4 の演算工程と、

第 1 演算工程： $D_0 = X_0 + a X_1 + a X_2 + a^2 X_3$

第 2 演算工程： $D_1 = a X_0 - X_1 + a^2 X_2 - a X_3$

第 3 演算工程： $D_2 = a X_0 + a^2 X_1 - X_2 - a X_3$

第 4 演算工程： $D_3 = a^2 X_0 - a X_1 - a X_2 + X_3$

前記記憶保持手段に記憶保持された係数 a 、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を前記第 1 乃至第 4 の演算工程に分配する分配工程と、

前記第 1 乃至第 4 の演算工程で得られたデータ D_0 、 D_1 、 D_2 、 D_3 の少なくとも 1 つに対して、除数 $\{1 + a^2\}$ の半分の値より小さい整数データを加算し、残りに除数の半分の値を加算することで除算前の補正データ D_0' 、 D_1' 、 D_2' 、 D_3' を演算する補正演算工程と、

該補正演算工程によって得られた補正データ D_0' 、 D_1' 、 D_2' 、 D_3' を、前記除数で除算し、該除算結果を値が小さくなる方向へ小数点以下の値を切り捨てて、変換データとして出力する出力工程と

を備えることを特徴とするデータ変換装置の制御方法。

【請求項 3】

有効ビットが m ビットの整数で表現される 4 つのベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、行列演算、

$$\frac{1}{1+a^2} \begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix} \begin{bmatrix} X_0 \\ X_1 \\ X_2 \\ X_3 \end{bmatrix}$$

によって、1より大きな奇数である係数 a に従って、整数で表現される有効ビット数が m ビットの変換データ Y_0 、 Y_1 、 Y_2 、 Y_3 を求めるデータ変換装置であって、

係数 a 、及び、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、記憶保持する記憶保持手段と、

演算の際の有効ビット数を n としたとき、 2^n を除数 $\{1+a^2\}$ で除算した際の整数の商の値 R_0 を演算する第1の前処理演算手段と、

該第1の前処理演算手段で求めた商の値 R_0 に1を加算した値 R_1 を演算する第2の前処理演算手段と、

前記係数 a と前記 m に基づき、オフセット値を演算する第3の前処理演算手段と、

以下の演算を行う第1乃至第4の演算手段と、

第1演算手段： $D_0 = X_0 + aX_1 + aX_2 + a^2X_3$

第2演算手段： $D_1 = aX_0 - X_1 + a^2X_2 - aX_3$

第3演算手段： $D_2 = aX_0 + a^2X_1 - X_2 - aX_3$

第4演算手段： $D_3 = a^2X_0 - aX_1 - aX_2 + X_3$

前記記憶保持手段に記憶保持された係数 a 、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を前記第1乃至第4の演算手段に分配する分配手段と、

前記第1乃至第4の演算手段で得られたデータ D_0 、 D_1 、 D_2 、 D_3 に、前記除数の半分の値を加算する第1の加算手段と、

該第1の加算手段で加算した4つのデータのうち、3つに対して前記第3の前処理演算手段で得られたオフセット値を加算する第2の加算手段と、

該第2の加算手段の加算の少なくとも1つに前記値 R_1 を乗算し、残りに前記値 R_0 を乗算する乗算手段と、

該乗算手段で乗算した結果を、前記 2^n で除算するため、 n ビット分だけ下位方向にシフトするシフト手段と、

該シフト手段で得られた値のうち、前記第2の加算手段での加算対象となったデータについて前記オフセット値に対応する値を減算する減算手段と

を備えることを特徴とするデータ変換装置。

【請求項4】

有効ビットが m ビットの整数で表現される4つのベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、
行列演算、

$$\frac{1}{1+a^2} \begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix} \begin{bmatrix} X_0 \\ X_1 \\ X_2 \\ X_3 \end{bmatrix}$$

によって、1より大きな奇数である係数 a に従って、整数で表現される有効ビット数が m ビットの変換データ Y_0 、 Y_1 、 Y_2 、 Y_3 を求めるデータ変換装置の制御方法であって、

係数 a 、及び、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を入力し、記憶保持手段に記憶保持する工程と、

演算の際の有効ビット数を n としたとき、 2^n を除数 $\{1 + a^2\}$ で除算した際の整数の商の値 R_0 を演算する第1の前処理演算工程と、

該第1の前処理演算工程で求めた商の値 R_0 に1を加算した値 R_1 を演算する第2の前処理演算工程と、

前記係数 a と前記 m に基づき、オフセット値を演算する第3の前処理演算工程と、

以下の演算を行う第1乃至第4の演算工程と、

$$\text{第1演算工程： } D_0 = X_0 + aX_1 + aX_2 + a^2X_3$$

$$\text{第2演算工程： } D_1 = aX_0 - X_1 + a^2X_2 - aX_3$$

$$\text{第3演算工程： } D_2 = aX_0 + a^2X_1 - X_2 - aX_3$$

$$\text{第4演算工程： } D_3 = a^2X_0 - aX_1 - aX_2 + X_3$$

前記記憶保持手段に記憶保持された係数 a 、ベクトルデータ X_0 、 X_1 、 X_2 、 X_3 を前記第1乃至第4の演算工程に分配する分配工程と、

前記第1乃至第4の演算工程で得られたデータ D_0 、 D_1 、 D_2 、 D_3 に、前記除数の半分の値を加算する第1の加算工程と、

該第1の加算工程で加算した4つのデータのうち、3つに対して前記第3の前処理演算工程で得られたオフセット値を加算する第2の加算工程と、

該第2の加算工程の加算の少なくとも1つに前記値 R_1 を乗算し、残りに前記値 R_0 を乗算する乗算工程と、

該乗算工程で乗算した結果を、前記 2^n で除算するため、 n ビット分だけ下位方向にシフトするシフト工程と、

該シフト工程で得られた値のうち、前記第2の加算工程での加算対象となったデータについて前記オフセット値に対応する値を減算する減算工程と

を備えることを特徴とするデータ変換装置の制御方法。

【請求項5】

4つの整数で構成されるベクトルデータに下記行列 (a は4以上の偶数) を乗算する積和演算手段と、

$$\begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix}$$

該演算結果に整数値を加算する手段と、

各加算結果を $1 + a \times a$ なる除数でもって割り算を行なって商を求める除算手段と、

該商が持つ丸め誤差を求める誤差演算手段と、

丸め誤差が所定の範囲に入っているかどうかを判定する手段と

を有し、該判定結果に基づき、4つの商の一部に1を加算もしくは減算することを特徴とするデータ変換装置。

【請求項6】

4つの整数からなるベクトルデータに下記行列 (a は4以上の偶数) を乗算する積和演算工程と、

$$\begin{bmatrix} 1 & a & a & a^2 \\ a & -1 & a^2 & -a \\ a & a^2 & -1 & -a \\ a^2 & -a & -a & 1 \end{bmatrix}$$

該演算結果に整数値を加算する手段と、

各加算結果を $1 + a \times a$ なる除数でもって割り算を行なって商を求める除算工程と、

該商が持つ丸め誤差を求める誤差演算工程と、

丸め誤差が所定の範囲に入っているかどうかを判定する工程と

を備え、該判定結果に基づき、4つの商の一部に1を加算もしくは減算することを特徴とするデータ変換装置の制御方法。

【請求項7】

請求項1又は3又は5のいずれか1項に記載のデータ変換装置を一部に用いたことを特徴とする2次元DCT変換処理装置。

【請求項8】

請求項1又は3又は5のいずれか1項に記載のデータ変換装置を一部に用いたことを特徴とする可逆符号化処理装置。