



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

205 520

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 23 09 78
(21) PV 6162-78

(51) Int. Cl. H 03 K 21/16

(40) Zveřejněno 29 08 80
(45) Vydáno 01 09 83

(75)

Autor vynálezu HOLUB IGOR ing., PRAHA

(54) Zapojení obvodu pro vytvoření přenosového signálu do vyššího
stupně čítače

1

Vynález se týká zapojení obvodu pro vytvoření přenosového signálu do vyššího stupně čítače, které je použitelné zejména při konstrukci reversibilního čítače.

Příkladem dosud známých zapojení a provedení obvodů pro stejný účel, pro něž bylo vytvořeno zapojení dle vynálezu, je monolitický obvod se střední hustotou integrace pro dvojkové čítače o 4 bitech nebo dvojkové čítače o 3 bitech, průmyslově vyráběný typ Tesla MH7493, případně další obdobné typy. Tento typ představuje nejjednodušší zapojení, v němž je přenosový signál vytvořen přímo jako výstup v kaskádě zapojeného předcházejícího klopného obvodu. Tento způsob vytvoření přenosového signálu je sice velmi jednoduchý, ale není použitelný pro konstrukci obousměrných čítačů.

Příkladem zapojení obousměrných čítačů je zapojení monolitického obvodu Tesla MH74193, u něhož je výstup vytvořen výstupem hradla pro negovaný logický součin s 5 výstupy, přičemž pro každý z obou směrů čítání je použito jedno hradlo. Čítač s takto vytvořeným přenosem do vyšších stupňů je určen pro takový způsob činnosti, při němž změna stavu čítače nastává teprve se závěrnou, tj. sestupnou hranou výstupního čítaného impulsu. U vyšších stupňů čítače nastává změna stavu čítače ještě později vlivem zpoždění, způsobeného průchodem signálu hradla pro vytvoření negovaného logického součinu. Tím dochází k tomu, že reakce čítače na vstupní impuls je zpožděna minimálně o dobu rovnou trvání to-

205 520

hoto impulsu.

Obdobně je řešeno vytvoření přenosového signálu u všech známých obousměrných čítačů, jako například je čítač Tesla MH 74 192.

Účelem a výhodou vynálezu je zjednodušení stávajících známých zapojení a vytvoření přenosového signálu, který je v daném kritickém časovém intervalu konstantní.

Podstatou předmětu vynálezu je zapojení obvodu pro vytvoření přenosového signálu do vyššího stupně čítače, které je použitelné při konstrukci reversibilního čítače. Podle vynálezu je toto zapojení vytvořeno ze dvoustavového obvodu, jehož vstup je připojen ke vstupu zapojení a zároveň ke vstupu otevíracího obvodu, jehož výstup je spojen s prvním vstupem hradla. Druhý vstup hradla je spojen s výstupem dvoustavového obvodu a výstup hradla je spojen s výstupem zapojení. Podle vynálezu je při první alternativě dvoustavový obvod vytvořen z klopného obvodu typu T, při druhé alternativě je dvoustavový obvod vytvořen ze klopného obvodu typu D, jehož negovaný výstup je spojen se vstupem D, při třetí alternativě je dvoustavový obvod vytvořen ze klopného obvodu typu JK, u něhož je na vstupy J a K trvale přiváděn signál odpovídající logické jedničce. Podle vynálezu je při všech alternativách dvoustavového obvodu otevírací obvod vytvořen alespoň z jednoho invertoru.

Podstata vynálezu je v dalším vysvětlena na příkladu jeho provedení pomocí připojených výkresů, na nichž je znázorněno: na obr. 1 - základní blokové schéma zapojení obvodu pro vytvoření přenosu digitálních signálů do vyššího řádu čítače, na obr. 2 - příklad konkrétního zapojení pro vytvoření přenosu.

Na obr. 1 je vstup dvoustavového obvodu 1 připojen ke vstupu 2 zapojení, který je určen pro přívod digitálního signálu z nižšího stupně čítače. Zároveň je vstup 2 spojen se vstupem otevíracího obvodu 3, jehož výstup je spojen s prvním vstupem hradla 4 pro vytvoření logického součinu. Druhý vstup hradla 4 je spojen s výstupem dvoustavového obvodu 1 a výstup hradla 4 je spojen s výstupem 5 zapojení, který je určen pro přívod digitálního signálu do vyššího stupně čítače a tím pro vytvoření přenosu.

Na obr. 2 je vstup dvoustavového obvodu 6 připojen ke vstupu 7 zapojení obvodu pro vytvoření přenosového signálu do vyššího stupně čítače a zároveň ke vstupu invertoru 8, jehož výstup je spojen s prvním vstupem hradla 9 pro vytvoření negovaného logického součinu. Výstup hradla 9 je připojen k prvnímu výstupu 10 zapojení. Přímý výstup dvoustavového obvodu 6 je připojen ke druhému výstupu 11 zapojení a negovaný výstup dvoustavového obvodu 6 je připojen jednak ke druhému vstupu hradla 9, jednak ke třetímu výstupu 12 zapojení.

Činnost obvodů zapojených podle obr. 1 je následující: v případě, že vstup 2 podle obr. 1 případně vstup 7 podle obr. 2 je vstupem prvního stupně čítače a tedy vstupem celého čítače, je na tento vstup přiveden čítaný impuls; v případě, že vstup 2 podle obr. 1 případně vstup 7 podle obr. 2 je vstupem druhého až k-tého stupně čítače, je na tento vstup přiváděn přenosový impuls. Čítaný případně přenosový impuls je zaveden jednak na vstup

dvoustavového obvodu 1, jednak na vstup otevíracího obvodu 3. Průchod impulzu dvoustavovým obvodem 1 je rychlejší nežli průchod impulzu otevíracím obvodem 3. Následkem toho výstup hradla 4, které působí jako obvod pro vytvoření logického součinu, není ovlivněn stavem dvoustavového obvodu 1 před jeho překlopením a je dán pouze stavem po překlopení dvoustavového obvodu 1, tedy ustáleným stavem, který se během trvání ani skončením vstupního impulzu již nemění. Pro vratné čítání lze u téhož dvoustavového obvodu 1 použít dvou nezávislých kanálů, to znamená pro každý z obou směrů čítání je užito jednoho kanálu.

Činnost obvodu podle obr. 2 je stejná jako popsáno podle obr. 1 až na to, že druhý výstup 11 a třetí výstup 12 je určený pro indikaci stavu dvoustavového obvodu 6.

PŘEDMĚT VYNÁLEZU

1. Zapojení obvodu pro vytvoření přenosového signálu do vyššího stupně čítače, které je použitelné zejména při konstrukci reversibilního čítače, vyznačené tím, že je vytvořeno ze dvoustavového obvodu (1, 6), jehož vstup je připojen ke vstupu (2, 7) zapojení a zároveň ke vstupu otevíracího obvodu (3, 8), jehož výstup je spojen s prvním vstupem hradla (4, 9), druhý vstup hradla (4, 9) je spojen s výstupem dvoustavového obvodu (1) a výstup hradla (4, 9) je spojen s výstupem (5) zapojení.

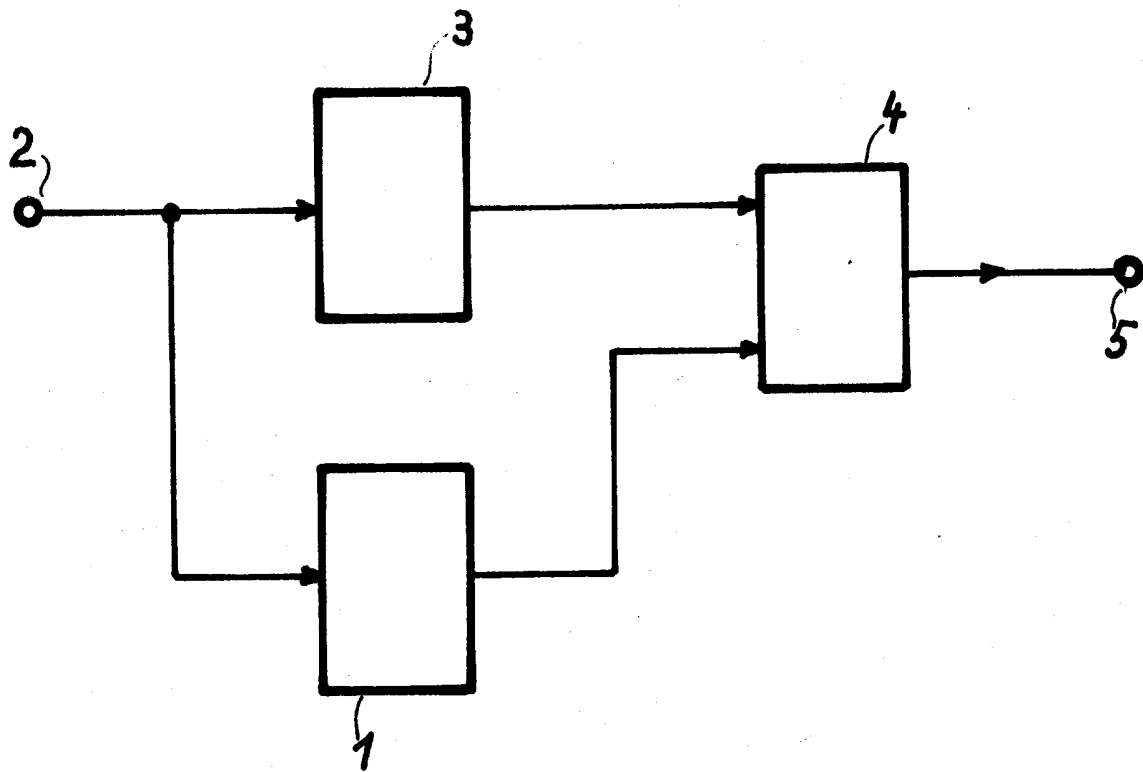
2. Zapojení podle bodu 1, vyznačené tím, že dvoustavový obvod (1) je vytvořen z klop-ného obvodu typu T.

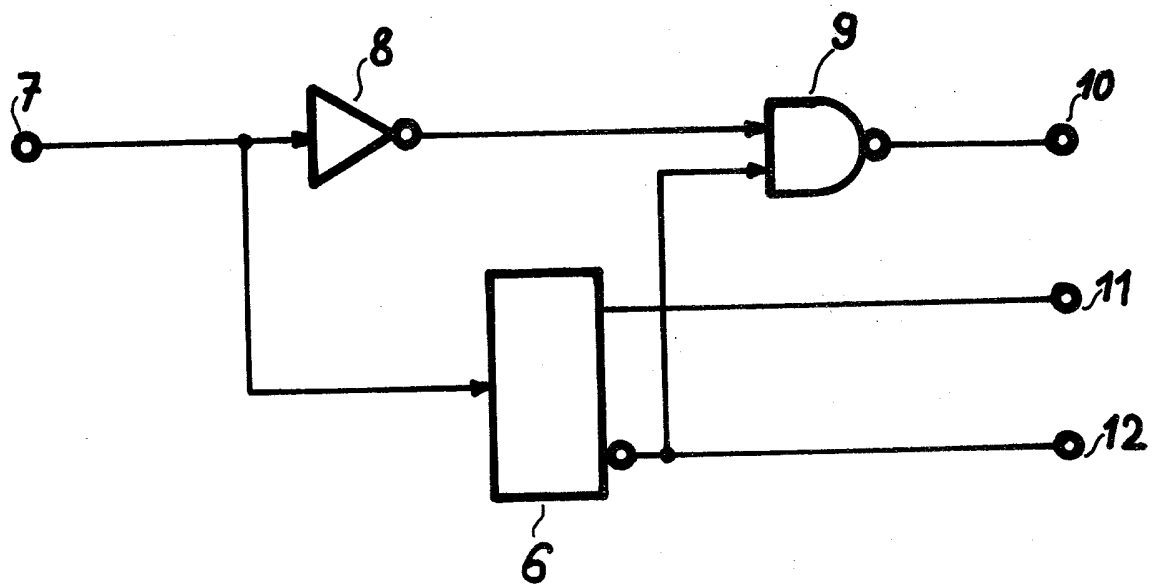
3. Zapojení podle bodu 1, vyznačené tím, že dvoustavový obvod (1) je vytvořen z klop-ného obvodu typu D, u něhož je negovaný výstup spojen se vstupem D.

4. Zapojení podle bodu 1, vyznačené tím, že dvoustavový obvod (1) je vytvořen z klop-ného obvodu typu JK, u něhož jsou vstupy J a K trvale připojeny ke zdroji signálu odpovídajícího logické jedničce.

5. Zapojení podle bodů 1 až 4, vyznačené tím, že otevírací obvod (3) je vytvořen aspoň z jednoho invertoru (8).

2 výkresy

*Обр. 1*



Obr. 2