

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成21年6月18日(2009.6.18)

【公開番号】特開2006-217410(P2006-217410A)

【公開日】平成18年8月17日(2006.8.17)

【年通号数】公開・登録公報2006-032

【出願番号】特願2005-29614(P2005-29614)

【国際特許分類】

H 04 N	5/335	(2006.01)
H 04 N	1/028	(2006.01)
H 04 N	5/235	(2006.01)
H 01 L	27/146	(2006.01)
H 01 L	27/148	(2006.01)

【F I】

H 04 N	5/335	E
H 04 N	5/335	P
H 04 N	1/028	Z
H 04 N	5/235	
H 01 L	27/14	A
H 01 L	27/14	B

【手続補正書】

【提出日】平成21年4月23日(2009.4.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

光を受光して光電荷を生成するフォトダイオードと、

前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、

蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、

を備えた光センサ。

【請求項2】

光を受光して光電荷を生成するフォトダイオードと、

前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、

蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、

を有する画素が一次元または二次元のアレイ状に複数個集積された固体撮像装置。

【請求項3】

前記画素は、

前記フォトダイオードに接続され前記光電荷を転送する転送トランジスタと、

前記転送トランジスタを介して前記光電荷が転送されるフローティング領域と、をさらに有する、請求項2に記載の固体撮像装置。

【請求項4】

光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され前記光電荷を転送する転送トランジスタと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、をそれぞれ有する複数の画素と、

各画素の前記各転送トランジスタを介して前記各フォトダイオードに接続された一つのフローティング領域と、

を有する画素ブロックを一次元または二次元のアレイ状に複数個集積された固体撮像装置。

【請求項 5】

前記フローティング領域に接続され前記蓄積容量素子および前記フローティング領域内の信号電荷を排出するためのリセットトランジスタと、

前記フローティング領域と前記蓄積容量素子との間に設けられたトランジスタと、

前記フローティング領域の信号電荷、または前記フローティング領域および前記蓄積容量素子の双方の信号電荷を電圧として読み出すための增幅トランジスタと、

前記増幅トランジスタに接続され前記画素を選択するための選択トランジスタと、

をさらに有する請求項 3 または 4 に記載の固体撮像装置。

【請求項 6】

前記蓄積容量素子に接続して形成され、前記蓄積容量素子および前記フローティング領域内の信号電荷を排出するためのリセットトランジスタと、

前記フローティング領域と前記蓄積容量素子との間に設けられたトランジスタと、

前記フローティング領域の信号電荷、または前記フローティング領域および前記蓄積容量素子の双方の信号電荷を電圧として読み出すための増幅トランジスタと、

前記増幅トランジスタに接続され前記画素を選択するための選択トランジスタと、

をさらに有する請求項 3 または 4 に記載の固体撮像装置。

【請求項 7】

前記オーバーフローゲートはMOS型トランジスタまたは接合型トランジスタからなる請求項 2 ~ 6 のいずれか一つに記載の固体撮像装置。

【請求項 8】

前記オーバーフローゲートは接合型トランジスタからなり、該接合型トランジスタのゲートを形成する半導体領域は、前記フォトダイオードの表面領域を形成する半導体領域と、前記フォトダイオードおよび前記オーバーフローゲートが形成されるウェル領域と、に接続された、請求項 2 ~ 6 のいずれか一つに記載の固体撮像装置。

【請求項 9】

前記転送トランジスタは、前記転送トランジスタを構成する基板の表面または表面近傍から所定の深さまで形成された前記転送トランジスタのチャネルと同じ導電型の半導体層を有する埋め込みチャネル型である、請求項 2 ~ 8 のいずれか一つに記載の固体撮像装置。

【請求項 10】

前記オーバーフローゲートは、前記オーバーフローゲートを構成する基板の所定の深さにおいて形成され、前記オーバーフローゲートのチャネルと同じ導電型であり、前記オーバーフローゲートのパンチスルーブの障壁を低減する半導体層を有する、請求項 2 ~ 8 のいずれか一つに記載の固体撮像装置。

【請求項 11】

前記蓄積容量素子は、前記固体撮像装置を構成する半導体基板の表層部分に形成された下部電極となる半導体領域と、前記半導体領域上に形成された容量絶縁膜と、前記容量絶縁膜上に形成された上部電極とを有する、請求項 2 ~ 10 のいずれか一つに記載の固体撮像装置。

【請求項 12】

前記蓄積容量素子は、前記固体撮像装置を構成する基板上に形成された下部電極と、前

記下部電極上に形成された容量絶縁膜と、前記容量絶縁膜上に形成された上部電極とを有する、請求項2～10のいずれか一つに記載の固体撮像装置。

【請求項13】

前記蓄積容量素子は、前記固体撮像装置を構成する半導体基板に形成されたトレンチの内壁に形成された下部電極となる半導体領域と、前記トレンチの内壁を被覆して形成された容量絶縁膜と、前記容量絶縁膜を介して前記トレンチを埋め込んで形成された上部電極とを有する、請求項2～10のいずれか一つに記載の固体撮像装置。

【請求項14】

前記フローティング領域または前記フローティング領域および前記蓄積容量素子の双方に転送された光電荷から得られた電圧信号と、

前記フローティング領域または前記フローティング領域および前記蓄積容量素子の双方のリセットレベルの電圧信号と、の差分を取るノイズキャンセル手段と、

をさらに有する請求項5または6に記載の固体撮像装置。

【請求項15】

前記フローティング領域および前記蓄積容量素子のリセットレベルの電圧信号を記憶する記憶手段をさらに有する請求項14に記載の固体撮像装置。

【請求項16】

光を受光して光電荷を生成するフォトダイオードと、

前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、

蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、を含み、

前記オーバーフローゲートは、前記フォトダイオードと前記蓄積容量素子の間のポテンシャル障壁を低下させる領域を含むことを特徴とする光センサ。

【請求項17】

光を受光して光電荷を生成するフォトダイオードと、

前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、

蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、を含み、

前記オーバーフローゲートは、前記フォトダイオードと前記蓄積容量素子の間のポテンシャル障壁を低下させるポテンシャル領域を有する画素が一次元または二次元のアレイ状に複数個集積されたことを特徴とする固体撮像装置。

【請求項18】

光を受光して光電荷を生成するフォトダイオードと、

前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、

蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、を含み、

前記オーバーフローゲートは、ゲート領域を有する接合トランジスタを備え、当該接合トランジスタの前記ゲート領域は接地されている構成を備えた画素が一次元または二次元のアレイ状に複数個集積されたことを特徴とする固体撮像装置。

【請求項19】

請求項18において、前記オーバーフローゲートの前記ゲート領域は、前記フォトダイオードの接地された領域と電気的に接続され、これによって、前記オーバーフローゲートの前記ゲート領域は前記フォトダイオードの接地された領域を介して接地されていることを特徴とする固体撮像装置。

【請求項20】

請求項18又は19において、前記オーバーフローゲートは、接合型トランジスタと、前記フォトダイオードと前記蓄積容量素子の間のポテンシャル障壁を低下させるポテンシ

ヤル領域を含むことを特徴とする固体撮像装置。

【請求項 2 1】

請求項 1 7 又は 2 0 において、前記フォトダイオードは p n 接合を形成する一導電型の領域と逆導電型の領域とを含み、前記オーバーフローゲートの前記ポテンシャル領域は、前記オーバーフローゲートを構成する前記接合型トランジスタの下部に設けられた半導体領域を含むことを特徴とする固体撮像装置。

【請求項 2 2】

請求項 2 1 において、前記ポテンシャル領域は、前記フォトダイオードの領域と深さ方向に一部重なるように形成されていることを特徴とする固体撮像装置。

【請求項 2 3】

請求項 2 2 において、前記ポテンシャル領域は、前記第 1 の領域と所定の深さにおいて接続された部分を含むことを特徴とする固体撮像装置。

【請求項 2 4】

請求項 2 2 において、前記ポテンシャル領域は、所定の深さ位置において、前記ゲート領域を超えて延びていることを特徴とする固体撮像装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【発明の名称】光センサおよび固体撮像装置

【技術分野】

【0 0 0 1】

本発明は光センサおよび固体撮像装置に関し、特に C M O S 型あるいは C C D 型の二次元ないし是一次元固体撮像装置と当該固体撮像装置の動作方法に関する。

【背景技術】

【0 0 0 2】

C M O S (Complementary Metal-Oxide-Semiconductor) イメージセンサあるいは C C D (Charge Coupled Device) イメージセンサなどのイメージセンサは、その特性向上とともに、デジタルカメラ、カメラ付き携帯電話、スキャナなどの用途に幅広く使用されてきている。

【0 0 0 3】

上記のイメージセンサはさらなる特性向上が望まれており、そのひとつがダイナミックレンジを広くすることである。従来用いられているイメージセンサのダイナミックレンジは、例えば 3 ~ 4 枝 (60 ~ 80 dB) 程度にとどまっており、肉眼や銀塩フィルムに匹敵する 5 ~ 6 枝 (100 ~ 120 dB) 以上のダイナミックレンジをもつ高画質イメージセンサの実現が望まれている。

【0 0 0 4】

上記のイメージセンサの画質特性を向上させる技術として、例えば非文献 1 などに、高感度および高 S / N 比化するために、各画素のフォトダイオードに隣接したフローティングディフュージョンで発生するノイズ信号と当該ノイズ信号に光信号が加算された信号とをそれぞれ読み出し、両者の差分をとることでノイズを抑圧する技術が開発されている。しかしこの方法でもダイナミックレンジは 80 dB 程度以下であり、これより広いダイナミックレンジ化することが望まれている。

【0 0 0 5】

例えば特許文献 1 には、図 3 7 に示すように、フォトダイオード P D に高感度低照度側の小容量 C 1 のフローティングディフュージョンと低感度高照度側の大容量 C 2 のフローティングディフュージョンを接続して、低照度側の出力 O U T 1 と高照度側出力 O U T 2 をそれぞれ出力することで広ダイナミックレンジ化する技術が開示されている。

【 0 0 0 6 】

また、特許文献 2 には、図 3 8 に示すように、フローティングディフュージョン F D の容量 C S を可変とした広ダイナミックレンジ化技術が開示されている。他には、短い露光時間による高照度側に対応した撮像と長い露光時間により低照度に対応した撮像の異なる 2 回以上の露光時間に分割する広ダイナミックレンジ化する技術が開示されている。

【 0 0 0 7 】

また、特許文献 3 および非特許文献 2 には、図 3 9 に示すように、フォトダイオード P D と容量 C の間にトランジスタスイッチ T を設け、1 回目の露光期間でスイッチ T をオンして光信号電荷をフォトダイオード P D と容量 C の両方に蓄積し、2 回目の露光時間でスイッチ T をオフして前者の蓄積電荷に加えてフォトダイオード P D で光電荷を蓄積することで広ダイナミックレンジ化する技術が開示されている。ここで、飽和を上回る光照射があった場合、過剰電荷はリセットトランジスタ R を介して排出されることが開示されている。

【 0 0 0 8 】

また、特許文献 4 には、図 4 0 に示すように、フォトダイオード P D として容量 C を従来よりも大きなものを使用することで高照度撮像に対応できるようにする技術が開示されている。

【 0 0 0 9 】

また、非特許文献 3 には、図 4 1 に示すように、フォトダイオード P D からの光電流信号を、M O S トランジスタを組み合わせて構成されている対数変換回路により、対数変換しながら蓄積および出力することで、広ダイナミックレンジ化する技術が開示されている。

【 0 0 1 0 】

【特許文献 1】特開 2 0 0 3 - 1 3 4 3 9 6 号公報

【特許文献 2】特開 2 0 0 0 - 1 6 5 7 5 4 号公報

【特許文献 3】特開 2 0 0 2 - 7 7 7 3 7 号公報

【特許文献 4】特開平 5 - 9 0 5 5 6 号公報

【非特許文献 1】S. Inoue et al., IEEE Workshop on CCDs and Advanced Image Sensor 2001, pp.16-19.

【非特許文献 2】Y. Muramatsu et al., IEEE Journal of Solid-state Circuits, Vol.38, No.1, 2003.

【非特許文献 3】映像情報メディア学会誌, Vol. 57, 2003.

【発明の開示】**【発明が解決しようとする課題】****【 0 0 1 1 】**

しかしながら、上記の特許文献 1、2、3 および非特許文献 2 に記載の方法あるいは異なる 2 回以上の露光時間で撮像する方法では、低照度の撮像と高照度側の撮像を異なる時刻において行っているので、撮像時間にずれが生じ動画撮像の画質を損なうという問題がある。

【 0 0 1 2 】

また、上記の特許文献 4 および特許文献 3 に記載の方法では、高照度側の撮像に対応するようにして広ダイナミックレンジを達成できるものの、低照度側の撮像に関しては低感度、低 S / N 比となってしまい、画質を損なうという問題がある。

【 0 0 1 3 】

上記のように、C M O S イメージセンサなどのイメージセンサにおいて、高感度、高 S / N 比を維持したままで広ダイナミックレンジ化を達成することが困難になっていた。また、上記のことは二次元アレイに画素を配置したイメージセンサに限ったことではなく、画素を一次元に配置したリニアセンサや複数の画素を持たない光センサでも同様であった。

【 0 0 1 4 】

本発明は、上記の状況に鑑みてなされたものであり、本発明の目的は、高感度、高 S / N 比を維持したままで広ダイナミックレンジ化できる固体撮像素子とその動作方法を提供することである。

本発明の他の目的は、更に、電荷の蓄積時において、電荷をフォトダイオードから蓄積容量へスムーズに移動させることができる光センサ及び／又は固体撮像装置を提供することである。

【課題を解決するための手段】

【0015】

上記の目的を達成するため、本発明の光センサは、光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、を備えたことを特徴とする。

【0016】

上記の目的を達成するため、本発明の固体撮像装置は、光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、を有する画素が一次元または二次元のアレイ状に複数個集積されていることを特徴とする。

【0017】

上記の本発明の固体撮像装置は、好適には、前記画素が、前記フォトダイオードに接続され前記光電荷を転送する転送トランジスタと、前記転送トランジスタを介して前記光電荷が転送されるフローティング領域と、をさらに有する。

【0018】

上記の目的を達成するため、本発明の固体撮像装置は、光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され前記光電荷を転送する転送トランジスタと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、をそれぞれ有する複数の画素と、各画素の前記各転送トランジスタを介して前記各フォトダイオードに接続された一つのフローティング領域と、を有する画素ブロックを一次元または二次元のアレイ状に複数個集積されていることを特徴とする。

【0019】

上記の本発明の固体撮像装置は、好適には、前記フローティング領域に接続され前記蓄積容量および前記フローティング領域内の信号電荷を排出するためのリセットトランジスタと、前記フローティング領域と前記蓄積容量との間に設けられたトランジスタと、前記フローティング領域の信号電荷、または前記フローティング領域および前記蓄積容量素子の双方の信号電荷を電圧として読み出すための增幅トランジスタと、前記増幅トランジスタに接続され前記画素を選択するための選択トランジスタと、をさらに有する。

【0020】

上記の本発明の固体撮像装置は、好適には、前記蓄積容量に接続して形成され、前記蓄積容量および前記フローティング領域内の信号電荷を排出するためのリセットトランジスタと、前記フローティング領域と前記蓄積容量との間に設けられたトランジスタと、前記フローティング領域の信号電荷、または前記フローティング領域および前記蓄積容量素子の双方の信号電荷を電圧として読み出すための增幅トランジスタと、前記増幅トランジスタに接続され前記画素を選択するための選択トランジスタと、をさらに有する。

【0021】

上記の本発明の固体撮像装置は、好適には、前記オーバーフローゲートがMOS型トランジスタまたは接合型トランジスタからなる。

【0022】

上記の本発明の固体撮像装置は、好適には、前記オーバーフローゲートが接合型トランジスタからなり、該接合型トランジスタのゲートを形成する半導体領域は、前記フォトダイオードの表面領域を形成する半導体領域と、前記フォトダイオードおよび前記オーバーフローゲートが形成されるウェル領域と、に接続される。

【0023】

上記の本発明の固体撮像装置は、好適には、前記転送トランジスタが、前記転送トランジスタを構成する基板の表面または表面近傍から所定の深さまで形成された前記転送トランジスタのチャネルと同じ導電型の半導体層を有する埋め込みチャネル型である。

【0024】

上記の本発明の固体撮像装置は、好適には、前記オーバーフローゲートが、前記オーバーフローゲートを構成する基板の所定の深さにおいて形成され、前記オーバーフローゲートのチャネルと同じ導電型であり、前記オーバーフローゲートのパンチスルーパーの障壁を低減する半導体層を有する。

【0025】

上記の本発明の固体撮像装置は、好適には、前記蓄積容量素子が、前記固体撮像装置を構成する半導体基板の表層部分に形成された下部電極となる半導体領域と、前記半導体領域上に形成された容量絶縁膜と、前記容量絶縁膜上に形成された上部電極とを有する。

【0026】

上記の本発明の固体撮像装置は、好適には、前記蓄積容量素子が、前記固体撮像装置を構成する基板上に形成された下部電極と、前記下部電極上に形成された容量絶縁膜と、前記容量絶縁膜上に形成された上部電極とを有する。

【0027】

上記の本発明の固体撮像装置は、好適には、前記蓄積容量素子が、前記固体撮像装置を構成する半導体基板に形成されたトレンチの内壁に形成された下部電極となる半導体領域と、前記トレンチの内壁を被覆して形成された容量絶縁膜と、前記容量絶縁膜を介して前記トレンチを埋め込んで形成された上部電極とを有する。

【0028】

上記の本発明の固体撮像装置は、好適には、前記フローティング領域または前記フローティング領域および前記蓄積容量素子の双方に転送された光電荷から得られた電圧信号と、前記フローティング領域または前記フローティング領域および前記蓄積容量素子の双方のリセットレベルの電圧信号との差分を取りノイズキャンセル手段と、をさらに有する。

【0029】

上記の本発明の固体撮像装置は、好適には、前記フローティング領域および前記蓄積容量素子のリセットレベルの電圧信号を記憶する記憶手段をさらに有する。

本発明の別の態様によれば、光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、前記フォトダイオードと前記オーバーフローゲートとの間には、前記フォトダイオードと前記蓄積容量素子の間のポテンシャル障壁を低下させる領域とを含むことを特徴とする光センサが得られる。

本発明の他の態様によれば、光を受光して光電荷を生成するフォトダイオードと、前記フォトダイオードに接続され蓄積動作時に前記フォトダイオードからあふれる光電荷を転送するオーバーフローゲートと、蓄積動作時に前記オーバーフローゲートによって転送された光電荷を蓄積する蓄積容量素子と、前記フォトダイオードと前記オーバーフローゲートとの間には、前記フォトダイオードと前記蓄積容量素子の間のポテンシャル障壁を低下させるポテンシャル領域とを有する画素が一次元または二次元のアレイ状に複数個集積されたことを特徴とする固体撮像装置が得られる。

上記したオーバーフローゲートは、一導電型の半導体領域の表面に形成された逆導電型の半導体領域によって形成されたゲート領域を有し、前記ポテンシャル領域は、前記一導

電型の半導体領域によって形成されている。

この場合、前記フォトダイオードが接合トランジスタによって形成され、前記一導電型の第1の領域と、当該第1の領域上に設けられた逆導電型のゲート領域とを備え、前記オーバーフローゲートは前記ゲート領域と同一導電型のオーバーフロー半導体領域によって形成され、前記ポテンシャル領域は、前記オーバーフロー半導体領域の下部に設けられ、一導電型の半導体領域によって形成されている。

また、前記ポテンシャル領域は、前記第1の領域及び前記ゲート領域と深さ方向に一部重なるように形成されていてもよい。

更に、前記ポテンシャル領域は、前記第1の領域と所定の深さにおいて接続された部分を含んでいてもよいし、前記ポテンシャル領域は、所定の深さ位置において、前記ゲート領域を超えて延びていてもよい。

【発明の効果】

【0030】

本発明の固体撮像装置によれば、光を受光して光電荷を生成および蓄積するフォトダイオードによる低照度撮像において高感度、高S/N比を維持し、さらに蓄積容量にオーバーフローゲートを通じてフォトダイオードからあふれる光電荷を蓄積することで高照度における撮像を行って広ダイナミックレンジ化することができる。

【発明を実施するための最良の形態】

【0031】

以下に本発明の固体撮像装置の実施の形態について、図面を参照して説明する。

【0032】

第1実施形態

本実施例に係る固体撮像装置の一画素の等価回路図を図1に、また、概略平面図を図2に示す。

【0033】

各画素は、光を受光して光電荷を生成および蓄積するフォトダイオードPD1と、フォトダイオードPD1に隣接して設けられた光電荷を転送する転送トランジスタT2と、転送トランジスタT2を介してフォトダイオードPD1に接続して設けられたフローティング領域(フローティングディフュージョン)FD3と、蓄積動作時にフォトダイオードPD1からあふれる光電荷を転送するためのフォトダイオードPD1に隣接して設けられた光電荷を転送するオーバーフローゲートLO4と、蓄積動作時に前記フォトダイオードPD1からあふれる光電荷をオーバーフローゲートLO4を通じて蓄積する蓄積容量CS5と、フローティングディフュージョンFD3に接続して形成され、蓄積容量CS5およびフローティングディフュージョンFD3内の信号電荷を排出するためのリセットトランジスタR6と、フローティングディフュージョンFD3と蓄積容量CS5の間に設けられた蓄積トランジスタS7と、フローティングディフュージョンFD3の信号電荷またはフローティングディフュージョンFD3と蓄積容量CS5の信号電荷を電圧として読み出すための増幅トランジスタSF8と、増幅トランジスタに接続して設けられ前記画素ないしは画素ブロックを選択するための選択トランジスタX9とから構成されている。

【0034】

本実施形態に係る固体撮像装置は、上記の構成の画素が二次元または一次元のアレイ状に複数個集積されており、各画素において、オーバーフローゲートLO4、転送トランジスタT2、蓄積トランジスタS7、リセットトランジスタR6のゲート電極に、_{L010}、_{T11}、_{S12}、_{R13}の各駆動ラインが接続され、また、選択トランジスタX9のゲート電極には行シフトレジスタから駆動される画素選択ライン_{X14}が接続され、さらに、選択トランジスタX9の出力側ソースに出力ラインOUT15が接続され、列シフトレジスタにより制御されて出力される。

【0035】

選択トランジスタX9、駆動ライン_{X14}については、画素の選択、非選択動作ができるように、フローティングディフュージョンFD3の電圧を適宜な値に固定できればよ

いから、それらを省略することも可能である。

【0036】

図3-1は、本実施形態に係る固体撮像装置の画素のフォトダイオードPD1、オーバーフローゲートLO4、蓄積容量CS5の部分に相当する模式的断面図であり、図3-2は、画素のフォトダイオードPD1、転送トランジスタT2、フローティングディフュージョンFD3、蓄積トランジスタS7、蓄積容量CS5の部分に相当する模式的断面図である。

【0037】

例えば、n型シリコン半導体基板(n-sub)20にp型ウェル(p-well)21が形成されており、各画素および蓄積容量CS領域を区分するLOCOS法などによる素子分離絶縁膜(22、23、24、25)が形成され、さらに画素を分離する素子分離絶縁膜の下方に相当するp型ウェル21中には、p+型分離領域(26、27、28、29)が形成されている。p型ウェル21中にn型半導体領域30が形成され、その表層にp+型半導体領域31が形成され、このpn接合により電荷転送埋め込み型のフォトダイオードPDが構成されている。pn接合に適当なバイアスを印加して発生させた空乏層中に光LTが入射すると、光電効果により光電荷が生じる。

【0038】

n型半導体領域30の端部においてp+型半導体領域31よりはみ出して形成された領域があり、この領域から所定の距離を離間してp型ウェル21の表層にn+型半導体領域32が形成されている。

【0039】

また、n型半導体領域30の端部においてp+型半導体領域31よりはみ出して形成されたもうひとつの領域があり、この領域から所定の距離を離間してp型ウェル21の表層にフローティングディフュージョンFDとなるn+型半導体領域33が形成され、さらにこの領域から所定の距離を離間して前記n+型半導体領域34が形成されている。

【0040】

ここで、n型半導体領域30とn+型半導体領域32に係る領域において、p型ウェル21上面に酸化シリコンなどからなるゲート絶縁膜35を介してポリシリコンなどからなるゲート電極36が形成され、n型半導体領域30とn+型半導体領域32をソース・ドレインとし、p型ウェル21の表層にチャネル形成領域を有するオーバーフローゲートLOが構成されている。

【0041】

また、n型半導体領域30とn+型半導体領域33に係る領域において、p型ウェル21上面に酸化シリコンなどからなるゲート絶縁膜37を介してポリシリコンなどからなるゲート電極38が形成され、n型半導体領域30とn+型半導体領域33をソース・ドレインとし、p型ウェル21の表層にチャネル形成領域を有する転送トランジスタTが構成されている。

【0042】

また、n+型半導体領域33とn+型半導体領域34に係る領域において、p型ウェル21上面に酸化シリコンなどからなるゲート絶縁膜39を介してポリシリコンなどからなるゲート電極40が形成され、n+型半導体領域33とn+型半導体領域34をソース・ドレインとし、p型ウェル21の表層にチャネル形成領域を有する蓄積トランジスタSが構成されている。

【0043】

また、素子分離絶縁膜(23、24)で区分された領域において、p型ウェル21の表層に下部電極となるp+型半導体領域41が形成されており、この上層に酸化シリコンなどからなる容量絶縁膜42を介してポリシリコンなどからなる上部電極43が形成されており、これらから蓄積容量CSが構成されている。

【0044】

オーバーフローゲートLO、転送トランジスタT、蓄積トランジスタSおよび蓄積容量

C Sを被覆して、酸化シリコンなどからなる絶縁膜4 4が形成されており、n +型半導体領域3 2、n +型半導体領域3 3、n +型半導体領域3 4、および上部電極4 3に達する開口部が形成され、n +型半導体領域3 2および上部電極4 3を接続する配線4 5と、n +型半導体領域3 3に接続する配線4 6とがそれぞれ形成されている。

【0 0 4 5】

また、転送トランジスタTのゲート電極3 8には駆動ライン_Tが接続して設けられており、また、蓄積トランジスタSのゲート電極4 0には駆動ライン_Sが接続して設けられている。

【0 0 4 6】

オーバーフローゲートLOのゲート電極3 6には駆動ライン_{LO}が接続して設けられている。駆動ライン_{LO}には駆動パルス信号を印加してもよいが、p型ウェル2 1と同じゼロ電位に接続してもよい。オーバーフローゲートLOの閾値電圧は転送トランジスタTの閾値電圧よりも低い値に設定し、フォトダイオードPDの飽和を超える過剰電荷はオーバーフローゲートLOを通じて蓄積容量CSに効率的に流れるようにする。また、オーバーフローゲートLOと転送トランジスタTの閾値電圧を同一にする場合には、オーバーフローゲートLOの電位をゼロ電位より高く設定すれば、フォトダイオードPDの飽和を超える過剰電荷をオーバーフローゲートLOを通じて蓄積容量CSに効率的に流すことができる。

【0 0 4 7】

上記の他の要素であるリセットトランジスタR、増幅トランジスタSF、選択トランジスタX、各駆動ライン(_R、_X)および出力ラインOUTについては、例えば配線4 6が不図示の増幅トランジスタSFに接続されるなど、図1の等価回路図に示す構成となるように、図3-1および図3-2に示す半導体基板2 0上の不図示の領域において構成されている。

【0 0 4 8】

フォトダイオードPDは相対的に浅いポテンシャルの容量C_{PD}を構成し、フローティングディフュージョンFDおよび蓄積容量CSは相対的に深いポテンシャルの容量(C_{FD}、C_{CS})を構成する。

【0 0 4 9】

図1、図2、図3-1および図3-2で説明される本実施形態の固体撮像装置の動作方法について説明する。図4は本実施形態の固体撮像装置の駆動タイミング図である。

【0 0 5 0】

まず、露光蓄積前に、蓄積トランジスタSをオン、転送トランジスタT、リセットトランジスタRをオフにセットする。このとき、フォトダイオードPDは完全空乏化している。次にリセットスイッチRをオンしてフローティングディフュージョンFDと蓄積容量CSのリセットを行い(時刻t₁)、次にリセットトランジスタRをオフした直後に取り込まれたFD+CSのリセットノイズをノイズ信号N2として読み出す(時刻t₂)。この際ノイズ信号N2には増幅トランジスタSFの閾値電圧ばらつきが固定パターンノイズ成分として含まれる。蓄積期間中(時刻t₃)においては、蓄積トランジスタS、転送トランジスタT、リセットトランジスタR、選択トランジスタXをオフした状態で、飽和前の光電荷はフォトダイオードPDで蓄積し、また飽和を超えた際の過剰光電荷は、オーバーフローゲートLOを介して蓄積容量CSに蓄積する。この動作により、過飽和状態においてフォトダイオードPDからあふれた電荷を捨てずに有効活用する。このようにして、飽和前および過飽和後とも画素毎に同一のフォトダイオードPDで同一期間内に受光することで蓄積動作を行なう。

【0 0 5 1】

蓄積終了後(時刻t₄)に選択トランジスタXをオンした後、リセットトランジスタをオンすることでフローティングディフュージョンFD部のリセットを行い(時刻t₅)、リセット直後に取り込まれたFDリセットノイズをノイズ信号N1として読み出す(時刻t₆)。この際ノイズ信号N1には増幅トランジスタSFの閾値電圧ばらつきも固定バタ

ーンノイズ成分として含まれる。

【0052】

次に転送トランジスタTをオンしてフォトダイオードPDに蓄積された光信号をFDへ完全転送し(時刻 t_7)、S1+N1として信号を読み出す。次に蓄積トランジスタSもオンして、フォトダイオードPDに蓄積された信号電荷をフローティングディフュージョンFDと蓄積容量CSへ完全転送し(時刻 t_8)、フォトダイオードPDおよびフローティングディフュージョンFDと蓄積容量CSに蓄積された電荷を混合して、S1+S2+N2として信号を読み出す。

【0053】

図5に本実施形態の固体撮像装置のブロック図を示す。2次元に配置された画素アレイ(100、101、102、103)の周辺部に行シフトレジスタ104、列シフトレジスタ105、信号およびノイズホールド部106、出力回路107を設けている。ここでは簡単のため2画素×2画素の画素アレイを示しているが、画素の数はこれに限定されない。

【0054】

各画素から点順次に読み出される信号は、雑音信号N1、およびFDで電荷電圧変換された飽和前の光信号+雑音信号S1+N1、雑音信号N2およびFD+CSで電荷電圧変換された飽和前と飽和後の加算された光信号+雑音信号S1+S2+N2となる。減算回路により飽和前側のノイズ除去(S1+N1)-N1の動作を行い、ランダムノイズ成分および固定パターンノイズ成分の両方を除去する。一方、過飽和側のノイズN2は蓄積開始直後に読み出されるので、ランダムノイズ成分および固定パターンノイズ成分の両方を除去する場合には、フレームメモリに一旦保存した後、減算回路によりノイズ除去(S1+S2+N2)-N2の動作を行なう。このようにして、ノイズ除去された飽和前側信号S1および過飽和側信号S1+S2を得られる。減算回路、フレームメモリは、イメージセンサチップ上に形成しても、また別チップとして形成してもどちらでも構わない。

【0055】

ダイナミックレンジの拡大率は、フローティングディフュージョンFDの容量を C_{FD} 、蓄積容量CSの容量を C_{CS} とすると、簡単には $(C_{FD} + C_{CS}) / C_{FD}$ と表せる。実際には、FDをリセットするときよりもFD+CSをリセットするときの方がリセットトランジスタRのクロックフィードスルーの影響を受けにくくなり、飽和前側信号S1の飽和電圧よりも過飽和側信号S2の飽和電圧のほうが高くなるので、ダイナミックレンジはこれ以上の比率で拡大する。高いフォトダイオード開口率を維持した上で画素サイズを拡大せずダイナミックレンジを効果的に拡大するためには、面積効率の良い大きな蓄積容量を形成できることが求められる。

【0056】

広ダイナミックレンジ信号の合成は、ノイズ除去された飽和前側信号S1および過飽和側信号S1+S2のいずれかの信号を選択することで実現する。S1とS1+S2の選択は、予め設定したS1/(S1+S2)切り替え基準電圧とS1の信号出力電圧を比較してS1またはS1+S2のいずれかの信号を選択することで実現する。切り替え基準電圧は、飽和前信号S1の飽和電圧ばらつきの影響を受けないようにS1飽和電圧よりも低くし、かつ切り替え点における過飽和側信号S1+S2のS/N比を高く維持するような電圧に設定すればよい。ここで、過飽和側信号S1+S2のゲインに $(C_{FD} + C_{CS}) / C_{FD}$ 比を乗じることで飽和前側信号S1のゲインに合せることができる。このようにして低照度から高照度までリニアな信号で選択合成された広ダイナミックレンジ拡大された映像信号を得ることができる。

【0057】

上述した動作からも明らかなように、本固体撮像装置では飽和前側と過飽和側の信号電荷を混合して過飽和側の信号S1+S2としているので、S1+S2には、最低でも飽和前側光信号S1のPD飽和に近い信号電荷が存在し、過飽和側におけるリセットノイズ、暗電流などのノイズ成分に対する許容度が高くなる。過飽和側S1+S2信号に対するノ

イズ許容度が高くなることを利用して、次フィールドのフローティングディフュージョン FD と蓄積容量 CS のリセット直後の電位を N2' として読み出し前フィールドの S1 + S2 + N2 との差分を取り固定パターン雑音成分を除去しても ((S1 + S2 + N2) - N2') 、飽和前側と過飽和側信号の選択切り替え点付近においても、十分な S/N 比を確保することが可能となる。したがって必ずしもフレームメモリは必要ではない。

【0058】

飽和前側の信号 S1 + N1 およびノイズ信号 N1 の読み出し動作は、フローティングディフュージョン FD リセットノイズおよびソースフォロアアンプ閾値電圧ばらつき補正動作を行なうため、低照度領域では、高感度、高 S/N (低ノイズ) 特性を実現でき、また残像の発生も無い。過飽和側の動作では、同一蓄積期間中にフォトダイオード PD からあふれた電荷を、オーバーフローゲート LO を介して、蓄積容量 CS に蓄積した後、低照度側の信号読み出しが終了してから、時刻 t8 に、FD に残存している飽和前信号電荷を過飽和信号電荷と混合して読み出す。また、この時刻 t8 においては蓄積トランジスタ S がオンしたときに FD が大きな容量 CS に接続され FD + CS の電位が正の方向に向う。したがって、PD が飽和状態でも PD の光電荷が効率よく FD + CS に完全転送されるようになるので、PD 飽和付近でも残像発生は起こらない。

【0059】

更に、CS 容量が飽和した場合でもリセットトランジスタ R と蓄積トランジスタ S の閾値電圧を調整することで効率よく余剰電荷を VDD に排出することができるため p 型シリコン半導体基板を使用した場合でもブルーミングを抑制することができる。また、リセットトランジスタ R と蓄積トランジスタ S の Low 側電位をゼロ電位より高く設定しても構わない。

【0060】

このように、フォトダイオード PD が飽和していない低照度撮像においてはノイズをキャンセルして得た飽和前電荷信号 (S1) により高感度、高 S/N 比を維持することができ、さらにフォトダイオード PD が飽和した高照度撮像においては、フォトダイオードからあふれる光電荷を蓄積容量により蓄積してこれを取り入れ、上記同様にノイズをキャンセルして得た信号 (飽和前電荷信号と過飽和電荷信号の和 (S1 + S2)) により、高 S/N 比を維持して、高照度側に広ダイナミックレンジ化を実現できる。

【0061】

本実施形態の固体撮像装置は、上記のように低照度側の感度を下げずに高照度側の感度を上げて広ダイナミックレンジ化を図るほか、電源電圧を通常用いられている範囲から上げないので将来のイメージセンサの微細化に対応することができる。素子の追加は極小に抑えられており、画素サイズの拡大を招くことはない。

【0062】

さらに、従来の広ダイナミックレンジ化を実現するイメージセンサのように高照度側と低照度側で蓄積時間を分割しない、即ち、フレームをまたがずに同一の蓄積時間に蓄積しているので、動画の撮像においても画質を劣化させることがない。

【0063】

また、フローティングディフュージョン FD のリーク電流についても、本実施形態のイメージセンサでは S1 + S2 の最小信号がフォトダイオード PD からの飽和電荷となって FD リークの電荷よりも大きな電荷量を取り扱うようになるので、FD リークの影響を受け難いという利点がある。

【0064】

第 2 実施形態

本実施形態は、第 1 実施形態に係る本実施例に係る固体撮像装置の画素の回路構成を変形した形態である。図 6 は本実施形態の一画素の等価回路図、また、図 7 はその概略平面図である。

【0065】

各画素は、光を受光して光電荷を生成および蓄積するフォトダイオード PD1 と、フォ

トダイオード P D 1 に隣接して設けられた光電荷を転送する転送トランジスタ T 2 と、転送トランジスタ T 2 を介してフォトダイオード P D 1 に接続して設けられたフローティングディフュージョン F D 3 と、蓄積動作時にフォトダイオード P D 1 からあふれる光電荷を転送するためのフォトダイオード P D 1 に隣接して設けられた光電荷を転送するオーバーフローゲート L O 4 と、蓄積動作時にフォトダイオード P D 1 からあふれる光電荷をオーバーフローゲート L O 4 を通じて蓄積する蓄積容量 C S 5 と、蓄積容量 C S 5 に接続して形成され、蓄積容量 C S 5 およびフローティングディフュージョン F D 3 内の信号電荷を排出するためのリセットトランジスタ R 6 と、フローティングディフュージョン F D 3 と蓄積容量 C S 5 の間に設けられた蓄積トランジスタ S 7 と、フローティングディフュージョン F D 3 の信号電荷またはフローティングディフュージョン F D 3 と蓄積容量 C S 5 の信号電荷を電圧として読み出すための増幅トランジスタ S F 8 と、増幅トランジスタに接続して設けられ画素ないしは画素ブロックを選択するための選択トランジスタ X 9 から構成されている。

【 0 0 6 6 】

本実施形態に係る固体撮像装置は、前記第1実施形態と同様に、上記の構成の画素が二次元または一次元のアレイ状に複数個集積されており、各画素において、オーバーフローゲート L O 4 、転送トランジスタ T 2 、蓄積トランジスタ S 7 、リセットトランジスタ R 6 のゲート電極に、_{L O} 1 0 、_T 1 1 、_S 1 2 、_R 1 3 の各駆動ラインが接続され、また、選択トランジスタ X 9 のゲート電極には行シフトレジスタから駆動される画素選択ライン_x 1 4 が接続され、さらに、選択トランジスタ X 9 の出力側ソースに出力ライン OUT 1 5 が接続され、列シフトレジスタにより制御されて出力される。

【 0 0 6 7 】

選択トランジスタ X 9 、駆動ライン_x 1 4 については、前記第1実施形態と同様に、画素の選択、非選択動作ができるように、フローティングディフュージョン F D 3 の電圧を適宜な値に固定できればよいから、それらを省略することも可能である。

【 0 0 6 8 】

本実施形態に係る固体撮像装置の画素のフォトダイオード P D 1 、オーバーフローゲート L O 4 、蓄積容量 C S 5 の部分に相当する模式的断面図と画素のフォトダイオード P D 1 、転送トランジスタ T 2 、フローティングディフュージョン F D 3 、蓄積トランジスタ S 7 、蓄積容量 C S 5 の部分に相当する模式的断面図は図 3 - 1 および図 3 - 2 と同様である。

【 0 0 6 9 】

図 6 、図 7 で説明される本実施形態の固体撮像装置の動作方法について説明する。図 8 は本実施形態の固体撮像装置の駆動タイミング図である。

【 0 0 7 0 】

まず、蓄積前に、蓄積トランジスタ S をオン、転送トランジスタ T 、リセットトランジスタ R をオフにセットする。このとき、フォトダイオード P D は完全空乏化している。

【 0 0 7 1 】

次にリセットトランジスタ R をオンしてフローティングディフュージョン F D と蓄積容量 C S のリセットを行い(時刻 t₁ ') 、次にリセットトランジスタ R をオフした直後に取り込まれた F D + C S のリセットノイズをノイズ信号 N 2 として読み出す(時刻 t₂ ') 。この際ノイズ信号 N 2 には増幅トランジスタ S F の閾値電圧ばらつきが固定パターンノイズ成分として含まれる。蓄積期間中(時刻 t₃ ') においては、蓄積トランジスタ S 、転送トランジスタ T 、リセットトランジスタ R 、選択トランジスタ X をオフにした状態で、飽和前の光電荷はフォトダイオード P D で蓄積し、また飽和を超えた際の過剰電荷は、オーバーフローゲート L O を介して蓄積容量 C S に蓄積する。この動作により、過飽和状態においてフォトダイオード P D からあふれた電荷を捨てずに有効活用する。このようにして、飽和前および過飽和後とも画素毎に同一のフォトダイオード P D で同一期間内に受光することで蓄積動作を行なう。

【 0 0 7 2 】

蓄積終了後（時刻 t_4' ）に選択トランジスタ X をオンした後、FD に蓄積されたノイズ信号 N1 を読み出す。この際ノイズ信号 N1 には増幅トランジスタの SF の閾値電圧ばかりつきも固定パターンノイズ成分として含まれる。次に転送トランジスタ T をオンしてフォトダイオード PD に蓄積された光信号を FD へ完全転送し（時刻 t_5' ）、S1 + N1 として信号を読み出す。次に蓄積トランジスタ S もオンして（時刻 t_6' ）、フォトダイオード PD に蓄積された信号電荷をフローティングディフュージョン FD と蓄積容量 CS へ完全転送し、フォトダイオード PD およびフローティングディフュージョン FD と蓄積容量 CS に蓄積された電荷を混合して、S1 + S2 + N2 として信号を読み出す。

【0073】

第1実施形態においては、フローティングディフュージョン FD と蓄積容量 CS に蓄積されていたノイズ信号 N2 の一部が時刻 t_5 においてフローティングディフュージョン FD のリセット動作の際に捨てられていた。この際に捨てられるノイズ信号の量はフローティングディフュージョン FD と蓄積容量 CS に蓄積されていたノイズ信号 N2 の $C_{FD} / (C_{FD} + C_{CS})$ 倍となる。本実施形態の固体撮像装置においてはノイズ信号の一部が捨てられることはない。

【0074】

本実施形態の固体撮像装置のブロック図は第1実施形態で示した図5と同様である。各画素から点順次に読み出される信号、ダイナミックレンジの拡大率、広ダイナミックレンジ信号の合成についても第1実施形態で説明したものと同様である。

【0075】

本実施形態の固体撮像装置は、第1実施形態と同様に、上記のように低照度側の感度を下げずに高照度側の感度を上げて広ダイナミックレンジ化を図るほか、電源電圧を通常用いられている範囲から上げないので将来のイメージセンサの微細化に対応することができる。また、素子の追加は極小に抑えられており、画素サイズの拡大を招くことはない。

【0076】

さらに、従来の広ダイナミックレンジ化を実現するイメージセンサのように高照度側と低照度側で蓄積時間を分割しない、即ち、フレームをまたがずに同一の蓄積時間に蓄積しているので、動画の撮像においても画質を劣化させることがない。

【0077】

また、フローティングディフュージョン FD のリーク電流についても、本実施形態のイメージセンサではフローティングディフュージョン FD と蓄積容量 CS の容量 $C_{FD} + C_{CS}$ で読み出される最小信号が過飽和電荷 + フォトダイオード PD からの飽和電荷となって FD リークの電荷よりも大きな電荷量を取り扱うようになるので、FD リークの影響を受け難いという利点がある。

【0078】

第3実施形態

本実施形態は、第1および第2実施形態に係る本実施例に係る固体撮像装置の画素のオーバーフローゲートを変形した形態である。図9、図10は本実施形態の、第1実施形態に対応した、一画素の等価回路図、概略平面図である。また、図11、図12は本実施形態の、第2実施形態に対応した、一画素の等価回路図、概略平面図である。

【0079】

各画素は、光を受光して光電荷を生成および蓄積するフォトダイオード PD1 と、フォトダイオード PD1 に隣接して設けられた光電荷を転送する転送トランジスタ T2 と、転送トランジスタ T2 を介してフォトダイオード PD1 に接続して設けられたフローティングディフュージョン FD3 と、蓄積動作時にフォトダイオード PD1 からあふれる光電荷を転送するためのフォトダイオード PD1 に隣接して設けられた光電荷を転送するオーバーフローゲート LO4' と、蓄積動作時にフォトダイオード PD1 からあふれる光電荷をオーバーフローゲート LO4' を通じて蓄積する蓄積容量 CS5 と、蓄積容量 CS5 に接続して形成され、フローティングディフュージョン FD3（図9）または蓄積容量 CS5（図11）内の信号電荷を排出するためのリセットトランジスタ R6 と、フローティング

ディフュージョン FD 3 と蓄積容量 CS 5 の間に設けられた蓄積トランジスタ S 7 と、フローティングディフュージョン FD 3 の信号電荷またはフローティングディフュージョン FD 3 と蓄積容量 CS 5 の信号電荷を電圧として読み出すための増幅トランジスタ SF 8 と、増幅トランジスタに接続して設けられ画素ないしは画素ブロックを選択するための選択トランジスタ X 9 とから構成されている。

【 0 0 8 0 】

本実施形態に係る固体撮像装置は、前記第 1 および第 2 実施形態と同様に、上記の構成の画素が二次元または一次元のアレイ状に複数個集積されており、各画素において、転送トランジスタ T 2 、蓄積トランジスタ S 7 、リセットトランジスタ R 6 のゲート電極に、_T1 1 、_S1 2 、_R1 3 の各駆動ラインが接続され、また、選択トランジスタ X 9 のゲート電極には行シフトレジスタから駆動される画素選択ライン _x1 4 が接続され、さらに、選択トランジスタ X 9 の出力側ソースに出力ライン OUT 1 5 が接続され、列シフトレジスタにより制御されて出力される。

【 0 0 8 1 】

選択トランジスタ X 9 、駆動ライン _x1 4 については、前記第 1 実施形態と同様に、画素の選択、非選択動作ができるように、フローティングディフュージョン FD 3 の電圧を適宜な値に固定できればよいから、それらを省略することも可能である。また、図 9 及び図 1 1 に示されるように、オーバーフローゲート LO 4 ' のゲートは接地されている。

【 0 0 8 2 】

本実施形態に係る固体撮像装置の画素のフォトダイオード PD 1 、オーバーフローゲート LO 4 ' 、蓄積容量 CS 5 の部分に相当する模式的断面図を図 1 3 に示す。ここで、n 型半導体領域 3 0 と n + 型半導体領域 3 2 に係る領域において、p 型ウェル 2 1 上面に p + 半導体領域 5 0 が形成され、n 型半導体領域 3 0 と n + 型半導体領域 3 2 をソース・ドレインとし、p + 型半導体領域 5 0 をゲートとする接合トランジスタ型のオーバーフローゲート LO が構成されている。他の構造は前記第 1 実施形態と同様である。p + 半導体領域 5 0 は p + 型半導体領域 3 1 および p 型ウェル領域 2 1 に電気的に接続されている。

【 0 0 8 3 】

本実施形態の固体撮像装置の動作方法は第 1 および第 2 実施形態と同様である。本実施形態の固体撮像装置のプロック図は第 1 実施形態で示した図 5 と同様である。各画素から点順次に読み出される信号、ダイナミックレンジの拡大率、広ダイナミックレンジ信号の合成についても第 1 実施形態で説明したものと同様である。

【 0 0 8 4 】

本実施形態の固体撮像装置は、第 1 実施形態および第 2 実施形態と同様の効果を発現することに加えて、p + 半導体領域 5 0 が p + 型半導体領域 3 1 および p 型ウェル領域 2 1 に電気的に接続されているので、第 1 実施形態および第 2 実施形態よりも駆動信号配線の数を減らすことができ、より高密度な画素を実現することができる。

【 0 0 8 5 】

第 4 実施形態

本実施形態に係る固体撮像装置は、上記の第 3 実施形態の固体撮像装置において、電荷の蓄積時にフォトダイオードからあふれる電荷をフローティングディフュージョンへとリスムーズに移動させることができる構造とした固体撮像装置である。

【 0 0 8 6 】

図 1 4 に示す固体撮像装置は、オーバーフローゲート LO が、接合トランジスタを構成する基板の表面または表面近傍から所定の深さまで形成された接合トランジスタのチャネルと同じ導電型の半導体層を有する埋め込みチャネル型の一例の断面図であり、フォトダイオード PD 、オーバーフローゲート LO 、蓄積容量 CS の部分に相当する。

【 0 0 8 7 】

ここで、オーバーフローゲート LO のゲート p + 型半導体領域 5 0 の下部における基板の表面から所定の深さまで、n 型半導体領域 3 0 と n + 型半導体領域 3 2 に一部重なるように、n 型半導体領域 5 1 が形成されている。n 型半導体領域 5 1 は、n 型半導体領域 3

0 および n^+ 型半導体領域 3 2 よりも不純物の実効濃度が低い n 型の領域である。

【 0 0 8 8 】

上記の構造は、フォトダイオード PD と蓄積容量 CS 間のポテンシャル障壁を下げるこ^トに相当する。従って、電荷の蓄積時においてフォトダイオード PD からあふれる電荷を蓄積容量 CS へとスムーズに移動させることができる。

【 0 0 8 9 】

図 15 および図 16 に示す固体撮像装置は、オーバーフローゲート LO が、オーバーフローゲート LO のゲート下部と並列して、基板の所定の深さにおいて形成され、フォトダイオード PD と蓄積容量 CS 間のパンチスルーの障壁を低減する半導体層を有する構成である。

【 0 0 9 0 】

図 15 は、本実施形態に係る固体撮像装置の一例の断面図であり、フォトダイオード PD 、オーバーフローゲート LO 、蓄積容量 CS の部分に相当する。ここで、オーバーフローゲート LO のゲート電極 5 0 の下部における所定の深さの領域において、 n 型半導体領域 3 0 に接続して、 n 型半導体領域 5 2 が形成されている。

【 0 0 9 1 】

上記の構造は、オーバーフローゲート LO のパンチスルーの障壁を低くしているこ^トに相当する。この n 型半導体領域 5 2 から n^+ 型半導体領域 3 2 への斜め方向のパンチスルーのルートが、フォトダイオード PD から蓄積容量 CS へのオーバーフローパスとなり、電荷の蓄積時においてフォトダイオード PD からあふれる電荷をパンチスルーさせて蓄積容量 CS へとスムーズに移動させることができる。

【 0 0 9 2 】

図 16 は、本実施形態に係る固体撮像装置の一例の断面図であり、図 15 の固体撮像装置と同様に、オーバーフローゲート LO のゲート電極 5 0 の下部における所定の深さの領域において、 n 型半導体領域 3 0 に接続して、 n 型半導体領域 5 3 が形成されている。本実施形態においては、 n 型半導体領域 5 3 が、さらに n^+ 型半導体領域 3 2 の下方にまで延伸して形成されている。

【 0 0 9 3 】

上記の構造は、オーバーフローゲート LO のパンチスルーの障壁を低くしているこ^トに相当する。この n 型半導体領域 5 3 から n^+ 型半導体領域 3 2 へのほぼ垂直方向のパンチスルーのルートが、フォトダイオード PD から蓄積容量 CS へのオーバーフローパスとなり、電荷の蓄積時においてフォトダイオード PD からあふれる電荷をパンチスルーさせて蓄積容量 CS へとスムーズに移動させることができる。

【 0 0 9 4 】

第 5 実施形態

本実施形態は、第 1 実施形態に係る本実施例に係る固体撮像装置の画素の回路構成を変形した形態である。図 17 は本実施形態の二画素の等価回路図、また、図 18 はその概略平面図である。

【 0 0 9 5 】

本実施形態は、2 つのフォトダイオードと蓄積容量をもつ画素 a 、 b から構成される画素ブロックを基本単位とする固体撮像装置である。各画素ブロックは、光を受光して光電荷を生成および蓄積するフォトダイオード P D a 1 、 P D b 1 ′ と、フォトダイオード P D a 1 、 P D b 1 ′ 、それぞれに隣接して設けられた光電荷を転送する転送トランジスタ T a 2 、 T b 2 ′ と、転送トランジスタ T a 2 、 T b 2 ′ 、それぞれを介してフォトダイオード P D a 1 、 P D b 1 ′ 、それぞれに接続して設けられた一つのフローティングディフュージョン F D 3 と、蓄積動作時にフォトダイオード P D a 1 、 P D b 1 ′ 、それぞれからあふれる光電荷を転送するためのフォトダイオード P D a 1 、 P D b 1 ′ 、それぞれに隣接して設けられた光電荷を転送するオーバーフローゲート L O a 4 、 L O b 4 ′ と、蓄積動作時にフォトダイオード P D a 1 、 P D b 1 ′ 、それぞれからあふれる光電荷をオーバーフローゲート L O a 4 、 L O b 4 ′ を通じて蓄積する蓄積容量 C S a 5 、 C S b 5 ′ と、蓄積容

量 C S a 5、C S b 5' それぞれに接続して形成され、蓄積容量 C S a 5、C S b 5' およびフローティングディフュージョン F D 3 内の信号電荷を排出するためのリセットトランジスタ R 6 と、フローティングディフュージョン F D 3 と蓄積容量 C S a 5、C S b 5' の間に設けられた蓄積トランジスタ S a 7、S b 7 と、フローティングディフュージョン F D 3 の信号電荷またはフローティングディフュージョン F D 3 と蓄積容量 C S a 5、C S b 5' それぞれの信号電荷を電圧として読み出すための増幅トランジスタ S F 8 と、増幅トランジスタ X 9 に接続して設けられ画素ないしは画素ブロックを選択するための選択トランジスタ X 9 とから構成されている。このようにして、2つのフォトダイオードと蓄積容量に、フローティングディフュージョン F D、増幅トランジスタ S F、リセットトランジスタ R、選択トランジスタ X を持つ基本単位の画素ブロックが構成される。

【0096】

本実施形態に係る固体撮像装置は、上記の構成の画素が二次元または一次元のアレイ状に複数個集積されており、各画素ブロックにおいて、オーバーフローゲート L O a 4、L O b 4'、転送トランジスタ T a 2、T b 2'、蓄積トランジスタ S a 7、S b 7'、リセットトランジスタ R 6 のゲート電極に、_{L O a}、_{L O b}、_{T a}、_{T b}、_{S a}、_{S b}、_R の各駆動ラインが接続され、また、選択トランジスタ X 9 のゲート電極には行シフトレジスタから駆動される画素選択ライン _x が接続され、さらに、選択トランジスタ X 9 の出力側ソースに出力ライン OUT 15 が接続され、列シフトレジスタにより制御されて出力される。

【0097】

選択トランジスタ X 9、駆動ライン _X については、前記第1実施形態と同様に、画素の選択、非選択動作ができるように、フローティングディフュージョン F D 3 の電圧を適宜な値に固定できればよいから、それらを省略することも可能である。

【0098】

本実施形態に係る固体撮像装置の画素ブロックにおける、画素 a、画素 b のフォトダイオード P D a 1、P D b 1'、オーバーフローゲート L O a 4、L O b 4'、蓄積容量 C S a 5、C S b 5' の部分に相当する模式的断面図と画素のフォトダイオード P D a 1、P D b 1'、転送トランジスタ T a 2、T b 2'、フローティングディフュージョン F D 3、蓄積トランジスタ S a 7、S b 7'、蓄積容量 C S a 5、C S b 5' の部分に相当する模式的断面図は図 3 - 1 および図 3 - 2 と同様である。

【0099】

図 17、図 18 で説明される本実施形態の固体撮像装置の動作方法について説明する。図 19 は本実施形態の固体撮像装置の駆動タイミング図である。各画素ブロックにおいて、画素 a、画素 b を読み出す時、同一のフローティングディフュージョン F D、増幅トランジスタ S F、リセットトランジスタ R、選択トランジスタ X を用いて読み出す。

【0100】

まず、露光蓄積前に、画素 a の蓄積トランジスタ S a をオン、転送トランジスタ T a、リセットトランジスタ R をオフにセットする。このとき、画素 a のフォトダイオード P D a は完全空乏化している。次にリセットトランジスタ R をオンしてフローティングディフュージョン F D と画素 a の蓄積容量 C S a のリセットを行い(時刻 t₁)、リセットトランジスタ R をオフした直後に取り込まれた F D + C S a のリセットノイズをノイズ信号 N₂ として読み出す(時刻 t₂)。この際ノイズ信号 N₂ には増幅トランジスタ S F の閾値電圧ばらつきが固定パターンノイズ成分として含まれる。蓄積期間中(時刻 t₃)においては、飽和前の光電荷はフォトダイオード P D a で蓄積し、また飽和を超えた際の過剰光電荷は、オーバーフローゲート L O a を介して蓄積容量 C S a に蓄積する。この動作により、過飽和状態においてフォトダイオード P D からあふれた電荷を捨てずに有効活用する。このようにして、飽和前および過飽和後とも画素毎に同一のフォトダイオード P D で同一期間内に受光することで蓄積動作を行なう。

【0101】

蓄積終了後(時刻 t₄)に選択トランジスタ X をオンした後、リセットトランジスタを

オンすることでフローティングディフュージョンFD部のリセットを行い(時刻 t_5)、リセット直後に取り込まれたFDリセットノイズをノイズ信号N1として読み出す(時刻 t_6)。この際ノイズ信号N1には増幅トランジスタSFの閾値電圧ばらつきも固定パターンノイズ成分として含まれる。次に転送トランジスタTaをオンしてフォトダイオードPDAに蓄積された光信号をFDへ完全転送し(時刻 t_7)、S1+N1として信号を読み出す。次に蓄積トランジスタSaもオンして(時刻 t_8)、フォトダイオードPDAに蓄積された信号電荷をフローティングディフュージョンFDと蓄積容量CSaへ完全転送し、フォトダイオードPDAおよびフローティングディフュージョンFDと蓄積容量CSaに蓄積された電荷を混合して、S1+S2+N2として信号を読み出す。画素bにおいても、露光蓄積前に、蓄積トランジスタSbをオン、転送トランジスタTb、リセットトランジスタRをオフにセットし、リセットトランジスタRをオンしてフローティングディフュージョンFDと蓄積容量CSbのリセットを行い、リセットトランジスタRをオフした直後に取り込まれたFD+CSbのリセットノイズをノイズ信号N2として読み出す。この際ノイズ信号N2には増幅トランジスタSFの閾値電圧ばらつきが固定パターンノイズ成分として含まれる。

【0102】

蓄積期間中(時刻 t_9)においては、飽和前の光電荷はフォトダイオードPDbで蓄積し、また飽和を超えた際の過剰光電荷は、オーバーフローゲートLOBを介して蓄積容量CSbに蓄積する。

【0103】

蓄積終了後(時刻 t_{10})に選択トランジスタXをオンした後、リセットトランジスタをオンすることでフローティングディフュージョンFD部のリセットを行い(時刻 t_{11})、リセット直後に取り込まれたFDリセットノイズをノイズ信号N1として読み出す(時刻 t_{12})。

【0104】

次に転送トランジスタTbをオンしてフォトダイオードPDbに蓄積された光信号をFDへ完全転送し(時刻 t_{13})、S1+N1として信号を読み出す。次に蓄積トランジスタSbもオンして(時刻 t_{14})、フォトダイオードPDbに蓄積された信号電荷をフローティングディフュージョンFDと蓄積容量CSbへ完全転送し、フォトダイオードPDbおよびフローティングディフュージョンFDと蓄積容量CSbに蓄積された電荷を混合して、S1+S2+N2として信号を読み出す。

【0105】

本実施形態の固体撮像装置は、フローティングディフュージョンFD、増幅トランジスタSF、リセットトランジスタR、選択トランジスタXが2画素に1組の割合で設けられているので、一画素あたりの画素面積を小さくすることができる。

【0106】

本実施形態の固体撮像装置のブロック図は第1実施形態で示した図5と同様であるが、出力線は二画素に一つとなる。各画素から点順次に読み出される信号、ダイナミックレンジの拡大率、広ダイナミックレンジ信号の合成については、第1実施形態で説明したものと同様である。

【0107】

上記の動作では、各画素ブロックに設けられた画素を順次駆動しすべての画素から得られる信号を利用する場合を示しているが、間引き動作として各画素ブロックからいざれかの画素を選択し、その画素から得られる信号を利用して構わないし、また平均化動作として各画素ブロック内で画素信号を混合加算し、その信号を利用して構わない。

【0108】

本実施形態の固体撮像装置は、第1実施形態と同様に、低照度側の感度を下げずに高照度側の感度を上げて広ダイナミックレンジ化を図るほか、電源電圧を通常用いられている範囲から上げないので将来のイメージセンサの微細化に対応することができる。また、素子の追加は極小に抑えられており、画素サイズの拡大を招くことはない。

【0109】

さらに、従来の広ダイナミックレンジ化を実現するイメージセンサのように高照度側と低照度側で蓄積時間を分割しない、即ち、フレームをまたがずに同一の蓄積時間に蓄積しているので、動画の撮像においても画質を劣化させることがない。

【0110】

また、フローティングディフュージョンFDのリーク電流についても、本実施形態のイメージセンサではS1+S2の最小信号がフォトダイオードPDからの飽和電荷となってFDリークの電荷よりも大きな電荷量を取り扱うようになるので、FDリークの影響を受け難いという利点がある。

【0111】

第6 実施形態

本実施形態は、第1実施形態に係る本実施例に係る固体撮像装置の画素の回路構成を変形した形態である。図20は本実施形態の画素の等価回路図、また、図21はその概略平面図である。

【0112】

本実施形態は、4つのフォトダイオードと蓄積容量をもつ画素a、b、c、dから構成される画素ブロックを基本単位とする固体撮像装置である。各画素ブロックは、光を受光して光電荷を生成および蓄積するフォトダイオードPDA1、PDb1'、PDC1''、PDD1'''と、フォトダイオードPDA1、PDb1'、PDC1''、PDD1'''それぞれに隣接して設けられた光電荷を転送する転送トランジスタTa2、Tb2'、Tc2''、Td2'''と、転送トランジスタTa2、Tb2'、Tc2''、Td2'''それぞれを介してフォトダイオードPDA1、PDb1'、PDC1''、PDD1'''それぞれに接続して設けられた一つのフローティングディフュージョンFD3と、蓄積動作時にフォトダイオードPDA1、PDb1'、PDC1''、PDD1'''それぞれからあふれる光電荷を転送するためのフォトダイオードPDA1、PDb1'、PDC1''、PDD1'''それぞれに隣接して設けられた光電荷を転送するオーバーフローゲートLOa4、LOB4'、LOC4''、LOd4'''と、蓄積動作時にフォトダイオードPDA1、PDb1'、PDC1''、PDD1'''それぞれからあふれる光電荷をオーバーフローゲートLOa4、LOB4'、LOC4''、LOd4'''を通じて蓄積する蓄積容量CSa5、CSb5'、CSc5''、CSD5'''およびフローティングディフュージョンFD3内の信号電荷を排出するためのリセットトランジスタR6と、フローティングディフュージョンFD3と蓄積容量CSa5、CSb5'、CSc5''、CSD5'''の間に設けられた蓄積トランジスタSa7、Sb7'、Sc7''、Sd7'''と、フローティングディフュージョンFD3と蓄積容量CSa5、CSb5'、CSc5''、CSD5'''それぞれの信号電荷を電圧として読み出すための増幅トランジスタSF8と、増幅トランジスタに接続して設けられ画素ないしは画素ブロックを選択するための選択トランジスタX9とから構成されている。このようにして、4つのフォトダイオードと蓄積容量に、フローティングディフュージョンFD、増幅トランジスタSF、リセットトランジスタR、選択トランジスタXを持つ基本単位の画素ブロックが構成される。

【0113】

本実施形態に係る固体撮像装置は、上記の構成の画素が二次元または一次元のアレイ状に複数個集積されており、各画素ブロックにおいて、オーバーフローゲートLOa4、LOB4'、LOC4''、LOd4'''、転送トランジスタTa2、Tb2'、Tc2''、Td2'''、蓄積トランジスタSa7、Sb7'、Sc7''、Sd7'''、リセットトランジスタR6のゲート電極に、Loa、LoB、Loc、LoD、Ta、Tb、Tc、Td、Sa、Sb、Sc、Sd、Rの各駆動ラインが接続され、また、選択トランジスタX9のゲート電極には行シフトレジスタから駆動される画素選択ラインxが接続され、さらに、選択トランジスタX9の出力側ソースに出力ラインOUT15が接続され、列シフトレ

ジスタにより制御されて出力される。

【0114】

選択トランジスタX、駆動ライン_xについては、前記第1実施形態と同様に、画素の選択、非選択動作ができるように、フローティングディフュージョンFD3の電圧を適宜な値に固定できればよいから、それらを省略することも可能である。

【0115】

本実施形態に係る固体撮像装置の画素ブロックにおける、画素a、画素b、画素c、画素dのフォトダイオードPDA1、PDB1'、PDC1''、PDD1'''、オーバーフローゲートLOa4、LOB4'、LOC4''、LOd4'''、蓄積容量CSa5、CSb5'、CSc5''、CSD5'''の部分に相当する模式的断面図と画素のフォトダイオードPDA1、PDB1'、PDC1''、PDD1'''、転送トランジスタTa2、Tb2'、Tc2''、Td2'''、フローティングディフュージョンFD3、蓄積トランジスタSa7、Sb7'、Sc7''、Sd7'''、蓄積容量CSa5、CSb5'、CSc6'、CSD7'''の部分に相当する模式的断面図は図3-1および図3-2と同様である。

【0116】

図20、図21で説明される本実施形態の固体撮像装置の動作方法について説明する。図22は本実施形態の固体撮像装置の駆動タイミング図である。各画素ブロックにおいて、画素a、画素b、画素c、画素dを読み出す時、同一のフローティングディフュージョンFD、増幅トランジスタSF、リセットトランジスタR、選択トランジスタXを用いて読み出す。

【0117】

まず、露光蓄積前に、画素aの蓄積トランジスタSaをオン、転送トランジスタTa、リセットトランジスタRをオフにセットする。このとき、画素aのフォトダイオードPDAは完全空乏化している。

【0118】

次にリセットトランジスタRをオンしてフローティングディフュージョンFDと画素aの蓄積容量CSaのリセットを行い(時刻t₁)、リセットトランジスタRをオフした直後にとりこまれたFD+CSaのリセットノイズをノイズ信号N2として読み出す(時刻t₂)。この際ノイズ信号N2には増幅トランジスタSFの閾値電圧ばらつきが固定パターンノイズ成分として含まれる。

【0119】

蓄積期間中(時刻t₃)においては、飽和前の光電荷はフォトダイオードPDAで蓄積し、また飽和を超えた際の過剰光電荷は、オーバーフローゲートLOaを介して蓄積容量CSaに蓄積する。この動作により、過飽和状態においてフォトダイオードPDからあふれた電荷を捨てずに有効活用する。このようにして、飽和前および過飽和後とも画素毎に同一のフォトダイオードPDで同一期間内に受光することで蓄積動作を行なう。

【0120】

蓄積終了後(時刻t₄)に選択トランジスタXをオンした後、リセットトランジスタをオンすることでフローティングディフュージョンFD部のリセットを行い(時刻t₅)、リセット直後に取り込まれたFDリセットノイズをノイズ信号N1として読み出す(時刻t₆)。この際ノイズ信号N1には増幅トランジスタSFの閾値電圧ばらつきも固定パターンノイズ成分として含まれる。

【0121】

次に転送トランジスタTaをオンしてフォトダイオードPDAに蓄積された光信号をFDへ完全転送し(時刻t₇)、S1+N1として信号を読み出す。次に蓄積トランジスタSaもオンして(時刻t₈)、フォトダイオードPDAに蓄積された信号電荷をフローティングディフュージョンFDと蓄積容量CSaへ完全転送し、フォトダイオードPDAおよびフローティングディフュージョンFDと蓄積容量CSaに蓄積された電荷を混合して、S1+S2+N2として信号を読み出す。画素bにおいても、露光蓄積前に、蓄積トランジスタSbをオン、転送トランジスタTb、リセットトランジスタRをオフにセットし

、リセットトランジスタRをオンしてフローティングディフュージョンFDと蓄積容量CSbのリセットを行い、リセットトランジスタRをオフした直後に取り込まれたFD+CSbのリセットノイズをノイズ信号N2として読み出す。この際ノイズ信号N2には増幅トランジスタSFの閾値電圧ばらつきが固定パターンノイズ成分として含まれる。

【0122】

蓄積期間中（時刻t₉）においては、飽和前の光電荷はフォトダイオードPDbで蓄積し、また飽和を超えた際の過剰光電荷は、オーバーフローゲートLOBを介して蓄積容量CSbに蓄積する。蓄積終了後（時刻t₁₀）に選択トランジスタXをオンした後、リセットトランジスタをオンすることでフローティングディフュージョンFD部のリセットを行い（時刻t₁₁）、リセット直後に取り込まれたFDリセットノイズをノイズ信号N1として読み出す（時刻t₁₂）。次に転送トランジスタTbをオンしてフォトダイオードPDbに蓄積された光信号をFDへ完全転送し（時刻t₁₃）、S1+N1として信号を読み出す。次に蓄積トランジスタSbもオンして（時刻t₁₄）、フォトダイオードPDbに蓄積された信号電荷をフローティングディフュージョンFDと蓄積容量CSbへ完全転送し、フォトダイオードPDbおよびフローティングディフュージョンFDと蓄積容量CSbに蓄積された電荷を混合して、S1+S2+N2として信号を読み出す。以下、c、dの画素について上記と同様の動作が繰り返される。

【0123】

本実施形態の固体撮像装置は、フローティングディフュージョンFD、増幅トランジスタSF、リセットトランジスタR、選択トランジスタXが4画素に1組の割合で設けられているので、一画素あたりの画素面積を小さくすることができる。

【0124】

上記の動作では、各画素ブロックに設けられた画素を順次駆動しすべての画素から得られる信号を利用する場合を示しているが、間引き動作として各画素ブロックからいずれかの画素を選択し、その画素から得られる信号を利用して構わないし、また平均化動作として各画素ブロック内で画素信号を混合加算し、その信号を利用して構わない。

【0125】

本実施形態の固体撮像装置のブロック図は第1実施形態で示した図5と同様であるが、出力線は四画素に一つとなる。各画素から点順次に読み出される信号、ダイナミックレンジの拡大率、広ダイナミックレンジ信号の合成については、第1実施形態で説明したものと同様である。

【0126】

本実施形態の固体撮像装置は、第1実施形態と同様に、低照度側の感度を下げずに高照度側の感度を上げて広ダイナミックレンジ化を図るほか、電源電圧を通常用いられている範囲から上げないので将来のイメージセンサの微細化に対応することができる。また、素子の追加は極小に抑えられており、画素サイズの拡大を招くことはない。

【0127】

さらに、従来の広ダイナミックレンジ化を実現するイメージセンサのように高照度側と低照度側で蓄積時間を分割しない、即ち、フレームをまたがずに同一の蓄積時間に蓄積しているので、動画の撮像においても画質を劣化させることができない。

【0128】

また、フローティングディフュージョンFDのリーク電流についても、本実施形態のイメージセンサではC_{FD}+C_{CS}の最小信号が過飽和電荷+フォトダイオードPDbからの飽和電荷となってFDリークの電荷よりも大きな電荷量を取り扱うようになるので、FDリークの影響を受け難いという利点がある。

【0129】

第7実施形態

本実施形態は、上記の第1から第6の実施形態において、フォトダイオードからあふれる光電荷を蓄積するための蓄積容量の形態の変形例を示す。

【0130】

蓄積容量として、ジャンクション型蓄積容量を考えた場合、条件を考慮しても $1 \mu m^2$ あたりの静電容量は $0.3 \sim 3 fF / \mu m^2$ 程度であり、面積効率はあまりよくなく、ダイナミックレンジを広くするには困難が伴う。

【0131】

一方、プレーナ型蓄積容量では、容量絶縁膜の絶縁膜リーク電流を抑制するために絶縁膜電界を $3 \sim 4 MV/cm$ 以下、最大印加電圧が $2.5 \sim 3V$ 、容量絶縁膜厚が $7 nm$ 程度と設定したとき、容量絶縁膜の材料の比誘電率が 3.9 で $4.8 fF / \mu m^2$ 、比誘電率が 7.9 で $9.9 fF / \mu m^2$ 、比誘電率が 20 で $25 fF / \mu m^2$ 、比誘電率が 50 で $63 fF / \mu m^2$ となる。

【0132】

酸化シリコン（比誘電率 3.9 ）の他、窒化シリコン（同 7.9 ）、 Ta_2O_5 （同 $20 \sim 30$ 程度）、 HfO_2 （同 30 程度）、 ZrO_2 （同 30 程度）、 La_2O_3 （同 $40 \sim 50$ 程度）のいわゆる High-k 材料を用いることで、より大きな静電容量を実現でき、比較的単純な構造であるプレーナ型でも $100 \sim 120 dB$ 広ダイナミックレンジなイメージセンサを実現できる。

【0133】

さらに、占有面積を抑制して容量の寄与する面積を拡大可能なスタック型やトレンチ型などの構造を適用することでも $120 dB$ の広いダイナミックレンジを達成可能で、さらに上記の High-k 材料を組み合わせることで、スタック型では $140 dB$ 、トレンチ型では $160 dB$ を達成可能である。

【0134】

以下に、本実施形態で適用できる蓄積容量の例を示す。図 23 は第 1 実施形態と同様のプレーナ型 MOS 蓄積容量の断面図である。即ち、蓄積容量 CS は、例えば、p 型半導体基板 20 に p 型ウェル 21 の表層部分に形成された下部電極となる n+ 型半導体領域 60 と、n+ 型半導体領域 60 上に形成された酸化シリコンの容量絶縁膜 42 と、容量絶縁膜 42 上に形成されたポリシリコンなどの上部電極 43 とを有する構成である。

【0135】

図 24 はプレーナ型 MOS およびジャンクション型の蓄積容量の断面図である。例えば、p 型半導体基板 20 に形成された p 型ウェル 21 の表層部分に下部電極となる n+ 型半導体領域 61 が蓄積トランジスタのソース・ドレインとなる n+ 型半導体領域 32 と一緒に形成されており、その上の酸化シリコンの容量絶縁膜 42 を介して上部電極 43 が形成されて、蓄積容量 CS が構成されている。この場合、上部電極 43 には電源電圧 VDD あるいはグラウンド GND が印加される。

【0136】

図 25 の断面図に示す蓄積容量は図 23 と同様のプレーナ型 MOS 蓄積容量である。但し、容量絶縁膜 42a が窒化シリコンあるいは Ta_2O_5 などの High-k 材料から構成されており、図 23 の蓄積容量よりも大容量化されている。

【0137】

図 26 の断面図に示す蓄積容量は図 24 と同様のプレーナ型 MOS およびジャンクション型の蓄積容量である。但し、容量絶縁膜 42a が窒化シリコンあるいは Ta_2O_5 などの High-k 材料から構成されており、図 24 の蓄積容量よりも大容量化されている。

【0138】

図 27 はスタック型蓄積容量の断面図である。例えば、p 型半導体基板 20 に形成された素子分離絶縁膜 62 上に形成された下部電極 63 と、下部電極 63 上に形成された容量絶縁膜 64 と、容量絶縁膜 64 上に形成された上部電極 65 とを有する構成である。ここでは、蓄積トランジスタのソース・ドレインとなる n+ 型半導体領域 32 と下部電極 63 が配線 45 により接続されている。この場合、上部電極 65 には電源電圧 VDD あるいはグラウンド GND が印加される。

【0139】

図 28 はスタック型蓄積容量の断面図である。例えば、蓄積トランジスタのソース・ド

レインとなるn+型半導体領域32に接続するように形成された下部電極67と、下部電極67の内壁面上に形成された容量絶縁膜68と、下部電極67の内側の部分を埋め込むように容量絶縁膜68を介して形成された上部電極69とを有する構成である。ここでは、上部電極69には電源電圧VDDあるいはグラウンドGNDが印加される。下部電極67と下部電極67内側の部分を埋め込むように形成された上部電極69の構造は、通常のスタック型よりも静電容量に寄与する対向面積を大きくとることができる。

【0140】

図29は、プレーナMOS型とスタック型とを組み合わせた複合蓄積容量の断面図である。本例によれば、面積効率の高い大きな容量を形成することができる。

【0141】

図30はトレンチ型蓄積容量の断面図である。n型半導体基板20のp型ウェル21を貫通してn型基板に達するようトレンチTCが形成されており、トレンチTCの内壁に形成された下部電極となるn+型半導体領域70と、トレンチTCの内壁を被覆して形成された容量絶縁膜71と、容量絶縁膜71を介してトレンチTCを埋め込んで形成された上部電極72とを有する構成である。ここでは、蓄積トランジスタのソース・ドレインとなるn+型半導体領域32と上部電極72が配線45により接続されている。

【0142】

図31はジャンクションを有するトレンチ型蓄積容量の断面図である。n型半導体基板20のp型ウェル21内においてトレンチTCが形成されており、トレンチTCの内壁に下部電極となるn+型半導体領域73が蓄積トランジスタのソース・ドレインとなるn+型半導体領域32と一緒に形成され、トレンチTCの内壁を被覆して容量絶縁膜74が形成され、さらに容量絶縁膜74を介してトレンチTCを埋め込んで上部電極75が形成された構成である。

【0143】

図32はトレンチ型蓄積容量の断面図である。n型半導体基板20のp型ウェル21を貫通してn型基板に達するようトレンチTCが形成されており、トレンチTCのある程度の深さよりも深い領域において、その内壁に形成された下部電極となるn+型半導体領域76と、トレンチTCの内壁を被覆して形成された容量絶縁膜77と、容量絶縁膜77を介してトレンチTCを埋め込んで形成された上部電極78とを有する構成である。ここでは、蓄積トランジスタのソース・ドレインとなるn+型半導体領域32と上部電極78が配線45により接続されている。

【0144】

図33はトレンチ型蓄積容量の断面図である。n型半導体基板20のp型ウェル21を貫通してn型基板に達するようトレンチTCが形成されており、トレンチTCの内壁に形成された下部電極となるp+型半導体領域79と、トレンチTCの内壁を被覆して形成された容量絶縁膜80と、容量絶縁膜80を介してトレンチTCを埋め込んで形成された上部電極81とを有する構成である。ここでは、蓄積トランジスタのソース・ドレインとなるn+型半導体領域32と上部電極81が配線45により接続されている。

【0145】

図34はジャンクション容量を用いた埋め込み蓄積容量を有するCMOSセンサの断面図である。例えば、p型シリコン半導体基板(p-sub)90上にp型エピタキシャル層91が形成されており、p型シリコン半導体基板90とp型エピタキシャル層91にわたってn+型半導体領域92が形成されている。即ち、n型(第1導電型)の半導体領域とこれに接合するp型(第2導電型)の半導体領域とが、固体撮像装置を構成する半導体基板の内部に埋め込まれて、ジャンクション容量を用いた埋め込み蓄積容量が形成されている。p型シリコン半導体基板90とp型エピタキシャル層91領域には、さらにp+型分離領域93が形成されている。p型エピタキシャル層91上にp型半導体層94が形成されており、p型半導体層94に対して、上記の各実施形態と同様に、フォトダイオードPD、オーバーフローゲートLO、転送トランジスタT、フローティングディフュージョンFD、蓄積トランジスタSが形成されている。例えば、蓄積容量となるn+型半導体領

域 9 2 は、上記のフォトダイオード P D 、オーバーフローゲート L O 、転送トランジスタ T 、フローティングディフュージョン F D 、蓄積トランジスタ T の各形成領域にわたって、広く形成されている。また、蓄積トランジスタ T のソース・ドレインとなる n + 型半導体領域 3 2 は、 p 型半導体層 9 4 中を垂直に伸びる n + 型半導体領域 9 5 により、蓄積容量を構成する n + 型半導体領域 9 2 に接続している。

【 0 1 4 6 】

図 3 5 は絶縁膜容量およびジャンクション容量を用いた埋め込み蓄積容量を有する C M O S センサの断面図である。図 3 4 と同様の構造であるが、 p 型シリコン半導体基板 (p - s u b) 9 0 上に、絶縁膜 9 0 a を介して、第 1 p 型エピタキシャル層 9 1 a と第 2 p 型エピタキシャル層 9 1 b とが形成されており、半導体基板上に絶縁膜を介して半導体層が形成されている S O I (Semiconductor on Insulator) 基板となっている。ここで、第 1 p 型エピタキシャル層 9 1 a と第 2 p 型エピタキシャル層 9 1 b にわたり、絶縁膜 9 0 a に接する領域まで、 n + 型半導体領域 9 2 が形成されており、絶縁膜を介して対向する半導体基板と半導体層の間の絶縁膜容量を用いて、蓄積容量が構成されている。さらに、図 3 4 の蓄積容量と同様に、 n + 型半導体領域 9 2 と、第 1 p 型エピタキシャル層 9 1 a および第 2 p 型エピタキシャル層 9 1 b の間で、ジャンクション容量が形成されている。この他の構造については、図 3 4 の C M O S センサと同様である。

【 0 1 4 7 】

図 3 6 は絶縁膜容量およびジャンクション容量を用いた埋め込み蓄積容量を有する C M O S センサの断面図である。図 3 5 と同様の構造であるが、さらに、フォトダイオード P D を構成する n 型半導体領域 3 0 と蓄積容量を構成する n + 型半導体領域 9 2 の間に、低濃度半導体層 (i 層) 9 6 が形成されている。上記の構造は、 n 型半導体領域 3 0 と n + 型半導体領域 9 2 の間のポテンシャル障壁を低くすることに相当し、フォトダイオード P D から蓄積容量 C S へのオーバーフローパスとなる。これにより、電荷の蓄積時においてフォトダイオードからあふれる電荷をパンチスルーさせて蓄積容量へと移動させることができる。

【 0 1 4 8 】

上記の各種の蓄積容量は、上述の第 1 ~ 第 6 実施形態のいずれにも適用可能で、上述のようにこれらの形状の蓄積容量により、フォトダイオードから溢れる光電荷を蓄積することで、高照度側に広ダイナミックレンジ化を実現できる。

【 0 1 4 9 】

(実施例 1)

本発明の固体撮像装置において、画素を 2 次元アレイに並べた、画素数横 6 4 0 × 縦 4 8 0 、画素サイズ 7 . 5 μ m 角、フローティングディフュージョン容量 $C_{FD} = 4 \text{ fF}$ 、蓄積容量 $C_{CS} = 60 \text{ fF}$ をもつ固体撮像素子を 2 層ポリシリコン 3 層メタル配線を持つ半導体製造方法で作成した。各蓄積容量はポリシリコン - シリコン酸化膜 - シリコン容量とポリシリコン - シリコン窒化膜 - ポリシリコン容量の並列容量で構成した。信号 S 1 、 S 1 + S 2 の飽和信号電圧はそれぞれ 5 0 0 mV 、 1 0 0 0 mV 、ノイズ除去後に S 1 、 S 1 + S 2 に残留する残留ノイズ電圧は等しく 0 . 0 9 mV であった。 S 1 から S 1 + S 2 への切り替え電圧は S 1 の飽和電圧よりも低く設定し 4 0 0 mV とした。

【 0 1 5 0 】

各切り替え点での S 1 + S 2 信号と残留ノイズとの S / N 比はどちらも 4 0 d B 以上が得られており、高画質な性能を持つ固体撮像素子が実現できた。また、ダイナミックレンジ性能は 1 0 0 d B を得た。さらに、オーバーフローゲート L O により高照度光照射時にフォトダイオード P D からあふれる過剰光電荷を効率的に蓄積容量に輸送できることにより、隣接画素への過剰光電荷の漏れ込みも抑圧でき、優れたブルーミング耐性、スマア耐性を得ることができた。

【 0 1 5 1 】

本実施例において、高 S / N 比を維持して、高照度側に十分に広いダイナミックレンジ拡大を実現できている。

【0152】**(実施例2)**

本発明の固体撮像装置において、横 $3.5\mu\text{m}$ 、縦 $7\mu\text{m}$ の大きさの基本画素ブロックにフォトダイオードと蓄積容量は2つずつ設けられた画素ブロックを画素数横 $640\times$ 縦 240 の2次元アレイに並べた固体固体撮像装置を作成した。実効画素数は横 $640\times$ 縦 480 である。各画素ブロックのフローティングディフェュージョン容量は $C_{FD} = 3.4\text{fF}$ 、蓄積容量はトレンチ型蓄積容量構造を適用して $C_{CS} = 100\text{fF}$ とした。信号S1、S_{1+S2}の飽和信号電圧はそれぞれ 500mV 、 1000mV 、ノイズ除去後にS1、S_{1+S2}に残留する残留ノイズ電圧は等しく 0.09mV であった。S1からS_{1+S2}への切り替え電圧はS1の飽和電圧よりも低く設定し 400mV とした。

【0153】

各切り替え点でのS_{1+S2}信号と残留ノイズとのS/N比はどちらも 40dB 以上が得られており、高画質な性能を持つ固体撮像素子が実現できた。また、ダイナミックレンジ性能は 110dB を得た。さらに、オーバーフローゲートLOにより高照度光照射時にフォトダイオードPDからあふれる過剰光電荷を効率的に蓄積容量に輸送できることにより、隣接画素への過剰光電荷の漏れ込みも抑圧でき、優れたブルーミング耐性、スミア耐性を得ることができた。

【0154】

本実施例において、高S/N比を維持して、高照度側に十分に広いダイナミックレンジ拡大を実現できている。

【0155】

本発明は上記の説明に限定されない。例えば、実施形態においては、固体撮像装置について説明しているが、これに限らず、各固体撮像装置の画素を直線状に配したラインセンサや、各固体撮像装置の画素をそのまま単独で構成することで得られる光センサについても、従来には得られなかった広ダイナミックレンジ化と高感度、高S/N比を達成することができる。

【0156】

また、蓄積容量の形状などは特に限定はなく、DRAMのメモリ蓄積容量などで容量を高めるためにこれまでに開発された種々の方法を採用することができる。固体撮像装置としては、フォトダイオードとフォトダイオードからあふれる光電荷を蓄積する蓄積容量とがオーバーフローゲートを介して接続されている構成であればよく、CMOSイメージセンサの他、CCDにも適用することができる。その他、本発明の要旨を逸脱しない範囲で、種々の変更が可能である。

【産業上の利用可能性】**【0157】**

本発明の固体撮像装置は、デジタルカメラ、カメラ付き携帯電話、監視カメラ、車載カメラ、スキヤナなどの広いダイナミックレンジが望まれているイメージセンサに適応できる。

【0158】

本発明の固体撮像装置の動作方法は広いダイナミックレンジが望まれているイメージセンサの動作方法に適応できる。

【図面の簡単な説明】**【0159】**

【図1】本発明の第1実施形態に係る固体撮像装置の一画素の等価回路図である。

【図2】本発明の第1実施形態に係る固体撮像装置の一画素の概略平面図である。

【図3-1】本発明の第1実施形態に係る固体撮像装置の画素のフォトダイオードPD1、オーバーフローゲートLO4、蓄積容量CS5の部分に相当する模式的断面図である。

【図3-2】本発明の第1実施形態に係る固体撮像装置の画素のフォトダイオードPD1、転送トランジスタT2、フローティングディフェュージョンFD3、蓄積トランジスタS7、蓄積容量CS5の部分に相当する模式的断面図である。

【図4】本発明の第1実施形態に係る固体撮像装置の駆動タイミング図である。

【図5】本発明の第1実施形態に係る固体撮像装置のプロック図である。

【図6】本発明の第2実施形態に係る固体撮像装置の一画素の等価回路図である。

【図7】本発明の第2実施形態に係る固体撮像装置の一画素の概略平面図である。

【図8】本発明の第2実施形態に係る固体撮像装置の駆動タイミング図である。

【図9】本発明の第3実施形態に係る固体撮像装置の第1実施形態に対応した、一画素の等価回路図である。

【図10】本発明の第3実施形態に係る固体撮像装置の第1実施形態に対応した、一画素の概略平面図である。

【図11】本発明の第3実施形態に係る固体撮像装置の第2実施形態に対応した、一画素の等価回路図である。

【図12】本発明の第3実施形態に係る固体撮像装置の第2実施形態に対応した、一画素の概略平面図である。

【図13】本発明の第3実施形態に係る固体撮像装置の画素断面図である。

【図14】本発明の第4実施形態に係る固体撮像装置の画素断面図である。

【図15】本発明の第4実施形態に係る固体撮像装置の画素断面図である。

【図16】本発明の第4実施形態に係る固体撮像装置の画素断面図である。

【図17】本発明の第5実施形態に係る固体撮像装置の二画素の等価回路図である。

【図18】本発明の第5実施形態に係る固体撮像装置の二画素の概略平面図である。

【図19】本発明の第5実施形態に係る固体撮像装置の駆動タイミング図である。

【図20】本発明の第6実施形態に係る固体撮像装置の四画素の等価回路図である。

【図21】本発明の第6実施形態に係る固体撮像装置の四画素の概略平面図である。

【図22】本発明の第6実施形態に係る固体撮像装置の駆動タイミング図である。

【図23】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図24】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図25】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図26】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図27】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図28】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図29】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図30】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図31】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図32】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図33】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図34】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図35】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図36】本発明の第7実施形態に係る固体撮像装置の画素断面図である。

【図37】従来例の特許文献1に対応する等価回路図である。

【図38】従来例の特許文献2に対応する等価回路図である。

【図39】従来例の特許文献3に対応する等価回路図である。

【図40】従来例の特許文献4に対応する等価回路図である。

【図41】従来例の非特許文献3に対応する等価回路図である。

【符号の説明】

【0160】

1 フォトダイオード

2 転送トランジスタ

3 フローティングディフュージョン

4 , L0 オーバーフローゲート

5 蓄積容量

6 リセットトランジスタ

7 蓄積トランジスタ
8 増幅トランジスタ
9 選択トランジスタ
1 0 オーバーフローゲートの駆動ライン
1 1 転送トランジスタの駆動ライン
1 2 蓄積トランジスタの駆動ライン
1 3 リセットトランジスタの駆動ライン
1 4 選択トランジスタの駆動ライン
1 5 画素出力ライン
2 0 n型半導体基板
2 1 p型ウェル
2 2 , 2 3 , 2 4 , 2 5 素子分離絶縁膜
2 6 , 2 7 , 2 8 , 2 9 , 7 9 , 9 3 p+型分離領域
3 0 n型半導体領域
3 1 , 4 1 , 5 0 p+型半導体領域
3 2 , 3 3 , 3 4 , 6 1 , 6 1 a , 7 0 , 7 3 , 7 6 , 9 2 , 9 5 n+型半導体領域
3 5 , 3 7 , 3 9 ゲート絶縁膜
3 6 , 3 8 , 4 0 ゲート電極
4 2 , 4 2 a , 6 4 , 6 8 , 7 1 , 7 4 , 7 7 , 8 0 蓄積容量絶縁膜
4 3 , 6 5 , 6 9 , 7 2 , 7 5 , 7 8 , 8 1 蓄積容量上部電極
4 4 層間絶縁膜
4 5 , 4 6 , 6 6 配線
5 1 , 5 2 , 5 3 n型半導体領域
6 0 , 6 0 a p+型半導体領域またはn+型半導体領域
6 2 素子分離絶縁膜
6 3 , 6 7 蓄積容量下部電極
9 0 p型半導体基板
9 1 p型エピタキシャル層
9 1 a 第1 p型エピタキシャル層
9 1 b 第2 p型エピタキシャル層
9 4 p型半導体層
9 6 低濃度半導体層
1 0 0 , 1 0 1 , 1 0 2 , 1 0 3 画素アレイ
1 0 4 行シフトレジスタ
1 0 5 , H S R 列シフトレジスタ
1 0 6 信号およびノイズホールド部
1 0 7 出力回路