

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H02M 1/00 (2007.01)



[12] 发明专利说明书

专利号 ZL 03814237.6

[45] 授权公告日 2008年10月1日

[11] 授权公告号 CN 100423417C

[22] 申请日 2003.5.6 [21] 申请号 03814237.6

[86] 国际申请 PCT/US2003/013859 2003.5.6

[87] 国际公布 WO2004/107546 英 2004.12.9

[85] 进入国家阶段日期 2004.12.17

[73] 专利权人 半导体元件工业有限责任公司

地址 美国亚利桑那

[72] 发明人 乔尔·蒂尔奇

[56] 参考文献

US5367247A 1994.11.22

CN1146099A 1997.3.26

US5146398A 1992.9.8

US5408403A 1995.4.18

审查员 王璐

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 马浩

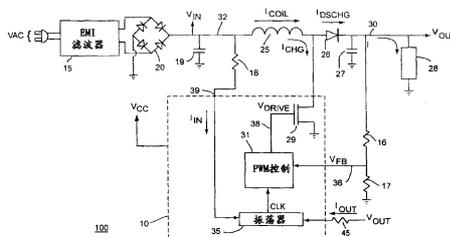
权利要求书4页 说明书15页 附图6页

[54] 发明名称

开关频率变化的功率因数校准电路及方法

[57] 摘要

一种功率因数校准(PFC)电路(10)包括一个根据时钟信号(CLK)工作的脉宽调制器(31),用于开关一个充电周期(T_{CHG})上的线圈电流(I_{COIL})以校准某个节点(32)上的功率因数。所述的线圈电流在一个放电周期(T_{DSCHG})上放电,从而在一个输出端(30)上形成一个输出电压(V_{OUT})。一个振荡器(35)产生时钟信号,该时钟信号的时钟周期长于充电和放电周期的总和,从而工作在不连续的模式下,并且所述的振荡器具有一个输入端(39),用于检测输入信号以便修改时钟周期。



1. 一种功率因数校准电路, 包括:

一个响应时钟信号工作的脉宽调制器, 用来在一个充电周期上开关线圈电流以便校准第一节点上的功率因数, 其中所述线圈电流在一个放电周期上放电以形成一个输出电压;

一个振荡器, 它具有一个输出端来产生所述时钟信号, 该时钟信号具有的时钟周期长于所述充电和放电周期的总和, 以及一个第一输入端, 用于检测功率因数校准电路的输入信号以调节所述时钟周期; 以及

其中所述的输出电压的负载电流为恒定值, 所述的充电和放电周期在所述时钟周期上被求和, 以定义所述线圈电流的占空因数, 并且所述功率因数校准电路的输入信号改变所述时钟周期来维持占空因数与充电周期的乘积恒定。

2. 根据权利要求1所述的功率因数校准电路, 其中所述的功率因数校准电路的输入信号以整流正弦波电压的形式工作。

3. 根据权利要求1所述的功率因数校准电路, 其中所述的振荡器被形成为一个压控振荡器, 其中包括:

一个响应所述时钟信号工作的斜坡发生器, 它具有一个第二节点来向一个电容提供充电电流以形成一个斜坡电压, 该斜坡电压在充电周期内从第一参考电平上升到第二参考电平;

一个比较器, 用于比较所述的斜坡电压与第一及第二参考电压, 该比较器还有一个连接到所述振荡器输出端的输出端; 以及

一个电流镜, 它具有一个第一输入端, 用来接收代表所述功率因数校准电路的输入信号的输入电流, 以向第二节点提供一个第一镜像电流, 用于从充电电流中减去该镜像电流来改变所述时钟周期。

4. 根据权利要求3所述的功率因数校准电路, 其中所述的电流镜提供一个第二镜像电流用以充电第二节点, 以及所述的斜坡发生器包括:

一个连接到所述第二节点的第一电流源，用于提供所述充电电流；以及

一个第二电流源，它被耦合以一个放电电流对第二节点放电，其中从所述放电电流中减去第二镜像电流。

5. 根据权利要求1所述的功率因数校准电路，其中所述的脉宽调制器具有一个反馈输入端，该反馈输入端被连接来检测所述输出电压，以便根据功率因数校准电路的负载电流来调节脉冲的充电周期。

6. 根据权利要求1所述的功率因数校准电路，其中所述的输出电压具有高于所述功率因数校准电路的输入信号峰值电压的值。

7. 根据权利要求1所述的功率因数校准电路，其中所述功率因数校准电路的输入信号代表了所述线圈电流。

8. 根据权利要求7所述的功率因数校准电路，其中还包括一个连接到振荡器第一输入端的感应电阻，用于导通所述线圈电流来形成一个感应电压。

9. 一种校准输入信号的功率因数的方法，包括：

利用时钟信号来产生多个脉冲，以便为线圈电流建立一个充电周期，其中所述时钟信号的时钟周期要长于线圈电流的充电周期和放电周期的总和；

在放电周期上将线圈电流放电至零以形成一个输出电压；以及
检测功率因数校准电路的输入信号以改变所述时钟周期；

其中在所述输出电压的负载电流恒定的情况下，所述充电及放电周期在一个时钟周期上被相加以确定所述线圈电流的一个占空因数，并且所述功率因数校准电路的输入信号改变所述时钟周期以保持所述占空因数与充电周期的乘积恒定。

10. 根据权利要求9所述的校准输入信号的功率因数的方法，还包括：

用一个充电电流对一个电容充电以产生一个斜坡电压；

比较所述斜坡电压与一个第一参考电压，以产生所述时钟信号；

以及

镜像一个表示所述功率因数校准电路的输入信号的输入电流，并向所述电容提供一个第一镜像电流来改变时钟周期。

11. 根据权利要求 10 所述的校准输入信号的功率因数的方法，其中所述的镜像包括从所述充电电流中减去第一镜像电流以改变所述时钟周期。

12. 根据权利要求 11 所述的校准输入信号的功率因数的方法，其中所述的镜像包括根据所述时钟信号的第一跳变来使能第一镜像电流。

13. 根据权利要求 10 所述的校准输入信号的功率因数的方法，其中所述的充电包括用所述充电电流来提高所述的斜坡电压，并且所述的比较包括产生所述时钟信号的第一跳变。

14. 根据权利要求 10 所述的校准输入信号的功率因数的方法，还包括：

用一个放电电流对所述的电容放电，以降低所述斜坡电压；以及比较所述斜坡电压与一个第二参考电压，以产生时钟信号的第二跳变。

15. 根据权利要求 14 所述的校准输入信号的功率因数的方法，还包括镜像所述输入电流以提供一个第二镜像电流，以从所述放电电流中减去该第二镜像电流，以改变所述时钟周期。

16. 一种功率因数校准电路，包括：

一个根据用于同步多个脉冲的时钟信号工作的脉宽调制器，所述多个脉冲从一个输入电压建立起一个线圈电流，所述的线圈电流被放电来形成一个输出电压；以及

一个振荡器，它具有一个输出端用来以一定频率产生所述时钟信号，

一个输入端用于检测所述线圈电流以改变所述频率；以及

一条与振荡器的输入端相连的电流路径，用于导通所述线圈电流以形成一个感应信号，其中所述功率因数校准电路被配置为维持所述线圈电流的占空因数与所述线圈电流的充电周期的乘积恒定。

17. 根据权利要求 16 所述的功率因数校准电路，其中所述的时钟信号经过第一跳变从第一逻辑电平到第二逻辑电平，经过第二跳变从第二逻辑电平到第一逻辑电平，并且所述的脉宽调制器响应所述第一跳变产生所述多个脉冲。

18. 根据权利要求 16 所述的功率因数校准电路，其中所述多个脉冲具有固定的脉宽。

19. 根据权利要求 16 所述的功率因数校准电路，其中所述的电流路径包括一个电阻，所述的感应信号就形成在该电阻上。

开关频率变化的功率因数校准电路及方法

技术领域

本发明主要涉及集成电路，并尤其涉及集成的功率因数校准电路。

背景技术

照明器材以及其他电气系统具有低功率因数，因为它们只在交流电（AC）电源的峰值电压附近抽取电流，而不是在整个交变周期内进行。对于处在某指定配电网络中的所有用户而言，电压峰值同时出现，从而造成一种聚合效应，使得电网发电机在电压峰值附近要承载高电流，而在其他时候电流很小甚至没有电流。这种负荷会造成电源电压的谐波畸变、三相配电网络中的高中性线电流，还可能导致利用该电源进行工作的设备工作异常。为了避免这种线路失真，地方事业公司就不得不加大他们的配电网络，这就需要大笔的资金投入。

一些政府试图通过要求系统制造商在某些电气系统中加入功率因数校准（PFC）来缓解这一问题。例如，欧洲的 IEC 1000-3-2 规范要求照明系统以及某些其他的电气设备中加入 PFC。PFC 通常由 PFC 电路实现，该电路以远高于电源频率的频率开关流经一个线圈的电源电流，接着通过一个阻塞二极管将线圈电流释放到一个电容上，从而形成一个直流（DC）供电电压，对该直流电压进行整流后用它来为设备或系统供电。电流的开关是受到控制的，这种控制使得线圈电流的平均值与 AC 电源电压成正比，即，同相且基本上是正弦波。这种方法能实现.995 或更多的功率因数，甚至是理想的 1.0。

现有 PFC 电路中的相当一部分在连续导通的模式下工作，在这种模式中，新的开关周期在前一个周期的线圈电流放电到零之前就开始了。连续导通模式的 PFC 系统需要高性能的线圈和具有快速恢复时

间的阻塞二极管，以便维持高效的功率传输。然而，高性能线圈和阻塞二极管成本很高，这就提高了连续导通模式 PFC 系统的制造成本。另外，这些系统通常以固定的开关频率工作，从而产生高的峰值能量，需要一个昂贵的滤波器来抑止如此产生的电磁干扰（EMI）。

其他 PFC 系统以临界或边界导通模式工作，在这种模式中，新的开关周期恰好在线圈电流到达零时开始。临界导通模式电路能提供高功率因数，但是它们在一个很宽的开关频率范围之内工作，因而需要复杂和昂贵的滤波器来抑止 EMI。同时，在低功率条件下，开关频率是如此之高以至于通过 PFC 电路的传播延时降低了可实现的功率因数。

其他 PFC 电路在不连续的模式下工作，在这种模式中，每个开关周期内都允许线圈电流降至零并持续一段时间。这些系统可以被设置来按固定频率开关，从而缩小 EMI 频谱并允许使用窄带的 EMI 滤波器。然而，与连续导通模式 PFC 电路类似，这些系统会产生单一频率的高峰值辐射能量，即使用窄带滤波器也很难抑止这种能量。

因此需要一种 PFC 电路和方法，它能在受控的范围内开关，从而降低电气系统中滤波 EMI 的成本。

发明内容

本发明提供了一种功率因数校准电路，包括：一个响应时钟信号工作的脉宽调制器，用来在一个充电周期上开关线圈电流以便校准第一节点上的功率因数，其中所述线圈电流在一个放电周期上放电以形成一个输出电压；一个振荡器，它具有一个输出端来产生所述时钟信号，该时钟信号具有的时钟周期长于所述充电和放电周期的总和，以及一个第一输入端，用于检测 PFC 电路的输入信号以调节所述时钟周期；以及，其中所述的输出电压的负载电流为恒定值，所述的充电和放电周期在所述时钟周期上被求和，以定义所述线圈电流的占空因数，并且所述的输入信号改变所述时钟周期来维持占空因数与充电周期的乘积恒定。

本发明还提供了—个以不连续模式工作的功率因数校准电路，包括：—个脉宽调制器，它具有—个用来接收多个脉冲的输入端，脉冲宽度代表了PFC电路的负载电流，以用于充电线圈电流，所述线圈电流被放电来形成—个输出电压；—个振荡器，它具有—个输出端用于以—个选定频率产生所述多个脉冲，以将线圈电流放电至零，以及—个输入端，用于检测PFC电路的输入信号以调节所述频率；以及，其中所述的振荡器被形成—个压控振荡器，其中包括：—个响应所述时钟信号工作的斜坡发生器，它具有—个第二节点来向—个电容提供充电电流以形成—个斜坡电压，该斜坡电压在充电周期内从第—参考电平上升到第二参考电平；—个比较器，用于比较所述的斜坡电压与第—及第二参考电压，该比较器还有—个连接到所述振荡器输出端的输出端；以及—个电流镜，它具有—个第—输入端，用来接收代表所述输入信号的输入电流，以向第二节点提供—个第—镜像电流，用于从充电电流中减去该镜像电流来改变所述时钟周期。

本发明还提供了—种校准—个输入信号的功率因数的方法，包括：利用时钟信号来产生多个脉冲，以便为线圈电流建立—个充电周期，其中所述时钟信号的时钟周期要长于线圈电流的充电周期和放电周期的总和；在放电周期上将线圈电流放电至零以形成—个输出电压；以及检测功率因数校准电路的输入信号以改变所述时钟周期；其中在所述输出电压的负载电流恒定的情况下，所述充电及放电周期在—个时钟周期上被相加以确定所述线圈电流的—个占空因数，并且所述输入信号改变所述时钟周期以保持所述占空因数与充电周期的乘积恒定。

本发明还提供了—种功率因数校准电路，包括：—个根据用于同步多个脉冲的时钟信号工作的脉宽调制器，所述多个脉冲从—个输入电压建立起—个线圈电流，所述的线圈电流被放电来形成—个输出电压；以及—个振荡器，它具有—个输出端用来以—定频率产生所述时钟信号，—个输入端用于检测所述线圈电流以改变所述频率；以及—条与振荡器的输入端相连的电流路径，用于导通所述线圈电流以形成—个感应信号。

附图说明

图 1 示出了一种功率因数校准 (PFC) 电路的原理示意图;
图 2 示出了一幅时序图, 它展示了 PFC 电路的工作波形;
图 3 示出了含有振荡器的 PFC 电路一部分的原理示意图;
图 4 示出了第一备选实施例中的振荡器的原理示意图;
图 5 示出了第二备选实施例中的振荡器的原理示意图;
图 6 示出了备选实施例中的 PFC 电路的电路图; 以及
图 7 示出了另一种备选实施例中的 PFC 电路的电路图。

具体实施方式

在附图中, 带有相同引用标号的元件具有相似的功能。

图 1 示出了一种功率因数校准 (PFC) 电路 100 的原理示意图, 该电路用于校准一个交流电 (AC) 电源的功率因数, 所述的电源以正弦 AC 电压 V_{AC} 工作, 同时向一个负载 28 提供一个负载电流 I_{LOAD} 。PFC 电路 100 受到 PFC 控制电路 10 的控制, 该电路以 $V_{CC} = 12.0$ 伏特的供电电压工作在不连续的模式下, PFC 电路 100 中含有一个电磁干扰 (EMI) 滤波器 15、一个电容器 19、一个二极管电桥 20、电阻 16 - 18 和 45、一个电感或线圈 25、一个阻塞二极管 26 以及一个输出电容 27。PFC 电路 100 在输出节点 30 上产生一个直流 (DC) 输出电压 V_{OUT} 。

概括地说, PFC 电路 100 通过校准输入节点 32 上的功率因数来为 AC 电源提供一个高功率因数, 所述的输入节点工作在输入电压 V_{IN} 上, 该电压是通过整流 V_{AC} 得到的。实际上, PFC 电路 100 利用反馈在节点 32 和电桥 20 的负性终端产生一个阻性负载, 在图 1 所示的实施例中, 电桥 20 的负性终端工作在接地电势上。因此, 流经节点 32 的电流的平均值以及 AC 电源, 都与 V_{IN} 同相。

具体地说, PFC 电路 100 起到了一个步进开关调节器的作用, 其中电阻 16 - 17 作为分压器建立起 V_{OUT} 的值, 该电压值被抬升到一个高于 V_{AC} 峰值电压的电平上。在一个实施例中, V_{AC} 的均方根 (RMS)

值约为 220 伏特，频率约为 50 赫兹，PFC 电路 100 产生的输出电压 V_{OUT} 的值约为 400 伏特直流电压。在某些地域，VAC 的 RMS 值约为 110 伏特，频率约为 60 赫兹，则 PFC 电路 100 产生约为 230 伏特的直流电压 V_{OUT} 。PFC 电路 100 元件的尺寸、击穿电压等等可以适当选择，使得将 V_{OUT} 设置在大约 400 伏特 DC 电压的系统可以在世界上任何交流电源下工作。这类系统被称为全球电源系统。在大多数地区，VAC 的典型范围都在正负百分之二十之间。

在一个备选实施例中，PFC 电路 100 被配置成将功率因数校准功能与电压调节器组合在一个单级电路中，该单级电路产生一个低于峰值 VAC 电压的 V_{OUT} 。例如，电阻 16-17 可以如此选择，使得 PFC 电路 100 提供一个比如 5 伏特电压的 V_{OUT} 。

EMI 滤波器 15 是一个低通滤波器，它让 VAC 的低频分量通过，同时抑制 PFC 电路 100 所产生的高频开关信号。在一个实施例中，EMI 滤波器 15 被配置为抑制高于一千赫兹的信号成分。

二极管电桥 20 是一个标准的全波电桥整流器，该电路对线路电压 VAC 进行整流，并在节点 32 上产生一个经过整流的正弦波输入电压 V_{IN} ，该电压的频率为 VAC 频率的两倍或者约为 100 赫兹，其峰值电压约为 310 伏特。电容 19 跨接在二极管电桥 20 上，以进一步减少 VAC 噪声。

线圈 25 具有典型的电感值 $L_{25}=100.0$ 微亨，且有一个较低的等效串联电阻，以便实现高效率的工作。

PFC 控制电路 10 包括一个晶体管 29、一个脉宽调制 (PWM) 控制电路 31 以及一个振荡器 35。

PWM 控制电路 10 从振荡器 35 接收一个时钟信号 CLK，并发出一系列脉冲，这些脉冲被称为驱动信号 V_{DRIVE} ，它们开关晶体管 29。电阻 16 和 17 的作用是一个分压器，它们分配输出电压 V_{OUT} ，以在输入端 36 上产生一个反馈信号 V_{FB} 。在一个实施例中，PWM 控制电路 31 比较反馈电压 V_{FB} 与一个内部产生的参考电压，以便调制 V_{DRIVE} 脉冲的宽度。因此，当负载 28 抽取一个提高的负载电流 I_{LOAD} 来对电

容 27 放电并降低输出电压 V_{OUT} 时，反馈电压 V_{FB} 的电平就相应地降低。作为响应，PWM 控制电路 31 提高 V_{DRIVE} 脉冲的宽度，这样就增加了从线圈 25 传送到电容 27 的电荷，从而将 V_{OUT} 调节到它的规定电平。于是，PWM 控制电路 31 被设置成这样一种情况：如果负载电流 I_{LOAD} 相对于 V_{IN} 的频率（或是约 120 赫兹）恒定，那么 V_{DRIVE} 脉冲的宽度在 V_{IN} 的一个周期中保持恒定。在一个实施例中，PFC 控制电路 10 适合被集成到一个半导体模板上以形成一个集成电路。

晶体管 29 是一个高电流 n 沟道金属氧化物半导体场效应晶体管，它负责开关流经线圈 25 的线圈电流 I_{COIL} 。在一个实施例中，晶体管 29 是一个功率晶体管，它能够开关高于 2 安培的 I_{COIL} 峰值。晶体管 29 通常具有高于 500 皮法的较大栅电容。晶体管 29 被示为与 PFC 控制电路 10 的其他元件一同集成在半导体模板上，但是它也可以被实现为一个单独的分立器件。

线圈电流 I_{COIL} 包括一个充电电流分量 I_{CHG} 和一个放电电流分量 I_{DSCHG} 。晶体管 29 导通的时间被称为充电周期 T_{CHG} ，在此期间充电电流 I_{CHG} 流经线圈 25 和晶体管 29，从而在线圈 25 中储存磁能。如果负载电流 I_{LOAD} 为恒定值，那么 T_{CHG} 在整个 V_{IN} 周期内也为恒定值。当晶体管 29 关断时，存储的磁能以放电电流 I_{DSCHG} 形式从线圈 25 经阻塞二极管 26 流入电容 27，并在节点 30 上形成输出电压 V_{OUT} 。放电电流 I_{DSCHG} 流通的时间被称为放电周期 T_{DSCHG} ，这个时间周期会随着充电电流 I_{CHG} 的峰值以及 V_{IN} 的电压而变化。

振荡器 35 被设置为一个压控振荡器，它有一个输入端 39，用于感应由输入电压 V_{IN} 得到的输入电流 I_{IN} 。输入端 39 在接地电势附近工作，从而 I_{IN} 等效于 V_{IN}/R_{18} ，其中 R_{18} 是电阻 18 的阻值。由于 V_{IN} 具有整流正弦波的波形，因此 I_{IN} 也具有整流正弦波的波形，因此可以代表 V_{IN} 。一个输出端以一定频率提供时钟信号 CLK，该时钟频率的变化取决于 I_{IN} 。在一个实施例中， I_{IN} 的幅值被如此选择，使得时钟信号 CLK 在小于二比一的范围内变化，这远低于临界导通模式 PFC 电路的开关频率范围，后者的频谱常常会跨越二十比一甚至更大的范

围。在一个实施例中，振荡器 35 产生大约 40 千赫兹额定频率的 CLK，其变化范围从约 30 千赫兹到约 50 千赫兹。

受到控制的 CLK 开关频率范围降低了任何单个频率上的峰值 EMI 辐射，同时产生了 EMI 辐射能量的受限频谱，从而使得 EMI 滤波器 15 可以被设置为复杂度和成本均较低的形式，这样就降低了 PFC 电路 100 的整体成本。CLK 的标称工作频率可以被选为这样一种情况，当其对应于输入电流 I_{IN} 工作在最高频率值时，CLK 的周期仍然低得足以让 PFC 电路 100 在不连续模式下工作，也就是说，在这种模式下， I_{COIL} 在一个开关周期的一个非零时段内为零。

PFC 控制电路 10 的开关周期由时钟信号 CLK 启动，该时钟信号的工作周期远小于 V_{IN} 的周期，因此在任意特定的开关周期内，在线圈 25 两端出现一个基本恒定的电压 V_{IN} 。因而，充电电流 I_{CHG} 以近似等于 V_{IN}/L 的斜率线性递增，并达到一个峰值 $I_{PEAK}=T_{CHG} \cdot V_{IN}/L$ 。类似地，放电电流 I_{DSCHG} 的斜率大致等于 $(V_{OUT}-V_{IN})/L$ ，并且其持续时间 $T_{DSCHG}=L \cdot I_{PEAK}/(V_{OUT}-V_{IN})$ 。这样， I_{COIL} 为非零值的总时间由下式给出：

$$1) \quad T_{COIL} = T_{CHG} + T_{DSCHG} = L \cdot I_{PK} \cdot \frac{V_{OUT}}{V_{IN} \cdot (V_{OUT} - V_{IN})}$$

线圈电流 I_{COIL} 以三角波的形式流过，它在一个 CLK 周期 T_{CLK} 内的平均值 I_{COIL_CLK} 由下式给出：

$$2) \quad I_{COIL_CLK} = \frac{V_{IN} \cdot T_{CHG}}{2 \cdot L} \cdot \frac{(T_{CHG} + T_{DSCHG})}{T_{CLK}} = \frac{V_{IN}}{2 \cdot L} (T_{CHG} \cdot D_{CYCLE})$$

其中 $D_{CYCLE}=(T_{CHG}+T_{DSCHG})/T_{CLK}$ ，它代表每个 CLK 周期 T_{CLK} 内非零线圈电流的占空因数。当平均线圈电流 I_{COIL_CLK} 跟随 V_{IN} 的整流正弦波形时，就能实现高的功率因数，这种情况会在 $T_{CHG} \cdot D_{CYCLE}$ 被设为恒定值时出现。

由于负载电流 I_{LOAD} 为恒定值时充电时间 T_{CHG} 也为恒定值，为了维持 $T_{CHG} \cdot D_{CYCLE}$ 的乘积恒定并实现一个高功率因数，振荡器 35 会改变 CLK 的开关频率 F_{SW} ，以保持 D_{CYCLE} 基本恒定。输入电压 V_{IN} 在一个周期内的平均输入功率 $\langle P_{IN} \rangle$ 由方程 3) 给出：

$$3) \quad \langle P_{IN} \rangle = \frac{V_{ACRMS}^2}{2 * L_{25}} * (T_{CHG} * D_{CYCLE})$$

其中 V_{ACRMS} 是线路电压 V_{AC} 的均方根值。当负载电流 I_{LOAD} 恒定时，PFC 电路 100 工作在平均输入功率 $\langle P_{IN} \rangle$ 恒定的条件下。由于 V_{ACRMS} 和 L 都恒定，因此恒定负载条件导致乘积：

$$4) \quad (T_{CHG} * D_{CYCLE}) = \frac{2 * L_{25} * \langle P_{IN} \rangle}{V_{ACRMS}^2}$$

也恒定。根据这些关系式，可以推出要实现高功率因数所需的开关频率 F_{SW} 由下式给出：

$$5) \quad F_{SW} = \frac{2 * L_{25} * \langle P_{IN} \rangle}{V_{ACRMS}^2 * T_{CHG}^2} * \frac{V_{OUT} - V_{IN}}{V_{OUT}}$$

结果，如果开关频率 F_{SW} 被置为与输出电压 V_{OUT} 和瞬时整流输入电压 V_{IN} 之间的差值成正比，则 PFC 电路 100 能工作在 PFC 接近 1 的情况下。事实上，在所述的稳态条件下， V_{OUT} 受到调节，因而是恒定的，所以方程 5) 可以被简化为：

$$6) \quad F_{SW} = K_1 * (K_2 - V_{IN})$$

其中 K_1 是一个常数， $K_2 = V_{OUT}$ ，并且调节装置调整 T_{CHG} ，使得在给定的 $\langle P_{IN} \rangle$ 和 V_{AC} 工作点上， $K_1 = \frac{2 * L_{25} * \langle P_{IN} \rangle}{V_{ACRMS}^2 * T_{CHG}^2 * V_{OUT}}$ 。为了实现高功率因数，CLK 频率 F_{SW} 由 V_{IN} 有效地调制，从而使得 F_{SW} 在 V_{IN} 峰值附近具有较低的值，而在 V_{IN} 接近零伏特的时候具有较高的值。为了实现这一点，振荡器 35 具有若干个工作在接地电势附近的输入端，一个根据经过电阻 18 形成的感应电流 I_{IN} 来检测输入电压 V_{IN} ，另一个则根据经过电阻 45 形成的电流 I_{OUT} 来检测输出电压 V_{OUT} 。振荡器 35 从 I_{OUT} 中减去 I_{IN} ，得到一个差分电流，该电流被用来建立 CLK 周期 T_{CLK} 的瞬时值，以及开关频率 F_{SW} 。

PFC 电路 100 的详细工作过程可以参见图 2 中的时序示意图，该图展示了输入电压 V_{IN} 、线圈电流 I_{COIL} 、驱动信号 V_{DRIVE} 以及时钟信号 CLK 在选定的开关周期 ($T_4 - T_0$) 及 ($T_9 - T_5$) 内的波形，每个波形的持续时间在大约 50 微秒范围内，并且 $(T_9 - T_5) > (T_4 - T_0)$ 。图 2 示出了两个 CLK 循环或周期 T_{CLK} ，第一个周期从时刻 T_0 运行

至时刻 T4，第二个周期（也是较长的一个周期）从时刻 T5 运行至时刻 T9。尽管输入电压 V_{IN} 会以整流正弦波的形式变化，但是 CLK 周期远短于 V_{IN} 周期。因此，为了更好地描述本发明， V_{IN} 在各个周期内被显示为恒定值，但是它在第一个周期内的值 V_{IN1} 要低于第二个周期内的值 V_{IN2} 。

假设，最初 - 恰好在时刻 T0 之前 - CLK 和 V_{DRIVE} 都为逻辑低电平，并且晶体管 29 和阻塞二极管 26 均关断，从而有 $I_{COIL}=0.0$ 安培。

在时刻 T0，随着时钟信号 CLK 从逻辑低电平跳变为逻辑高电平并发出一个驱动信号 V_{DRIVE} 的脉冲，第一个开关周期就开始了。晶体管 29 导通以对线圈 25 充电，充电电流 I_{CHG} 以 V_{IN}/L_{25} 的速率线性增加，由于晶体管 29 两端的电压接近零，因此整个电压 V_{IN} 实际上都被施加在线圈 25 两端。从而，充电电流 I_{CHG} 以正比于 V_{IN} 瞬时值的速率递增。

在从时刻 T0 到 T1 期间，输入信号 V_{IN} 具有大致恒定的电压值 V_{IN1} ，从而充电电流 I_{CHG} 线性递增，直到时刻 T1 它达到峰值 $I_{PK1}=V_{IN1}*T_{CHG}/L_{25}$ 。

在时刻 T1， V_{DRIVE} 从逻辑高电平跳变为逻辑低电平，从而关断了晶体管 29，以便让储存在线圈 25 中的能量通过阻塞二极管 26 传输给电容 27。在阻塞二极管 26 两端下降的电压相比电压 $(V_{OUT}-V_{IN})$ 而言很小，因此可以认为 $(V_{OUT}-V_{IN})$ 被施加在线圈 25 两端，并且 I_{DSCHG} 以速率 $(V_{OUT}-V_{IN1})/L_{25}$ 的速率线性下降，直到它在时刻 $T3=T1+I_{PK1}*L_{25}/(V_{OUT}-V_{IN1})$ 放电至零。

在时刻 T2，时钟信号 CLK 从高电平被重置为低电平，这不会引起驱动信号 V_{DRIVE} 的电压变化。

从时刻 T3 到时刻 T4， I_{COIL} 保持为零一段非导通时间，这段非导通时间是 PFC 电路 100 的不连续工作模式的特性。

在时刻 T4，第一开关周期结束，另一个开关周期开始。随后还可能跟随若干 CLK 开关周期。

在时刻 T5，指定的第二周期开始，同时 CLK 和 V_{DRIVE} 从低变高，

但是输入电压 V_{IN} 工作在较高的有效电压值 $V_{IN2} > V_{IN1}$ 。较高的 V_{IN2} 值造成充电电流 I_{CHG} 以更快的速率线性递增，并流经线圈 25 和晶体管 29，直到它在时刻 $T6$ 达到峰值 $I_{PK2} = V_{IN2} * T_{CHG} / L_{25}$ ，该峰值高于峰值 I_{PK1} 。注意， $T_{CHG} = (T1 - T0) = (T6 - T5)$ ，当 I_{LOAD} 恒定时，该充电时间也具有固定值。

在时刻 $T6$ ， V_{DRIVE} 进行再一次从高到低的跳变，从而关断晶体管 29，并让储存在线圈 25 中的磁能以放电电流 I_{DSCHG} 的形式流过阻塞二极管 26，以便储存到电容 27 上。在从时刻 $T6$ 到时刻 $T8$ 期间，一个大致恒定的电压 $(V_{OUT} - V_{IN2})$ 被施加在线圈 25 两端，从而 I_{DSCH} 以斜率 $(V_{OUT} - V_{IN2}) / L_{25}$ 线性下降，直到它在时刻 $T8 = T6 + I_{PK2} * L_{25} / (V_{OUT} - V_{IN2})$ 放电至零。由于 $V_{IN2} > V_{IN1}$ ，因此线圈电流 I_{COIL} 会达到一个更高的峰值电流 I_{PK2} ，但是以较低的速率 $(V_{OUT} - V_{IN2}) / L_{25}$ 放电。第二不导通周期在时刻 $T8 -$ 也就是 I_{COIL} 放电至零时 - 开始，并一直持续到第二开关周期结束、另一个开关周期在时刻 $T9$ 开始为止。

在时刻 $T7$ ，时钟信号 CLK 进行从高到低的跳变，这不会影响驱动信号 V_{DRIVE} 的电平。

图 3 所示的电路原理图展示了 PFC 电路 100 的一部分，其中包括振荡器 35 的更多细节，以及电阻 18 和 45。振荡器 35 包括电流镜 57 - 60、开关 62 - 65、一个定时电容 68 以及一个比较器 69。振荡器 35 被设置为一个压控振荡器，它产生一系列脉冲形式的时钟信号 CLK ，这些脉冲按一个标称或中心频率产生，该频率被调制为与差值 $(V_{OUT} - V_{IN})$ 成正比。

定时电容 68 被连接在定时节点 70 和接地电势之间。电容 68 通常与 PFC 控制电路 10 的其他元件一起被集成在同一个半导体模板上，但是也可以被做成一个外部电容。在一个实施例中，电容 68 的值约为 100 皮法。如下文所述，电容 68 被电流 I_{IM2} 、 I_{IM3} 、 I_{OM2} 和 I_{OM3} 顺序充电和放电，从而在节点 70 上形成一个三角或斜坡电压 V_{RAMP} 。

开关 62 - 65 用晶体管实现，它们分别被时钟信号 CLK 或互补时

钟信号 $\overline{\text{CLK}}$ 使能或导通，如图所示。因此，开关 62 和 65 在 CLK 为逻辑高电平时被使能或闭合，开关 63 和 64 则在 $\overline{\text{CLK}}$ 为逻辑高电平而 CLK 为逻辑低电平时闭合。

比较器 69 被设置为滞后比较器，它将定时节点 70 上形成的电压和一个参考电压 V_{REF} 进行比较，以便在其输出端产生时钟信号 CLK。比较器 69 具有提供互补时钟信号 CLK 和 $\overline{\text{CLK}}$ 的输出端，或者 $\overline{\text{CLK}}$ 也可以用了一个独立的反相器（未示出）翻转 CLK 来得到。当比较器 69 产生一个例如具有逻辑高电平的 CLK 时，一个内部滞后电路就会将比较参考值降低一个滞后量 V_{HYST} ，使其变为 $(V_{\text{REF}} - V_{\text{HYST}})$ 。这样，CLK 就会保持逻辑高电平，直到 V_{RAMP} 放电到一个低于 $(V_{\text{REF}} - V_{\text{HYST}})$ 的电平为止，这时 CLK 跳变为逻辑低电平。滞后的作用在于使得 V_{RAMP} 形成一个三角波，该三角波在 V_{REF} 与 $(V_{\text{REF}} - V_{\text{HYST}})$ 之间做周期变化，如图 2 所示。在一个电源电压 $V_{\text{CC}} = 12.0$ 伏特的实施例中， V_{REF} 的值约为 3 伏特， V_{HYST} 的值约为 1 伏特，因此电压差 $(V_{\text{REF}} - V_{\text{HYST}})$ 的电平约为 2 伏特。

电流镜 57 - 58 包括成比例的晶体管，它们产生镜像电流 I_{IM1} 、 I_{IM2} 、 I_{IM3} 和 I_{IM4} ，这些电流与输入感应电流 I_{IN} 成正比或是它的整数倍。类似地，电流镜 59 - 60 也包括成比例的晶体管，它们产生镜像电流 I_{OM1} 、 I_{OM2} 和 I_{OM3} ，这些电流与输出感应电流 I_{OUT} 成正比或是它的整数倍。

振荡器 35 的工作过程如下。假定最初时钟信号 CLK 为逻辑低电平，因此开关 63 和 64 闭合，开关 62 和 65 打开， V_{RAMP} 的值小于 V_{REF} 且正在增大，如图 2 中所示。在时刻 T_0 ，CLK 跳变到逻辑高电平，这样就闭合了开关 62 和 65 并打开开关 63 - 64，从而以电流 I_{OM3} 对电容 68 放电，同时以电流 I_{IM2} 充电。电流镜 57 - 60 的比例使得 I_{OM3} 大于 I_{IM2} ，从而电流 I_{OM3} 和 I_{IM2} 的代数和引起一个电流净差值 $(I_{\text{OM3}} - I_{\text{IM2}})$ ，该电流差值对电容 68 放电，从而降低 V_{RAMP} 的电平。

在时刻 T_2 ， V_{RAMP} 达到电平 $(V_{\text{REF}} - V_{\text{HYST}})$ ，此时 CLK 跳变为逻辑低电平，这会闭合开关 63 - 64 并打开开关 62 和 65。电容 68 接着被

电流 I_{OM2} 充电，同时被电流 I_{IM3} 放电。电流 I_{IM3} 和 I_{OM2} 被调节使得 $I_{IM3} < I_{OM2}$ ，这样就会以一个有效差值电流 $(I_{OM2} - I_{IM3})$ 对电容 68 充电。当电容 68 被充电到 $V_{RAMP} > V_{REF}$ 的时候，CLK 就会从低向高跳变，从而开始另一个周期。

电流镜 57 - 60 的镜像缩放比例被进一步选取为，使得电容 68 被充电和放电的电流分别为 $(I_{OM2} - I_{IM3}) = K_3 * (V_{OUT} - V_{IN})$ 和 $(I_{OM3} - I_{IM2}) = K_4 * (V_{OUT} - V_{IN})$ ，其中 K_3 和 K_4 为常数。不难发现，开关频率 F_{SW} 具有上文中方程 6) 所示的形式，这样就能实现接近于 1 的功率因数。

图 4 所示的电路原理图展示了 PFC 电路 100 的一部分，其中包括了备选实施例中的振荡器 35 的更多细节以及电阻 18。振荡器 35 包括电流源 80 - 81、电流镜 57 - 58、开关 62 - 65、定时电容 68 以及比较器 69。

当 \overline{CLK} 为高电平且开关 64 闭合时，电流源 80 提供一个从电源电压 V_{CC} 到节点 70 的充电参考电流 I_{REF1} ，而当 CLK 为高电平且开关 65 闭合时，电流源 81 向节点 70 提供一个成比例缩放或镜像的放电参考电流 I_{REF2} 。电流镜 57 - 58 以及电流源 80 - 81 的缩放或镜像比例被选取为，使得在 \overline{CLK} 为高电平时，电容 68 被一个差分电流 $(I_{REF1} - I_{IM3}) = K_5 * (V_{REF} - V_{IN})$ 充电，并被一个差分电流 $(I_{REF2} - I_{IM2}) = K_7 * (V_{REF} - V_{IN})$ 放电，其中 K_5 和 K_7 均为常数。很明显，这些方程建立起了对应于上文中方程 6) 的开关频率 F_{SW} ，从而能够实现接近于 1 的功率因数，此处假定 V_{REF} 代表了 V_{OUT} 的理想值。

图 5 所示的原理示意图展示了另一种备选实施例中的振荡器 35 的更多细节。该实施例与图 4 中所示的实施例有着相似的工作过程及结构，但是其中的比较器 69 是非滞后型的，而且 V_{RAMP} 的开关限制由一个限制电压 V_{LIM} 建立，产生该电压的电路包括电阻 83 - 84 以及 88 - 89、一个电容 85、一个平方电路或乘法器 86、一个除法电路 87 以及一个开关 90。

如上所示，对于恒定的 I_{LOAD} 和 T_{CHG} ，如果 CLK 频率 F_{SW} 与

$(V_{OUT}-V_{IN})$ 成正比，就能实现高功率因数。然而，如方程 6) 中所示，如果 V_{IN} 具有高幅值，则 F_{SW} 会有比较大的变化，特别是在峰值电流 I_{COIL} 流过的电压峰值处。该实施例提供了一种电路，它能减小整体的频率变化或抖动，其工作过程如下。

电阻 83 - 84 作为一个分配输入电压 V_{IN} 的分压器工作，电容 85 配合电阻 83 - 84 形成一个低通滤波器，该滤波器产生一个平均电压 $\langle V_{INI} \rangle$ ，该平均电压的波纹基本为零，或者至少相比于 V_{IN} 的整流正弦波形来说很小。在一个实施例中，电阻 83 - 84 及电容 85 被选取来将低通拐角频率设置为大约 10 赫兹，从而 V_R 大致为一个 DC 电压。作为这种低通滤波的结果， $\langle V_{INI} \rangle$ 就可以表示 V_{IN} 的平均值。

乘法器 86 是一个标准的模拟乘法器电路，它乘方平均电压 V_{INI} 以产生一个平方电压 $V_{SQ}=K_8*\langle V_{INI} \rangle^2$ ，其中 K_8 是一个常数。

除法电路 87 将参考电压 V_{REF} 除以 V_{SQ} 以产生一个电压 $V_{LIM}=V_{DIV}=V_{REF}/(K_8*\langle V_{INI} \rangle^2)$ ，该电压被耦合到电阻 88 两端，从而在时钟信号 CLK 为低电平时在比较器 69 的一个输入端设置 V_{RAMP} 的上限。当 CLK 为高电平时，开关 90 闭合， V_{DIV} 被电阻 88 - 89 分压，从而建立起 V_{RAM} 的下限，该下限电平为 $V_{LIM}=V_{REF}/(K_8*\langle V_{INI} \rangle^2)*R_{89}/(R_{88}+R_{89})$ ，其中 R_{88} 和 R_{89} 分别是电阻 88 和 89 的阻值。

从而，得到开关频率 $F_{SW}=K_9*\langle V_{IN} \rangle^2*(V_{REF}-V_{IN})$ ，其中 K_9 是一个常数。这个选项使得振荡器 35 可以限制开关频率变化，以辅助 EMI 滤波。

图 6 示出了一个备选实施例中的 PFC 电路 100 的原理示意图。该实施例中不需要电阻 18，从而也消除了它消耗的功率 $P_{R18}=I_{IN}^2*R_{18}$ ，其中 R_{18} 是电阻 18 的阻值。因此，该实施例适合于需要低待机功耗及低于理想值的功率因数的应用场合。

图 6 所示的实施例用线圈电流 I_{COIL} 的瞬时值而非输入电压 V_{IN} 调制开关频率 F_{SW} 。平均起来，由于 PFC 电路 100 的功率因数校准工作，

I_{COIL} 具有与 V_{IN} 同相的正弦波形。 I_{COIL} 在其经过电阻 72 至二极管电桥 20 的返回路径中被检测出来，并在节点 39 上形成一个跨电阻 72 两端的电流感应电压 V_{CS} ，用以调制 F_{SW} 。在一个实施例中，电阻 72 的阻值约为 0.1 欧姆，在 I_{COIL} 幅值为 1 安培时， V_{CS} 的值大约为 -0.1 伏特。另外， I_{COIL} 也可以用其他技术测量，比如用电流互感器取代电流感应电阻 72。使用线圈电流 I_{COIL} 而非输入电压 V_{IN} 来改变开关频率 F_{SW} ，这是一种既适合连续模式也适合不连续模式 PFC 电路的方法，也适合于功率因数校准与下游电压调节器或转换器被组合在一个单级电路中的实施例。

该实施例的功率因数相信会低于先前所述的实施例，因为 I_{COIL} 的瞬时值只是接近于 V_{IN} 经过整流的正弦波形。但是，该版本具有较低的功耗，并且可以以低成本制造，这使得它适用于许多不需要最大功率因数的应用场合。在一个实施例中，功率因数可以通过在电阻 72 两端跨接一个电容来改善。该电容被选用来滤除高频成分，例如那些高于 V_{IN} 频率的成分，从而在节点 39 上产生一个波形，该波形更理想地近似了整流正弦波。

图 7 示出了图 6 所示实施例中的 PFC 电路 100 的一部分，其中包括一个电阻 82、一个电流源 78，以及振荡器 35 的电流镜 57 的更多细节。

晶体管 76 - 77 被示为构成一个匹配的或成比例的 NPN 双极型晶体管对，这些晶体管的射极区域按预定的比例设置。电流源 78 通过晶体管 77 提供一个电流 I_R 以建立起一个基极 - 发射极电压，该电压将晶体管 76 的基电极偏置到一个固定的电势上。

电阻 82 通常被做成一个外部电阻，以避免 I_{COIL} 流动时电流感应电压 V_{CS} 的负电势造成的不良效应。如果晶体管 76 和 77 具有相同的射极区域比例，那么它们各自的发射极就会工作在基本相同的电势上，由于 $V_{CS} = -R_{72} * I_{COIL}$ ，因而电流 I_{M1} 与 I_{COIL} 成正比， I_{SENSE} 基本等于 I_{M1} （忽略 57 基极电流）并且 $V_{CS} + (R_{82} * I_{SENSE})$ 为零，其中电阻 82 的阻值

为 R_{82} ，该电阻被选取来提供一个流经晶体管 76 的理想采样电流 I_{SENSE} 。那么 $I_{M1} = R_{72} * I_{COIL} / R_{82}$ 。 I_{SENSE} 被电流镜 58 - 59 镜像以便分别向定时节点 70 提供差分充电及放电电流 $(I_{REF1} - I_{M3})$ 和 $(I_{REF2} - I_{M1})$ ，如上文所述。

概括地说，本发明提供了一种 PFC 电路，该电路能工作在固定开关脉宽的不连续模式下。这种不连续的工作模式使得 PFC 电路可以用低成本的阻塞二极管制造，这样就降低了系统成本。一个脉宽调制器与时钟信号的跳变边沿同步以产生脉冲，该脉冲为线圈电流建立起充电周期。所述的线圈电流接着在放电周期中被放电，从而由一个输入信号形成一个 PFC 输出电压。一个振荡器产生时钟信号，使得它的时钟周期长于充电加放电周期的总和，从而保证了不连续模式的工作。振荡器具有一个输入端，用于检测 PFC 电路的输入信号，以便以受控方式改变时钟周期，从而保持充电周期与线圈电流占空因数的乘积固定。这样，PFC 电路就可以在一个预定的频率范围内开关线圈电流，以用一个低成本 EMI 滤波器帮助降低电磁干扰。

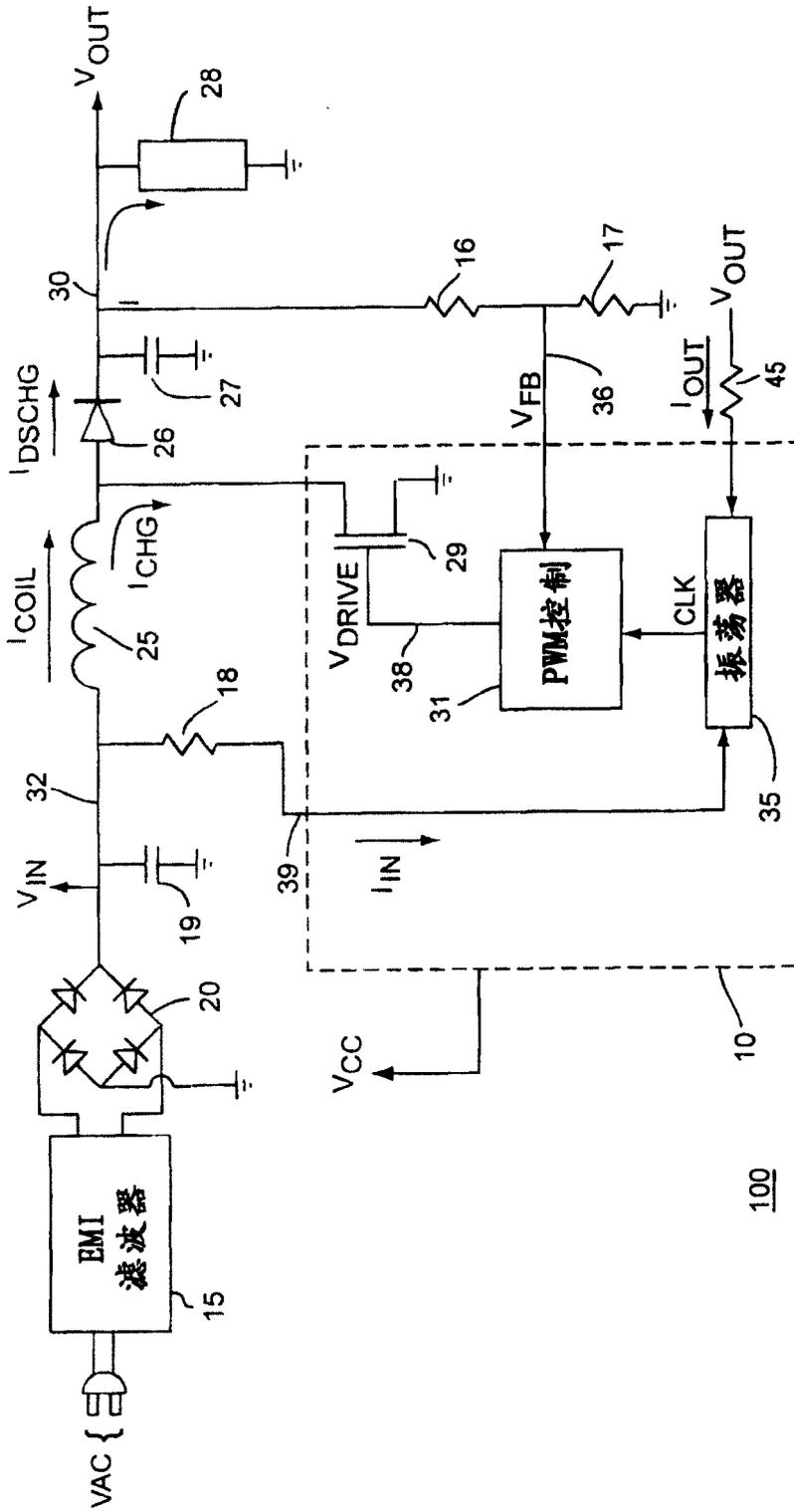


图 1

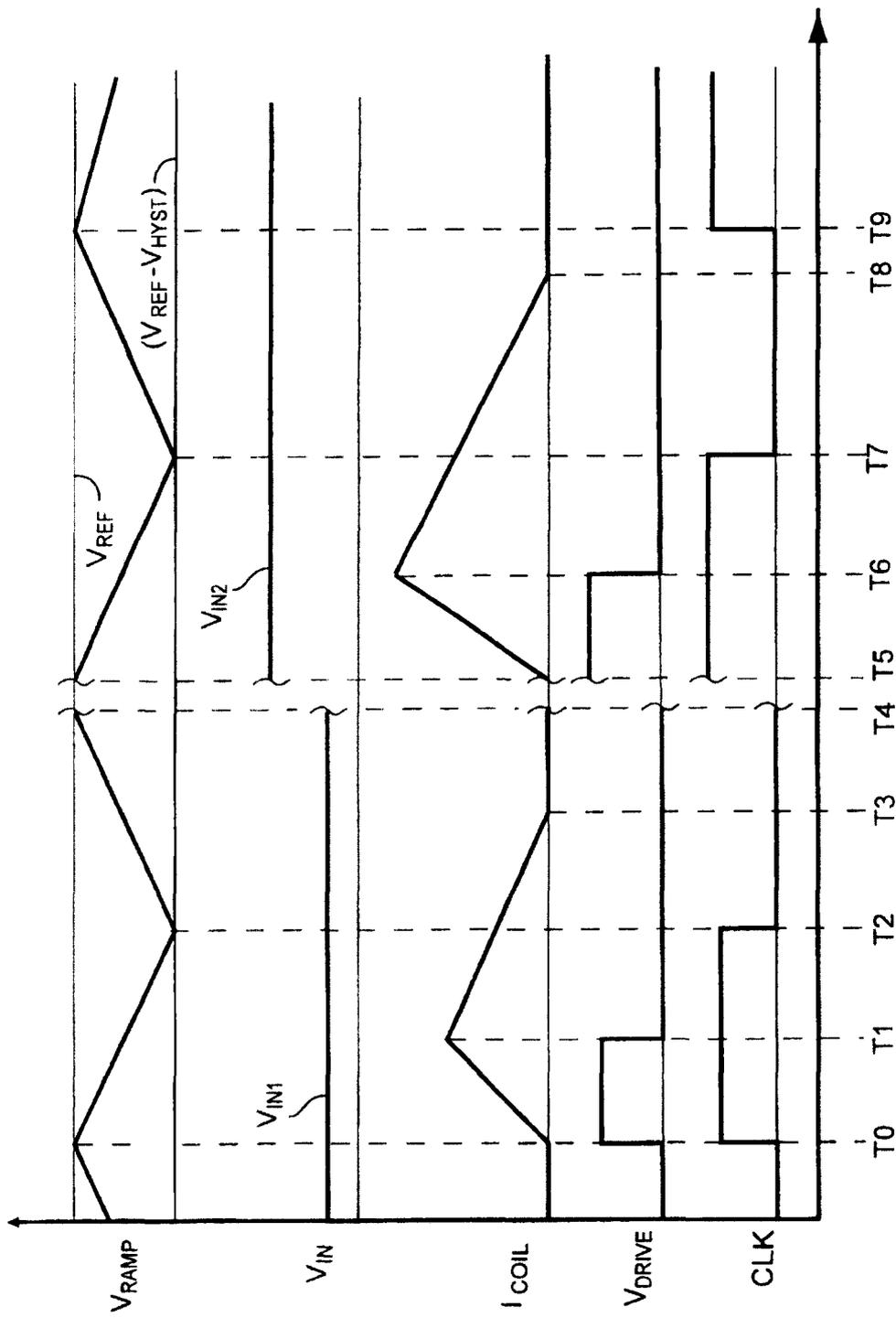


图 2

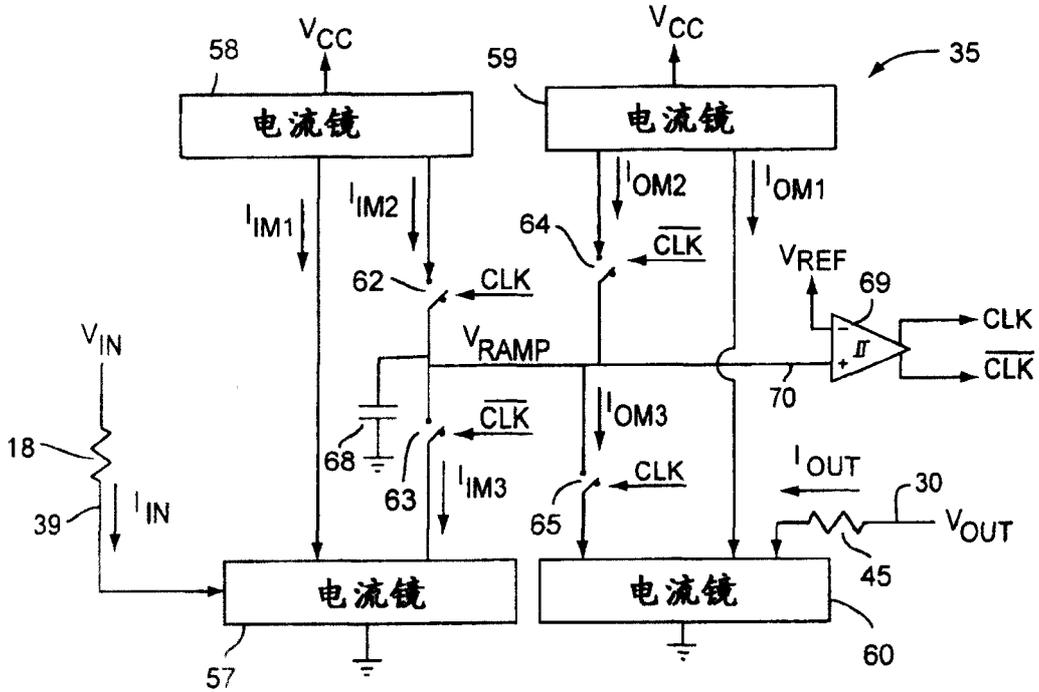


图3

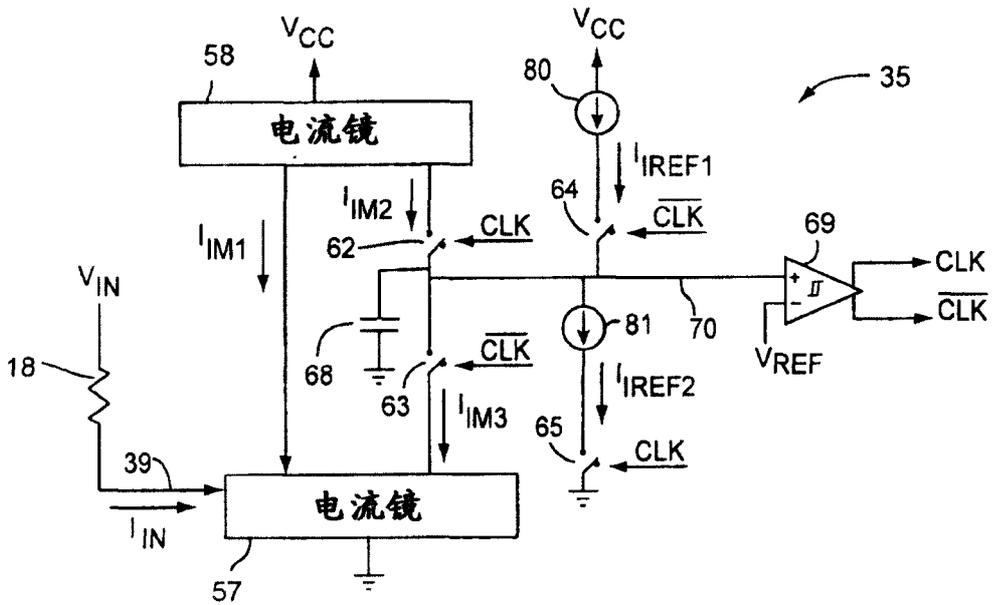


图4

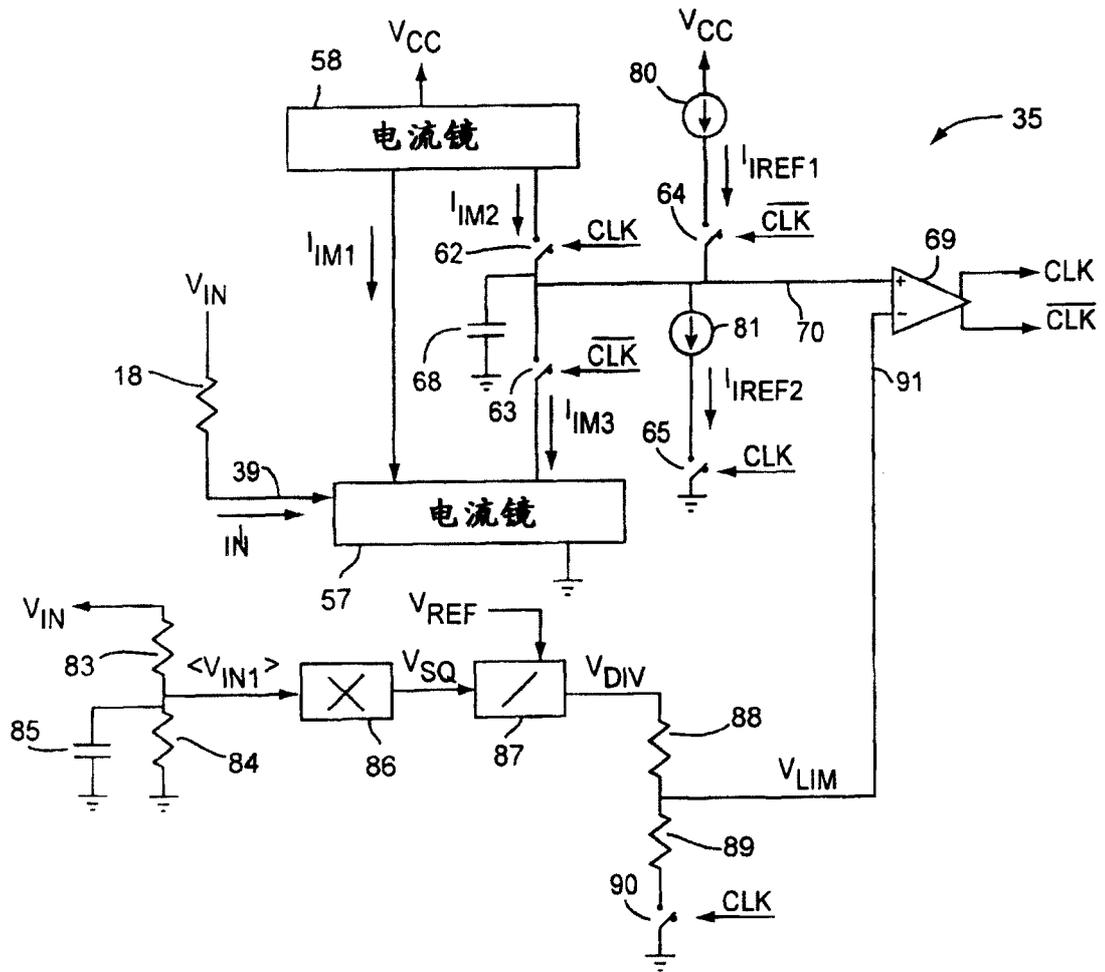


图5

