

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-195055
(P2014-195055A)

(43) 公開日 平成26年10月9日(2014.10.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 33/38 (2010.01)	HO 1 L 33/00 2 1 0	5 F 1 4 1
HO 1 L 33/40 (2010.01)	HO 1 L 33/00 2 2 0	
HO 1 L 33/22 (2010.01)	HO 1 L 33/00 1 7 2	

審査請求 未請求 請求項の数 23 O L (全 29 頁)

(21) 出願番号 特願2014-31939 (P2014-31939)
 (22) 出願日 平成26年2月21日 (2014. 2. 21)
 (31) 優先権主張番号 特願2013-39587 (P2013-39587)
 (32) 優先日 平成25年2月28日 (2013. 2. 28)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000226057
 日亜化学工業株式会社
 徳島県阿南市上中町岡491番地100
 (74) 代理人 100100158
 弁理士 鮫島 睦
 (74) 代理人 100068526
 弁理士 田村 恭生
 (74) 代理人 100138863
 弁理士 言上 恵一
 (74) 代理人 100145403
 弁理士 山尾 憲人
 (72) 発明者 松村 拓明
 徳島県阿南市上中町岡491番地100
 日亜化学工業株式会社内

最終頁に続く

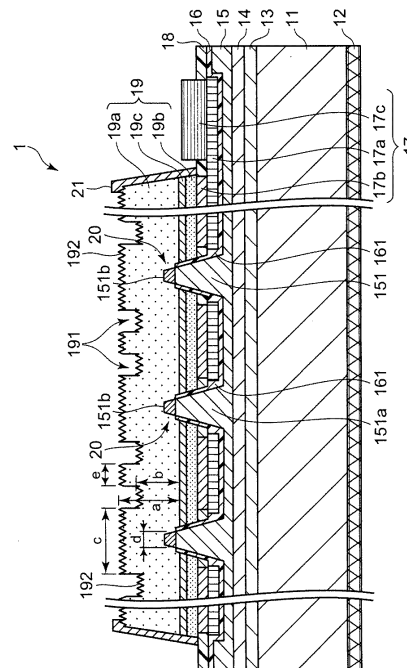
(54) 【発明の名称】 半導体発光素子

(57) 【要約】 (修正有)

【課題】 光の取り出し効率の低下を抑えつつ、抵抗の上昇を抑えることができる半導体発光素子を提供する。

【解決手段】 第1半導体層19a、活性層19cと第2半導体層19bが積層された半導体積層体19と、第2半導体層19bと活性層19cを貫通する複数の突出部151を有し、突出部151を介して第1半導体層19aと接続された第1電極15と、第2半導体層19b下面で第2半導体層19bと接続された第2電極17と、突出部151と半導体積層体19との間に絶縁膜16とを備える半導体発光素子1であって、突出部151は、絶縁膜16で覆われた突出本体部151aと、突出本体部151a上で絶縁膜16から上面と側面とが露出した突出先端部151bとを有し、第1半導体層19aは、第1半導体層19a上面で、突出部151の上の第1領域を挟んで設けられた凹部191を有し、凹部191間の距離を、突出先端部151bの幅よりも大きくした。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

上面側から下面側に向かって順に、第 1 半導体層、活性層および第 2 半導体層が積層された半導体積層体と、前記第 2 半導体層および前記活性層を貫通する複数の突出部を有し、前記突出部を介して前記第 1 半導体層と接続された第 1 電極と、前記第 2 半導体層の下面で前記第 2 半導体層と接続された第 2 電極と、前記突出部と前記半導体積層体との間に設けられた絶縁膜と、を備える半導体発光素子であって、

前記突出部は、前記絶縁膜で覆われた突出本体部と、前記突出本体部上で前記絶縁膜から上面と側面とが露出した突出先端部と、を有し、

前記第 1 半導体層は、前記第 1 半導体層の上面において、前記突出部の上に位置する第 1 領域を挟んで設けられた凹部を有し、前記凹部間の距離は、前記突出先端部の幅よりも大きいことを特徴とする半導体発光素子。

10

【請求項 2】

前記突出先端部は、底面の面積よりも上面の面積が小さいことを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 3】

前記突出先端部と前記突出本体部の材料が異なることを特徴とする請求項 1 または請求項 2 に記載の半導体発光素子。

【請求項 4】

前記突出先端部は、Ag、Al、Tiのうち少なくとも 1 種を含むことを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の半導体発光素子。

20

【請求項 5】

前記凹部は、前記突出部間に対応する領域に複数形成されていることを特徴とする請求項 1 から請求項 4 のいずれか一項に記載の半導体発光素子。

【請求項 6】

前記第 1 半導体層は、前記凹部の底部を含む前記第 1 半導体層の上面に形成され、前記凹部よりも小さな凹凸からなる粗面部を有することを特徴とする請求項 1 から請求項 5 のいずれか一項に記載の半導体発光素子。

【請求項 7】

前記突出部は、平面視で行列方向に配列されていることを特徴とする請求項 1 から請求項 6 のいずれか一項に記載の半導体発光素子。

30

【請求項 8】

前記突出部は、平面視で楕円形状であることを特徴とする請求項 1 から請求項 7 のいずれか一項に記載の半導体発光素子。

【請求項 9】

前記突出部は、平面視で行方向または列方向に線状に形成されていることを特徴とする請求項 1 から請求項 6 のいずれか一項に記載の半導体発光素子。

【請求項 10】

前記第 1 電極の下部に、前記半導体積層体を支持する基板を備えることを特徴とする請求項 1 から請求項 9 のいずれか一項に記載の半導体発光素子。

40

【請求項 11】

第 1 半導体層と、第 2 半導体層と、前記第 1 半導体層と前記第 2 半導体層の間の活性層とを含み、前記第 1 半導体層の表面を含む上面と、前記第 2 半導体層の表面を含む下面とを有する半導体積層体と、

前記第 2 半導体層および前記活性層を貫通する複数の突出部を有し、前記突出部を介して前記第 1 半導体層と接続された第 1 電極と、

前記下面で前記第 2 半導体層と接続された第 2 電極と、

前記上面において、前記突出部上にそれぞれ位置する第 1 領域を除いた第 2 領域に、前記第 1 領域の最小幅より狭い間隔で形成された複数の凹部と、

を含む半導体発光素子。

50

【請求項 1 2】

前記凹部は、前記第 1 領域の外周に接しないように前記外周から離れて形成されている請求項 1 1 記載の半導体発光素子。

【請求項 1 3】

前記突出部と前記活性層及び前記第 2 半導体層との間に絶縁膜を有し、前記突出部はそれぞれ、前記絶縁膜で覆われた突出本体部と、前記突出本体部上で前記絶縁膜から上面と側面とが露出した突出先端部とを有する請求項 1 1 または請求項 1 2 に記載の半導体発光素子。

【請求項 1 4】

前記凹部を仕切る隔壁によって前記第 1 領域間がそれぞれ接続されている請求項 1 1 ~ 1 3 のいずれか 1 つに記載の半導体発光素子。

10

【請求項 1 5】

前記第 1 領域は、その中心が矩形格子の格子点に一致するように設けられており、前記隔壁は、前記矩形格子の対角方向の一方の方向に形成された第 1 隔壁と、前記矩形格子の対角方向の他方の方向に形成された第 2 隔壁とを含む請求項 1 4 に記載の半導体発光素子。

【請求項 1 6】

前記隔壁はさらに、前記矩形格子の一辺に平行な方向に形成された第 3 隔壁と、前記矩形格子の一辺に直交する方向に形成された第 4 隔壁とを含み、前記第 3 と第 4 隔壁はそれぞれ前記第 1 領域間を接続する請求項 1 5 に記載の半導体発光素子。

20

【請求項 1 7】

前記第 1 領域間を接続する前記隔壁に加えてさらに、隔壁間を接続する隔壁を備えた請求項 1 4 ~ 1 6 のうちのいずれか 1 つに記載の半導体発光素子。

【請求項 1 8】

前記隔壁間を接続する隔壁は、前記対角方向にそれぞれ形成されている請求項 1 7 に記載の半導体発光素子。

【請求項 1 9】

前記隔壁間を接続する隔壁は、前記矩形格子の一辺に平行な方向又は前記矩形格子の一辺に直交する方向に形成されている請求項 1 7 に記載の半導体発光素子。

【請求項 2 0】

前記凹部の数は、前記突出部の数よりも多いことを特徴とする請求項 1 1 ~ 1 9 のうちのいずれか 1 つに記載の半導体発光素子。

30

【請求項 2 1】

前記凹部の底部の面積の合計は、前記第 1 半導体層の上面の面積の 40 ~ 50 % の範囲内であることを特徴とする請求項 1 1 ~ 2 0 のうちのいずれか 1 つに記載の半導体発光素子。

【請求項 2 2】

前記凹部の底部を含む前記第 1 半導体層の上面に前記凹部よりも小さい凹凸からなる粗面部を有することを特徴とする請求項 1 1 ~ 2 1 のうちのいずれか 1 つに記載の半導体発光素子。

40

【請求項 2 3】

前記第 1 電極の下に、基板を備えたことを特徴とする請求項 1 1 ~ 2 2 のうちのいずれか 1 つに記載の半導体発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光素子に関する。

【背景技術】

【0002】

従来、LED などの複数の半導体層を備える半導体発光素子として、特許文献 1 ~ 3 に

50

示すような発明が提案されている。例えば、特許文献1では、第1半導体層（第1導電型半導体層）の上面を所定深さまでエッチングして粗面部を設けることで、光の取り出し効率を高めた発明が提案されている。

【0003】

また、特許文献2では、第2半導体層（p型層）、活性層および第1半導体層（n型層）を貫通する格子枠状の補助電極を設け、当該補助電極とnパッド電極とを接続することで、nパッド電極に円滑に電流が流れ込むようにした発明が提案されている。そして、特許文献3では、第1半導体層の上面において、第1電極と第1半導体層との接触面の上部の領域を平坦にすることで、第1電極の接触面と第1半導体層の上面との間における光の反射の繰り返しを抑制した発明が提案されている。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2011-54967号公報

【特許文献2】特開2011-216524号公報

【特許文献3】特開2012-195321号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1～3で提案された発明は、以下のような懸念がある。例えば、特許文献1で提案された発明は、第1半導体層の上面において、電流の集中しやすい領域である第1電極と第1半導体層との接触部上の領域がエッチングされている。そのため、特許文献1で提案された発明は、前記した接触部近傍の電流の流れが阻害されて抵抗が上昇し、駆動電圧が高くなる虞がある。

20

【0006】

また、特許文献2で提案された発明は、格子枠状の補助電極を設けることでその分の活性層の面積が減るため、発光量が減少して光の取り出し効率が低くなる。そして、特許文献3で提案された発明は、第1電極と第1半導体層との接触面の上部の領域が平坦であるため、この領域では光の積層構造物体内部への反射が多くなり、光の取り出し効率が低くなる虞がある。

30

【0007】

本発明は、前記問題点に鑑みてなされたものであり、光の取り出し効率の低下を抑えつつ、抵抗の上昇を抑えることができる半導体発光素子を提供することを課題とする。

【課題を解決するための手段】

【0008】

前記課題を解決するために本発明に係る第1の態様の半導体発光素子は、上面側から下面側に向かって順に、第1半導体層、活性層および第2半導体層が積層された半導体積層体と、前記第2半導体層および前記活性層を貫通する複数の突出部を有し、前記突出部を介して前記第1半導体層と接続された第1電極と、前記第2半導体層の下面で前記第2半導体層と接続された第2電極と、前記突出部と前記半導体積層体との間に設けられた絶縁膜と、を備える半導体発光素子であって、前記突出部は、前記絶縁膜で覆われた突出本体部と、前記突出本体部上で前記絶縁膜から上面と側面とが露出した突出先端部と、を有し、前記第1半導体層は、前記第1半導体層の上面において、前記突出部の上に位置する第1領域を挟んで設けられた凹部を有し、前記凹部間の距離は、前記突出先端部の幅よりも大きい構成とすることができる。

40

【0009】

また、本発明に係る第2の態様の半導体発光素子は、第1半導体層と、第2半導体層と、前記第1半導体層と前記第2半導体層の間の活性層とを含み、前記第1半導体層の表面を含む上面と、前記第2半導体層の表面を含む下面とを有する半導体積層体と、前記第2半導体層および前記活性層を貫通する複数の突出部を有し、前記突出部を介して前記第1

50

半導体層と接続された第1電極と、前記下面で前記第2半導体層と接続された第2電極と、前記上面において、前記突出部上にそれぞれ位置する第1領域を除いた第2領域に、前記第1領域の最小幅より狭い間隔で形成された複数の凹部と、を含む構成とすることができる。

【発明の効果】

【0010】

本発明に係る半導体発光素子によれば、光の取り出し効率の低下を抑えつつ、抵抗の上昇を抑えることができる。

【図面の簡単な説明】

【0011】

【図1】本発明の第1実施形態に係る半導体発光素子の全体構成を示す平面図である。

【図2】本発明の第1実施形態に係る半導体発光素子の全体構成を示す図であり、図1のA-A断面図である。

【図3】本発明の第1実施形態に係る半導体発光素子の一部を拡大した図であり、(a)は、第1電極の突出部と第1半導体層の凹部との関係を示す平面図、(b)は、(a)に示すB-B断面図、である。

【図4】本発明の第1実施形態に係る半導体発光素子の第1半導体層上の凹部の一部を拡大した斜視図である。

【図5】(a)～(f)は、本発明の第1実施形態に係る半導体発光素子の製造方法の一部を示す概略図である。

【図6】(a)～(f)は、本発明の第1実施形態に係る半導体発光素子の製造方法の一部を示す概略図である。

【図7】(a)～(f)は、本発明の第1実施形態に係る半導体発光素子の製造方法の一部を示す概略図である。

【図8】本発明の第2実施形態に係る半導体発光素子の全体構成を示す平面図である。

【図9】本発明の第3実施形態に係る半導体発光素子の全体構成を示す平面図である。

【図10】本発明の第4実施形態に係る半導体発光素子の全体構成を示す平面図である。

【図11】本発明の第5実施形態に係る半導体発光素子の一部を拡大した図であり、(a)は、第1電極の突出部と第1半導体層の凹部との位置関係を示す平面図、(b)は、(a)に示すC-C断面図、である。

【図12】本発明の第6実施形態に係る半導体発光素子の全体構成を示す平面図である。

【図13】本発明の第7実施形態に係る半導体発光素子の全体構成を示す平面図である。

【発明を実施するための形態】

【0012】

以下、本発明の実施形態に係る半導体発光素子およびその製造方法について、図面を参照しながら説明する。なお、以下の説明において参照する図面は、本発明を概略的に示したものであるため、各部材のスケールや間隔、位置関係などが誇張、あるいは、部材の一部の図示が省略されている場合がある。また、以下の説明では、同一の名称および符号については原則として同一もしくは同質の部材を示しており、詳細説明を適宜省略することとする。さらに、本発明を構成する各要素は、複数の要素を同一の部材で構成して一の部材で複数の要素を兼用する様態としてもよいし、逆に一の部材の機能を複数の部材で分担して実現することもできる。さらにまた、一部の実施例、実施形態において説明された内容は、他の実施例、実施形態等に利用可能なものもある。

【0013】

< 第1実施形態 >

[半導体発光素子の構成]

本発明の第1実施形態に係る半導体発光素子1の構成について、図1～図4を参照しながら説明する。

【0014】

半導体発光素子1は、図1に示すように平面視すると、略矩形状に形成されている。ま

10

20

30

40

50

た、半導体発光素子 1 は、図 2 に示すように断面視すると、半導体積層体 19 により構成されている上部が略台形状に形成されている。より具体的には、所定厚さの平板上に略四角錐台の半導体積層体 19 が配置されている。そして、半導体発光素子 1 において、略台形状の上部の一部は、図 1 および図 2 に示すように、切り欠かれており、後記する第 2 電極 17 の外部接続部 17c が形成されている。外部接続部 17c を形成する領域（切り欠き部）は、例えば、半導体積層体 19 の一部を除去することにより、外周が内側に凹んだ状態になって形成されており、その切り欠き部の内側に外部接続部 17c が形成される。

【0015】

半導体発光素子 1 は、ここでは図 2 に示すように、基板 11 上に、基板側接着層 13 と、第 1 電極側接着層 14 と、第 1 電極 15 と、絶縁膜 16 と、第 2 電極 17 と、第 1 保護膜 18 と、半導体積層体 19 と、第 2 保護膜 21 とが積層された構造を有している。また、基板 11 の下面には、裏面接着層 12 が設けられている。なお、図 2 は図 1 の A - A 断面に相当するが、ここでは図示の便宜上、図 1 に示した A - A 断面上に 6 個設けられている第 1 電極 15 の突出部 151 を第 2 電極 17 の外部接続部 17c 側から順に 3 個だけ図示し、残り 3 個は図示を省略している。

【0016】

すなわち、第 1 実施形態の半導体発光素子 1 は、基板 11 と、基板 11 の上方に、上面側から下面側に向かって順に、第 1 半導体層 19a、活性層 19c および第 2 半導体層 19b が積層された半導体積層体 19 とを備え、以下のように構成されている。

第 1 半導体層 19a に接続された第 1 電極 15 と、第 2 半導体層に接続された第 2 電極 17 とは、半導体積層体 19 と基板 11 との間に設けられている。

第 1 電極 15 と第 2 電極 17 とは、第 1 電極 15 と第 2 電極 17 との間に設けられた絶縁膜 16 によって電氣的に分離される。絶縁膜 16 はさらに、第 1 電極 15 の一部を構成する突出部 151 と第 2 半導体層 19b 及び活性層 19c とを電氣的に分離している。

第 1 電極 15 は、第 1 半導体層 19a と接続するための突出部 151 を備え、突出部 151 はさらに、絶縁膜 16 で覆われた突出本体部 151a と、突出本体部 151a 上で絶縁膜 16 から露出して第 1 半導体層 19a と接続された突出先端部 151b とを有する。

【0017】

以上のように構成された第 1 実施形態の半導体発光素子 1 において、さらに、第 1 半導体層 19a の上面に、発光した光を効果的に外部に取り出すために、複数の凹部 191 が形成されている。複数の凹部 191 は、第 1 半導体層 19a の上面において突出先端部 151b の上に位置する領域を除いて形成されている。ここで、突出先端部 151b の上に位置する領域とは、突出先端部 151b を第 1 半導体層 19a の上面に投影した領域をいい、例えば、突出先端部 151b が上面よりも底面の面積が大きい円錐台形状の場合は突出先端部 151b の底面（言い換えると、突出部 151 の絶縁膜 16 から露出した部分の最下面）を投影した領域 31 をいう。図 3（a）において、突出部 151 の上に位置する領域を、30 の符号を付して第 1 領域と呼び、突出部 151 が円錐台形状の場合には、領域 31 は第 1 領域 30 に含まれる。尚、突出部 151 の上に位置する領域 30 とは、突出部 151 を第 1 半導体層の上面に投影した領域をいい、例えば、突出部 151 が上面よりも底面の面積が大きい円錐台形状の場合は突出部 151 の底面を投影した領域をいう。また、図 3（a）において、32 の符号を付して示す領域は、突出先端部 151b の上面（先端面）を投影した領域である。

【0018】

このように、第 1 実施形態の半導体発光素子 1 では、凹部 191 を突出先端部 151b の上に位置する領域を除いて形成、言い換えると、突出先端部 151b の上に位置する領域を挟んで設けられた凹部間の距離を突出先端部 151b の幅よりも大きくして、突出部 151 上の電流集中を緩和している。すなわち、第 1 半導体層 19a の上面において突出先端部 151b の上に位置する領域に、凹部 191 が形成されていると、突出先端部 151b の上に位置する第 1 半導体層 19a の厚さが薄くなり、突出部 151 から第 1 半導体層 19a、ひいては半導体積層体 19 全体に電流が広がりにくくなり、半導体発光素子 1

10

20

30

40

50

の抵抗値が上昇しやすくなる。しかしながら、第1実施形態の半導体発光素子1では、複数の凹部191が、第1半導体層19aの上面において突出先端部151bの上に位置する領域を除いて形成されているので、突出先端部151bの上に位置する第1半導体層19aの厚さが薄くなることはなく、当該第1半導体層19aへ電流を拡散することができる。

ここで、突出先端部151bの幅とは、例えば、上面よりも底面の面積が大きい円錐台形状のように断面視したときに位置により幅が異なる形状の場合には、断面における最も広い部分の幅をいい、第1半導体層19aの上面に投影した領域の幅に等しくなる。

また、平面視したときに例えば、楕円、又は長方形のように長軸方向と短軸方向で幅が異なる場合には、短軸方向の幅を突出先端部151bの幅という。

具体的には、例えば、突出先端部151bが上面よりも底面の面積が大きい円錐台形状の場合には突出先端部151bの底面の直径を突出先端部151bの幅といい、

突出先端部151bが円錐台形状であって、その平面視における断面が楕円の場合は底面の短軸の長さを突出先端部151bの幅といい、

突出先端部151bが四角錐台形状であって、その平面視における断面が長方形の場合は底面の短辺の長さを突出先端部151bの幅といい、

突出先端部151bが四角錐台形状であって、その平面視における断面が正方形の場合は底面の一辺の長さを突出先端部151bの幅という。

【0019】

また、第1実施形態において、隣接する凹部191間の距離は、隣接する突出部151間の距離よりも小さい。

【0020】

以上の説明では、凹部191を突出先端部151bの上に位置する領域を除いて形成した場合について説明した。しかしながら、図3等に示すように、突出部151が錐台形状の場合には、凹部191は突出先端部151bの上に位置する領域だけではなく、突出部151の上に位置する第1領域30を除いて形成することが好ましい。これにより、突出先端部151bの近傍の電流拡散を円滑にし、より効果的に突出部151上の第1半導体層19aにおける電流の集中を緩和できる。図3において、突出部151の上に位置する領域30を第1領域と呼ぶ。

以下、第1実施形態の半導体発光素子1を構成する各構成について詳細に説明する。

【0021】

(基板11)

基板11は、電極などの部材を介して貼り合わせられた半導体積層体19などを支持するためのものである。基板11は、図1および図2に示すように、略矩形平板状に形成されており、第1電極15の下部に設けられている。また、基板11は、具体的には図2に示すように、下面に裏面接着層12が形成され、上面に基板側接着層13が形成されている。この基板11の面積は特に限定されず、当該基板11上に積層される部材の大きさに応じて適宜選択される。また、基板11の厚さは、放熱性の観点から50~500μmとすることが好ましい。

【0022】

基板11の具体例としては、Si基板の他、GaAsなどからなる半導体基板や、Cu, Ge, Niなどの金属材料、あるいは、Cu-Wなどの複合材料からなる導電性基板などが挙げられる。前記したSi基板を基板11として用いると、安価でチップ化しやすいという利点があり、前記した導電性基板を基板11として用いると、基板11側からの電力供給が可能となるほか、放熱性に優れた素子とすることができるという利点がある。

【0023】

基板11の材料としては、上記の他にもCu-Mo, AlSiC, AlSi, AlN, SiC, Cu-ダイヤモンドなどの金属とセラミックの複合体なども利用することができる。なお、このような複合体は、例えばCu-W, Cu-Moの一般式を Cu_xW_{100-x} ($0 < x < 30$), Cu_xMo_{100-x} ($0 < x < 50$)のようにそれぞれ示すことがで

10

20

30

40

50

きる。また、基板 11 は、例えば Si, Cu (Cu-W) などの材料で構成し、当該基板 11 と半導体積層体 19 との間に電極を設けるか、あるいは、半導体積層体 19 との間に光反射構造を設けることが好ましい。これにより、半導体発光素子 1 は、放熱性や発光特性を向上させることができる。

【0024】

(裏面接着層 12)

裏面接着層 12 は、基板 11 と電氣的に接続され、半導体発光素子 1 を例えば発光装置の実装基板 (図示省略) に実装するための層である。裏面接着層 12 は、図 2 に示すように、基板 11 の下面全域、すなわち基板 11 の基板側接着層 13 が形成されている面の反対側に形成されている。この裏面接着層 12 の厚さは特に限定されず、所望の接合性および導電性に応じて適宜調整することができる。また、裏面接着層 12 の具体例としては、TiSi₂, Ti, Ni, Pt, Ru, Au, Sn, Al, Co, Mo などの金属を含む層やその積層構造で構成することができる。なお、裏面接着層 12 は、後記する基板側接着層 13、第 1 電極側接着層 14 と同様の材料を使用することができるが、例えば導電性樹脂材料を使用してもよい。

10

【0025】

(基板側接着層 13)

基板側接着層 13 は、基板 11 を後記する第 1 電極側接着層 14 と接合し、かつ第 1 電極側接着層 14 と基板 11 とを電氣的に接続するための層である。基板側接着層 13 は、図 2 に示すように、基板 11 の上面全域、すなわち基板 11 の裏面接着層 12 が形成されている面の反対側に形成され、基板 11 と電氣的に接続されている。この基板側接着層 13 の厚さは特に限定されず、所望の接合性および導電性に応じて適宜調整することができる。また、基板側接着層 13 の具体例としては、Al, Al 合金, TiSi₂, Si, Ti, Ni, Pt, Au, Sn, Pd, Rh, Ru, In, Co, Mo などの金属を含む層やその積層構造で構成することができる。

20

【0026】

ここで、基板側接着層 13 は、密着層、バリア層、接合層を有することが好ましい。これにより、基板側接着層 13 は、接合のための機能と、第 1 電極 15 のような電流供給のための機能とを兼ねることができる。また、基板側接着層 13 を前記した金属の積層構造とする場合、第 1 電極側接着層 14 と Au-Au 接合するために、最上面を Au で構成することが好ましく、例えば基板 11 側から順に TiSi₂/Pt/AuSn, TiSi₂/Pt/Au, Ti/Pt/Au, Ti/Ru/Au, Co/Mo/Au などのように積層することができる。また、基板側接着層 13 と第 1 電極側接着層 14 の最表面を Au とし、接合面を Au-Au 接合することで、熱に対する耐性を向上させることができるため、半導体発光素子 1 の信頼性を高めることができる。

30

【0027】

(第 1 電極側接着層 14)

第 1 電極側接着層 14 は、第 1 電極 15 を基板側接着層 13 と接合し、かつ基板側接着層 13 と半導体積層体 19 とを電氣的に接続するための層である。第 1 電極側接着層 14 は、図 2 に示すように、第 1 電極 15 の下面全域に形成されている。この第 1 電極側接着層 14 の厚さは特に限定されず、所望の接合性および導電性に応じて適宜調整することができる。また、第 1 電極側接着層 14 の具体例としては、前記した基板側接着層 13 と同様に、Al, Al 合金, TiSi₂, Si, Ni, Ti, Pt, Au, Sn, Pd, Rh, Ru, In, Co, Mo などの金属を含む層やその積層構造で構成することができる。

40

【0028】

ここで、第 1 電極側接着層 14 は、前記した基板側接着層 13 と同様に、密着層、バリア層、接合層を有することが好ましい。これにより、第 1 電極側接着層 14 は、接合のための機能と、第 1 電極 15 のような電流供給のための機能とを兼ねることができる。また、第 1 電極側接着層 14 を前記した金属の積層構造とする場合、基板側接着層 13 と Au-Au 接合するために、最下面は Au で構成することが好ましく、例えば第 1 電極 15 側か

50

ら順にTiSi₂/Pt/AuSn, TiSi₂/Pt/Au, Ti/Pt/Au, Ti/Ru/Au, Ti/Mo/Au, Co/Mo/Auなどのように積層することができる。また、第1電極側接着層14と基板側接着層13の最表面をAuとし、接合面をAu-Au接合することで、熱に対する耐性を向上させることができるため、半導体発光素子1の信頼性を高めることができる。

【0029】

(第1電極15)

第1電極15は、第1半導体層19aに対して電流を供給するためのものである。第1電極15は、第1半導体層19aがn型半導体層である本実施形態においてはn側電極として機能する。第1電極15は、図2に示すように、第1電極側接着層14の上面全域に形成され、後記する絶縁膜16を挟んで、第2電極17と対向するように配置されている。また、第1電極15は、図2に示すように、後記する半導体積層体19の面積よりも広い面積で形成されている。なお、前記した「半導体積層体19の面積」とは、ここでは図1に示すように、半導体積層体19の下面(すなわち第2半導体層19bの下面)の面積のことを意味している。

10

【0030】

第1電極15は、図2に示すように、半導体積層体19の積層方向(ここでは上方向)に突出する複数の突出部151を有しており、当該突出部151を介して、第1半導体層19aと電氣的に接続されている。この突出部151は、図1および図2に示すように、第1電極15の平面部分(突出部151を除いた部分であり符号は省略している。)から突出した突出本体部151aと、突出本体部151aの先端に設けられた突出先端部151bとから構成されている。詳細には、後記する絶縁膜16で覆われた突出本体部151aと、突出本体部151a上で絶縁膜16から露出した突出先端部151bと、を有する。突出先端部151bは、図2に示すように、第1半導体層19aと直接接触する部分であり、上面と側面が絶縁膜16から露出していることが好ましく、後記するように、例えば、高反射材料や、コンタクト性の良好な材料によって形成されることが好ましい。

20

【0031】

このように、突出先端部151bの上面と側面が絶縁膜16から露出することで、突出先端部151bと第1半導体層19aとの接触面積が大きくなり、突出先端部151bと第1半導体層19aとの接触抵抗を低くでき、駆動電圧の上昇を抑えることができる。また、突出先端部151bの上面と側面が絶縁膜16から露出することで、突出先端部151bで効率良く光の反射ができ光の取り出し効率の低下を抑えることができる。

30

【0032】

突出部151は、図1に示すように平面視すると、真円状に形成されている。また、突出部151は、図2に示すように断面視すると、略台形状に形成されている。また、突出部151は、より具体的には略円錐台形状に形成され、略円錐形状の先端が切断された形状を有している。このような形状を有する突出部151は、図1に示すように、後記する半導体積層体19の下部に48個形成されており、第1電極15は、半導体積層体19と48箇所接続されている。

40

【0033】

ここで、突出部151は、図1に示すように、ここでは平面視で行列方向に配列されている。すなわち、突出部151は、半導体発光素子1を平面視した場合において、上下方向および左右方向に等間隔で配列されている。これにより、半導体発光素子1は、第1電極15が複数の突出部151で第1半導体層19aと接続されているので、広い発光面積を確保することができる。さらに、半導体発光素子1は、複数の突出部151が規則正しく行列方向に分散配置されているため、半導体積層体19に電流が均一に広がりやすくなる。

【0034】

突出部151を円錐台形状に形成する場合、例えば、突出部151の底面の直径は、35μm以上、100μm以下の範囲に設定される。また、突出先端部151bを円錐台形

50

状に形成する場合、例えば、突出先端部 151b の底面の径は、 $30\mu\text{m}$ 以上、 $70\mu\text{m}$ 以下の範囲に設定される。また、突出部 151 は、その突出先端部 151b の底面（言い換えると、突出部 151 の絶縁膜 16 から露出した部分の最下面）の面積の合計が、第 1 半導体層 19a の上面の面積の $0.8\sim 5.0\%$ の範囲内となるように構成すること好ましい。これにより、半導体発光素子 1 は非発光領域を最小限に抑えることができ、発光効率を高めることができる。

【0035】

突出部 151 は、図 2 に示すように、後記する絶縁膜 16、第 1 保護膜 18、第 2 電極 17、第 2 半導体層 19b および活性層 19c をそれぞれ貫通するように突出して形成され、先端である突出先端部 151b が第 1 半導体層 19a と接している。また、突出部 151 は、より具体的には図 2 に示すように、第 1 保護膜 18、第 2 半導体層 19b および活性層 19c を貫通して形成された貫通孔 20 内に形成された絶縁膜 16 の開口突出部 161 内に挿入され、貫通孔 20 および開口突出部 161 を介して第 1 半導体層 19a と接続されている。

10

【0036】

第 1 電極 15 の厚さは特に限定されず、所望の特性に応じて適宜調整することができる。なお、第 1 電極 15 の厚さとは、ここでは第 1 電極 15 の平面部分（符号省略）の膜厚と、突出部 151 の高さのことを意味している。また、第 1 電極 15 の具体例としては、例えば Ni, Pt, Pd, Rh, Ru, Os, Ir, Ti, Zr, Hf, V, Nb, Ta, Co, Fe, Mn, Mo, Cr, W, La, Cu, Ag, Y, Al, Si, Au, Zn, Sn などの金属またはこれらの酸化物あるいはこれらの窒化物により形成することができ、その他にも、ITO, ZnO, In_2O_3 などの透明導電性酸化物からなる群から選択された少なくとも一種を含む金属、合金の単層膜または積層膜により形成することができる。

20

【0037】

また、第 1 電極 15 は、図 2 に示すように、突出先端部 151b で第 1 半導体層 19a と接し、また貫通孔 20 内では絶縁膜 16 を介して半導体積層体 19 と絶縁されている。そのため、突出先端部 151b は、第 1 半導体層 19a とのオーミック性接触が可能である点を考慮するとともに、活性層 19c から出た光を反射する材料を用いて形成することが好ましく、特に Ag, Al, Ti のうち少なくとも一種を含むことが好ましい。具体的には突出先端部 151b は、Al および Al 合金を用いて形成することが好ましい。また、突出先端部 151b は、突出本体部 151a と異なる材料であっても同様の材料であってもよい。さらにまた、突出部 151 の突出本体部 151a は、第 1 電極 15 の平面部分（符号省略）と同様の材料によって形成してもよい。

30

【0038】

（絶縁膜 16）

絶縁膜 16 は、第 1 電極 15 と第 2 電極 17 とを絶縁し、第 1 電極 15 と第 2 半導体層 19b および活性層 19c とを絶縁するためのものである。絶縁膜 16 は、図 2 に示すように、突出先端部 151b を除いた、第 1 電極 15 の表面を全て覆うように形成されている。また、絶縁膜 16 は、第 1 電極 15 と、後記する第 2 電極 17 の配線部 17a との間にも形成されている。

40

【0039】

絶縁膜 16 は、図 2 に示すように、半導体積層体 19 の積層方向（ここでは上方向）に突出し、その先端で開口する複数の開口突出部 161 を備えており、当該開口突出部 161 によって第 1 電極 15 の突出部 151（具体的には突出本体部 151a）の外周面を覆っている。

【0040】

開口突出部 161 は、図 1 に示すように平面視すると、真円状に形成されている。また、開口突出部 161 は、図 2 に示すように断面視すると、筒状に形成されている。また、開口突出部 161 は、より具体的には中空の略円錐台形状に形成され、中空の略円錐形状

50

の先端が切断された形状を有している。このような形状を有する開口突出部 161 は、図 1 に示すように、後記する半導体積層体 19 の下部に 48 個形成されている。

【0041】

開口突出部 161 は、図 2 に示すように、後記する第 2 電極 17、第 1 保護膜 18、第 2 半導体層 19b および活性層 19c を貫通するように突出して形成され、先端の開口部が第 1 半導体層 19a と接している。開口突出部 161 は、より具体的には、第 2 電極 17、第 1 保護膜 18、第 2 半導体層 19b および活性層 19c を貫通して形成された貫通孔 20 内壁に設けられている。半導体発光素子 1 は、このような絶縁膜 16 を備えることで、第 1 電極 15 と第 2 電極 17 とが絶縁され、電極の立体的な構造が可能となっている。

10

【0042】

絶縁膜 16 の厚さは特に限定されず、所望の特性に応じて適宜調整することができる。なお、絶縁膜 16 の厚さとは、ここでは絶縁膜 16 の平面部分（符号省略）の膜厚と、開口突出部 161 の高さのことを意味している。また、絶縁膜 16 の具体例としては、例えば Si, Ti, V, Zr, Nb, Hf, Ta, Al, B からなる群から選択された少なくとも一種の元素を含む酸化膜、窒化膜、酸化窒化膜などで構成することができ、特に、SiO₂, ZrO₂, SiN, SiON, BN, SiC, SiOC, Al₂O₃, AlN, AlGaN, Nb₂O₅ などで構成することができる。また、絶縁膜 16 は、単一の材料の単層膜または積層膜で構成してもよく、異なる材料の積層膜で構成してもよい。さらに、絶縁膜 16 は、分布ブラッグ反射鏡（DBR: Distributed Bragg Reflector）膜で構成してもよい。

20

【0043】

（第 2 電極 17）

第 2 電極 17 は、第 2 半導体層 19b に電流を供給するためのものである。第 2 電極 17 は、第 2 半導体層 19b が p 型半導体層である本実施形態においては p 電極として機能する。第 2 電極 17 は、図 2 に示すように、第 2 半導体層 19b の下部に膜状に形成され、絶縁膜 16 を挟んで第 1 電極 15 と対向するように配置されている。第 2 電極 17 は、より具体的には、第 2 半導体層 19b と接続される内部接続部 17b と、内部接続部 17b を介して第 2 半導体層 19b に電氣的に接続される配線部 17a と、配線部 17a と接続される外部接続部 17c とから構成されている。

30

【0044】

配線部 17a は、外部接続部 17c からの電流を、内部接続部 17b を介して後記する半導体積層体 19 の第 2 半導体層 19b に供給するためのものである。配線部 17a は、図 2 に示すように、絶縁膜 16 の開口突出部 161 が設けられた領域を除く、第 2 半導体層 19b の下面のほぼ全域に対応する領域に形成されている。また、配線部 17a は、第 2 半導体層 19b の下面全域に対応する領域から、半導体積層体 19 の切り欠き部の底面に露出するように形成されており、このように露出した配線部 17a 上には、後記する外部接続部 17c が形成されている。

【0045】

配線部 17a は、ここでは図示を省略したが、具体的には半導体積層体 19 の底面積とほぼ同程度の面積からなる板状又は層状の部材で構成されている。また、配線部 17a には、図 2 に示すように、絶縁膜 16 の開口突出部 161 が設けられる複数の開口部（符号省略）が当該開口突出部 161 と同心に形成されている。また、配線部 17a は、後記する内部接続部 17b と同様に、活性層 19c からの光に対して反射率の高い材料で、かつ、導電性の高い材料で構成されることが好ましい。

40

【0046】

内部接続部 17b は、半導体積層体 19 とのオーミック接触性に優れ、活性層 19c からの光を効率よく反射させる材料が好ましい。内部接続部 17b として透明導電性酸化物等の透明性材料を用いる場合は、内部接続部 17b の下部（基板 11 側）に DBR 膜や Al 等の反射率の高い材料からなる層を設けてもよい。図 2 に示すように、内部接続部 17

50

bは、第1電極15の突出部151が設けられた領域と、第1保護膜18が設けられた領域とを除く、第2半導体層19bの下面のほぼ全域に形成されている。また、内部接続部17bの下面には、配線部17aが形成されている。

【0047】

内部接続部17bは、第2半導体層19bの下面の面積に対して、70%以上の面積で構成されることが好ましく、さらに好ましくは80%以上の面積で構成され、さらにより好ましくは90%以上の面積で構成される。これにより、半導体発光素子1において、内部接続部17bと第2半導体層19bの間の接触抵抗を低下させることができる。また、内部接続部17bを第2半導体層19bの面積に対して70%以上の面積で構成することで、活性層19cからの光を第2半導体層19bのほぼ全域で反射させることが可能となるため、光の取り出し効率を向上させることができる。

10

【0048】

内部接続部17bは、ここでは図示を省略したが、具体的には半導体積層体19の底面積とほぼ同様の面積からなる板状又は層状の部材で構成されており、図2に示すように、後記する第1保護膜18を介して、絶縁膜16の開口突出部161が設けられる複数の開口部（符号省略）が当該開口突出部161と同心に形成されている。

【0049】

内部接続部17bは、半導体積層体19からの光を反射させる材料として、Al、RhおよびAgから選択された少なくとも一種を含む金属、合金の単層膜または積層膜により形成することが好ましく、その中でもAgまたはAg合金を含む金属膜により形成することがより好ましい。例えば、内部接続部17bを積層膜により形成する場合には、半導体積層体19側がAgとなるように、基板11側から順に積層されたPt/Ti/Ni/Agなどが挙げられる。また、内部接続部17bの下部（基板11側）にDBR膜を有していてもよい。なお、内部接続部17bは、マイグレーション防止のために、カバー電極となる別の金属含有層で側面と下側（基板11側）が完全に被覆された構成であってもよい。なお、半導体発光素子1は、図2に示すように、内部接続部17bの下部に配線部17aが配置され、内部接続部17bの側面が第1保護膜18で覆われているため、これらがマイグレーション防止としての役割も担っている。

20

【0050】

外部接続部17cは、第2電極17において、外部電源と接続するためのパッド電極として機能するものである。外部接続部17cは、図2に示すように、基板11の上における第1保護膜18から露出するように設けられている。また、外部接続部17cは、より具体的には、配線部17a上に設けられ、第1保護膜18を貫通して形成されている。外部接続部17cは、図1に示すように、略半円状に形成されるとともに、図2に示すように、第1保護膜18に囲まれ、所定の高さで形成されている。そして、外部接続部17cは、ここでは図示を省略したが、その上面に導電性ワイヤなどで外部電源と接続するためのパンプが形成されている。

30

【0051】

外部接続部17cは、半導体発光素子1の角部以外の領域に設けることが好ましく、ここでは図1および図2に示すように、半導体発光素子1において角部を除く外周部の一部に配置されている。なお、外部接続部17cは、例えば半導体積層体19を挟むように、半導体発光素子1の外周部の2箇所又は2箇所以上に配置することが好ましい。また、外部接続部17cを複数n個設ける場合は、n個の外部接続部17cを半導体発光素子1の外周部においてn回対称の位置に設けることが好ましい。例えば、外部接続部17cを2つ設ける場合には、半導体発光素子1の中心に対して点对称の位置に、半導体積層体19を挟んで対向する位置に配置することが好ましい。このように、外部接続部17cを設けることで、外部接続部17cから半導体積層体19に電流が均等に注入される。

40

【0052】

外部接続部17cは、図1に示すように、基板11の上における少なくとも一端（外周部の一部）で露出するように設けられる。このように外周部に外部接続部17cを設け

50

ることにより、外部接続部 17c に接続される図示しない導電性ワイヤをできるだけ半導体積層体 19 の上方で光を遮らないように設けることができる。これにより、導電性ワイヤによる光吸収を軽減することができ、光出力が向上する。なお、外部接続部 17c は、外部接続用の導電性ワイヤが発光を遮ることを考慮すると、図 1 に示すように、半導体発光素子 1 の周縁領域に配置するほうが好ましいが、例えば半導体発光素子 1 の中央領域に設置しても構わない。また、外部接続部 17c の大きさ、形状、個数および位置は特に限定されず、半導体発光素子 1 の大きさや半導体積層体 19 の大きさおよび形状に応じて適宜調整することができる。

【0053】

第 2 電極 17 (配線部 17a、内部接続部 17b および外部接続部 17c) の厚さは特に限定されず、所望の特性に応じて適宜調整することができる。また、配線部 17a および外部接続部 17c の具体例としては、例えば Ni, Pt, Pd, Rh, Ru, Os, Ir, Ti, Zr, Hf, V, Nb, Ta, Co, Fe, Mn, Mo, Cr, W, La, Cu, Ag, Y, Al, Si, Au などの金属またはこれらの酸化物あるいはこれらの窒化物により形成することができ、その他にも、ITO, ZnO, In₂O₃ などの透明導電性酸化物からなる群から選択された少なくとも一種を含む金属、合金の単層膜または積層膜により形成することができる。

【0054】

(第 1 保護膜 (光反射部材) 18)

第 1 保護膜 18 は、図 2 に示すように、内部接続部 17b と同層に配置される。すなわち、第 1 保護膜 18 は、内部接続部 17b と外部接続部 17c との間、および、内部接続部 17b と絶縁膜 16 の開口突出部 161 との間をそれぞれ満たすように形成されている。また、第 1 保護膜 18 は、図 2 に示すように、半導体積層体 19 の外側に露出する絶縁膜 16 の上面を覆うように形成されている。また、第 1 保護膜 18 は、図 2 に示すように、配線部 17a および第 2 保護膜 21 の間と、配線部 17a および第 2 半導体層 19b の間と、絶縁膜 16 および第 2 半導体層 19b の間と、絶縁膜 16 および第 2 保護膜 21 の間とに設けられている。

【0055】

第 1 保護膜 18 は、ここでは活性層 19c から放出された光の一部を反射するための光反射部材として機能を有していてもよく、そのような機能を得るために、例えば樹脂に TiO₂ などの光拡散材を含有させた白樹脂や、分布ブラッグ反射鏡膜などから構成することができる。また、第 1 保護膜 18 に、光反射部材として SiO₂ などの絶縁膜を用いることもでき、絶縁膜が形成された前記各部材との界面で光を反射することができる。また、第 1 保護膜 18 の厚さは特に限定されず、所望の特性に応じて適宜調整することができる。

【0056】

(半導体積層体 19)

半導体積層体 19 は、半導体発光素子 1 における発光部を構成するものである。半導体積層体 19 は、図 2 に示すように、基板 11 の上部に配置されている。また、半導体積層体 19 と基板 11 との間には、基板側接着層 13、第 1 電極側接着層 14、第 1 電極 15、絶縁膜 16、第 2 電極 17 および第 1 保護膜 18 が配置されている。そして、半導体積層体 19 は、具体的には図 2 に示すように、第 2 電極 17 の内部接続部 17b 上および第 1 保護膜 18 上に形成されるとともに、第 1 電極 15 の突出部 151 および絶縁膜 16 の開口突出部 161 によって、複数個所が貫かれた状態となっている。なお、前記した「貫かれた状態」とは、ここでは図 2 に示すように、突出部 151 および開口突出部 161 によって、半導体積層体 19 の第 2 半導体層 19b および活性層 19c が完全に貫通されており、かつ、半導体積層体 19 の第 1 半導体層 19a の下面を貫通して厚さ方向の途中にまで達した状態のことを意味している。

【0057】

半導体積層体 19 は、図 2 に示すように、第 1 半導体層 19a、活性層 19c および第

10

20

30

40

50

2半導体層19bが上から順に積層された構造を有している。この第1半導体層19a、第2半導体層19bおよび活性層19cの具体的構成は特に限定されず、例えばInAlGaP系、InP系、AlGaAs系、これらの混晶、GaN系などの窒化物半導体のいずれかで構成することができる。なお、窒化物半導体としては、GaN、AlNもしくはInN、またはこれらの混晶であるIII-V族窒化物半導体($In_xAl_yGa_{1-x-y}N$ ($0 < x, 0 < y, x + y < 1$))が挙げられる。さらに、III族元素は、一部または全部にBを用いてもよく、V族元素は、Nの一部をP、As、Sbで置換した混晶であってもよい。なお、これらの半導体層は、通常、n型およびp型のいずれかの不純物がドーピングされている。

【0058】

ここで、第1半導体層19aとは、n型またはp型半導体層を指し、第2半導体層19bとは、第1半導体層19aとは異なる導電型、すなわちp型またはn型半導体層を指している。半導体発光素子1は、ここでは好ましい形態として、第1半導体層19aがn型半導体層で構成され、第2半導体層19bがp型半導体層で構成されている。本実施形態の構成では、第2半導体層19bよりも第1半導体層19a内の抵抗を低くすることが好ましく、これにより、第1電極15に接続された第1半導体層19a中を電流が拡散しやすくなるので、第1電極15の近傍で起こりやすい傾向にある電流集中を緩和することが可能になる。また、第1半導体層19aをn型半導体層で構成する場合、例えば、第1半導体層19aの厚さは、1 μ m以上、20 μ m以下の範囲に設定され、好ましくは、2 μ m以上、15 μ m以下の範囲に設定する。p型半導体層で構成される第2半導体層19bの厚さは、10nm以上、5 μ m以下の範囲に設定され、好ましくは、50nm以上、1 μ m以下の範囲に設定する。

【0059】

半導体積層体19を構成する第1半導体層19aおよび第2半導体層19bは、それぞれ単層構造でもよいし、それぞれ複数の層で構成されていてもよい。また、半導体層間の接合構造としては、MIS接合、PIN接合又はPN接合を有したホモ構造、ヘテロ構造またはダブルヘテロ構造などの積層構造であってもよい。すなわち、半導体発光素子1は、図2に示すように、第1半導体層19a(n型半導体層)と第2半導体層19b(p型半導体層)との間に活性層19cを設け、当該活性層19cが発光部となる素子でもよく、あるいは、第1半導体層19a(n型半導体層)と第2半導体層19b(p型半導体層)とが直接接して発光部となる素子でもよい。なお、半導体積層体19を構成する第1半導体層19a、第2半導体層19bおよび活性層19cのそれぞれの厚さは特に限定されず、所望の特性に応じて適宜調整することができる。

【0060】

ここで、半導体積層体19の側面は、図2に示すように、テーパ状に傾斜して形成されることが好ましい。すなわち、半導体積層体19の側面には、順テーパ状の傾斜が設けられている。これにより、半導体発光素子1において、活性層19cから放出された光が半導体積層体19のテーパ状の側面から出射されやすくなり、光の取り出し効率が向上する。

【0061】

半導体積層体19の上面には、図2に示すように、複数の凹部191が形成されている。この凹部191は、第1半導体層19aの上面において、突出部151の上部に対応する領域以外の領域に所定深さで複数形成されている。突出部151の上部に対応する領域とは、突出先端部151bを第1半導体層19aの上面に平行投影した領域をいい、突出先端部151bが円錐台形状の場合は突出先端部151bの底面の投影領域をいう。すなわち、本実施形態では、凹部191は、第1半導体層19aの上面において、突出部151の上部に対応する領域を除いて設けられており、突出部151の上部に対応する領域を挟んで設けられた2つの凹部191間の距離cは、突出先端部151bの幅よりも大きい。突出先端部151bが円錐台形状の場合には、突出部151の上部に対応する領域を挟んで設けられた2つの凹部191間の距離cは、突出先端部151b底面の幅dよりも大

10

20

30

40

50

きいことが好ましい。ここで、凹部 191 間の距離 c とは、1つの凹部 191 の側面の上端から他の凹部 191 の側面の上端までの距離を示す。

【0062】

以上のように、半導体発光素子 1 は、突出部 151 の上部に対応する領域を避けるように第 1 半導体層 19a の上面に凹部 191 が形成されているため、突出部 151 近傍における第 1 半導体層 19a の厚さ a が、凹部 191 が形成された部分における第 1 半導体層 19a の厚さ b よりも厚くなり、突出部 151 近傍における第 1 半導体層 19a では、電流が上方向と横方向とに拡散しやすくなる。これにより、突出部 151 近傍における第 1 半導体層 19a 内の抵抗が上昇するのを抑制でき、半導体発光素子 1 として駆動電圧の上昇を抑制することができる。また、突出部 151 近傍における第 1 半導体層 19a の横方向に電流を拡散させたとしても、突出部 151 近傍の電流密度は高くなる傾向がある。したがって、突出部 151 の近くに位置する活性層の発光強度は高くなる。しかしながら、本実施形態では、突出部 151 の近くの活性層において発光した光を、突出部 151 の上部に対応する領域の周りを取り囲むように形成された凹部 191 により効果的に外部に取り出すことが可能になる。したがって、本実施形態の半導体発光素子 1 は、光の取り出し効率の低下を抑えつつ、抵抗の上昇を抑えることができる。

10

【0063】

また、凹部 191 は、図 3 (a)、(b) に示すように、突出部 151 を第 1 半導体層 19a 上に投影した領域を避けるように、当該領域の周囲に形成されていることが好ましい。そして、凹部 191 は、図 3 (a) に示すように、隣接する 2 つの突出部 151 間に対応する領域に複数 (ここでは 2 個) 形成されている。なお、前記した「隣接する 2 つの突出部 151 間に対応する領域」とは、具体的には図 3 (a) に示すように、隣接する 2 つの突出部 151 同士を結ぶ仮想線上の領域のことを示している。また、図示は省略しているものの、凹部 191 は、図 3 (a) に示すような突出部 151 の行列方向のみならず、斜め方向にも複数形成されている。このように、半導体発光素子 1 は、第 1 半導体層 19a の上面に複数の凹部 191 を備えることで、活性層 19c から放出された光を第 1 半導体層 19a の上面で拡散させて光の取り出し効率を向上させることができる。なお、図 1 では図示を省略したが、前記した凹部 191 は、第 1 半導体層 19a の上面全面に形成されている。複数の凹部 191 の底部の面積の合計は、第 1 半導体層 19a の上面 (凹部 191 の底部の面積を含む上面全体) の面積の 40 ~ 50 % の範囲内であることが好ましい。

20

30

【0064】

凹部 191 は、具体的には図 4 に示すように、略六角形状に形成されており、第 1 半導体層 19a の上面が六角柱状に除去された形状を有している。なお、凹部 191 の個数は特に限定されず、所望の特性に応じて適宜調整することができる。

【0065】

ここで、凹部 191 の底部を含む第 1 半導体層 19a の上面には、図 2 に示すように、粗面部 192 が形成されている。この粗面部 192 の凹凸は、凹部 191 よりも浅い高低差で、かつ凹部 191 のピッチよりも狭いピッチでランダムに設けられている。すなわち、粗面部 192 は、凹部 191 よりも小さな凹凸で形成されている。このように、半導体発光素子 1 は、凹部 191 の底部を含む第 1 半導体層 19a の上面全体に粗面部 192 が設けられているため、第 1 半導体層 19a の上面全体で光を拡散させることができる。

40

【0066】

また、1つの凹部 191 の底部の面積は、1つの突出先端部 151 b の底面の面積よりも小さいことが好ましい。これにより、半導体発光素子 1 は、電流が集中し易い突出部 151 近傍の第 1 半導体層 19a の厚みを維持できるため第 1 半導体層 19a 内の抵抗の上昇を抑制することができる。また、突出部 151 間には複数の凹部 191 を設けているが、図 4 で示すように第 1 半導体層 19a の厚い部分 (図 2 の厚み a の部分) は繋がっているため、半導体積層体 19 全体に電流を拡散させることができる。

【0067】

50

また、第1半導体層19aの上面に形成された凹部191のうち、突出部151間に対応する領域に形成された隣り合う凹部191間の距離eは、突出部151の幅dよりも小さいことが好ましい。

【0068】

ここで、前記した凹部191間の距離c、突出先端部151bの底面の幅dおよび凹部191間の距離eは、半導体発光素子1の大きさによって異なるが、例えばそれぞれc = 80 ~ 150 μm、d = 30 ~ 70 μm、e = 1 ~ 50 μmの範囲とすることができる。

【0069】

(貫通孔20)

半導体積層体19には、図1および図2に示すように、複数の貫通孔20が形成されている。この貫通孔20は、第2半導体層19b、活性層19cおよび第1半導体層19aの一部が除去されて形成されたものであり、第2半導体層19bおよび活性層19cが円形状に貫通しており、内部に絶縁膜16の開口突出部161および第1電極15の突出部151が設けられている。

10

【0070】

貫通孔20は、図1および図2に示すように、開口突出部161の外形に対応して、それぞれ略円錐台形状に形成されている。また、貫通孔20は、図1に示すように平面視すると、開口断面形状(基板11に平行な断面における断面形状)が真円状に形成され、半導体積層体19に48個形成されている。なお、半導体発光素子1は、このように貫通孔20を真円状に形成することで、半導体積層体19における発光に寄与しない領域を最小化することができる。

20

【0071】

(第2保護膜21)

第2保護膜21は、半導体積層体19を埃、塵の付着などによる電流のショートや物理的ダメージから保護するための層である。第2保護膜21は、図2に示すように、半導体積層体19の側面および上面の縁を覆うように形成されている。なお、第2保護膜21は、半導体積層体19の上面を全て覆うように形成しても構わない。

【0072】

第2保護膜21の厚さは特に限定されず、所望の特性に応じて適宜調整することができる。また、第2保護膜21の具体例としては、絶縁膜16および第1保護膜18と同様に、例えばSi, Ti, V, Zr, Nb, Hf, Ta, Al, Bからなる群から選択された少なくとも一種の元素を含む酸化膜、窒化膜、酸化窒化膜などで構成することができ、特に、SiO₂, ZrO₂, SiN, SiON, BN, SiC, SiOC, Al₂O₃, AlN, AlGa_{0.5}N, Nb₂O₅などで構成することができる。また、第2保護膜21は、単一の材料の単層膜または積層膜で構成してもよく、異なる材料の積層膜で構成してもよい。

30

【0073】

以上のような構成を備える半導体発光素子1は、電流の集中しやすい第1電極15と第1半導体層19aとの接触部、すなわち突出部151の上部に凹部191が形成されていない。そのため、半導体発光素子1は、突出部151上の第1半導体層19aの厚みがその他の部分よりも厚くなり、突出部151近傍の電流が凹部191に阻害されることがなく、第1半導体層19a内の抵抗の上昇を抑えることができる。また、半導体発光素子1は、第1電極15と第1半導体層19aとを突出部151によって接触させることで、活性層19cの面積の減少を最小限に止めることができ、比較的大きな活性層の面積を確保できる。従って、半導体発光素子1によれば、光の取り出し効率の低下を抑えることができる。

40

【0074】

[半導体発光素子の製造方法]

以下、本発明の第1実施形態に係る半導体発光素子1の製造方法について、図5~図7を参照(構成については図1~図4参照)しながら説明する。なお、以下で参照する図5

50

~ 図7は、前記した図2と同様に、図1のA - A断面に相当する断面図であり、貫通孔20、第1電極15の突出部151および絶縁膜16の開口突出部161をそれぞれ3個だけ図示し、その他の構成を省略している。

【0075】

半導体発光素子1の製造方法は、まず図5(a)に示すように、サファイア基板Sb上に第1半導体層19a、活性層19cおよび第2半導体層19bからなる半導体積層体19を結晶成長させ、第2半導体層19b上の所定領域に、例えばスパッタリングを利用して第2電極17の内部接続部17bを形成する。次に、半導体発光素子1の製造方法は、図5(b)に示すように、第2半導体層19b上における内部接続部17b間に、例えばスパッタリングを利用して第1保護膜18を形成する。次に、半導体発光素子1の製造方法は、図5(c)に示すように、内部接続部17b上および第1保護膜18上の所定領域に、例えばスパッタリングを利用して配線部17aを形成する。

10

【0076】

次に、半導体発光素子1の製造方法は、図5(d)に示すように、例えばドライエッチングによって第1保護膜18、第2半導体層19b、活性層19cおよび第1半導体層19aを部分的に除去して貫通孔20を形成する。この貫通孔20は、前記したように、第1電極15の突出部151および絶縁膜16の開口突出部161を設けるためのものである。次に、半導体発光素子1の製造方法は、図5(e)に示すように、配線部17a上、第1保護膜18上および貫通孔20内に、例えばスパッタリングを利用して絶縁膜16を形成する。次に、半導体発光素子1の製造方法は、図5(f)に示すように、例えばドライエッチングによって貫通穴20の第1半導体19a上に形成された絶縁膜16を除去して第1半導体層19aを露出させる。

20

【0077】

次に、半導体発光素子1の製造方法は、図6(a)に示すように、絶縁膜16上、貫通孔20内に、例えばスパッタリングを利用して第1電極15を厚めに形成する。このとき、第1電極15は、突出本体部151aと第1半導体層19aに接する突出先端部151bとを異なる材料で形成してもよい。つまり、当該製造方法では、突出先端部151bをはじめに貫通孔20内に設け、その後、第1電極15を貫通孔20内および絶縁膜16上に設けるようにしている。次に、半導体発光素子1の製造方法は、図6(b)に示すように研磨、例えばCMP(Chemical Mechanical Polishing)によって第1電極15を平坦化する。次に、半導体発光素子1の製造方法は、図6(c)に示すように、平坦化した第1電極15上に、例えばスパッタリングを利用して第1電極側接着層14を形成する。

30

【0078】

次に、半導体発光素子1の製造方法は、図6(d)に示すように、基板側接着層13が形成された基板11を用意し、図6(e)に示すように、基板11の基板側接着層13と第1電極側接着層14とを貼り合わせる。次に、半導体発光素子1の製造方法は、図6(f)に示すように、レーザーリフトオフ法によって、サファイア基板Sb側からレーザー光を照射してサファイア基板Sbと半導体積層体19(具体的には第1半導体層19a)との界面を分解し、サファイア基板Sbを剥離する。以上説明した図5(a)~図6(e)までの工程を、半導体発光素子1の製造方法における「準備工程」と定義する。

40

【0079】

次に、半導体発光素子1の製造方法は、図7(a)に示すように、反応性イオンエッチング(Reactive Ion Etching: RIE)によって、第1半導体層19aの上面における、突出部151の上部に対応する領域以外の領域および突出部151間に対応する領域に複数の凹部191を形成する。これにより、第1半導体層19aの上面に微細な凹部191を形成することができる。この工程を、半導体発光素子1の製造方法における「凹部形成工程」と定義する。

【0080】

なお、凹部形成工程では、ナノインプリントによって凹部191のパターンを形成してもよい。また、凹部形成工程では、図7(a)に示すように、半導体積層体19の周縁領

50

域についても第1保護膜18が露出するまでエッチングを行い、半導体積層体19の側面を順テーパ状に形成する。

【0081】

次に、半導体発光素子1の製造方法は、図7(b)に示すように、水酸化テトラメチルアンモニウム(Tetramethylammonium hydroxide: TMAH)溶液を用いたウェットエッチングによって、凹部191の底部を含む第1半導体層19aの上面を粗面化し、粗面部192を形成する。これにより、凹部191の底部を含む第1半導体層19aの上面全面に、より微細な粗面部192を形成することができる。この工程を、半導体発光素子1の製造方法における「粗面部形成工程」と定義する。

【0082】

次に、半導体発光素子1の製造方法は、図7(c)に示すように、半導体積層体19から露出した第1保護膜18を、例えばウェットエッチングによってエッチングして配線部17aを露出させる。次に、半導体発光素子1の製造方法は、図7(d)に示すように、露出した配線部17a上に外部接続部17cを形成する。

【0083】

次に、半導体発光素子1の製造方法は、図7(e)に示すように、半導体積層体19の側面に、例えばスパッタリングを利用して第2保護膜21を形成する。そして、半導体発光素子1の製造方法は、図7(f)に示すように、最後に基板11の下面に、例えばスパッタリングを利用して裏面接着層12を形成する。以上の工程により、図1~図4に示すような半導体発光素子1を製造することができる。

【0084】

すなわち、半導体発光素子の製造方法は、成長基板を用いて第1半導体層、活性層および第2半導体層からなる半導体積層体を形成し、前記第2半導体層および前記活性層を貫通する複数の突出部を有する第1電極を形成し、前記第2半導体層の下面に第2電極を形成する素子準備工程と、前記第1半導体層の上面において、前記突出部の上部に対応する領域以外の領域および前記突出部間に対応する領域に複数の凹部を形成する凹部形成工程と、前記凹部の底部を含む前記第1半導体層の上面に粗面部を形成する粗面部形成工程と、を含むことができる。

【0085】

このような手順を行う半導体発光素子の製造方法は、突出部上の第1半導体層の厚みをその他の部分よりも厚く形成することができるため、突出部近傍の電流が凹部に阻害されることのない半導体発光素子を製造することができる。また、半導体発光素子の製造方法は、第1電極と第1半導体層とを突出部によって接触させることで、活性層の面積の減少を最小限に止めることができ、比較的大きい活性層の面積を確保できる。さらにまた、第1半導体層の上面全体に粗面部を設けることで、第1半導体層の上面全体で光を拡散させることができる半導体発光素子を製造することができる。

【0086】

<第2実施形態>

本発明の第2実施形態に係る半導体発光素子1Aの構成について、図8を参照しながら説明する。ここで、半導体発光素子1Aは、突出部151および開口突出部161の位置以外は前記した半導体発光素子1と同様の構成を備えている。従って、以下では、前記した半導体発光素子1と重複する構成および製造方法について説明を省略する。

【0087】

半導体発光素子1Aは、図8に示すように、突出部151が平面視で斜め方向に配列されている。すなわち、半導体発光素子1Aは、平面視した場合において、突出部151が矩形状の半導体発光素子1Aの対角線方向に等間隔で配列されている。また、この突出部151の周囲に形成された開口突出部161も、突出部151に対応して斜め方向に配列されている。このような構成を備える半導体発光素子1Aは、複数の突出部151が規則正しく斜め方向に分散配置されているため、第1半導体層19aに電流が均一に広がりやすくなる。そのため、半導体発光素子1Aは、第1半導体層19a内の抵抗の上昇を抑え

10

20

30

40

50

ることができる。

【0088】

<第3実施形態>

本発明の第3実施形態に係る半導体発光素子1Bの構成について、図9を参照しながら説明する。ここで、半導体発光素子1Bは、突出部151Aおよび開口突出部161Aの形状以外は前記した半導体発光素子1と同様の構成を備えている。従って、以下では、前記した半導体発光素子1と重複する構成および製造方法について説明を省略する。

【0089】

半導体発光素子1Bは、図9に示すように、突出部151Aが平面視で楕円形状に形成されている。すなわち、半導体発光素子1Bは、平面視した場合において、突出部151Aの上面が楕円形状であり、当該楕円形状の上面によって第1半導体層19aと接触している。また、この突出部151Aの周囲に形成された開口突出部161Aも、突出部151Aと同様に楕円形状に形成されている。このような構成を備える半導体発光素子1Bは、突出部151Aの断面形状を楕円形状にすることで、例えば突出部151Aを断面真円状に形成する場合と比較して、当該突出部151Aと第1半導体層19aとの接触面積が拡大するため、第1半導体層19aに電流が広がりやすくなる。そのため、半導体発光素子1Bは、第1半導体層19a内の抵抗の上昇を抑えることができる。

【0090】

<第4実施形態>

本発明の第4実施形態に係る半導体発光素子1Cの構成について、図10を参照しながら説明する。ここで、半導体発光素子1Cは、突出部151Bおよび開口突出部161Bの形状以外は前記した半導体発光素子1と同様の構成を備えている。従って、以下では、前記した半導体発光素子1と重複する構成および製造方法について説明を省略する。

【0091】

半導体発光素子1Cは、図10に示すように、突出部151Bが平面視で行方向または列方向に線状に形成されている。すなわち、半導体発光素子1Cは、平面視した場合において、前記した半導体発光素子1Cの列方向(上下方向)に配列された突出部151を全て連結した細長い楕円形状で形成されており、当該楕円形状の上面によって第1半導体層19aと面接触している。また、この突出部151Bの周囲に形成された開口突出部161Bも、突出部151Bと同様に線状に形成されている。このような構成を備える半導体発光素子1Cは、突出部151Bの断面形状を線状にすることで、例えば突出部151Bを点状に複数形成した場合と比較して、当該突出部151Bと第1半導体層19aとの接触面積が拡大するため、第1半導体層19aに電流が広がりやすくなる。そのため、半導体発光素子1Cは、第1半導体層19a内の抵抗の上昇を抑えることができる。

【0092】

<第5実施形態>

本発明の第5実施形態に係る半導体発光素子1Dの構成について、図11(a)(b)を参照しながら説明する。この第5実施形態の半導体発光素子1Dは、第1半導体層19aの表面に形成された凹部291が第1実施形態の半導体発光素子1より高い密度で形成されている点を除いて、第1実施形態と同様に構成される。従って、以下の説明では、第1実施形態の半導体発光素子1と同様の構成については、図11において図1~3と同様の符号を付しており適宜説明は省略する。また、製造方法についても第1実施形態と同様であり説明を省略する。ここで、凹部291が高い密度で形成されるとは、単位面積当たりで凹部191の個数よりも凹部291の個数が多いことをいう。第5の実施形態では、第1実施形態に比べて凹部291の底部の面積が小さく、かつ第1領域30の最小幅よりも、隣接する凹部291間の距離が狭くなるよう、凹部291が高密度で配置されている。詳細には、第5実施形態では、平面視で最大幅が8 μm の六角形の凹部291が、隣接する凹部291と約4 μm 離間して、100 μm^2 あたりに100~200個配置されている。

【0093】

10

20

30

40

50

詳細には、第5実施形態の半導体発光素子1Dにおいて、第1半導体層19aの上面は、突出部151を投影した領域からなる第1領域30と、第1領域を除く領域からなる第2領域60とを含む。また、第1領域30は、突出先端部151bを第1半導体層の上面に投影した領域（突出先端部151bが円錐台形状の場合は突出先端部151bの底面を投影した領域）31を含む。また、突出先端部151bが円錐台形状の場合には、領域31はさらに、突出先端部151bの先端面を投影した領域32を含む。

【0094】

第5実施形態の半導体発光素子1Dでは、凹部291は、第1半導体層19aの上面において、突出先端部151bを第1半導体層の上面に投影した領域31を除いた領域に形成され、好ましくは、第1領域30を除いた第2領域に形成され、より好ましくは、図11に示すように、第1領域30を取り囲む凹部291が第1領域30の外周に接しないように形成される。すなわち、第5実施形態の半導体発光素子1Dでは、第1領域30を取り囲む凹部291が高い密度で形成されることにより、突出部151の上方に凸部50が形成される（規定される）ことになる。その凸部50は、第1領域30の内部又は第1領域30と一致するように形成されていてもよいが、好ましくは、第1領域30を内包するように形成される。ここで、凸部50が第1領域30を内包するように形成されるとは、凹部291が第1領域30の外周に接しないように形成されて凸部50が第1領域30を内部に含むことをいう。また、第5実施形態に係る半導体発光素子1Dにおいて、凹部291は、第1領域の最小幅より狭い間隔で形成されている。ここで、第1領域の最小幅とは、第1領域30が円形の場合は、その直径をいい、第1領域30が長方形の場合は、短辺の長さをいい、第1領域30が正方形の場合は、一辺の長さをいい、第1領域30が楕円形の場合は、短軸の長さをいう。

10

20

【0095】

以上のように構成された第5実施形態の半導体発光素子1Dでは、凹部291が、第1半導体層19aの上面において、少なくとも領域32を除いた領域に形成されていることから、第1実施形態の半導体発光素子1と同様、突出部151上の第1半導体層19aにおける電流の集中を緩和できる。

【0096】

また、第5実施形態の半導体発光素子1Dでは、隣接する凹部291が第1領域の最小幅より狭い間隔になるように高い密度で形成されているので、第1実施形態の半導体発光素子1に比較してより光の取り出し効率を高くできる。

30

尚、第2領域において、凹部291が第1領域の最小幅より狭い間隔で設けられており、凹部291間の膜厚の厚い第1半導体層により構成される1つ1つの電流路の抵抗は高くなる傾向にある。しかしながら、第5実施形態の半導体発光素子では、第2領域において、凹部291が高い密度で形成されているので、電流路の数が多くなり、全体としての抵抗の上昇を抑えることができる。したがって、第5実施形態の半導体発光素子1Dのように、隣接する凹部291間の間隔を第1領域の最小幅より狭くして凹部291を高い密度で形成しても、第1半導体層19aの厚い部分（電流路）が多く各々が繋がっているため、第2領域における電流の拡散が阻害されることはなく、突出部から離れた位置における発光強度の低下及び発光ムラは抑えられる。したがって、第5実施形態の半導体発光素子では、突出部151から離れた位置における発光強度の低下及び発光ムラを抑えつつ、凹部291の密度を光の取り出し効率を考慮して最適化することができる。

40

【0097】

<第6実施形態>

本発明の第6実施形態に係る半導体発光素子1Eの構成について、図12を参照しながら説明する。この第6実施形態の半導体発光素子1Eは、第1半導体層19aの表面に形成された凹部391の構成が第1実施形態の半導体発光素子1と異なっている以外は、第1実施形態と同様に構成される。以下、第1実施形態の半導体発光素子1と異なる第1半導体層19aの表面の構成、特に凹部391の構成について詳細に説明する。

【0098】

50

第6実施形態において、第1電極15は第1実施形態と同様、行列状に配列された突出部151を有し、行列状に配列された突出部151にそれぞれ対応して第1半導体層19aの表面に第1領域が行列状に定義される。第6実施形態では、第1領域の内部、又は第1領域を内包するように、第1半導体層19aの上面に、他の部分に比較して厚さが厚くなった凸部51を形成する。ここで、凸部51は、中心が第1領域の中心と一致するように設けられることが好ましく、これにより凸部51が第1半導体層19aの表面に突出部151と同様、行列状に配列される。このように構成された第5実施形態の凸部51は、図12に示すように、第1半導体層19aの表面にそれぞれ中心が正方格子の格子点と一致するように配列される。

【0099】

また、第2領域には、隔壁392によって区切られた複数の凹部391が形成される。隔壁392は、(a)正方格子の2つの対角方向のうち一方の対角方向に形成された第1隔壁392aと(b)正方格子の2つの対角方向のうち他方の対角方向に形成された第2隔壁392bとを含む。第1隔壁392aと第2隔壁392bは、交差する部分で切れ目なく繋がっており、それぞれ第1隔壁392aと第2隔壁392bによって区切られた凹部391が形成される。第1隔壁392aの一部は、複数の第1領域にそれぞれ形成された第1半導体層が厚くなることにより形成された凸部51のうち一方の対角方向に並んだ凸部51を接続しており、第2隔壁392bの一部は、凸部51のうち他方の対角方向に並んだ凸部51を接続している。

【0100】

この第6の本実施形態では、一方の対角方向に並んだ凸部51を接続している第1隔壁392aの他に、直接凸部51には接続されていない第1隔壁392aが形成され、他方の対角方向に並んだ凸部51を接続している第2隔壁392bの他に、直接凸部51には接続されていない第2隔壁392bが形成されている。このように構成された第6の実施形態の半導体発光素子において、凸部(第1領域)の数より多い数の凹部が高い密度で形成される。例えば、図12に示す例では、一方の対角方向に並んだ凸部51を接続している第1隔壁392aの間に、直接凸部51には接続されていない第1隔壁392aが2つ形成され、他方の対角方向に並んだ凸部51を接続している第2隔壁392bの間に、直接凸部には接続されていない第2隔壁392bが2つ形成されている。その結果、凸部51(又は第1領域)の数の7倍以上の数の凹部391が形成される。尚、直接凸部51には接続されていない第1隔壁392aは、第2隔壁392bを介して凸部51に接続されており、直接凸部51には接続されていない第2隔壁392bは、第1隔壁392aを介して凸部51には接続されている。

【0101】

以上のように構成された第6実施形態の半導体発光素子1Eでは、突出部151の上の第1半導体層19aの上面に、他の部分に比較して厚さの厚い凸部51が形成されているので、第1実施形態の半導体発光素子1と同様、突出部151上の第1半導体層19aにおける電流の集中を緩和できる。

【0102】

また、第6実施形態の半導体発光素子1Eでは、凹部391が高い密度で形成されているので、第1実施形態の半導体発光素子1に比較してより光の取り出し効率を高くできる。

【0103】

また、第6実施形態の半導体発光素子1Eにおいて、第1隔壁392aと第2隔壁392bが形成された部分は、第1半導体層が厚くなっており、この第1隔壁392aと第2隔壁392bとによって電流路が格子(網目)状に形成される。したがって、第6実施形態の半導体発光素子では、第1隔壁392aと第2隔壁392bとによって構成された格子(網目)状の電流路により、凸部51の周辺に集中する電流を横方向に拡散させ、第1半導体層19a内における抵抗の上昇を抑制することができる。また、突出部から離れた位置における発光強度の低下及び発光ムラを抑制することが可能になる。したがって、第

10

20

30

40

50

6実施形態の半導体発光素子では、突出部151から離れた位置における発光強度の低下及び発光ムラを抑えつつ、凹部391の密度を光の取り出し効率を考慮して最適化することができる。

【0104】

さらに、第6実施形態の半導体発光素子1Eでは、直接凸部51には接続されていない第1隔壁392aの数と、直接凸部には接続されていない第2隔壁392bの数とを適宜設定することにより、容易に凹部491の数（凹部491の密度）を調整できる。

【0105】

<第7実施形態>

本発明の第7実施形態に係る半導体発光素子1Fの構成について、図13を参照しながら説明する。第7実施形態の半導体発光素子は、複数の第1領域の内部又は内包するようにそれぞれ形成された複数の凸部51が、それぞれ中心が正方格子の格子点と一致するように配置されている点は、第6実施形態と同様であるが、隔壁492の平面視の形状が第6実施形態とは異なっている。尚、第1領域を除く第2領域に隔壁492によって区切られた複数の凹部491が形成されている点では第6実施形態と同様である。

【0106】

第7実施形態の半導体発光素子において、隔壁492は、(a)正方格子の2つの対角方向のうち一方の対角方向に形成された第1隔壁492aと(b)正方格子の2つの対角方向のうち他方の対角方向に形成された第2隔壁492bと、(c)正方格子の一辺に平行に形成された第3隔壁492cと、(d)正方格子の前記一辺に直交する方向に形成された第4隔壁492dと、を含む。

【0107】

第1隔壁492aは、複数の第1領域にそれぞれ形成された第1半導体層19aが厚くなることにより形成された凸部51のうち一方の対角方向に並んだ凸部51を接続しており、第2隔壁492bは、凸部51のうち他方の対角方向に並んだ凸部51を接続している。

【0108】

第3隔壁492cは、隣り合う凸部51間を接続する第3隔壁492c1を少なくとも含み、さらに第1隔壁492aと第2隔壁492bを接続する第3隔壁492c2を含んでいてもよい。第4隔壁492dは、正方格子の一辺に直交するように形成されており、隣り合う凸部51間を接続する第4隔壁492d1を少なくとも含み、さらに第1隔壁492aと第2隔壁492bを接続する第4隔壁492d2を含んでいてもよい。

【0109】

以上のようにして、単位格子により規定される単位領域に、12個の凹部491が形成される。具体的には、単位領域に、

(a)第3隔壁492c1と第3隔壁492c2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が台形の凹部491aが2つ、

(b)2つの第3隔壁492c2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が台形の凹部491bが2つ、

(c)第3隔壁492c2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が三角形の凹部491cが2つ、

(d)第4隔壁492d1と第4隔壁492d2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が台形の凹部491dが2つ、

(e)2つの第4隔壁492d2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が台形の凹部491eが2つ、

(f)第4隔壁492d2と第1隔壁492aと第2隔壁492bとに囲まれた平面形状が三角形の凹部491fが2つ、

の計12個の凹部491が高い密度で形成される。

【0110】

以上のように構成された第7実施形態の半導体発光素子1Fでは、突出部151の上の

第1半導体層19aの上面に、他の部分に比較して厚さの厚い凸部51が形成されているので、第1実施形態の半導体発光素子1と同様、突出部151上の第1半導体層19aにおける電流の集中を緩和できる。

【0111】

また、第7実施形態の半導体発光素子1Fでは、凹部491が高い密度で形成されているので、第1実施形態の半導体発光素子1に比較してより光の取り出し効率を高くできる。

【0112】

また、第7実施形態の半導体発光素子1Fにおいて、第1隔壁492a、第2隔壁492b、第3隔壁492c及び第4隔壁492dが形成された部分は、第1半導体層19aが厚くなっており、第1隔壁492a、第2隔壁492b、第3隔壁492c及び第4隔壁492dにより電流路が格子(網目)状に形成される。したがって、第7実施形態の半導体発光素子では、この格子(網目)状の電流路により、凸部51の周辺に集中する電流を横方向に拡散させ、第1半導体層19a内における抵抗の上昇を抑制することができる。また、突出部から離れた位置における発光強度の低下及び発光ムラを抑制することが可能になる。したがって、第7実施形態の半導体発光素子では、突出部151から離れた位置における発光強度の低下及び発光ムラを抑えつつ、凹部491の密度を光の取り出し効率を考慮して最適化することができる。

【0113】

さらに、第7実施形態の半導体発光素子1Fでは、第1隔壁492aと第2隔壁492bを接続する第3隔壁492c2と、第1隔壁492aと第2隔壁492bを接続する第4隔壁492d2の数を適宜設定することにより、容易に凹部491の数(凹部491の密度)を調整できる。

【0114】

以上、本発明に係る半導体発光素子およびその製造方法について、発明を実施するための形態および実施例により具体的に説明したが、本発明の趣旨はこれらの記載に限定されるものではなく、特許請求の範囲の記載に基づいて広く解釈されなければならない。また、これらの記載に基づいて種々変更、改変などしたのも本発明の趣旨に含まれることはいうまでもない。

【0115】

また、前記した半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、メッキによって半導体積層体19上にメッキ部材を形成し、当該メッキ部材を基板11や基板側接着層13として利用することもできる。あるいは、半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、基板11自体を設けない構成でもよく、例えば基板11を備えていない半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fを、図示しない発光装置の載置部や基台上に直接実装しても構わない。

【0116】

また、前記した半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、図2に示すように、半導体積層体19の側面に順テーパ状の傾斜が設けられていたが、逆テーパ状の傾斜が設けられるようにしても構わない。これにより、半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、活性層19cから放出された光が半導体積層体19の側面(具体的には内部の側面)で反射され、当該半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fの上方に光が取り出される。

【0117】

一方、前記した半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、図2に示すように、半導体積層体19の側面に順テーパ状の傾斜が設けられていたが、このようなテーパ状の傾斜が設けられていない構成であってもよい。

【0118】

また、前記した半導体発光素子1, 1A, 1B, 1C, 1D, 1E, 1Fは、図2に示すように、凹部191が六角形状に形成されていたが、その他の多角形状、円形状、楕円

10

20

30

40

50

形状に形成された構成であってもよい。

【産業上の利用可能性】

【0119】

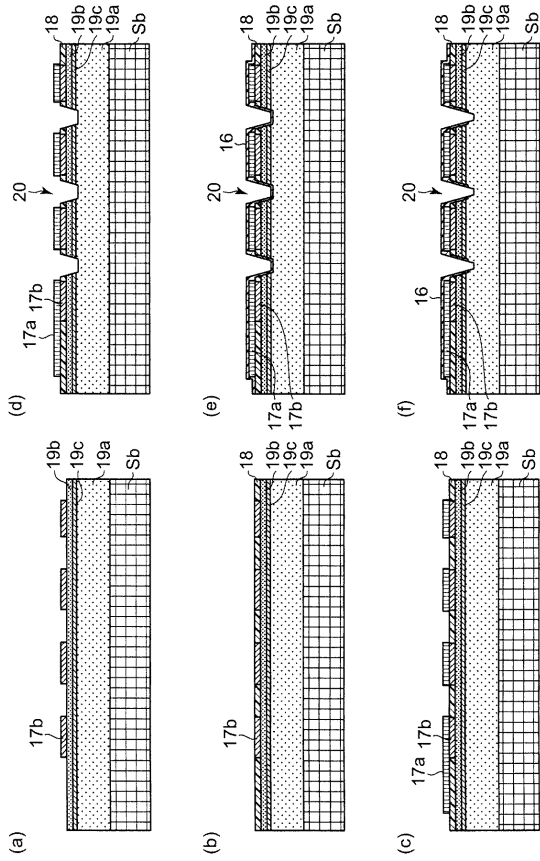
本発明に係る半導体発光素子は、例えば照明用光源、各種インジケータ用光源、車載用光源、ディスプレイ用光源、液晶バックライト用光源、センサー用光源および信号機などに利用される素子である。

【符号の説明】

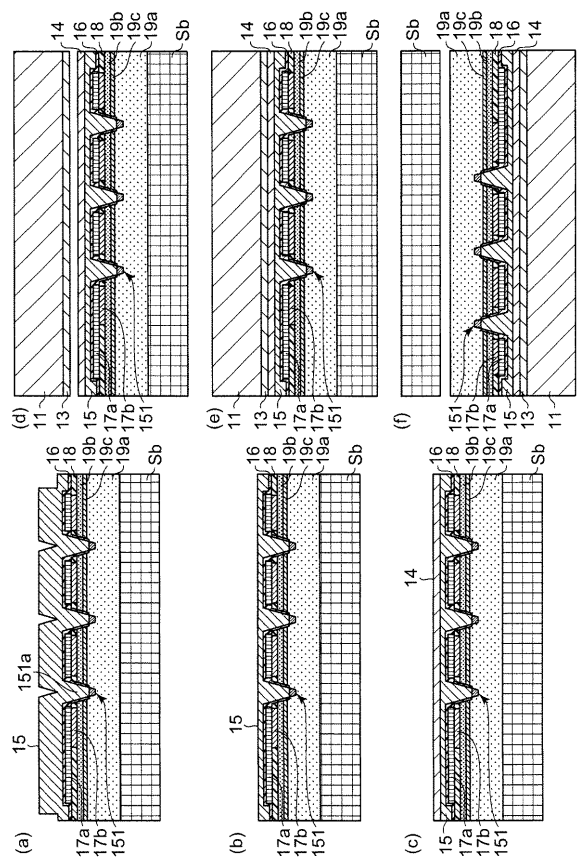
【0120】

1, 1A, 1B, 1C, 1D, 1E, 1F	半導体発光素子	
11	基板	10
12	裏面接着層	
13	基板側接着層	
14	第1電極側接着層	
15	第1電極	
20	貫通孔	
21	第2保護膜	
30	第1領域	
31, 32	領域	
60	第2領域	
50, 51	凸部	20
151, 151A, 151B	突出部	
151a	突出本体部	
151b	突出先端部	
16	絶縁膜	
161, 161A, 161B	開口突出部	
17	第2電極	
17a	配線部	
17b	内部接続部	
17c	外部接続部	
18	第1保護膜(光反射部材)	30
19	半導体積層体	
19a	第1半導体層	
19b	第2半導体層	
19c	活性層	
191, 291, 391, 491, 491a, 491b, 491c, 491d, 491e, 491f	凹部	
192	粗面部	
392, 492	隔壁	
392a, 492a	第1隔壁	
392b, 492b	第2隔壁	40
492c, 492c1, 492c2	第3隔壁	
492d, 492d1, 492d2	第4隔壁	
Sb	サファイア基板	

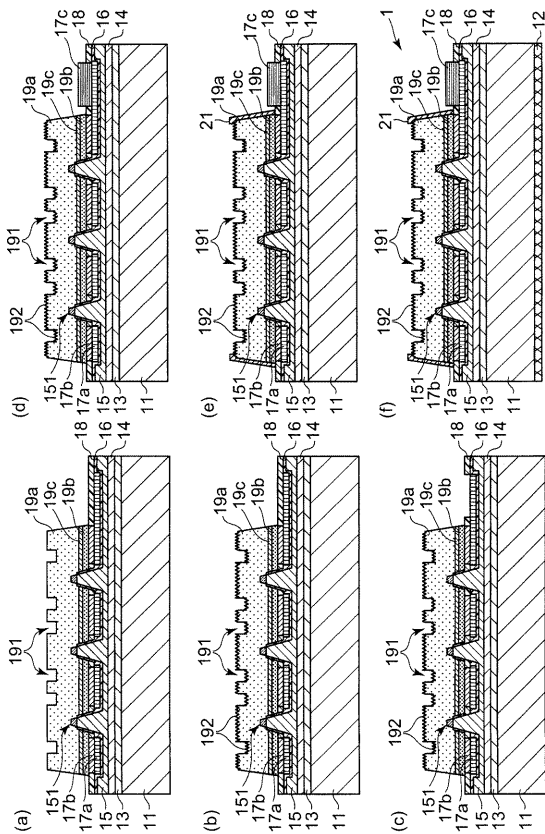
【 図 5 】



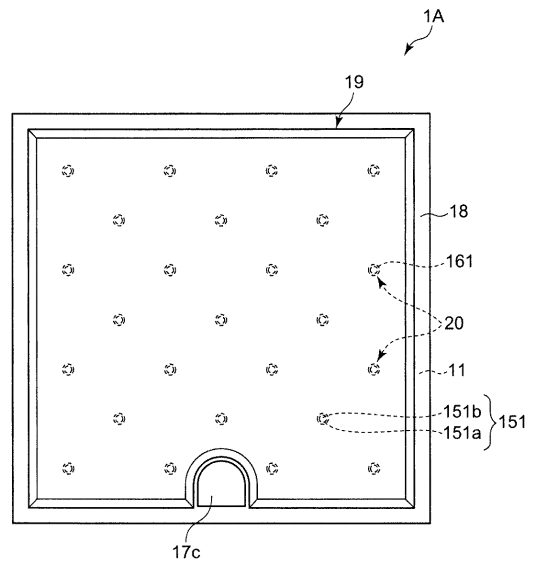
【 図 6 】



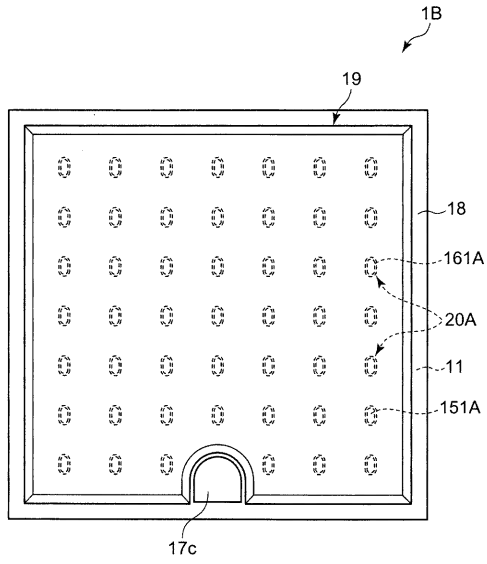
【 図 7 】



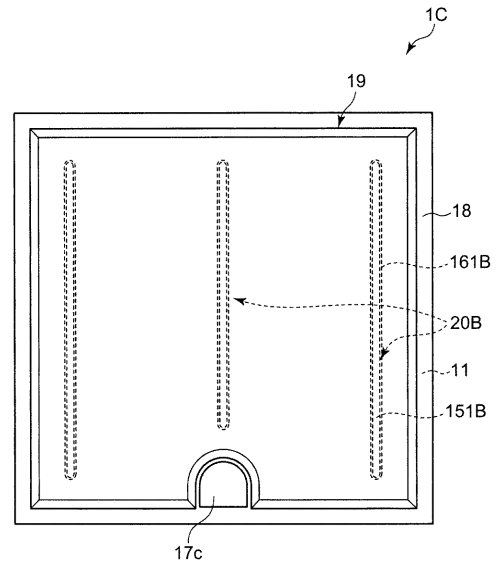
【 図 8 】



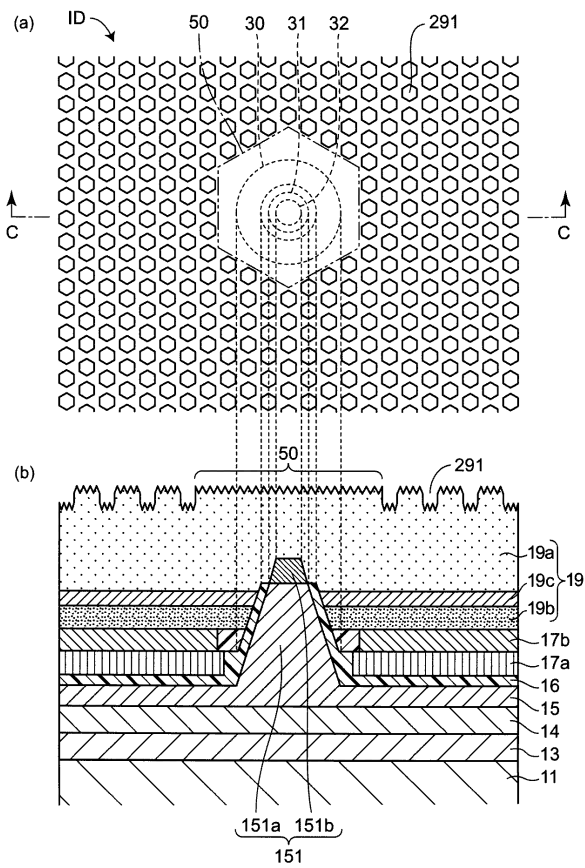
【 図 9 】



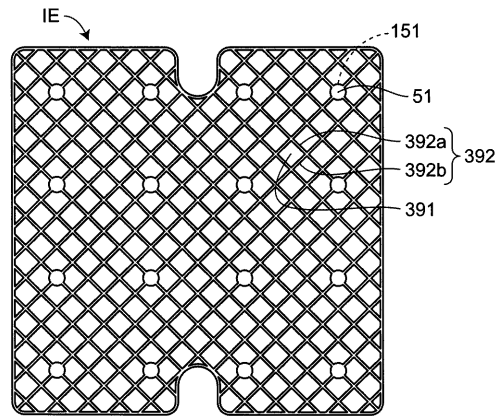
【 図 10 】



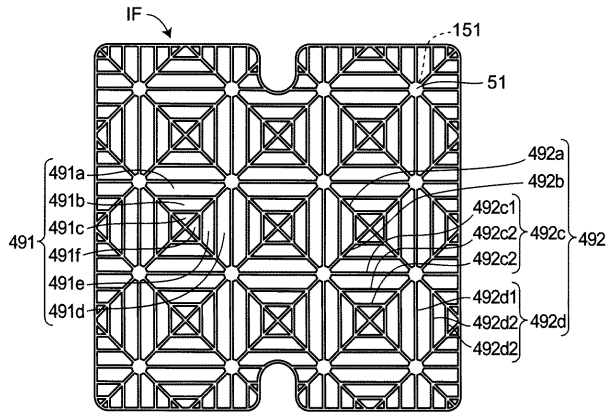
【 図 11 】



【 図 12 】



【 図 1 3 】



フロントページの続き

Fターム(参考) 5F141 AA03 AA21 CA34 CA36 CA40 CA74 CA82 CA88 CA92 CA93
CB15 CB36 FF01 FF11