

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2016-538632

(P2016-538632A)

(43) 公表日 平成28年12月8日 (2016. 12. 8)

(51) Int. Cl.  
G06N 3/08 (2006.01)F I  
G O 6 N 3/08

テーマコード (参考)

審査請求 未請求 予備審査請求 未請求 (全 41 頁)

(21) 出願番号	特願2016-526172 (P2016-526172)	(71) 出願人	595020643
(86) (22) 出願日	平成26年10月13日 (2014. 10. 13)		クゥアルコム・インコーポレイテッド
(85) 翻訳文提出日	平成28年6月23日 (2016. 6. 23)		Q U A L C O M M I N C O R P O R A T E D
(86) 国際出願番号	PCT/US2014/060234		アメリカ合衆国、カリフォルニア州 9 2
(87) 国際公開番号	W02015/065686		1 2 1 - 1 7 1 4、サン・ディエゴ、モア
(87) 国際公開日	平成27年5月7日 (2015. 5. 7)		ハウス・ドライブ 5 7 7 5
(31) 優先権主張番号	14/065, 089	(74) 代理人	100108855
(32) 優先日	平成25年10月28日 (2013. 10. 28)		弁理士 蔵田 昌俊
(33) 優先権主張国	米国 (US)	(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100158805
			弁理士 井関 守三
		(74) 代理人	100112807
			弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】 教師あり学習を使用してクラスにタグ付けするための方法および装置

## (57) 【要約】

本開示のいくつかの態様は、教師あり学習を使用して、ニューラルネットワークモデルの入力/出力クラスのためのタグ（静的または動的）を作成するための方法および装置を提供する。本方法は、複数のニューロンでニューラルネットワークモデルを増強することと、一つまたは複数のタグを決定するためにスパイクタイミング依存可塑性（STDP）を使用して増強ネットワークをトレーニングすることを含む。

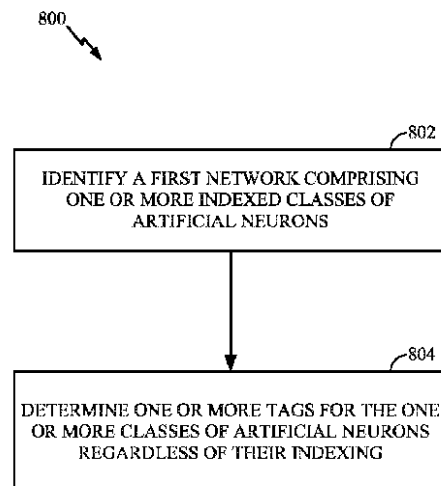


FIG. 8

**【特許請求の範囲】****【請求項 1】**

人工ニューロンの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別することと、

それらのインデックス付けに関わらず、人工ニューロンの前記 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定することとを備える、方法。

**【請求項 2】**

人工ニューロンの前記 1 つまたは複数のクラスのための前記 1 つまたは複数のタグを決定することが、

10

1 つまたは複数の人工ニューロンを備える第 2 のネットワークで、前記第 1 のネットワークを増強することと、ここにおいて、前記第 2 のネットワーク内の各ニューロンがタグに対応する、

ニューロンの前記 1 つまたは複数のクラスの各々を、1 つまたは複数の可塑性接続を有する前記第 2 のネットワーク内のすべての前記ニューロンに接続することと、

前記第 2 のネットワーク内の各ニューロンが、そのインデックスに関わらず前記第 1 のネットワークの特定のクラスを表すように、教師あり学習アルゴリズムを使用して、前記 1 つまたは複数の可塑性接続をトレーニングすることとを備える、請求項 1 に記載の方法。

**【請求項 3】**

20

前記第 2 のネットワークが、人工ニューロンの単一のレイヤを備える、請求項 2 に記載の方法。

**【請求項 4】**

前記教師あり学習アルゴリズムがスパイクタイミング依存可塑性 (STDP) を使用する、請求項 2 に記載の方法。

**【請求項 5】**

前記 1 つまたは複数の可塑性接続をトレーニングすることが、

クラスの知られているシーケンスを前記第 1 のネットワーク内に送信することと、

前記第 2 のネットワークの 1 つまたは複数の人工ニューロンを、特定のクラスごとにスパイクするように強制することと、

30

1 つまたは複数の他のクラスのために、前記第 2 のネットワークの 1 つまたは複数の人工ニューロンでのスパイクを抑制することと、

前記第 1 および前記第 2 のネットワーク内の前記スパイクに基づいて、前記 1 つまたは複数の可塑性接続の重みを調整することと、を備える、請求項 2 に記載の方法。

**【請求項 6】**

前記増強されたネットワークが、前記第 1 のネットワークの出力レイヤに接続される、請求項 2 に記載の方法。

**【請求項 7】**

人工ニューロンの前記 1 つまたは複数のクラスが、教師なし学習アルゴリズムを使用して決定される、請求項 1 に記載の方法。

40

**【請求項 8】**

前記インデックス付きクラスのうちの 1 つが特定の時間パターンを備える、請求項 1 に記載の方法。

**【請求項 9】**

人工ニューロンの前記インデックス付きクラスの各々が 1 つまたは複数のタグに対応し得る、請求項 1 に記載の方法。

**【請求項 10】**

前記 1 つまたは複数のタグが、前記第 1 のネットワークを装置に接続するために使用される、請求項 1 に記載の方法。

50

**【請求項 1 1】**

前記 1 つまたは複数のタグが、人工ニューロンの異なるクラス間の境界を決定するために使用される、請求項 1 に記載の方法。

**【請求項 1 2】**

前記 1 つまたは複数のタグが、人工ニューロンの前記クラスのうちの 1 つまたは複数を含体するために使用される、請求項 1 に記載の方法。

**【請求項 1 3】**

人工ニューロンの前記 1 つまたは複数のクラスのための前記 1 つまたは複数のタグを決定することが、

1 つまたは複数の人工ニューロンを備える第 2 のネットワークで、前記第 1 のネットワークを増強することと、ここにおいて、前記第 2 のネットワーク内の各ニューロンがタグに対応する、

ニューロンの前記 1 つまたは複数のクラスの各々を、1 つまたは複数の可塑性接続を有する前記第 2 のネットワーク内のすべての前記ニューロンに接続することと、

監視信号がクラスと出力レイヤニューロンとの間に所望のマッピングを課するように、前記可塑性接続を介してニューロンの前記 1 つまたは複数のクラスに監視バイアス信号を提供することと

を備える、請求項 1 に記載の方法。

**【請求項 1 4】**

監視バイアス信号を提供することが、

所望の出力レイヤニューロン上で発火するためのバイアスを作成するために、発火しきい値を下回る正の監視信号を提供することを備える、請求項 1 3 に記載の方法。

**【請求項 1 5】**

監視バイアス信号を提供することが、

非所望の出力レイヤニューロン上の発火を防止するためのバイアスを作成するために負の監視信号を提供することをさらに備える、請求項 1 4 に記載の方法。

**【請求項 1 6】**

監視バイアスのレベルが、前記出力レイヤニューロンでの所望のネットワーク出力と実際のネットワーク出力との間の差に応じて調整されるように、前記監視信号の重みを調整することをさらに備える、請求項 1 3 に記載の方法。

**【請求項 1 7】**

人工ニューロンの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別するための手段と、

それらのインデックス付けに関わらず、人工ニューロンの前記 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するための手段とを備える、装置。

**【請求項 1 8】**

人工ニューロンの前記 1 つまたは複数のクラスのための前記 1 つまたは複数のタグを決定するための前記手段が、

1 つまたは複数の人工ニューロンを備える第 2 のネットワークで、前記第 1 のネットワークを増強するための手段と、ここにおいて、前記第 2 のネットワーク内の各ニューロンがタグに対応する、

ニューロンの前記 1 つまたは複数のクラスの各々を、1 つまたは複数の可塑性接続を有する前記第 2 のネットワーク内のすべての前記ニューロンに接続するための手段と、

前記第 2 のネットワーク内の各ニューロンが、そのインデックスに関わらず前記第 1 のネットワークの特定のクラスを表すように、教師あり学習アルゴリズムを使用して、前記 1 つまたは複数の可塑性接続をトレーニングするための手段と

を備える、請求項 1 7 に記載の装置。

**【請求項 1 9】**

前記第 2 のネットワークが、人工ニューロンの単一のレイヤを備える、請求項 1 8 に記

10

20

30

40

50

載の装置。

【請求項 20】

前記教師あり学習アルゴリズムがスパイクタイミング依存可塑性 (STDP) を使用する、請求項 18 に記載の装置。

【請求項 21】

前記 1 つまたは複数の可塑性接続をトレーニングするための前記手段が、  
クラスの知られているシーケンスを前記第 1 のネットワーク内に送信するための手段と

、  
前記第 2 のネットワークの 1 つまたは複数の人工ニューロンを、特定のクラスごとにスパイクするように強制することと、

1 つまたは複数の他のクラスのために、前記第 2 のネットワークの 1 つまたは複数の人工ニューロンでのスパイクを抑制するための手段と、

前記第 1 および前記第 2 のネットワーク内の前記スパイクに基づいて、前記 1 つまたは複数の可塑性接続の重みを調整するための手段と、  
を備える、請求項 18 に記載の装置。

【請求項 22】

前記増強されたネットワークが、前記第 1 のネットワークの出力レイヤに接続される、  
請求項 18 に記載の装置。

【請求項 23】

人工ニューロンの前記 1 つまたは複数のクラスが、教師なし学習アルゴリズムを使用して決定される、請求項 17 に記載の装置。

【請求項 24】

前記インデックス付きクラスのうちの 1 つが特定の時間パターンを備える、請求項 17 に記載の装置。

【請求項 25】

人工ニューロンの前記インデックス付きクラスの各々が 1 つまたは複数のタグに対応し得る、請求項 17 に記載の装置。

【請求項 26】

前記 1 つまたは複数のタグが、前記第 1 のネットワークを装置に接続するために使用される、請求項 17 に記載の装置。

【請求項 27】

前記 1 つまたは複数のタグが、人工ニューロンの異なるクラス間の境界を決定するために使用される、請求項 17 に記載の装置。

【請求項 28】

前記 1 つまたは複数のタグが、人工ニューロンの前記クラスのうちの 1 つまたは複数を集体するために使用される、請求項 17 に記載の装置。

【請求項 29】

人工ニューロンの前記 1 つまたは複数のクラスのための前記 1 つまたは複数のタグを決定するための前記手段が、

1 つまたは複数の人工ニューロンを備える第 2 のネットワークで、前記第 1 のネットワークを増強するための手段と、ここにおいて、前記第 2 のネットワーク内の各ニューロンがタグに対応する、

ニューロンの前記 1 つまたは複数のクラスの各々を、1 つまたは複数の可塑性接続を有する前記第 2 のネットワーク内のすべての前記ニューロンに接続するための手段と、

監視信号がクラスと出力レイヤニューロンとの間に所望のマッピングを課するように、前記可塑性接続を介してニューロンの前記 1 つまたは複数のクラスに監視バイアス信号を提供するための手段と

を備える、請求項 17 に記載の装置。

【請求項 30】

監視バイアス信号を提供するための前記手段が、

10

20

30

40

50

所望の出力レイヤニューロン上で発火するためのバイアスを作成するために、発火しきい値を下回る正の監視信号を提供するための手段を備える、請求項 29 に記載の装置。

【請求項 31】

監視バイアス信号を提供するための前記手段が、

非所望の出力レイヤニューロン上の発火を防止するためのバイアスを作成するために負の監視信号を提供するための手段をさらに備える、請求項 30 に記載の装置。

【請求項 32】

監視バイアスのレベルが、前記出力レイヤニューロンでの所望のネットワーク出力と実際のネットワーク出力との間の差に応じて調整されるように、前記監視信号の重みを調整するための手段をさらに備える、請求項 29 に記載の装置。

10

【請求項 33】

人工ニューロンの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別して、それらのインデックス付けに関わらず、人工ニューロンの前記 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するように構成された少なくとも 1 つのプロセッサと、

前記少なくとも 1 つのプロセッサに結合されたメモリとを備える、装置。

【請求項 34】

人工ニューロンの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別して、

20

それらのインデックス付けに関わらず、人工ニューロンの前記 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するための命令を記憶したコンピュータ可読媒体を備える、プログラム製品。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

[0001] 本出願は、その全体が参照により本明細書に組み込まれる、2013 年 10 月 28 日に提出された米国特許出願第 14/065,089 号の利益を主張する。

【0002】

30

[0002] 本開示のいくつかの態様は、一般にニューラルネットワークに関し、より詳細には、教師あり学習 (supervised learning) を使用してクラスにタグ付けすることに関する。

【背景技術】

【0003】

[0003] 人工ニューラルネットワークは、人工ニューロン (すなわち、ニューロンモデル) の相互結合されたグループからなる、数学的または計算モデルである。人工ニューラルネットワークは、ヒトの脳に見られるような、生物学的ニューラルネットワークの構造および/または機能から得られ得る (または、少なくとも緩やかに基づく)。人工ニューラルネットワークは観測から機能を推論することができるので、そのようなネットワークは、タスクまたはデータの複雑さが人の手でこの機能を設計することを実行不可能にする適用例において、特に有用である。

40

【0004】

[0004] 1 つのタイプの人工ニューラルネットワークはスパイクニューラルネットワークであり、これは、その動作モデル、ならびにニューロンおよびシナプスの状態に時間の概念を組み込み、それによって、このタイプのニューラルシミュレーションのリアリズムのレベルを増加する。スパイクニューラルネットワークは、膜電位がしきい値に達した時にのみニューロンが発火するという概念に基づく。ニューロンが発火する時、そのニューロンは、他のニューロンに進むスパイクを生成し、他のニューロンは、今度は、この受信されたスパイクに基づいてそれらの膜電位を上昇または低下させる。

50

## 【 0 0 0 5 】

【0005】教師なし学習 (unsupervised learning) アルゴリズムは、多くの適用例において異なるクラスにデータを正確に分類するが、それらは、それらが分離するクラスに一貫したインデックスを提供することはできない。代わりに、いくつかのデータタイプを表すクラスインデックスは、異なるクラスにランダムに割り当てられ得る。このランダムな割当ては、多くの適用例において、特に分類出力が1つまたは複数の下流モジュールへの入力として使用される場合は、望ましくない場合がある。同じクラスを一貫して表すクラスインデックスがないと、教師なし学習アルゴリズムを実装するモジュールと下流モジュールとの間に、信頼できるインターフェースを構築することが可能ではない場合がある。

10

## 【 発 明 の 概 要 】

## 【 0 0 0 6 】

【0006】本開示のいくつかの態様は、クラスにタグ付けするための方法を提案する。本方法は、一般に、人工ニューロンの1つまたは複数のインデックス付きクラスを備える第1のネットワークを識別することと、それらのインデックス付けに関わらず、人工ニューロンの1つまたは複数のクラスのための1つまたは複数のタグを決定することを含む。

## 【 0 0 0 7 】

【0007】本開示のいくつかの態様は、クラスにタグ付けするための装置を提案する。本装置は、一般に、人工ニューロンの1つまたは複数のインデックス付きクラスを備える第1のネットワークを識別するための手段と、それらのインデックス付けに関わらず、人工ニューロンの1つまたは複数のクラスのための1つまたは複数のタグを決定するための手段とを含む。

20

## 【 0 0 0 8 】

【0008】本開示のいくつかの態様は、クラスにタグ付けするための装置を提案する。本装置は、一般に、人工ニューロンの1つまたは複数のインデックス付きクラスを備える第1のネットワークを識別して、それらのインデックス付けに関わらず、人工ニューロンの1つまたは複数のクラスのための1つまたは複数のタグを決定するように構成された少なくとも1つのプロセッサと、少なくとも1つのプロセッサに結合されたメモリとを含む。

## 【 0 0 0 9 】

【0009】本開示のいくつかの態様は、クラスにタグ付けするためのプログラム製品を提案する。本プログラム製品は、一般に、人工ニューロンの1つまたは複数のインデックス付きクラスを備える第1のネットワークを識別して、それらのインデックス付けに関わらず、人工ニューロンの1つまたは複数のクラスのための1つまたは複数のタグを決定するための命令を記憶したコンピュータ可読媒体を含む。

30

## 【 0 0 1 0 】

【0010】本開示の上述の特徴が詳細に理解され得るように、添付の図面にその一部が示される態様を参照することによって、上記で簡単に要約された内容のより具体的な説明が得られ得る。ただし、その説明は他の等しく有効な態様に通じ得るので、添付の図面は、本開示のいくつかの典型的な態様のみを示し、したがって、本開示の範囲を限定するものと見なされるべきではないことに留意されたい。

40

## 【 図 面 の 簡 単 な 説 明 】

## 【 0 0 1 1 】

【図 1】 【0011】本開示のいくつかの態様によるニューロンの例示的なネットワークを示す図。

【図 2】 【0012】本開示のいくつかの態様による、計算ネットワーク（ニューラルシステムまたはニューラルネットワーク）の処理ユニット（ニューロン）の例を示す図。

【図 3】 【0013】本開示のいくつかの態様によるスパイクタイミング依存可塑性（STDP）曲線の一例を示す図。

【図 4】 【0014】本開示のいくつかの態様による、ニューロンモデルの挙動を定義するための正レジームと負レジームとを示す図。

50

【図 5】[0015]本開示のいくつかの態様による、ニューラルネットワークブロックを利用するシステムの例示的な高レベルブロック図。

【図 6】[0016]本開示のいくつかの態様による、例示的な刺激処理モデルを示す図。

【図 7】[0017]本開示のいくつかの態様による、クラスにタグ付けするための例示的な方法を示す図。

【図 8】[0018]本開示のいくつかの態様による、ノードのクラスにタグ付けするための例示的な動作を示す図。

【図 8 A】[0019]図 8 に示される動作を実行することが可能な例示的な構成要素を示す図。

【図 9 A】[0020]本開示のいくつかの態様による、提案されたタグ付け方法を示す図。

10

【図 9 B】本開示のいくつかの態様による、提案されたタグ付け方法を示す図。

【図 9 C】本開示のいくつかの態様による、提案されたタグ付け方法を示す図。

【図 1 0】[0021]本開示のいくつかの態様による、例示的な可塑性ルールを示す図。

【図 1 1】[0022]本開示のいくつかの態様による、モータのための入力動作タグを作成する際の提案された方法の例示的な適用例を示す図。

【図 1 2】[0023]本開示のいくつかの態様による、クラス境界を作成する際の、提案されたタグ付け方法の例示的な適用例を示す図。

【図 1 3 A】[0024]本開示のいくつかの態様による、クラスを合体するための提案されたタグ付け方法の別の例示的な適用例を示す図。

【図 1 3 B】本開示のいくつかの態様による、クラスを合体するための提案されたタグ付け方法の別の例示的な適用例を示す図。

20

【図 1 3 C】本開示のいくつかの態様による、クラスを合体するための提案されたタグ付け方法の別の例示的な適用例を示す図。

【図 1 4 A】[0025]本開示のいくつかの態様による、過剰完全表現 (over-complete representation) を有するニューラルネットワークにおける提案されたタグ付け方法の例示的な適用例を示す図。

【図 1 4 B】本開示のいくつかの態様による、過剰完全表現 (over-complete representation) を有するニューラルネットワークにおける提案されたタグ付け方法の例示的な適用例を示す図。

【図 1 4 C】本開示のいくつかの態様による、過剰完全表現 (over-complete representation) を有するニューラルネットワークにおける提案されたタグ付け方法の例示的な適用例を示す図。

30

【図 1 5】[0026]本開示のいくつかの態様による、ニューラルネットワークに新しいクラスを追加するための例示的な方法を示す図。

【図 1 6】[0027]本開示のいくつかの態様による、監視信号を利用する例示的なモデルを示す図。

【図 1 7】[0028]本開示のいくつかの態様による、監視信号の適用例の例示的なタイミングを示す図。

【図 1 8】[0029]本開示のいくつかの態様による、監視信号の適用例の例示的な効果を示す図。

40

【図 1 9】[0030]本開示のいくつかの態様による、監視信号を調整するための例示的なルールを示す図。

【図 2 0 A】本開示のいくつかの態様による、監視信号を調整するための例示的なルールを示す図。

【図 2 0 B】本開示のいくつかの態様による、監視信号を調整するための例示的なルールを示す図。

【図 2 1】[0031]本開示のいくつかの態様による、汎用プロセッサを使用するニューラルネットワークの設計の例示的な実装形態を示す図。

【図 2 2】[0032]本開示のいくつかの態様による、メモリが個々の分散処理ユニットとインターフェースされ得るニューラルネットワークの設計の例示的な実装形態を示す図。

50

【図 2 3】[0033]本開示のいくつかの態様による、分散メモリおよび分散処理ユニットに基づいてニューラルネットワークの設計の例示的な実装形態を示す図。

【図 2 4】[0034]本開示のいくつかの態様による、ニューラルネットワークの例示的な実装形態を示す図。

【発明を実施するための形態】

【0012】

[0035]添付の図面を参照しながら本開示の様々な態様について以下でより十分に説明する。ただし、本開示は、多くの異なる形態で実施され得、本開示全体にわたって提示される任意の特定の構造または機能に限定されるものと解釈されるべきではない。むしろ、これらの態様は、本開示が周到で完全になり、本開示の範囲を当業者に十分に伝えるように与えられる。本明細書の教示に基づいて、本開示の範囲は、本開示の任意の他の態様とは無関係に実装されるにせよ、本開示の任意の他の態様と組み合わせられるにせよ、本明細書で開示する本開示のいかなる態様をもカバーするものであることを、当業者なら諒解されたい。たとえば、本明細書に記載される態様をいくつか使用しても、装置は実装され得、または方法は実施され得る。さらに、本開示の範囲は、本明細書に記載される本開示の様々な態様に加えてまたはそれらの態様以外に、他の構造、機能、または構造および機能を使用して実施されるそのような装置または方法をカバーするものとする。本明細書で開示する本開示のいずれの態様も、請求項の 1 つまたは複数の要素によって実施され得ることを理解されたい。

【0013】

[0036]「例示的」という単語は、本明細書では「例、事例、または例示の働きをすること」を意味するために使用される。「例示的」として本明細書で説明するいかなる態様も、必ずしも他の態様よりも好ましいまたは有利であると解釈されるべきであるとは限らない。

【0014】

[0037]本明細書では特定の態様について説明するが、これらの態様の多くの変形および置換は本開示の範囲内に入る。好ましい態様のいくつかの利益および利点が説明されるが、本開示の範囲は特定の利益、使用、または目的に限定されるものではない。むしろ、本開示の態様は、様々な技術、システム構成、ネットワーク、およびプロトコルに広く適用可能であるものとし、そのうちのいくつかを例として図および好ましい態様についての以下の説明で示す。発明を実施するための形態および図面は、本開示を限定するものではなく説明するものにすぎず、本開示の範囲は添付の特許請求の範囲およびその均等物によって定義される。

例示的なニューラルシステム、トレーニングおよび動作

[0038]図 1 は、本開示のいくつかの態様による、複数のレベルのニューロンをもつ例示的なニューラルシステム 100 を示す。ニューラルシステム 100 は、シナプス結合のネットワーク 104 (すなわち、フィードフォワード結合) を介してニューロンの別のレベル 106 に結合されたニューロンのあるレベル 102 を備え得る。簡単のために、図 1 には 2 つのレベルのニューロンのみが示されているが、典型的なニューラルシステムには、より少ないまたはより多くのレベルのニューロンが存在し得る。ニューロンのいくつかは、ラテラル結合を介して同じ層の他のニューロンに結合し得ることに留意されたい。さらに、ニューロンのいくつかは、フィードバック結合を介して前の層のニューロンに戻る形で結合し得る。

【0015】

[0039]図 1 に示すように、レベル 102 における各ニューロンは、前のレベル (図 1 に図示せず) の複数のニューロンによって生成され得る入力信号 108 を受信し得る。信号 108 は、レベル 102 のニューロンの入力電流を表し得る。この電流は、膜電位を充電するためにニューロン膜上に蓄積され得る。膜電位がそのしきい値に達すると、ニューロンは、発火し、ニューロンの次のレベル (たとえば、レベル 106) に転送されるべき出力スパイクを生成し得る。そのような挙動は、アナログおよびデジタル実装形態を含む



ハードウェアおよび／またはソフトウェアでエミュレートまたはシミュレートされ得る。

【 0 0 1 6 】

[0040] 生物学的ニューロンでは、ニューロンが発火するときに生成される出力スパイクは、活動電位と呼ばれる。電気信号は、約 1 0 0 m V の振幅と約 1 m s の持続時間とを有する比較的急速で、一時的で、全か無かの神経インパルスである。一連の結合されたニューロンを有するニューラルシステムの特定の実施形態（たとえば、図 1 におけるあるレベルのニューロンから別のレベルのニューロンへのスパイクの転送）では、あらゆる活動電位が基本的に同じ振幅と持続時間とを有するので、信号における情報は、振幅によってではなく、スパイクの周波数および数、またはスパイクの時間によってのみ表される。活動電位によって搬送される情報は、スパイク、スパイクしたニューロン、および他のスパイクまたは他の複数のスパイクに対するスパイクの時間によって決定される。

10

【 0 0 1 7 】

[0041] 図 1 に示すように、あるレベルのニューロンから別のレベルのニューロンへのスパイクの転送は、シナプス結合（または単に「シナプス」）のネットワーク 1 0 4 によって達成され得る。シナプス 1 0 4 は、レベル 1 0 2 のニューロン（シナプス 1 0 4 に対するシナプス前ニューロン）から出力信号（すなわち、スパイク）を受信し、それらの信号を、調整可能なシナプス重み

【 0 0 1 8 】

【 数 1 】

20

$$w_1^{(i,i+1)}, \dots, w_P^{(i,i+1)}$$

【 0 0 1 9 】

（ここで P は、レベル 1 0 2 のニューロンとレベル 1 0 6 のニューロンとの間のシナプス結合の総数である）に従ってスケールし得る。さらに、スケールされた信号は、レベル 1 0 6 における各ニューロン（シナプス 1 0 4 に対するシナプス後ニューロン）の入力信号として合成され得る。レベル 1 0 6 におけるあらゆるニューロンは、対応する合成された入力信号に基づいて、出力スパイク 1 1 0 を生成し得る。出力スパイク 1 1 0 は、次いで、シナプス結合の別のネットワーク（図 1 には図示せず）を使用して、別のレベルのニューロンに転送され得る。

30

【 0 0 2 0 】

[0042] 生物学的シナプスは、電気シナプスまたは化学シナプスのいずれに分類され得る。電気シナプスは、興奮性信号を送るために主に使用される一方、化学シナプスは、シナプス後ニューロンにおける興奮性活動または抑制性（過分極化）活動のいずれかを調停することができ、ニューロン信号を増幅する役目を果たすこともできる。興奮性信号は通常、膜電位を脱分極する（すなわち、静止電位に対して膜電位を増加させる）。しきい値を超えて膜電位を脱分極するために十分な興奮性信号が一定時間期間内に受信された場合、シナプス後ニューロンに活動電位が生じる。対照的に、抑制性信号は一般に、膜電位を過分極する（すなわち、低下させる）。抑制性信号は、十分に強い場合、興奮性信号のすべてを相殺し、膜電位がしきい値に達するのを防止することができる。シナプス興奮を相殺することに加えて、シナプス抑制は、自然に活発なニューロンに対して強力な制御を行うことができる。自然に活発なニューロンは、たとえば、そのダイナミクスまたはフィードバックに起因するさらなる入力なしにスパイクするニューロンを指す。これらのニューロンにおける活動電位の自然な生成を抑圧することによって、シナプス抑制は、一般にスカルプチャリングと呼ばれる、ニューロンの発火のパターンを形成することができる。様々なシナプス 1 0 4 は、望まれる挙動に応じて、興奮性シナプスまたは抑制性シナプスの任意の組合せとして働き得る。

40

【 0 0 2 1 】

50

[0043]ニューラルシステム100は、汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)もしくは他のプログラマブル論理デバイス(PLD)、個別ゲートもしくはトランジスタ論理、個別ハードウェア構成要素、プロセッサによって実行されるソフトウェアモジュール、またはそれらの任意の組合せによってエミュレートされ得る。ニューラルシステム100は、たとえば画像およびパターン認識、機械学習、モータ制御およびアライク、かなりの適用範囲において利用され得る。ニューラルシステム100における各ニューロンは、ニューロン回路として実装され得る。出力スパイクを開始するしきい値まで充電されるニューロン膜は、たとえば、そこを通して流れる電流を積分するキャパシタとして実装され得る。

10

#### 【0022】

[0044]一態様では、キャパシタは、ニューロン回路の電流積分デバイスとして除去され得、その代わりにより小さいメモリスタ(memristor)要素が使用され得る。この手法は、ニューロン回路において、ならびにかさばるキャパシタが電流積分器として利用される様々な他の適用例において適用され得る。さらに、シナプス104の各々は、メモリスタ要素に基づいて実装され得、シナプス重みの変化は、メモリスタ抵抗の変化に関係し得る。ナノメートルの特徴サイズのメモリスタを用いると、ニューロン回路およびシナプスの面積が大幅に低減され得、それによって、非常に大規模なニューラルシステムハードウェア実装形態の実装が実用的になり得る。

20

#### 【0023】

[0045]ニューラルシステム100をエミュレートするニューラルプロセッサの機能は、ニューロン間の結合の強さを制御し得る、シナプス結合の重みに依存し得る。シナプス重みは、パワーダウン後にプロセッサの機能を維持するために、不揮発性メモリに記憶され得る。一態様では、シナプス重みメモリは、主たるニューラルプロセッサチップとは別個の外部チップ上に実装され得る。シナプス重みメモリは、交換可能メモリカードとしてニューラルプロセッサチップとは別個にパッケージ化され得る。これは、ニューラルプロセッサに多様な機能を提供することができ、特定の機能は、ニューラルプロセッサに現在取り付けられているメモリカードに記憶されたシナプス重みに基づき得る。

#### 【0024】

[0046]図2は、本開示のいくつかの態様による、計算ネットワーク(たとえば、ニューラルシステムまたはニューラルネットワーク)の処理ユニット(たとえば、ニューロンまたはニューロン回路)202の一例200を示す。たとえば、ニューロン202は、図1のレベル102のニューロンおよび106のニューロンのうちのいずれかに対応し得る。ニューロン202は、ニューラルシステムの外部にある信号、または同じニューラルシステムの他のニューロンによって生成された信号、またはその両方であり得る、複数の入力信号2041~204N( $x_1 \sim x_N$ )を受信し得る。入力信号は、電流または電圧、実数値または複素数値であり得る。入力信号は、固定小数点表現または浮動小数点表現をもつ数値を備え得る。これらの入力信号は、調整可能なシナプス重み2061~206N( $w_1 \sim w_N$ )に従って信号をスケールリングするシナプス結合を通してニューロン202に伝えられ得、Nはニューロン202の入力接続の総数であり得る。

30

40

#### 【0025】

[0047]ニューロン202は、スケールリングされた入力信号を合成し、合成された、スケールリングされた入力を使用して、出力信号208(すなわち、信号y)を生成し得る。出力信号208は、電流または電圧、実数値または複素数値であり得る。出力信号は、固定小数点表現または浮動小数点表現をもつ数値を備え得る。出力信号208は、次いで、同じニューラルシステムの他のニューロンへの入力信号として、または同じニューロン202への入力信号として、またはニューラルシステムの出力として伝達され得る。

#### 【0026】

[0048]処理ユニット(ニューロン)202は電気回路によってエミュレートされ得、その入力接続および出力接続は、シナプス回路をもつワイヤによってエミュレートされ得

50

る。処理ユニット 202、その入力接続および出力接続はまた、ソフトウェアコードによってエミュレートされ得る。処理ユニット 202 はまた、電気回路によってエミュレートされ得るが、その入力接続および出力接続はソフトウェアコードによってエミュレートされ得る。一態様では、計算ネットワーク中の処理ユニット 202 はアナログ電気回路を備え得る。別の態様では、処理ユニット 202 はデジタル電気回路を備え得る。さらに別の態様では、処理ユニット 202 は、アナログ構成要素とデジタル構成要素の両方をもつ混合信号電気回路を備え得る。計算ネットワークは、上述の形態のいずれかにおける処理ユニットを備え得る。そのような処理ユニットを使用した計算ネットワーク（ニューラルシステムまたはニューラルネットワーク）は、たとえば画像およびパターン認識、機械学習、モータ制御およびアライク、かなりの適用範囲において利用され得る。

10

【0027】

[0049]ニューラルネットワークをトレーニングする過程で、シナプス重み（たとえば、図 1 の重み

【0028】

【数 2】

$$w_1^{(i,i+1)}, \dots, w_P^{(i,i+1)}$$

【0029】

20

および / または図 2 の重み 2061 ~ 206N) がランダム値により初期化され得、学習ルールに従って増加または減少し得る。学習ルールのいくつかの例として、スパイクタイミング依存可塑性 (STDP) 学習ルール、Hebb 則、Oja 則、Bienenstock-Copper-Munro (BCM) 則などがある。非常に多くの場合、重みは、2 つの値のうちの 1 つに安定し得る（すなわち、重みの双峰分布）。この効果が利用されて、シナプス重み当たりのビット数を低減し、シナプス重みを記憶するメモリとの間の読取りおよび書込みの速度を上げ、シナプスメモリの電力消費量を低減し得る。

シナプスタイプ

[0050]ニューラルネットワークのハードウェアおよびソフトウェアモデルでは、シナプス関係機能の処理がシナプスタイプに基づき得る。シナプスタイプは、非塑性シナプス (non-plastic synapse) (重みおよび遅延の変化がない) と、可塑性シナプス (重みが増加し得る) と、構造遅延可塑性シナプス (重みおよび遅延が増加し得る) と、完全可塑性シナプス (重み、遅延および結合性が増加し得る) と、その変形（たとえば、遅延は増加し得るが、重みまたは結合性の変化はない）とを備え得る。これの利点は、処理が再分割され得ることである。たとえば、非塑性シナプスは、可塑性機能を実行すること（またはそのような機能が完了するのを待つこと）を必要とし得ない。同様に、遅延および重み可塑性は、一緒にまたは別々に、順にまたは並列に動作し得る動作に再分割され得る。異なるタイプのシナプスは、適用される異なる可塑性タイプの各々の異なるルックアップテーブルまたは式およびパラメータを有し得る。したがって、本方法は、シナプスのタイプの関係するテーブルにアクセスすることになる。

30

40

【0030】

[0051]また、スパイクタイミング依存構造可塑性がシナプス可塑性とは無関係に実行され得るという事実のさらなる含意がある。構造可塑性（すなわち、遅延量の変化）は前後スパイク時間差 (pre-post spike time difference) の直接関数であり得るので、構造可塑性は、重みの大きさに変化がない場合（たとえば、重みが最小値または最大値に達したか、あるいはそれが何らかの他の理由により変更されない場合）でも実行され得る。代替的に、それは、重み変化量に応じて、または重みもしくは重み変化の限界に関係する条件に基づいて設定され得る。たとえば、重み変化が生じたとき、または重みが最大限に達するのではなく、重みがゼロに達した場合のみ、シナプス遅延が増加し得る。しかしながら、これらのプロセスが並列化され、メモリアクセスの数および重複を低減し得るように、

50

独立した機能を有することが有利であり得る。

シナプス可塑性の決定

[0052] 神経可塑性（または単に「可塑性」）は、脳内のニューロンおよびニューラルネットワークがそれらのシナプス結合と挙動とを新しい情報、感覚上の刺激、発展、損傷または機能不全に応答して変える能力である。可塑性は、生物学における学習および記憶にとって、また計算論的神経科学およびニューラルネットワークにとって重要である。（たとえば、H e b b 則理論による）シナプス可塑性、スパイクタイミング依存可塑性（S T D P）、非シナプス可塑性、活性依存可塑性、構造可塑性および恒常的可塑性など、様々な形の可塑性が研究されている。

【 0 0 3 1 】

[0053] S T D P は、ニューロン間のシナプス結合の強さを調整する学習プロセスである。結合強度は、特定のニューロンの出力スパイクおよび受信入力スパイク（すなわち、活動電位）の相対的タイミングに基づいて調整される。S T D P プロセスの下で、あるニューロンに対する入力スパイクが、平均して、そのニューロンの出力スパイクの直前に生じる傾向がある場合、長期増強（L T P）が生じ得る。その場合、その特定の入力はいくらか強くなる。他方、入力スパイクが、平均して、出力スパイクの直後に生じる傾向がある場合、長期抑圧（L T D）が生じ得る。その場合、その特定の入力はいくらか弱くなるので、「スパイクタイミング依存可塑性」と呼ばれる。したがって、シナプス後ニューロンの興奮の原因であり得る入力は、将来的に寄与する可能性がさらに高くなる一方、シナプス後スパイクの原因ではない入力は、将来的に寄与する可能性が低くなる。結合の初期セットのサブセットが残る一方で、その他の部分の影響がゼロまたはゼロの近くまで低減されるまで、このプロセスは続く。

【 0 0 3 2 】

[0054] ニューロンは一般に出力スパイクを、その入力の多くが短い期間内に生じる、すなわち、出力をもたらすのに十分な累積があるときに生成するので、通常残っている入力のサブセットは、時間的に相関する傾向のあった入力を含む。さらに、出力スパイクの前に生じる入力は強化されるので、最も早い十分に累積的な相関指示を提供する入力は結局、ニューロンへの最終入力となる。

【 0 0 3 3 】

[0055] S T D P 学習ルールは、シナプス前ニューロンのスパイク時間  $t_{pre}$  とシナプス後ニューロンのスパイク時間  $t_{post}$  との間の時間差（すなわち、 $t = t_{post} - t_{pre}$ ）に応じて、シナプス前ニューロンをシナプス後ニューロンに結合するシナプスのシナプス重みを効果的に適合させ得る。S T D P の通常の公式化は、時間差が正である（シナプス前ニューロンがシナプス後ニューロンの前に発火する）場合にシナプス重みを増加させ（すなわち、シナプスを増強し）、時間差が負である（シナプス後ニューロンがシナプス前ニューロンの前に発火する）場合にシナプス重みを減少させる（すなわち、シナプスを抑制する）ことである。

【 0 0 3 4 】

[0056] S T D P プロセスでは、経時的なシナプス重みの変化は通常、以下の式によって与えられるように、指数関数的減衰を使用して達成され得る。

【 0 0 3 5 】

【数 3】

$$\Delta w(t) = \begin{cases} a_+ e^{-t/k_+} + \mu, & t > 0 \\ a_- e^{t/k_-}, & t < 0 \end{cases}, \quad (1)$$

【 0 0 3 6 】

ここで、 $k_+$  および  $k_-$  はそれぞれ、正の時間差および負の時間差の時間定数であり、 $a_+$  および  $a_-$  は対応するスケーリングの大きさであり、 $\mu$  は正の時間差および / または負の

時間差に適用され得るオフセットである。

【0037】

[0057]図3は、STD Pによる、シナプス前スパイクおよびシナプス後スパイクの相対的タイミングに応じたシナプス重み変化の例示的なグラフ図300を示す。シナプス前ニューロンがシナプス後ニューロンの前に発火する場合、グラフ300の部分302に示すように、対応するシナプス重みは増加し得る。この重み増加は、シナプスのLTPと呼ばれ得る。グラフ部分302から、シナプス前スパイク時間とシナプス後スパイク時間との間の時間差に応じて、LTPの量がほぼ指数関数的に減少し得ることが観測され得る。グラフ300の部分304に示すように、発火の逆の順序は、シナプス重みを減少させ、シナプスのLTDをもたらし得る。

10

【0038】

[0058]図3のグラフ300に示すように、STD PグラフのLTP(原因)部分302に負のオフセット $\mu$ が適用され得る。 $x$ 軸の交差306のポイント( $y=0$ )は、層 $i-1$ からの原因入力的相关を考慮して、最大タイムラグと一致するように構成され得る。フレームベースの入力(すなわち、入力は、スパイクまたはパルスを備える特定の持続時間のフレームの形態である)の場合、オフセット値 $\mu$ は、フレーム境界を反映するように計算され得る。直接的にシナプス後電位によってモデル化されるように、またはニューラル状態に対する影響の点で、フレームにおける第1の入力スパイク(パルス)が経時的に減衰することが考慮され得る。フレームにおける第2の入力スパイク(パルス)が特定の時間フレームの相關したまたは関連したものと考えられる場合、フレームの前および後の関連する時間は、その時間フレーム境界で分離され、関連する時間の値が異なり得る(たとえば、1つのフレームよりも大きい場合は負、1つのフレームよりも小さい場合は正)ように、STD P曲線の1つまたは複数の部分をオフセットすることによって、可塑性の点で別様に扱われ得る。たとえば、曲線が、フレーム時間よりも大きい前後の時間で実際にゼロよりも下になり、結果的にLTPの代わりにLTDの一部であるようにLTPをオフセットするために負のオフセット $\mu$ が設定され得る。

20

ニューロンモデルおよび演算

[0059]有用なスパイクニューロンモデルを設計するための一般的原理がいくつかある。良いニューロンモデルは、2つの計算レジーム、すなわち、一致検出および関数計算の点で豊かな潜在的挙動を有し得る。その上、良いニューロンモデルは、時間コーディングを可能にするための2つの要素を有する必要がある。すなわち、入力の到着時間は出力時間に影響を与え、一致検出は狭い時間ウィンドウを有し得る。最後に、計算上魅力的であるために、良いニューロンモデルは、連続時間に閉形式解を有することができ、ニアアトラクター(near attractor)と鞍点とを含む安定した挙動を有し得る。言い換えれば、有用なニューロンモデルは、実用的なニューロンモデルであり、豊かで、現実的で、生物学的に一貫した挙動をモデル化するために使用され得、神経回路のエンジニアリングとリバスエンジニアリングの両方を行うために使用され得るニューロンモデルである。

30

【0039】

[0060]ニューロンモデルは事象、たとえば入力の到着、出力スパイク、または内部的であるか外部的であるかを問わず他の事象に依存し得る。豊かな挙動レパートリーを実現するために、複雑な挙動を示すことができる状態機械が望まれ得る。入力寄与(ある場合)とは別個の事象の発生自体が状態機械に影響を与え、事象の後のダイナミクスを制限し得る場合、システムの将来の状態は、単なる状態および入力の関数ではなく、むしろ状態、事象および入力の関数である。

40

【0040】

[0061]一態様では、ニューロン $n$ は、下記のダイナミクスによって決定される膜電圧 $v_n(t)$ によるスパイクングリーキー積分発火ニューロンとしてモデル化され得る。

【0041】

【数 4】

$$\frac{dv_n(t)}{dt} = \alpha v_n(t) + \beta \sum_m w_{m,n} y_m(t - \Delta t_{m,n}) \quad (2)$$

【0042】

ここで  $\alpha$  および  $\beta$  はパラメータであり、 $w_{m,n}$  は、シナプス前ニューロン  $m$  をシナプス後ニューロン  $n$  に結合するシナプスのシナプス重みであり、 $y_m(t)$  は、ニューロン  $n$  の細胞体に到着するまで  $t_{m,n}$  に従って樹状遅延または軸索遅延によって遅延し得るニューロン  $m$  のスパイク出力である。

10

【0043】

[0062] シナプス後ニューロンへの十分な入力が達成された時間からシナプス後ニューロンが実際に発火する時間までの遅延があることに留意されたい。イジケヴィッチの単純モデルなど、動的スパイクニューロンモデルでは、脱分極しきい値  $v_i$  とピークスパイク電圧  $v_{peak}$  との間に差がある場合、時間遅延が生じ得る。たとえば、単純モデルでは、電圧および復元のための 1 対の微分方程式、すなわち、

【0044】

【数 5】

20

$$\frac{dv}{dt} = (k(v - v_i)(v - v_r) - u + I) / C, \quad (3)$$

【0045】

【数 6】

$$\frac{du}{dt} = a(b(v - v_r) - u). \quad (4)$$

30

【0046】

によってニューロン細胞体ダイナミクス (neuron soma dynamics) が決定され得る。ここで  $v$  は膜電位であり、 $u$  は、膜復元変数であり、 $k$  は、膜電位  $v$  の時間スケールを記述するパラメータであり、 $a$  は、復元変数  $u$  の時間スケールを記述するパラメータであり、 $b$  は、膜電位  $v$  のしきい値下変動に対する復元変数  $u$  の感度を記述するパラメータであり、 $v_r$  は、膜静止電位であり、 $I$  は、シナプス電流であり、 $C$  は、膜のキャパシタンスである。このモデルによれば、ニューロンは  $v > v_{peak}$  のときにスパイクすると定義される。Hunzinger Cold モデル

[0063] Hunzinger Cold ニューロンモデルは、豊かな様々な神経挙動を再生し得る最小二重レジームスパイク線形動的モデルである。モデルの 1 次元または 2 次元の線形ダイナミクスは 2 つのレジームを有することができ、時間定数 (および結合) はレジームに依存し得る。しきい値下レジームでは、時間定数は、慣例により負であり、一般に生物学的に一貫した線形方式で静止状態に細胞を戻す役目を果たすリーキーチャネルダイナミクスを表す。しきい値上レジームにおける時間定数は、慣例により正であり、一般にスパイク生成のレイテンシを生じさせる一方でスパイク状態に細胞を駆り立てる反リーキーチャネルダイナミクスを反映する。

40

【0047】

[0064] 図 4 に示すように、モデルのダイナミクスは 2 つの (またはそれよりも多くの) レジームに分割され得る。これらのレジームは、負レジーム 402 (リーキー積分発火 (

50

ＬＩＦ）ニューロンモデルと混同されないように互換的にＬＩＦレジームとも呼ばれる）および正レジーム４０４（反リーキー積分発火（ＡＬＩＦ）ニューロンモデルと混同されないように互換的にＡＬＩＦレジームとも呼ばれる）と呼ばれ得る。負レジーム４０２では、状態は将来の事象の時点における静止（ $v_{-}$ ）の傾向がある。この負レジームでは、モデルは一般に、時間的入力検出特性と他のしきい値下挙動とを示す。正レジーム４０４では、状態はスパイク事象（ $v_{+}$ ）の傾向がある。この正レジームでは、モデルは、後続の入力事象に応じてスパイクにレイテンシを生じさせるなどの計算特性を示す。事象の点からのダイナミクスの公式化およびこれら２つのレジームへのダイナミクスの分離は、モデルの基本的特性である。

【００４８】

10

【0065】線形二重レジーム２次元ダイナミクス（状態  $v$  および  $u$  の場合）は、慣例により次のように定義され得る。

【００４９】

【数７】

$$\tau_p \frac{dv}{dt} = v + q_p \quad (5)$$

【００５０】

20

【数８】

$$-\tau_u \frac{du}{dt} = u + r \quad (6)$$

【００５１】

ここで  $q$  および  $r$  は、結合のための線形変換変数である。

【００５２】

【0066】シンボル は、ダイナミクスレジームを示すためにここで使用され、特定のレジームの関係を論述または表現するときに、それぞれ負レジームおよび正レジームについて符号「-」または「+」にシンボル を置き換える慣例がある。

30

【００５３】

【0067】モデル状態は、膜電位（電圧） $v$  および復元電流  $u$  によって定義される。基本形態では、レジームは基本的にモデル状態によって決定される。正確で一般的な定義の微妙だが重要な側面があるが、差し当たり、モデルが、電圧  $v$  がしきい値（ $v_{+}$ ）を上回る場合に正レジーム４０４にあり、そうでない場合に負レジーム４０２にあると考える。

【００５４】

【0068】レジーム依存時間定数は、負レジーム時間定数である  $\tau_{-}$  と正レジーム時間定数である  $\tau_{+}$  とを含む。復元電流時間定数  $\tau_u$  は通常、レジームから独立している。便宜上、 $\tau_u$  と同様に、指数および  $\tau_{+}$  が一般に正となる正レジームの場合に、電圧発展（voltage evolution）に関する同じ表現が使用され得るように、減衰を反映するために負の量として負レジーム時間定数  $\tau_{-}$  が一般に指定される。

40

【００５５】

【0069】２つの状態要素のダイナミクスは、事象において、ヌルクラインから状態をオフセットする変換によって結合され得、ここで変換変数は、

【００５６】

【数 9】

$$q_p = -\tau_p \beta u - v_p \quad (7)$$

【0057】

【数 10】

$$r = \delta(v + \varepsilon) \quad (8)$$

10

【0058】

であり、 $\beta$ 、 $\varepsilon$  および  $v_-$ 、 $v_+$  はパラメータである。 $v$  のための 2 つの値は、2 つのレジームのための参照電圧のベースである。パラメータ  $v_-$  は、負レジームのためのベース電圧であり、膜電位は一般に、負レジームにおいて  $v_-$  に減衰することになる。パラメータ  $v_+$  は、正レジームのためのベース電圧であり、膜電位は一般に、正レジームにおいて  $v_+$  から離れる傾向となる。

【0059】

[0070]  $v$  および  $u$  のためのヌルクラインは、それぞれ変換変数  $q$  および  $r$  の負によって与えられる。パラメータ  $\beta$  は、 $u$  ヌルクラインの傾きを制御するスケール係数である。パラメータ  $\varepsilon$  は通常、 $-v_-$  に等しく設定される。パラメータ  $\delta$  は、両方のレジームにおいて  $v$  ヌルクラインの傾きを制御する抵抗値である。時間定数パラメータは、指数関数的減衰だけでなく、各レジームにおいて別個にヌルクラインの傾きを制御する。

20

【0060】

[0071] モデルは、電圧  $v$  が値  $v_s$  に達したときにスパイクするように定義される。続いて、状態は通常、(技術的に、スパイク事象と同じ 1 つのものであり得る) リセット事象でリセットされる。

【0061】

【数 11】

$$v = \hat{v}_- \quad (9)$$

30

【0062】

【数 12】

$$u = u + \Delta u \quad (10)$$

【0063】

ここで、

【0064】

【数 13】

40

$$\hat{v}_-$$

【0065】

および  $u$  はパラメータである。リセット電圧

【0066】



【数 1 4】

 $\hat{v}_m$ 

【0 0 6 7】

は通常、 $v_m$  にセットされる。

【0 0 6 8】

[0072] 瞬時結合の原理によって、状態について（また、単一の指数項による）だけではなく、特定の状態に到達するために必要とされる時間についても、閉形式解が可能である。閉形式状態解は、次のとおりである。

10

【0 0 6 9】

【数 1 5】

$$v(t + \Delta t) = (v(t) + q_p) e^{\frac{\Delta t}{\tau_p}} - q_p \quad (11)$$

【0 0 7 0】

【数 1 6】

20

$$u(t + \Delta t) = (u(t) + r) e^{\frac{\Delta t}{\tau_u}} - r \quad (12)$$

【0 0 7 1】

[0073] したがって、モデル状態は、入力（シナプス前スパイク）または出力（シナプス後スパイク）などの事象に伴ってのみ更新され得る。また、演算が（入力があるか、出力があるかを問わず）任意の特定の時間に実行され得る。

【0 0 7 2】

[0074] その上、瞬時結合原理によって、反復的技法または数値解法（たとえば、オイラー数値解法）なしに、特定の状態に到達する時間が事前に決定され得るように、シナプス後スパイクの時間が予想され得る。前の電圧状態  $v_0$  を踏まえ、電圧状態  $v_f$  に到達するまでの時間遅延は、次の式によって与えられる。

30

【0 0 7 3】

【数 1 7】

$$\Delta t = \tau_p \log \frac{v_f + q_p}{v_0 + q_p} \quad (13)$$

【0 0 7 4】

40

[0075] スパイクが、電圧状態  $v$  が  $v_s$  に到達する時間に生じると定義される場合、電圧が所与の状態  $v$  にある時間から測定されたスパイクが生じるまでの時間量、または相対的遅延に関する閉形式解は、次のとおりである。

【0 0 7 5】

【数 18】

$$\Delta t_s = \begin{cases} \tau_+ \log \frac{v_s + q_+}{v + q_+} & \text{である場合 } v > \hat{v}_+ \\ \infty & \text{そうでない場合} \end{cases} \quad (14)$$

【0076】

ここで、

【0077】

【数 19】

 $\hat{v}_+$ 

【0078】

は通常、パラメータ  $v_+$  にセットされるが、他の変形も可能であり得る。

【0079】

[0076]モデルダイナミクスの上記の定義は、モデルが正レジームにあるか、それとも負レジームにあるかに依存する。上述のように、結合およびレジームは、事象に伴って計算され得る。状態の伝搬のために、レジームおよび結合（変換）変数は、最後の（前の）事象の時間における状態に基づいて定義され得る。続いてスパイク出力時間を予想するために、レジームおよび結合変数は、次の（最新の）事象の時間における状態に基づいて定義され得る。

【0080】

[0077]Coldモデルの、適時にシミュレーション、エミュレーションまたはモデルを実行するいくつかの可能な実装形態がある。これは、たとえば、事象更新モード、ステップ事象更新モード、およびステップ更新モードを含む。事象更新は、（特定の瞬間における）事象または「事象更新」に基づいて状態が更新される更新である。ステップ更新は、間隔（たとえば、1ms）をにおいてモデルが更新される更新である。これは必ずしも、反復的技法または数値解法を必要とするとは限らない。また、事象がステップもしくはステップ間で生じる場合または「ステップ事象」更新によってモデルを更新するのみにによって、ステップベースのシミュレータにおいて限られた時間分解能で事象ベースの実装形態が可能である。

ニューラルコーディング

[0078]図1の人工ニューロン102、106を備えるニューラルネットワークモデルなどの有用なニューラルネットワークモデルは、一致コーディング、時間コーディングまたはレートコーディングなど、様々な好適なニューラルコーディング方式のうちのいずれかを介して情報を符号化することができる。一致コーディングでは、情報は、ニューロン集団の活動電位（スパイク活動）の一致（または時間的近接度）で符号化される。時間コーディングでは、ニューロンは、絶対時間であるか相対時間であるかを問わず、活動電位（すなわち、スパイク）の正確なタイミングを通して情報を符号化する。したがって、情報は、ニューロン集団の間でスパイクの相対的タイミングで符号化され得る。対照的に、レートコーディングは、発火レートまたは集団発火レートでニューラル情報をコーディングすることを伴う。

【0081】

[0079]ニューロンモデルは、時間コーディングを実行し得る場合、（レートは単に、タイミングまたはスパイク間の間隔の関数であるので）レートコーディングも実行し得る。時間コーディングを行うために、良いニューロンモデルは2つの要素を有する必要がある。すなわち、（1）入力の到着時間は出力時間に影響を与え、（2）一致検出は狭い時間

10

20

30

40

50

ウィンドウを有し得る。時間パターンの要素を適切に遅延させることによって、要素はタイミング一致に組み込まれ得るので、結合遅延は、一致検出を時間パターン復号に拡大するための1つの手段を提供する。

#### 到着時間

[0080] 良いニューロンモデルでは、入力のある到着の時間は、出力の時間に影響を与えるはずである。シナプス入力、ディラックのデルタ関数であるか、成形シナプス後電位 (PSP: shaped post-synaptic potential) であるかを問わず、興奮性 (EPSP) であるか、抑制性 (IPSP) であるかを問わず、到着時間 (たとえば、デルタ関数またはステップもしくは他の入力関数の開始もしくはピークの時間) を有し、これは入力時間と呼ばれ得る。ニューロン出力 (すなわち、スパイク) は、(細胞体、軸索に沿ったポイント、または軸索の端部など、どこで測定される場合でも) 発生を有し、これは出力時間と呼ばれ得る。出力時間は、スパイクのピークの時間、スパイクの開始の時間、または出力波形に関係する任意の他の時間であり得る。支配的原理は、出力時間が入力時間に依存することである。

#### 【0082】

[0081] 一見したところ、すべてのニューロンモデルがこの原理に従うと思われるかもしれないが、これは一般には当てはまらない。たとえば、レートベースのモデルは、この特徴を有しない。多くのスパイクモデルも、一般には適合しない。リーキー積分発火 (LIF) モデルは、(しきい値を越えて) 追加の入力がある場合にさらに速く発火することはない。その上、非常に高いタイミング分解能でモデル化された場合に適合する可能性があるモデルは多くの場合、タイミング分解能がたとえば 1 ms のステップに限定されているときに適合しない。

#### 入力

[0082] ニューロンモデルへの入力はディラックのデルタ関数、たとえば電流としての入力または伝導性ベースの入力を含み得る。後者の場合、ニューロン状態への寄与は連続的または状況依存的であり得る。

#### 【0083】

[0083] いくつかの態様では、ニューラルシステム 100 は、本明細書に記載されるように、教師あり学習を利用して出力クラスの各々にタグを割り当てるシステムにおいて使用され得る。これらのタグは、静的に (一度)、または動的に (たとえば、時間で変化するタグ割り当てで) 割り当てられ得る。

教師あり学習を使用してクラスにタグ付けするための例示的な方法および装置

[0084] 教師なし学習アルゴリズムは、多くの適用例において異なるクラスにデータを正確に分類するが、それらは、それらが分離するクラスに一貫したインデックスを提供することはできない。代わりに、いくつかのデータタイプを表すクラスインデックスは、異なるクラスにランダムに割り当てられ得る。このランダムな割り当ては、多くの適用例において、特に分類出力が1つまたは複数の下流モジュールへの入力として使用される場合は、望ましくない場合がある。同じクラスを一貫して表すクラスインデックスがないと、教師なし学習アルゴリズムを実装するモジュールと下流モジュールとの間に、信頼できるインターフェースを構築することが可能ではない場合がある。

#### 【0084】

[0085] 本開示のいくつかの態様は、教師あり学習とスパイクタイミング依存可塑性 (STDP) とを使用してクラスにタグ付けするための方法を提示する。提案された方法は、それらのインデックス付けに関わらず、クラスの任意のシーケンスにタグ (静的または動的) を適用し得る。

#### 【0085】

[0086] 本明細書に提示される方法は、N個の出力ニューロン (Nは、所望のクラスの数を表し得る) と、任意のインデックス付きクラスニューロンと出力ニューロンとの間の網羅的な (all-to-all) 可塑性接続とからなる、ニューラルネットワークを有する任意のモデルを増強し得る。次いで、この網羅的に接続されたニューラルネットワーク

は、各出力ニューロンが常に同じクラスを表すように、教師あり学習を使用してトレーニングされる。教師ありトレーニングは、クラスの知られているシーケンスをネットワーク内に送り込むことと、出力ニューロンでスパイクングおよび／または非スパイクング活動を強制することによって実行される。

#### 【0086】

[0087]任意に順序付けしたクラスニューロンは、そのクラスの提示時にスパイクし、このクラスに関連付けられる出力ニューロンはスパイクするように強制されているので、このニューロンのペア間にはスパイクの一致があるが、他のニューロンのペア間にはない。この一致は、このニューロンのペア間の接続のシナプス重みをSTDP曲線に応じて増加させる。同時的に発火するニューロンの重みを増加させて、非同時的に発火するニューロンの重みを減少させるためにこの曲線を構築することによって、継時的に、持続する唯一の接続は同じクラスを表すニューロンのペア間になる。監督スパイクング信号だけが所望の出力ニューロンに送信されたため、出力クラスニューロンの同じインデックス付けが、元のクラスニューロンのインデックス付けに関わらず達成される。場合によっては、入力として提示されているクラス以外のクラスに関連付けられる出力ニューロンでのスパイクングは抑制され得る点に留意されたい。異なるラベルを保持する複数の出力レイヤニューロンは分類器の出力に関連付けられ得る。

#### 【0087】

[0088]図5は、本開示のいくつかの態様による、ニューラルネットワークを利用するシステムの例示的な高レベルブロック図を示している。図示されるように、時間符号化モデル502は、ニューラルブロックインターフェース506を通じて採餌回路(forging circuit)504に接続されている。時間符号化モデル502は、データを異なるクラス(たとえば、赤、青、および緑のクラス)に分離するために、教師なし学習アルゴリズムを使用し得る。ニューラルネットワークインターフェースは、時間符号化モデル502の各出力クラスを採餌回路504の入力ノードに正確に接続するために、それらの正確な仕様/タグを知る必要がある。

#### 【0088】

[0089]図6は、本開示のいくつかの態様による、例示的な刺激処理モデルを示している。図示されるように、刺激処理モデル610は、入力刺激を処理して、1つまたは複数の出力/出力クラスを生成し得る。たとえば、刺激処理モデルは、感覚入力602を処理して、出力クラス1602、クラス2604、クラス3606を生成し得る。入力刺激は、出力クラス602、604、および／または606のうちの1つまたは複数にランダムに割り当てられ得る。その結果、入力刺激602を表すニューロンが刺激処理モデル610の出力レイヤにランダムに配置され得る。下流ニューラルブロックは、特定の入力刺激(たとえば、赤いボール(red ball))のために発火する、特定のニューロンまたはニューロンのクラスを想定する必要がある。したがって、刺激処理モデルの性能は観察される必要がある。刺激処理モデル610は、時間符号化ブロック506、ならびに／あるいはデータを処理および／または分類するために使用され得る他の任意のニューラルネットワークブロックを含み得る。

#### 【0089】

[0090]本開示のいくつかの態様は、教師なし学習アルゴリズムによって生成されたクラス(たとえば、時間符号化ブロック506など)に、意味のあるタグでタグ付けするための方法を提供する。提案された方法で生成されたタグは、教師なし学習アルゴリズムから出力されたクラスインデックスに関わらず一致する。いくつかの態様では、本明細書に提示されるタグ付け方法は、教師あり学習およびスパイクタイミング依存可塑性(STDP)と結合されたシングルレイヤニューラルネットワークを使用し得る。本明細書に提示される実施例の大部分はシングルレイヤニューラルネットワークを想定しているが、本明細書の教示は任意の数のレイヤを有する任意のニューラルネットワークに適用され得、そのすべてが本開示の範囲内に入る点に留意されたい。

#### 【0090】

[0091] 図 7 は、本開示のいくつかの態様による、クラスにタグ付けするための提案された方法の例示的なブロック図である。図示されるように、ニューラルネットワークモデル 710 の出力ノード（および/または、ノードの出力クラス）は増強モデル 720 に接続され得る。この例では、各ノードは人工ニューロンを表し得る。増強モデル 720 の出力の各々は、割当て（たとえば、タグ）に対応し得る。たとえば、出力 722 は赤色に対応し得、出力 724 は緑色に対応し得、出力クラス 724 には青色に対応し得る。さらに、ニューラルネットワークモデル 710 の出力の各々は、赤、緑、または青色のうちの 1 つにランダムに対応し得る。たとえば、出力ノード 712 は緑に対応し得、出力ノード 714 は青に対応し得、出力ノード 716 は赤色に対応し得る。提案された解決策は、刺激クラスと、その刺激クラスを表す 1 つまたは複数の出力ニューロン（ノード）との間の静的マッピングを可能にする。本明細書では、いくつかの態様はタグを参照して説明されているが、本明細書に記載の技法はまた、刺激クラスと 1 つまたは複数の出力ニューロンとの間の動的なマッピングを達成するため（たとえば、システム環境における変化をキャプチャするため）に、タグを動的に割り当てるために使用され得る。

10

20

30

40

50

【0091】

[0092] 図 8 は、本開示のいくつかの態様による、人工ニューロンのクラスにタグ付けするための例示的な動作 800 を示している。802 で、第 1 のネットワークは、人工ニューロンの 1 つまたは複数のインデックス付きクラスを備えるとインデントیفアイされ得る。804 で、それらのインデックス付けに関わらず、人工ニューロンの 1 つまたは複数のクラスのための 1 つまたは複数のタグが決定され得る。例として、第 1 のネットワークは 1 つまたは複数の人工ニューロンを含み得る第 2 のネットワークで増強され得、第 2 のネットワーク内の各人工ニューロンはタグに対応する。人工ニューロンの 1 つまたは複数のクラスの各々は、1 つまたは複数の可塑性接続を有する第 2 のネットワーク内の人工ニューロンのすべてに接続され得る。1 つまたは複数の可塑性接続は、第 2 のネットワークの各人工ニューロンが、そのインデックス付けに関わらず第 1 のネットワークの特定のクラスを表すように、教師あり学習アルゴリズムを使用してトレーニングされ得る。

【0092】

[0093] 図 9 A ~ 図 9 C は、本開示のいくつかの態様による、提案されたタグ付け方法のために取られ得るステップを示している。図 9 A は、別のニューラルネットワークモデル（たとえば、モデル増強 720）で増強されるニューラルネットワークモデル 710 を示している。ニューラルネットワークモデル 710 の出力レイヤノード（たとえば、人工ニューロン）におけるノードは、可塑性シナプスを通じて増強モデル 720 のすべてのノードに接続される。可塑性シナプスは、ノード間の接続の使用または不使用のいずれかに応答して強度を変更し得る。この例では、増強モデル 720 はノードのレイヤを 1 つだけ有するが、一般に、増強モデルは任意の数のレイヤと任意の数のノードとを有し得る。

【0093】

[0094] 図 9 B は、本開示のいくつかの態様による、ニューラルネットワークモデル 710 においてスパイクを生成するための、および増強モデル 720 において監視スパイク（*supervisory spike*）を生成するための、例示的なタイミング図を示している。図示されるように、時間  $t_0$  で、刺激 902 がニューラルネットワークモデル 710 に提示され得る。時間  $t_1$  で、刺激 902 に応答して、ニューラルネットワークモデル 710 の出力レイヤにスパイクがあり得る。たとえば、ニューラルネットワークモデル 710 の出力ノード 716 は、時間  $t_1$  でスパイクを示し得る。時間  $t_2$  で、増強モデル 720 の出力のうちの 1 つにおいて監視スパイク信号が生成され得る。たとえば、監視スパイクは、増強モデル 720 の出力ノード 722 で生成され得る。次に、2 つのネットワーク 710 および 720 におけるノード間の可塑性接続の重みが、時間  $t_1$  および  $t_2$  でスパイクに基づいて決定される。たとえば、元のモデル 710 における時間  $t_1$  でスパイクしたノード 716（すなわち、ノード Z）から、刺激を表す増強モデル 720 におけるニューロン（たとえば、ノード R 722）へのシナプス重みが強化される（たとえば、 $+$ （ $Z \rightarrow R$ ）で、ここにおいて、 $+$  は接続の接続性の強度における変化を表す正の数である

）。したがって、ノード 716 と 722 との間のシナプス重みが増加される。さらに、元のモデル 710 の出力レイヤにおける他のノード（たとえば、X および Y）が以前にスパイクした場合、可塑性ルールは、増強モデルにおけるノード R 722 とのそれらの関連付けを弱める（たとえば、 $- (X \rightarrow R)$  および  $- (Y \rightarrow R)$ ）。出力ノード G および B で「X」によって示されるように、入力として提示されているクラス以外のクラスに関連付けられる出力ニューロンでのスパイクは抑圧され得る。

【0094】

[0095] 図 9C は、刺激 902 をモデルに提示して、可塑性ルールを適用した後の、ニューラルネットワークモデル 710 におけるノードと、増強モデル 720 のノード R 722 との間の最後の接続を示している。この図では、ノード Z 716 とノード R 722 との間の可塑性接続の重みが、ノード R 722 と元のモデル 710 の出力との間の他の接続の重みよりも高いので、タグ R が元のモデル 710 のノード 716 に割り当てられ得る。

10

【0095】

[0096] 図 10 は、本開示のいくつかの態様による、提案されたタグ付け方法において使用され得る例示的な可塑性ルールを示している。図面に示されるように、2つのノード間の可塑性接続の重みは、ノードの各々がスパイクを示す時間に基づいて修正され得る。

【0096】

[0097] 提案された技法は感覚刺激の分類に特有ではなく、任意のニューラルネットワークブロックの入力/出力のクラスのタグ付けに適用され得る点に留意されたい。たとえば、提案された方法は、図 11 に示されるように、モータ制御コマンドをモータに送信するニューラルネットワークブロックから出る動作のためのタグを作成するために適用され得る。

20

【0097】

[0098] 図 11 は、本開示のいくつかの態様による、モータのための入力動作タグを作成する際の提案された方法の例示的な適用例を示している。図示されるように、デバイス（たとえば、ロボット 1112）は、モータ動作を調節するモータニューロン  $M_{1108}$  および  $M_{1110}$  に接続され得る。モータニューロン  $M_{1108}$  および  $M_{1110}$  は、それぞれ外部刺激ニューロンの配列 1104 および 1106 に接続され得る。モータの各々は、非塑性接続を通じて配列のうちの1つのニューロンのすべてに接続され得る。たとえば、モータ  $M_{1108}$  は、配列 1104 のニューロンのすべてに接続され得る。ニューロン 1104 および Y または 1106 の配列の各々は、ロボットにおいて異なる動きを引き起こし得る。

30

【0098】

[0099] 次に、動作タグ（たとえば、前方（F）1114 および Y または後方（B）1116）が、可塑性シナプスを通じて配列 1104 および 1106 の各々におけるニューロンのすべてに接続され得る。デバイスにおける動きのための動作タグを決定するために、教師あり動作分類器（*supervised action classifier*）1118 は、動作タグのうちの1つ（たとえば、B 1116）に監視スパイクを送信し得る。外部刺激信号 1122 も、適切な時間にニューロンの配列に送信され得る。刺激および監視信号に応答したデバイスの動きの方向に基づいて、入力動作タグは、デバイスの前方および Y または後方の動きのために作成され得る。場合によっては、いくつかのタグが作成される時のタイミングは、デバイスの特定の動きに依存し得る。たとえば、デバイス（たとえば、ロボット）が高い精度で後方または前方に動く場合、動作タグニューロンは直ちに刺激され得る。一方、デバイスがより低い精度で動く場合、動作タグニューロンは、ある程度の遅延で刺激され得る。可塑性のルールに沿ったこのタイミング効果は、段階的な学習を可能にし得る。

40

【0099】

[0100] いくつかの態様では、提案されたタグ付け方法は、ノードのクラス間の境界を作成するために使用され得る。図 12 は、本開示のいくつかの態様による、クラス境界を作成する際の、提案されたタグ付け方法の例示的な適用例を示している。図示されるよう

50

に、ニューラルネットワークモデルは、2つの所望の出力（たとえば、青および／または赤）を有し得る。この例では、紫の刺激1202（青と赤色との組合せ）は、赤または青のいずれかとして分類され得る（たとえば、紫の色合い、より多くの青の色素を有するか、および／またはより多くの赤の色素を有するかに応じて）。たとえば、P1は、青よりもより多くの赤色を含み得、P2は同量の赤および青色を含み得、P3は赤色よりも多くの青を含み得る。所望の分類選択は、列1204に示されている。赤および青のクラス境界1206は、提案されたタグ付け方法を使用して制御され得る。

#### 【0100】

[0100]図13A～図13Cは、本開示のいくつかの態様による、提案されたタグ付け方法（たとえば、クラスを合体するための）の別の例示的な適用例を示している。図13Aは、複数のクラス（たとえば、赤、青、緑、および3つの紫クラスP1、P2、P3を含む6つのクラス）を作成するためにトレーニングされ得る刺激処理モデル1302を示している。提案されたタグ付け方法は、出力クラスの数減少させるために使用され得る。たとえば、提案されたタグ付け方法は、図13Aにおける出力クラスを、赤、緑、および青の3つのクラスに減少させるために使用され得る。第1に、図13Bに示されるように、ネットワークが増強され得る。刺激処理モデルの出力レイヤにおけるニューロンのすべては、可塑性シナプスを通じて増強モデルにおけるニューロンのすべてに接続され得る。次に、図13Cに示されるように、所望の境界1304を作成するためにネットワークがトレーニングされ得る。増強ネットワークは、刺激処理モデル1302（たとえば、教師なしネットワーク）と同時にトレーニングされ得る点に留意されたい。

10

20

#### 【0101】

[0101]図14A～図14Cは、本開示のいくつかの態様による、過剰完全表現（over-complete representation）を有するニューラルネットワークにおける提案されたタグ付け方法の別の例示的な適用例を示している。図14Aに示されるように、ニューラルネットワークモデルは、複数の所望のクラス（たとえば、赤、青、および緑などの3つの異なるクラス）を作成するためにトレーニングされ得る。クラスの各々は、図14Aに示されるように、出力レイヤにおけるニューロンの集団で表され得る。たとえば、3つのニューロンは青によって表され得、2つのニューロンは赤によって表され得、2つのニューロンは緑によって表され得る。図14Bは、過剰完全表現が、集団のサブセットがクラス平均までの距離を符号化することを可能にし得る方法を示している。たとえば、紫の刺激P1は、青および赤のニューロン集団（たとえば、2つの赤のニューロンと1つの青のニューロン）のサブセットにわたって表され得る。

30

#### 【0102】

[0102]図14Cに示されるように、過剰完全表現は、紫の刺激（たとえば、p1、p2、p3）の各々が、青と赤の集団からのニューロンの混合によって表されることを可能にし得る。増強ネットワークは、所望の分類1402を作成するためにトレーニングされ得る。

#### 【0103】

[0103]本開示のいくつかの態様は、ニューラルネットワークモデルの出力クラスに新しいクラスを追加するために、提案されたタグ付け方法を使用し得る。例として、図15に示されるように、ニューラルネットワークモデルに新しいクラスが追加され得る。この例では、最初の分類は3つの出力クラス（たとえば、赤、緑、および青）を含む。新しいクラスは、追加の出力ニューロンを定義して、増強ネットワークをトレーニングすることによって、出力に追加され得る。

40

#### 【0104】

[0104]提案されたタグ付け方法への1つの代替は、教師なし学習アルゴリズムを実装するニューラルブロックをトレーニングして、次いで、モデルの出力を下流ブロックに手動で関連付けることである。この手法は、すぐに面倒になり得る。この手法は、たとえば、特定の刺激（たとえば、赤いボール）のためのモデルの出力をテストして、モデルの出力レイヤにおける発火を評価することによって自動化され得る。しかしながら、この手法は

50

、出力レイヤにおける複数のニューロンが刺激を表す場合（たとえば、集団符号化が使用される場合）はシンプルではない場合がある。出力ニューロンを評価して、これらを刺激クラスにマッピングする機能自体が複雑になり得る。比較すると、提案された方法は、マッピング機能を作成するために教師ありトレーニングを使用する。したがって、提案されたタグ付け方法は、集団符号化に対して堅牢である。

#### 【0105】

[0105]本明細書に提示される方法はまた、ネットワーク内の特定の時間的パターンのためのタグを作成するために使用され得る点に留意されたい。たとえば、デバッグにおいて、無効な状態（たとえば、特定の時間的パターンを有し得る）は提案された方法を使用してタグ付けされ得る。一般に、提案されたタグ付け方法は、STDPを使用して特定のネットワークパターンを識別するために使用され得る。一般に、図7に示されるように、増強ネットワーク720は、刺激処理ネットワーク710の出力レイヤ、入力レイヤ、および/または任意の中間レイヤに接続され得る点に留意されたい。次いで、所望のタグを作成するために、2つのネットワークの組合せが監視トレーニングされ得る。

10

#### 【0106】

[0106]いくつかの態様では、ニューラルネットワークモデル710と、増強ネットワーク720によって作成されたタグとの間に1対多の関係があり得る。たとえば、タグは「車(car)」として作成され得、また、より一般的なタグ（たとえば、車両(vehicle)）が作成されてもよく、および/またはより特定のタグ（たとえば、ホンダ(Honda)）が作成されてもよい。

20

例示的な代替ソリューション

[0107]いくつかの態様によれば、上述のモデルは、図16に示されるように、出力レイヤに直接監視スパイクを送信することによって増強され得る。この例では、監視スパイクの適用例は、刺激クラスと、その刺激クラスを表す出力ニューロンの間の静的マッピングを可能にし得る。いくつかの態様によれば、監視信号（抑制性または興奮性）を搬送するニューロンのセットは、出力レイヤに接続され得る。図16に示されるように、監視シナプスは、すべての出力レイヤニューロンに接続され得る。いくつかのラベルにマッピングするために所望される出力レイヤニューロンは、正の重みシナプス（興奮性）に接続され、他の出力レイヤニューロンは負の重みシナプス（抑制性）に接続され得る。

30

#### 【0107】

[0108]図17は、本開示のいくつかの態様による、監視信号の適用例の例示的なタイミングを示している。図示されるように、一旦刺激が提示されると( $t_0$ で)、監視信号がネットワークに送信される( $t_1$ で)。監視ニューロンは、出力レイヤニューロン上で、正の監視信号と、(任意で)負の監視信号を生成する(および、 $t_1'$ まで適用される)。この監視入力、それ自体は、出力レイヤニューロンにおいてスパイクを引き起こさないが、所望の出力レイヤニューロン上の発火のための正のバイアスを作成し(時間 $t_2$ で)、他のニューロンの発火のための負のバイアスを任意で作成する。正および/または負のバイアスの量は、シナプス重みを通じて制御され得る。

#### 【0108】

[0109]この監視の効果は、図18に示されている。図示されるように、正のバイアスは、発火しきい値により近い、所望の出力レイヤニューロン(図示された例におけるニューロンX)をもたらし得る。同様に、任意の負のバイアスは、しきい値よりはるかに下の他の出力レイヤニューロン(YおよびZ)をもたらし得る。この監視「サブしきい値」バイアスはスパイク自体を引き起こさないが、ネットワーク入力を受信すると、クラスツー出力(class-to-output)レイヤニューロンマッピングにおけるランダム性の影響を克服することを助け得、また、ネットワーク入力を受信すると、YおよびZを発火しきい値未満に維持しながら、ニューロンXだけが発火しきい値を超えることを確実にするのを助け得る。

40

#### 【0109】

[0110]図19および図20に示されるように、上述のSTDPルールはまた、監視シナ

50



ブスの重みを調整するために適用され得る。図 20A に示されるように、正の監視バイアスは、正確な出力が観察される時に減少され得る。一方、図 20B に示されるように、負の監視は、不正確な出力のために増加されてもよく、そうでなければ減少されてもよい。上述のように、STDP ルールは、ネットワークが学習すると、監視をオフにすることを可能にし得る。場合によっては、監視入力を適用する期間（たとえば、図 18 に示される  $t_1$  から  $t_1'$ ）は、ネットワーク性能に基づいて調整され得る。

【0110】

[0111] 図 21 は、本開示のいくつかの態様による、汎用プロセッサ 2102 を使用して、ニューラルシステムにおけるクラスにタグ付けするための上述の方法の例示的な実装形態 2100 を示している。計算ネットワーク（ニューラルネットワーク）に関連付けられる変数（ニューラル信号）シナプス重み、およびシステムパラメータは、メモリブロック 2104 に記憶され得、汎用プロセッサ 2102 で実行される関連する命令は、プログラムメモリ 2106 からロードされ得る。本開示のある態様では、汎用プロセッサ 2102 にロードされた命令は、ノードの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別して、それらのインデックス付けに関わらず、ノードの 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するためのコードを備え得る。

【0111】

[0112] 図 22 は、本開示のいくつかの態様による、ニューラルシステムにおけるクラスにタグ付けするための上述の方法の例示的な実装形態 2200 を示しており、メモリ 2202 は、相互接続ネットワーク 2204 を介して、計算ネットワーク（ニューラルネットワーク）の個々の（分散された）処理ユニット（ニューラルプロセッサ）2206 とインターフェースされ得る。計算ネットワーク（ニューラルネットワーク）に関連する変数（ニューラル信号）、シナプス重み、およびシステムパラメータは、メモリ 2202 に記憶されてよく、相互接続ネットワーク 2204 の接続を介してメモリ 2202 から各処理ユニット（ニューラルプロセッサ）2206 にロードされ得る。本開示のある態様では、処理ユニット 2206 は、ノードの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別して、それらのインデックス付けに関わらず、ノードの 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するように構成され得る。

【0112】

[0113] 図 23 は、本開示のいくつかの態様による、分散された重みメモリ 2302 と分散された処理ユニット（ニューラルプロセッサ）2304 とに基づいて、ニューラルシステムにおけるクラスにタグ付けするための上述の方法の例示的な実装形態 2300 を示している。図 23 に示すように、1 つのメモリバンク 2302 が、計算ネットワーク（ニューラルネットワーク）の 1 つの処理ユニット 2304 と直接インターフェースされてよく、メモリバンク 2302 は、その処理ユニット（ニューラルプロセッサ）2304 に関連する変数（ニューラル信号）、シナプス重み、およびシステムパラメータを記憶することができる。本開示のある態様では、処理ユニット 2304 は、ノードの 1 つまたは複数のインデックス付きクラスを備える第 1 のネットワークを識別して、それらのインデックス付けに関わらず、ノードの 1 つまたは複数のクラスのための 1 つまたは複数のタグを決定するように構成され得る。

【0113】

[0114] 図 24 は、本開示のいくつかの態様による、ニューラルネットワーク 2400 の例示的な実装形態を示す。図 24 に示すように、ニューラルネットワーク 2400 は、上述した方法の様々な動作を実行し得る複数のローカル処理ユニット 2402 を備えることができる。各処理ユニット 2402 は、ローカル状態メモリ 2404 と、ニューラルネットワークのパラメータを記憶するローカルパラメータメモリ 2406 とを備えることができる。さらに、処理ユニット 2402 は、ローカル（ニューロン）モデルプログラムを有するメモリ 2408 と、ローカル学習プログラムを有するメモリ 2410 と、ローカル接続メモリ 2412 とを備えることができる。さらに、図 24 に示すように、各ローカル処理ユニット 2402 は、ローカル処理ユニットのローカルメモリのための設定を提供し得

る設定処理のためのユニット 2 4 1 4 と、またローカル処理ユニット 2 4 0 2 間のルーティングを提供するルーティング接続処理要素 2 4 1 6 とインターフェースされ得る。

【0 1 1 4】

[0115]本開示のいくつかの態様によれば、図 8 に示される動作 8 0 0 は、たとえば、図 2 4 からの 1 つまたは複数の処理ユニット 2 4 0 2 によって、ハードウェアで実行され得る。

【0 1 1 5】

[0116]上述した方法の様々な動作は、対応する機能を実行することが可能な任意の好適な手段によって実行され得る。それらの手段は、限定はしないが、回路、特定用途向け集積回路 (A S I C)、またはプロセッサを含む、様々なハードウェアおよび / またはソフトウェア構成要素および / またはモジュールを含み得る。概して、図に示されている動作がある場合、それらの動作は、同様の番号をもつ対応するカウンターパートのミーンズプラスファンクション構成要素を有し得る。たとえば、図 8 に示す動作 8 0 0 は、図 8 A に示す構成要素 8 0 0 A に対応する。

【0 1 1 6】

[0117]例として、識別するための手段、決定するための手段、増強するための手段、接続するための手段、および / またはトレーニングするための手段は、汎用プロセッサ、またはデジタル信号プロセッサ (D S P)、A S I C 等の専用プロセッサなどの、処理要素であり得る。

【0 1 1 7】

[0118]本明細書で使用する、項目のリスト「のうちの少なくとも 1 つ」を指す句は、単一のメンバーを含む、それらの項目の任意の組合せを指す。一例として、「a、b、または c のうちの少なくとも 1 つ」は、a、b、c、a - b、a - c、b - c、および a - b - c を包含するものとする。

【0 1 1 8】

[0119]上述の方法の様々な動作は、様々なハードウェアおよび / またはソフトウェア構成要素、回路、ならびに / あるいはモジュールなどの、動作を実行することが可能な任意の適切な手段によって実行され得る。一般に、図面に示される任意の動作は、動作を実行することが可能な対応する機能的手段によって実行され得る。

【0 1 1 9】

[0120]本開示に関連して説明した様々な例示的な論理ブロック、モジュール、および回路は、汎用プロセッサ、デジタル信号プロセッサ (D S P)、特定用途向け集積回路 (A S I C)、フィールドプログラマブルゲートアレイ信号 (F P G A) または他のプログラマブル論理デバイス (P L D)、個別ゲートまたはトランジスタ論理、個別ハードウェア構成要素、あるいは本明細書で説明した機能を実行するように設計されたそれらの任意の組合せを用いて実装または実行され得る。汎用プロセッサはマイクロプロセッサであり得るが、代替として、プロセッサは、任意の市販のプロセッサ、コントローラ、マイクロコントローラまたは状態機械であり得る。プロセッサはまた、コンピューティングデバイスの組合せ、たとえば、D S P とマイクロプロセッサとの組合せ、複数のマイクロプロセッサ、D S P コアと連携する 1 つまたは複数のマイクロプロセッサ、あるいは任意の他のそのような構成として実装され得る。たとえば、識別するための手段、決定するための手段、推論するための手段、および更新するための手段は、プロセッサ等の任意の適切な処理要素であり得る。

【0 1 2 0】

[0121]本開示に関連して説明した方法またはアルゴリズムのステップは、ハードウェアで直接実施されるか、プロセッサによって実行されるソフトウェアモジュールで実施されるか、またはその 2 つの組合せで実施され得る。ソフトウェアモジュールは、当技術分野で知られている任意の形態の記憶媒体中に常駐し得る。使用され得る記憶媒体のいくつかの例としては、ランダムアクセスメモリ (R A M)、読取り専用メモリ (R O M)、フラッシュメモリ、E P R O M メモリ、E E P R O M (登録商標) メモリ、レジスタ、ハード

10

20

30

40

50

ディスク、リムーバブルディスク、CD-ROMなどを含む。ソフトウェアモジュールは、単一の命令、または多数の命令を備えることができ、いくつかの異なるコードセグメント上で、異なるプログラム間で、複数の記憶媒体にわたって分散され得る。記憶媒体は、プロセッサがその記憶媒体から情報を読み取ることができ、その記憶媒体に情報を書き込むことができるように、プロセッサに結合され得る。代替として、記憶媒体はプロセッサと一体化され得る。

#### 【0121】

[0122] 本明細書で開示する方法は、説明した方法を達成するための1つまたは複数のステップまたはアクションを備える。本方法のステップおよび/またはアクションは、特許請求の範囲から逸脱することなく互いに交換され得る。言い換えれば、ステップまたはアクションの特定の順序が指定されない限り、特定のステップおよび/またはアクションの順序および/または使用は、特許請求の範囲から逸脱することなく変更され得る。

10

#### 【0122】

[0123] 説明した機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せで実装され得る。ソフトウェアで実装される場合、機能は、1つまたは複数の命令またはコードとしてコンピュータ可読媒体上に記憶されるか、あるいはコンピュータ可読媒体を介して送信され得る。コンピュータ可読媒体は、ある場所から別の場所へのコンピュータプログラムの転送を可能にする任意の媒体を含む、コンピュータ記憶媒体と通信媒体の両方を含む。記憶媒体は、コンピュータによってアクセスされ得る任意の利用可能な媒体であり得る。限定ではなく例として、そのようなコンピュータ可読媒体は、RAM、ROM、EEPROM、CD-ROMまたは他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気記憶デバイス、あるいは命令またはデータ構造の形態の所望のプログラムコードを搬送または記憶するために使用され得、コンピュータによってアクセスされ得る、任意の他の媒体を備えることができる。さらに、いかなる接続もコンピュータ可読媒体を適切に名づけられる。たとえば、ソフトウェアが、同軸ケーブル、光ファイバーケーブル、ツイストペア、デジタル加入者回線(DSL)、または赤外線(IR)、無線、およびマイクロ波などのワイヤレス技術を使用して、ウェブサイト、サーバ、または他のリモートソースから送信される場合、同軸ケーブル、光ファイバーケーブル、ツイストペア、DSL、または赤外線、無線、およびマイクロ波などのワイヤレス技術は、媒体の定義に含まれる。本明細書で使用するディスク(disk)およびディスク(disc)は、コンパクトディスク(disc)(CD)、レーザーディスク(登録商標)(disc)、光ディスク(disc)、デジタル多用途ディスク(disc)(DVD)、フロッピー(登録商標)ディスク(disk)、およびBlu-ray(登録商標)ディスク(disc)を含み、ディスク(disk)は、通常、データを磁氣的に再生し、ディスク(disc)は、データをレーザーで光学的に再生する。したがって、いくつかの態様では、コンピュータ可読媒体は非一時的コンピュータ可読媒体(たとえば、有形媒体)を備え得る。さらに、他の態様では、コンピュータ可読媒体は一時的コンピュータ可読媒体(たとえば、信号)を備え得る。上記の組合せもコンピュータ可読媒体の範囲内に含まれるべきである。

20

30

#### 【0123】

[0124] したがって、いくつかの態様は、本明細書で提示する動作を実行するためのコンピュータプログラム製品を備え得る。たとえば、そのようなコンピュータプログラム製品は、本明細書で説明する動作を実行するために1つまたは複数のプロセッサによって実行可能である命令を記憶した(および/または符号化した)コンピュータ可読媒体を備え得る。いくつかの態様では、コンピュータプログラム製品はパッケージング材料を含み得る。

40

#### 【0124】

[0125] ソフトウェアまたは命令もまた、伝送媒体を介して伝送され得る。たとえば、ソフトウェアが、同軸ケーブル、光ファイバーケーブル、ツイストペア、デジタル加入者回線(DSL)、または赤外線、無線、マイクロ波などのワイヤレス技術を使用して、ウェブサイト、サーバ、あるいは他のリモートソースから伝送される場合、同軸ケーブル、光

50

ファイバーケーブル、ツイストペア、DSL、または赤外線、無線、およびマイクロ波などのワイヤレス技術は伝送媒体の定義に含まれる。

【0125】

[0126]さらに、本明細書に記載の方法および技法を実行するためのモジュールおよび/または他の適切な手段は、適用できる場合はユーザ端末および/または基地局によってダウンロードおよび/または他の方法で取得され得ることが理解されるべきである。たとえば、そのようなデバイスは、本明細書で説明した方法を実施するための手段の転送を可能にするためにサーバに結合され得る。代替的に、本明細書で説明した様々な方法は、ユーザ端末および/または基地局が記憶手段をデバイスに結合または提供すると様々な方法を得ることができるように、記憶手段（たとえば、RAM、ROM、コンパクトディスク（CD）またはフロッピーディスクなどの物理記憶媒体など）によって提供され得る。その上、本明細書で説明した方法および技法をデバイスに与えるための任意の他の好適な技法が利用され得る。

10

【0126】

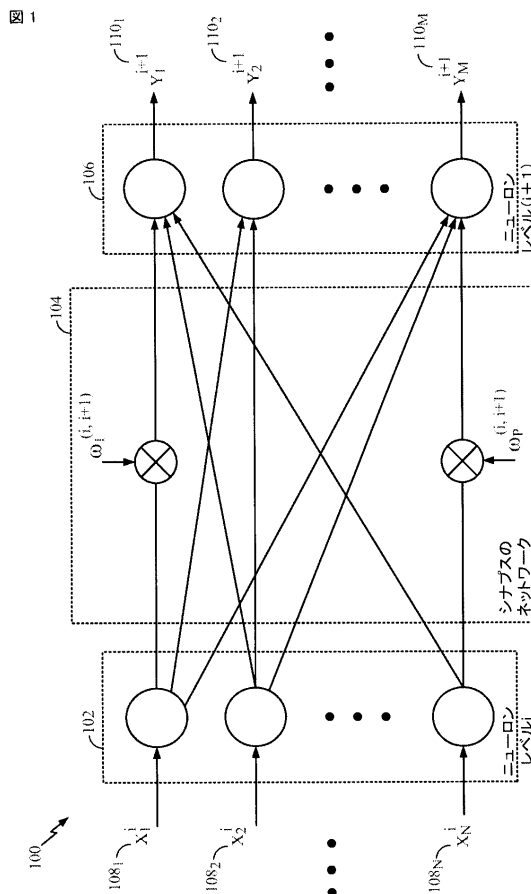
[0127]特許請求の範囲は、上記で示した厳密な構成および構成要素に限定されないことを理解されたい。上記で説明した方法および装置の構成、動作および詳細において、特許請求の範囲から逸脱することなく、様々な改変、変更および変形が行われ得る。

【0127】

[0128]上記は、本開示の態様を対象としているが、本開示の他のおよびさらなる態様は、その基本的な範囲から逸脱することなしに考案され得、その範囲は以下の特許請求の範囲によって決定される。

20

【図1】



【図2】

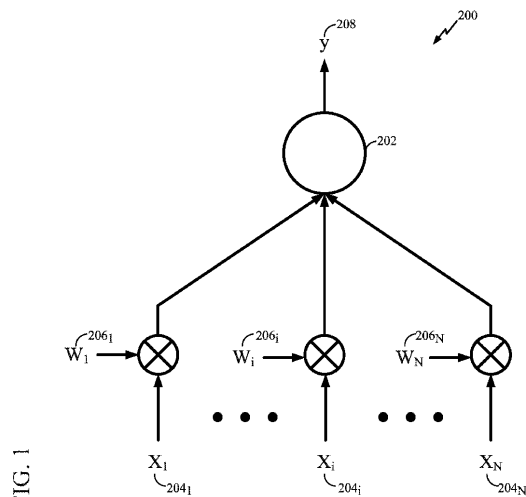


FIG. 2

【 図 3 】

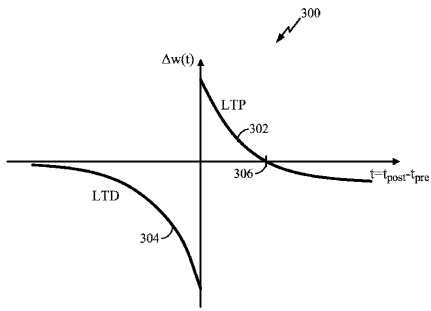


FIG. 3

【 図 4 】

図 4

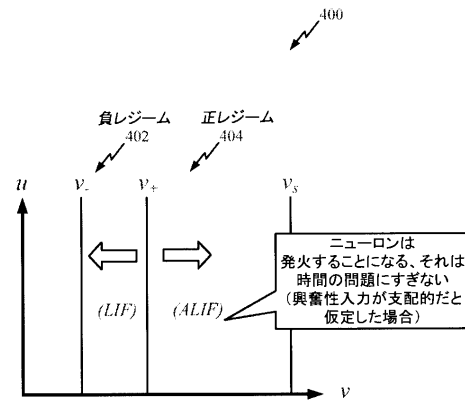


FIG. 4

【 図 5 】

図 5

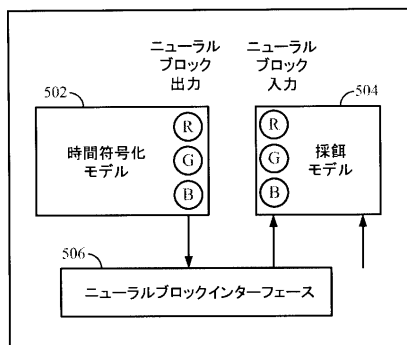


FIG. 5

【 図 6 】

図 6

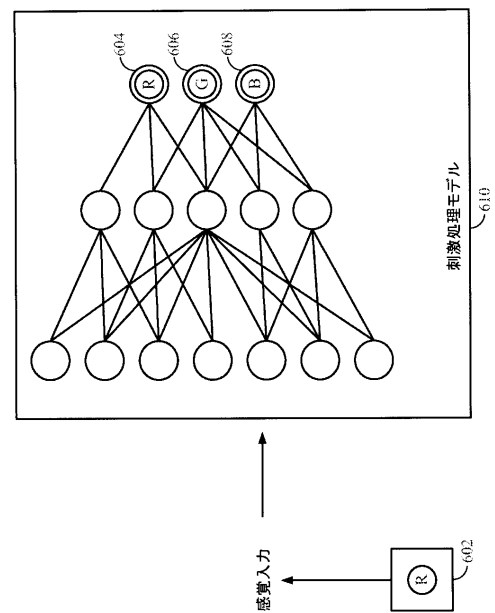


FIG. 6

【図 7】

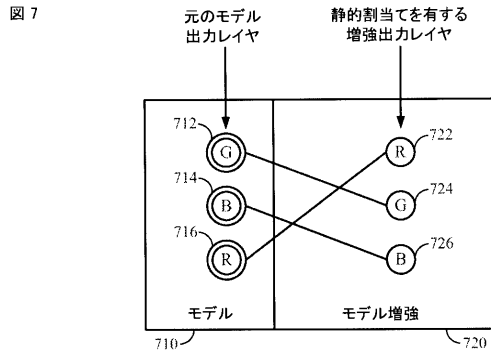


FIG. 7

【図 8 A】

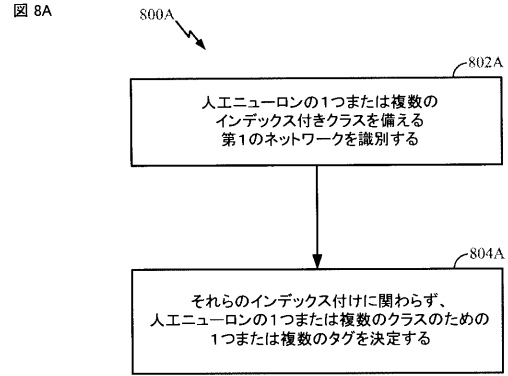


FIG. 8A

【図 8】

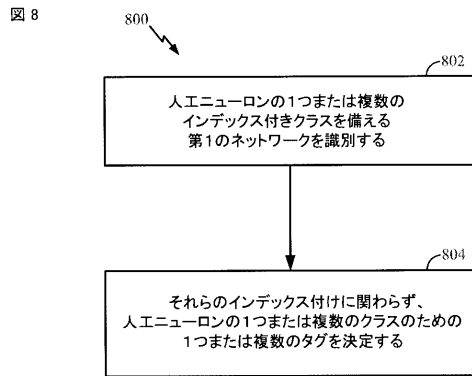


FIG. 8

【図 9 A】

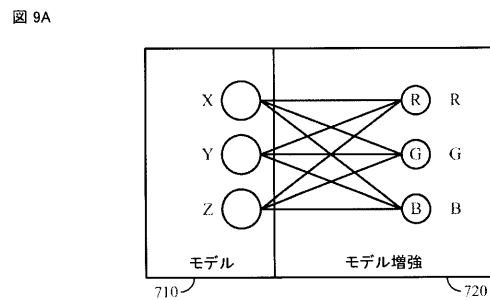


FIG. 9A

【図 9 B】

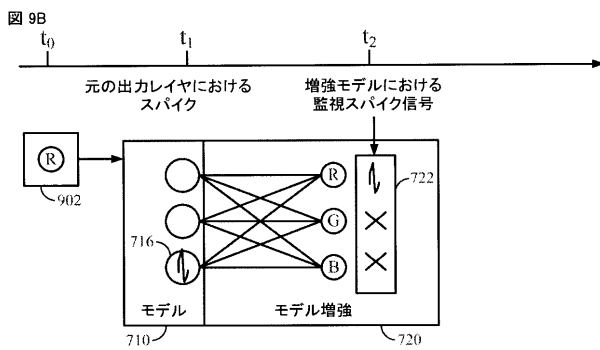


FIG. 9B

【図 10】

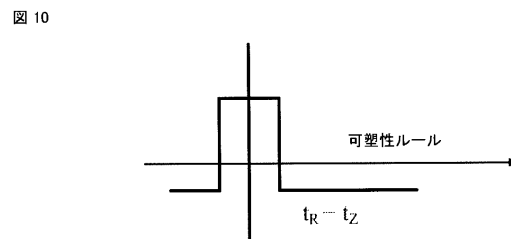


FIG. 10

【図 9 C】

図 9C

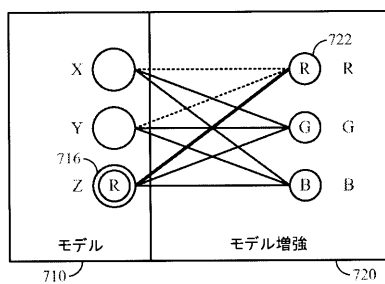


FIG. 9C

【図 1 1】

図 11

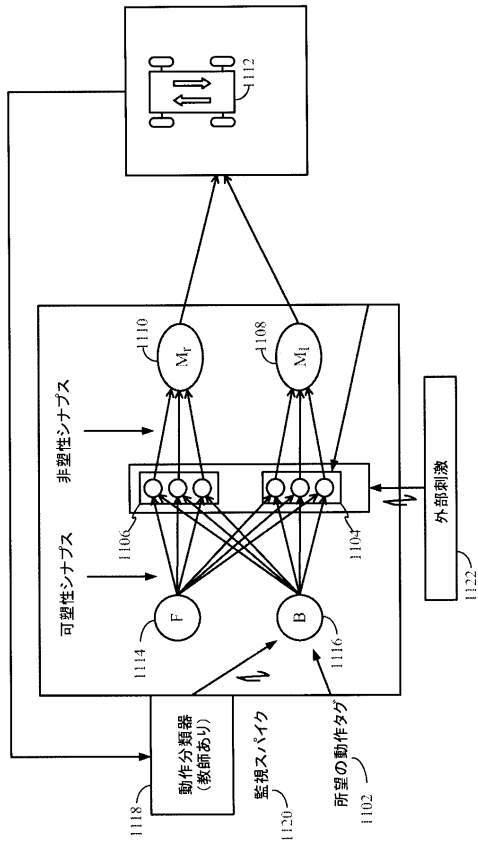


FIG. 11

【図 1 2】

図 12

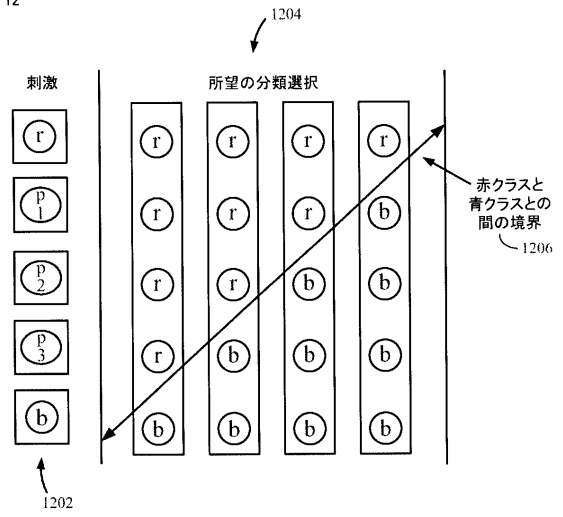


FIG. 12

【図 1 3 A】

図 13A

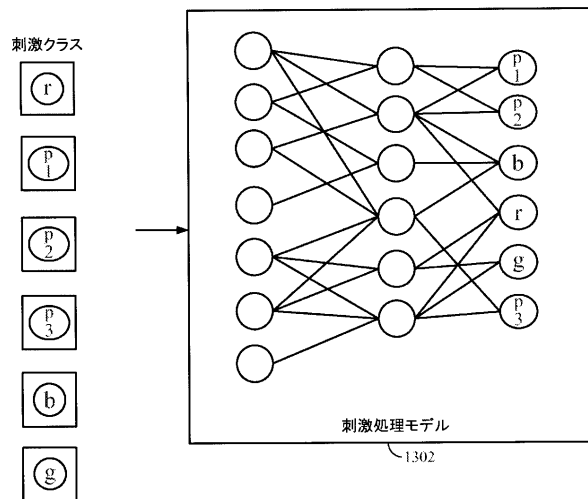


FIG. 13A

【図 1 3 B】

図 13B

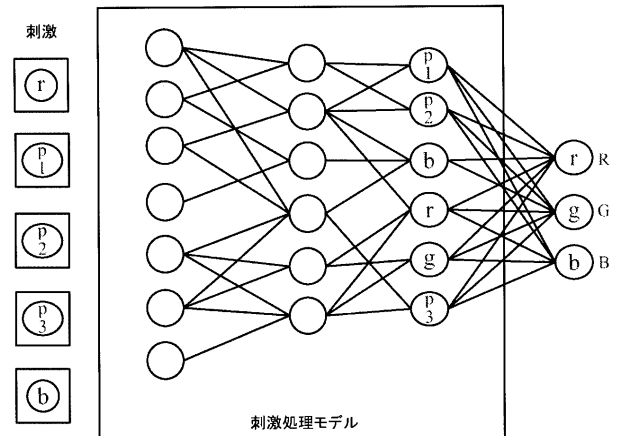


FIG. 13B

【図 13C】

図 13C

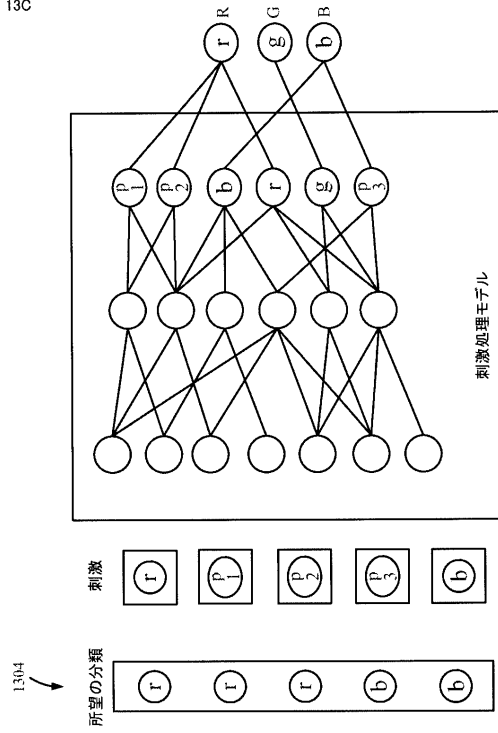


FIG. 13C

【図 14A】

図 14A

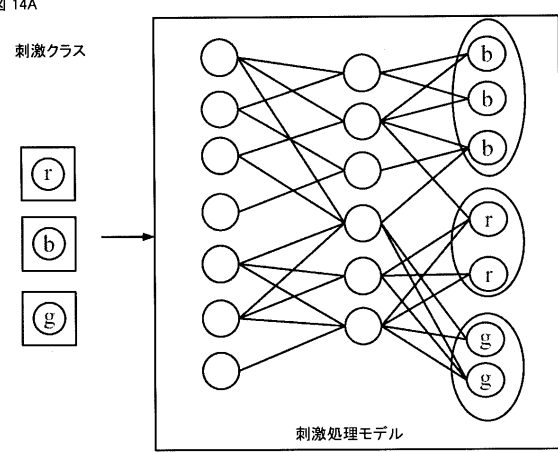


FIG. 14A

【図 14B】

図 14B

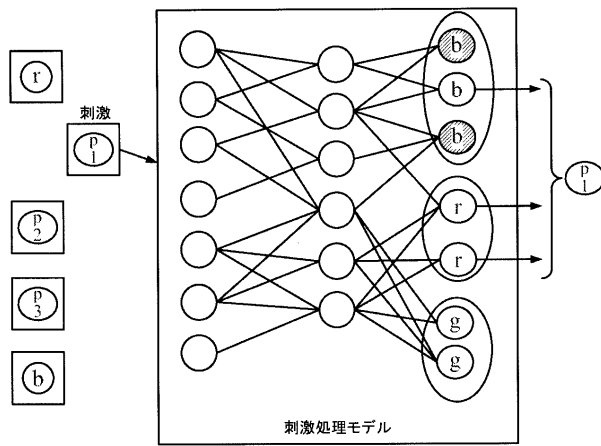


FIG. 14B

【図 14C】

図 14C

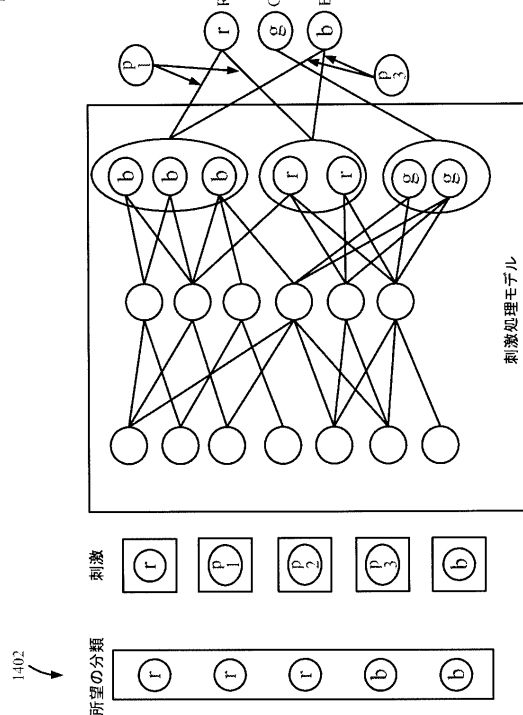


FIG. 14C



【 図 1 5 】

图 15

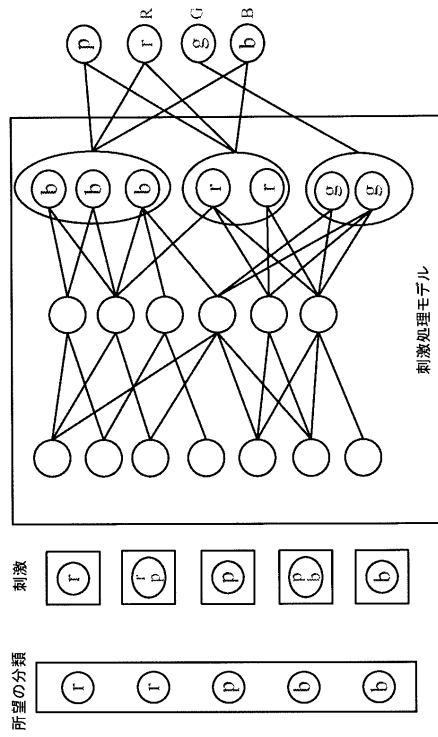


FIG. 15

【 図 1 6 】

图 16

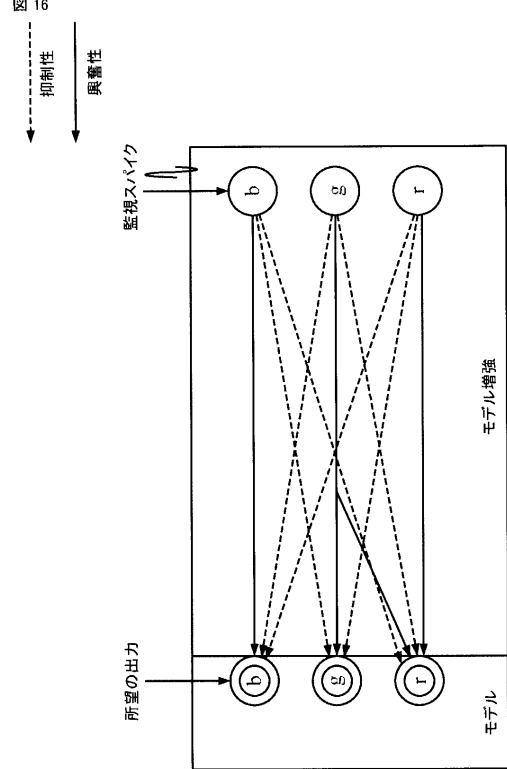


FIG. 16

【 図 1 7 】

图 17

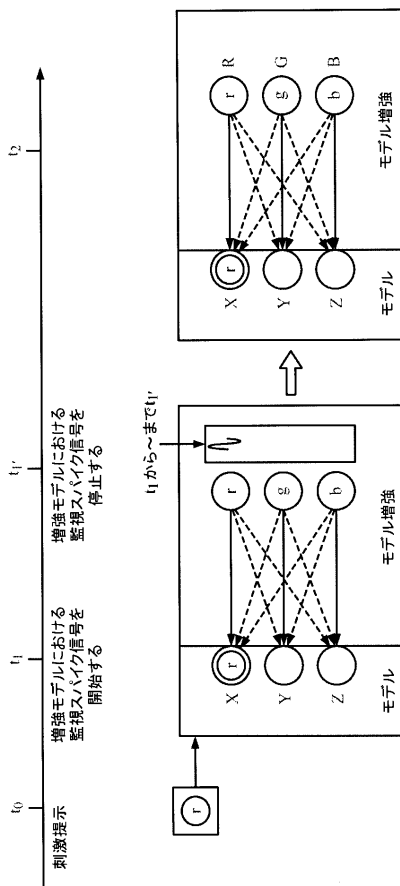


FIG. 17

【 図 1 8 】

图 18

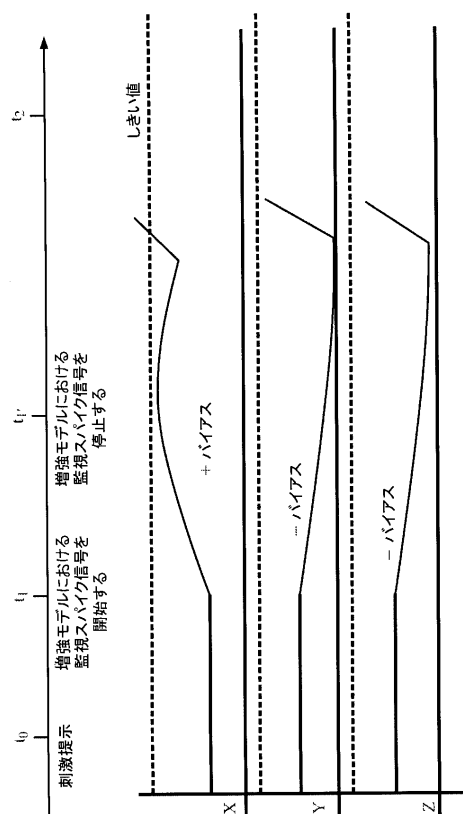


FIG. 18



【図 23】

図 23

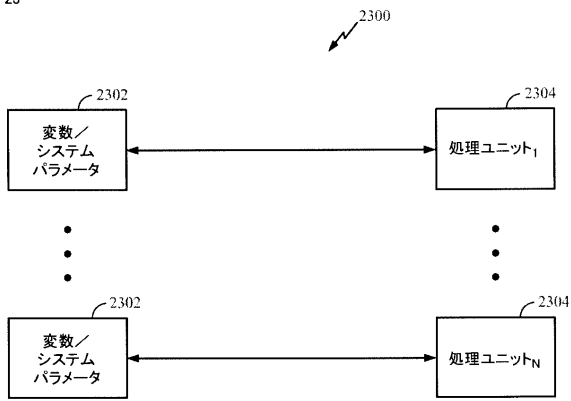


FIG. 23

【図 24】

図 24

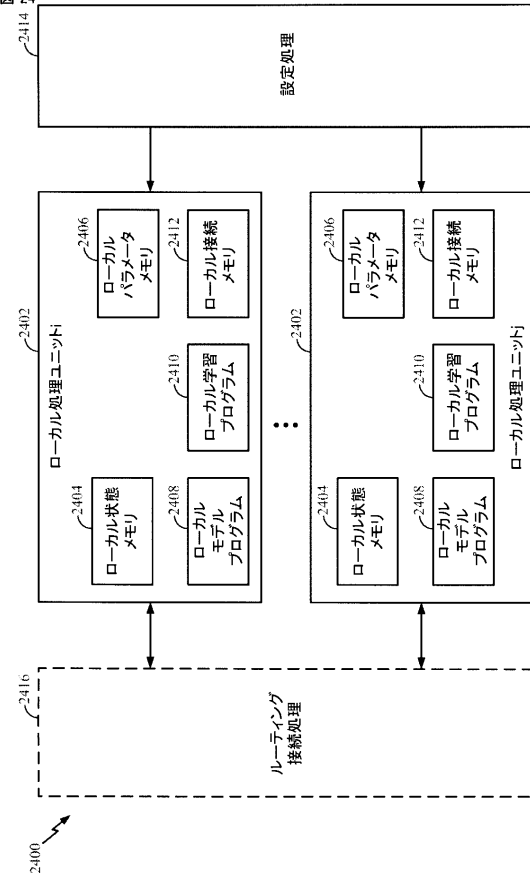


FIG. 24

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US2014/060234**Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)**

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☒ Claims Nos.: 1-16  
because they relate to subject matter not required to be searched by this Authority, namely:  
see FURTHER INFORMATION sheet PCT/ISA/210
2. ☐ Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. ☐ Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

**Remark on Protest**

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2014/060234

## A. CLASSIFICATION OF SUBJECT MATTER

INV. G06N3/04  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
G06N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data, INSPEC

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	T. BEKOLAY ET AL: "Simultaneous unsupervised and supervised learning of cognitive functions in biologically plausible spiking neural networks", PROCEEDINGS OF THE 35TH ANNUAL CONFERENCE OF THE COGNITIVE SCIENCE SOCIETY (COGSCI'13), 31 July 2013 (2013-07-31), pages 169-174, XP055185267, ISBN: 978-0-9768318-9-1 the whole document ----- -/--	17-34

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

## \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

23 April 2015

Date of mailing of the international search report

07/05/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Douarche, Nicolas

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2014/060234

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Q. YU ET AL: "Rapid feedforward computation by temporal encoding and learning with spiking neurons", IEEE TRANSACTIONS ON NEURAL NETWORKS AND LEARNING SYSTEMS, vol. 24, no. 10, 22 February 2013 (2013-02-22), pages 1539-1552, XP011528216, DOI: 10.1109/TNNLS.2013.2245677 sections II, IV and V.E -----	17-34
X	F. Rhéaume: "Une méthode de machine à état liquide pour la classification de séries temporelles", Thèse de doctorat en Génie électrique de l'université de Laval (Québec), November 2012 (2012-11), XP055184684, Retrieved from the Internet: URL:http://www.theses.ulaval.ca/2012/28815 / [retrieved on 2015-04-21] chapter 6 -----	17-34
X	D. QUERLIOZ ET AL: "Bioinspired networks with nanoscale memristive devices that combine the unsupervised and supervised learning approaches", PROCEEDINGS OF THE 2012 IEEE/ACM INTERNATIONAL SYMPOSIUM ON NANOSCALE ARCHITECTURES (NANOARCH'12), 4 July 2012 (2012-07-04), pages 203-210, XP032332257, ISBN: 978-1-4503-1671-2 the whole document -----	17-34
X	T. J. STRAIN ET AL: "An STDP training algorithm for a spiking neural network with dynamic threshold neurons", INTERNATIONAL JOURNAL OF NEURAL SYSTEMS, vol. 20, no. 6, December 2010 (2010-12), pages 463-480, XP008176072, DOI: 10.1142/S0129065710002553 the whole document -----	17-34
X	J. J. WADE ET AL: "SWAT: a spiking neural network training algorithm for classification problems", IEEE TRANSACTIONS ON NEURAL NETWORKS, vol. 21, no. 11, November 2010 (2010-11), pages 1817-1830, XP011328378, DOI: 10.1109/TNN.2010.2074212 section III ----- -/--	17-34

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2014/060234

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	H. PAUGAM-MOISY ET AL: "Delay learning and polychronization for reservoir computing", NEUROCOMPUTING, vol. 71, no. 7-9, 1 February 2008 (2008-02-01), pages 1143-1158, XP022537752, DOI: 10.1016/J.NEUCOM.2007.12.027 sections 2 and 3 -----	17-34

International Application No. PCT/US2014/060234

**FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210**

Continuation of Box II.1

Claims Nos.: 1-16

Independent claim 1 seeks protection for "A method comprising: identifying a [...] network comprising one [...] class[es] of [...] neurons; and determining one [...] tag[s] for the one [...] class [...]" . The terms "network" and "neurons", as such, refer to scientific and mathematical models of biological neurons and synapses. The scope of protection is not limited to technical implementations of a neural network and the claim does not define any feature that would lend a technical character to the claimed method. The indicated identification of the network/neuron(s) (with a class? i.e. an abstract identifier, mentioned as already "indexed") followed by tagging (possibly identical to said class; in any case as abstract as said class) cover abstract activities being performed on said network/neuron(s). Dependent claims 2-16 fail to define features that would clearly contribute to a technical character of the matter for which protection is sought, as they are not limiting the indicated steps to technical activities. In particular, claim 10 states that "the one or more tags are used to connect the first network to an apparatus", which does not seek protection for a step of using a tag in such a way (notwithstanding that such a generic statement fails to define how the abstract identifier may achieve any technical connection and/or the kinds of apparatus thus to be connected). Therefore, insofar as claims 1-16 comply with Art. 6 PCT, their subject-matter relates as such to a matter similar to, or being analogous to, the matters listed under Rule 39.1(i),(iii)&(vi) PCT.



## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ゲプタ、ピクラム

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 トワル、レガン・ブライス

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 チャン、ビクター・ホッキウ

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 パトワードハン、ラビンドラ・マノハー

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 レビン、ジェフレイ

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5