

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. G06K 9/00 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년03월16일 10-0561851 2006년03월10일
--------------------------------------	-------------------------------------	--

(21) 출원번호	10-2003-0081724	(65) 공개번호	10-2005-0047921
(22) 출원일자	2003년11월18일	(43) 공개일자	2005년05월23일

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	남운우 경기도용인시수지읍풍덕천리신정마을현대성우아파트807동1403호
(74) 대리인	리엔목특허법인 이해영

심사관 : 전창익

(54) 지문 인식 센서 및 그 제조 방법

요약

본 발명은 지문인식 센서에 관한 것이다. 제 1 극성으로 도핑된 기판에 형성된 CMOS 구조체; 상기 CMOS 구조체 상에 형성된 절연층; 상기 절연층 상의 중앙 영역에 형성된 하부 전극; 상기 하부 전극 상에 형성된 압전 영역; 상기 압전 영역 상에 형성된 상부 전극; 및 상기 하부 전극이 형성되지 않는 영역 상부와 상기 하부 전극, 압전 영역 및 상기 상부 전극을 둘러싸며 형성된 지문 접촉층;을 포함하는 지문 인식 센서 및 그 제조 방법을 제공하여, 보다 간단하게 제조할 수 있으며, 빠른 시간 내에 지문을 인증할 수 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1a 및 도 1b는 종래 기술에 의한 지문 인식 센서에 관한 도면이다.
 도 2는 본 발명에 의한 지문 인식 센서를 나타낸 도면이다.
 도 3a 내지 도 3e는 본 발명에 의한 지문 인식 센서의 작동 원리를 나타낸 도면이다.
 도 4a 내지 도 4g는 본 발명에 의한 지문 인식 센서의 제조 방법을 나타낸 도면이다.

< 도면의 주요 부분에 대한 부호의 설명 >

- 102... 프로브 140... 초음파 변환기
- 154... 액츄에이터 156... 미러
- 160... 모터 21... n-형 기관
- 22a... n-형 소스 22b... n-형 드레인
- 23... p-형 도핑 영역
- 24a... p-형 소스 24b... p-형 드레인
- 25a... 제 1 절연층 25b... 제 2 절연층
- 26a... 제 1 전극 26b... 제 2 전극
- 27a... 제 1 게이트 27b... 제 2 게이트
- 28a... 제 1 비아홀 28b... 제 2 비아홀
- 31... 하부 전극 32... 압전 영역
- 33... 상부 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 지문 인식 센서 및 그 제조 방법에 관한 것으로, 보다 상세하게는 지문 인식 센서에 CMOS 구조체 상에 초음파를 발생시키는 압전 영역을 형성시켜, 제조 공정이 간단하고, 빠른 시간 내에 지문 인증이 가능한 지문 인식 센서에 관한 것이다.

경제 및 사회가 발전함에 따라, 물건의 구입 및 대금 결제 또한 과거의 오프 라인(off-line)에서 직접 거래 및 현금 결제 방식에 의하였다. 오늘날에는 이러한 결제 방식이 점차 발달하여, 신용 카드 결제나 오프 라인 상에서의 e-money 등의 전자화폐 결제 등의 새로운 거래 방식이 등장하였다. 이에 따라, 개인 정보의 보완 및 관리 문제가 사회적 이슈로 떠오르고 있으나, 아이디 및 비밀번호를 입력하는 보안 방식으로는 불충분하다.

따라서, 개인 정보에 대한 신뢰성 있는 보안을 유지할 필요가 있으며, 휴대용 또는 개인 정보가 필요한 장소에서 in-situ로 신원의 확인할 수 있도록 특정 신호를 감지하고, 이를 해독할 필요성이 대두된다. 보안 시스템에서는 생체 인식을 이용한 개인 인증 방법이 주로 사용되고 있으며, 그 중에서 지문 인식을 통한 개인 인증 방법이 가장 보편적으로 이루어지고 있다. 지문 인식 시스템은 지문 입력기, 즉 지문 인식 센서 및 신호 처리 알고리즘을 포함하여 이루어져 있다. 높은 인식률과 낮은 에러율을 갖는 신뢰성있는 지문 인식 시스템을 위해서는 지문에 대한 고품질의 이미지의 획득이 필수적이며, 이를 위해, 보다 성능이 우수한 지문 인식 센서의 개발이 필수적이다.

일반적인 지문 인식 센서는 옵티컬 방식(optical type), 캐패시티브 방식(capacitive type)과 초음파 방식(ultrasonic type) 등이 있다. 옵티컬 방식은 사용하기 간편한 장점이 있으나, 상대적으로 고가이며, 습한 상태 또는 건조한 상태에서의 손가락 지문 부위의 상태에 따라 민감하게 되어 지문 인식이 어렵다. 또한 위조가 용이한 단점이 있다. 캐패시티브 방식은

그 가격이 옵티컬 방식보다 저렴하고, 소형이며, 안정성이 높은 장점이 있다. 그러나, 이 또한 손가락 지문 부위의 상태에 따른 변화에 민감한 단점이 있다. 이에 비해 초음파 방식은 상기와 같은 손가락의 지문 부위의 상태에 따른 변화에 상관없이 신뢰성 있는 결과를 얻을 수 있는 장점이 있다.

일반적인 초음파 방식에 의한 지문 인식 시스템의 지문 인증 순서는 도 1a에 나타낸 방법 따라 이루어진다. 먼저, 센서에 의해 지문을 획득하고, 획득된 지문에서 특징부를 추출하여 다른 지문과 구별이 될 수 있도록 선별되어 데이터 베이스에 저장된다. 그런 다음, 지문 인증시 획득된 지문의 특징부와 데이터 베이스에 저장된 지문과 비교하여 인증하는 방식을 취한다.

도 1b는 미국 특허 제 5,587,533호에 개시된 종래 기술에 의한 초음파 방식의 지문 인식 센서에 관한 도면이다. 그러나, 상기 도 1b와 형태는 초음파 변환기(ultrasonic transducer)(140), 미러(mirror)(156), 모터(motor)(160), 액츄에이터(actuator)(154) 및 시그널 프로세서(signal processor) 등을 각각 별개로 제작하여, 따로 조립해야 한다. 따라서, 지문을 스캔하기 위한 프로브(102)를 별도로 제작해야 하고 제조 단가도 비교적 고가이며, 휴대용 단말기에 응용하기 어려운 단점이 있다. 또한, 지문 이미지를 얻기 위해 스캔 방식을 사용함으로써 인증 속도가 느린 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명에서는 상기 종래 기술의 문제점을 해결하기 위하여, 초음파 방식의 지문인식 센서를 MEMS(Micro-Electric Mechanical System) 공정을 이용하여 박막 형태이며 일괄적으로 제작할 수 있고, 인증 속도가 빠른 지문 인식 센서 및 그 제조 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

본 발명에서는 상기 종래 기술의 문제점을 해결하기 위하여, 초음파를 이용한 지문 인식 센서에 있어서,

제 1 극성으로 도핑된 기판에 형성된 CMOS 구조체;

상기 CMOS 구조체 상에 형성된 절연층;

상기 절연층 상의 중앙 영역에 형성된 하부 전극;

상기 하부 전극 상에 형성된 압전 영역;

상기 압전 영역 상에 형성된 상부 전극; 및

상기 하부 전극이 형성되지 않는 영역 상부와 상기 하부 전극, 압전 영역 및 상기 상부 전극을 둘러싸며 형성된 지문 접촉층;을 포함하는 지문 인식 센서를 제공한다.

본 발명에 있어서, 상기 CMOS 구조체는

제 1 극성으로 도핑된 기판의 일측 표면 내에 제 2 극성으로 도핑된 영역;

상기 제 2 극성으로 도핑된 영역의 표면에 형성되며, 제 1 극성으로 도핑된 소스 및 드레인; 및

상기 제 1 극성으로 도핑된 기판의 타측 표면에 제 2 극성으로 도핑된 소스 및 드레인;을 포함한다.

본 발명에 있어서, 상기 하부 전극은 상기 제 1 극성으로 도핑된 드레인 및 상기 제 2 극성으로 도핑된 소스와 전기적으로 연결된다.

본 발명에 있어서, 상기 하부 전극과 상기 제 1 극성으로 도핑된 드레인 및 상기 제 2 극성으로 도핑된 소스는 상기 절연층을 관통하며, 전도성 물질로 채워진 비아 홀에 의해 연결된다.

본 발명에 있어서, 상기 압전 영역은, PZT, PST, Quartz, (Pb, Sm)TiO₃, PMN(Pb(MgNb)O₃)-PT(PbTiO₃), PVDF 또는 PVDF-TrFe 중 적어도 어느 하나를 포함하여 형성된 것을 특징으로 한다.

본 발명에 있어서, 상기 지문 접촉층은 인체의 지문을 이루는 피부 조직과 유사한 어쿠스틱 임피던스 값을 지니는 물질을 포함하며, 폴리 우레탄, 폴리 스티렌 또는 러버 등을 포함하는 폴리머 재료를 사용할 수 있다.

본 발명에 있어서, 상기 지문 인식 센서들의 매트릭스 구조로 이루어질 수 있다..

또한, 본 발명에서는 지문 인식 센서의 제조 방법에 있어서,

(가) 제 1 극성으로 도핑된 기판에 CMOS 구조체를 형성시키는 단계;

(나) 상기 제 1 극성으로 도핑된 기판의 상기 CMOS 구조체 상에 절연층을 형성시키고, 상기 절연층 상에 하부 전극, 압전 영역 및 상부 전극을 순차적으로 형성시키는 단계; 및

(다) 상기 절연층 상에 형성된 상기 하부 전극, 압전 영역 및 상부 전극의 양 측부를 제거하는 단계; 및

(라) 상기 절연층의 측상부와 상기 하부 전극, 압전 영역 및 상부 전극의 표면에 지문 접촉층을 형성시키는 단계;를 포함하는 지문 인식 센서 제조 방법을 제공한다.

본 발명에 있어서, 상기 (나) 단계는,

상기 제 1 극성으로 도핑된 기판의 상기 CMOS 구조체 상에 절연층을 형성시키는 단계;

상기 CMOS 구조체 내의 제 1 극성을 지니는 드레인 영역 및 제 2 극성을 지니는 소스 영역에 대응되는 절연층 영역에 제 1 비아홀 및 제 2 비아홀을 형성시키고 상기 제 1 비아홀 및 제 2 비아홀에 전도성 물질을 채우는 단계; 및

상기 절연층, 제 1 비아홀 및 제 2 비아홀 상부에 하부 전극, 압전 영역 및 상부 전극을 순차적으로 형성시키는 단계;를 포함하는 것을 특징으로 한다.

본 발명에 있어서, 상기 (나) 단계의 상기 압전 영역은, PZT, PST, Quartz, (Pb, Sm)TiO₃, PMN(Pb(MgNb)O₃)-PT (PbTiO₃), PVDF 또는 PVDF-TrFe 중 적어도 어느 하나를 포함하여 형성시킨다.

본 발명에 있어서, 상기 (라) 단계의 상기 지문 접촉층은, 인체의 지문을 이루는 피부 조직과 유사한 어쿠스틱 임피던스 값을 지니는 폴리 우레탄, 폴리 스티렌 또는 러버 등의 폴리머 재료를 포함하여 형성시킬 수 있다.

이하, 도면을 참조하여 본 발명에 따른 지문 인식 센서에 대해 보다 상세히 설명하고자 한다.

도 2는 본 발명에 의한 지문 인식 센서의 일실시예를 나타낸 도면이다. n-형 또는 p-형 기판(substrate) 상에 NMOS 와 PMOS의 구조가 형성된 CMOS(complementary metal oxide semiconductor) 구조가 본 발명에 의한 지문 인식 센서의 하부 구조로 형성되어 있다. 이를 간단하게 설명하면 다음과 같다. 여기서는 n-형 기판을 사용한 경우를 예로 든다. n-형 기판(21)의 표면의 일측 표면 부위에는 p-형 도펀트가 도핑된 p-형 도핑층(23)이 형성되어 있다. 상기 p-형 도핑층(23)이 형성된 영역의 표면 부위에는 n-형 소스(22a) 및 n-형 드레인(22b)이 형성되어 있다. 그리고, 상기 n-형 기판(21)의 반대쪽 표면에는 p-형 소스(24a) 및 드레인(24b)이 형성되어 있다. 상기 n-형 기판(21) 상에는 얇은 제 1 절연층(25a)가 형성되어 있다.

상기 제 1 절연층(25a) 상에는 n-형 소스(22a) 및 n-형 드레인(22b)이 형성된 부위에 대응되는 영역에 제 1 게이트(27a)가 형성되며, p-형 소스(24a) 및 드레인(24b)이 형성된 부위에 대응되는 영역에 제 2 게이트(27b)가 형성되어 있다. 상기 제 1 절연층(25a) 상에는 n-형 소스(22a)와 전기적으로 연결된 제 1 전극(26a)이 형성되어 있으며, 이를 위해 제 1 절연층의 n-형 소스(22a)가 형성된 부위의 일부는 제거된다. 그리고, 상기 제 1 절연층(25a) 상에는 p-형 드레인(24b)와 전기적으로 연결된 제 2 전극(26b)이 형성되어 있으며, 이를 위해 p-형 드레인(24b)이 형성된 제 1 절연층의 부위의 일부는 제거된다.

상기와 같은 CMOS 구조체, 즉 상기 제 1 절연층(25a), 제 1, 2 게이트(27a, 27b) 및 제 1, 2 전극(26a, 26b) 상에는 제 2 절연층(25b)이 형성되어 있다. 그리고, 상기 n-형 드레인(22b) 및 상기 p-형 소스(24a)가 형성된 부위의 제 1 절연층(25a) 및 제 2 절연층(25b)을 관통하여 형성된 부위에는 전도성 물질로 채워진 비아홀 영역(28a, 28b)이 형성되어 있다.

상기한 내용이 본 발명에 의한 지문 인식 센서의 하부 구조이다. 이는 일반적으로 사용되는 CMOS 구조체의 n-형 드레인(22b) 및 p-형 소스(24a)가 형성된 부위의 절연층(25a, 25b)을 관통시켜 전도성 물질로 채워진 제 1 및 제 2 비아홀 영역(28a, 28b)을 형성시킨 구조를 지닌 것이다.

이하, 본 발명에 의한 지문 인식 센서의 일실시예의 상부 구조에 대해 설명한다. 상기 제 1 및 제 2 비아홀 영역(28a 및 28b)의 전도성 물질과 전기적으로 연결되며, 상기 제 2 절연층(25b) 상의 양 측면을 제외한 영역에 하부 전극(31)이 형성되어 있다. 그리고, 상기 하부 전극(31) 상에 압전 영역(32)이 형성되며, 그 상부에 상부 전극(33)이 형성되어 있다. 마지막으로, 상기 제 2 절연층(25b)의 상부, 상기 하부 전극(31), 압전 영역(32) 및 상기 상부 전극(33)을 둘러싸며 지문 접촉층(34)(fingerprint contact layer)이 형성된다. 여기서, 상기 압전 영역(32)은 일반적으로 사용되는 PZT 등의 압전 재료로 이루어져 있다. 그리고, 상기 지문 접촉층(34)은 인체의 지문을 구성하는 인체 조직의 어쿠스틱 임피던스(acoustic impedance) 값과 유사한 재료를 포함하여 형성된 것이다. 예를 들어 폴리 우레탄, 폴리 스티렌 또는 러버 등의 폴리머 재료가 사용될 수 있다.

상기한 바와 같은 하부 구조 및 상부 구조를 포함하는 것이 본 발명에 의한 지문 인식 센서의 일실시예이다. 이는 지문 인식 센서의 단위 소자를 나타낸 것이다. 본 발명에 의한 지문 인식 센서는 이러한 단위 소자들의 집합체인 M×N 형태의 매트릭스 구조의 어레이 형태로 사용될 수 있다.

본 발명에 의한 지문 인식 센서 어레이는 하부 구조 상에 하부 전극(31), 압전 영역(32) 및 상부 전극(33)을 포함하는 지문 인식 센서의 단위 소자들의 집합체이다. 본 발명에 의한 지문 인식 센서 어레이의 단위 소자의 크기, 즉 단위 소자의 상부 구조의 폭은 크기는 약 50 마이크로미터 이하이다. 500dpi 이상의 지문 이미지를 얻기 위해서는 지문 인식 센서의 단위 소자에서의 공진 주파수가 30MHZ 이상이 되어야 하므로, 단위 소자의 크기는 50 마이크로미터 이하가 되어야 한다.

상기한 형태로 이루어진 본 발명에 의한 지문 인식 센서의 동작 원리에 대해 도 3a 내지 도 3e를 참조하여 보다 상세히 설명하고자 한다. 도 3a는 본 발명에 의한 지문 인식 센서 어레이에 손가락, 보다 구체적으로는 손가락 단부의 피부 돌출부인 지문을 접촉한 경우를 나타낸 도면이다. 하부 전극(31)과 상부 전극(33)에서 인가된 전원에 의해 압전 영역(32)에서 초음파(↓)가 발생하게 된다.

압전 영역(32)에서 발생한 초음파들중 수직 방향으로 진행한 것들이 본 발명에 의한 지문 인식 과정에서 사용되는 것이다. 인체의 지문이 지문 접촉층(34)에 접촉하지 않은 상태에서는 상기 지문 접촉층(34)의 표면 부위에서 초음파들이 대부분 반사된다. 이는 지문 접촉층(34)의 표면과 대기(air)와의 어쿠스틱 임피던스(acoustic impedance) 값의 차이가 크기 때문이다.

반면, 인체의 지문이 지문 접촉층(34)에 접촉한 경우에는 도 3a와 같은 형태를 나타낸다. 즉, 지문의 돌출부가 본 발명에 의한 지문 인식 센서 어레이 내의 단위 소자의 표면과 대응되는 지문 접촉층(34)의 표면에 접촉되지 않은 경우를 나타낸 것이, 도 3a의 A 영역이다. 즉, A는 인체 지문의 돌출부 사이의 오목부 위치를 나타내며, 압전 영역(32)에서 발생한 초음파는 지문 접촉층(34) 표면에서 반사되어 다시 본 발명에 의한 지문 인식 센서 내로 되돌아 오게 된다. 이를 나타낸 것이 도 3b이다.

그리고, B 영역은 본 발명에 의한 지문 인식 센서의 단위 소자의 표면에 일부 접촉하고 있는 지문 부위를 나타낸 것이다. 이 경우, 지문 접촉층(34)과 지문 돌출부가 접촉하고 있는 부분은 서로 비슷한 어쿠스틱 임피던스 값을 지니게 되어 초음파는 그대로 통과를 한다. 그러나, 일부의 지문 접촉층(34)이 지문 돌출부와 접촉하고 있지 않으므로, 일부의 반사가 일어나게 된다. 이를 도 3c에 나타내었다. 그리고, 본 발명에 의한 지문 인식 센서 단위 소자의 지문 접촉층(34) 전 표면과 지문의 돌출부가 접촉하고 있는 경우에는 대부분의 초음파가 인체 조직으로 흡수되어 반사하는 초음파는 거의 없다. 이를 나타낸 것이 도 3a의 C 영역이며, 도 3d에는 초음파가 반사 없이 통과하는 것을 나타내었다.

도 3e는 본 발명에 의한 지문 인식 센서의 작동에 관한 회로도도를 나타낸 도면이다. 즉, CMOS 구조를 채용하여, 초음파를 발생시키는 전위를 인가하여 인가부의 스위치를 열어두고, 발생한 초음파가 반사된 경우, 그 전위 값을 측정하는 것을 나타내었다. 이에 따라, 지문이 접촉한 부위의 센서는 반사된 초음파에 의한 신호를 입력받아, 제어부(미도시)로 보내게 된

다. 따라서, 어레이 구조의 지문 인식 센서의 각 단위 소자에서의 신호를 분석하여, 인체의 손가락 부위의 돌출부가 접촉된 부위에 위치하는 지문 인식 센서의 위치값을 계산하여, 지문을 결정하게 된다. 이와같이 검출된 지문은 상기 도 1a에 도시된 지문 인증 시스템에 따라 처리된다.

이하, 도면을 참조하여 본 발명에 의한 지문 인식 센서의 제조 방법의 일실시예에 대해 보다 상세히 설명하고자 한다. 도 4a 내지 도 4g는 본 발명에 의한 지문 인식 센서의 제조 방법에 관한 도면이다.

도 4a에서는 일반적인 CMOS 구조를 나타내고 있다. 이와 같은 CMOS 형태의 소자는 종래 기술에 의해 제조될 수 있으며, 이에 대한 상세한 설명은 생략한다. 다만, 여기서 기판(21)은 제 1 극성으로 도핑된 것을 사용한다. 즉, n-형 또는 p-형 도펀트를 도핑하여 n-형 기판 또는 p-형 기판을 형성시킬 수 있으며, 본 발명에서는 n-형 기판을 사용한 것을 예를 들어 설명한다.

도 4a를 참조하여 CMOS 구조를 설명하면 다음과 같다. n-형 기판(21)의 표면의 일측 표면 부위에는 상기 기판(21)과는 반대 극성, 즉 제 2 극성으로 도핑된 영역이 형성되어 있다. 상기 기판이 n-형으로 도핑된 것이므로, p-형 도펀트가 도핑된 p-형 도핑층(23)이 형성된 것으로 설명한다. 상기 p-형 도핑층(23)이 형성된 영역의 표면 부위에는 n-형 소스(22a) 및 n-형 드레인(22b)이 형성되어 있다. 그리고, 상기 n-형 기판(21)의 반대쪽 표면에는 p-형 소스(24a) 및 드레인(24b)이 형성되어 있다. 상기 n-형 기판(21) 상에는 얇은 제 1 절연층(25a)가 형성되어 있다.

상기 제 1 절연층(25a) 상에는 n-형 소스(22a) 및 n-형 드레인(22b)이 형성된 부위에 대응되는 영역에 제 1 게이트(27a)가 형성되며, p-형 소스(24a) 및 드레인(24b)이 형성된 부위에 대응되는 영역에 제 2 게이트(27b)가 형성되어 있다. 상기 제 1 절연층(25a) 상에는 n-형 소스(22a)와 전기적으로 연결된 제 1 전극(26a)이 형성되어 있으며, 이를 위해 제 1 절연층의 n-형 소스(22a)가 형성된 부위의 일부는 제거된다. 그리고, 상기 제 1 절연층(25a) 상에는 p-형 드레인(24b)과 전기적으로 연결된 제 2 전극(26b)이 형성되어 있으며, 이를 위해 p-형 드레인(24b)이 형성된 제 1 절연층의 부위의 일부는 제거된 형태를 나타낸다.

상기와 같은 구조를 형성시킨 뒤, 도 4b에 나타낸 바와 같이, 그 상부에 보호층의 역할을 하는 제 2 절연층(25b)을 0.01 내지 0.1 μ m의 두께로 형성시킨다. 이때에는 PECVD(plasma enhanced chemical vapor deposition) 등에 의해 산화 실리콘 막 등을 형성시킨다. 이에 따라, 상기 제 1, 2 전극(26a, 26b), 제 1, 2 게이트(27a, 27b) 및 제 1 절연층(25a) 상에 제 2 절연층(25b)이 도포된 형태를 나타낸다.

다음으로, 도 4c에 나타낸 바와 같이, 상기 n-형 드레인(22b) 및 p-형 소스(24a)가 형성된 부위까지 상기 제 2 절연층을 습식 에칭(wet etching) 또는 반응성 이온 에칭(reactive ion etching)에 의하여, 제거한다. 이에 의하여, 제 1 비아홀(28a) 및 제 2 비아홀(28b)이 형성된다. 그리고, 도 제 4d와 같이, 상기 제 1 비아홀(28a) 및 제 2 비아홀(28b) 내부에 CVD 또는 스퍼터링(sputtering) 등에 의해 전도성 물질, 예를 들어 텅스텐과 같은 금속 등을 채워 넣는다. 이와 같은 과정에 의하여, 상기 도 2에 기술한 바와 같은 본 발명에 의한 지문 인식 센서의 하부 구조를 형성시킨다.

다음으로, 도 4e와 같이, 본 발명에 의한 지문 인식 센서의 상부 구조를 형성시킨다. 즉, 상기 제 2 절연층(25b) 상부에 Pt, Ti, Pd, Al 또는 Cu와 같은 금속 등을 스퍼터링 또는 CVD 등을 이용하여 약 0.01 내지 1 μ m 두께의 하부 전극(31)을 형성시킨다. 다음으로, 상기 하부 전극(31) 상에 졸-겔 공정 또는 스퍼터링에 의하여 PZT 등의 압전체를 도포하여, 약 0.5 내지 20 μ m 두께의 압전 영역(32)을 형성시킨다. 그리고, 상기 압전 영역(32) 상부에 Pt, Ti, Pd, Al 또는 Cu와 같은 금속 등을 스퍼터링 또는 CVD 등에 의하여 약 0.01 내지 1 μ m 두께의 상부 전극(33)을 형성시킨다.

다음으로, 도 4f에 나타낸 바와 같이, 노광(lithography : 리소그래피) 및 식각(습식 에칭 또는 반응성 이온 에칭)으로 상기 하부 전극(31), 압전 영역(32) 및 상부 전극(33)의 측부를 제거한다. 여기서, 상기 하부 전극(31)은 제 1, 2 비아홀 부위(28a, 28b)를 채우는 전도성 물질과 연결된 구조를 나타내고 있다. 어레이 형태의 지문 인식 센서 제조시 상기 압전 영역(32)은 사각 형태로 가로 세로가 각각 약 50 마이크로 미터 이하가 되도록 제조된다. 따라서, 압전 영역(32)을 형성시킨 후, 노광 및 식각에 의해 소정의 크기로 제조되고, 상기 상부 전극(33)은 어레이를 구성하는 다른 소자의 상부 전극들과 연결되도록 스트라이프 형상으로 제조 된다.

상기 압전 영역(32)은 일반적인 압전체로 사용되는 재료면 어느 것이나 사용 가능하며, 산화물 및 폴리머 계열의 압전 재료를 사용할 수도 있다. 이와 같은 압전 재료의 예를 들면 대표적으로 PZT를 사용할 수 있고, PST, Quartz, (Pb, Sm)TiO₃, PMN(Pb(MgNb)O₃)-PT(PbTiO₃), PVDF 또는 PVDF-TrFe 등이 있다.

다음으로, 도 4g에 나타낸 바와 같이, 상기 제 2 절연층(25b) 상부, 하부 전극(31), 압전 영역(32) 및 상부 전극(33)의 표면에 대해 스핀 코팅 또는 이빔(e-beam)등에 의해, 지문 접촉층(34)을 약 10 μ m 이상의 두께로 형성시킨다. 이와 같은 지문 접촉층(34)은 상기 압전 영역(32)에서 발생하는 초음파의 진로를 안내하는 것으로, 손가락을 이루는 사람의 피부와 어쿠스틱 임피던스 값이 비슷한 것을 사용한다. 예를 들어 폴리 우레탄, 폴리스티렌 또는 러버 등의 폴리머 재료를 사용할 수 있다. 이에 따라서, 본 발명에 의한 지문 인식 센서의 단위 소자 또는 M \times N의 매트릭스 구조를 지니는 어레이 형태의 지문 인식 센서를 제조할 수 있다.

발명의 효과

본 발명에 의하면, 초음파 방식의 지문 인식 센서에서 CMOS 구조체를 채용하여 신호처리를 하고, 그 상부에 초음파 발생을 위한 압전 영역을 도입하여, 그 간단한 방법으로 제조가 가능한 지문 인식 센서를 제공할 수 있다. 그리고, 지문의 인식에 있어서도, 짧은 시간 내에 지문의 인식 및 그 인증 속도가 빠른 지문 인식 센서를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

초음파를 이용한 지문 인식 센서에 있어서,

제 1 극성으로 도핑된 기판에 형성된 CMOS 구조체;

상기 CMOS 구조체 상에 형성된 절연층;

상기 절연층 상의 중앙 영역에 형성된 하부 전극;

상기 하부 전극 상에 형성된 압전 영역;

상기 압전 영역 상에 형성된 상부 전극; 및

상기 하부 전극이 형성되지 않는 영역 상부와 상기 하부 전극, 압전 영역 및 상기 상부 전극을 둘러싸며 형성된 지문 접촉층;을 포함하는 것을 특징으로 하는 지문 인식 센서.

청구항 2.

제 1항에 있어서,

상기 CMOS 구조체는,

제 1 극성으로 도핑된 기판의 일측 표면 내에 제 2 극성으로 도핑된 영역;

상기 제 2 극성으로 도핑된 영역의 표면에 형성되며, 제 1 극성으로 도핑된 소스 및 드레인; 및

상기 제 1 극성으로 도핑된 기판의 타측 표면에 제 2 극성으로 도핑된 소스 및 드레인;을 포함하는 것을 특징으로 하는 지문 인식 센서.

청구항 3.

제 2항에 있어서,

상기 하부 전극은 상기 제 1 극성으로 도핑된 드레인 및 상기 제 2 극성으로 도핑된 소스와 전기적으로 연결된 것을 특징으로 하는 지문 인식 센서.

청구항 4.

제 3항에 있어서,

상기 하부 전극과 상기 제 1 극성으로 도핑된 드레인 및 상기 제 2 극성으로 도핑된 소스는 상기 절연층을 관통하며, 전도성 물질로 채워진 비아 홀에 의해 연결된 것을 특징으로 하는 지문 인식 센서.

청구항 5.

제 1항에 있어서,

상기 압전 영역은,

PZT, PST, Quartz, (Pb, Sm)TiO₃, PMN(Pb(MgNb)O₃)-PT(PbTiO₃), PVDF 또는 PVDF-TrFe 중 적어도 어느 하나를 포함하여 형성된 것을 특징으로 하는 지문 인식 센서.

청구항 6.

제 1항에 있어서,

상기 지문 접촉층은,

인체의 지문을 이루는 피부 조직과 유사한 어쿠스틱 임피던스 값을 지니는 물질을 포함하는 것을 특징으로 하는 지문 인식 센서.

청구항 7.

제 6항에 있어서,

상기 지문 접촉층은 폴리 우레탄, 폴리스티렌 또는 러버 등의 폴리머 재료중 적어도 어느 하나를 포함하는 것을 특징으로 하는 지문 인식 센서.

청구항 8.

제 1항에 있어서,

상기 지문 인식 센서들의 매트릭스 구조의 어레이 형태로 이루어진 것을 특징으로 하는 지문 인식 센서.

청구항 9.

초음파를 이용한 지문 인식 센서의 제조 방법에 있어서,

(가) 제 1 극성으로 도핑된 기판에 CMOS 구조체를 형성시키는 단계;

(나) 상기 제 1 극성으로 도핑된 기판의 상기 CMOS 구조체 상에 절연층을 형성시키고, 상기 절연층 상에 하부 전극, 압전 영역 및 상부 전극을 순차적으로 형성시키는 단계; 및

(다) 상기 절연층 상에 형성된 상기 하부 전극, 압전 영역 및 상부 전극의 양 측부를 제거하는 단계; 및

(라) 상기 절연층의 측상부와 상기 하부 전극, 압전 영역 및 상부 전극의 표면에 지문 접촉층을 형성시키는 단계;를 포함하는 것을 특징으로 하는 지문 인식 센서 제조 방법.

청구항 10.

제 9항에 있어서,

상기 (나) 단계는,

상기 제 1 극성으로 도핑된 기판의 상기 CMOS 구조체 상에 절연층을 형성시키는 단계;

상기 CMOS 구조체 내의 제 1 극성을 지니는 드레인 영역 및 제 2 극성을 지니는 소스 영역에 대응되는 절연층 영역에 제 1 비아홀 및 제 2 비아홀을 형성시키고 상기 제 1 비아홀 및 제 2 비아홀에 전도성 물질을 채우는 단계; 및

상기 절연층, 제 1 비아홀 및 제 2 비아홀 상부에 하부 전극, 압전 영역 및 상부 전극을 순차적으로 형성시키는 단계;를 포함하는 것을 특징으로 하는 지문 인식 센서의 제조 방법.

청구항 11.

제 9항에 있어서,

상기 (나) 단계의 상기 압전 영역은,

PZT, PST, Quartz, (Pb, Sm)TiO₃, PMN(Pb(MgNb)O₃)-PT(PbTiO₃), PVDF 또는 PVDF-TrFe 중 적어도 어느 하나를 포함하여 형성시키는 것을 특징으로 하는 지문 인식 센서의 제조 방법.

청구항 12.

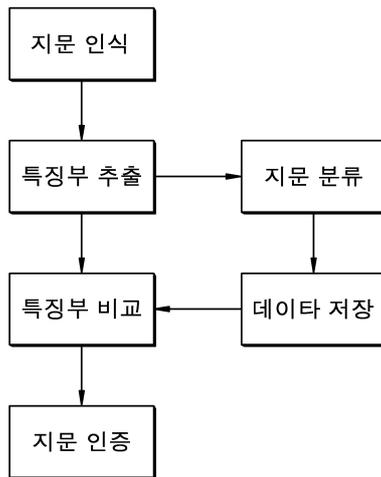
제 9항에 있어서,

상기 (라) 단계의 상기 지문 접촉층은,

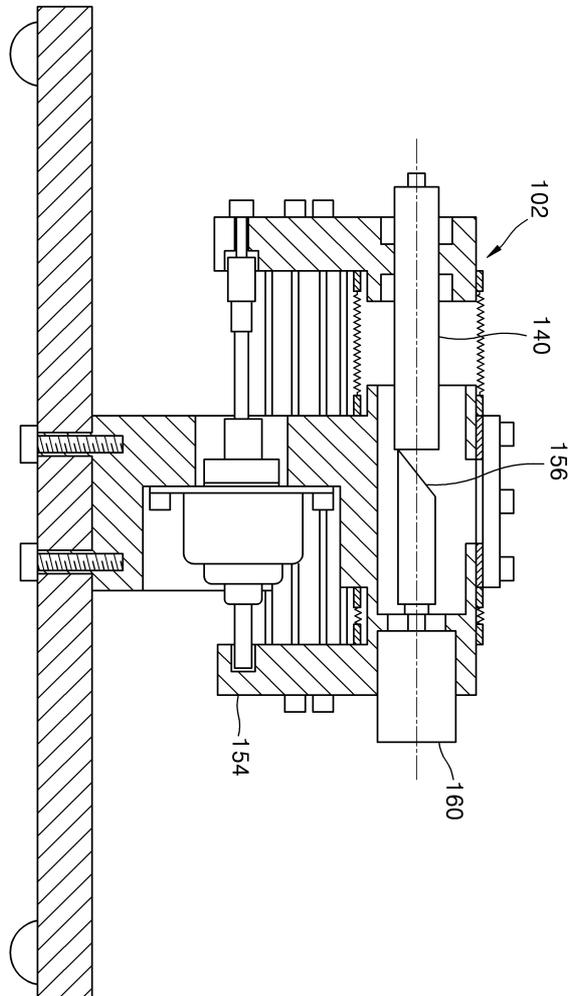
인체의 지문을 이루는 피부 조직과 유사한 어쿠스틱 임피던스 값을 지니는 폴리 우레탄, 폴리 스티렌 또는 러버 등의 폴리머 재료 중 적어도 어느 하나를 포함하여 형성시키는 것을 특징으로 하는 지문 인식 센서의 제조 방법.

도면

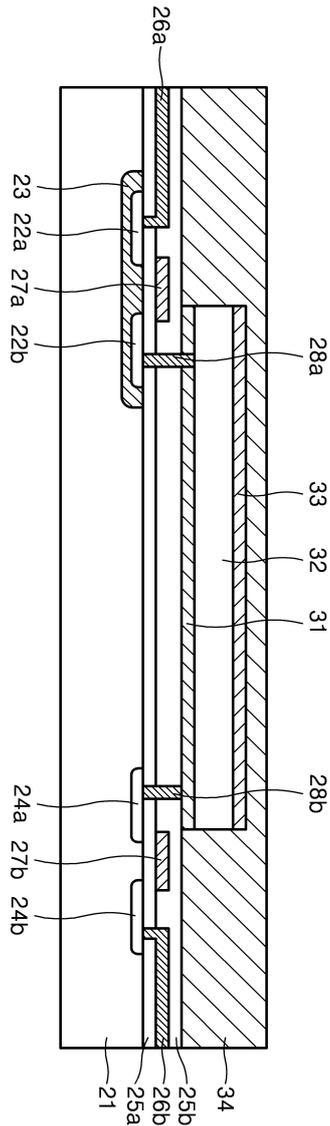
도면1a



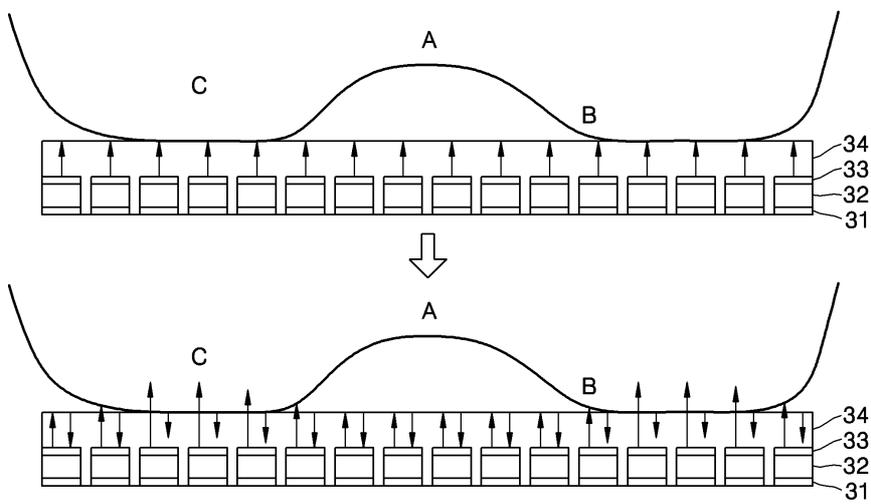
도면1b



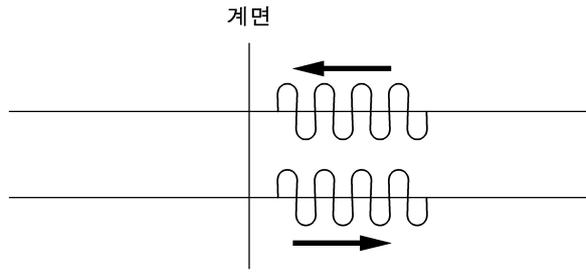
도면2



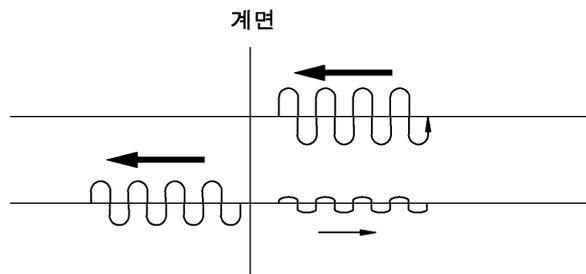
도면3a



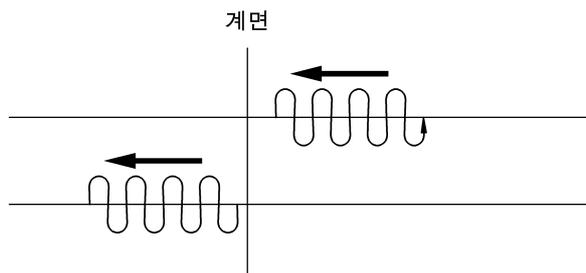
도면3b



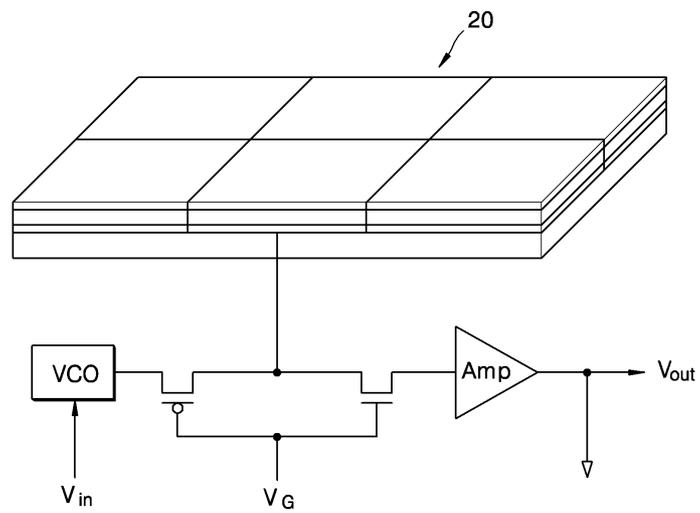
도면3c



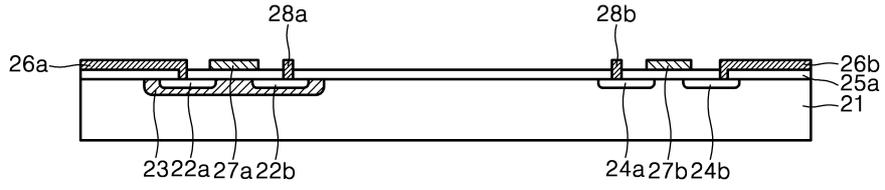
도면3d



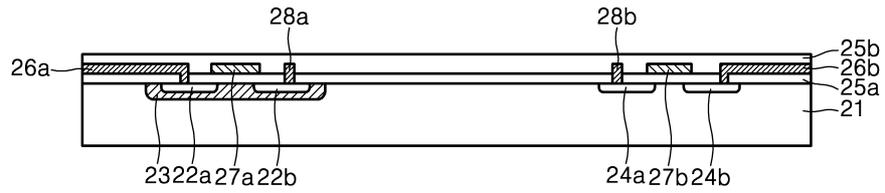
도면3e



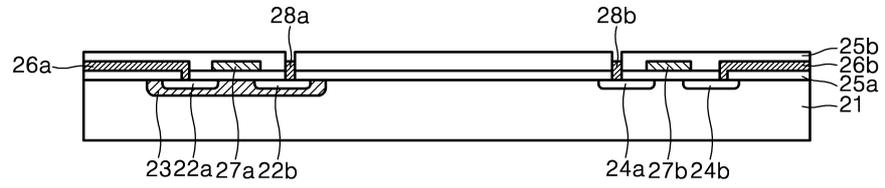
도면4a



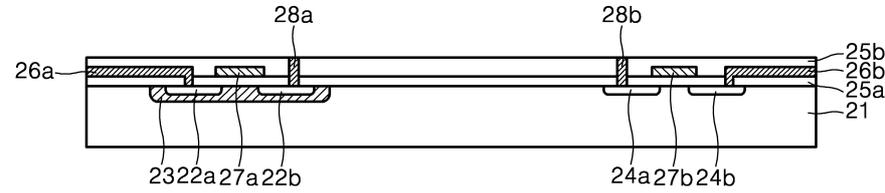
도면4b



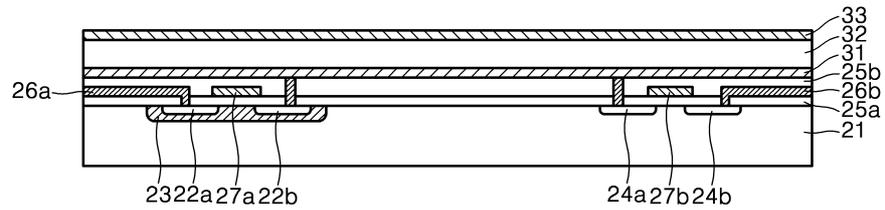
도면4c



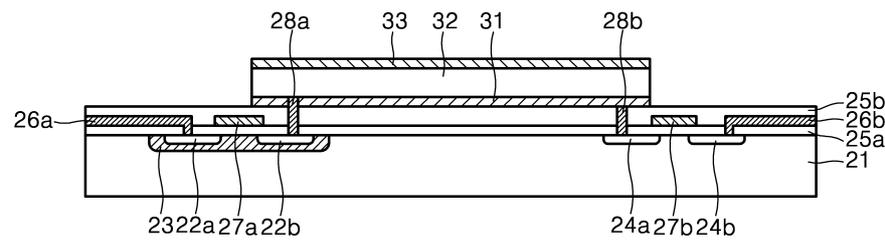
도면4d



도면4e



도면4f



도면4g

