

(52) CPC특허분류

H01L 23/4334 (2013.01)

H01L 23/49811 (2013.01)

H01L 24/13 (2013.01)

H01L 24/16 (2013.01)

H01L 2223/6677 (2013.01)

H01L 2224/131 (2013.01)

H01L 2224/16227 (2013.01)

H01L 2924/10272 (2013.01)

H01L 2924/10329 (2013.01)

명세서

청구범위

청구항 1

패키지로서,

적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기판;

상기 기판에 결합되는 통합 디바이스;

상기 기판 위에 위치되는 캡슐화 층;

상기 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 기판에 결합됨 -; 및

상기 캡슐화 층 위에 위치된 적어도 하나의 금속층을 포함하고,

상기 적어도 하나의 금속층은 상기 패키지에 대한 전자기 간섭(EMI: electromagnetic interference) 차폐부로서 구성되고,

상기 적어도 하나의 금속층은 상기 통합 디바이스의 후면 위에 위치되는, 패키지.

청구항 2

제1 항에 있어서,

상기 적어도 하나의 금속층은 상기 패키지에 대한 컨포멀(conformal) EMI 차폐부로서 구성되고,

상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 패키지에 대한 구획형 EMI 차폐부로서 구성되는, 패키지.

청구항 3

제1 항에 있어서,

상기 적어도 하나의 캡슐화 층 상호 연결부는 적어도 하나의 몰드 관통 비아(TMV: through mold via) 및/또는 적어도 하나의 와이어 본드를 포함하는, 패키지.

청구항 4

제3 항에 있어서,

상기 적어도 하나의 몰드 관통 비아(TMV) 및/또는 상기 적어도 하나의 와이어 본드는 상기 기판의 복수의 상호 연결부들에 결합되는, 패키지.

청구항 5

제1 항에 있어서,

상기 패키지는 상기 기판에 결합되는 복수의 통합 디바이스들을 포함하는, 패키지.

청구항 6

제1 항에 있어서,

상기 적어도 하나의 금속층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 접지에 결합되도록 구성되는, 패키지.

청구항 7

제1 항에 있어서,

상기 적어도 하나의 금속층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면,

(ii) 상기 적어도 하나의 금속층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기판의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 패키지.

청구항 8

제7 항에 있어서,

상기 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 금속층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기판의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 패키지.

청구항 9

제7 항에 있어서,

상기 통합 디바이스에 의해 생성되는 열의 적어도 20%가 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 금속층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기판의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 패키지.

청구항 10

제1 항에 있어서,

상기 기판에 결합되는 제2 통합 디바이스를 더 포함하고,

상기 적어도 하나의 금속층은 상기 제2 통합 디바이스의 후면 위에 위치되고,

상기 적어도 하나의 금속층은 상기 통합 디바이스 및 상기 제2 통합 디바이스에 대한 EMI 차폐부로서 구성되고,

상기 적어도 하나의 금속층은 접지에 결합되도록 구성되고,

상기 적어도 하나의 금속층은 상기 통합 디바이스 및 상기 제2 통합 디바이스로부터 멀리 열을 소산시키도록 추가로 구성되는, 패키지.

청구항 11

제10 항에 있어서,

상기 적어도 하나의 캡슐화 층 상호 연결부는,

상기 통합 디바이스를 적어도 부분적으로 둘러싸는 복수의 몰드 관통 비아(TMV)들; 및

상기 제2 통합 디바이스를 적어도 부분적으로 둘러싸는 복수의 와이어 본드들을 포함하는, 패키지.

청구항 12

제11 항에 있어서,

상기 적어도 하나의 금속층 및 상기 복수의 TMV들은 (i) 상기 통합 디바이스의 후면, (ii) 상기 금속층, (iii) 상기 복수의 TMV들, 및 (iv) 상기 기판의 제1 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되고,

상기 적어도 하나의 금속층 및 상기 복수의 와이어 본드들은 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 금속층, (iii) 상기 복수의 와이어 본드들, 및 (iv) 상기 기판의 제2 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 패키지.

청구항 13

제10 항에 있어서,

상기 통합 디바이스 및 상기 제2 통합 디바이스에 의해 생성되는 열의 적어도 20%는 (i) 상기 적어도 하나의 금속층, (ii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iii) 상기 기판의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 패키지.

청구항 14

제1 항에 있어서,

상기 통합 디바이스는 다이, 무선 주파수(RF: radio frequency) 디바이스, 수동 디바이스, 필터, 커패시터, 인덕터, 저항기, 표면 음향파(SAW: surface acoustic wave) 필터, 벌크 음향파(BAW: bulk acoustic wave) 필터, 프로세서, 메모리, 전력 증폭기, 스위치, 시스템 온 칩(system on chip), 집적 회로 디바이스, MEMS 디바이스, NEMS 디바이스 및/또는 이들의 조합들을 포함하는, 패키지.

청구항 15

제1 항에 있어서,

상기 적어도 하나의 금속층과 상기 통합 디바이스의 후면 사이에 위치되는 적어도 하나의 열 유전체 층을 더 포함하는, 패키지.

청구항 16

제15 항에 있어서,

상기 적어도 하나의 열 유전체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기관의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 패키지.

청구항 17

제15 항에 있어서,

상기 적어도 하나의 금속층, 상기 적어도 하나의 열 유전체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 금속층, (iv) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 상기 기관의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되고,

상기 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 금속층, (iv) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 상기 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 패키지.

청구항 18

제15 항에 있어서,

상기 적어도 하나의 열 유전체 층은 상기 캡슐화 층 위에 위치되고,

상기 적어도 하나의 열 유전체 층은 상기 통합 디바이스의 후면 및 상기 적어도 하나의 캡슐화 층 상호 연결부에 결합되는, 패키지.

청구항 19

제1 항에 있어서,

상기 적어도 하나의 금속층은 상기 캡슐화 층의 측면 표면 및 상기 기관의 측면 표면 위에 위치되는, 패키지.

청구항 20

제1 항에 있어서,

상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 통합 디바이스를 측면에서 둘러싸는 복수의 캡슐화 층 상호 연결부들을 포함하는, 패키지.

청구항 21

장치로서,

적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기관;

상기 기관에 결합되는 통합 디바이스;

상기 기관 위에 위치되는 캡슐화용 수단;

상기 캡슐화용 수단에 위치되는 캡슐화 층 상호 연결용 수단 - 상기 캡슐화 층 상호 연결용 수단은 상기 기관에 결합됨 -; 및

상기 캡슐화용 수단 위에 위치되는 전자기 간섭(EMI) 차폐용 수단을 포함하고,

상기 EMI 차폐용 수단은 상기 통합 디바이스의 후면 위에 위치되는, 장치.

청구항 22

제21 항에 있어서,

상기 캡슐화 층 상호 연결용 수단은 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드를 포함하는, 장치.

청구항 23

제21 항에 있어서,

상기 전자기 간섭(EMI) 차폐용 수단은 적어도 하나의 금속층을 포함하며,

상기 캡슐화 층 상호 연결용 수단은 적어도 하나의 캡슐화 층 상호 연결부를 포함하는, 장치.

청구항 24

제23 항에 있어서,

상기 적어도 하나의 금속층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 접지에 결합되도록 구성되는, 장치.

청구항 25

제23 항에 있어서,

상기 적어도 하나의 금속층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 금속층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기관의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 장치.

청구항 26

제25 항에 있어서,

상기 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 금속층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 장치.

청구항 27

제23 항에 있어서,

상기 적어도 하나의 금속층과 상기 통합 디바이스의 후면 사이에 위치되는 적어도 하나의 열 유전체 층을 더 포함하는, 장치.

청구항 28

제27 항에 있어서,

상기 적어도 하나의 열 유전체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기

기판의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 장치.

청구항 29

제27 항에 있어서,

상기 적어도 하나의 금속층, 상기 적어도 하나의 열 유전체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 금속층, (iv) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 상기 기판의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 장치.

청구항 30

제29 항에 있어서,

상기 통합 디바이스에 의해 생성되는 열의 적어도 20%는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 금속층, (iv) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 상기 기판의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 장치.

청구항 31

제23 항에 있어서,

상기 장치는 음악 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 휴대폰, 스마트폰, 개인 디지털 보조기기, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, 랩톱 컴퓨터, 서버, 사물 인터넷(IoT: internet of things) 디바이스 및 자동차 차량의 디바이스로 이루어진 그룹으로부터 선택된 디바이스를 포함하는, 장치.

청구항 32

패키지로서,

적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기판;

상기 기판에 결합되는 통합 디바이스;

상기 기판 위에 위치되는 캡슐화 층;

상기 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 기판에 결합됨 -; 및

상기 캡슐화 층 위에 위치되는 적어도 하나의 열 유전체 층을 포함하고,

상기 적어도 하나의 열 유전체 층은 상기 통합 디바이스의 후면 위에 위치되는, 패키지.

청구항 33

제32 항에 있어서,

상기 적어도 하나의 열 유전체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 열 유전체 층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기판의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되는, 패키지.

청구항 34

제32 항에 있어서,

상기 적어도 하나의 열 유전체 층은 적어도 하나의 캡슐화 층 상호 연결부 위에 위치되는 트렌치를 포함하는, 패키지.

청구항 35

제32 항에 있어서,

상기 적어도 하나의 캡슐화 층 상호 연결부는 몰드 관통 비아(TMV), 와이어 본드, 금속화 프레임 및/또는 표면 장착형 디바이스(SMD: surface mounted device)를 포함하는, 패키지.

청구항 36

패키지를 제조하기 위한 방법으로서,

적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기판을 제공하는 단계;

상기 기판에 통합 디바이스를 결합하는 단계;

상기 기판 위에 위치된 캡슐화 층을 형성하는 단계;

상기 캡슐화 층에 위치된 적어도 하나의 캡슐화 층 상호 연결부를 형성하는 단계 - 상기 캡슐화 층 상호 연결부는 상기 기판에 결합됨 -; 및

상기 캡슐화 층 위에 적어도 하나의 금속층을 형성하는 단계를 포함하고,

상기 적어도 하나의 금속층은 상기 패키지에 대한 전자기 간섭(EMI) 차폐부로서 구성되고;

상기 적어도 하나의 금속층은 상기 통합 디바이스의 후면 위에 위치되는, 패키지를 제조하기 위한 방법.

청구항 37

제36 항에 있어서,

상기 적어도 하나의 금속층은 상기 패키지에 대한 컨포멀 EMI 차폐부로서 구성되고;

상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 패키지에 대한 구획형 EMI 차폐부로서 구성되는, 패키지를 제조하기 위한 방법.

청구항 38

제36 항에 있어서,

상기 적어도 하나의 캡슐화 층 상호 연결부를 형성하는 단계는 상기 캡슐화 층에 몰드 관통 비아(TMV)를 형성하는 단계 및/또는 적어도 하나의 와이어 본드를 형성하는 단계를 포함하는, 패키지를 제조하기 위한 방법.

청구항 39

제36 항에 있어서,

상기 통합 디바이스의 후면 위에 적어도 하나의 열 유전체 층을 형성하는 단계를 더 포함하고,

상기 적어도 하나의 금속층을 형성하는 단계는 상기 적어도 하나의 금속층을 상기 적어도 하나의 열 유전체 층 위에 형성하는 단계를 포함하는, 패키지를 제조하기 위한 방법.

청구항 40

제39 항에 있어서,

상기 캡슐화 층 위에 적어도 하나의 열 유전체 층을 형성하는 단계를 더 포함하며,

상기 적어도 하나의 열 유전체 층은 상기 적어도 하나의 캡슐화 층 상호 연결부에 결합되는, 패키지를 제조하기 위한 방법.

청구항 41

패키지로서,

적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기판;

상기 기판에 결합되는 통합 디바이스;

상기 기판 위에 위치되는 캡슐화 층;

상기 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 상기 적어도 하나의 캡슐화 층 상호 연결부는 상기 기관에 결합됨 -; 및

상기 캡슐화 층 위에 위치되는 적어도 하나의 유전매체 층(dielectricum layer)을 포함하고,
상기 적어도 하나의 유전매체 층은 상기 통합 디바이스의 후면 위에 위치되는, 패키지.

청구항 42

제41 항에 있어서,
상기 적어도 하나의 유전매체 층은 상기 패키지에 대한 열 관리층으로서 구성되고,
상기 캡슐화 층 상호 연결부는 상기 패키지에 대한 구획형 EMI 차폐부로서 구성되는, 패키지.

청구항 43

제41 항에 있어서,
상기 적어도 하나의 캡슐화 층 상호 연결부는 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드를 포함하는, 패키지.

청구항 44

제41 항에 있어서,
상기 적어도 하나의 유전매체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 접지에 결합되도록 구성되는, 패키지.

청구항 45

제41 항에 있어서,
상기 적어도 하나의 유전매체 층 및 상기 적어도 하나의 캡슐화 층 상호 연결부는 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 유전매체 층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기관의 복수의 상호 연결부들을 통해 상기 통합 디바이스로부터 멀리 열을 소산시키도록 구성되고,
상기 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 상기 통합 디바이스의 후면, (ii) 상기 적어도 하나의 유전매체 층, (iii) 상기 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 상기 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산되는, 패키지.

발명의 설명

기술 분야

[0001] [0001] 본 출원은 2021년 3월 3일자로 미국 특허청에 출원된 정규출원 제17/191,550호에 대한 우선권 및 이익을 주장하며, 그 전체 내용은 이하 전체적으로 완전히 명시된 것처럼 그리고 모든 적용 가능한 목적들을 위해 본 명세서에 참고로 포함된다.

[0002] [0002] 다양한 특징들은 통합 디바이스 및 기관을 포함하는 패키지들과 관련된다.

배경 기술

[0003] 도 1은 기관(102), 통합 디바이스(104) 및 통합 디바이스(106)를 포함하는 패키지(100)를 예시한다. 기관(102)은 적어도 하나의 유전체 층(120), 복수의 상호 연결부들(122) 및 복수의 솔더 상호 연결부들(124)을 포함한다. 복수의 솔더 상호 연결부들(144)은 기관(102) 및 통합 디바이스(104)에 결합된다. 복수의 솔더 상호 연결부들(164)은 기관(102) 및 통합 디바이스(106)에 결합된다. 통합 디바이스들(104 및 106)이 작동할 때, 통합 디바이스들(104 및 106)은 열을 발생시킨다. 열의 축적은 통합 디바이스들(104 및 106)의 성능에 영향을 미칠 수 있다. 이처럼, 통합 디바이스들로부터의 열을 적절하고 적합하게 소산시킬 수 있는 패키지를 제공해야 할 필요성이 지속적으로 제기되고 있다.

발명의 내용

- [0004] [0004] 다양한 특징들은 통합 디바이스 및 기관을 포함하는 패키지들과 관련된다.
- [0005] [0005] 일 예는 기관, 기관에 결합된 통합 디바이스, 기관 위에 위치한 캡슐화 층, 캡슐화 층에 위치한 적어도 하나의 캡슐화 층 상호 연결부 및 캡슐화 층 위에 위치한 적어도 하나의 금속층을 포함하는 패키지를 제공한다. 기관은 적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함한다. 캡슐화 층 상호 연결부는 기관에 결합된다. 적어도 하나의 금속층은 패키지에 대한 전자파 간섭(EMI: electromagnetic interference) 차폐부로서 구성된다. 적어도 하나의 금속층은 통합 디바이스의 후면 위에 위치된다.
- [0006] [0006] 또 다른 예는 기관, 기관에 결합되는 통합 디바이스, 기관 위에 위치되는 캡슐화용 수단, 캡슐화용 수단에 위치되는 캡슐화 층 상호 연결용 수단 및 캡슐화 층 위에 위치되는 전자기 간섭(EMI) 차폐용 수단을 포함하는 장치를 제공한다. 기관은 적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함한다. 캡슐화 층 상호 연결용 수단은 기관에 결합된다. EMI 차폐용 수단은 통합 디바이스의 후면 위에 위치된다.
- [0007] [0007] 또 다른 예는 기관, 기관에 결합되는 통합 디바이스, 기관 위에 위치되는 캡슐화 층, 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 적어도 하나의 캡슐화 층 상호 연결부는 기관에 결합됨 -; 및 캡슐화 층 위에 위치된 적어도 하나의 열 유전체 층을 포함하고, 적어도 하나의 열 유전체 층은 통합 디바이스의 후면 위에 위치되는 패키지를 제공한다. 기관은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함한다.
- [0008] [0008] 또 다른 예는 패키지를 제조하기 위한 방법을 제공한다. 이 방법은 적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함하는 기관을 제공한다. 이 방법은 기관에 통합 디바이스를 결합한다. 이 방법은 기관 위에 위치된 캡슐화 층을 형성한다. 이 방법은 캡슐화 층에 위치된 적어도 하나의 캡슐화 층 상호 연결부를 형성하고, 적어도 하나의 캡슐화 층 상호 연결부는 기관에 결합된다. 이 방법은 캡슐화 층 위에 적어도 하나의 금속층을 형성한다. 적어도 하나의 금속층은 패키지에 대한 전자기 간섭(EMI) 차폐부로서 구성된다. 적어도 하나의 금속층은 통합 디바이스의 후면 위에 위치된다.
- [0009] [0009] 또 다른 예는 기관, 기관에 결합되는 통합 디바이스, 기관 위에 위치되는 캡슐화 층, 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 및 캡슐화 층 위에 위치되는 적어도 하나의 유전매체 층(dielectricum layer)을 포함하는 패키지를 제공한다. 기관은 적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함한다. 캡슐화 층 상호 연결부는 기관에 결합된다. 적어도 하나의 유전매체 층은 패키지에 대한 열 관리층으로서 구성된다. 적어도 하나의 유전매체 층은 통합 디바이스의 후면 위에 위치된다.

도면의 간단한 설명

- [0010] [0010] 다양한 특징들, 성질 및 장점들은 동일한 참조 부호들이 전체에 걸쳐 대응하여 식별되는 도면들과 함께 고려될 때, 이하 개시된 상세한 설명으로부터 명백해질 수 있다.
- [0011] 도 1은 기관 및 통합 디바이스들을 포함하는 패키지의 측면도를 예시한다.
- [0012] 도 2는 기관, 통합 디바이스, 캡슐화 층 및 전자기 간섭(EMI) 차폐부로서 구성된 금속층을 포함하는 패키지의 측면도를 예시한다.
- [0013] 도 3은 기관, 통합 디바이스, 캡슐화 층, 열 유전체 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 다른 패키지의 측면도를 예시한다.
- [0014] 도 4는 기관, 통합 디바이스, 캡슐화 층, 열 유전체 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 다른 패키지의 측면도를 예시한다.
- [0015] 도 5는 기관, 통합 디바이스, 캡슐화 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 다른 패키지의 측면도를 예시한다.
- [0016] 도 6은 기관, 통합 디바이스, 캡슐화 층 및 열 유전체 층을 포함하는 다른 패키지의 측면도를 예시한다.
- [0017] 도 7은 기관, 통합 디바이스, 캡슐화 층 및 열 유전체 층을 포함하는 다른 패키지의 측면도를 예시한다.
- [0018] 도 8은 기관, 통합 디바이스, 캡슐화 층 및 금속화 프레임을 포함하는 다른 패키지의 측면도를 예시한다.

[0019] 도 9는 기관, 통합 디바이스, 캡슐화 층, 및 EMI 차폐부로서 구성된 금속층을 포함하는 패키지의 예시적인 열 흐름을 예시한다.

[0020] 도 10은 기관, 통합 디바이스, 캡슐화 층, 열 유전체 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 패키지의 예시적인 열 흐름을 예시한다.

[0021] 도 11은 기관, 통합 디바이스, 캡슐화 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 패키지의 평면도를 예시한다.

[0022] 도 12a 내지 도 12d는 기관, 통합 디바이스, 캡슐화 층, 열 유전체 층 및 EMI 차폐부로서 구성된 금속층을 포함하는 패키지의 제조를 위한 예시적인 시퀀스를 예시한다.

[0023] 도 13은 기관, 통합 디바이스, 및 제어된 언더컷을 갖는 캡슐화 층을 포함하는 패키지를 제조하기 위한 방법의 예시적인 흐름도를 예시한다.

[0024] 도 14a 내지 도 14c는 기관 제조를 위한 예시적인 시퀀스를 예시한다.

[0025] 도 15는 다이, 통합 디바이스, 통합 수동 디바이스(IPD), 수동 컴포넌트, 패키지 및/또는 본 명세서에 설명된 디바이스 패키지를 통합할 수 있는 다양한 전자 디바이스들을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0011] [0026] 이하의 설명에서는, 본 개시의 다양한 양상들에 대한 완전한 이해를 제공하기 위해 구체적인 상세들이 제공된다. 그러나, 당업자에게는 이러한 특정 상세들 없이도 양상들이 실시될 수 있다는 것이 이해될 것이다. 예를 들어, 회로들은 불필요한 상세로 양상들을 모호하게 하지 않기 위해 블록도들로 도시될 수 있다. 다른 예들에서, 본 개시의 양상들을 모호하게 하지 않기 위해, 잘 알려진 회로들, 구조들 및 기술들은 상세하게 보여지지 않을 수 있다.

[0012] [0027] 본 개시는 기관, 기관에 결합된 통합 디바이스, 기관 위에 위치되는 캡슐화 층, 캡슐화 층에 위치한 적어도 하나의 캡슐화 층 상호 연결부 및 캡슐화 층 위에 위치되는 적어도 하나의 금속층을 포함하는 패키지를 설명한다. 기관은 적어도 하나의 유전체 층 및 복수의 상호 연결부들을 포함한다. 캡슐화 층 상호 연결부는 기관에 결합된다. 패키지는 적어도 하나의 금속층과 통합 디바이스 사이에 위치한 적어도 하나의 열 유전체 층을 또한 포함할 수 있다. 적어도 하나의 금속층은 패키지에 대한 전자기 간섭(EMI) 차폐부로서 구성된다. 적어도 하나의 금속층은 통합 디바이스의 후면 위에 위치된다. 적어도 하나의 금속층은 접지에 결합된다. 통합 디바이스는 정상 작동 시 원치 않는 부산물로서 열을 발생시킨다. 일부 구현예들에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다. 따라서, 본 개시에 설명된 패키지는 패키지를 EMI로부터 보호하고 통합 디바이스에 의해 생성될 수 있는 열을 감소 및 소산시키는 데 도움이 되는 구성을 설명하며, 이는 결과적으로 통합 디바이스 및 패키지가 최적으로 작동하도록 유지하는 데 도움이 된다.

[0013] **전자기 간섭(EMI) 차폐 및 열 소산을 위해 구성된 기관, 통합 디바이스 및 금속층을 포함하는 예시적인 패키지**

[0014] [0028] 도 2는 기관(202), 통합 디바이스(204), 통합 디바이스(206), 통합 디바이스(208), 수동 컴포넌트(207), 캡슐화 층(209) 및 금속층(210)을 포함하는 패키지(200)의 측면도를 예시한다. 일부 구현예들에서, 패키지(200)는 시스템 인 패키지(SiP) 또는 칩 스케일 패키지(CSP)와 같은 집적 회로(IC) 패키지일 수 있다. 일부 구현예들에서, 패키지(200)는 무선 주파수(RF: radio frequency) 필터를 포함하는 무선 주파수 프론트 엔드(RFFE) 패키지로서 구성될 수 있다.

[0015] [0029] 기관(202)은 적어도 하나의 유전체 층(220) 및 복수의 상호 연결부들(221)(예를 들어, 기관 상호 연결부들)을 포함한다. 기관(202)은 기관(202)의 바닥 부분 위에 위치한 솔더 레지스트 층(226)을 또한 포함할 수 있다. 복수의 솔더 상호 연결부들(230)은 기관(202)의 바닥 부분에 결합된다. 복수의 솔더 상호 연결부들(230)은 복수의 상호 연결부들(221)에 결합될 수 있다. 서로 다른 구현예들은 서로 다른 유형들의 기관들을 포함할 수 있다. 기관(202)은 코어형 기관, 코어리스 기관, 세라믹 기관 및/또는 적층형 기관을 포함할 수 있다.

[0016] [0030] 통합 디바이스(204), 통합 디바이스(206), 통합 디바이스(208) 및 수동 컴포넌트(207)(예를 들어, 이산 커패시터)는 기관(202)의 제1 표면(예를 들어, 최상부 표면)에 결합된다. 통합 디바이스(204)는 복수의 솔더 상호 연결부들(240)을 통해 기관(202)의 복수의 상호 연결부들(221)에 결합된다. 통합 디바이스(206)는 복수의

솔더 상호 연결부들(260)을 통해 기관(202)의 복수의 상호 연결부들(221)에 결합된다. 통합 디바이스(208)는 복수의 솔더 상호 연결부들(280)을 통해 기관(202)의 복수의 상호 연결부들(221)에 결합된다. 수동 컴포넌트(207)는 기관(202)의 복수의 상호 연결부들(221)에 결합된다. 일부 구현예들에서, 복수의 필러 상호 연결부들 및 솔더 상호 연결부들은 통합 디바이스(들)(예를 들어, 204, 206, 208)를 복수의 상호 연결부들(221)에 결합시키는 데 사용될 수 있다.

[0017] [0031] 패키지(200)는 또한, 복수의 몰드 관통 비아(TMV: through mold via)들(211) 및 복수의 와이어 본드들(212)을 포함한다. 복수의 TMV들(211) 및/또는 복수의 와이어 본드들(212)은 복수의 캡슐화 층 상호 연결부들(예를 들어, 캡슐화 층 상호 연결용 수단)의 예들이다. 복수의 TMV들(211)은 기관(202)에 결합된다. 특히, 복수의 TMV들(211)은 복수의 상호 연결부들(221)에 결합된다. 유사하게, 복수의 와이어 본드들(212)은 기관(202)에 결합된다. 특히, 복수의 와이어 본드들(212)은 복수의 상호 연결부들(221)에 결합된다. 복수의 몰드 관통 비아(TMV)들(211) 및 복수의 와이어 본드들(212)은 캡슐화 층(209) 내에 위치(예를 들어, 매립)한다. 복수의 몰드 관통 비아(TMV)들(211) 및 복수의 와이어 본드들(212)은 캡슐화 층(209)에 의해 적어도 부분적으로 캡슐화될 수 있다. 복수의 몰드 관통 비아(TMV)들(211) 및/또는 복수의 와이어 본드들(212)은 통합 디바이스(들)(예를 들어, 204, 206, 208) 및 수동 컴포넌트(207)에 대해 측면으로 위치된다.

[0018] [0032] 이하에서 추가로 설명되는 바와 같이, 복수의 몰드 관통 비아들(211) 및/또는 복수의 와이어 본드들(212)은 예를 들어 하나 이상의 통합 디바이스들 주위에 펜스 또는 경계를 형성하기 위해 하나 이상의 통합 디바이스들 주위에 측면으로 위치할 수 있다. 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV들(211), 와이어 본드들(212))는 패키지(200)에 대한 적어도 하나의 구획형 EMI 차폐부로서 구성된다. 복수의 몰드 관통 비아(TMV)들(211) 및/또는 복수의 와이어 본드들(212)은 접지에 결합되도록 구성된다. 복수의 몰드 관통 비아(TMV)들(211) 및/또는 복수의 와이어 본드들(212)은 패키지(200)에 대한 컨포멀(conformal) EMI 차폐부로서 작동하도록 구성된다. 또한, 이하 추가로 설명되는 바와 같이, 복수의 몰드 관통 비아(TMV)들(211) 및/또는 복수의 와이어 본드들(212)은 열 소산을 돕도록(예를 들어, 하나 이상의 통합 디바이스들로부터의 열 소산을 돕도록) 구성된다.

[0019] [0033] 캡슐화 층(209)은 기관(202)의 제1 표면 위에 위치된다. 캡슐화 층(209)은 통합 디바이스들(예를 들어, 204, 206, 208), 수동 컴포넌트(207), 복수의 몰드 관통 비아(TMV)들(211) 및/또는 복수의 와이어 본드들(212)을 적어도 부분적으로 캡슐화할 수 있다. 캡슐화 층(209)은 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV(211), 와이어 본드(212))를 캡슐화할 수 있다. 캡슐화 층(209)은 몰드, 수지 및/또는 에폭시를 포함할 수 있다. 압축 성형 공정, 트랜스퍼 성형 공정 또는 액상 성형 공정이 캡슐화 층(209)을 형성하는 데 사용될 수 있다. 캡슐화 층(209)은 포토 에칭이 가능할 수 있다. 캡슐화 층(209)은 캡슐화용 수단일 수 있다.

[0020] [0034] 금속층(210)은 캡슐화 층(209)의 최상부 표면 및/또는 통합 디바이스들(204 및 206)의 후면에 위치된다. 금속층(210)은 캡슐화 층(209) 및 통합 디바이스들(204 및 206)의 후면에 결합된다. 또한, 금속층(210)은 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합된다. 따라서, 금속층(210)은 적어도 하나의 캡슐화 층 상호 연결부에 결합된다. 금속층(210)은 패키지(200)의 측면 표면 위에 위치된다. 예를 들어, 금속층(210)은 캡슐화 층(209)의 측면 표면 및/또는 기관(202)의 측면 표면에 위치 및/또는 결합된다. 금속층(210)은 하나 이상의 금속층들을 포함할 수 있다.

[0021] [0035] 금속층(210)은 패키지(200)에 대한 전자기 간섭(EMI) 차폐부(예를 들어, EMI 차폐용 수단, 컨포멀 EMI 차폐부, 컨포멀 EMI 차폐용 수단)로서 작동하도록 구성된다. 금속층(210)은 접지에 결합되도록 구성된다. 금속층(210)은 또한 하나 이상의 통합 디바이스들(예를 들어, 204, 206)로부터 전도에 의해 열을 소산시키도록 구성된다.

[0022] [0036] 서로 다른 구현예들은 금속층(210)에 대해 서로 다른 재료들을 사용할 수 있다. 예를 들어, 금속층(210)은 구리를 포함할 수 있다. 일부 구현예들에서, 금속층(210)은 적어도 하나의 유전매체 층(dielectric layer)(예를 들어, 하나 이상의 유전매체 층)으로 대체될 수 있다. 유전매체 층은 본 개시에 설명된 다른 금속층들(예를 들어, 410) 중 임의의 금속층을 대체할 수 있다. 적어도 하나의 유전매체 층은 금속층(예를 들어, 210, 410)에 대해 설명된 것과 동일한 기능을 수행할 수 있다. 적어도 하나의 유전매체 층은 패키지에 대한 열 관리층으로서 구성될 수 있다. 전자기 간섭(EMI) 차폐용 수단은 적어도 하나의 유전매체 층을 포함할 수 있다.

[0023] [0037] 통합 디바이스들(예를 들어, 204, 206)은 열을 발생시키도록 구성된다. 통합 디바이스들에 열이 축적되면, 최적의 통합 디바이스 성능에 미치지 못하게 되고, 그리고/또는 통합 디바이스 고장을 초래할 수 있다. 따라서, 통합 디바이스들로부터 멀리 열을 감소시키고 소산시킬 수 있는 것이 중요하다. 패키지(200)의 설계 및

구성은 금속층(210), 복수의 TMV들(211), 복수의 와이어 본드들(212) 및/또는 복수의 상호 연결부들(221)이 통합 디바이스들로부터 효율적이고 효과적으로 열을 소산시키기 위한 열 경로들을 제공할 수 있도록 되어 있다. 일부 구현예들에서, 통합 디바이스(들)(예를 들어, 204, 206)에 의해 (예를 들어, 개별적으로 및/또는 집합적으로) 생성되는 열의 대부분은 (i) 통합 디바이스(예를 들어, 204, 206)의 후면, (ii) 금속층(210), (iii) 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV(211), 와이어 본드(212)) 및/또는 (iv) 기판(202)의 복수의 상호 연결부들(221)을 통한 열 전도에 의해 소산된다. 일부 구현예들에서, 통합 디바이스(들)(예를 들어, 204, 206)에 의해 (예를 들어, 개별적으로 및/또는 집합적으로) 생성되는 열의 적어도 20%는 (i) 통합 디바이스(예를 들어, 204, 206)의 후면, (ii) 금속층(210), (iii) 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV(211), 와이어 본드(212)) 및/또는 (iv) 기판(202)의 복수의 상호 연결부들(221)을 통한 열 전도에 의해 소산된다. 패키지 내의 예시적인 열 경로들 및/또는 열 플럭스는 이하의 적어도 도 9 및 도 10에서 추가로 예시되고 후술된다.

[0024] [0038] 통합 디바이스(예를 들어, 204, 206, 208)는 다이(예를 들어, 반도체 베어 다이)를 포함할 수 있다. 통합 디바이스는 무선 주파수(RF) 디바이스, 수동 디바이스, 필터, 커패시터, 인덕터, 저항기, 안테나, 송신기, 수신기, 표면 음향파(SAW: surface acoustic wave) 필터, 벌크 음향파(BAW: bulk acoustic wave) 필터, 발광 다이오드(LED) 통합 디바이스, 실리콘 카바이드(SiC) 기반 통합 디바이스, GaAs 기반 통합 디바이스, GaN 기반 통합 디바이스, 프로세서, 메모리, 전력 증폭기, 스위치, 시스템 온 칩(system on chip), 집적 회로 디바이스, 마이크로 전자 기계 시스템(MEMS) 디바이스, 나노 전자 기계 시스템(NEMS) 디바이스 및/또는 이들의 조합들을 포함할 수 있다. 통합 디바이스(예를 들어, 204, 206, 208)는 적어도 하나의 전자 회로(예를 들어, 제1 전자 회로, 제2 전자 회로 등...)를 포함할 수 있다.

[0025] [0039] 예를 들어, 통합 디바이스(예를 들어, 204, 206, 208)가 반도체 집적 회로 다이로서 구성될 때, 통합 디바이스는 기판 및 연산들(예를 들어, 논리 연산들)을 수행하도록 구성된 트랜지스터들을 포함하는 디바이스 레이어를 포함할 수 있다. 다른 예에서, 통합 디바이스(예를 들어, 204, 206, 208)가 베어 다이 필터(예를 들어, SAW 필터, BAW 필터)로서 구성되는 경우, 통합 디바이스는 압전 기판 및 압전 기판 위에 형성되고 위치되며, 적어도 하나의 트랜스듀서(예를 들어, 인터디지털 트랜스듀서(IDT))로서 구성되는 적어도 하나의 금속층을 포함할 수 있다.

[0026] [0040] 도 3은 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지(300)를 도시한다. 패키지(300)는 패키지(200)와 유사하며, 도 2의 패키지(200)와 동일하거나 유사한 컴포넌트들을 포함한다. 패키지(300)는 패키지(200)에 대해 설명한 것과 유사한 방식으로 구성된다. 패키지(300)는 또한 열 유전체 층(310)을 포함한다. 열 유전체 층(310)은 캡슐화 층(209) 및 통합 디바이스들(204 및 206) 위에 위치된다. 열 유전체 층(310)은 캡슐화 층(209)과 금속층(210) 사이에 위치된다. 열 유전체 층(310)은 또한 통합 디바이스들(204 및 206)과 금속층(210) 사이에 위치된다. 열 유전체 층(310)은 캡슐화 층(209)의 최상부 표면, 통합 디바이스(204)(예를 들어, 제1 통합 디바이스)의 후면, 통합 디바이스(206)(예를 들어, 제2 통합 디바이스)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합된다.

[0027] [0041] 열 유전체 층(310)은 전류를 전기적으로 전도하지 않도록 구성되지만, 열 에너지를 효율적으로 전도하도록 구성되는 유전체 층이다. 열 유전체 층(310)은 열등한 전기 전도체이지만, 양호한 또는 평균 이상의 열 전도체이다. 열 유전체 층(310)은 접지를 향한 전자기 결합을 감소시킴으로써 패키지의 성능을 향상시키는 데 도움이 된다. 일부 구현예들에서, 열 유전체 층(310)은 유전 상수(k)가 40 미만이다. 일부 구현예들에서, 열 유전체 층(310)은 유전 상수(k)가 15 미만이다. 일부 구현예들에서, 열 유전체 층(310)은 유전 상수(k)가 10 미만이다. 열 유전체 층(310)은 캡슐화 층(209)의 열 전도도보다 더 높은 열 전도도를 가질 수 있다. 열 유전체 층(310)은 통합 디바이스(예를 들어, 204, 206)의 기판의 열 전도도보다 높은 열 전도도를 가질 수 있다. 통합 디바이스용 기판들의 예들로는, (약 6.69 W/(m·k)의 열 전도도를 갖는) LiTaO₃, (약 4.19 W/(m·k)의 열 전도도를 갖는) LiNbO₃ 및 (약 150 W/(m·k)의 열 전도도를 갖는) 실리콘(Si)이 포함된다. 열 유전체 층(310)은 4 W/(m·k)보다 큰 열 전도도를 가질 수 있다. 열 유전체 층(310)은 내화 탄화물들, 질화물들 및 붕화물들 및/또는 이들의 조합들(예를 들어, 탄화-질화물들)을 포함할 수 있다. 열 유전체 층(310)은 (약 30 W/(m·k)의 열 전도도를 갖는) Al₂O₃와 같은 산화물들을 포함할 수 있다. 열 유전체 층(310)은 약 200 W/(m·k)의 열 전도도를 갖는 AlN을 포함할 수 있다. 열 유전체 층(310)은 하나 이상의 열 유전체 층들을 포함할 수 있음에 유의한다. 유전매체 층은 열 유전체 층(310)과 유사한 특성들을 가질 수 있다.

[0028] [0042] 패키지(300)의 설계 및 구성은 금속층(210), 유전체 층(310), 복수의 TMV들(211), 복수의 와이어 본드들

(212) 및/또는 복수의 상호 연결부들(221)이 열이 통합 디바이스들로부터 효율적이고 효과적으로 소산될 수 있는 열 경로들을 제공할 수 있도록 되어 있다. 일부 구현예들에서, 통합 디바이스(들)(예를 들어, 204, 206)에 의해 (예를 들어, 개별적으로 및/또는 집합적으로) 생성되는 열의 대부분은 (i) 통합 디바이스(예를 들어, 204, 206)의 후면, (ii) 열 유전체 층(310), (iii) 금속층(210), (iv) 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV(211), 와이어 본드(212)) 및/또는 (v) 기판(202)의 복수의 상호 연결부들(221)을 통한 열 전도에 의해 소산된다. 일부 구현예들에서, 통합 디바이스(들)(예를 들어, 204, 206)에 의해 (예를 들어, 개별적으로 및/또는 집합적으로) 생성되는 열의 적어도 20%는 (i) 통합 디바이스(예를 들어, 204, 206)의 후면, (ii) 열 유전체 층(310), (iii) 금속층(210), (iv) 적어도 하나의 캡슐화 층 상호 연결부(예를 들어, TMV(211), 와이어 본드(212)) 및/또는 (v) 기판(202)의 복수의 상호 연결부들(221)을 통해 열 전도에 의해 소산된다. 패키지 내의 예시적인 열 경로들 및/또는 열 플럭스는 이하의 적어도 도 9 및 도 10에 추가로 예시되고 후술된다.

[0029] [0043] 도 4는 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지(400)를 예시한다. 패키지(400)는 패키지(300)와 유사하며, 도 3의 패키지(300)와 동일하거나 유사한 컴포넌트들을 포함한다. 패키지(400)는 패키지(300)에 대해 설명한 것과 유사한 방식으로 구성된다. 도 4에서, 패키지(400)는 캡슐화 층(209)의 측면 표면 및 기판(202)의 측면 표면 위에 위치되지 않는 금속층(410)을 포함한다. 도 4에 도시된 바와 같이, 금속층(410)은 열 유전체 층(310) 및 캡슐화 층(209)의 최상부 표면 위에 위치된다. 금속층(410)은 도 2 및 도 3에 설명된 바와 같이 금속층(210)과 유사하다.

[0030] [0044] 도 5는 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지(500)를 예시한다. 패키지(500)는 패키지(200)와 유사하며, 도 2의 패키지(200)와 동일하거나 유사한 컴포넌트들을 포함한다. 패키지(500)는 패키지(200)에 대해 설명한 것과 유사한 방식으로 구성된다. 도 5에서, 패키지(500)는 캡슐화 층(209)의 측면 표면 및 기판(202)의 측면 표면 위에 위치되지 않는 금속층(410)을 포함한다. 도 5에 도시된 바와 같이, 금속층(410)은 캡슐화 층(209)의 최상부 표면 위에 위치된다. 금속층(410)은 도 2에 설명된 바와 같이 금속층(210)과 유사하다.

[0031] [0045] 도 6은 열 유전체 층을 포함하는 패키지(600)를 예시한다. 패키지(600)는 패키지(300)와 유사하며, 도 3의 패키지(300)와 동일하거나 유사한 컴포넌트들을 포함한다. 패키지(600)는 패키지(300)에 대해 설명한 것과 유사한 방식으로 구성된다. 도 6에서, 패키지(600)는 열 유전체 층(310)을 포함한다. 그러나, 열 유전체 층(310)의 최상부에는 금속층이 없다. 이러한 구성은 접지의 영향을 제한하는 데 도움이 되며, 이는 패키지(600)의 성능을 향상시키는 데 도움이 된다.

[0032] [0046] 도 7은 열 유전체 층을 포함하는 패키지(700)를 예시한다. 패키지(700)는 패키지(600)와 유사하며, 도 6의 패키지(600)와 동일하거나 유사한 컴포넌트들을 포함한다. 패키지(700)는 패키지들(300 및 600)에 대해 설명한 것과 유사한 방식으로 구성된다. 도 7에서, TMV들(211) 및/또는 와이어 본드들(212) 위에 위치되는 열 유전체 층(310)의 부분들이 제거되어, 열 유전체 층(310)에 적어도 하나의 트렌치(711)가 생성된다. 레이저 공정(예를 들어, 레이저 어블레이션)은 열 유전체 층(310)의 부분들을 제거하기 위해 사용될 수 있다. 열 유전체 층(310)의 부분들의 제거는 패키지(700)에 한정되지 않는다. 열 유전체 층(310)의 트렌치(711)는 열 유전체 층(310)을 포함하는 본 개시에 설명된 패키지들 중 임의의 패키지에서 구현될 수 있다.

[0033] [0047] 본 개시는 캡슐화 층에 위치되며, EMI 차폐를 위해 구성되는 TMV들 및/또는 와이어 본드들을 설명한다. 그러나, 일부 구현예들에서, 다른 유형들의 재료들 및/또는 구조들이 EMI 차폐를 위해 사용될 수 있다. 예를 들어, TMV들 및/또는 와이어 본드들은 사전 제작된 금속화 프레임들, 사전 제작된 금속화 벽들, 금속 캔들 및/또는 표면 장착형 디바이스들(SMD: surface mounted device)로 대체될 수 있으며, 그리고/또는 이들과 함께 사용될 수 있다.

[0034] [0048] 도 8은 EMI 차폐를 위해 구성된 서로 다른 재료들 및/또는 구조들을 포함하는 패키지(800)를 예시한다. 패키지(800)는 패키지(300)와 유사하며, 도 3의 패키지(300)와 동일하거나 유사한 컴포넌트들을 포함한다. 그러나, 패키지(800)는 EMI 차폐를 위해 구성된 금속화 프레임(811)을 포함한다. 따라서, 금속화 프레임(811)은 TMV들(211) 및/또는 와이어 본드들(212)의 기능을 대체한다. 금속화 프레임(811)의 부분들 중 일부 또는 전부는 접지에 결합되도록 구성될 수 있다. 금속화 프레임(811)은 하나의 컴포넌트 또는 여러 컴포넌트들일 수 있다. 금속화 프레임(811)은 하나 이상의 재료들을 포함할 수 있다. 금속화 프레임(811)은 하나 이상의 캡슐화 층 상호 연결부들(예를 들어, 캡슐화 층 상호 연결용 수단)의 일 예이다. 금속화 프레임(811)은 리드 프레임 또는 그 부분들을 포함할 수 있다.

[0035] [0049] 도 9 및 도 10은 열 및/또는 열 플럭스에 대한 경로들의 예들을 예시한다. 열 경로 및/또는 열 플럭스

는 모든 가능한 열 경로 및/또는 열 플럭스를 보여주기 위한 것이 아님을 알 수 있다. 대신, 도 9 및 도 10은 단지 패키지들에 대한 하나 또는 다수의 가능한 열 경로들 및/또는 열 플럭스를 보여주기 위한 것이다. 따라서, 열 경로 및/또는 열 플럭스는 도 9 및 도 10에 도시된 것으로 한정되지 않는다.

- [0036] [0050] 도 9는 패키지(200)의 통합 디바이스(204)로부터의 열이 통합 디바이스(204)의 후면을 통해, 금속층(210)을 통해, 적어도 하나의 TMV(211)를 통해, 그리고 기관(202)의 복수의 상호 연결부들(221)을 통해 (예를 들어, 전도에 의해) 어떻게 소산되는지에 대한 일 예를 예시한다. 일부 구현예들에서, 열의 적어도 일부는 적어도 하나의 솔더 상호 연결부(230)를 통해 소산될 수 있다.
- [0037] [0051] 도 9는 또한 패키지(200)의 통합 디바이스(206)로부터의 열이 통합 디바이스(206)의 후면을 통해, 금속층(210)을 통해, 적어도 하나의 와이어 본드(212)를 통해 그리고 기관(202)의 복수의 상호 연결부들(221)을 통해 (예를 들어, 전도에 의해) 어떻게 소산되는지에 대한 일 예를 예시한다. 일부 구현예들에서, 열의 적어도 일부는 적어도 하나의 솔더 상호 연결부(230)를 통해 소산될 수 있다.
- [0038] [0052] 도 10은 패키지(300)의 통합 디바이스(204)로부터의 열이 통합 디바이스(204)의 후면을 통해, 열 유전체 층(310)을 통해, 금속층(210)을 통해, 적어도 하나의 TMV(211)를 통해 그리고 기관(202)의 복수의 상호 연결부들(221)을 통해 (예를 들어, 전도에 의해) 어떻게 소산되는지에 대한 일 예를 예시한다. 일부 구현예들에서, 열의 적어도 일부는 적어도 하나의 솔더 상호 연결부(230)를 통해 소산될 수 있다.
- [0039] [0053] 도 10은 또한 패키지(300)의 통합 디바이스(206)로부터의 열이 통합 디바이스(206)의 후면을 통해, 열 유전체 층(310)을 통해, 금속층(210)을 통해, 적어도 하나의 와이어 본드(212)를 통해 그리고 기관(202)의 복수의 상호 연결부들(221)을 통해 (예를 들어, 전도에 의해) 어떻게 소산되는지에 대한 일 예를 예시한다. 일부 구현예들에서, 열의 적어도 일부는 적어도 하나의 솔더 상호 연결부(230)를 통해 소산될 수 있다. 본 개시에 설명된 다른 패키지들도 유사한 방식으로 열을 소산시킬 수 있다. 따라서, 다른 패키지들은 도 9 및 도 10에 설명된 것과 유사한 방식으로 이동하는 열 플럭스를 가질 수 있다.
- [0040] [0054] 본 개시에 설명된 패키지들의 구성 및 설계를 사용하면, 통합 디바이스(예를 들어, 204, 206)의 접합 온도가 100 켈빈(K) 정도로 감소될 수 있다. 따라서, 예를 들어, 후면이 금속층 또는 열 유전체 층에 결합되지 않는 통합 디바이스는 본 개시에 설명된 바와 같이 후면이 금속층 및/또는 열 유전체 층에 결합되는 동일한 통합 디바이스보다 100 K 더 높은 접합 온도(예를 들어, 통합 디바이스 표면 온도)에 도달할 수 있다. 예를 들어, 후면이 금속층 또는 열 유전체 층에 결합되지 않은 통합 디바이스는 약 300 켈빈의 접합 온도(예를 들어, 통합 디바이스 표면 온도)에 도달할 수 있는 반면, 본 개시에 설명된 바와 같이 후면이 금속층 및/또는 열 유전체 층에 결합된 동일한 통합 디바이스는 190 켈빈의 접합 온도(100 켈빈 초과)의 차이)에 불과할 수 있다. 통합 디바이스의 온도가 낮을수록 통합 디바이스 및 패키지가 더 오랜 기간 동안 최적의 성능을 발휘할 수 있으며, 보다 안정적인 통합 디바이스 및/또는 패키지를 제공하는 데 도움이 된다.
- [0041] [0055] (캡슐화 층 상호 연결부들의 예들인) TMV들(211), 와이어 본드들(212) 및/또는 금속화 프레임(811)의 또 다른 이점은, TMV들(211), 와이어 본드들(212) 및/또는 금속화 프레임(811)이 EMI 차폐부들(예를 들어, 구획형 EMI 차폐부, 구획형 EMI 차폐용 수단)로 구성될 수 있다는 점이다.
- [0042] [0056] 도 11은 캡슐화 층(209) 내에 TMV들(211) 및/또는 와이어 본드들(212)이 어떻게 배열될 수 있는지를 예시하는 패키지(200)의 평면도를 예시한다. 도 8에 도시된 바와 같이, 복수의 TMV들(211)은 기관(202)에 결합되어 복수의 TMV들(211)이 통합 디바이스(204)를 측면에서 둘러싸도록 한다. 복수의 TMV들(211)은 통합 디바이스(204) 주위에 펜스, 경계 및/또는 케이지를 형성한다. 복수의 TMV들(211)은 접지에 결합되도록 구성된다. 통합 디바이스(204) 주위의 TMV들(211)의 크기, 모양, 간격 및/또는 수는 서로 다른 구현예들에 따라 달라질 수 있다. TMV들(211) 사이에 간극들이 존재하더라도, 복수의 TMV들(211)은 여전히 효과적인 EMI 차폐를 제공할 수 있고, 복수의 TMV들(211)은 여전히 통합 디바이스(204)를 측면에서 둘러싸는 것으로 간주될 수 있다.
- [0043] [0057] 도 11에 도시된 바와 같이, 복수의 와이어 본드들(212)은 기관(202)에 결합되어 복수의 와이어 본드들(212)이 통합 디바이스(206)를 측면에서 둘러싸도록 한다. 복수의 와이어 본드들(212)은 통합 디바이스(206) 주위에 펜스, 경계 및/또는 케이지를 형성한다. 복수의 와이어 본드들(212)은 접지에 결합되도록 구성된다. 통합 디바이스(206) 주위의 와이어 본드들(212)의 크기, 모양, 간격 및/또는 수는 서로 다른 구현예들에 따라 달라질 수 있다. 와이어 본드들(212) 사이에 간극들이 존재하더라도, 복수의 와이어 본드들(212)은 여전히 효과적인 EMI 차폐를 제공할 수 있으며, 복수의 와이어 본드들(212)은 여전히 통합 디바이스(206)를 측면에서 둘러싸는 것으로 간주될 수 있다. 일부 구현예들에서, 금속화 프레임(811)은 유사한 방식으로 통합 디바이스를

측면에서 둘러쌀 수 있다. 따라서, 복수의 TMV들(211) 및/또는 복수의 와이어 본드들(212)은 하나 이상의 금속화 프레임(811)으로 대체될 수 있다.

- [0044] [0058] 서로 다른 패키지들은 서로 다른 수의 통합 디바이스들 및 컴포넌트들을 가질 수 있음에 유의한다. 따라서, 패키지는 통합 디바이스들의 수에 의해 제한되지 않는다. 패키지는 2 개를 초과하는 통합 디바이스들을 포함할 수 있다. 또한, 패키지는 EMI 차폐 및 열 소산을 위해 TMV들, 와이어 본드들, 금속화 프레임들 및/또는 SMD들의 서로 다른 조합들을 혼합 및 일치시킬 수 있다. 일부 구현예들에서, EMI 차폐 및 열 소산을 위해 TMV들만 사용할 수도 있다. 일부 구현예들에서는 EMI 차폐 및 열 소산을 위해 와이어 본드들만 사용할 수 있다. 일부 구현예들에서는, 금속화 프레임(들)만이 EMI 차폐 및 열 소산을 위해 사용될 수 있다.
- [0045] [0059] 다양한 패키지들을 설명한 후, 이제 패키지를 제조하기 위한 시퀀스를 아래에 후술할 것이다.
- [0046] **기관, 통합 디바이스 및 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지의 제조를 위한 예시적인 시퀀스**
- [0047] [0060] 도 12a 내지 도 12d는 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지를 제공하거나 제조하기 위한 예시적인 시퀀스를 예시한다. 일부 구현예들에서, 도 12a 내지 도 12d의 시퀀스는 도 3의 패키지(300) 또는 본 개시에 설명된 패키지들(예를 들어, 200, 400, 500, 600, 700, 800) 중 임의의 패키지를 제공하거나 제조하는 데 사용될 수 있다.
- [0048] [0061] 도 12a 내지 도 12d의 시퀀스는 패키지를 제공하거나 제조하는 시퀀스를 단순화 및/또는 명확히 하기 위해 하나 이상의 스테이지들을 결합할 수 있음에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다. 일부 구현예들에서, 공정들 중 하나 이상이 본 개시의 사상을 벗어나지 않고 대체되거나 치환될 수 있다.
- [0049] [0062] 도 12a에 도시된 바와 같이, 스테이지 1은 기관(202)이 제공되거나 제조된 후의 상태를 예시한다. 기관(202)은 적어도 하나의 유전체 층(220), 복수의 상호 연결부들(221)(예를 들어, 트레이스들, 패드들, 비아들) 및 솔더 레지스트 층(226)을 포함한다. 기관의 제조의 예가 도 14a 내지 도 14c에 도시되고 설명되어 있다. 기관의 제조는 적층 공정 및 도금 공정을 포함할 수 있다. 기관의 제조를 위한 공정들의 예들로는 세미 애디티브 공정(SAP) 및 변형된 세미 애디티브 공정(mSAP)이 포함된다. 그러나 서로 다른 구현예들은 기관을 서로 다르게 제조할 수 있다. 서로 다른 구현예들에 따라 서로 다른 유형들의 기관들(예를 들어, 코어리스 기관, 코어 기관, 임베디드 트레이스 기관(ETS), 라미네이트 기관, 세라믹 기관)을 제공할 수 있다.
- [0050] [0063] 스테이지 2는 디바이스 및/또는 컴포넌트들이 기관(202)에 결합된 후의 상태를 예시한다. 예를 들어, 통합 디바이스(204)는 복수의 솔더 상호 연결부들(240)을 통해 기관(202)에 결합된다. 통합 디바이스(206)는 복수의 솔더 상호 연결부들(260)을 통해 기관(202)에 결합된다. 통합 디바이스(208)는 복수의 솔더 상호 연결부들(280)을 통해 기관(202)에 결합된다. 수동 컴포넌트(207)(예를 들어, 커패시터)는 기관(202)에 결합될 수 있다. 픽 앤 플레이스 공정은 디바이스 및/또는 컴포넌트들을 결합하기 위해 사용될 수 있다. 리플로우 솔더 공정은 통합 디바이스(들) 및/또는 컴포넌트(들)를 결합하기 위해 사용될 수 있다.
- [0051] [0064] 스테이지 3은 와이어 본딩 후의 상태를 예시한다. 와이어 본딩 동안, 복수의 와이어 본드들(212)이 기관(202)에 결합될 수 있다. 복수의 와이어 본드들(212)은 복수의 상호 연결부들(221)에 결합될 수 있다. 복수의 와이어 본드들(212)은 적어도 하나의 통합 디바이스(예를 들어, 206)를 측면에서 둘러쌀 수 있다. 금속화 프레임(예를 들어, 811)이 사용되는 경우, 금속화 프레임은 기관(202)에 결합될 수 있다.
- [0052] [0065] 도 12b에 도시된 바와 같이, 스테이지 4는 기관(202), 통합 디바이스(204) 및 통합 디바이스(206) 위에 형성되는 캡슐화 층(209)을 예시한다. 캡슐화 층(209)은 캡슐화용 수단일 수 있다. 압축 성형 공정, 트랜스퍼 성형 공정, 또는 액상 성형 공정이 캡슐화 층(209)을 형성하는 데 사용될 수 있다. 캡슐화 층(209)은 적어도 부분적으로 통합 디바이스(204), 통합 디바이스(206) 및 와이어 본드들(212)을 캡슐화할 수 있다.
- [0053] [0066] 스테이지 5는 캡슐화 층(209)의 부분들이 제거된 후의 상태를 예시한다. 캡슐화 층(209)은 연삭 공정을 통해 제거될 수 있다. 일부 구현예들에서, 캡슐화 층(209)의 일부가 연삭되어 캡슐화 층(209)이 하나 이상의 통합 디바이스들의 후면과 평면이 되도록 할 수 있다. 캡슐화 층(209)은 적어도 부분적으로 통합 디바이스(204), 통합 디바이스(206) 및 와이어 본드들(212)을 캡슐화할 수 있다.
- [0054] [0067] 스테이지 6은 캡슐화 층(209)에 복수의 캐비티들(911)이 형성된 후의 상태를 예시한다. 레이저 공정 및/또는 에칭 공정이 복수의 캐비티들을 형성하는 데 사용될 수 있다. 캐비티들(911)은 캡슐화 층(209)을 통해

연장되어 기관(202)의 일부를 노출시킬 수 있다.

- [0055] [0068] 도 12c에 도시된 바와 같이, 스테이지 7은 캡슐화 층(209)의 복수의 캐비티들(911)에 복수의 TMV들(211)이 형성된 후의 상태를 예시한다. 도금 공정은 복수의 TMV들(211)에 사용될 수 있다. 복수의 TMV들(211)은 적어도 하나의 통합 디바이스(예를 들어, 204)를 측면에서 둘러쌀 수 있다. 일부 구현예들에서, 연삭 공정은 캡슐화 층(209)의 부분들, 복수의 와이어 본드들(212)의 부분들 및/또는 TMV들(211)의 부분들을 제거하여, 캡슐화 층(209), 복수의 TMV들(211) 및 복수의 와이어 본드들(212)이 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면과 평면이 되도록 하는 데 사용될 수 있다.
- [0056] [0069] 스테이지 8은 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212) 위에 열 유전체 층(310)이 선택적으로 형성된 후의 상태를 예시한다. 증착 공정은 열 유전체 층(310)을 형성하고, 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합시키는 데 사용될 수 있다. 일부 구현예들에서, 열 유전체 층(310)은 여러 유전체 층들을 포함할 수 있다. 스테이지 8은 도 6에 설명된 바와 같은 패키지(600)를 예시할 수 있다. 일부 구현예들에서, 레이저 공정은 도 7에 설명된 바와 같은 패키지(700)를 제조하기 위해 열 유전체 층(310)의 부분들을 제거하기 위해 사용될 수 있다.
- [0057] [0070] 도 12d에 도시된 바와 같이, 스테이지 9는 금속층(210)이 열 유전체 층(310), 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212) 위에 형성된 후의 상태를 예시한다. 도금 공정 및/또는 스퍼터링 공정은 금속층(210)을 형성하고 열 유전체 층(310)에 결합시키는 데 사용될 수 있다. 열 유전체 층(310)이 없는 경우, 금속층(210)이 형성되고 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합될 수 있다. 도 12d의 스테이지 9의 예에서, 금속층(210)은 또한 선택적으로 캡슐화 층(209)의 측면 표면 및 기관(202)의 측면 표면 위에 형성된다. 그러나, 금속층(210)은 서로 다른 구현예들에 의해 패키지 위에 서로 다르게 형성될 수 있다. 전술한 바와 같이, 금속층(210)은 EMI 차폐 및 열 소산을 위해 구성될 수 있다. 스테이지 9는 도 3에 설명된 바와 같은 패키지(300)를 예시할 수 있다.
- [0058] [0071] 스테이지 10은 복수의 솔더 상호 연결부들(230)이 기관(202)에 결합된 후의 상태를 예시한다. 복수의 솔더 상호 연결부들(230)은 리플로우 솔더 공정을 통해 복수의 상호 연결부들(221)에 결합될 수 있다. 스테이지 10은 도 3에 설명된 바와 같은 패키지(300)를 예시할 수 있다.
- [0059] **기관, 통합 디바이스 및 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지를 제조하는 방법의 예시적인 흐름도**
- [0060] [0072] 일부 구현예들에서, EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지의 제조는 여러 공정들을 포함한다. 도 13은 EMI 차폐 및 열 소산을 위해 구성된 금속층을 포함하는 패키지를 제공하거나 제조하기 위한 방법(1300)의 예시적인 흐름도를 예시한다. 일부 구현예들에서, 도 13의 방법(1300)은 본 개시에 설명된 도 3의 패키지(300)를 제공하거나 제조하는 데 사용될 수 있다. 그러나, 방법(1300)은 본 개시에 설명된 패키지들(예를 들어, 200, 400, 500, 600, 700, 800) 중 임의의 패키지를 제공하거나 제조하는 데 사용될 수 있다.
- [0061] [0073] 도 13의 시퀀스는 패키지를 제공하거나 제조하기 위한 방법을 단순화 및/또는 명확화하기 위해 하나 이상의 공정들을 결합할 수 있다는 점에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다.
- [0062] [0074] 방법은 (1305에서) 기관(예를 들어, 202)을 제공한다. 기관은 제공되거나 제조될 수 있다. 기관은 적어도 하나의 유전체 층(220), 복수의 상호 연결부들(221)(예를 들어, 트레이스들, 패드들, 비아들) 및 솔더 레지스트 층(226)을 포함할 수 있다. 기관 제조에 대한 일 예가 도 14a 내지 도 14c에 도시되고 설명되어 있다. 기관의 제조는 적층 공정 및 도금 공정을 포함할 수 있다. 기관의 제조를 위한 공정들의 예들로는 세미 애디티브 공정(SAP) 및 변형된 세미 애디티브 공정(mSAP)이 포함된다. 그러나 서로 다른 구현예들에 따라 기관을 서로 다르게 제조할 수 있다. 서로 다른 구현예들은 서로 다른 유형들의 기관들(예를 들어, 코어리스 기관, 코어형 기관, 임베디드 트레이스 기관(ETS), 라미네이트 기관, 세라믹 기관)을 제공할 수 있다. 도 12a의 스테이지 1은 기관의 일 예를 예시하고 설명한다.
- [0063] [0075] 방법은 (1310에서) 적어도 하나의 디바이스(예를 들어, 204, 206, 208)를 기관(예를 들어, 202)에 결합한다. 수동 컴포넌트(예를 들어, 207)는 또한 기관(202)에 결합될 수 있다. 픽 앤 플레이스 공정은 적어도 하나의 통합 디바이스 및 적어도 하나의 컴포넌트를 기관에 결합하는 데 사용될 수 있다. 도 12a의 스테이지 2는

통합 디바이스들 및 컴포넌트를 기판에 결합하는 일 예를 예시하고 설명한다.

- [0064] [0076] 방법은 선택적으로 (1315에서) 와이어 본드들(예를 들어, 212)을 제공한다. 와이어 본드들의 제공은 복수의 와이어 본드들(212)을 기판(202)에 결합하는 것을 포함한다. 복수의 와이어 본드들(212)은 복수의 상호 연결부들(221)에 결합될 수 있다. 복수의 와이어 본드들(212)은 적어도 하나의 통합 디바이스(예를 들어, 206)를 측면에서 둘러쌀 수 있다. 도 12a의 스테이지 3은 와이어 본드들을 제공하는 일 예를 예시하고 설명한다. 일부 구현예들에서, 방법은 (1315에서) 금속화 프레임(예를 들어, 811) 및/또는 SMD들을 기판(202)에 결합할 수 있다.
- [0065] [0077] 방법은 (1320에서) 기판 위에 캡슐화 층(예를 들어, 209)을 형성한다. 캡슐화 층(209)은 기판(202), 통합 디바이스(204) 및 통합 디바이스(206) 위에 형성될 수 있다. 압축 성형 공정, 트랜스퍼 성형 공정, 또는 역상 성형 공정이 캡슐화 층(209)을 형성하는 데 사용될 수 있다. 일부 구현예들에서, 캡슐화 층(209)의 일부가 연삭되어 캡슐화 층(209)이 하나 이상의 통합 디바이스들의 후면과 평면이 되도록 할 수 있다. 캡슐화 층(209)은 적어도 부분적으로 통합 디바이스(204), 통합 디바이스(206) 및 와이어 본드들(212)을 캡슐화할 수 있다. 도 12b의 스테이지들 4 및 5는 캡슐화 층의 형성 및 연삭의 일 예를 예시하고 설명한다.
- [0066] [0078] 이 방법은 (1325에서) 캡슐화 층(예를 들어, 209)에 캐비티들(예를 들어, 911)을 형성한다. 레이저 공정 및/또는 에칭 공정이 복수의 캐비티들(911)을 형성하는 데 사용될 수 있다. 복수의 캐비티들(911)은 캡슐화 층(209)을 통해 연장되어 기판(202)의 일부를 노출시킬 수 있다. 도 12b의 스테이지 6은 캡슐화 층에 캐비티를 형성하는 일 예를 예시하고 설명한다.
- [0067] [0079] 이 방법은 (1330에서) 캡슐화 층의 캐비티들에 적어도 하나의 캡슐화 층 상호 연결부를 형성한다. 캡슐화 층 상호 연결부들의 형성은 캡슐화 층(209)의 복수의 캐비티들(911)에 복수의 TMV들(211)을 형성하는 것을 포함할 수 있다. 도금 공정은 복수의 TMV들(211)에 사용될 수 있다. 복수의 TMV들(211)은 적어도 하나의 통합 디바이스(예를 들어, 204)를 측면에서 둘러쌀 수 있다. 일부 구현예들에서, 연삭 공정은 캡슐화 층(209)의 부분들, 복수의 와이어 본드들(212)의 부분들 및/또는 TMV들(211)의 부분들을 제거하여 캡슐화 층(209), 복수의 TMV들(211) 및 복수의 와이어 본드들(212)이 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면과 평면이 되도록 하는 데 사용될 수 있다. 도 12c의 스테이지 7은 캡슐화 층 상호 연결부들을 형성하는 일 예를 예시하고 설명한다.
- [0068] [0080] 이 방법은 선택적으로 (1335에서) 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212) 위에 열 유전체 층(310)을 형성한다. 증착 공정은 열 유전체 층(310)을 형성하고 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합시키는 데 사용될 수 있다. 일부 구현예들에서, 여러 열 유전체 층들이 형성될 수 있다. 도 12c의 스테이지 8은 열 유전체 층을 형성하는 일 예를 예시하고 설명한다.
- [0069] [0081] 방법은 선택적으로 (1335에서) 열 유전체 층(310), 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212) 위에 금속층(210)을 형성한다. 도금 공정 및/또는 스퍼터링 공정은 금속층(210)을 형성하고 열 유전체 층(310)에 결합시키는 데 사용될 수 있다. 열 유전체 층(310)이 없는 경우, 금속층(210)이 형성되고 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212)에 결합될 수 있다. 도 12d의 스테이지 9의 예에서, 금속층(210)은 또한 캡슐화 층(209)의 측면 표면 및 기판(202)의 측면 표면 위에 선택적으로 형성된다. 이 방법은 여러 금속층들을 형성할 수 있다. 그러나, 금속층(210)은 서로 다른 구현예들에 의해 패키지 위에 서로 다르게 형성될 수 있다. 전술한 바와 같이, 금속층(210)은 EMI 차폐 및 열 소산을 위해 구성될 수 있다. 일부 구현예들에서, 방법은 (1335에서) 캡슐화 층(209), 적어도 하나의 통합 디바이스(예를 들어, 204, 206)의 후면, 복수의 TMV들(211) 및 복수의 와이어 본드들(212) 위에 적어도 하나의 유전매체 층을 형성할 수 있다. 도 12c의 스테이지 9는 EMI 차폐 및 열 소산을 위해 구성된 금속층을 형성하는 일 예를 예시하고 설명한다.
- [0070] [0082] 방법(1300)은 또한 복수의 솔더 상호 연결부들(230)을 기판(202)에 결합시킬 수도 있다. 복수의 솔더 상호 연결부들(230)은 리플로우 솔더 공정을 통해 복수의 상호 연결부들(221)에 결합될 수 있다. 도 12c의 스테이지 10은 기판에 결합된 솔더 상호 연결부들의 일 예를 예시하고 설명한다.
- [0071] **기판 제조를 위한 예시적인 시퀀스**
- [0072] [0083] 도 14a 내지 도 14c는 기판을 제공하거나 제조하기 위한 예시적인 시퀀스를 예시한다. 일부 구현예들에

서, 도 14a 내지 도 14c의 시퀀스는 도 3의 기관(202) 또는 본 개시에 설명된 기관들 중 임의의 기관을 제공하거나 제조하는 데 사용될 수 있다. 전술한 바와 같이, 서로 다른 구현예들은 라미네이트 기관 및 코어리스 기관(예를 들어, 임베디드 트레이스 기관)을 포함하는 서로 다른 기관을 사용할 수 있다. 도 14a 내지 도 14c에 도시된 기관은 사용될 수 있는 가능한 기관의 일 예이다.

- [0073] [0084] 도 14a 내지 도 14c의 시퀀스는 기관을 제공하거나 제조하기 위한 시퀀스를 단순화 및/또는 명확화하기 위해 하나 이상의 스테이지들을 결합할 수 있음에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다. 일부 구현예들에서, 공정들 중 하나 이상이 본 개시의 사상을 벗어나지 않고 대체되거나 치환될 수 있다.
- [0074] [0085] 도 14a에 도시된 바와 같이, 스테이지 1은 캐리어(1400)가 제공된 후의 상태를 예시한다. 캐리어(1400)는 기관일 수 있다.
- [0075] [0086] 스테이지 2는 캐리어(1400) 위에 상호 연결부들(1402)이 형성된 후의 상태를 예시한다. 상호 연결부들(1402)은 복수의 상호 연결부들(221)로부터의 상호 연결부들일 수 있다. 도금 공정은 상호 연결부들(1402)을 형성하는 데 사용될 수 있다.
- [0076] [0087] 스테이지 3은 유전체 층(1420)이 상호 연결부들(1402) 및 캐리어(1400) 위에 형성된 후의 상태를 예시한다. 유전체 층(1420)을 형성하기 위해 증착 및/또는 적층 공정이 사용될 수 있다.
- [0077] [0088] 스테이지 4는 유전체 층(1420)에 하나 이상의 캐비티들(1421)이 형성된 후의 상태를 예시한다. 레이저 공정(예를 들어, 레이저 어블레이션) 또는 포토 에칭 공정(예를 들어, 포토리소그래피 공정)이 하나 이상의 캐비티들(1421)을 형성하는 데 사용될 수 있다.
- [0078] [0089] 스테이지 5는 유전체 층(1420) 위에 상호 연결부들(1422)이 형성된 후의 상태를 예시한다. 상호 연결부들(1422)은 복수의 상호 연결부들(221)로부터의 상호 연결부들일 수 있다. 도금 공정은 상호 연결부들(1422)을 형성하는 데 사용될 수 있다.
- [0079] [0090] 도 14b에 도시된 바와 같이, 스테이지 6은 유전체 층(1420) 위에 유전체 층(1430)이 형성된 후의 상태를 예시한다. 유전체 층(1430)은 유전체 층(1420)과 동일한 재료로 제조될 수 있다. 유전체 층(1430)을 형성하기 위해 증착 및/또는 적층 공정이 사용될 수 있다.
- [0080] [0091] 스테이지 7은 유전체 층(1430)에 하나 이상의 캐비티들(1431)이 형성된 후의 상태를 예시한다. 레이저 공정(예를 들어, 레이저 어블레이션) 또는 포토 에칭 공정(예를 들어, 포토리소그래피 공정)이 하나 이상의 캐비티들(1431)을 형성하는 데 사용될 수 있다.
- [0081] [0092] 스테이지 8은 유전체 층(1430) 위에 상호 연결부들(1432)이 형성된 후의 상태를 예시한다. 상호 연결부들(1432)은 복수의 상호 연결부들(221)로부터의 상호 연결부들일 수 있다. 도금 공정은 상호 연결부들(1432)을 형성하는 데 사용될 수 있다.
- [0082] [0093] 도 14c에 도시된 바와 같이, 스테이지 9는 유전체 층(1440)이 유전체 층(1430) 위에 형성된 후의 상태를 예시한다. 유전체 층(1440)은 유전체 층(1430)과 동일한 재료로 제조될 수 있다. 유전체 층(1440)을 형성하기 위해 증착 및/또는 적층 공정이 사용될 수 있다.
- [0083] [0094] 스테이지 10은 유전체 층(1440) 내에 하나 이상의 캐비티들(1441)이 형성된 후의 상태를 예시한다. 레이저 공정(예를 들어, 레이저 어블레이션) 또는 포토 에칭 공정(예를 들어, 포토리소그래피 공정)이 하나 이상의 캐비티들(1441)을 형성하는 데 사용될 수 있다.
- [0084] [0095] 스테이지 11은 유전체 층(1440) 위에 상호 연결부(1442)가 형성된 후의 상태를 예시한다. 상호 연결부들(1442)은 복수의 상호 연결부들(221)로부터의 상호 연결부들일 수 있다. 도금 공정은 상호 연결부들(1442)을 형성하는 데 사용될 수 있다.
- [0085] [0096] 스테이지 12는 캐리어(1400)가 제거된 후의 상태를 예시한다. 스테이지 12는 기관(202)의 일부를 예시할 수 있다. 유전체 층(220)은 유전체 층들(1420, 1430 및 1440)을 나타낼 수 있다. 상호 연결부들(221)은 상호 연결부들(1402, 1422, 1432 및 1442)을 나타낼 수 있다.
- [0086] [0097] 스테이지들 중 일부는 추가적인 유전체 층들 및/또는 금속층들(예를 들어, 상호 연결부들용)을 형성하기 위해 반복적으로 거듭될 수 있음이 주목된다.

[0087] 예시적인 전자 디바이스들

[0088] 도 15는 전술한 디바이스, 통합 디바이스, 집적 회로(IC) 패키지, 집적 회로(IC) 디바이스, 반도체 디바이스, 집적 회로, 다이, 인터포저, 패키지, 패키지-온-패키지(PoP), 시스템 인 패키지(SiP) 또는 시스템 온 칩(SoC) 중 어느 하나와 통합될 수 있는 다양한 전자 디바이스들을 예시한다. 예를 들어, 휴대 전화 디바이스(1502), 랩톱 컴퓨터 디바이스(1504), 고정 위치 단말 디바이스(1506), 웨어러블 디바이스(1508) 또는 자동차 차량(1510)은 본 명세서에 설명된 바와 같은 디바이스(1500)를 포함할 수 있다. 디바이스(1500)는 예를 들어, 본 명세서에 설명된 디바이스들 및/또는 집적 회로(IC) 패키지들 중 임의의 것일 수 있다. 도 15에 예시된 디바이스들(1502, 1504, 1506 및 1508) 및 차량(1510)은 단지 예시적인 것일 뿐이다. 다른 전자 디바이스들은 또한 모바일 디바이스들, 휴대용 개인 통신 시스템(PCS) 유닛들, 휴대용 데이터 유닛들, 예를 들어 개인 디지털 보조기기들, 위성 위치 확인 시스템(GPS) 지원 디바이스들, 내비게이션 디바이스들, 셋톱 박스들, 음악 플레이어들, 비디오 플레이어들, 엔터테인먼트 유닛들, 고정 위치 데이터 유닛들, 예를 들어 검침 장비, 통신 디바이스들, 스마트폰들, 태블릿 컴퓨터들, 컴퓨터들, 웨어러블 디바이스들(예를 들어, 시계들, 안경들), 사물 인터넷(IoT: internet of things) 디바이스들, 서버들, 라우터들, 자동차 차량들(예를 들어, 자율주행 차량들)에 구현된 전자 디바이스들, 또는 데이터 또는 컴퓨터 명령들을 저장 또는 검색하는 임의의 다른 디바이스들, 또는 이들의 임의의 조합을 포함하는 디바이스들(예를 들어, 전자 디바이스들)의 그룹을 포함하는(그러나, 이에 제한되지 않음) 디바이스(1500)를 특징으로 할 수 있다.

[0089] 도 2 내지 도 11, 도 12a 내지 도 12d, 도 13, 도 14a 내지 도 14c 및/또는 도 15에 예시된 컴포넌트들, 공정들, 특징들 및/또는 기능들 중 하나 이상은 단일 컴포넌트, 공정, 특징 또는 기능으로 재배열 및/또는 결합될 수도 있으며, 또는 여러 컴포넌트들, 공정들 또는 기능들로 구체화될 수도 있다. 추가 요소들, 컴포넌트들, 공정들 및/또는 기능들은 또한 본 개시를 벗어나지 않고 추가될 수 있다. 또한, 도 2 내지 도 11, 도 12a 내지 도 12d, 도 13, 도 14a 내지 도 14c 및/또는 도 15 및 본 개시의 해당 설명은 다이들 및/또는 IC들에 한정되지 않는다는 점에 유의해야 한다. 일부 구현예들에서, 도 2 내지 도 11, 도 12a 내지 도 12d, 도 13, 도 14a 내지 도 14c 및/또는 도 15 및 그 대응하는 설명은 디바이스들 및/또는 통합 디바이스들을 제조, 생성, 제공 및/또는 생산하기 위해 사용될 수 있다. 일부 구현예들에서, 디바이스는 다이, 통합 디바이스, 통합 수동 디바이스(IPD), 다이 패키지, 집적 회로(IC) 디바이스, 디바이스 패키지, 집적 회로(IC) 패키지, 웨이퍼, 반도체 디바이스, 패키지-온-패키지(PoP) 디바이스, 열 소산 디바이스 및/또는 인터포저를 포함할 수 있다.

[0090] 본 개시의 도면들은 다양한 부품들, 컴포넌트들, 물체들, 디바이스들, 패키지들, 통합 디바이스들, 집적 회로들 및/또는 트랜지스터들의 실제 표현들 및/또는 개념적 표현들을 나타낼 수 있음에 유의한다. 일부 예들에서, 도면들은 실체대로 그려지지 않을 수 있다. 일부 예들에서, 명확성을 위해 모든 컴포넌트들 및/또는 부품들이 도시되지 않을 수 있다. 일부 예들에서, 도면들에서 다양한 부품들 및/또는 컴포넌트들의 포지션, 위치, 크기들 및/또는 모양들은 예시적일 수 있다. 일부 구현예들에서, 도면들에서 다양한 컴포넌트들 및/또는 부품들은 선택적일 수 있다.

[0091] 본 명세서에서 "예시적인"이라는 단어는 "예, 사례 또는 예시로서의 역할"을 의미하도록 사용된다. 본 명세서에서 "예시적"으로서 설명된 임의의 구현예 또는 양상은 반드시 본 개시의 다른 양상들보다 선호되거나 유리한 것으로 해석되어야 하는 것은 아니다. 마찬가지로, "양상들"이라는 용어는 본 개시의 모든 양상들이 논의된 특징, 이점 또는 작동 모드를 포함할 것을 요구하지 않는다. 본 명세서에서 "결합된"이라는 용어는 두 물체들 사이의 직접적 또는 간접적 결합(예를 들어, 기계적 결합)을 지칭하기 위해 사용된다. 예를 들어, 물체(A)가 물체(B)에 물리적으로 닿아 있고 물체(B)가 물체(C)에 닿아 있는 경우, 물체들(A와 C)은 - 서로 직접 물리적으로 닿지 않더라도 - 여전히 서로 결합된 것으로 간주될 수 있다. "전기적으로 결합된"이라는 용어는 두 물체들이 직접 또는 간접적으로 결합되어 전류(예를 들어, 신호, 전력, 접지)가 두 물체들 사이를 이동할 수 있음을 의미할 수 있다. 전기적으로 결합된 두 물체들은 두 물체들 사이에 전류가 흐르거나 흐르지 않을 수 있다. "제1", "제2", "제3" 및 "제4"(및/또는 제4를 초과하는 임의의 것)라는 용어들의 사용은 임의적이다. 기술된 컴포넌트들 중 임의의 컴포넌트가 제1 컴포넌트, 제2 컴포넌트, 제3 컴포넌트 또는 제4 컴포넌트일 수 있다. 예를 들어, 제2 컴포넌트로 지칭되는 컴포넌트는 제1 컴포넌트, 제2 컴포넌트, 제3 컴포넌트 또는 제4 컴포넌트일 수 있다. "둘러싸다"라는 용어는 물체가 다른 물체를 부분적으로 둘러싸거나 완전히 둘러쌀 수 있음을 의미한다. "캡슐화하는"이라는 용어는 물체가 다른 물체를 부분적으로 캡슐화하거나 완전히 캡슐화할 수 있음을 의미한다. "최상부"와 "바닥"이라는 용어들은 임의적이다. 최상부에 위치한 컴포넌트는 바닥에 위치한 컴포넌트 위에 위치할 수 있다. 최상부 컴포넌트는 바닥 컴포넌트로 간주될 수 있으며, 그 반대의 경우도 마찬가지이다. 본 개시에 설명된 바와 같이, 제2 컴포넌트 "위에" 위치되는 제1 컴포넌트는 바닥 또는 최상부가 임

의로 정의되는 방식에 따라, 제1 컴포넌트가 제2 컴포넌트의 위 또는 아래에 위치된다는 것을 의미할 수 있다. 다른 예에서, 제1 컴포넌트는 제2 컴포넌트의 제1 표면 위(예를 들어, 상부)에 위치할 수 있고, 제3 컴포넌트는 제2 컴포넌트의 제2 표면 위(예를 들어, 하부)에 위치할 수 있으며, 여기서 제2 표면은 제1 표면과 반대이다. 또한, 본 출원에서 다른 컴포넌트 위에 위치된 하나의 컴포넌트의 맥락에서 사용되는 바와 같은 "위에"라는 용어는 다른 컴포넌트 상에, 그리고/또는 다른 컴포넌트 내에 있는(예를 들어, 컴포넌트의 표면 상에 있거나 컴포넌트에 매립된) 컴포넌트를 의미하는 것으로 사용될 수 있음에 유의해야 한다. 따라서, 예를 들어 제2 컴포넌트 위에 있는 제1 컴포넌트는 (1) 제1 컴포넌트가 제2 컴포넌트 위에 있지만 제2 컴포넌트에 직접 닿지 않고, (2) 제1 컴포넌트가 제2 컴포넌트 상에 (예를 들어, 제2 컴포넌트의 표면 상에) 있고, 및/또는 (3) 제1 컴포넌트가 제2 컴포넌트 내에 (예를 들어, 제2 컴포넌트에 매립되어) 있음을 의미할 수 있다. 제2 컴포넌트 "내에" 위치된 제1 컴포넌트는 부분적으로 제2 컴포넌트 내에 위치되거나 완전히 제2 컴포넌트 내에 위치할 수 있다. 본 개시에서 사용된 바와 같이, "약 '값 X'" 또는 "대략 값 X"라는 용어는 '값 X'의 10% 이내를 의미한다. 예를 들어, 약 1 또는 대략 1의 값은 0.9 내지 1.1 범위의 값을 의미한다.

[0092] [00102] 일부 구현예들에서, 상호 연결부는 두 지점들, 요소들 및/또는 컴포넌트들 사이의 전기적 연결을 허용하거나 용이하게 하는 디바이스 또는 패키지의 요소 또는 컴포넌트이다. 일부 구현예들에서, 상호 연결부는 트레이스, 비아, 패드, 필러, 재분배 금속층 및/또는 언더 범프 금속화(UBM) 층을 포함할 수 있다. 일부 구현예들에서, 상호 연결부는 신호(예를 들어, 데이터 신호), 접지 및/또는 전력에 대한 전기 경로를 제공하도록 구성될 수 있는 전기 전도성 재료이다. 상호 연결부는 하나를 초과하는 요소 또는 컴포넌트를 포함할 수 있다. 상호 연결부는 하나 이상의 상호 연결부들로 정의될 수 있다. 상호 연결부는 회로의 일부일 수 있다. 서로 다른 구현예들은 상호 연결부들을 형성하기 위해 서로 다른 공정들 및/또는 시퀀스들을 사용할 수 있다. 일부 구현예들에서는 화학 기상 증착(CVD) 공정, 물리적 기상 증착(PVD) 공정, 스퍼터링 공정, 스프레이 코팅 및/또는 도금 공정이 상호 연결부들을 형성하는 데 사용될 수 있다.

[0093] [00103] 또한, 본 명세서에 포함되는 다양한 개시들은 순서도, 흐름도, 구조도 또는 블록도로 묘사되는 공정으로서 설명될 수 있음에 유의한다. 순서도는 작업들을 순차적인 공정으로서 설명할 수 있지만, 많은 작업들이 병렬적으로 또는 동시에 수행될 수 있다. 또한 작업들의 순서는 재조정될 수 있다. 공정은 작업들이 완료되면 종료된다.

[0094] [00104] 이하, 본 발명의 이해를 용이하게 하기 위해 추가의 예들을 설명한다.

[0095] [00105] 양상 1: 패키지는 기판, 기판에 결합된 통합 디바이스, 기판 위에 위치된 캡슐화 층, 캡슐화 층에 위치된 적어도 하나의 캡슐화 층 상호 연결부 및 캡슐화 층 위에 위치된 적어도 하나의 금속층을 포함한다. 기판은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함한다. 적어도 하나의 캡슐화 층 상호 연결부는 기판에 결합된다. 적어도 하나의 금속층은 패키지에 대한 전자파 간섭(EMI) 차폐부로서 구성된다. 적어도 하나의 금속층은 통합 디바이스의 후면 위에 위치된다.

[0096] [00106] 양상 2: 양상 1의 패키지에서, 적어도 하나의 금속층은 패키지에 대한 컨포멀 EMI 차폐부로서 구성되고, 적어도 하나의 캡슐화 층 상호 연결부는 패키지에 대한 구획형 EMI 차폐부로서 구성된다.

[0097] [00107] 양상 3: 양상 1 내지 양상 2의 패키지에서, 적어도 하나의 캡슐화 층 상호 연결부는 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드를 포함한다.

[0098] [00108] 양상 4: 양상 3의 패키지에서, 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드는 기판의 복수의 상호 연결부들에 결합된다.

[0099] [00109] 양상 5: 양상 1 내지 양상 4의 패키지에서, 패키지는 기판에 결합된 복수의 통합 디바이스들을 포함한다.

[0100] [00110] 양상 6: 양상 1 내지 양상 5의 패키지에서, 적어도 하나의 금속층 및 적어도 하나의 캡슐화 층 상호 연결부는 접지에 결합되도록 구성된다.

[0101] [00111] 양상 7: 양상 1 내지 양상 6의 패키지에서, 적어도 하나의 금속층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기판의 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.

[0102] [00112] 양상 8: 양상 7의 패키지에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기판의 복수의 상호 연결

부들을 통한 열 전도에 의해 소산된다.

- [0103] [00113] 양상 9: 양상 7의 패키지에서, 통합 디바이스에 의해 생성되는 열의 적어도 20%는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 열 전도에 의해 소산된다.
- [0104] [00114] 양상 10: 양상 1 내지 양상 9의 패키지는, 기관에 결합된 제2 통합 디바이스를 더 포함하며, 적어도 하나의 금속층은 제2 통합 디바이스의 후면 위에 위치되며, 적어도 하나의 금속층은 통합 디바이스 및 제2 통합 디바이스에 대한 EMI 차폐부로서 구성되고, 적어도 하나의 금속층은 접지에 결합되도록 구성되며, 적어도 하나의 금속층은 통합 디바이스 및 제2 통합 디바이스로부터 멀리 열을 소산시키도록 추가로 구성된다.
- [0105] [00115] 양상 11: 양상 10의 패키지에서, 적어도 하나의 캡슐화 층 상호 연결부는 적어도 부분적으로 통합 디바이스를 둘러싸는 복수의 몰드 관통 비아(TMV)들; 및 적어도 부분적으로 제2 통합 디바이스를 둘러싸는 복수의 와이어 본드들을 포함한다.
- [0106] [00116] 양상 12: 양상 11의 패키지에서, 적어도 하나의 금속층 및 복수의 TMV들은 (i) 통합 디바이스의 후면, (ii) 금속층, (iii) 복수의 TMV들, 및 (iv) 기관의 제1 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성되고, 적어도 하나의 금속층 및 복수의 와이어 본드들은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 복수의 와이어 본드들, 및 (iv) 기관의 제2 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.
- [0107] [00117] 양상 13: 양상 10의 패키지에서, 통합 디바이스 및 제2 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 적어도 하나의 금속층, (ii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iii) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.
- [0108] [00118] 양상 14: 양상 1 내지 양상 13의 패키지에서, 통합 디바이스는 다이, 무선 주파수(RF) 디바이스, 수동 디바이스, 필터, 커패시터, 인덕터, 저항기, 표면 음파(SAW) 필터, 벌크 음파(BAW) 필터, 프로세서, 메모리, 전력 증폭기, 스위치, 시스템 온 칩, 집적 회로 디바이스, MEMS 디바이스, NEMS 디바이스 및/또는 이들의 조합들을 포함한다.
- [0109] [00119] 양상 15: 양상 1 내지 양상 15의 패키지는, 적어도 하나의 금속층과 통합 디바이스의 후면 사이에 위치한 적어도 하나의 열 유전체 층을 더 포함한다.
- [0110] [00120] 양상 16: 양상 15의 패키지에서, 적어도 하나의 열 유전체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 통합 디바이스의 열을 소산시키도록 구성된다.
- [0111] [00121] 양상 17: 양상 15 내지 양상 16의 패키지에서, 적어도 하나의 금속층, 적어도 하나의 열 유전체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 금속층, (iv) 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 기관의 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.
- [0112] [00122] 양상 18: 양상 17의 패키지에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 금속층, (iv) 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.
- [0113] [00123] 양상 19: 양상 15 내지 양상 18의 패키지에서, 적어도 하나의 열 유전체 층은 캡슐화 층 위에 위치된다.
- [0114] [00124] 양상 20: 양상 15 내지 양상 19의 패키지에서, 적어도 하나의 열 유전체 층은 통합 디바이스의 후면 및 적어도 하나의 캡슐화 층 상호 연결부에 결합된다.
- [0115] [00125] 양상 21: 양상 1 내지 양상 20의 패키지에서, 적어도 하나의 금속층은 캡슐화 층의 측면 표면 및 기관의 측면 표면 위에 위치된다.
- [0116] [00126] 양상 22: 양상 1 내지 양상 21의 패키지에서, 적어도 하나의 캡슐화 층 상호 연결부는 통합 디바이스 측면에서 둘러싸는 복수의 캡슐화 층 상호 연결부들을 포함한다.
- [0117] [00127] 양상 23: 장치는 기관, 기관에 결합된 통합 디바이스, 기관 위에 위치한 캡슐화용 수단, 캡슐화용 수단

에 위치한 캡슐화 층 상호 연결용 수단 및 캡슐화용 수단 위에 위치한 전자기 간섭(EMI) 차폐용 수단을 포함한다. 기관은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함한다. 캡슐화 층 상호 연결용 수단은 기관에 결합된다. EMI 차폐용 수단은 통합 디바이스의 후면 위에 위치된다.

- [0118] [00128] 양상 24: 양상 23의 장치에서, 캡슐화 층 상호 연결용 수단은 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드를 포함한다.
- [0119] [00129] 양상 25: 양상 23 내지 양상 24의 장치에서, 전자기 간섭(EMI) 차폐용 수단은 적어도 하나의 금속층을 포함하고, 캡슐화 층 상호 연결용 수단은 적어도 하나의 캡슐화 층 상호 연결부를 포함한다.
- [0120] [00130] 양상 26: 양상 25의 장치에서, 적어도 하나의 금속층 및 적어도 하나의 캡슐화 층 상호 연결용 수단은 접지에 결합되도록 구성된다.
- [0121] [00131] 양상 27: 양상 25의 장치에서, 적어도 하나의 금속층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.
- [0122] [00132] 양상 28: 양상 27의 장치에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.
- [0123] [00133] 양상 29: 양상 25의 장치는, 기관에 결합된 제2 통합 디바이스를 더 포함하며, 적어도 하나의 금속층은 제2 통합 디바이스의 후면 위에 위치되며, 적어도 하나의 금속층은 통합 디바이스 및 제2 통합 디바이스에 대한 EMI 차폐부로서 구성되고, 적어도 하나의 금속층은 접지에 결합되도록 구성되며, 적어도 하나의 금속층은 통합 디바이스 및 제2 통합 디바이스로부터 멀리 열을 소산시키도록 추가로 구성된다.
- [0124] [00134] 양상 30: 양상 29의 장치에서, 적어도 하나의 캡슐화 층 상호 연결부는 적어도 부분적으로 통합 디바이스를 둘러싸는 복수의 몰드 관통 비아(TMV)들; 및 적어도 부분적으로 제2 통합 디바이스를 둘러싸는 복수의 와이어 본드들을 포함한다.
- [0125] [00135] 양상 31: 양상 30의 장치에서, 금속층 및 복수의 TMV들은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 복수의 TMV들, 및 (iv) 기관의 제1 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성되고, 적어도 하나의 금속층 및 복수의 와이어 본드들은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 금속층, (iii) 복수의 와이어 본드들, 및 (iv) 기관의 제2 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.
- [0126] [00136] 양상 32: 양상 29의 장치에서, 통합 디바이스 및 제2 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 적어도 하나의 금속층, (ii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iii) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.
- [0127] [00137] 양상 33: 양상 23 내지 양상 32의 장치에서, 통합 디바이스는 다이, 무선 주파수(RF) 디바이스, 수동 디바이스, 필터, 커패시터, 인덕터, 저항기, 표면 음파(SAW) 필터, 벌크 음파(BAW) 필터, 프로세서, 메모리, 전력 증폭기, 스위치, 시스템 온 칩, 집적 회로 디바이스, MEMS 디바이스, NEMS 디바이스 및/또는 이들의 조합들을 포함한다.
- [0128] [00138] 양상 34: 양상 23 내지 양상 33의 장치는, 적어도 하나의 금속층과 통합 디바이스의 후면 사이에 위치되는 적어도 하나의 열 유전체 층을 더 포함한다.
- [0129] [00139] 양상 35: 양상 34의 장치에서, 적어도 하나의 열 유전체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 통합 디바이스로부터 멀리 열을 소산시키도록 구성된다.
- [0130] [00140] 양상 36: 양상 34의 장치에서, 적어도 하나의 금속층, 적어도 하나의 열 유전체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 금속층, (iv) 적어도 하나의 캡슐화 층 상호 연결부, 및 (v) 기관의 복수의 상호 연결부들을 통해 통합 디바이스에서 열을 소산시키도록 구성된다.
- [0131] [00141] 양상 37: 양상 36의 장치에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 금속층, (iv) 적어도 하나의 캡슐화 층 상호

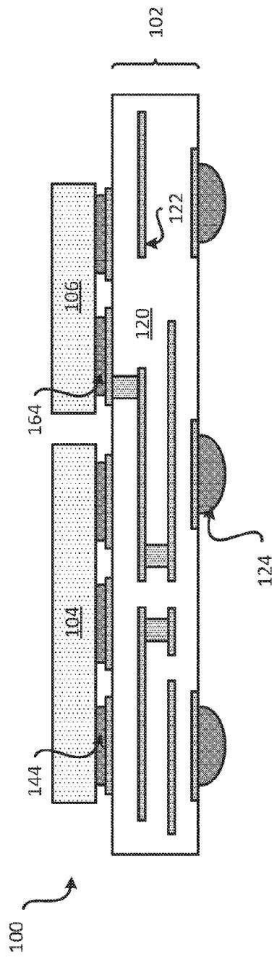
연결부, 및 (v) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.

- [0132] [00142] 양상 38: 양상 34의 장치에서, 적어도 하나의 열 유전체 층은 캡슐화용 수단 위에 위치된다.
- [0133] [00143] 양상 39: 양상 34의 장치에서, 적어도 하나의 열 유전체 층은 통합 디바이스의 후면 및 적어도 하나의 캡슐화 층 상호 연결부에 결합된다.
- [0134] [00144] 양상 40: 양상 23 내지 양상 39의 장치에서, 장치는 음악 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 휴대폰, 스마트폰, 개인 디지털 보조기기, 고정 위치 단말, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, 랩톱 컴퓨터, 서버, 사물 인터넷(IoT) 디바이스 및 자동차 차량의 디바이스로 이루어진 그룹으로부터 선택된 디바이스를 포함한다.
- [0135] [00145] 양상 41: 패키지는 기관, 기관에 결합된 통합 디바이스; 기관 위에 위치되는 캡슐화 층; 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 적어도 하나의 캡슐화 층 상호 연결부는 기관에 결합됨 -; 및 캡슐화 층 위에 위치되는 적어도 하나의 열 유전체 층을 포함하고, 적어도 하나의 열 유전체 층은 통합 디바이스의 후면에 위치된다. 기관은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함한다.
- [0136] [00146] 양상 42: 양상 41의 패키지에서, 적어도 하나의 열 유전체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 열 유전체 층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 통합 디바이스의 열을 소산시키도록 구성된다.
- [0137] [00147] 양상 43: 양상 41 내지 양상 42의 패키지에서, 적어도 하나의 열 유전체 층은 적어도 하나의 캡슐화 층 상호 연결부 위에 위치되는 트렌치를 포함한다.
- [0138] [00148] 양상 44: 양상 41 내지 양상 43의 패키지에서, 적어도 하나의 캡슐화 층 상호 연결부는 몰드 관통 비아(TMV), 와이어 본드, 금속화 프레임 및/또는 표면 장착형 디바이스(SMD)를 포함한다.
- [0139] [00149] 양상 45: 양상 41 내지 양상 44의 패키지에서, 패키지는 기관에 결합된 복수의 통합 디바이스들을 포함한다.
- [0140] [00150] 양상 46: 패키지를 제조한다. 이 방법은 적어도 하나의 유전체 층을 포함하는 기관; 및 복수의 상호 연결부들을 제공한다. 이 방법은 통합 디바이스를 기관에 결합한다. 이 방법은 기관 위에 위치된 캡슐화 층을 형성한다. 이 방법은 캡슐화 층에 위치된 적어도 하나의 캡슐화 층 상호 연결부를 형성하며, 여기서 캡슐화 층 상호 연결부는 기관에 결합된다. 이 방법은 캡슐화 층 위에 적어도 하나의 금속층을 형성한다. 적어도 하나의 금속층은 패키지에 대한 전자기 간섭(EMI) 차폐부로서 구성된다. 적어도 하나의 금속층은 통합 디바이스의 후면에 위치된다.
- [0141] [00151] 양상 47: 양상 46의 방법에서, 적어도 하나의 금속층은 패키지에 대한 컨포멀 EMI 차폐부로서 구성되고, 적어도 하나의 캡슐화 층 상호 연결부는 패키지에 대한 구획형 EMI 차폐부로서 구성된다.
- [0142] [00152] 양상 48: 양상 46 내지 양상 47의 방법에서, 적어도 하나의 캡슐화 층 상호 연결부를 형성하는 것은 캡슐화 층에 몰드 관통 비아(TMV)를 형성하는 것 및/또는 적어도 하나의 와이어 본드를 형성하는 것을 포함한다.
- [0143] [00153] 양상 49: 양상 46 내지 양상 48의 방법은, 통합 디바이스의 후면 위에 적어도 하나의 열 유전체 층을 형성하는 단계를 더 포함하며, 적어도 하나의 금속층을 형성하는 단계는 적어도 하나의 열 유전체 층 위에 적어도 하나의 금속층을 형성하는 단계를 포함한다.
- [0144] [00154] 양상 50: 양상 49의 방법은, 캡슐화 층 위에 적어도 하나의 열 유전체 층을 형성하는 단계를 더 포함하며, 적어도 하나의 열 유전체 층은 적어도 하나의 캡슐화 층 상호 연결부에 결합된다.
- [0145] [00155] 양상 51: 패키지는 기관; 기관에 결합된 통합 디바이스; 기관 위에 위치된 캡슐화 층; 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부 - 적어도 하나의 캡슐화 층 상호 연결부는 기관에 결합됨 -; 및 캡슐화 층 위에 위치된 적어도 하나의 유전매체 층을 포함하고, 적어도 하나의 유전매체 층은 통합 디바이스의 후면 위에 위치된다. 기관은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함한다.
- [0146] [00156] 양상 52: 양상 51의 패키지에서, 적어도 하나의 유전매체 층은 패키지에 대한 열 관리층으로 구성되고, 캡슐화 층 상호 연결부는 패키지에 대한 구획형 EMI 차폐부로서 구성된다.
- [0147] [00157] 양상 53: 양상 51 내지 양상 52의 패키지에서, 적어도 하나의 캡슐화 층 상호 연결부는 적어도 하나의 몰드 관통 비아(TMV) 및/또는 적어도 하나의 와이어 본드를 포함한다.

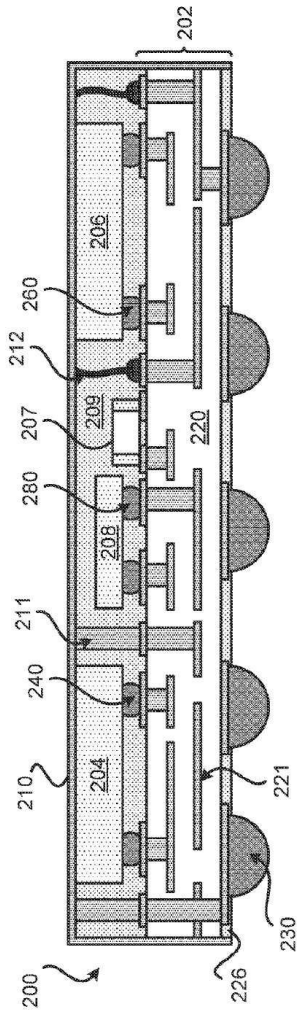
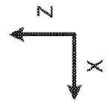
- [0148] [00158] 양상 54: 양상 51 내지 양상 53의 패키지에서, 적어도 하나의 유전매체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 접지에 결합되도록 구성된다.
- [0149] [00159] 양상 55: 양상 51 내지 양상 54의 패키지에서, 적어도 하나의 유전매체 층 및 적어도 하나의 캡슐화 층 상호 연결부는 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 유전매체 층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통해 통합 디바이스에서 열을 소산시키도록 구성된다.
- [0150] [00160] 양상 56: 양상 55의 패키지에서, 통합 디바이스에 의해 생성되는 열의 대부분은 (i) 통합 디바이스의 후면, (ii) 적어도 하나의 유전체 층, (iii) 적어도 하나의 캡슐화 층 상호 연결부, 및 (iv) 기관의 복수의 상호 연결부들을 통한 열 전도에 의해 소산된다.
- [0151] [00161] 양상 57: 양상 51 내지 양상 56의 패키지에서, 패키지는 기관에 결합된 복수의 통합 디바이스들을 포함한다.
- [0152] [00162] 양상 58: 패키지를 제조하기 위한 방법. 이 방법은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함하는 기관을 제공한다. 이 방법은 통합 디바이스를 기관에 결합한다. 이 방법은 기관 위에 위치한 캡슐화 층을 형성한다. 이 방법은 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부를 형성하며, 캡슐화 층 상호 연결부는 기관에 결합된다. 이 방법은 캡슐화 층 위에 적어도 하나의 유전매체 층을 형성한다. 적어도 하나의 유전매체 층은 통합 디바이스의 후면에 위치된다.
- [0153] [00163] 양상 59: 양상 58의 방법에서, 적어도 하나의 캡슐화 층 상호 연결부를 형성하는 단계는 캡슐화 층에 몰드 관통 비아(TMV)를 형성하는 단계 및/또는 적어도 하나의 와이어 본드를 형성하는 단계를 포함한다.
- [0154] [00164] 양상 60: 패키지를 제조하기 위한 방법. 이 방법은 적어도 하나의 유전체 층; 및 복수의 상호 연결부들을 포함하는 기관을 제공한다. 이 방법은 통합 디바이스를 기관에 결합한다. 이 방법은 기관 위에 위치한 캡슐화 층을 형성한다. 이 방법은 캡슐화 층에 위치되는 적어도 하나의 캡슐화 층 상호 연결부를 형성하며, 캡슐화 층 상호 연결부는 기관에 결합된다. 이 방법은 캡슐화 층 위에 적어도 하나의 열 유전체 층을 형성한다. 적어도 하나의 열 유전체 층은 통합 디바이스의 후면 위에 위치된다.
- [0155] [00165] 양상 61: 양상 60의 방법에서, 적어도 하나의 캡슐화 층 상호 연결부를 형성하는 단계는 캡슐화 층에 몰드 관통 비아(TMV)를 형성하는 것 및/또는 적어도 하나의 와이어 본드를 형성하는 단계를 포함한다.
- [0156] [00166] 본 명세서에 설명된 개시의 다양한 특징들은 본 개시를 벗어나지 않고 서로 다른 시스템들에서 구현될 수 있다. 전술한 본 개시의 양상들은 단지 예들일 뿐이며, 본 개시를 제한하는 것으로 해석되어서는 안 된다는 점에 유의해야 한다. 본 개시의 양상들에 대한 설명은 예시적인 것이며 청구항들의 범위를 제한하기 위한 것이 아니다. 이처럼, 본 교시들은 다른 유형들의 장치들에 쉽게 적용될 수 있으며, 당업자들에게는 많은 대안들, 수정들 및 변형들이 명백할 것이다.

도면

도면1

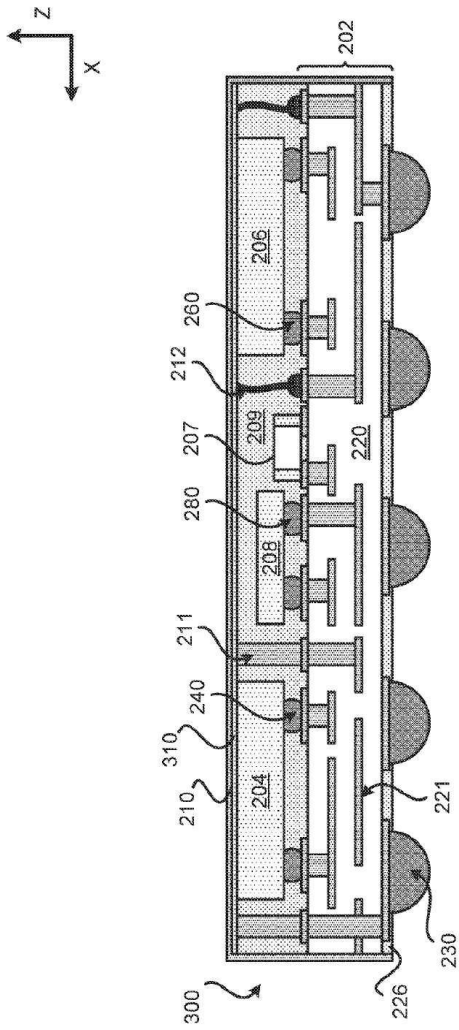


도면2



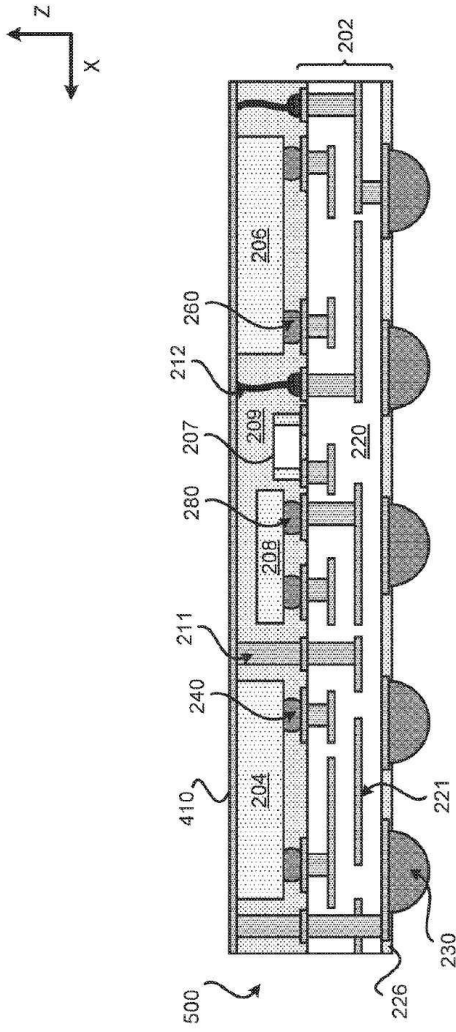
측면도

도면3



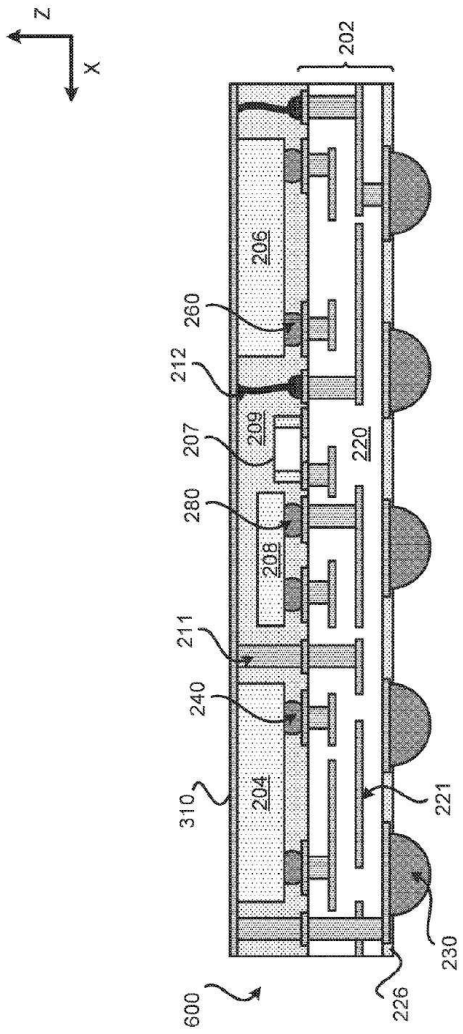
측면도

도면5



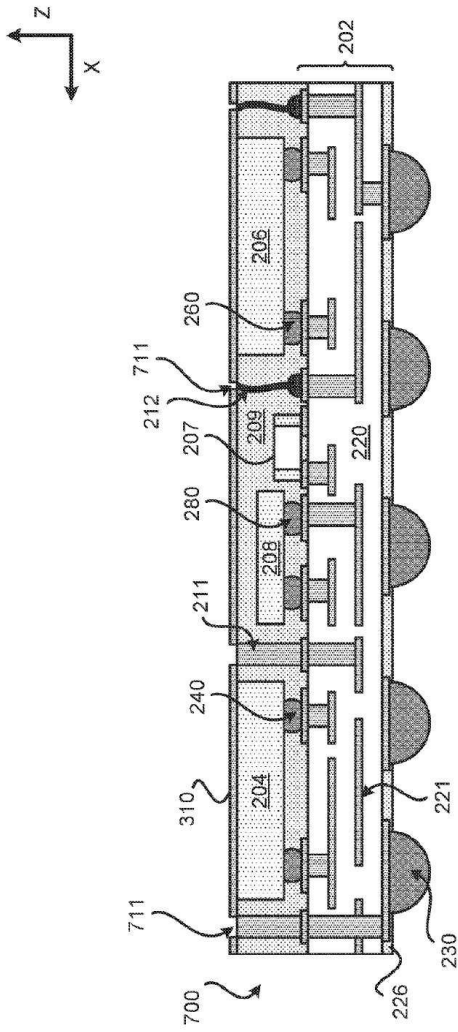
측면도

도면6



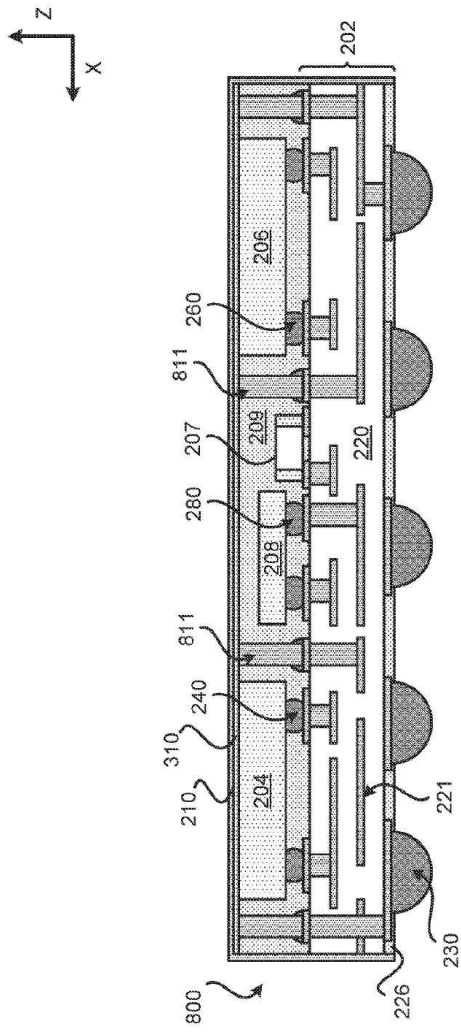
측면도

도면7



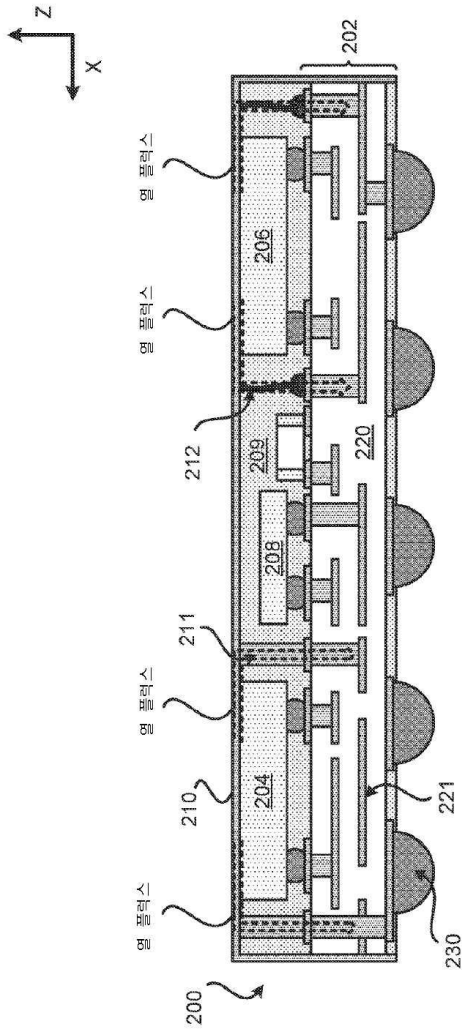
측면도

도면8



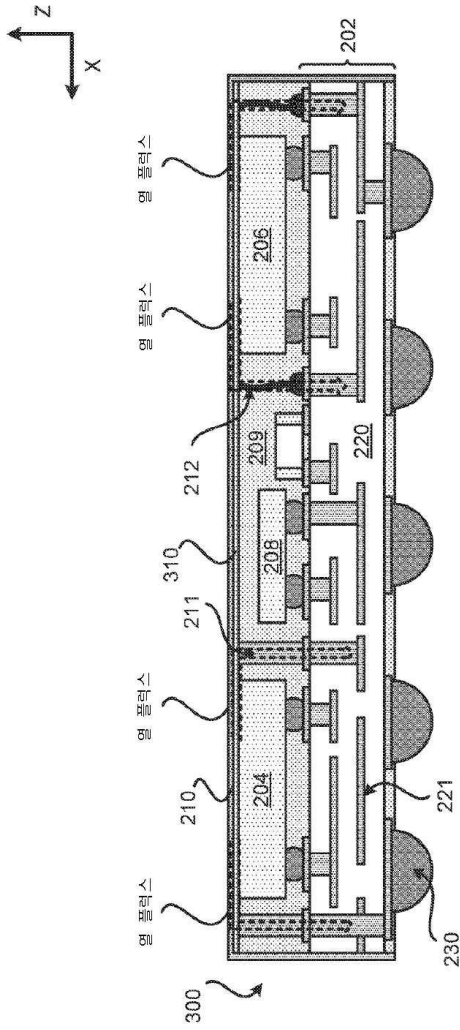
측면도

도면9



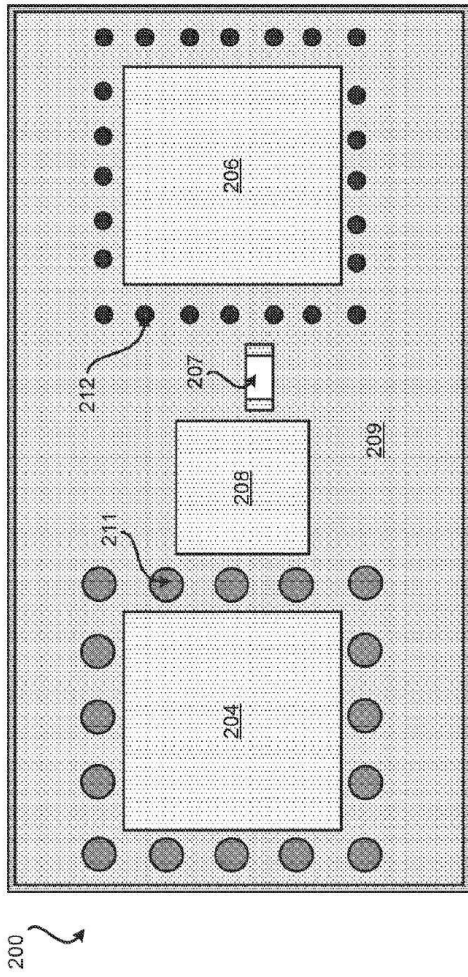
측면도

도면10



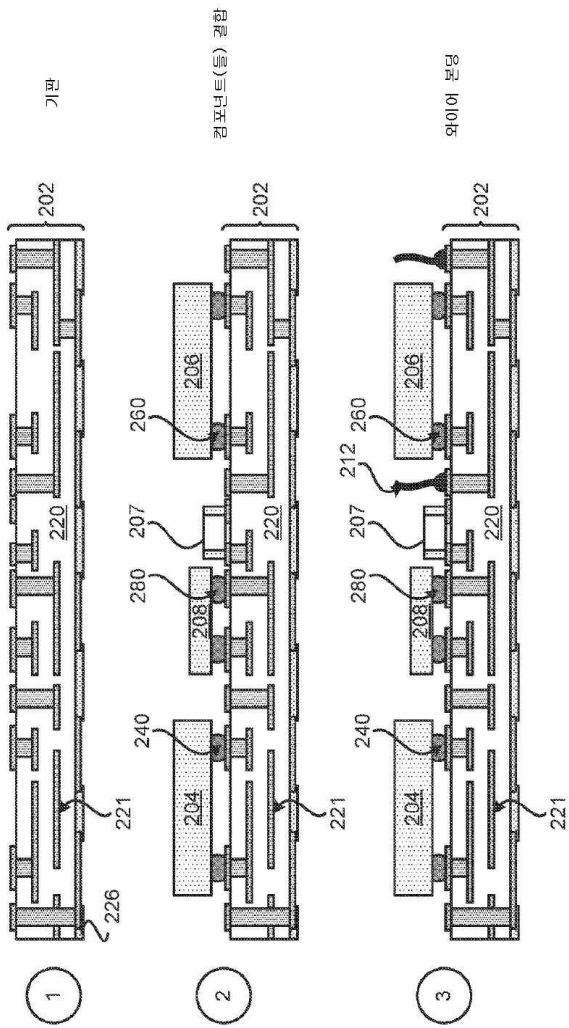
측면도

도면11

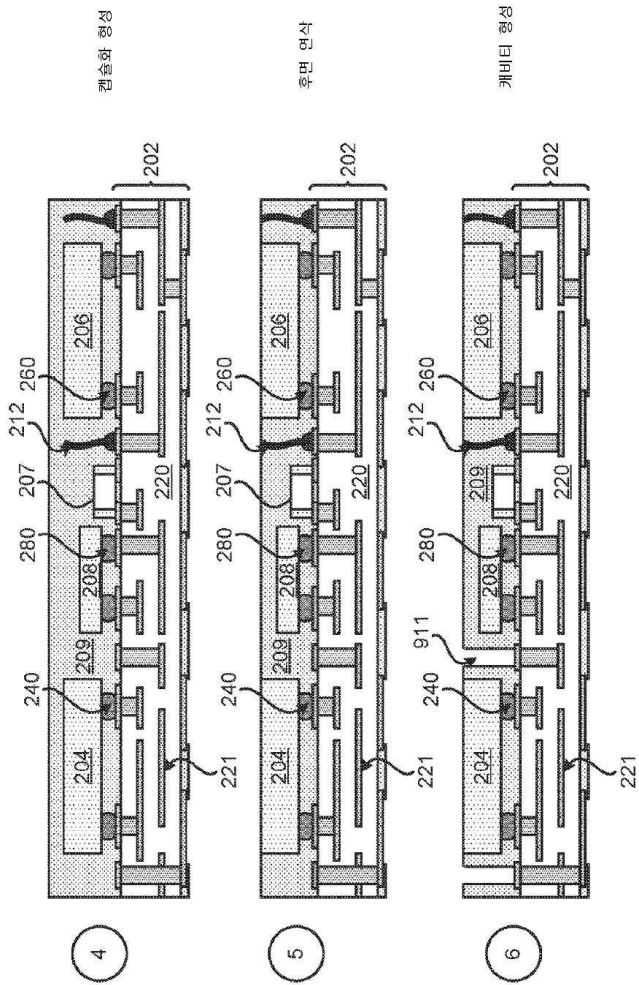


평면도

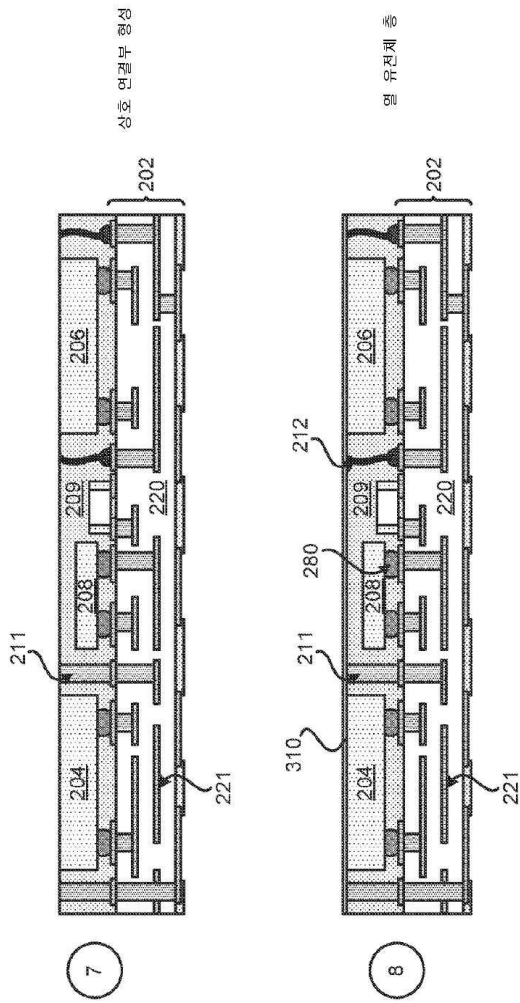
도면12a



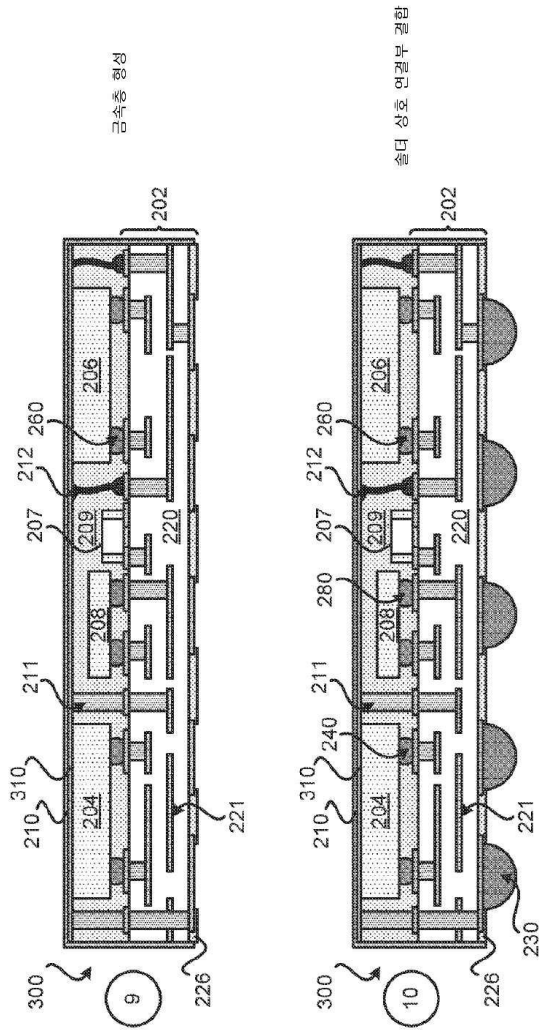
도면12b



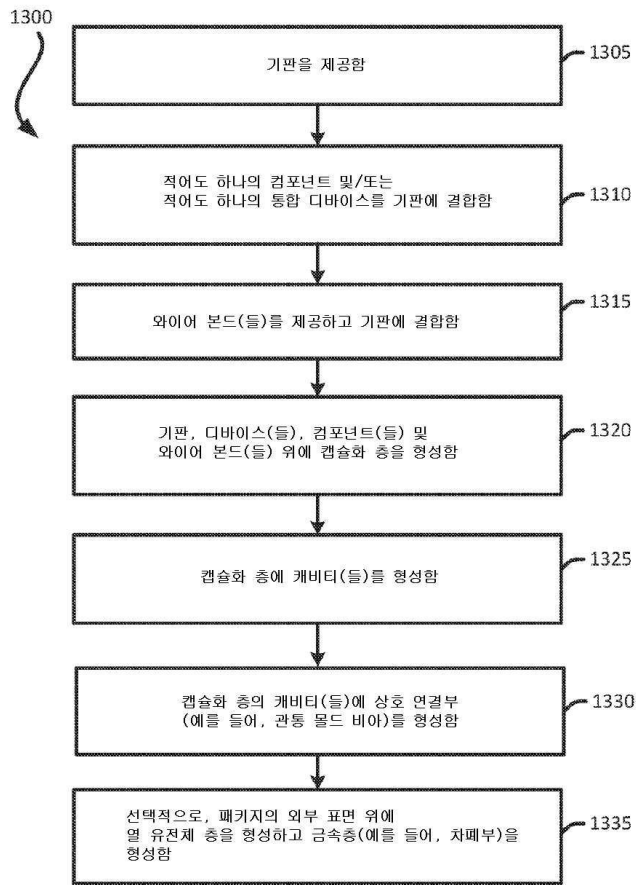
도면12c



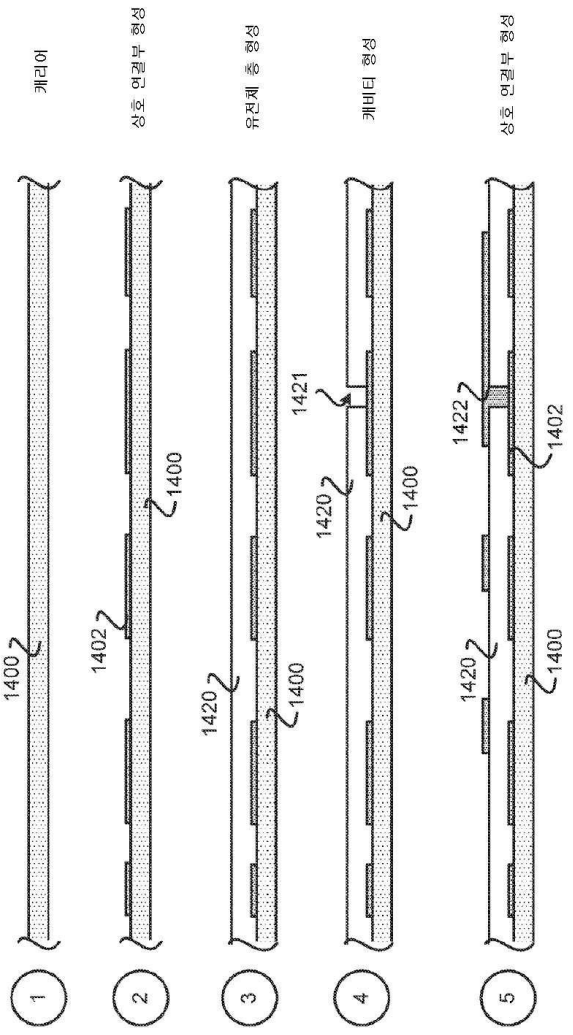
도면12d



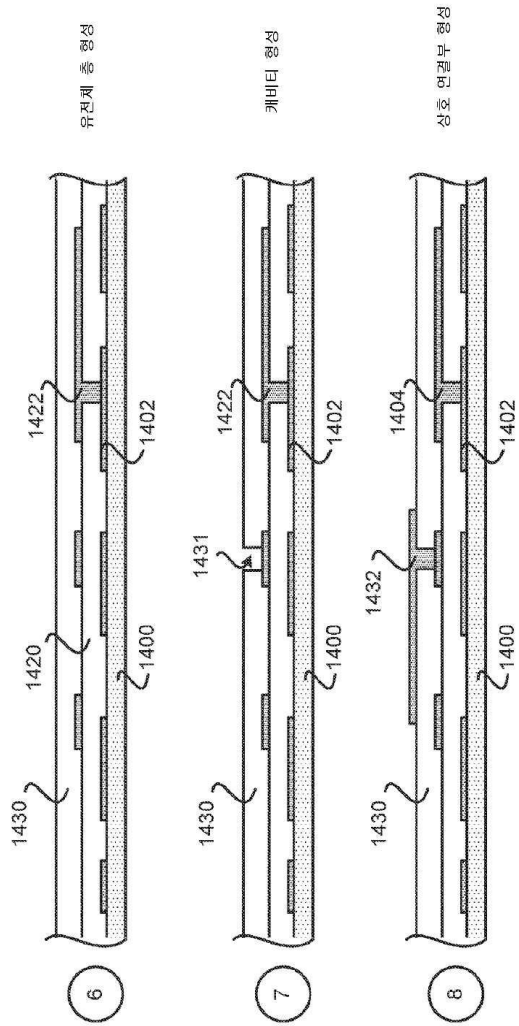
도면13



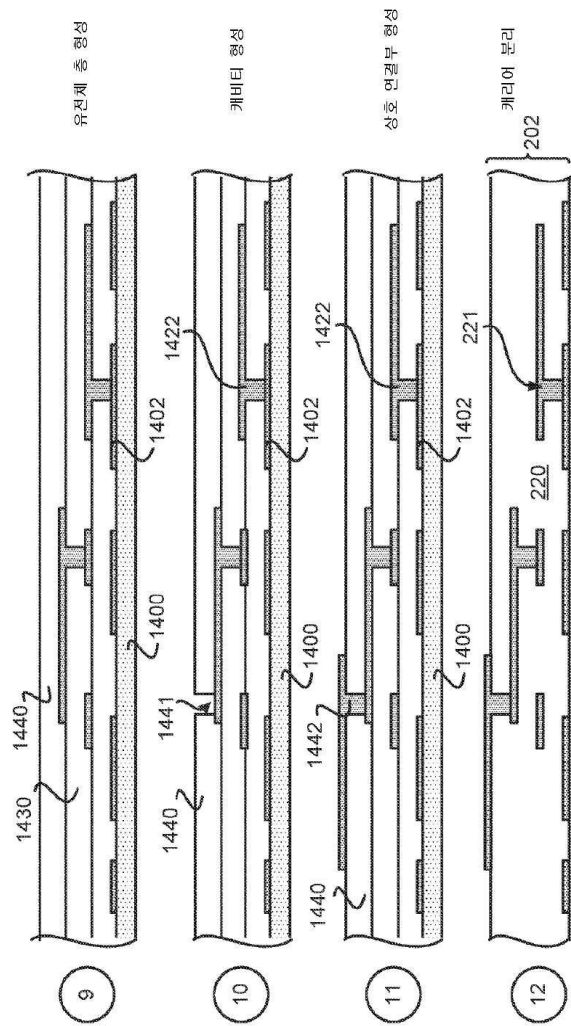
도면14a



도면14b



도면14c



도면15

