

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5774855号
(P5774855)

(45) 発行日 平成27年9月9日 (2015.9.9)

(24) 登録日 平成27年7月10日 (2015.7.10)

(51) Int.Cl.

F I

HO 1 L 23/02 (2006.01)

HO 1 L 23/04 (2006.01)

HO 1 L 23/02 D

HO 1 L 23/04 E

請求項の数 15 (全 21 頁)

(21) 出願番号	特願2011-1553 (P2011-1553)	(73) 特許権者	504157024
(22) 出願日	平成23年1月6日 (2011.1.6)		国立大学法人東北大学
(65) 公開番号	特開2012-146707 (P2012-146707A)		宮城県仙台市青葉区片平二丁目1番1号
(43) 公開日	平成24年8月2日 (2012.8.2)	(74) 代理人	100082876
審査請求日	平成25年11月15日 (2013.11.15)		弁理士 平山 一幸
特許法第30条第1項適用 平成22年11月8日 インターネットアドレス「 http://www.ieee-mems2011.org/program/MEMS2011_PreliminaryProgram.pdf 」に発表		(74) 代理人	100109807
			弁理士 篠田 哲也
		(72) 発明者	林 育菁
			宮城県仙台市青葉区片平二丁目1番1号
			国立大学法人東北大学内
		(72) 発明者	江刺 正喜
			宮城県仙台市青葉区片平二丁目1番1号
			国立大学法人東北大学内
最終頁に続く			

(54) 【発明の名称】 パッケージ及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の基板と第2の基板を有し、該第1の基板及び第2の基板の少なくとも一方に電子部品を搭載すると共に、該電子部品を内包するように第1の基板と第2の基板とをシール部を介して接合して成る電子部品のパッケージにおいて、

上記シール部が金属ガラス合金で成り、

上記第2の基板にMEMSが形成され、該MEMSを収容する空隙が上記第1の基板の上記MEMSと対向する側に設けられていることを特徴とする、電子部品のパッケージ。

【請求項2】

前記シール部が、前記第1の基板に形成された第1の接合部と前記第2の基板に形成された第2の接合部とで構成されると共に、該接合部同士が互いに接合されて成り、

前記第1の接合部及び前記第2の接合部の少なくとも一方が金属ガラス合金で成ることを特徴とする、請求項1に記載の電子部品のパッケージ。

【請求項3】

第1の基板と第2の基板を有し、該第1の基板及び第2の基板の少なくとも一方に電子部品を搭載すると共に、該電子部品を内包するように第1の基板と第2の基板とをシール部を介して接合して成る電子部品のパッケージにおいて、

上記シール部が、上記第1の基板に形成された第1の接合部と上記第2の基板に形成された第2の接合部とで構成されると共に、該接合部同士が互いに接合されて成り、

上記第1の接合部及び上記第2の接合部の少なくとも一方が金属ガラス合金で成り、

10

20

上記第 2 の基板に M E M S が形成され、該 M E M S を収容する空隙が上記第 1 の基板の上記 M E M S と対向する側に設けられていることを特徴とする、電子部品のパッケージ。

【請求項 4】

前記第 1 の基板及び前記第 2 の基板は半導体基板からなることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

【請求項 5】

前記第 1 の基板及び前記第 2 の基板は、熱膨張率が同一の範囲と評価される材料からなることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

【請求項 6】

前記金属ガラス合金は、Z r 基、T i 基、P d 基、P t 基及び A u 基の何れかの金属ガラスで成ることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

10

【請求項 7】

前記第 1 の基板は、セラミック基板、低温焼成セラミック基板及びガラス基板の何れかであることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

【請求項 8】

外部回路と接続するための電極又は端子が、前記第 1 の基板及び前記第 2 の基板の少なくとも一方に設けられていることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

【請求項 9】

外部回路と接続するための端子が、前記シール部に設けられていることを特徴とする、請求項 1 ~ 3 の何れかに記載の電子部品のパッケージ。

20

【請求項 10】

L S I が、前記第 1 の基板に形成されていることを特徴とする、請求項 1 ~ 3 の何れかの何れかに記載の電子部品のパッケージ。

【請求項 11】

第 1 の基板及び第 2 の基板の少なくとも一方に電子部品を搭載し、上記第 1 の基板と上記第 2 の基板とを接合して電子部品を封止するに当たり、

上記第 2 の基板に M E M S を形成し、該 M E M S を収容する空隙を上記第 1 の基板の上記 M E M S と対向する側に設ける工程と、

上記第 1 の基板と上記第 2 の基板の少なくとも一方の、上記電子部品を取り囲む領域に金属ガラス薄膜を形成する工程と、

30

上記第 1 の基板と上記第 2 の基板とを上記電子部品を内包するようにして対向させて位置合わせし、上記第 1 の基板と上記第 2 の基板とを圧接しながら上記金属ガラスの過冷却液体領域まで加熱して保持する工程と、

を含み、上記金属ガラス薄膜で上記第 1 の基板及び上記第 2 の基板を接合することにより上記電子部品を封止することを特徴とする、電子部品のパッケージの製造方法。

【請求項 12】

第 1 の基板及び第 2 の基板の少なくとも一方に電子部品を搭載し、上記第 1 の基板と上記第 2 の基板とを接合して電子部品を封止するに当たり、

上記第 1 の基板と上記第 2 の基板の少なくとも一方の、上記電子部品を取り囲む領域に金属ガラス薄膜を形成する工程と、

40

上記第 1 の基板と上記第 2 の基板とを圧接する前に、上記金属ガラス薄膜の還元処理又はプラズマ処理を行って該金属ガラス薄膜の表面を洗浄する工程と、

上記第 1 の基板と上記第 2 の基板とを上記電子部品を内包するようにして対向させて位置合わせし、上記第 1 の基板と上記第 2 の基板とを圧接しながら上記金属ガラスの過冷却液体領域まで加熱して保持する工程と、

を含み、上記金属ガラス薄膜で上記第 1 の基板及び上記第 2 の基板を接合することにより上記電子部品を封止することを特徴とする、電子部品のパッケージの製造方法。

【請求項 13】

前記金属ガラス薄膜の形成工程では、前記第 1 の基板と前記第 2 の基板の何れにも前記

50

金属ガラス薄膜を形成することを特徴とする、請求項 1 1 又は 1 2 に記載の電子部品のパッケージの製造方法。

【請求項 1 4】

前記還元処理は、蟻酸雰囲気中又は原子状水素雰囲気中に前記金属ガラス薄膜が形成された第 1 の基板及び / 又は前記第 2 の基板を配置することで行うことを特徴とする、請求項 1 2 に記載の電子部品のパッケージの製造方法。

【請求項 1 5】

前記金属ガラス薄膜の形成工程は、スパッタリング法、パルスレーザードポジション法、蒸着法及びめっき法の何れかで行うことを特徴とする、請求項 1 1 ~ 1 4 の何れかに記載の電子部品のパッケージの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電子部品のパッケージに関し、とくに、少なくとも一方に電子部品を搭載した基板同士をシール部で接合して電子部品を気密封止して成るパッケージ及びその製造方法に関する。

【背景技術】

【0002】

従来、チップ化された半導体装置、つまり半導体チップは、ワイヤボンダタイプのケーシングに收容されることにより気密封止されている。半導体チップにはケーシングに接続するための端子としての電極パッドが設けられ、半導体チップの電極パッドとケーシングに設けられている端子が金線や銅線からなるボンディングワイヤにより電氣的に接続される。これにより、ケーシングの端子からなる配線がケーシングの外にある複数のピンに取り出され、これらのピンがプリント基板等の配線に接続されて、一定の機能を有する回路が形成されている。このような実装技術では、ボンディングワイヤやその両端における端子周辺の配線が必要となり、比較的大きなサイズのパッケージとなってしまう、高密度な実装が難しかった。

【0003】

そこで、ボンディングワイヤを用いずに半導体チップ自体をケーシングの一部として利用する、所謂ウエハレベルパッケージ (Wafer Level Package、WLP と呼ばれている。) が、小型化で高密度な実装が実現できる技術として普及してきており、携帯電話端末に搭載される大規模集積回路 (LSI) の実装技術として既に用いられている。

【0004】

ウエハレベルパッケージのように、半導体チップ自体をケーシングの一部として用いる接合技術、つまり、ウエハレベルの接合技術は、ワイヤボンディング及びコストの高いケーシングが不要なため、低価格で大量生産ができる。このため、近年、マイクロマシン (Micro Electro Mechanical System、以下、MEMS と呼ぶ。) でも採用されている技術である。

【0005】

ウエハレベルの接合技術は、近時、高輝度の発光ダイオード (LED)、マイクロ流路デバイス、MEMS 等のデバイス製造にも利用されている。特に、最近では、世界的な潮流として、MEMS 技術と LSI 技術との融合が検討されている。

【0006】

400 以下の低温プロセスを用いることで、ケーシングの気密封止と、ケーシングと半導体チップとの電氣的接続を、1 回の接合プロセスで実現可能とする技術は、世界中で活発な研究開発が行われている。気密封止のためにシール材として Au-Sn 等の共晶合金を用いて、基板同士を機械的に接合すると共に、且つ、半導体チップの金属パッドと外部端子との電氣的な接続を同時にできる接合手法は、実用化技術として特に求められている。従来、気密封止と電氣的な接続の両者を同時に満足できる接合法は、金属拡散接合と共晶合金を用いた接合等があるが、密封性能、歩留まり、接合強度等のさらなる向上のた

10

20

30

40

50

めの研究が数多く行われて来た。

【 0 0 0 7 】

しかしながら、これらの従来の技術では、気密封止のために高い精度が要求され、ウエハレベルパッケージでは、基板同士の接合表面の粗さについて未だ満足いくレベルに達しておらず、半導体チップの表面への微粒子の付着や大面積ウエハによる基板の反りが原因となって、基板同士の接合面に隙間が生じることで、接合失敗に至ることが多い。最近、高真空チャンバーでプラズマ表面処理を行うことにより高い歩留まりで接合が可能となったが、高価で特殊な設備が必要となるため普及が難しく、限られた研究機関でしか使用できていない。

【 0 0 0 8 】

ところで、近年、金属ガラスの実用化研究が、日本国内のみならず世界中で活発に行われている。金属ガラスは新しい材料であり、非晶質、つまりアモルファス合金で、ガラス転移点を示す。つまり、金属ガラスは、ガラス転移温度と結晶化温度の間に存在する過冷却液体領域で、粘性流動特性を呈しガラスのように塑性変形を示す。金属ガラスは、結晶質金属にはない超高強度、高弾性伸び、低ヤング率、高耐食性といった種々の優れた特性を有している。

【 0 0 0 9 】

そして、金属ガラス同士を接合する場合、棒状や塊状のバルク状態での接合が報告されており、押圧のような動的な摩擦接合手法等が用いられている（特許文献 1 ～ 3 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 1 0 】

【 特許文献 1 】 特開平 5 - 1 3 1 2 7 9 号公報

【 特許文献 2 】 特開平 1 1 - 3 3 7 4 6 号公報

【 特許文献 3 】 特開 2 0 1 0 - 1 3 1 6 3 1 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

従来のウエハレベルパッケージにおいて、共晶金属等を用いた接合技術では、上記したように、気密封止のために半導体集積回路が形成された半導体チップと例えばこの半導体チップと接合される基板チップ同士の接合表面の粗さについて高い精度が要求されているにも拘らず、半導体チップの表面への微粒子の付着や大面積ウエハによる基板の反り等が原因となって、気密封止の歩留りが低下していた。

【 0 0 1 2 】

金属ガラスを用いた接合も一部が特許文献 1 ～ 3 に報告されているが、大きな構造物を押圧等の動的な摩擦接合手法等で接合することしか試みられておらず、半導体素子や MEMS のパッケージやケーシング等の微細構造の接合には未だ適用されていない。

【 0 0 1 3 】

本発明は上記課題に鑑み、金属ガラス薄膜を用いて、接合面の凹凸、微粒子汚染、基板の反り等を許容し、互いに接合する基板同士の接合面の凹凸や微粒子の汚染或いは基板の反り等が存在していても、基板同士を接合することが可能な電子部品のパッケージを提供することを第 1 の目的とし、電子部品のパッケージの製造方法を提供することを第 2 の目的としている。

【 課題を解決するための手段 】

【 0 0 1 4 】

本発明者らは、基板同士を接合するに当たって、金属ガラス薄膜をシール材として用いることによって従来の金属材料ではできなかった基板同士の接合が可能となることを見出し、本発明を完成させるに至った。

【 0 0 1 5 】

上記目的を達成するため、本発明の電子部品のパッケージは、第 1 の基板と第 2 の基板

10

20

30

40

50

を有し、第１の基板及び第２の基板の少なくとも一方に電子部品を搭載すると共に、電子部品を内包するように第１の基板と第２の基板とをシール部を介して接合して成る電子部品のパッケージにおいて、シール部が金属ガラス薄膜で成ることを特徴とする。

本発明の別の電子部品のパッケージは、第１の基板と第２の基板を有し、第１の基板及び第２の基板の少なくとも一方に電子部品を搭載すると共に、電子部品を内包するように第１の基板と第２の基板とをシール部を介して接合して成る電子部品のパッケージにおいて、シール部が、第１の基板に形成された第１の接合部と第２の基板に形成された第２の接合部とで構成されると共に、接合部同士が互いに接合されて成り、第１の接合部及び第２の接合部の少なくとも一方が金属ガラス薄膜で成ることを特徴とする。

【００１６】

10

上記構成において、第１の基板及び第２の基板の少なくとも一方には、外部回路と接続するための端子が設けられており、端子により電子部品が外部回路と接続されてもよい。

第１の基板に、第１の接合部に接続される貫通配線部が設けられ、電子部品を搭載している第２の基板に、電子部品と第２の接合部とを接続する配線を備え、電子部品が配線及び貫通配線部を経由して外部回路と接続されてもよい。

第１の基板には、好ましくは、ＬＳＩとＬＳＩに接続されかつ第１の接合部の外側に延びる端子とが設けられている。

第１の基板及び第２の基板は、好ましくは半導体基板からなる。

第２の基板にＭＥＭＳが形成され、ＭＥＭＳを収容する空隙が第１の基板のＭＥＭＳと対向する側に設けられてもよい。

20

第１の基板及び第２の基板は、好ましくは熱膨張率が同一の範囲と評価される材料からなる。

金属ガラス薄膜は、好ましくは、Ｚｒ基、Ｔｉ基、Ｐｄ基、Ｐｔ基及びＡｕ基の何れかの金属ガラスで成る。

【００１７】

上記目的を達成するため、本発明の電子部品のパッケージの製造方法は、第１の基板及び第２の基板の少なくとも一方に電子部品を搭載し、第１の基板と第２の基板とを接合して電子部品を封止するに当たり、第１の基板と第２の基板の少なくとも一方の、電子部品を取り囲む領域に金属ガラス薄膜を形成する工程と、第１の基板と第２の基板とを電子部品を内包するようにして対向させて位置合わせし、第１の基板と第２の基板とを圧接しながら金属ガラスの過冷却液体領域まで加熱して保持する工程と、を含み、金属ガラス薄膜で第１の基板及び第２の基板を接合することにより電子部品を封止することを特徴とするものである。

30

【００１８】

上記構成において、金属ガラス薄膜の形成工程では、好ましくは、第１の基板と第２の基板の何れにも金属ガラス薄膜を形成する。

第１の基板と第２の基板とを圧接する前に、好ましくは、金属ガラス薄膜の還元処理又はプラズマ処理を行って金属ガラス薄膜の表面を洗浄する。

還元処理は、好ましくは、蟻酸雰囲気中又は原子状水素雰囲気中に金属ガラス薄膜が形成された第１の基板及び／又は第２の基板を配置することで行う。

40

金属ガラス薄膜の形成工程は、好ましくは、スパッタリング法、パルスレーザーデポジション法、蒸着法及びめっき法の何れかで行う。

【発明の効果】

【００１９】

本発明の電子部品のパッケージによれば、第１の基板と第２の基板同士を接合して少なくとも何れか一方の基板に搭載した電子部品を気密封止するシール部が金属ガラス薄膜で形成されている。金属ガラス薄膜は通常の金属材料では発現しない過冷却温度領域において、塑性変形する。よって、第１の基板や第２の基板に凹凸や反りがあっても、また基板の接合面が微粒子により汚染されていたとしても、金属ガラス薄膜により両者を強固に密着して接合することができ、基板とシール部により電子部品を気密封止することが可能と

50

なる。また、金属ガラス薄膜は導電材料であるので、シール部は第 1 及び第 2 の基板と
間の電氣的な接続も果たしている。

【 0 0 2 0 】

本発明の電子部品のパッケージの製造方法によれば、第 1 の基板及び第 2 の基板の少な
くとも一方の電子部品を取り囲む領域に金属ガラス薄膜を形成し、第 1 の基板と第 2 の基
板とを電子部品を内包するように対向させて第 1 の基板と第 2 の基板とを圧接しながら金
属ガラスの過冷却液体領域まで加熱することで、金属ガラス薄膜が電子部品を内包して第
1 の基板と第 2 の基板とが接合する。よって、簡単な工程でしかも第 1 の基板と第 2 の基
板に凹凸や反りがあっても、或いは基板の接合面が微粒子により汚染されていても、第 1
の基板と第 2 の基板とを強固に接合することができ、基板とシール部により電子部品を気
密封止することが可能となる。また、金属ガラス薄膜は導電材料であるので、シール部は
第 1 及び第 2 の基板と間の電氣的な接続も気密封止と同時に実現可能である。

10

【図面の簡単な説明】

【 0 0 2 1 】

【図 1】本発明の第 1 の実施形態に係る電子部品のパッケージの構造を示す断面図である。

【図 2】図 1 に示す電子部品のパッケージの製造方法の工程図である。

【図 3】本発明の第 2 の実施形態に係るパッケージの構造を示す断面図である。

【図 4】本発明の第 2 の実施形態に係るパッケージの製造方法を順次に示す概略断面図で
ある。

20

【図 5】本発明の第 3 の実施形態に係るパッケージの構造を示す断面図である。

【図 6】本発明の第 3 の実施形態に係るパッケージの製造方法を順次に示す概略断面図で
ある。

【図 7】本発明の第 4 の実施形態に係るパッケージの構造を示す断面図である。

【図 8】本発明の第 4 の実施形態に係るパッケージの製造方法を順次に示す概略断面図で
ある。

【図 9】本発明の第 4 の実施形態に係るパッケージの変形例の構造を示す断面図である。

【図 10】金属ガラス薄膜の還元処理又はプラズマ処理を用いた接合工程を順次に示す斜
視図である。

【図 11】走査型超音波顕微鏡像を示す図であり、(A) は実施例 1 の試料、(B) は実
施例 2 の試料を示している。

30

【図 12】図 11 (A) に示した実施例 1 の試料における暗点の断面における S E M 像で
あり、(A) と (B) はそれぞれ S i の異なる拡散の様子を示している。

【図 13】図 12 (A) に示した実施例 1 の試料の断面を X 線によって元素分析した結果
を示す図である。

【図 14】図 11 (B) に示した実施例 2 の試料の均一な領域の断面の S E M 像であり、
それぞれ、(A) は低倍率像、(B) は高倍率像を示している。

【図 15】図 14 に示した実施例 2 の試料の断面を X 線によって元素分析した結果を示す
図である。

【発明を実施するための形態】

40

【 0 0 2 2 】

以下、図面を参照して本発明の幾つかの実施形態について詳細に説明する。

〔第 1 の実施形態〕

図 1 は、本発明の第 1 の実施形態に係る電子部品のパッケージ 1 の構造を示す断面図で
ある。本発明の第 1 の実施形態に係る電子部品のパッケージ 1 は、第 1 の基板 2 と第 2 の
基板 4 を有し、第 1 の基板 2 及び第 2 の基板 4 の少なくとも一方に電子部品 8 , 4 A を搭
載すると共に、電子部品 8 , 4 A を内包するように第 1 の基板 2 と第 2 の基板 4 とをシー
ル部 6 を介して接合して成っており、シール部 6 が金属ガラス薄膜で成るものである。図
1 では、第 1 の基板 2 に電子部品 8 としての L S I が S i 基板などの半導体基板上に形成
されている場合を示しており、L S I の配線層 8 A と S i O₂ などの絶縁膜 9 を示してい

50

る。第2の基板4に点線で示すように電子部品4AとしてMEMSが形成されていてもよい。シール部6の厚さは、電子部品8, 4Aを内包できる厚さに設定すればよく、特に電子部品4AとしてMEMSを内包する場合には、MEMSとなる振動子や片持ち梁等の動作に支障がないような厚さに設定されている。

【0023】

本発明の第1の実施形態によれば、第1の基板2、第2の基板4の少なくとも一方に電子部品8, 4Aを搭載し、その電子部品8, 4Aの外周を囲むように設けられたシール部6が金属ガラス薄膜で成っている。仮に、第1の基板2及び第2の基板4のシール部6における接合面に凹凸や反りがあったとしても、或いは図示しない微粒子による汚染があっても、金属ガラス薄膜により第1の基板2及び第2の基板4が接合しており、第1及び第2の基板2, 4とシール部6により電子部品8, 4Aが気密封止されている。これは、金属ガラス薄膜には一般的な金属とは異なって、過冷却温度領域においてガラス遷移が発現するので、塑性変形が生じるからである。

【0024】

第1の基板2は例えばSi(シリコン)基板などの半導体基板であり、半導体基板上にLSIなどの集積回路が形成されている。第2の基板4は例えば第1の基板2の材質と同様、Si基板などの半導体基板であり、MEMSが搭載されている。シール部6をなす金属ガラス薄膜としては、Zr基、Ti基、Pd基、Pt基及びAu基の何れかの金属ガラスで成っている。

【0025】

次に、図1に示す電子部品のパッケージ1の製造方法について説明する。

図2は図1に示す電子部品のパッケージ1の製造方法の工程図である。図では、第1の基板2に電子部品8を搭載し、第1の基板2と第2の基板4とを接合して電子部品を封止する場合について示しているが、第2の基板4に電子部品4Aを搭載して第1の基板2と第2の基板4とを接合して電子部品4Aを封止する場合についても同様である。

【0026】

まず、第1の基板2と第2の基板4の少なくとも一方の、電子部品8, 4Aを取り囲む領域に金属ガラス薄膜3を形成する。図2(A)に示すように、第1の基板2に電子部品8としてLSIが形成されているとする。この第1の基板2で電子部品8を取り囲む領域に金属ガラス薄膜3を形成する。LSI8を形成する一部として、絶縁膜9、配線層8Aのみを図示している。一方、図2(B)に示すように、電子部品8を覆う第2の基板4を準備する。

【0027】

次に、第1の基板2と第2の基板4とを電子部品8を内包するようにして対向させて位置合わせし、第1の基板2と第2の基板4とを圧接しながら金属ガラス薄膜3の過冷却液体領域まで加熱して保持する。図2(C)に示すように、電子部品8を搭載しかつ金属ガラス薄膜3が形成されている第1の基板2を試料ステージ11に載置する。そして、第1の基板2と第2の基板4とで電子部品8を内包するようにして、第2の基板4を第1の基板2に対向させて位置合わせし、第2の基板4上に加圧ツール12を載せる。加圧ツール12により、矢印で示すように第1の基板2と第2の基板4とを圧接しつつ金属ガラス薄膜3の過冷却液体領域(ΔT_x)まで加熱し、加圧ツール12で所定の圧力を所定の時間印加する。

【0028】

これにより、過冷却液体領域まで昇温することで、金属ガラス薄膜3が低粘性のガラス状態となり、かつ、加圧ツール12で押圧されることにより、例えば金属ガラス薄膜3を形成していない側の基板、図示の場合には第2の基板4の凹凸に低粘性のガラス状態の金属ガラスが入り込んで埋め込まれ、また、第1の基板2と第2の基板4とが昇温により反って対向面が平行でない場合であっても第1の基板2と第2の基板4との接合面に沿って延び、さらに、第1の基板2と第2の基板4との対向面が微小粒子により汚染されていても、微小粒子による凹凸が金属ガラス3により埋め込まれ、第1の基板2と第2の基板4

とが接合する。金属ガラス薄膜 3 が電子部品 8 の外周を取り囲むように形成されていることで、この金属ガラス薄膜 3 がシール部 6 となって、第 2 の基板 4 とシール部 6 とにより電子部品 8 を気密封止する。なお、所定時間加圧することでシール部 6 が形成されると、第 1 の基板 2 及び第 2 の基板 4 が冷却される。

【 0 0 2 9 】

以上のように、金属ガラス薄膜 3 で第 1 の基板 2 及び第 2 の基板 4 を接合することにより電子部品 8 を封止する。なお、第 1 の基板 2 に金属ガラス薄膜を形成せず第 2 の基板 4 に電子部品 8 を取り囲むように、つまり第 1 の基板 2 と第 2 の基板 4 とを接合したときに電子部品 8 を取り囲むことができる領域に第 2 の基板 4 に金属ガラス薄膜 3 を形成しておき、第 1 の基板 2 と第 2 の基板 4 とを電子部品 8 を内包するようにして対向させて位置合

10

【 0 0 3 0 】

〔 第 2 の実施形態 〕

図 3 は本発明の第 2 の実施形態に係る電子部品のパッケージ 1 A の構造を示す断面図である。第 2 の実施形態に係る電子部品のパッケージ 1 A は、シール部 6 が第 1 の基板 2 に形成された第 1 の接合部 3 A と第 2 の基板 4 に形成された第 2 の接合部 5 A とで構成され、かつ、接合部 3 A , 5 A 同士が互いに接合されて成っており、第 1 の接合部 3 A 及び第 2 の接合部 5 A の少なくとも一方が金属ガラス薄膜で成っている。第 1 の接合部 3 A 、第 2 の接合部 5 A の何れも金属ガラス薄膜で成っていてもよい。

20

【 0 0 3 1 】

第 1 の基板 2 は、例えば S i 基板からなり、この S i 基板の外周側に第 1 の接合部 3 A が配設されている。第 1 の基板 2 は、例えば S i 基板上に C M O S 集積回路が形成された基板である。

【 0 0 3 2 】

第 2 の基板 4 は、例えば S i 基板からなり、この S i 基板の第 1 の基板 2 に対向する面 4 A の外周側に第 2 の接合部 5 A が配設されている。第 2 の基板 4 は、例えば S i 基板上に、L S I (大規模集積)回路、C M S L S I (相補型大規模集積)回路、M E M S、空隙 7 等が形成された基板である。第 2 の基板 4 として空隙 7 等を設ける場合には、基板材料は半導体に限らず、金属基板、ガラス基板やセラミック基板のような無機物からなる基

30

【 0 0 3 3 】

第 1 の接合部 3 A 及び / 又は第 2 の接合部 5 A には、後述するように金属ガラス薄膜が被覆されている。金属ガラス薄膜は、金 (A u)、ジルコニウム (Z r)、パラジウム (P d)、白金 (P t)、チタン (T i) の何れか含む金属ガラスからなる。

【 0 0 3 4 】

金属ガラスは 2 種以上の金属からなり、ガラス遷移を示し、過冷却液体領域 (ΔT_x) を有する非晶質合金であり、金属ガラス合金とも呼ばれている。結晶化開始温度 (T_x) とガラス遷移温度 (T_g) との温度間隔 $\Delta T_x (= T_x - T_g)$ は、過冷却液体領域 (ΔT_x) と呼ばれている。広い過冷却液体領域 (ΔT_x) 及び大きな換算ガラス化温度 (T_g / T_1) を有する金属ガラス合金は、結晶化に対する高い安定性を示して、大きな非晶質形成能を有することが知られている。 T_1 は、金属ガラスの液相線温度である。非晶質形成能は、ガラス形成能 (G F A) とも呼ばれている。金属ガラス合金は、従来の非晶質合金のように薄帯、ファイバー、微粉末に限らず、金型鑄造法により直径又は厚さが m m オーダーのバルク状非晶質合金材を作製することが可能である。

40

【 0 0 3 5 】

ここで、過冷却液体領域 (ΔT_x) とは結晶化に対する抵抗力、すなわち非晶質の安定性及び加工性を示すもので、例えば 0 . 3 K / 秒の加熱速度で示差走査熱量分析 (D S C

50

: Differential Scanning Calorimetry) を行うことで得られるガラス遷移温度 T_g と結晶化温度 T_x の差で定義される値である。

【0036】

本発明のシール部 6 に用いる金属ガラス薄膜は、スパッタリング法を用いて Si 基板等に形成することができる。本発明の金属ガラス薄膜に用いる金属ガラスは、ガラス形成能が高く、 T_g が従来のパッケージのシールに使用される半田や合金等と同等又はさらに低い温度となる材料を使用することができる。金属ガラス薄膜は以下の (1) ~ (5) に示す要因を考慮して材料を選択すればよい。金属ガラス薄膜は、スパッタリング法以外の方法として、パルスレーザーデポジション法 (PLD)、蒸着法又はめっき法を用いることができる。蒸着法は、金属ガラスの各成分を蒸着源とした多源蒸着法を使用することができ

10

(1) 金属ガラスと第 1 の基板 2 及び第 2 の基板 4 との密着性がよいこと、または基板に被覆された密着層を介して金属ガラスと基板との密着性がよいこと。

(2) 過冷却液体領域 (ΔT_x) が従来の接合材料と同等の温度となること。

(3) 安定なプロセス温度範囲となること。つまり、過冷却液体領域 (ΔT_x) が大きいこと。

(4) ガラス形成能が高い材料組成を有していること。

(5) スパッタ等による金属ガラス薄膜の堆積を制御し易い成分からなること。

【0037】

このような金属ガラス合金としては、 T_g が $322 \sim 402$ の Zr を含む金属ガラス合金が挙げられる。 Zr を主成分とする金属ガラス合金を Zr 基金属ガラス合金と呼ぶ。 Zr 基金属ガラス合金の組成は、例えば $Zr_{63.33}Ti_{8.89}Cu_{15.45}Ni_{12.33}$ である。 T_g が $66 \sim 147$ の Au 基金属ガラス合金の組成は、例えば $Au_{49}Ag_{5.5}Pd_{2.3}Cu_{26.9}Si_{16.3}$ である。 T_g が $259 \sim 379$ の Pd 基金属ガラス合金の組成は、例えば $Pd_{81}Si_{19}$ である。 T_g が $208 \sim 235$ の Pt 基金属ガラス合金の組成は、例えば $Pt_{45}Cu_{35}P_{20}$ である。

20

【0038】

本発明の第 2 の実施形態に係るパッケージ 1 A は、第 1 の基板 2 及び第 2 の基板 4 の少なくとも一方、図示の場合には第 1 の基板 2 に外部回路と接続するための電極パッドや端子 2 A を有している。パッケージ 1 A では、第 1 及び第 2 の基板 2, 4 の少なくとも一方に搭載した LSI 等の電子部品 8 がシール部 6 を介してシール部 6 の内部に封止される。

30

【0039】

図 3 に示す電子部品のパッケージ 1 A の製造方法について説明する。

図 4 は図 3 に示す電子部品のパッケージ 1 A の製造方法の工程図である。図では、第 1 の基板 2 に電子部品 8 を搭載し、第 1 の基板 2 と第 2 の基板 4 とを接合して電子部品を封止する場合について示しているが、第 2 の基板 4 に電子部品 4 A を搭載して第 1 の基板 2 と第 2 の基板 4 とを接合して電子部品 4 A を封止する場合についても同様である。

まず、第 1 の基板 2 と第 2 の基板 4 の少なくとも一方の、電子部品 8, 4 A を取り囲む領域に金属ガラス薄膜 3 を形成する。図 4 (A) に示すように、第 1 の基板 2 に電子部品 8 として LSI が形成されているとする。この第 1 の基板 2 で電子部品 8 を取り囲む領域に金属ガラス薄膜 3 を形成する。 LSI 8 を形成する一部として、絶縁膜 9、配線層 2 B, 8 A のみを図示している。

40

次に、図 4 (B) に示すように、電子部品 8 を覆う第 2 の基板 4 を準備して、第 1 の基板 2 に形成した金属ガラス薄膜 3 と対向する面において、電子部品 8 を取り囲む領域に金属ガラス薄膜 5 を形成する。

【0040】

続いて、第 1 の基板 2 と第 2 の基板 4 とを電子部品 8 を内包するようにして対向させて位置合わせし、第 1 の基板 2 と第 2 の基板 4 とを圧接しながら金属ガラス薄膜 3, 5 の過冷却液体領域まで加熱して保持する。

次に、図 4 (C) に示すように、電子部品 8 を搭載しかつ金属ガラス薄膜 3 が形成され

50

ている第1の基板2を試料ステージ11に載置する。そして第1の基板2と第2の基板4とで電子部品8を内包するように、第2の基板4を第1の基板2に対向させて位置合わせし、第2の基板4上加圧ツール12を載せる。加圧ツール14により矢印で示すように第1の基板2と第2の基板4とを圧接しつつ金属ガラス薄膜3, 5の過冷却液体領域($\Delta T \times$)まで加熱し、加圧ツール12で所定の圧力を所定の時間印加する。

【0041】

これにより、過冷却液体領域まで昇温することで、金属ガラス薄膜3, 5が低粘性のガラス状態となり、かつ、加圧ツール12で押圧されることにより、第2の基板4の凹凸に低粘性のガラス状態の金属ガラスが入り込んで埋め込まれる。また、第1の基板2と第2の基板4とが昇温により反って対向面が平行でない場合であっても、第1の基板2と第2の基板4との接合面に沿って延び、さらに、第1の基板2と第2の基板4との対向面が微小粒子により汚染されていても、微小粒子による凹凸が金属ガラスにより埋め込まれ、第1の基板2と第2の基板4とが接合する。金属ガラス薄膜3, 5が電子部品8の外周を取り囲むように形成されていることで、この金属ガラス薄膜3, 5がシール部6となって第1の基板2と第2の基板4とシール部6とにより電子部品8を気密封止する。なお、所定時間加圧することでシール部6が形成されると、第1の基板2及び第2の基板4が冷却される。

【0042】

図4を参照して説明した金属ガラス薄膜3, 5を形成する際、第1の基板2と第2の基板4の何れにも金属ガラス薄膜3, 5を形成すれば、第1の実施形態と同様、電子部品のパッケージ1Aを製造することができる。

【0043】

本発明の第1の実施形態に係るパッケージ1, 1Aの製造方法の変形例について説明する。

本発明の第1の実施形態に係るパッケージ1, 1Aの製造方法の変形例は、図2(C)及び4(C)に示すボンディング工程の前に、金属ガラス薄膜3, 5の処理工程を追加する製造方法である。この金属ガラス薄膜3, 5の処理工程は、ボンディング工程の前処理工程となる。この前処理工程は、金属ガラス薄膜3, 5の表面に形成される金属酸化物の除去又は減少を行う工程であり、還元処理又はプラズマ処理をする工程である。このような還元処理工程は、水素ガス又は水素ガスを発生させる雰囲気処理すればよい。このような前処理工程としては、LSIのCu配線の処理に用いられる蟻酸処理が挙げられる。W等のホットフィラメントによって発生した原子状水素を用いた還元処理でもよい。このようなプラズマ処理工程は、Ar等を励起したプラズマで処理すればよい。つまり、このような前処理工程としては、金属接合を行う前のプラズマ活性化処理が挙げられる。前処理工程によって、金属ガラス薄膜3, 5の表面が清浄になる。

【0044】

本発明のパッケージ1, 1Aによれば、一般の金属材料では発現しない金属ガラス薄膜3, 5の過冷却液体領域で接合するので、金属ガラス薄膜3, 5の粘性流動特性により塑性変形によってシール部6を形成することができる。このため、従来のパッケージで障害となった基板の凹凸、反り、微粒子汚染等が無視できる。このため、実用化に要求される気密封止と電気的接続を低温で同時に実現可能である。金属ガラス3, 5は、材料の機械的な特性から例えば高強度や耐食性に優れているので、高信頼性のシール部6が実現できる。

【0045】

本発明のパッケージ1, 1Aの製造方法によれば、金属ガラス薄膜3, 5を例えばスパッタリング法で堆積し、従来のボンディング装置で基板同士を接合できるので、簡単な工程で、パッケージ1の気密封止と電気的接続が可能になる。

【0046】

(第3の実施形態)

図5は、本発明の第3の実施形態に係るパッケージ10の構造を示す断面図である。図

10

20

30

40

50

5に示すように、本発明の第3の実施形態に係るパッケージ10は第1の基板14と、第1の基板14に設けた第1の接合部15Aと、MEMS21が形成された第2の基板16と、第2の基板16に設けた第2の接合部17Aと、第1の接合部15A及び第2の接合部17Aとが接合されたシール部18とを含んで構成されている。

【0047】

第1の基板14は例えばSi基板であり、CMOSLSI等が形成されている。第2の基板16と対向する第1の基板14の最上層が、図示しないSiO₂等の絶縁層から形成されている。絶縁層には第1の接合部15が形成される凹状の領域を形成してもよい。

【0048】

MEMS21が形成された第2の基板16は、Si基板又はSOI基板から構成されている。第2の基板16には、MEMS21となる振動子や片持ち梁等が形成されている。振動子や片持ち梁等の作用に影響がないように、余分なSi基板がエッチングによって除去されて、空隙16Aが形成されている。シール部18の厚さは、MEMS21となる振動子や片持ち梁等の動作に支障がないような厚さに設定すればよい。

【0049】

第2の基板16において、第1の基板14に設けた第1の接合部15Aと接合される領域には、第2の接合部17Aが形成されている。第2の接合部17には凸状の領域が形成されていてもよい。

【0050】

第1の接合部15A及び/又は第2の接合部17Aには、後述する金属ガラス薄膜が被覆されており、本発明の第3の実施形態に係るパッケージ1Aと同様に、シール部18が形成されている。金属ガラス薄膜は、第1の接合部15Aと第2の接合部17Aと両方に形成されていてもよい。シール部18には、外部回路と接続するための電極パッドや端子19を設けてもよい。

【0051】

図6は、本発明の第3の実施形態に係るパッケージ10の製造方法を順次に示す概略断面図である。

図6(A)において、まず、第1のSi基板14にCMOSからなるLSIを形成し、第1の接合部15Aとなる領域に金属ガラス薄膜15を形成する。第1のSi基板14の最上層には図示しないSiO₂等の絶縁膜が形成され、この絶縁層には、LSIの配線層が形成されている。

【0052】

次に、図6(B)に示すように、第2のSi基板16を用意して、MEMS21を形成した後、第2の接合部17Aとなる領域に金属ガラス薄膜17を形成する。

【0053】

続いて、図6(C)に示すように、第1のSi基板14と第2のSi基板16とを重ね合わせて、図4(C)で説明したボンディング工程を行う。これにより、第1の接合部15Aと第2の接合部17Aに形成された金属ガラス薄膜15、17が低粘性のガラス状態となり、かつ、加圧ツール12で押圧されるので、金属ガラス薄膜15、17が第1の接合部15Aと第2の接合部17Aに存在する凹凸に埋め込まれる。さらに、微粒子汚染や基板の反り等も低粘性の金属ガラス薄膜15、17によって緩和される。所定時間加圧されシール部18が形成された後で、第1のSi基板14及び第2のSi基板16が冷却される。これにより、本発明のパッケージ10をシールすることができる。

【0054】

本発明のパッケージ10によれば、第1のSi基板14に形成するCMOSLSI8と、MEMS21が形成された第2の基板16とをそれぞれ単独に作製し、金属ガラス薄膜15、17を用いたシール部18で接合することができる。

【0055】

(第4の実施形態)

図7は、本発明の第4の実施形態に係るパッケージ30の構造を示す断面図である。図

10

20

30

40

50

7に示すように、本発明の第4の実施形態に係るパッケージ30は、第1の基板32と、第1の基板32に設けた第1の接合部33Aと、第2の基板34と、第2の基板34に形成されたMEMS34Aと、第2の基板34に設けた第2の接合部35Aと、第1の接合部33A及び第2の接合部35Aを接合するシール部36とを含んで構成されている。

【0056】

第1の基板32は、Si基板とほぼ同じか又は異なる熱膨張率の材料から成る基板である。つまり、第1の基板32は、Si基板と熱膨張率が同一の範囲と評価される材料からなる。第1の基板32としては、セラミック基板、ガラス基板等を使用することができる。第1の基板32はカバー基板とも呼ばれている。特に、低熱膨張率の低温焼成セラミック基板（Low Temperature Cofired Ceramics、以下、LTCC基板と呼ぶ。）を用いることができる。Si基板とほぼ同じ熱膨張率を有するガラス基板は、例えばパイレックス（登録商標）ガラスが好適である。第1の基板32において、第2の基板34に設けた第2の接合部35Aと接合される領域には、貫通配線部32Aが形成されている。貫通配線部32Aの第2の接合部35Aと接合される領域が第1の接合部33Aである。貫通配線部32Aの最上部は、外部回路と接続するための電極パッドや端子となる。

【0057】

第1の基板32には、受動部品として、インダクタ、抵抗、コンデンサ等を内蔵することも可能である。例えば、LTCC基板からなる第1の基板32は、この基板の内部に内蔵された縦配線、横配線、それらに接続されたインダクタ等の受動部品と、から構成されてもよい。

【0058】

MEMS34Aが形成された第2の基板34は、例えばSiやSOI基板から構成されている。第2の基板34に形成されるMEMS34Aは、スイッチ、ジャイロ用センサ、加速度センサ、リレー等である。

【0059】

本発明の第4の実施形態に係るパッケージ30の製造方法について説明する。

図8は、本発明の第4の実施形態に係るパッケージ30の製造方法を順次に示す概略断面図である。

図8（A）に示すように、第1の基板32を、例えばLTCC基板やガラス基板等を用いて形成し、貫通配線部32Aと共に第1の接合部となる金属ガラス薄膜33を形成する。

図8（B）において、MEMS33Aを第2の基板34となるSi基板に形成する。Si基板としてはSOI基板を使用してもよい。次に第3の接合部となる金属ガラス薄膜35を形成する。

続いて、図8（C）に示すように第1のSi基板32と第2の基板34とを重ね合わせて、図4（C）で説明したボンディング工程を行う。これにより、第1の接合部33Aと第2の接合部35Aに形成された金属ガラス薄膜33、35が低粘性のガラス状態となり、かつ、加圧ツール12で押圧されるので、金属ガラス薄膜33、35が第1の接合部33Aと第2の接合部35Aで接合されてシール部36が形成される。さらに、微粒子汚染や基板の反り等も低粘性の金属ガラス薄膜33、35によって緩和される。所定時間加圧されシール部36が形成された後で、第1の基板32及び第2の基板34が冷却される。これにより、本発明のパッケージ30をシールすることができる。

金属ガラス薄膜33、35は、第1の接合部33A又は第2の接合部35Aの何れか、又は第1の接合部33Aと第2の接合部35Aの両方に形成されていてもよい。

【0060】

本発明のパッケージ30によれば、第1の基板32となるLTCC基板やガラス基板等と第2のSi基板34に形成するMEMS34Aと、をそれぞれ単独に作製し、金属ガラス薄膜33、35を用いたシール部36で接合することができる。

【0061】

（第4の実施形態の変形例）

図 9 は、本発明の第 4 の実施形態に係るパッケージの変形例 30A の構造を示す断面図である。

図 9 に示すように、本発明の第 4 の実施形態に係るパッケージ 30A は、第 1 の基板 32 が貫通配線部 32A を有していない点が図 5 のパッケージ 30 と異なっている。このパッケージ 30A では、第 2 の基板 34 の最外周に設けた電極 34B を外部回路と接続するための端子とする。他の構成は、図 7 に示したパッケージ 30 と同じであるので詳細な説明は省略する。

【実施例 1】

【0062】

以下に示す実施例により本発明をさらに詳細に説明する。

第 1 の基板 2 及び第 2 の基板 4 として Si 基板を使用して、これらの各基板をそれぞれ第 1 の接合部 3、第 2 の接合部 5 としてパッケージ 1 の接合部となる領域の実施例を作製した。

図 10 は、実施例 1 の接合工程を順次に示す斜視図である。

最初に、図 10 (A) に示すように、第 1 の Si 基板 2 及び第 2 の Si 基板 4 に厚さが $1\mu\text{m}$ の Zr 基金属ガラス薄膜 3, 5 を DC スパッタリング装置を用いて堆積した。第 1 及び第 2 の Si 基板 2, 4 の大きさは $5\text{mm} \times 5\text{mm}$ である。DC スパッタリング装置のターゲットとしては、 $\text{Zr}_{55}\text{Cu}_{30}\text{Al}_{10}\text{Ni}_5$ を使用した。 $\text{Zr}_{55}\text{Cu}_{30}\text{Al}_{10}\text{Ni}_5$ の Tg は 400°C 、Tx は 490°C であり、過冷却液体領域 ($\Delta T_x = T_x - T_g$) は 90°C である。形成した膜の評価には、X 線回折 (XRD) 装置、透過型電子顕微鏡、示差走査熱量分析 (DSC) 等を用いた。

次に、図 10 (B) に示すように、ボンディング工程の前に金属酸化物を除去するために前処理として蟻酸処理を行った。蟻酸処理は、 250°C で蟻酸の圧力を 2kPa として、30 秒間処理した。

引き続き、図 10 (C) に示すように、第 1 の基板 2 及び第 2 の基板 4 の両面を 475°C 迄に加熱して、金属ガラス薄膜 3, 5 を過冷却状態として、ボンディングツールに 15MPa の圧力を、15 分間印加してボンディングを行った。実施例 1 では、第 1 の基板及び第 2 の基板 2, 4 は強固に接合された。表 1 は、ボンディング条件とボンディング結果とを示すものである。

【表 1】

	金属ガラス薄膜厚さ (μm)	蟻酸処理	ボンディング温度 ($^\circ\text{C}$)	印加圧力 (MPa)	印加圧力時間 (分)	ボンディング結果
実施例 1	1	有り	475	15	15	良好
実施例 2	2	有り	475	15	15	良好
比較例 1	1	無し	450	15	15	接合できず

【実施例 2】

【0063】

第 1 の基板 2 及び第 2 の基板 4 に堆積する Zr 基金属ガラス薄膜 3, 5 の厚さを $2\mu\text{m}$ とした以外は実施例 1 と同様にして、実施例 2 の試料を作製した。実施例 2 の試料も、実施例と同様に第 1 の基板 2 及び第 2 の基板 4 は強固に接合された。

【0064】

(比較例 1)

第 1 の基板及び第 2 の基板に堆積する Zr 基金属ガラス薄膜 3, 5 の厚さを $1\mu\text{m}$ とし、蟻酸処理を行わないでボンディングを行った。この比較例 1 の場合には、第 1 の基板及び第 2 の基板との接合ができなかった。

【0065】

実施例 1 及び 2 と比較例 1 の結果から、蟻酸を用いた前処理は酸化物の除去に効果があ

り、その結果、実施例 1 及び 2 では、ボンディングが良好にされることが判明した。

【 0 0 6 6 】

実施例 1 及び 2 の試料の断面等を、走査型超音波顕微鏡（S A M : Scanning Acoustic Microscope）や走査型電子顕微鏡（S E M : Scanning Electron Microscope）で観察した。

【 0 0 6 7 】

図 1 1 は、走査型超音波顕微鏡像を示す図であり、（ A ）は実施例 1 の試料、（ B ）は実施例 2 の試料を示している。

図 1 1 （ A ）の試料には暗点が形成されており、図 1 1 （ B ）の試料は平坦であることが判明した。

【 0 0 6 8 】

図 1 2 は、図 1 1 （ A ）に示した実施例 1 の試料における暗点の断面における S E M 像であり、（ A ）と（ B ）はそれぞれ S i の異なる拡散の様子を示している。（ A ）は低倍率像、（ B ）は高倍率像を示している。

図 1 2 から明らかなように、基板間に挟まれている金属ガラス薄膜 3 , 5 の界面において S i の拡散が起きていたことが分かる。

【 0 0 6 9 】

図 1 3 は、図 1 2 （ A ）に示した実施例 1 の試料の断面を X 線によって元素分析した結果を示す図である。X 線検知器は半導体検知器を用いたエネルギー分散型検知器である。

図 1 3 から明らかなように、金属ガラス薄膜 3 , 5 中には非常に多くの S i が拡散し、再結晶化していることが分かる。

【 0 0 7 0 】

さらに、表 2 の分析結果から、図 1 2 （ B ）の〔 i i 〕で示す金属ガラス薄膜 3 , 5 の S i 基板側の S i の原子％（ a t % ）は、図 1 2 （ B ）の〔 i 〕で示すボンディングされている領域の S i の原子％（ a t % ）よりも大きいことが判明した。

【表 2】

測定点	組成 (at%)						
	Zr	Al	Cu	Ni	Si	O	C
i	22.0	6.9	10.0	3.2	1.3	5.9	50.7
ii	19.4	5.8	10.6	3.1	6.1	5.0	50.0
iii	34.3	9.7	18.1	5.3	1.7	5.5	25.4
iv	31.8	8.1	13.5	5.9	2.2	19.6	18.9

【 0 0 7 1 】

図 1 4 は、図 1 1 （ B ）に示した実施例 2 の試料の均一な領域の断面の S E M 像であり、それぞれ、（ A ）は低倍率像、（ B ）は高倍率像を示している。

図 1 4 から明らかなように、孔の無い接合界面は、金属ガラス薄膜 3 , 5 によって強固な接合が形成されていることが判明した。

【 0 0 7 2 】

図 1 5 は、図 1 4 に示した実施例 2 の試料の断面を X 線によって元素分析した結果を示す図である。図では、S i 、 O 、 C u 、 A l 、 Z r 、 N i の分布、即ちマップを示している。図 1 5 から明らかなように、接合界面の 2 0 n m を X 線分析した結果、図の O 及び C u のマップにおいて矢印で示す箇所では、極く僅かに O が多く、C u が乏しい箇所が生じていることが判明した（表 2 参照）。

【 0 0 7 3 】

本発明は上記実施例に限定されることなく、特許請求の範囲に記載した発明の範囲内で種々の変形が可能であり、それらも本発明の範囲内に含まれることはいうまでもない。外部回路との電氣的接続のためにパッケージに設ける端子は、第 1 及び第 2 の基板の何れに設けてもよく、パッケージの用途に応じて適宜に設計すればよい。

【符号の説明】

【 0 0 7 4 】

1、10、30、30A：パッケージ

2、14：第1の基板

2A：端子

2B：配線層

3、5、15、17、33、35：金属ガラス薄膜

3A、15A、33A：第1の接合部

4、16：第2の基板

5A、17A、35A：第2の接合部

6、18、36：シール部

7：空隙

8：電子部品

8A：配線層

9：絶縁膜

12：加圧ツール

16A：空隙

19：端子

21：MEMS

32：第1の基板

32A：貫通配線部

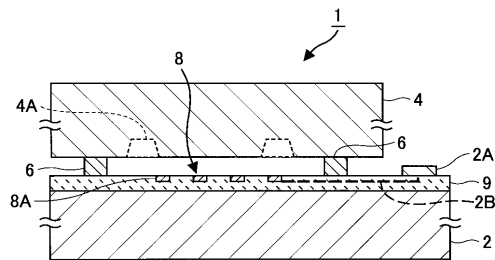
32B：端子34：第2の基板

34A：MEMS

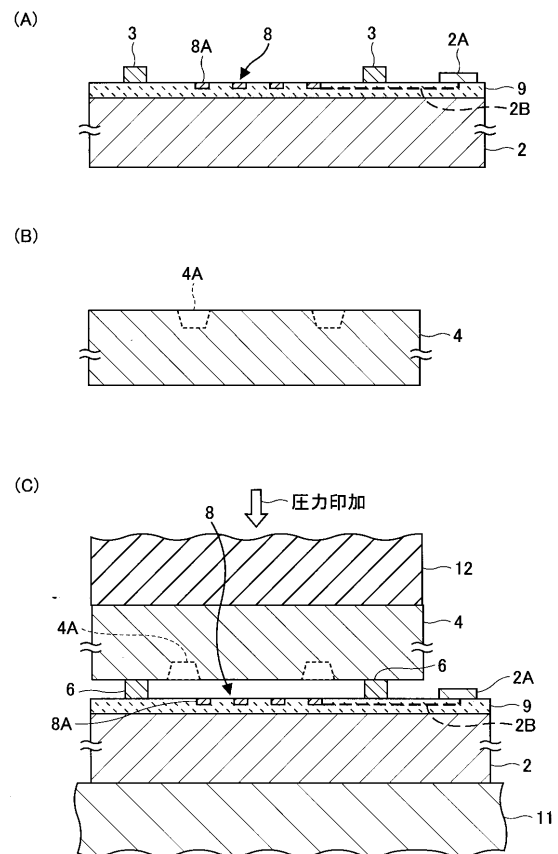
10

20

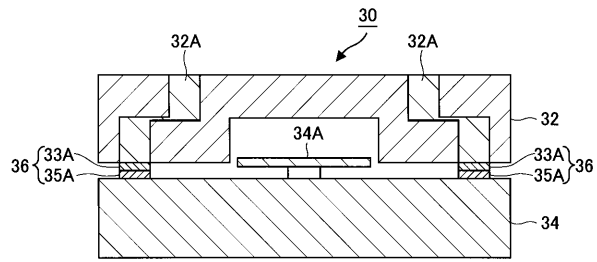
【図1】



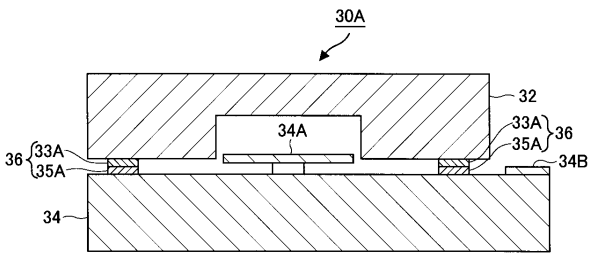
【図2】



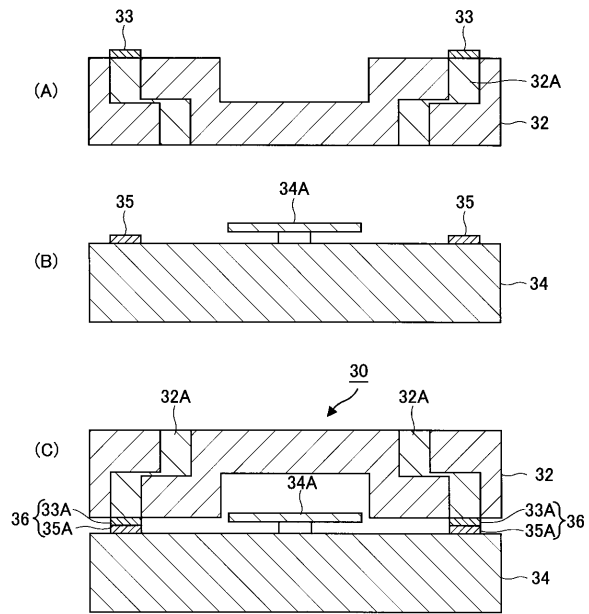
【図 7】



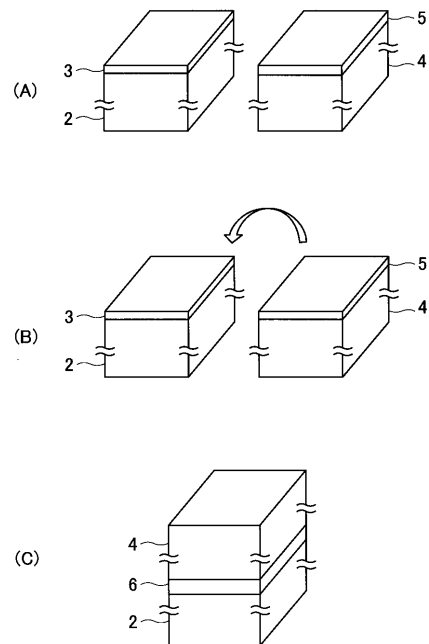
【図 9】



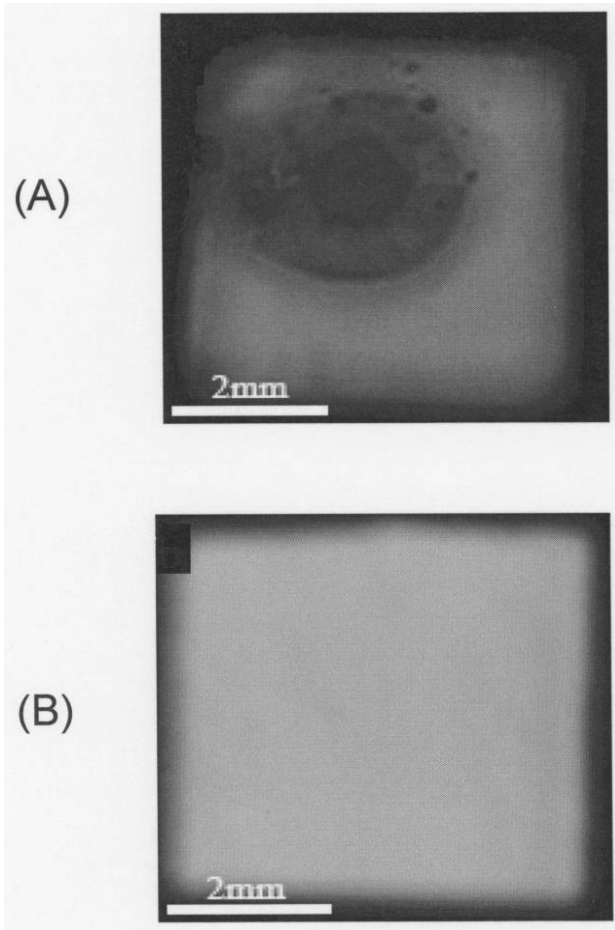
【図 8】



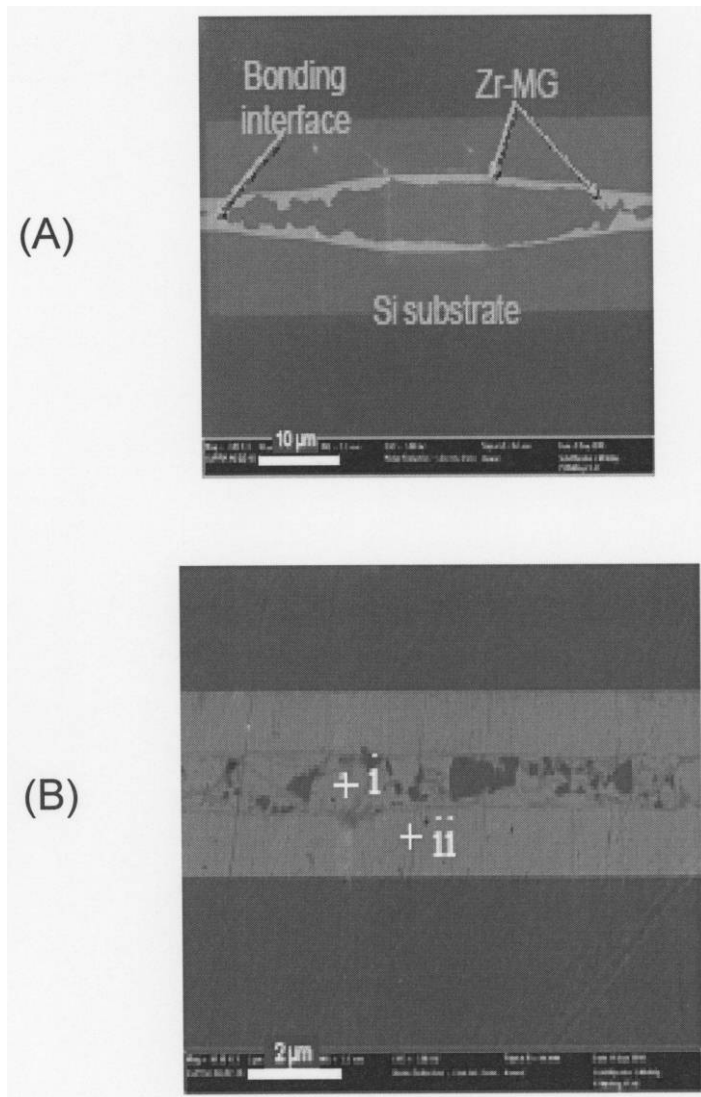
【図 10】



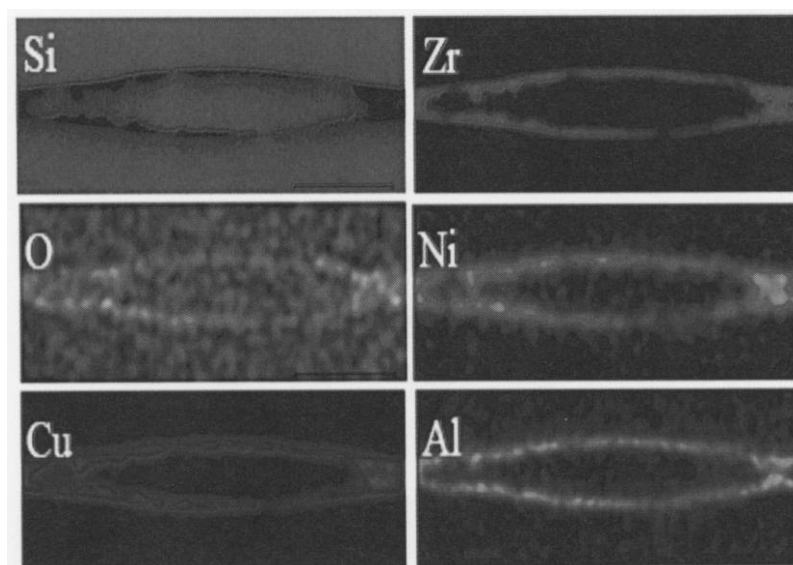
【図 11】



【図 1 2】

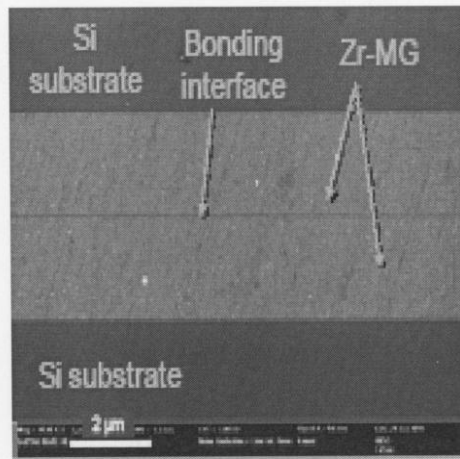


【図 1 3】

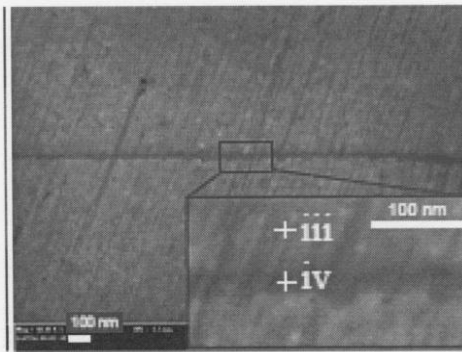


【図 14】

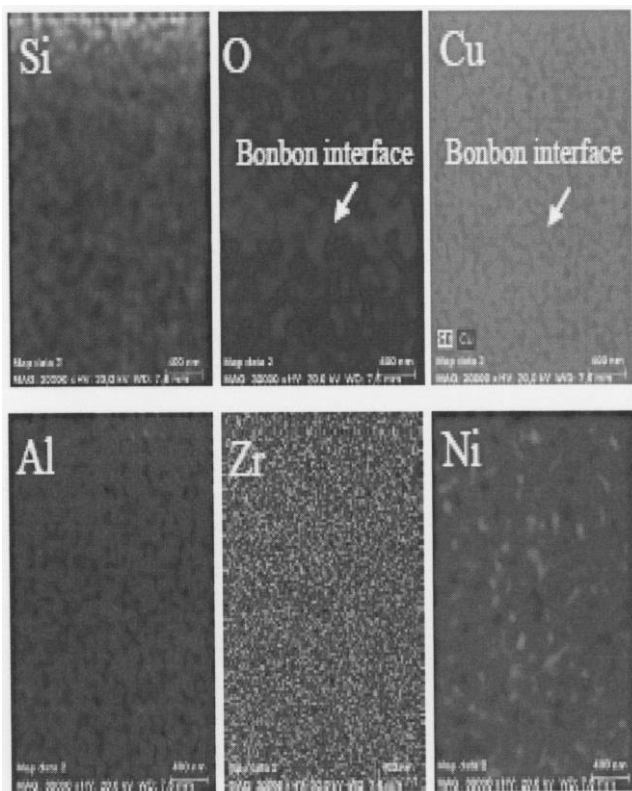
(A)



(B)



【図 15】



フロントページの続き

(72)発明者 ゲスナー, トーマス

宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内

審査官 麻川 倫広

(56)参考文献 特表2013-516326(JP, A)

特開2011-108862(JP, A)

特開2007-160499(JP, A)

特開2010-069599(JP, A)

特開2000-307018(JP, A)

(58)調査した分野(Int.Cl., DB名)

B23K 20/00 - 20/26、

B81B 1/00 - 5/00、

H01L 21/54、23/00 - 23/10、23/16 - 23/26、

H03H 3/007 - 3/06、 9/00 - 9/135、

9/15 - 9/24、 9/30 - 9/40、

9/46 - 9/62、 9/66、 9/70、 9/74