(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 12 月 30 日 (30.12.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/258062 A1

(51) 国际专利分类号:
G06F 12/06 (2006.01)

(21) 国际申请号: PCT/CN2019/092886

(22) 国际申请日: 2019 年 6 月 26 日 (26.06.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 深圳市大疆创新科技有限公司 (**SZ DJI TECHNOLOGY CO., LTD.**) [CN/CN]; 中国广东省深圳市南山区高新区南区粤兴一道9号香港科大深圳产学研大楼6楼, Guangdong 518057 (CN)。

(72) 发明人: 李刚 (**LI, Gang**); 中国广东省深圳市南山区高新区南区粤兴一道9号香港科大深圳产学研大楼6楼, Guangdong 518057 (CN)。 卢华 (**LU, Hua**); 中国广东省深圳市南山区高新区南区粤兴一道9号香港科大深圳产学研大楼6楼, Guangdong 518057 (CN)。

(74) 代理人: 北京同立钧成知识产权代理有限公司 (**LEADER PATENT & TRADEMARK FIRM**); 中国北京市海淀区西直门北大街32号枫蓝国际A座8F-6, Beijing 100082 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

WO 2020/258062 A1

(54) **Title:** ADDRESS EXTENSION APPARATUS AND SYSTEM, AND MOVABLE PLATFORM

(54) 发明名称: 地址扩展装置、系统和可移动平台

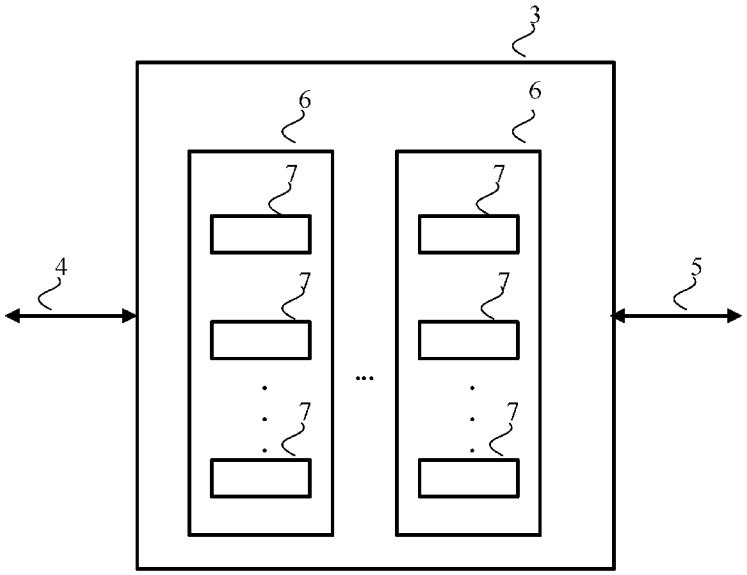


图 3

(57) **Abstract:** Disclosed are an address extension apparatus and system, and a movable platform. The apparatus comprises: an input bus, an output bus, and at least one address conversion circuit, wherein each address conversion circuit comprises a plurality of address mapping units; each address conversion circuit is respectively connected to the input bus and the output bus; the input bus transmits, to the address conversion circuit, an original address input by an external device to be extended, and the address mapping units determine a mapping address according to the original address and transmit the mapping address to the output bus; and the output bus transmits

[见续页]

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

the mapping address to a pre-set memory, so that the external device to be extended performs an addressing operation on the memory according to the mapping address. The address extension apparatus provided in the present embodiment does not need to be embedded in a processor and is an independent apparatus, and the space of devices, other than the processor, can be extended. Moreover, the address extension apparatus provided in the present embodiment uses less hardware structures, has a simple processing process and can rapidly extend the space of other external devices.

(57) 摘要：一种地址扩展装置、系统和可移动平台，该装置包括：输入总线、输出总线和至少一地址转换电路，每一地址转换电路包括多个地址映射单元；每一地址转换电路分别与输入总线、输出总线连接；输入总线将外部待扩展设备输入的原始地址传输至地址转换电路，地址映射单元根据原始地址确定映射地址，将映射地址传输至输出总线；输出总线将映射地址传输至预设的存储器，使得外部待扩展设备根据映射地址对存储器进行寻址操作。本实施例提供的地址扩展装置不需要内置到处理器中，是一个独立的装置，可以扩展出处理器以外的其他设备的空间。并且，本实施例提供的地址扩展装置所采用的硬件结构少，处理过程简单，可以快捷的扩展出外部其他设备的空间。

地址扩展装置、系统和可移动平台

技术领域

本申请实施例涉及计算机技术领域，尤其涉及一种地址扩展装置、系统和可移动平台。

背景技术

在计算机领域中，常常会涉及到物理地址的拓展。物理地址的拓展，指的是，将地址空间进行拓展，以便于进行更多的计算和处理过程。

现有技术中，提供了以下两种方式，进行地址的扩展。第一种是，可以在处理器中进行地址的扩展，所扩展的地址是内置在处理器中的；第二种是，可以采用硬件设备，在进行各种数据处理过程的同时，可以扩展到其他设备上的空间。

然而现有技术中，由于扩展的地址是内置在处理器中的，从而地址都是与处理器进行绑定的，无法扩展出处理器以外的其他设备的空间，灵活性较低；另一种中，硬件设备在进行地址扩展的时候，需要进行各种处理过程进行地址扩展，所采用的硬件结构较多，处理过程较为复杂。从而，如何提供一种简单、方便、且可以扩展出外部其他设备的空间的地址扩展装置，是一个亟待解决的问题。

发明内容

本申请实施例提供一种地址扩展装置、系统和可移动平台，以快速、方便的扩展出外部其他设备的地址空间。

第一方面，本申请实施例提供一种地址扩展装置，包括输入总线、输出总线和至少一地址转换电路，每一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地址转换电路包括多个地址映射单元；

所述输入总线，用于将外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

第二方面，本申请实施例提供一种地址扩展系统，包括地址扩展装置和外部待扩展设备；所述地址扩展装置与所述外部待扩展设备连接；其中，

所述地址扩展装置包括输入总线、输出总线和至少一地址转换电路，每一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地址转换电路包括多个地址映射单元；

所述输入总线，用于将所述外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

第三方面，本申请实施例提供一种地址扩展系统，包括地址扩展装置和存储器；所述地址扩展装置与所述存储器连接；其中，

所述地址扩展装置包括输入总线、输出总线和至少一地址转换电路，每一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地址转换电路包括多个地址映射单元；

所述输入总线，用于将外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

第四方面，本申请实施例提供一种可移动平台，包括机体、设于所述机体上的供电电池、动力系统、控制器和如第一方面提供的地址扩展装置，所

述供电电池能够为所述动力系统供电，所述动力系统为所述可移动平提供飞行动力。

本申请实施例提供的地址扩展装置、系统和可移动平台，通过提供由输入总线、输出总线和至少一地址转换电路构成的地址扩展装置，其中，每一地址转换电路包括多个地址映射单元；每一地址转换电路分别与输入总线、输出总线连接；输入总线将外部待扩展设备输入的原始地址传输至地址转换电路，地址映射单元根据原始地址，确定映射地址，并将映射地址传输至输出总线；输出总线将映射地址传输至预设的存储器，使得外部待扩展设备能够根据映射地址对存储器进行寻址操作。本实施例提供的地址扩展装置，不需要内置到处理器中，也不需要将地址与处理器进行绑定；本实施例提供的地址扩展装置是一个独立的装置，可以扩展出处理器以外的其他设备的空间。并且，本实施例提供的地址扩展装置，只需要输入总线、输出总线和至少一地址转换电路，就可以实现地址扩展的处理；所采用的硬件结构少，地址转换电路中的地址映射单元，在接收到输入总线传输的原始地址之后，就可以进行地址扩展的处理，处理过程简单，可以快捷的扩展出外部其他设备的空间；并且，本实施例提供的地址扩展装置的成本较低。

附图说明

为了更清楚地说明本申请实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍，显而易见地，下面描述中的附图是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为本申请提供的应用场景示意图一；

图 2 为本申请提供的应用场景示意图二；

图 3 为本申请一实施例提供的地址扩展装置的结构示意图；

图 4 为本申请另一实施例提供的地址扩展装置的结构示意图一；

图 5 为本申请另一实施例提供的地址扩展装置的结构示意图二；

图 6 为本申请另一实施例提供的地址扩展装置的结构示意图三；

图 7 为本申请又一实施例提供的地址扩展装置的结构示意图；

图 8 为本申请再一实施例提供的地址扩展装置的结构示意图；

图 9 为本申请一实施例提供的地址扩展系统的结构示意图；

图 10 为本申请一实施例提供的地址扩展系统的结构示意图；

图 11 为本申请提供的地址拓展示意图；

图 12 为本申请一实施例提供的可移动平台的结构示意图。

附图标记：

1：网络设备；

2：终端设备；

3：地址扩展装置；

4：输入总线；

5：输出总线；

6：地址转换电路；

7：地址映射单元；

8：比较单元；

9：优先级单元；

10：转换单元；

11：第一比较单元；

12：第二比较单元；

13：寄存器；

14：输入缓存电路；

15：输出缓存电路；

16：配置总线；

17：外部待扩展设备；

18：存储器；

19：机体；

20：供电电池；

21：动力系统；

22：控制器；

23：存储器。

具体实施方式

为使本申请实施例的目的、技术方案和优点更加清楚，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

需要说明的是，当组件被称为“固定于”另一个组件，它可以直接在另一个组件上或者也可以存在居中的组件。当一个组件被认为是“连接”另一个组件，它可以是直接连接到另一个组件或者可能同时存在居中组件。

除非另有定义，本文所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本文中在本申请的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在于限制本申请。本文所使用的术语“及／或”包括一个或多个相关的所列项目的任意的和所有的组合。

下面结合附图，对本申请的一些实施方式作详细说明。在不冲突的情况下，下述的实施例及实施例中的特征可以相互组合。

本申请的实施例提供了地址扩展装置、系统和可移动平台。图 1 为本申请提供的应用场景示意图一，如图 1 所示，地址扩展装置可以应用到网络设备 1 上，其中，网络设备 1 包括但不限于：传输点（Transmission Reception Point，TRP）、基站（如，gNB）、无线网络控制器（Radio Network Controller，RNC）、节点 B（Node B，NB）、基站控制器（Base Station Controller，BSC）、BTS（Base Transceiver Station）、HeNB（Home Evolved NodeB），或 HNB（Home Node B）、基带单元（Baseband Uit，BBU）等。应用有地址扩展装置的网络设备，可以实现地址的拓展。

图 2 为本申请提供的应用场景示意图二，如图 2 所示，地址扩展装置可以应用到终端设备 2 上，终端设备 2 包括但不限于车辆终端、车载终端、车辆设备、移动终端、公共终端等，其中，车载终端包括但不限于车载导航仪等，移动终端包括但不限于手机、可穿戴设备、平板电脑等。应用有地址扩展装置的终端设备，可以实现地址的拓展。

地址扩展装置还可以应用到任意设备或者系统上，进而完成地址的拓展。

本申请中，对于地址扩展装置的各组成部分的命名仅是出于标识的目的，对于地址扩展系统的各组成部分的命名仅是出于标识的目的，并不应理解为

对本申请的实施例的限制。

图3为本申请一实施例提供的地址扩展装置的结构示意图，如图3所示，本实施例的地址扩展装置 3 可以包括：输入总线 4、输出总线 5 和至少一地址转换电路 6，每一地址转换电路 6 分别与输入总线 4、输出总线 5 连接；每一地址转换电路 6 包括多个地址映射单元 7。

输入总线 4，用于将外部待扩展设备输入的原始地址传输至地址转换电路 6，以使得原始地址依次通过地址转换电路 6 中的地址映射单元 7 进行处理。

地址映射单元 7，用于根据原始地址，确定映射地址，并将映射地址传输至输出总线 5。

输出总线 5，用于将映射地址传输至预设的存储器，使得外部待扩展设备能够根据映射地址对存储器进行寻址操作。

本实施例中，在计算机领域中，常常会涉及到物理地址的拓展。物理地址扩展用最早出现在 x86（The X86 Architecture）处理器（Central Processing Unit，CPU）上，从而，处理器可以在 32 位的操作系统下的实体内存大于 4G，进而可以访问到高位的地址。

为了可以灵活性的扩展出处理器以外的其他设备的空间，并且降低硬件设备的复杂性和成本，可以采用本实施例提供的地址扩展装置 3。

本实施例提供的地址扩展装置 3，由输入总线 4、输出总线 5 和至少一地址转换电路 6 所构成；每一地址转换电路 6 包括 N 个地址映射单元 7，N 为大于等于 1 的正整数；每一地址转换电路 6 中的 N 个地址映射单元 7 的排布方式，不做限定。

每一地址转换电路 6 的一个端口与输入总线 4 连接，每一地址转换电路 6 的另一个端口与输出总线 5 连接。可选的，外部待扩展设备与输入总线 4 连接，输出总线 5 与存储器连接。可选的，存储器可以设置在地址扩展装置 3 中，或者，存储器可以设置在地址扩展装置 3 的外部。

外部待扩展设备可以向地址扩展装置 3 输入原始地址，原始地址为待扩展的地址，此时，外部待扩展设备通过输入总线 4，将原始地址输送给地址扩展装置 3。然后，输入总线 4 将原始地址，传输给地址转换电路 6 进行处理。可知，输入总线 4，起到传输的作用。

在只有一个原始地址被输送至地址扩展装置 3 的时候，地址扩展装置 3 可以选择一个地址转换电路 6 中的一个地址映射单元 7，对原始地址进行地址扩展处理。

在多个原始地址被输送至地址扩展装置 3 的时候，地址扩展装置 3 可以选择一个地址转换电路 6 中的多个地址映射单元 7，分别对各原始地址进行地址扩展处理；或者，地址扩展装置 3 可以选择多个地址转换电路 6 中的地址映射单元 7，分别对各原始地址进行地址扩展处理。具体的，地址映射单元 7 在对每一原始地址进行地址扩展处理的时候，地址映射单元 7 可以依据接收到的原始地址，确定出一个映射地址，进而完成地址的扩展。

然后，地址映射单元 7 将映射地址，传输给输出总线 5；输出总线 5 将映射地址，传输给存储器进行存储。即，地址映射单元 7 通过输出总线 5，将映射地址传输给存储器进行寻址。

此时，输出总线 5 输出映射地址，即可进行寻址了。然后，在外部待扩展设备需要使用映射地址的时候，外部待扩展设备根据存储器中的映射地址，对存储器进行寻址操作。

本实施例提供的地址扩展装置 3，通过提供由输入总线 4、输出总线 5 和至少一地址转换电路 6 构成的地址扩展装置 3，其中，每一地址转换电路 6 包括多个地址映射单元 7；每一地址转换电路 6 分别与输入总线 4、输出总线 5 连接；输入总线 4 将外部待扩展设备输入的原始地址传输至地址转换电路 6，地址映射单元 7 根据原始地址，确定映射地址，并将映射地址传输至输出总线 5；输出总线 5 将映射地址传输至预设的存储器，使得外部待扩展设备能够根据映射地址对存储器进行寻址操作。本实施例提供的地址扩展装置 3，不需要内置到处理器中，也不需要将地址与特定的处理器进行绑定，可灵活部署在 SOC 的各个主设备输出口，也可以部署在 CPU 的地址总线上，灵活性高；本实施例提供的地址扩展装置 3 是一个独立的装置，可以扩展出处理器以外的其他设备的空间。并且，本实施例提供的地址扩展装置 3，只需要输入总线 4、输出总线 5 和至少一地址转换电路 6，就可以实现地址扩展的处理；所采用的硬件结构少，地址转换电路 6 中的地址映射单元 7，在接收到输入总线 4 传输的原始地址之后，就可以进行地址扩展的处理，处理过程简单，可以快捷的扩展出外部其他设备的空间；并且，本实施例提供的地址扩

展装置 3 的成本较低。

图 4 为本申请另一实施例提供的地址扩展装置的结构示意图一，图 5 为本申请另一实施例提供的地址扩展装置的结构示意图二，图 6 为本申请另一实施例提供的地址扩展装置的结构示意图三，在图 3 所示实施例的基础上，如图 4-图 6 所示，本实施例的地址扩展装置 3 中，多个地址映射单元 7 分别与多个预配置的匹配地址一一对应；

地址映射单元 7，具体用于比较原始地址和地址映射单元 7 所对应的匹配地址，得到比较结果，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

地址映射单元 7，具体用于，若比较结果为匹配时，将原始地址进行转换以生成映射地址。

地址映射单元 7，具体用于，基于地址映射单元 7 的比较结果、其他地址映射单元 7 的比较结果及预置的各地址映射单元 7 的优先级信息，将原始地址进行转换以生成映射地址。

地址映射单元 7，具体用于，若比较结果为匹配、且各其他地址映射单元 7 的比较结果均为不匹配时，将原始地址进行转换生成映射地址。

地址映射单元 7，具体用于，若比较结果为匹配、至少一个其他地址映射单元 7 的比较结果为匹配、且至少一个其他地址映射单元 7 的优先级均小于地址映射单元 7 的优先级时，将原始地址进行转换以生成映射地址。

地址映射单元 7，用于将原始地址和地址映射单元 7 所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

多个地址映射单元 7 与多个预配置的映射空间大小一一对应；地址映射单元 7，具体用于，根据与地址映射单元 7 对应的映射空间大小，生成掩码；将原始地址与掩码进行位与运算，得到第一地址信号，并将匹配地址与掩码进行与运算，得到第二地址信号；比较第一地址信号与第二地址信号，得到比较结果；其中，当第一地址信号与第二地址信号一致时，比较结果为匹配。

多个地址映射单元 7 分别与多个预配置的目的基地址一一对应；

地址映射单元 7，具体用于，对掩码进行取反运算，得到取反后的掩码；

将原始地址与取反后的掩码进行位与运算后生成映射地址的偏移量，并将地址映射单元 7 所对应的目的基地址与映射地址的偏移量进行位或运算，以得到映射地址。

其中，地址映射单元 7 的结构包括了以下几种实现方式。

地址映射单元 7 的结构的第一种实现方式：如图 4 所示，地址映射单元 7 包括相互连接的比较单元 8 和优先级单元 9；比较单元 8，用于比较原始地址和地址映射单元 7 所对应的匹配地址，并将比较结果传输至优先级单元 9；优先级单元 9，用于根据比较单元 8 输出的比较结果、其他地址映射单元 7 的比较结果及预置的各地址映射单元 7 的优先级信息，生成地址转换控制信号。

地址映射单元 7 的结构的第二种实现方式：如图 5 所示，地址映射单元 7 包括依次连接的比较单元 8、优先级单元 9 和转换单元 10；比较单元 8，用于比较原始地址和地址映射单元 7 所对应的匹配地址，并将比较结果传输至优先级单元 9；优先级单元 9，用于根据比较单元 8 输出的比较结果、其他地址映射单元 7 的比较结果及预置的各地址映射单元 7 的优先级信息，生成地址转换控制信号；转换单元 10，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

地址映射单元 7 的结构的第三种实现方式：如图 6 所示，地址映射单元 7 包括比较单元 8 和转换单元 10，地址转换电路 6 还包括优先级单元 9；优先级单元 9 分别与比较单元 8 和转换单元 10 连接；可以在每一地址转换电路 6 中设置一个优先级单元 9，或者，在每一地址转换电路 6 中设置与每一地址映射单元 7 一一对应的优先级单元 9；比较单元 8，用于比较原始地址和地址映射单元 7 所对应的匹配地址，并将比较结果传输至优先级单元 9；优先级单元 9，用于根据比较单元 8 输出的比较结果、其他地址映射单元 7 的比较结果及预置的各地址映射单元 7 的优先级信息，生成地址转换控制信号；转换单元 10，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

本实施例中，在图 3 所示实施例的基础上，为了便于生成映射地址，需要为每一地址映射单元 7 分别配置匹配地址，即，多个地址映射单元 7 分别与多个预配置的匹配地址一一对应，此时，地址映射单元 7 与匹配地址之间

是一一对应的关系。

地址映射单元 7，具体用于比较原始地址和地址映射单元 7 所对应的匹配地址，得到比较结果，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

外部待扩展设备可以向地址扩展装置 3 输入原始地址，原始地址为待扩展的地址，此时，外部待扩展设备通过输入总线 4，将原始地址输送给地址扩展装置 3。然后，输入总线 4 将原始地址，传输给地址转换电路 6 进行处理。

对于每一原始地址，每一地址映射单元 7 需要将原始地址和当前的地址映射单元 7 所对应的匹配地址，两者进行比较，得到比较结果。

然后，某一地址映射单元 7 在确定原始地址和当前的某一地址映射单元 7 所对应的匹配地址，两者之间是匹配的时候，即，比较结果是匹配的，当前的某一地址映射单元 7 可以直接将将原始地址进行地址转换，得到映射地址。

具体的，为了确定是哪一个地址映射单元 7 可以对原始地址进行地址转换，需要确定出与原始地址之间的匹配是最优的地址映射单元 7；此时，为各地址映射电路中的每一地址映射单元 7，预先配置了优先级信息，即，为每一地址映射单元 7 赋予了优先级；对于每一原始地址，地址映射单元 7 需要出原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果，并且，地址映射单元 7 还可以获取到原始地址和其他地址映射单元 7 所对应的匹配地址之间是的比较结果，地址映射单元 7 还需要依据各地址映射单元 7 的优先级信息，确定是否可以对原始地址进行转换以生成映射地址。

对于每一原始地址，地址映射单元 7 若确定原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果，是匹配的；并且，地址映射单元 7 还可以确定原始地址和各其他地址映射单元 7 所对应的匹配地址之间的比较结果，均是不匹配的；那么，地址映射单元 7 可以确定自身是与原始地址之间匹配是最优的，地址映射单元 7 就可以将原始地址进行地址转换，生成映射地址。

对于每一原始地址，地址映射单元 7 若确定原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果，是匹配的；并且，地址映射单元

7 还可以确定原始地址和 M 个其他地址映射单元 7 所对应的匹配地址之间的比较结果，均是匹配的，M 为大于等于 1 的正整数；此时，原始地址不仅与当前的地址映射单元 7 所对应的匹配地址之间是匹配的，原始地址还与至少一其他地址映射单元 7 所对应的匹配地址之间是匹配的，那么就需要根据各地址映射单元 7 的优先级信息，确定出一个最优的地址映射单元 7；此时，当前的地址映射单元 7 若确定上述 M 个其他地址映射单元 7 的优先级均小于当前的地址映射单元 7 的优先级，当前的地址映射单元 7 可以确定自身为最优的地址映射单元 7，当前的地址映射单元 7 就可以将原始地址进行地址转换，生成映射地址。此时，确定出了 M+1 个与原始地址匹配的地址映射单元 7，将 M+1 个地址映射单元 7 中的优先级最高的地址映射单元 7，作为可以对原始地址进行地址转换的地址映射单元 7。

例如，当所述原始地址依次通过地址转换电路 6 中的地址映射单元 7 进行处理时，则后匹配的地址映射单元 7 的优先级比之前匹配的地址映射单元 7 的优先级要高，后匹配的地址映射单元 7 可以覆盖之前匹配的地址映射单元 7。

然后，地址映射单元 7 将映射地址，传输给输出总线 5；输出总线 5 将映射地址，传输给存储器进行存储。即，地址映射单元 7 通过输出总线 5，将映射地址传输给存储器进行存储。此时，输出总线 5 输出映射地址，即可进行寻址了。然后，在外部待扩展设备需要使用映射地址的时候，外部待扩展设备根据存储器中的映射地址，对存储器进行寻址操作。

为了实现上述地址扩展，地址映射单元 7 可以有以下几种结构方式和处理过程。

第一种实现方式，如图 4 所示，每一地址映射单元 7 包括比较单元 8 和优先级单元 9，同一地址映射单元 7 中的比较单元 8 与优先级单元 9 之间相互连接；比较单元 8 可以接收到输入总线 4 传输的原始地址，比较单元 8 将述原始地址和地址映射单元 7 所对应的匹配地址进行比较分析，得到比较结果，比较结果为匹配或不匹配；比较单元 8 再将比较结果传输给优先级单元 9；优先级单元 9 可以获取到原始地址和其他地址映射单元 7 所对应的匹配地址之间是的比较结果；从而，优先级单元 9 依据原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果、原始地址和其他地址映射单元 7

所对应的匹配地址之间是的比较结果、各地址映射单元 7 的优先级信息，确定是否可以对原始地址进行转换以生成映射地址；优先级单元 9 在确定可以对原始地址进行转换的时候，优先级单元 9 生成地址转换控制信号；进而，地址映射单元 7 根据地址转换控制信号，对原始地址进行转换，生成映射地址。

第二种实现方式，如图 5 所示，每一地址映射单元 7 由比较单元 8、优先级单元 9 和转换单元 10 构成，其中，比较单元 8 与优先级单元 9 连接，优先级单元 9 与转换单元 10 连接。比较单元 8 可以接收到输入总线 4 传输的原始地址，比较单元 8 将述原始地址和地址映射单元 7 所对应的匹配地址进行比较分析，得到比较结果，比较结果为匹配或不匹配；比较单元 8 再将比较结果传输给优先级单元 9；优先级单元 9 可以获取到原始地址和其他地址映射单元 7 所对应的匹配地址之间是的比较结果；从而，优先级单元 9 依据原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果、原始地址和其他地址映射单元 7 所对应的匹配地址之间是的比较结果、各地址映射单元 7 的优先级信息，确定是否可以对原始地址进行转换以生成映射地址；优先级单元 9 在确定可以对原始地址进行转换的时候，优先级单元 9 生成地址转换控制信号；优先级单元 9 将地址转换控制信号发送给转换单元 10；转换单元 10 根据地址转换控制信号，对原始地址进行转换，生成映射地址。

第三种实现方式，如图 6 所示，每一地址映射单元 7 由比较单元 8 和转换单元 10 构成，其中，比较单元 8 与转换单元 10 连接；可选的，可以在每一地址映射单元 7 中设置一优先级单元 9，优先级单元 9 与比较单元 8 连接，并且，优先级单元 9 与转换单元 10 连接。比较单元 8、转换单元 10 和优先级单元 9，三者之间协作处理过程，可以参见上述第二种实现方式，不再赘述。

进一步的，地址映射单元 7 在进行地址转换的过程中，可以采用以下具体实现手段。地址映射单元 7 对原始地址和地址映射单元 7 所对应的匹配地址进行比较的时候，地址映射单元 7 将接收到的原始地址与一个掩码 A 进行计算操作，得到第一地址信号，并且将地址映射单元 7 所对应的匹配地址与一个掩码 B 进行计算操作，得到第二地址信号，其中，掩码 A 与掩码 B 是同一个掩码；地址映射单元 7 将第一地址信号与第二地址信号进行比较，得到

比较结果，进而地址映射单元 7 就可以依据比较结果，确定是否可以将原始地址进行转换；地址映射单元 7 在确定可以将原始地址进行转换的时候，地址映射单元 7 将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。其中，地址映射单元 7 在确定是否可以将原始地址进行转换的时候，可以基于上述过程提供的依据原始地址和当前的地址映射单元 7 所对应的匹配地址之间的比较结果、原始地址和其他地址映射单元 7 所对应的匹配地址之间是的比较结果、各地址映射单元 7 的优先级信息，确定是否可以对原始地址进行转换以生成映射地址。

具体来说，为每一地址映射单元 7 预先配置了一个对应的映射空间大小，并且，地址映射单元 7 与映射空间大小之间是一一对应的关系。同时，为每一地址映射单元 7 预先配置了一个对应的目的基地址，并且，地址映射单元 7 与目的基地址之间是一一对应的关系。地址映射单元 7 根据当前的地址映射单元 7 所对应的映射空间大小 K，生成一个掩码 mask；然后，地址映射单元 7 将接收到的原始地址 addr_in 与掩码 mask 进行位与运算，得到第一地址信号 addr_in & mask，并且将地址映射单元 7 所对应的匹配地址 addr_base 与该掩码 mask 之间进行位与运算，得到第二地址信号 addr_base & mask；然后，地址映射单元 7 将第一地址信号 addr_in & mask 与第二地址信号 addr_base & mask 进行比较，确定两者是否一致；地址映射单元 7 若确定第一地址信号 addr_in & mask 与第二地址信号 addr_base & mask 一致，则确定原始地址与地址映射单元 7 所对应的匹配地址之间的比较结果，是匹配的，此时，原始地址与地址映射单元 7 所对应的匹配地址，两者之间的高位地址是相同的；地址映射单元 7 若确定第一地址信号 addr_in & mask 与第二地址信号 addr_base & mask 不一致，则确定原始地址与地址映射单元 7 所对应的匹配地址之间的比较结果，是不匹配的。具体地，上述的匹配地址和映射空间大小可组成一个原始地址段，通过上述的掩码操作和匹配操作，可以判断原始地址的高位和匹配地址的高位是否匹配，从而可以判断原始地址是否位于该原始地址段的空间内。

在地址映射单元 7 依据原始地址与地址映射单元 7 所对应的匹配地址之间的比较结果、原始地址与其他地址映射单元 7 所对应的匹配地址之间的比较结果、各地址映射单元 7 的优先级，确定对原始地址进行转换的时候，地

址映射单元 7 可以对生成的上述掩码 mask 进行取反运算，得到取反后的掩码 ~mask；然后，地址映射单元 7 将原始地址 addr_in 与取反后的掩码~mask 之间进行位与运算，生成映射地址的偏移量(addr_in &~ mask)；然后，地址映射单元 7 将地址映射单元 7 所对应的目的基地址 addr_tgt 与映射地址的偏移量(addr_in &~ mask)之间进行位或运算，生成映射地址{ addr_tgt, 0x0_0000 } | (addr_in &~ mask)。从而，原始地址的地址偏移量与映射地址的地址偏移量，是相同的。

举例来说，图 11 为本申请提供的地址拓展示意图，如图 11 所示，为一个地址映射单元 7 预配置了一个匹配地址 addr_base、一个映射空间大小 K、一个目的基地址 addr_tgt。

如图 11 所示，在上述示例中，匹配地址 addr_base 为 0&5010_0000，采用二进制表达为 101_0000_0001_0000_0000_0000_0000_0000；映射空间大小 K 为 1Mbyte，其中，对应了 1MByte = 0x10_0000；目的基地址 addr_tgt 为 0x1_1780_0000，采用二进制表达为 1_0001_0111_1000_0000_0000_0000_0000；原始地址 addr_in 为 0&5012_3456，采用二进制表达为 x0101_0000_0001_0010_0011_0100_0101_0110；该原始地址 addr_in= 0&5012_3456 的地址偏移量为 0&0002_3456。

地址映射单元 7 根据映射空间大小 K=1MByte，可以生成掩码 mask 为 0xFFF0_0000，其中，掩码 mask 的二进制为 1111_1111_1111_0000_0000_0000_0000_0000；地址映射单元 7 将原始地址 addr_in 与掩码 mask 进行位与运算，得到第一地址信号 addr_in & mask=0&5012_3456 & 0xFFF0_0000，即，将二进制的 x0101_0000_0001_0010_0011_0100_0101_0110 与二进制的 1111_1111_1111_0000_0000_0000_0000_0000 进行与运算，得到第一地址信号 0101_0000_0001_0000_0000_0000_0000_0000；地址映射单元 7 将地址映射单元 7 所对应的匹配地址 addr_base 与该掩码 mask 之间进行位与运算，得到第二地址信号 addr_base & mask=0&5010_0000 & 0xFFF0_0000，即，将二进制的 101_0000_0001_0000_0000_0000_0000_0000 与二进制的 1111_1111_1111_0000_0000_0000_0000_0000 进行运算，得到第二地址信号 0101_0000_0001_0000_0000_0000_0000_0000。地址映射单元 7 可以确定第一地址信号与第二地址信号是一致的，进而确定原始地址与地址映射单元 7 所

对应的匹配地址之间的比较结果为匹配。

然后，地址映射单元 7 确定其他原始地址与各其他地址映射单元 7 所对应的匹配地址之间的比较结果，均是不匹配的，或者，地址映射单元 7 确定自身的优先级最高，则地址映射单元 7 对掩码 mask 进行取反运算，得到取反后的掩码~mask；然后，地址映射单元 7 根据转换公式{ addr_tgt, 0x0_0000 } | (addr_in &~ mask)，得到{ 0x1_1780_0000, 0x0_0000 } | (0&5012_3456 &~ 0xFFF0_0000)，进而得到映射地址 0x1_1782_3456，该映射地址 0x1_1782_3456 的地址偏移量依然是 0&0002_3456。

如图 11 所示，原始地址段由匹配地址和映射空间大小构成，与原始地址段对应的扩展地址段由目的基地址和映射空间大小构成，其中，上述映射地址位于扩展地址段内。如图 11 所示，原始地址段 0 与扩展地址段 0 对应，原始地址段 3 与扩展地址段 3 对应，原始地址段 7 与扩展地址段 7 对应；原始地址段 0 的映射空间大小为 1Mbyte（MB），扩展后的扩展地址段 0 的映射空间大小也为 1Mbyte。通过本实施例提供的匹配方式，可以确定原始地址位于原始地址段内；然后，通过本实施例提供的地址扩展方式，即，通过映射方式，可以得到映射地址，映射地址位于扩展地址段内。图 11 中的扩展后的地址，为上述映射地址。如图 11 所示，通过本实施例提供的方案，可以将 4GB 大小的地址空间，扩展为 16GB 的地址空间。

本实施例提供的地址扩展装置 3，在上述实施例的基础上，地址映射单元 7 可以将原始地址和地址映射单元 7 所对应的匹配地址分别进行同一掩码操作后进行比较，得到比较结果；地址映射单元 7 可以根据比较单元 8 输出的比较结果、其他地址映射单元 7 的比较结果及预置的各地址映射单元 7 的优先级信息，确定对原始地址进行转换；地址映射单元 7 基于预配置的映射空间大小和匹配地址，确定出原始地址和地址映射单元 7 所对应的匹配地址是否匹配，在确定原始地址与地址映射单元 7 所对应的匹配地址之间的比较结果是匹配的时候，原始地址与地址映射单元 7 所对应的匹配地址，两者之间的高位地址是相同的；地址映射单元 7 基于预配置的目的基地址、以及掩码，对原始地址进行位运算，得到映射地址，其中，原始地址的地址偏移量与映射地址的地址偏移量，两者是相同的。以上过程简单、所采用的硬件结构少，可以快捷的扩展出外部其他设备的空间；并且，本实施例提供的地址

扩展装置 3 的成本较低。另外，多个地址映射单元 7 与多个匹配地址、多个目标基地址、多个映射空间大小一一对应，则可实现分段映射。而且，多个匹配地址、多个目标基地址、多个映射空间大小可以通过外部设备进行配置，则可实现映射粒度配置，灵活性高。

图 7 为本申请又一实施例提供的地址扩展装置的结构示意图，在上述实施例的基础上，如图 7 所示，本实施例提供的地址扩展装置 3 中，原始地址包括属性控制位；多个地址映射单元 7 与多个预配置的属性标示位一一对应；地址映射单元 7，还用于，在原始地址的属性控制位与地址映射单元 7 的属性标识位符合时，将原始地址进行转换。

其中，地址映射单元 7 包括以下几种实现方式。

地址映射单元 7 的第一种实现方式、地址映射单元 7 包括依次连接的第一比较单元 11、第二比较单元 12 和转换单元 10；第一比较单元 11，用于比较原始地址和地址映射单元 7 所对应的匹配地址以生成第一比较结果，并将第一比较结果传输至第二比较单元 12；第二比较单元 12，用于当第一比较结果为匹配时，比较原始地址的属性控制位与地址映射单元 7 的属性标识位以生成第二比较结果，并将第二比较结果传输至转换单元 10；转换单元 10，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

地址映射单元 7 的第二种实现方式、地址映射单元 7 包括依次连接的第一比较单元 11、第二比较单元 12 和转换单元 10；第一比较单元 11，用于比较原始地址的属性控制位与地址映射单元 7 的属性标识位以生成第一比较结果，并将第一比较结果传输至转换单元 10；第二比较单元 12，用于当第一比较结果为匹配时，比较原始地址和地址映射单元 7 所对应的匹配地址以生成第二比较结果，并将第二比较结果传输至转换单元 10；转换单元 10，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线 5。

进一步地，属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

进一步地，地址映射单元 7，具体用于：

在属性控制位为读控制位、且属性标识位为读控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为写控制位、且属性标识位为写控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为地址安全控制位、且属性标识位为地址安全控制位时，将原始地址进行转换。

进一步地，地址映射单元 7，还用于：

在属性控制位为读控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器 13 中。

或者，在属性控制位为写控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器 13 中。

或者，在属性控制位为地址安全控制位、且属性标识位为地址不安全控制位时，生成错误信号，并将错误信息存储至寄存器 13 中。

在本实施例中，在上述实施例的基础上，在输入总线 4 将原始地址输送给地址转换电路 6 的时候，地址扩展装置 3 需要动态的对地址转换电路 6 中的地址映射单元 7 进行选择，进而选择出与原始地址之间相符合的地址映射单元 7。

可以为原始地址设置一个属性控制位；为每一地址映射单元 7 设置一个属性标示位，其中，地址映射单元 7 与属性标示位之间是一一对应的。在输入总线 4 将原始地址输送给地址转换电路 6 的时候，每一地址映射单元 7 将原始地址的属性控制位与当前的地址映射单元 7 的属性标识位进行比较，在确定两者相符合时，将原始地址进行转换，得到映射地址。

进一步地，属性控制位，包括但不限于以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。其中，属性控制位为读控制位，则表明了原始地址指示了一个读操作；属性控制位为写控制位，则表明了原始地址指示了一个写操作；属性控制位为读写控制位，则表明了原始地址指示了一个读写操作；属性控制位为地址安全控制位，地址安全控制位可以是安全或不安全，则表明了原始地址的安全性。

属性标识位，包括但不限于以下的任意一种或多种：读控制位、写控制

位、读写控制位和地址安全控制位。其中，属性标识位为读控制位，则表明了地址映射单元 7 被配置了一个可读的匹配地址；属性标识位为写控制位，则表明了地址映射单元 7 被配置了一个可写的匹配地址；属性标识位为读写控制位，则表明了地址映射单元 7 被配置了一个可读写的匹配地址；属性标识位为地址安全控制位，地址安全控制位可以是安全或不安全，则表明了地址映射单元 7 被配置的匹配地址的安全性。

示例性的，第一种实现方式中的第二比较单元 12，第二种实现方式中的第一比较单元 11 可以基于上述属性控制位、属性标识位，完成原始地址的属性控制位与地址映射单元 7 的属性标识位之间比较。

例如，地址映射单元 7 在确定属性控制位为读控制位、且属性标识位为读控制位或读写控制位的时候，地址映射单元 7 确定对原始地址进行方式，即，确定可以将原始地址进行转换；地址映射单元 7 在确定属性控制位为读控制位、且属性标识位为禁止读写控制位时，生成错误信号，地址映射单元 7 将错误信息存储至寄存器 13 中，进而等待地址扩展装置 3 对错误情况进行处理。通过属性控制位和属相标识位的比较，则本实施例的地址扩展装置 3 可实现访问权限控制以及错误记录，其可作为硬件防火墙。

再例如，地址映射单元 7 在确定属性控制位为写控制位、且属性标识位为读控制位或读写控制位的时候，地址映射单元 7 确定对原始地址进行方式，即，确定可以将原始地址进行转换；地址映射单元 7 在确定属性控制位为写控制位、且属性标识位为禁止读写控制位时，生成错误信号，地址映射单元 7 将错误信息存储至寄存器 13 中，进而等待地址扩展装置 3 对错误情况进行处理。

又例如，地址映射单元 7 在确定属性控制位为地址安全控制位、且属性标识位为地址安全控制位时，地址映射单元 7 确定对原始地址进行方式，即，确定可以将原始地址进行转换；地址映射单元 7 在确定属性控制位为地址安全控制位、且属性标识位为地址不安全控制位时，生成错误信号，地址映射单元 7 将错误信息存储至寄存器 13 中，进而等待地址扩展装置 3 对错误情况进行处理。

为了实现上述过程，每一地址映射单元 7 可以采用以下实现方式。

第一种实现方式：地址映射单元 7 由第一比较单元 11、第二比较单元 12

和转换单元 10 构成，其中，第一比较单元 11 与第二比较单元 12 连接，第二比较单元 12 与转换单元 10 连接。第一比较单元 11 将原始地址和地址映射单元 7 所对应的匹配地址进行比较，得到第一比较结果，可以参见上述实施例中提供的得到“比较结果”的过程，不再赘述；然后，第一比较单元 11 并将第一比较结果，传输给第二比较单元 12；第二比较单元 12 在确定第一比较结果，表征了原始地址和地址映射单元 7 所对应的匹配地址之间为匹配的时候，第二比较单元 12 将原始地址的属性控制位与地址映射单元 7 的属性标识位之间比较，比较两者是否相符合，得到第二比较结果；第二比较单元 12 将第二比较结果，传输给转换单元 10；然后，转换单元 10 在确定第二比较结果，表征属性控制位与属性标识位之间是相符合的时候，对原始地址进行转换，得到映射地址；转换单元 10 将映射地址，传输给输出总线 5。

第二种实现方式：地址映射单元 7 由第一比较单元 11、第二比较单元 12 和转换单元 10 构成，其中，第一比较单元 11 与第二比较单元 12 连接，第二比较单元 12 与转换单元 10 连接。第一比较单元 11 将原始地址的属性控制位与地址映射单元 7 的属性标识位之间比较，比较两者是否相符合，得到第一比较结果；第一比较单元 11 将第一比较结果，传输给第二比较单元 12；然后，第二比较单元 12 在确定第一比较结果，表征属性控制位与属性标识位之间是相符合的时候，将原始地址和地址映射单元 7 所对应的匹配地址进行比较，得到第二比较结果，可以参见上述实施例中提供的得到“比较结果”的过程，不再赘述；然后，第二比较单元 12 并将第二比较结果，传输给转换单元 10；转换单元 10 在确定第二比较结果，表征了原始地址和地址映射单元 7 所对应的匹配地址之间为匹配的时候，对原始地址进行转换，得到映射地址；转换单元 10 将映射地址，传输给输出总线 5。

本实施例，在上述实施例的基础上，通过为原始地址配置属性控制位，为每一地址映射单元 7 配置属性标示位，地址映射单元 7 在确定属性控制位与属性标示位相符合的时候，才会对原始地址进行地址转换；从而保证地址映射单元 7 可以成功处理原始地址。

图 8 为本申请再一实施例提供的地址扩展装置的结构示意图，在上述实施例的基础上，如图 8 所示，本实施例提供的地址扩展装置 3 中，还包括寄

存器 13，寄存器 13 地址转换电路 6 连接；寄存器 13，用于存储地址转换电路 6 的配置信息。

地址转换电路 6 的配置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

本实施例提供的地址扩展装置 3 中，还包括：输入缓存电路 14 和输出缓存电路 15。

输入缓存电路 14 分别与输入总线 4、至少一地址转换电路 6 连接；输出缓存电路 15 分别与至少一地址转换电路 6、输出总线 5 连接。

输入缓存电路 14，用于将输入总线 4 所传输的原始地址进行缓存和流水操作之后，将原始地址传输至地址转换电路 6。

输出缓存电路 15，用于将每一地址转换电路 6 所输出的映射地址进行缓存和流水操作之后，将映射地址传输至输出总线 5。

寄存器 13 分别与输入缓存电路 14、输出缓存电路 15 连接；寄存器 13，用于存储给输入缓存电路 14 和输出缓存电路 15 的配置信息。

输入总线 4，还用于将外部待扩展设备输入的写入数据传输至输出总线 5；输出总线 5，还用于将写入数据传输至扩展存储空间的映射地址进行写入操作。

进一步地，输入总线 4 为以下总线中的任意一种：AXI（Advanced eXtensible Interface）总线、外围总线（Advanced Peripheral Bus，APB）总线、高级高性能总线（Advanced High performance Bus，AHB）总线。输出总线 5 为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。另外，输入总线 4 和输出总线 5 也可以使用 wishbone 或者其他私有协议。本发明实施例提供的外部接口灵活可变，适用于不同设备的地址扩展。

本实施例提供的地址扩展装置 3 中，还包括：配置总线 16，配置总线 16 与寄存器 13 连接；配置总线 16，用于将外部处理设备所输入的配置信息，传输至寄存器 13 中。作为一优选实施例，外部处理设备可通过软件对地址转换装,3 进行配置，例如可以配置映射空间大小、目标基地址等，对软件透明，仅需要在系统初始化的时候进行一次配置，并且支持动态重配置，通过原始地址段和扩展地址段的配置，实现映射粒度的灵活配置。

在本实施例中，地址扩展装置 3 中还可以包括以下结构中的任意一种或

多种：配置总线 16、寄存器 13、输入缓存电路 14 和输出缓存电路 15。

其中，配置总线 16 与寄存器 13 连接。寄存器 13 地址转换电路 6 连接，寄存器 13 中存储有地址转换电路 6 的配置信息。其中，配置信息包括但不限于：匹配地址、映射空间大小、目的基地址、属性控制位、属性标示位。

可选的，将输入缓存电路 14 与输入总线 4 连接，并且输入缓存电路 14 分别与各地址转换电路 6 连接；将输出缓存电路 15 分别与各地址转换电路 6 连接，并且将输出缓存电路 15 与输出总线 5 连接。

可选的，寄存器 13 与输入缓存电路 14 连接，且寄存器 13 与输出缓存电路 15 连接。

示例性的，寄存器 13 可以直接接收到外部处理设备发送的配置信息；寄存器 13 将配置信息进行存储。然后，输入总线 4 将外部待扩展设备输入的原始地址，传输至地址转换电路 6；然后，地址转换电路 6 中的地址映射单元 7 可以执行上述实施例的过程，根据寄存器 13 中的配置信息，对原始地址进行地址转换，得到映射地址；然后，输出总线 5 将映射地址，传输至预设的存储器。

再示例性的，外部处理设备可以向地址扩展装置 3 传输配置信息，此时，外部处理设备将配置信息，传输至配置总线 16；配置总线 16 将配置信息，传输至寄存器 13；寄存器 13 将配置信息进行存储。然后，输入总线 4 将外部待扩展设备输入的原始地址，传输至地址转换电路 6；然后，地址转换电路 6 中的地址映射单元 7 可以执行上述实施例的过程，根据寄存器 13 中的配置信息，对原始地址进行地址转换，得到映射地址；然后，输出总线 5 将映射地址，传输至预设的存储器。

又示例性的，外部处理设备可以向地址扩展装置 3 传输配置信息，此时，外部处理设备将配置信息，传输至配置总线 16；配置总线 16 将配置信息，传输至寄存器 13；寄存器 13 将配置信息进行存储。然后，输入总线 4 将外部待扩展设备输入的原始地址，传输至输入缓存电路 14；输入缓存电路 14 可以对原始地址进行缓存，进而避免地址转换电路 6 无法及时对各个原始地址进行处理；输入缓存电路 14 对原始地址进行流水操作之后，将原始地址传输至地址转换电路 6；然后，地址转换电路 6 中的地址映射单元 7 可以执行上述实施例的过程，根据寄存器 13 中的配置信息，对原始地址进行地址转换，

得到映射地址；然后，输出总线 5 将映射地址，传输至输出缓存电路 15；输出缓存电路 15 将每一地址转换电路 6 所输出的映射地址进行缓存，进而避免输出总线 5 无法及时将映射地址进行传输；然后，输出缓存电路 15 对各映射地址进行流水操作之后，将映射地址传输至输出总线 5；输出总线 5 将映射地址，传输至预设的存储器。在上述过程中，输入缓存电路 14 可以从寄存器 13 中获取相应的配置信息，并且，输出缓存电路 15 也可以从寄存器 13 中获取相应的配置信息。

另外，寄存器 13 还可以对原始地址是否跳过地址转换电路 6 进行配置，当配置为跳过时，原始地址也可直接跳过地址转换电路 6 直接传输到输出总线 5；当地址扩展装置 3 还包括输入缓存电路 14、输出缓存电路 15 时，寄存器 13 还可以对原始地址是否跳过输入缓存电路 14、输出缓存电路 15 进行配置，当配置为跳过时，原始地址也可直接跳过输入缓存电路 14 传输到地址转换电路 6，地址转换电路 6 输出的目的地址也可以跳过输出缓存电路 15 直接传输到输出总线 5。

在上述任一示例中，输入总线 4 可以接收到外部待扩展设备输入的写入数据。然后，输入总线 4 可以直接将写入数据传输至输出总线 5；或者，输入总线 4 将写入数据依次通过输入缓存电路 14、地址转换电路 6、输出缓存电路 15，传输至输出总线 5；或者，输入总线 4 将写入数据依次通过输入缓存电路 14、寄存器 13、输出缓存电路 15，传输至输出总线 5。

在上述任一示例中，输出总线 5 在接收到输入总线 4 传输的写入数据之后，输出总线 5 将写入数据传输至扩展存储空间的映射地址，以进行写入操作。

本实施例，在上述实施例的基础上，设置有寄存器 13，寄存器 13 可以存储传输给地址转换电路 6 的配置信息、传输给输入缓存电路 14 和输出缓存电路 15 的的配置信息；从而，地址转换电路 6 中的地址映射单元 7，可以从寄存器 13 中获取匹配地址、映射空间大小、目的基地址、属性控制位、属性标示位，进而完成地址转换。并且，设置有输入缓存电路 14 和输出缓存电路 15，输入缓存电路 14 可以对原始地址进行缓存，进而避免地址转换电路 6 无法及时对各个原始地址进行处理；输出缓存电路 15 将每一地址转换电路 6 所输出的映射地址进行缓存，进而避免输出总线 5 无法及时将映射地址进行传

输。

图9为本申请一实施例提供的地址扩展系统的结构示意图，如图9所示，本实施例提供的地址扩展系统，包括地址扩展装置 3 和外部待扩展设备 17；地址扩展装置 3 与外部待扩展设备 17 连接。

其中，地址扩展装置 3 包括输入总线、输出总线和至少一地址转换电路，每一地址转换电路分别与输入总线、输出总线连接；每一地址转换电路包括多个地址映射单元。

输入总线，用于将外部待扩展设备 17 输入的原始地址传输至地址转换电路，以使得原始地址依次通过地址转换电路中的地址映射单元进行处理。

地址映射单元，用于根据原始地址，确定映射地址，并将映射地址传输至输出总线。

输出总线，用于将映射地址传输至预设的存储器，使得外部待扩展设备 17 能够根据映射地址对存储器进行寻址操作。

在一些实施例中，多个地址映射单元分别与多个预配置的匹配地址一一对应；地址映射单元，具体用于比较原始地址和地址映射单元所对应的匹配地址，得到比较结果，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括相互连接的比较单元和优先级单元；比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元；优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配时，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元，具体用于，基于地址映射单元的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配、且各其他地址映射单元的比较结果均为不匹配时，将原始地址进行转换生成映射

地址。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配、至少一个其他地址映射单元的比较结果为匹配、且至少一个其他地址映射单元的优先级均小于地址映射单元的优先级时，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元包括依次连接的比较单元、优先级单元和转换单元。

比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元。

优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

转换单元，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括比较单元和转换单元，地址转换电路还包括优先级单元；优先级单元分别与比较单元和转换单元连接。

比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元。

优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

转换单元，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元，用于将原始地址和地址映射单元所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，多个地址映射单元与多个预配置的映射空间大小一一对应。

地址映射单元，具体用于，根据与地址映射单元对应的映射空间大小，生成掩码；将原始地址与掩码进行位与运算，得到第一地址信号，并将匹配地址与掩码进行与运算，得到第二地址信号；比较第一地址信号与第二地址信号，得到比较结果；其中，当第一地址信号与第二地址信号一致时，比较

结果为匹配。

在一些实施例中，多个地址映射单元分别与多个预配置的目的基地址一一对应；地址映射单元，具体用于，对掩码进行取反运算，得到取反后的掩码；将原始地址与取反后的掩码进行位与运算后生成映射地址的偏移量，并将地址映射单元所对应的目的基地址与映射地址的偏移量进行位或运算，以得到映射地址。

在一些实施例中，原始地址包括属性控制位；多个地址映射单元与多个预配置的属性标示位一一对应；地址映射单元，还用于，在原始地址的属性控制位与地址映射单元的属性标识位符合时，将原始地址进行转换。

在一些实施例中，地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元。

第一比较单元，用于比较原始地址和地址映射单元所对应的匹配地址以生成第一比较结果，并将第一比较结果传输至第二比较单元。

第二比较单元，用于当第一比较结果为匹配时，比较原始地址的属性控制位与地址映射单元的属性标识位以生成第二比较结果，并将第二比较结果传输至转换单元。

转换单元，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元。

第一比较单元，用于比较原始地址的属性控制位与地址映射单元的属性标识位以生成第一比较结果，并将第一比较结果传输至转换单元。

第二比较单元，用于当第一比较结果为匹配时，比较原始地址和地址映射单元所对应的匹配地址以生成第二比较结果，并将第二比较结果传输至转换单元。

转换单元，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

在一些实施例中，地址映射单元，具体用于：

在属性控制位为读控制位、且属性标识位为读控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为写控制位、且属性标识位为写控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为地址安全控制位、且属性标识位为地址安全控制位时，将原始地址进行转换。

在一些实施例中，地址映射单元，还用于：

在属性控制位为读控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器中。

或者，在属性控制位为写控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器中。

或者，在属性控制位为地址安全控制位、且属性标识位为地址不安全控制位时，生成错误信号，并将错误信息存储至寄存器中。

在一些实施例中，括地址扩展装置 3，还包括寄存器，寄存器地址转换电路连接；寄存器，用于存储地址转换电路的配置信息。

在一些实施例中，地址转换电路的配置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

在一些实施例中，括地址扩展装置 3，还包括：输入缓存电路和输出缓存电路。

输入缓存电路分别与输入总线、至少一地址转换电路连接；输出缓存电路分别与至少一地址转换电路、输出总线连接；

输入缓存电路，用于将输入总线所传输的原始地址进行缓存和流水操作之后，将原始地址传输至地址转换电路。

输出缓存电路，用于将每一地址转换电路所输出的映射地址进行缓存和流水操作之后，将映射地址传输至输出总线。

在一些实施例中，寄存器分别与输入缓存电路、输出缓存电路连接。

寄存器，用于存储给输入缓存电路和输出缓存电路的配置信息。

在一些实施例中，输入总线，还用于将外部待扩展设备 17 输入的写入数据传输至输出总线；输出总线，还用于将写入数据传输至扩展存储空间的映

射地址进行写入操作。

在一些实施例中，输入总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线；输出总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。

在一些实施例中，括地址扩展装置 3，还包括：配置总线，配置总线与寄存器连接；配置总线，用于将外部处理设备所输入的配置信息，传输至寄存器中。

在一些实施例中，本实施例提供的地址扩展系统，还包括存储器；存储器与输出总线连接；存储器，用于存储映射地址。

本实施例中，地址扩展系统由地址扩展装置 3 和外部待扩展设备 17 构成，其中，地址扩展装置 3 与外部待扩展设备 17 连接。地址扩展装置 3 可以采用图 3-图 8 提供的任一地址扩展装置 3，其实现原理和技术效果类似，此处不再赘述。

本实施例提供的地址扩展系统，由上述实施例中的地址扩展装置 3 和外部待扩展设备 17 所构成；实现原理和技术效果，可以参见图 3-图 8 所示的实施例，此处不再赘述。

图 10 为本申请一实施例提供的地址扩展系统的结构示意图，如图 10 所示，本实施例提供的地址扩展系统，包括地址扩展装置 3 和存储器 18；地址扩展装置 3 与存储器 18 连接。

其中，地址扩展装置 3 包括输入总线、输出总线和至少一地址转换电路，每一地址转换电路分别与输入总线、输出总线连接；每一地址转换电路包括多个地址映射单元。

输入总线，用于将外部待扩展设备输入的原始地址传输至地址转换电路，以使得原始地址依次通过地址转换电路中的地址映射单元进行处理。

地址映射单元，用于根据原始地址，确定映射地址，并将映射地址传输至输出总线。

输出总线，用于将映射地址传输至预设的存储器 18，使得外部待扩展设备能够根据映射地址对存储器 18 进行寻址操作。

在一些实施例中，多个地址映射单元分别与多个预配置的匹配地址一一

对应；地址映射单元，具体用于比较原始地址和地址映射单元所对应的匹配地址，得到比较结果，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括相互连接的比较单元和优先级单元；比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元；优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配时，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元，具体用于，基于地址映射单元的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配、且各其他地址映射单元的比较结果均为不匹配时，将原始地址进行转换生成映射地址。

在一些实施例中，地址映射单元，具体用于，若比较结果为匹配、至少一个其他地址映射单元的比较结果为匹配、且至少一个其他地址映射单元的优先级均小于地址映射单元的优先级时，将原始地址进行转换以生成映射地址。

在一些实施例中，地址映射单元包括依次连接的比较单元、优先级单元和转换单元。

比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元。

优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

转换单元，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括比较单元和转换单元，地址转换电路还包括优先级单元；优先级单元分别与比较单元和转换单元连接。

比较单元，用于比较原始地址和地址映射单元所对应的匹配地址，并将比较结果传输至优先级单元。

优先级单元，用于根据比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

转换单元，用于根据地址转换控制信号，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元，用于将原始地址和地址映射单元所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，多个地址映射单元与多个预配置的映射空间大小一一对应；地址映射单元，具体用于，根据与地址映射单元对应的映射空间大小，生成掩码；将原始地址与掩码进行位与运算，得到第一地址信号，并将匹配地址与掩码进行与运算，得到第二地址信号；比较第一地址信号与第二地址信号，得到比较结果；其中，当第一地址信号与第二地址信号一致时，比较结果为匹配。

在一些实施例中，多个地址映射单元分别与多个预配置的目的基地址一一对应；地址映射单元，具体用于，对掩码进行取反运算，得到取反后的掩码；将原始地址与取反后的掩码进行位与运算后生成映射地址的偏移量，并将地址映射单元所对应的目的基地址与映射地址的偏移量进行位或运算，以得到映射地址。

在一些实施例中，原始地址包括属性控制位；多个地址映射单元与多个预配置的属性标示位一一对应；地址映射单元，还用于，在原始地址的属性控制位与地址映射单元的属性标识位符合时，将原始地址进行转换。

在一些实施例中，地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元。

第一比较单元，用于比较原始地址和地址映射单元所对应的匹配地址以生成第一比较结果，并将第一比较结果传输至第二比较单元。

第二比较单元，用于当第一比较结果为匹配时，比较原始地址的属性控制位与地址映射单元的属性标识位以生成第二比较结果，并将第二比较结果传输至转换单元。

转换单元，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元。

第一比较单元，用于比较原始地址的属性控制位与地址映射单元的属性标识位以生成第一比较结果，并将第一比较结果传输至转换单元。

第二比较单元，用于当第一比较结果为匹配时，比较原始地址和地址映射单元所对应的匹配地址以生成第二比较结果，并将第二比较结果传输至转换单元。

转换单元，用于根据第二比较结果，对原始地址进行转换以生成映射地址，并将映射地址传输至输出总线。

在一些实施例中，属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

在一些实施例中，地址映射单元，具体用于：

在属性控制位为读控制位、且属性标识位为读控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为写控制位、且属性标识位为写控制位或读写控制位时，将原始地址进行转换。

或者，在属性控制位为地址安全控制位、且属性标识位为地址安全控制位时，将原始地址进行转换。

在一些实施例中，地址映射单元，还用于：

在属性控制位为读控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器中。

或者，在属性控制位为写控制位、且属性标识位为禁止读写控制位时，生成错误信号，并将错误信息存储至寄存器中。

或者，在属性控制位为地址安全控制位、且属性标识位为地址不安全控制位时，生成错误信号，并将错误信息存储至寄存器中。

在一些实施例中，地址扩展装置 3，还包括寄存器，寄存器地址转换电路连接；寄存器，用于存储地址转换电路的配置信息。

在一些实施例中，地址转换电路的配置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

在一些实施例中，地址扩展装置 3，还包括：输入缓存电路和输出缓存电路。

输入缓存电路分别与输入总线、至少一地址转换电路连接；输出缓存电路分别与至少一地址转换电路、输出总线连接。

输入缓存电路，用于将输入总线所传输的原始地址进行缓存和流水操作之后，将原始地址传输至地址转换电路。

输出缓存电路，用于将每一地址转换电路所输出的映射地址进行缓存和流水操作之后，将映射地址传输至输出总线。

在一些实施例中，寄存器分别与输入缓存电路、输出缓存电路连接；寄存器，用于存储给输入缓存电路和输出缓存电路的配置信息。

在一些实施例中，输入总线，还用于将外部待扩展设备输入的写入数据传输至输出总线；输出总线，还用于将写入数据传输至扩展存储空间的映射地址进行写入操作。

在一些实施例中，输入总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线；输出总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。

在一些实施例中，地址扩展装置 3，还包括：配置总线，配置总线与寄存器连接；配置总线，用于将外部处理设备所输入的配置信息，传输至寄存器中。

本实施例中，地址扩展系统由地址扩展装置 3 和存储器 18 构成，其中，地址扩展装置 3 与存储器 18 连接。地址扩展装置 3 可以采用图 3-图 8 提供的任一地址扩展装置 3，其实现原理和技术效果类似，此处不再赘述。

本实施例提供的地址扩展系统，由上述实施例中的地址扩展装置 3 和存储器 18 所构成；实现原理和技术效果，可以参见图 3-图 8 所示的实施例，此处不再赘述。

图 12 为本申请一实施例提供的可移动平台的结构示意图，如图 12 所示，本实施例提供的可移动平台，包括机体 19、设于机体 19 上的供电电池 20、

动力系统 21、控制器 22 和如上实施例提供的地址扩展装置 3。其中，供电电池 20 能够为动力系统 21 供电，动力系统 21 为可移动平台提供飞行动力。

在一些实施例中，机体 19 上还设置有存储器 23，地址扩展装置 3 分别与控制器 22 和存储器 23 连接；控制器 22 通过地址扩展装置 3 能够对存储器 23 的存储单元进行访问。

在本实施例中，可以将上述实施例提供的地址扩展装置 3，设置在可移动平台上。具体的，可移动平台包括机体 19，在机体 19 上设置有供电电池 20、动力系统 21、控制器 22 和地址扩展装置 3。

供电电池 20 用于为动力系统 21 供电，动力系统 21 用于为可移动平台提供飞行动力；动力系统 21 可以与控制器 22 连接，控制器 22 控制机体 19 的飞行过程；地址扩展装置 3 为可移动平台提供地址拓展。

可选的，机体 19 上还设置有存储器 23，可以将地址扩展装置 3 与控制器 22 连接，并且将地址扩展装置 3 与存储器 23 连接；从而，控制器 22 通过地址扩展装置 3 能够对存储器 23 的存储单元进行访问。其中，地址扩展装置 3 可以采用图 3-图 8 提供的任一地址扩展装置 3，其实现原理和技术效果类似，此处不再赘述。

本实施例提供的可移动平台，在可移动平台的机体 19 中设置有上述实施例中的地址扩展装置 3，实现原理和技术效果，可以参见图 3-图 8 所示的实施例，此处不再赘述。

本领域普通技术人员可以理解：实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成，前述的程序可以存储于一计算机可读取存储介质中，该程序在执行时，执行包括上述方法实施例的步骤；而前述的存储介质包括：只读内存（Read-Only Memory，ROM）、随机存取存储器（Random Access Memory，RAM）、磁碟或者光盘等各种可以存储程序代码的介质。

最后应说明的是：以上各实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述各实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并

不使相应技术方案的本质脱离本申请各实施例技术方案的范围。

权 利 要 求 书

1、一种地址扩展装置，其特征在于，包括输入总线、输出总线和至少一地址转换电路，每一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地址转换电路包括多个地址映射单元；

所述输入总线，用于将外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

2、根据权利要求 1 所述的装置，其特征在于，多个所述地址映射单元分别与多个预配置的匹配地址一一对应；

所述地址映射单元，具体用于比较所述原始地址和所述地址映射单元所对应的匹配地址，得到比较结果，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

3、根据权利要求 2 所述的装置，其特征在于，所述地址映射单元包括相互连接的比较单元和优先级单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

4、根据权利要求 2 所述的装置，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配时，将所述原始地址进行转换以生成映射地址。

5、根据权利要求 2 所述的装置，其特征在于，所述地址映射单元，具体用于，基于所述地址映射单元的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，将所述原始地址进行转换以生成映射地址。

6、根据权利要求 5 所述的装置，其特征在于，所述地址映射单元，具体

用于，若所述比较结果为匹配、且各所述其他地址映射单元的比较结果均为不匹配时，将所述原始地址进行转换生成所述映射地址。

7、根据权利要求 5 所述的装置，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配、至少一个所述其他地址映射单元的比较结果为匹配、且至少一个所述其他地址映射单元的优先级均小于所述地址映射单元的优先级时，将所述原始地址进行转换以生成所述映射地址。

8、根据权利要求 3 所述的装置，其特征在于，所述地址映射单元包括依次连接的比较单元、优先级单元和转换单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

9、根据权利要求 3 所述的装置，其特征在于，所述地址映射单元包括比较单元和转换单元，所述地址转换电路还包括优先级单元；所述优先级单元分别与所述比较单元和转换单元连接；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

10、根据权利要求 1-9 任一项所述的装置，其特征在于，所述地址映射单元，用于将所述原始地址和所述地址映射单元所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

11、根据权利要求 10 所述的装置，其特征在于，多个所述地址映射单元

与多个预配置的映射空间大小一一对应；

所述地址映射单元，具体用于，根据与所述地址映射单元对应的映射空间大小，生成掩码；将所述原始地址与所述掩码进行位与运算，得到第一地址信号，并将所述匹配地址与所述掩码进行与运算，得到第二地址信号；比较所述第一地址信号与所述第二地址信号，得到所述比较结果；其中，当所述第一地址信号与所述第二地址信号一致时，所述比较结果为匹配。

12、根据权利要求 10 或 11 所述的装置，其特征在于，多个所述地址映射单元分别与多个预配置的目的基地址一一对应；

所述地址映射单元，具体用于，对所述掩码进行取反运算，得到取反后的掩码；将所述原始地址与所述取反后的掩码进行位与运算后生成所述映射地址的偏移量，并将所述地址映射单元所对应的目的基地址与所述映射地址的偏移量进行位或运算，以得到所述映射地址。

13、根据权利要求 1-12 任一项所述的装置，其特征在于，所述原始地址包括属性控制位；多个所述地址映射单元与多个预配置的属性标示位一一对应；

所述地址映射单元，还用于，在所述原始地址的属性控制位与所述地址映射单元的属性标识位符合时，将所述原始地址进行转换。

14、根据权利要求 13 所述的装置，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第一比较结果，并将所述第一比较结果传输至所述第二比较单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址的属性控制位与所述地址映射单元的属性标识位以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

15、根据权利要求 14 所述的装置，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址的属性控制位与所述地址映

射单元的属性标识位以生成第一比较结果，并将所述第一比较结果传输至所述转换单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

16、根据权利要求 13 所述的装置，其特征在于，所述属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；

所述属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

17、根据权利要求 13-16 任一项所述的装置，其特征在于，所述地址映射单元，具体用于：

在所述属性控制位为读控制位、且所述属性标识位为读控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为写控制位、且所述属性标识位为写控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址安全控制位时，将所述原始地址进行转换。

18、根据权利要求 13-17 任一项所述的装置，其特征在于，所述地址映射单元，还用于：

在所述属性控制位为读控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为写控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址不安全控制位时，生成错误信号，并将所述错误信息存储至寄存器中。

19、根据权利要求 1-18 任一项所述的装置，其特征在于，所述装置，还包括寄存器，所述寄存器所述地址转换电路连接；

所述寄存器，用于存储所述地址转换电路的配置信息。

20、根据权利要求 19 所述的装置，其特征在于，所述地址转换电路的配置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

21、根据权利要求 1-20 任一项所述的装置，其特征在于，所述装置，还包括：输入缓存电路和输出缓存电路；

所述输入缓存电路分别与所述输入总线、所述至少一地址转换电路连接；所述输出缓存电路分别与所述至少一地址转换电路、所述输出总线连接；

所述输入缓存电路，用于将所述输入总线所传输的所述原始地址进行缓存和流水操作之后，将所述原始地址传输至所述地址转换电路；

所述输出缓存电路，用于将每一所述地址转换电路所输出的映射地址进行缓存和流水操作之后，将所述映射地址传输至所述输出总线。

22、根据权利要求 19 所述的装置，其特征在于，所述寄存器分别与所述输入缓存电路、所述输出缓存电路连接；

所述寄存器，用于存储给所述输入缓存电路和所述输出缓存电路的配置信息。

23、根据权利要求 1-22 任一项所述的装置，其特征在于，所述输入总线，还用于将所述外部待扩展设备输入的写入数据传输至所述输出总线；

所述输出总线，还用于将所述写入数据传输至所述扩展存储空间的映射地址进行写入操作。

24、根据权利要求 1-23 任一项所述的装置，其特征在于，所述输入总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线；

所述输出总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。

25、根据权利要求 19 所述的装置，其特征在于，所述装置，还包括：配置总线，所述配置总线与所述寄存器连接；

所述配置总线，用于将外部处理设备所输入的配置信息，传输至所述寄存器中。

26、一种地址扩展系统，其特征在于，包括地址扩展装置和外部待扩展设备；所述地址扩展装置与所述外部待扩展设备连接；其中，

所述地址扩展装置包括输入总线、输出总线和至少一地址转换电路，每一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地

址转换电路包括多个地址映射单元；

所述输入总线，用于将所述外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

27、根据权利要求 26 所述的系统，其特征在于，多个所述地址映射单元分别与多个预配置的匹配地址一一对应；

所述地址映射单元，具体用于比较所述原始地址和所述地址映射单元所对应的匹配地址，得到比较结果，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

28、根据权利要求 27 所述的系统，其特征在于，所述地址映射单元包括相互连接的比较单元和优先级单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

29、根据权利要求 27 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配时，将所述原始地址进行转换以生成映射地址。

30、根据权利要求 27 所述的系统，其特征在于，所述地址映射单元，具体用于，基于所述地址映射单元的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，将所述原始地址进行转换以生成映射地址。

31、根据权利要求 30 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配、且各所述其他地址映射单元的比较结果均为不匹配时，将所述原始地址进行转换生成所述映射地址。

32、根据权利要求 30 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配、至少一个所述其他地址映射单元的比较结果为匹配、且至少一个所述其他地址映射单元的优先级均小于所述地址映射单元的优先级时，将所述原始地址进行转换以生成所述映射地址。

33、根据权利要求 28 所述的系统，其特征在于，所述地址映射单元包括依次连接的比较单元、优先级单元和转换单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

34、根据权利要求 28 所述的系统，其特征在于，所述地址映射单元包括比较单元和转换单元，所述地址转换电路还包括优先级单元；所述优先级单元分别与所述比较单元和转换单元连接；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

35、根据权利要求 26-34 任一项所述的系统，其特征在于，所述地址映射单元，用于将所述原始地址和所述地址映射单元所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

36、根据权利要求 35 所述的系统，其特征在于，多个所述地址映射单元与多个预配置的映射空间大小一一对应；

所述地址映射单元，具体用于，根据与所述地址映射单元对应的映射空

间大小，生成掩码；将所述原始地址与所述掩码进行位与运算，得到第一地址信号，并将所述匹配地址与所述掩码进行与运算，得到第二地址信号；比较所述第一地址信号与所述第二地址信号，得到所述比较结果；其中，当所述第一地址信号与所述第二地址信号一致时，所述比较结果为匹配。

37、根据权利要求 35 或 36 所述的系统，其特征在于，多个所述地址映射单元分别与多个预配置的目的基地址一一对应；

所述地址映射单元，具体用于，对所述掩码进行取反运算，得到取反后的掩码；将所述原始地址与所述取反后的掩码进行位与运算后生成所述映射地址的偏移量，并将所述地址映射单元所对应的目的基地址与所述映射地址的偏移量进行位或运算，以得到所述映射地址。

38、根据权利要求 26-37 任一项所述的系统，其特征在于，所述原始地址包括属性控制位；多个所述地址映射单元与多个预配置的属性标示位一一对应；

所述地址映射单元，还用于，在所述原始地址的属性控制位与所述地址映射单元的属性标识位符合时，将所述原始地址进行转换。

39、根据权利要求 38 所述的系统，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第一比较结果，并将所述第一比较结果传输至所述第二比较单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址的属性控制位与所述地址映射单元的属性标识位以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

40、根据权利要求 39 所述的系统，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址的属性控制位与所述地址映射单元的属性标识位以生成第一比较结果，并将所述第一比较结果传输至所述转换单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

41、根据权利要求 38 所述的系统，其特征在于，所述属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；

所述属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

42、根据权利要求 38-41 任一项所述的系统，其特征在于，所述地址映射单元，具体用于：

在所述属性控制位为读控制位、且所述属性标识位为读控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为写控制位、且所述属性标识位为写控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址安全控制位时，将所述原始地址进行转换。

43、根据权利要求 38-42 任一项所述的系统，其特征在于，所述地址映射单元，还用于：

在所述属性控制位为读控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为写控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址不安全控制位时，生成错误信号，并将所述错误信息存储至寄存器中。

44、根据权利要求 26-43 任一项所述的系统，其特征在于，所述括地址扩展装置，还包括寄存器，所述寄存器所述地址转换电路连接；

所述寄存器，用于存储所述地址转换电路的配置信息。

45、根据权利要求 44 所述的系统，其特征在于，所述地址转换电路的配置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

46、根据权利要求 26-45 任一项所述的系统，其特征在于，所述括地址扩展装置，还包括：输入缓存电路和输出缓存电路；

所述输入缓存电路分别与所述输入总线、所述至少一地址转换电路连接；所述输出缓存电路分别与所述至少一地址转换电路、所述输出总线连接；

所述输入缓存电路，用于将所述输入总线所传输的所述原始地址进行缓存和流水操作之后，将所述原始地址传输至所述地址转换电路；

所述输出缓存电路，用于将每一所述地址转换电路所输出的映射地址进行缓存和流水操作之后，将所述映射地址传输至所述输出总线。

47、根据权利要求 44 所述的系统，其特征在于，所述寄存器分别与所述输入缓存电路、所述输出缓存电路连接；

所述寄存器，用于存储给所述输入缓存电路和所述输出缓存电路的配置信息。

48、根据权利要求 26-47 任一项所述的系统，其特征在于，所述输入总线，还用于将所述外部待扩展设备输入的写入数据传输至所述输出总线；

所述输出总线，还用于将所述写入数据传输至所述扩展存储空间的映射地址进行写入操作。

49、根据权利要求 26-48 任一项所述的系统，其特征在于，所述输入总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线；

所述输出总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。

50、根据权利要求 44 所述的系统，其特征在于，所述括地址扩展装置，还包括：配置总线，所述配置总线与所述寄存器连接；

所述配置总线，用于将外部处理设备所输入的配置信息，传输至所述寄存器中。

51、根据权利要求 26-50 任一项所述的系统，其特征在于，所述系统，还包括存储器；所述存储器与所述输出总线连接；

所述存储器，用于存储所述映射地址。

52、一种地址扩展系统，其特征在于，包括地址扩展装置和存储器；所述地址扩展装置与所述存储器连接；其中，

所述地址扩展装置包括输入总线、输出总线和至少一地址转换电路，每

一所述地址转换电路分别与所述输入总线、所述输出总线连接；每一所述地址转换电路包括多个地址映射单元；

所述输入总线，用于将外部待扩展设备输入的原始地址传输至所述地址转换电路，以使得所述原始地址依次通过所述地址转换电路中的地址映射单元进行处理；

所述地址映射单元，用于根据所述原始地址，确定映射地址，并将所述映射地址传输至所述输出总线；

所述输出总线，用于将所述映射地址传输至预设的存储器，使得所述外部待扩展设备能够根据所述映射地址对所述存储器进行寻址操作。

53、根据权利要求 52 所述的系统，其特征在于，多个所述地址映射单元分别与多个预配置的匹配地址一一对应；

所述地址映射单元，具体用于比较所述原始地址和所述地址映射单元所对应的匹配地址，得到比较结果，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

54、根据权利要求 53 所述的系统，其特征在于，所述地址映射单元包括相互连接的比较单元和优先级单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号。

55、根据权利要求 53 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配时，将所述原始地址进行转换以生成映射地址。

56、根据权利要求 53 所述的系统，其特征在于，所述地址映射单元，具体用于，基于所述地址映射单元的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，将所述原始地址进行转换以生成映射地址。

57、根据权利要求 56 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配、且各所述其他地址映射单元的比较结果均

为不匹配时，将所述原始地址进行转换生成所述映射地址。

58、根据权利要求 56 所述的系统，其特征在于，所述地址映射单元，具体用于，若所述比较结果为匹配、至少一个所述其他地址映射单元的比较结果为匹配、且至少一个所述其他地址映射单元的优先级均小于所述地址映射单元的优先级时，将所述原始地址进行转换以生成所述映射地址。

59、根据权利要求 54 所述的系统，其特征在于，所述地址映射单元包括依次连接的比较单元、优先级单元和转换单元；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

60、根据权利要求 54 所述的系统，其特征在于，所述地址映射单元包括比较单元和转换单元，所述地址转换电路还包括优先级单元；所述优先级单元分别与所述比较单元和转换单元连接；

所述比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址，并将比较结果传输至所述优先级单元；

所述优先级单元，用于根据所述比较单元输出的比较结果、其他地址映射单元的比较结果及预置的各地址映射单元的优先级信息，生成地址转换控制信号；

所述转换单元，用于根据所述地址转换控制信号，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

61、根据权利要求 52-60 任一项所述的系统，其特征在于，所述地址映射单元，用于将所述原始地址和所述地址映射单元所对应的匹配地址分别进行同一掩码操作后进行比较，并基于比较结果，将所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

62、根据权利要求 61 所述的系统，其特征在于，多个所述地址映射单元与多个预配置的映射空间大小一一对应；

所述地址映射单元，具体用于，根据与所述地址映射单元对应的映射空间大小，生成掩码；将所述原始地址与所述掩码进行位与运算，得到第一地址信号，并将所述匹配地址与所述掩码进行与运算，得到第二地址信号；比较所述第一地址信号与所述第二地址信号，得到所述比较结果；其中，当所述第一地址信号与所述第二地址信号一致时，所述比较结果为匹配。

63、根据权利要求 61 或 62 所述的系统，其特征在于，多个所述地址映射单元分别与多个预配置的目的基地址一一对应；

所述地址映射单元，具体用于，对所述掩码进行取反运算，得到取反后的掩码；将所述原始地址与所述取反后的掩码进行位与运算后生成所述映射地址的偏移量，并将所述地址映射单元所对应的目的基地址与所述映射地址的偏移量进行位或运算，以得到所述映射地址。

64、根据权利要求 52-63 任一项所述的系统，其特征在于，所述原始地址包括属性控制位；多个所述地址映射单元与多个预配置的属性标示位一一对应；

所述地址映射单元，还用于，在所述原始地址的属性控制位与所述地址映射单元的属性标识位符合时，将所述原始地址进行转换。

65、根据权利要求 64 所述的系统，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第一比较结果，并将所述第一比较结果传输至所述第二比较单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址的属性控制位与所述地址映射单元的属性标识位以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

66、根据权利要求 65 所述的系统，其特征在于，所述地址映射单元包括依次连接的第一比较单元、第二比较单元和转换单元；

所述第一比较单元，用于比较所述原始地址的属性控制位与所述地址映射单元的属性标识位以生成第一比较结果，并将所述第一比较结果传输至所

述转换单元；

所述第二比较单元，用于当所述第一比较结果为匹配时，比较所述原始地址和所述地址映射单元所对应的匹配地址以生成第二比较结果，并将所述第二比较结果传输至所述转换单元；

所述转换单元，用于根据所述第二比较结果，对所述原始地址进行转换以生成所述映射地址，并将所述映射地址传输至所述输出总线。

67、根据权利要求 64 所述的系统，其特征在于，所述属性控制位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位；

所述属性标识位为以下的任意一种或多种：读控制位、写控制位、读写控制位和地址安全控制位。

68、根据权利要求 64-67 任一项所述的系统，其特征在于，所述地址映射单元，具体用于：

在所述属性控制位为读控制位、且所述属性标识位为读控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为写控制位、且所述属性标识位为写控制位或读写控制位时，将所述原始地址进行转换；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址安全控制位时，将所述原始地址进行转换。

69、根据权利要求 64-68 任一项所述的系统，其特征在于，所述地址映射单元，还用于：

在所述属性控制位为读控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为写控制位、且所述属性标识位为禁止读写控制位时，生成错误信号，并将所述错误信息存储至寄存器中；

或者，在所述属性控制位为地址安全控制位、且所述属性标识位为地址不安全控制位时，生成错误信号，并将所述错误信息存储至寄存器中。

70、根据权利要求 52-69 任一项所述的系统，其特征在于，所述地址扩展装置，还包括寄存器，所述寄存器所述地址转换电路连接；

所述寄存器，用于存储所述地址转换电路的配置信息。

71、根据权利要求 70 所述的系统，其特征在于，所述地址转换电路的配

置信息包括以下的任意一种或多种：匹配地址、映射空间大小和目的基地址。

72、根据权利要求 52-71 任一项所述的系统，其特征在于，所述地址扩展装置，还包括：输入缓存电路和输出缓存电路；

所述输入缓存电路分别与所述输入总线、所述至少一地址转换电路连接；所述输出缓存电路分别与所述至少一地址转换电路、所述输出总线连接；

所述输入缓存电路，用于将所述输入总线所传输的所述原始地址进行缓存和流水操作之后，将所述原始地址传输至所述地址转换电路；

所述输出缓存电路，用于将每一所述地址转换电路所输出的映射地址进行缓存和流水操作之后，将所述映射地址传输至所述输出总线。

73、根据权利要求 70 所述的系统，其特征在于，所述寄存器分别与所述输入缓存电路、所述输出缓存电路连接；

所述寄存器，用于存储给所述输入缓存电路和所述输出缓存电路的配置信息。

74、根据权利要求 52-73 任一项所述的系统，其特征在于，所述输入总线，还用于将所述外部待扩展设备输入的写入数据传输至所述输出总线；

所述输出总线，还用于将所述写入数据传输至所述扩展存储空间的映射地址进行写入操作。

75、根据权利要求 52-74 任一项所述的系统，其特征在于，所述输入总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线；

所述输出总线为以下总线中的任意一种：AXI 总线、APB 总线、AHB 总线。

76、根据权利要求 70 所述的系统，其特征在于，所述地址扩展装置，还包括：配置总线，所述配置总线与所述寄存器连接；

所述配置总线，用于将外部处理设备所输入的配置信息，传输至所述寄存器中。

77、一种可移动平台，其特征在于，包括机体、设于所述机体上的供电电池、动力系统、控制器和如权利要求 1-25 任一项所述的地址扩展装置，所述供电电池能够为所述动力系统供电，所述动力系统为所述可移动平提供飞行动力。

78、根据权利要求 77 所述的可移动平台，其特征在于，所述机体上还设

置有存储器，所述地址扩展装置分别与所述控制器和存储器连接；所述控制器通过所述地址扩展装置能够对所述存储器的存储单元进行访问。

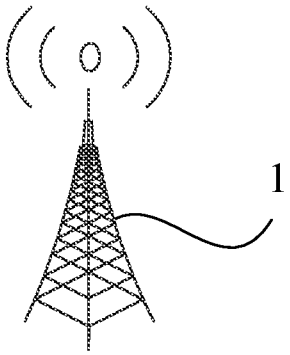


图 1

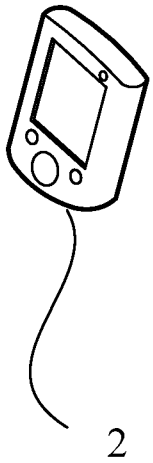


图 2

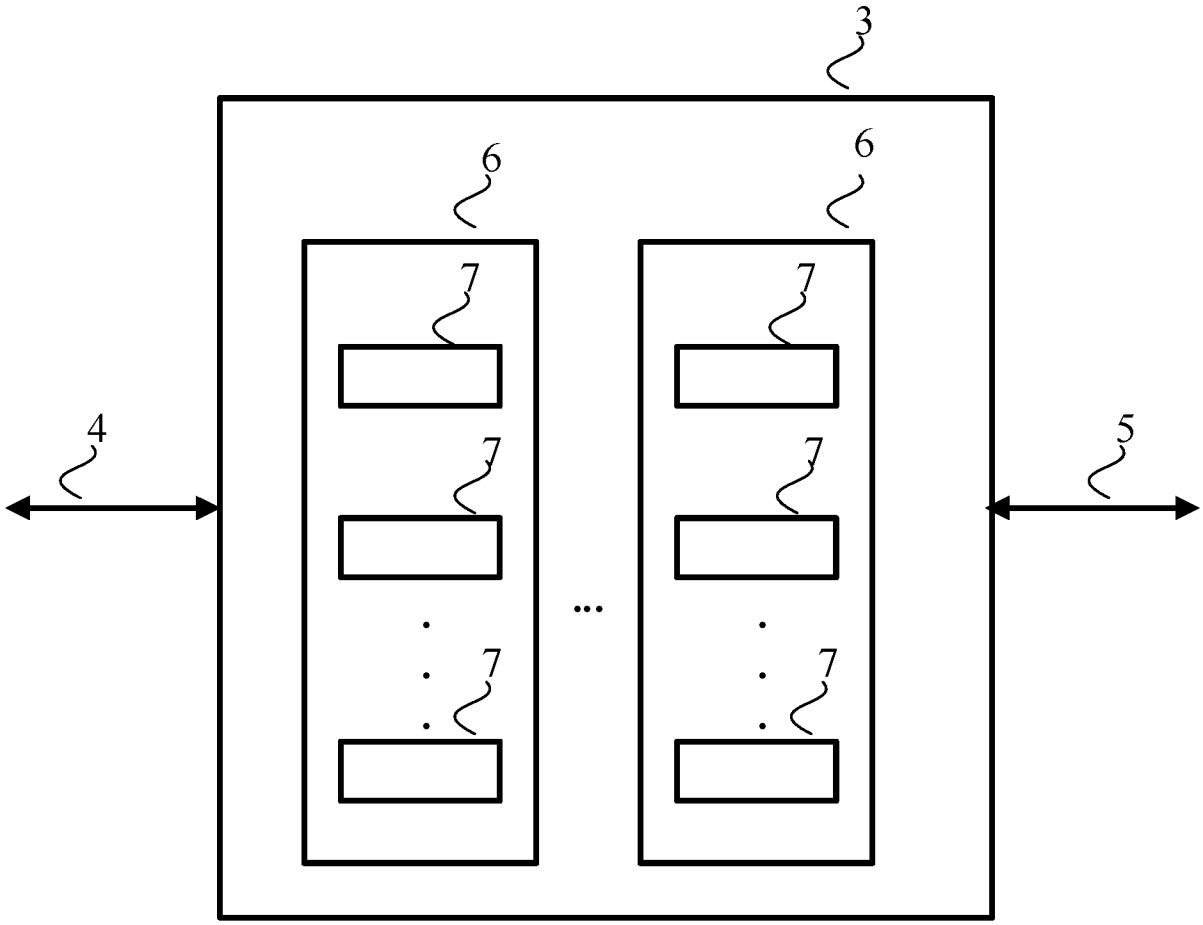


图 3

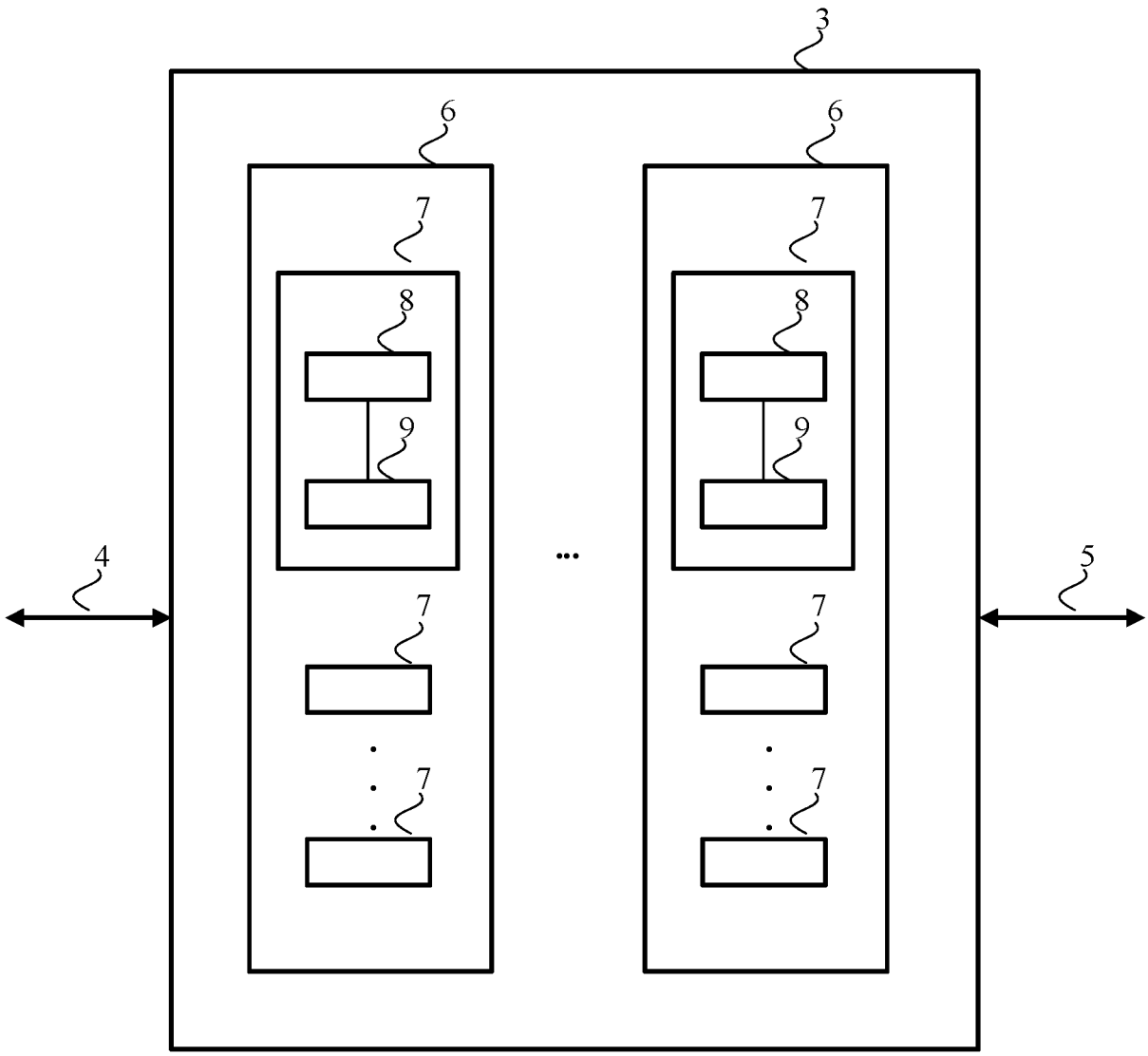


图 4

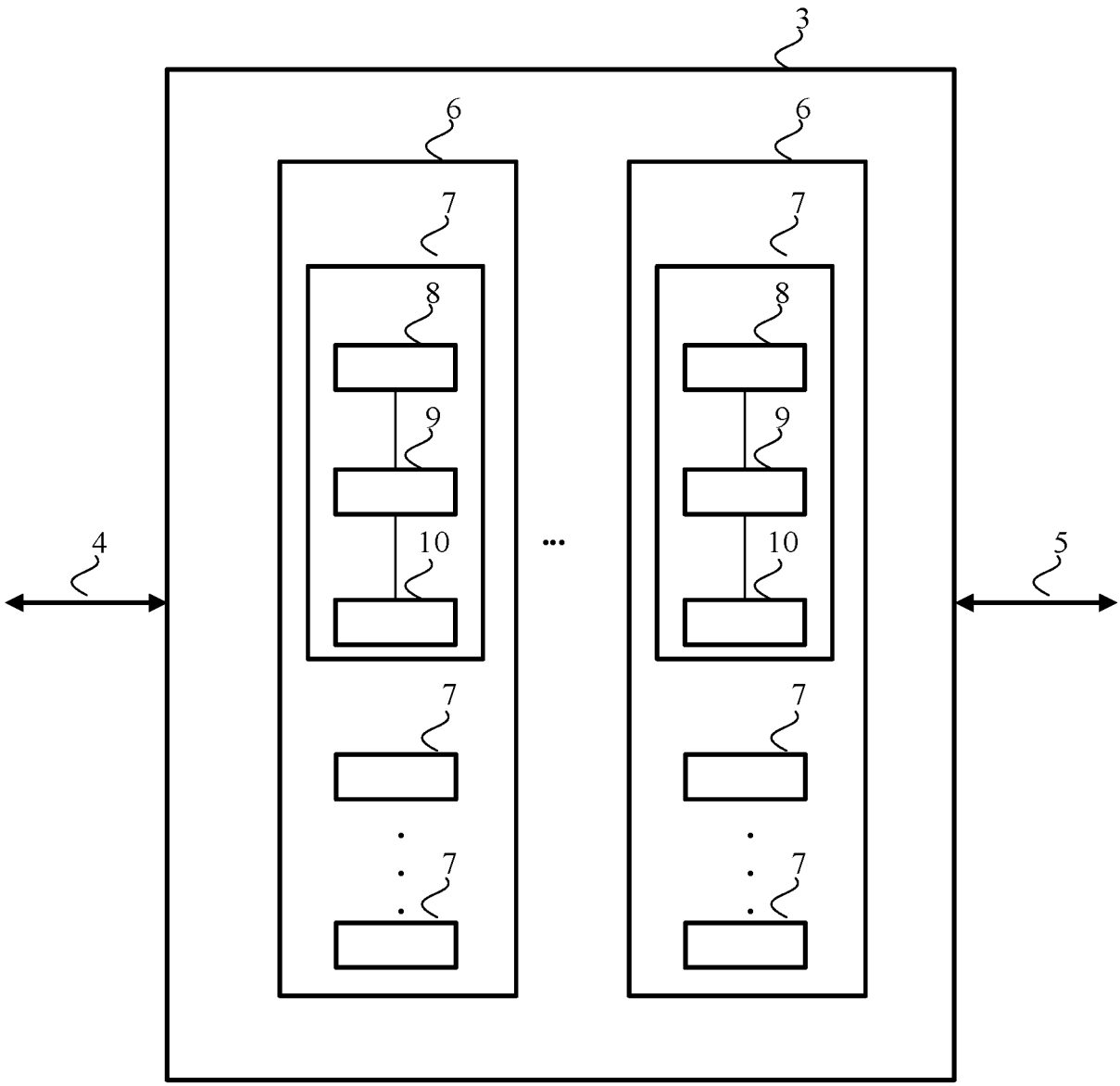


图 5

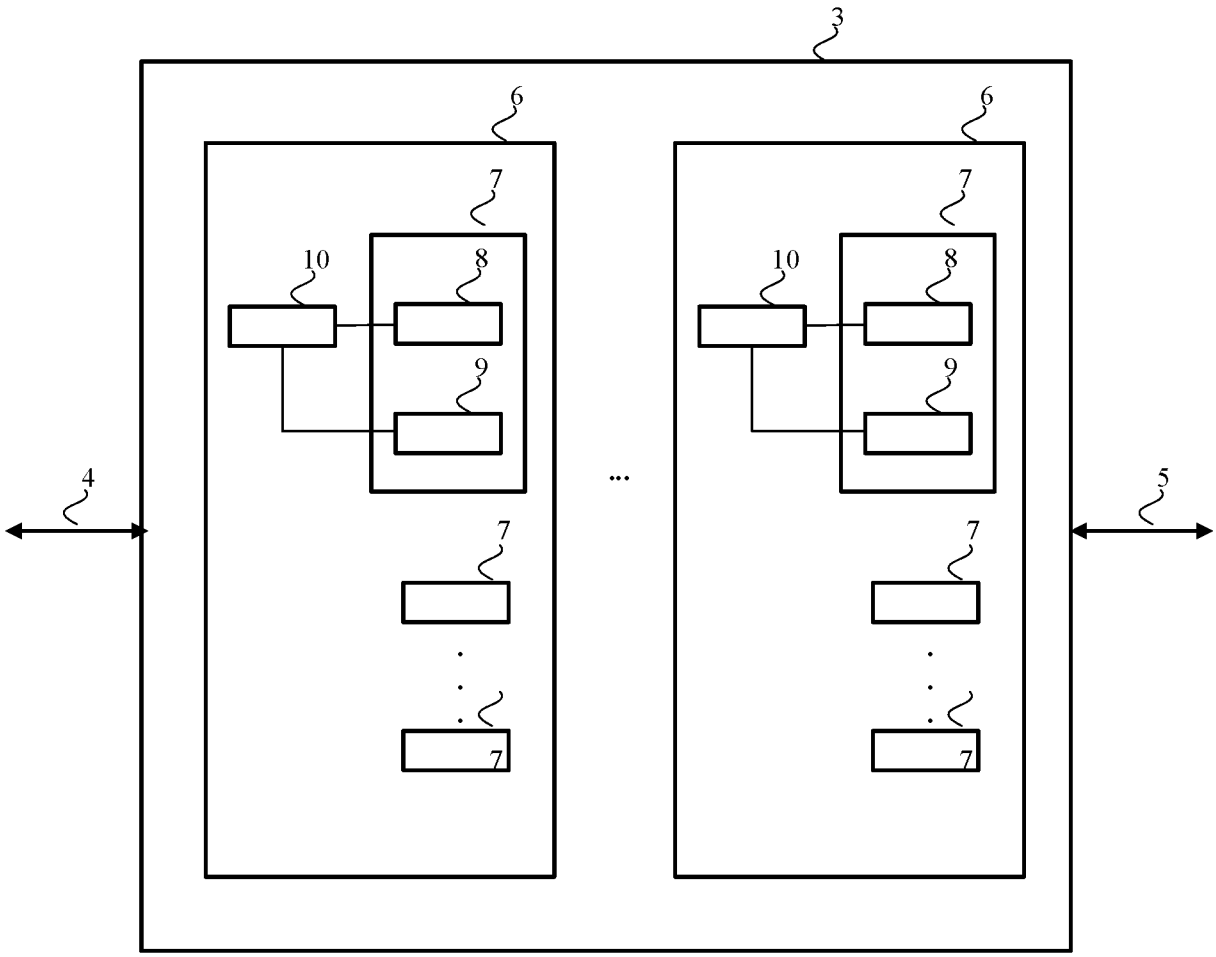


图 6

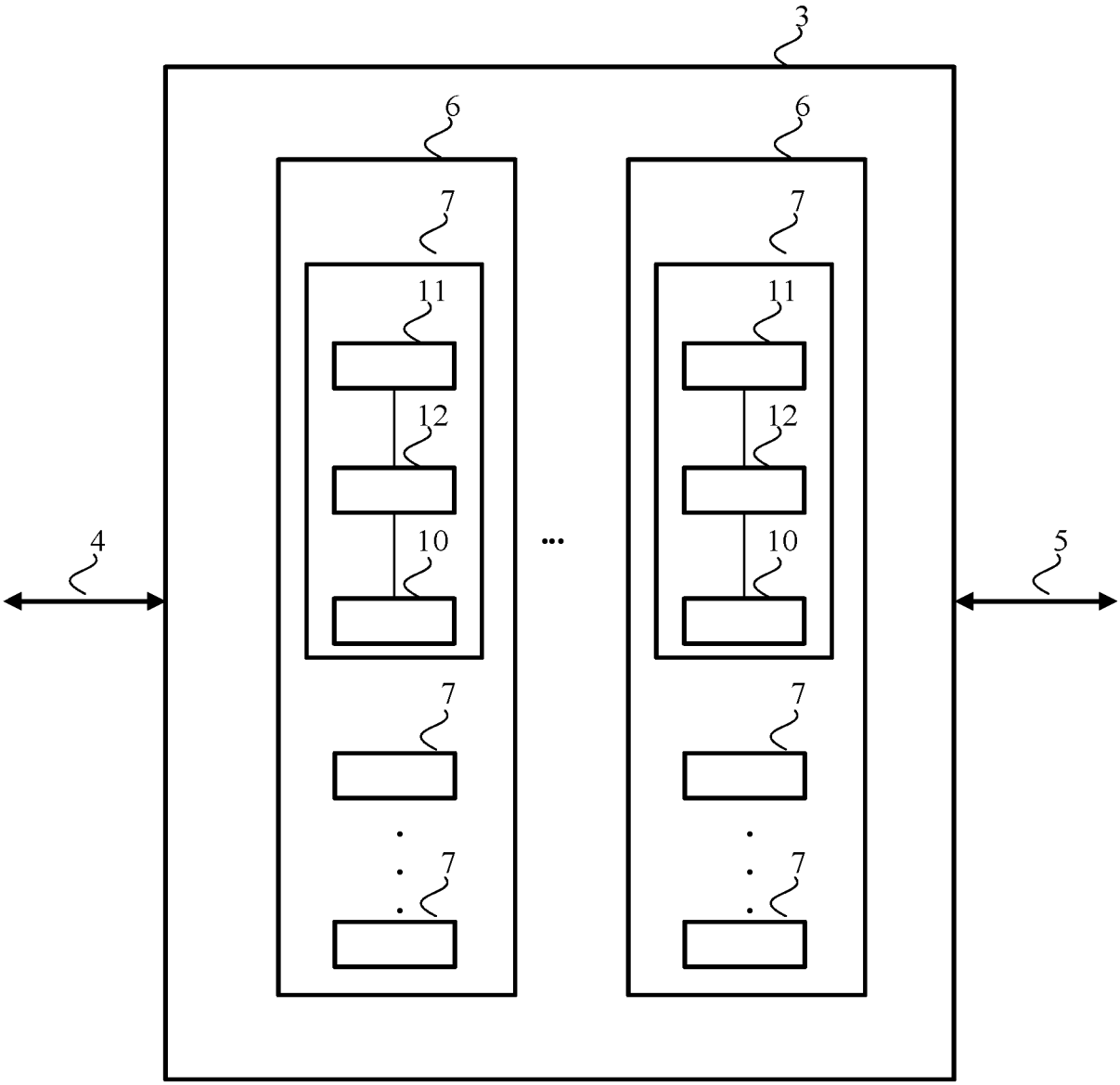


图 7

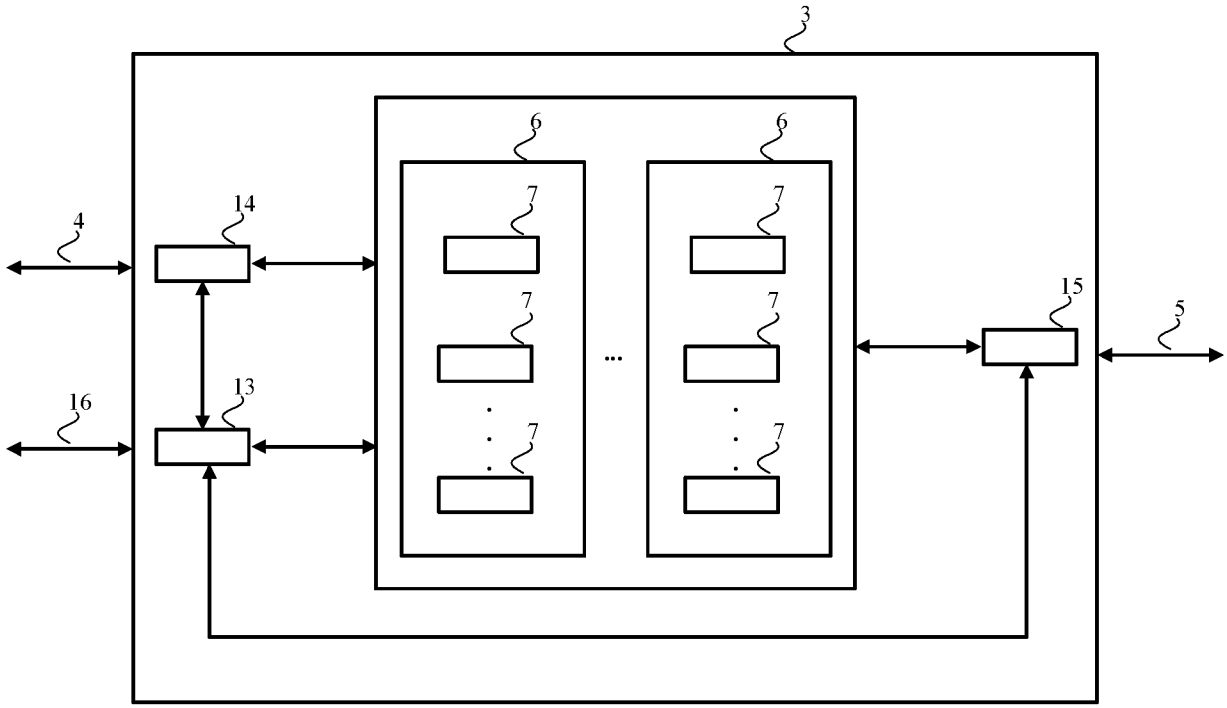


图 8

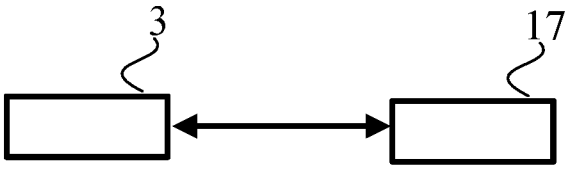


图 9

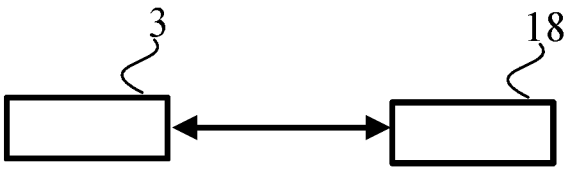


图 10

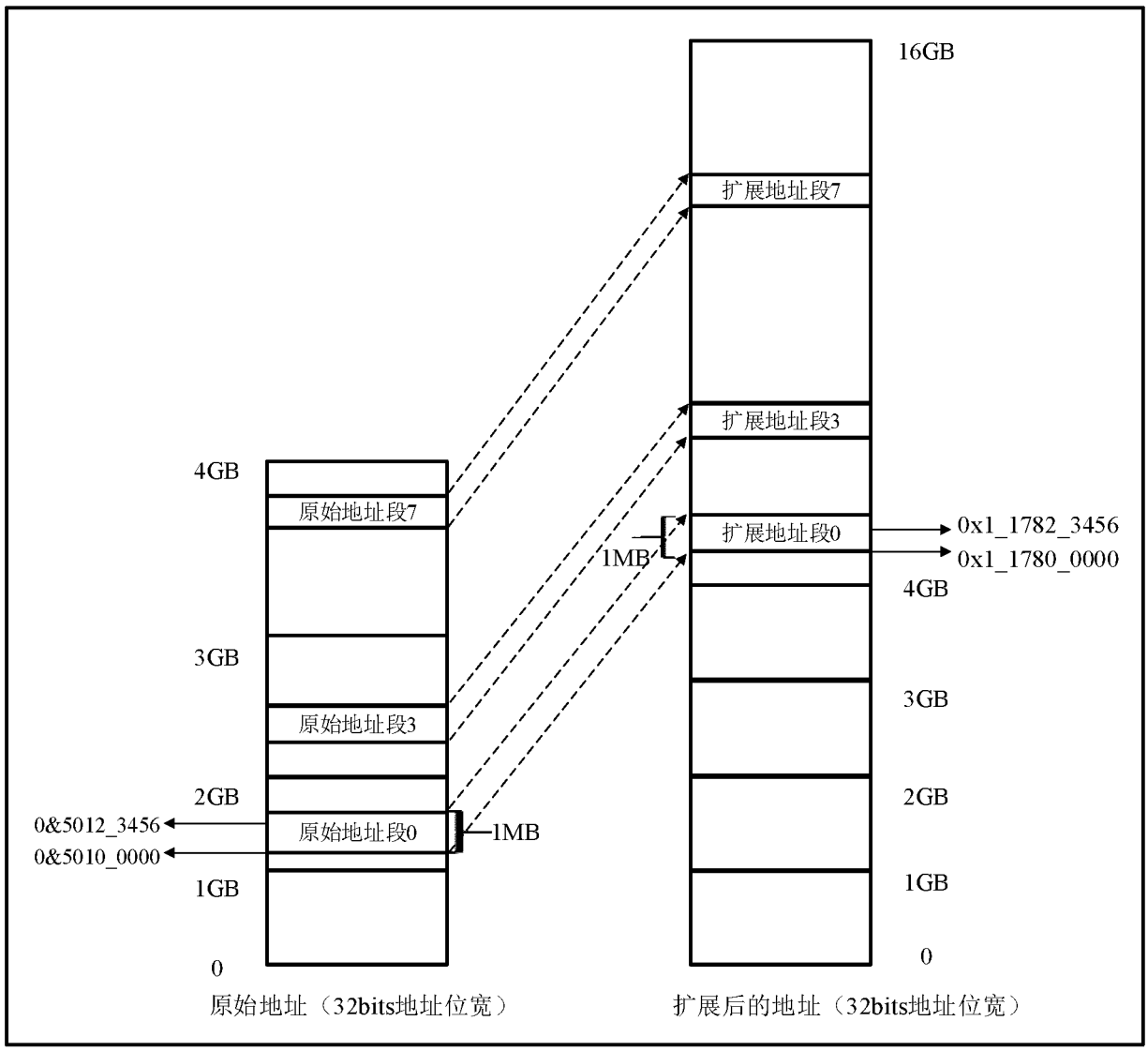

16GB
扩展地址段7
扩展地址段3
扩展地址段0
0x1_1782_3456
0x1_1780_0000
1MB
4GB
3GB
2GB
1GB
0
4GB
原始地址段7
3GB
原始地址段3
2GB
0&5012_3456
0&5010_0000
原始地址段0
1MB
1GB
0
原始地址（32bits地址位宽）
扩展后的地址（32bits地址位宽）

图 11

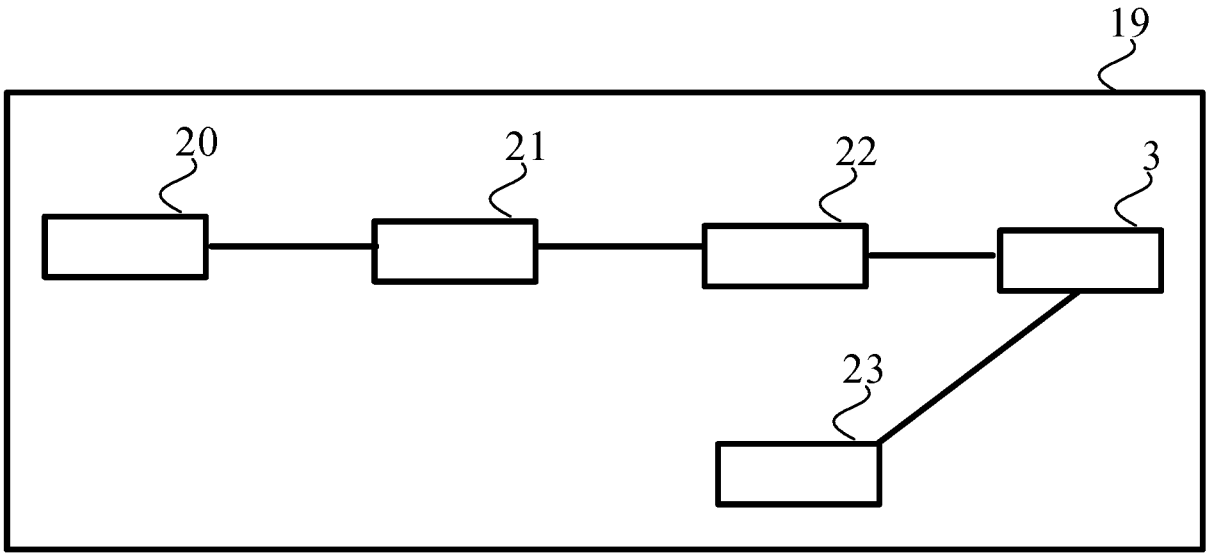


图 12

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2019/092886

A. CLASSIFICATION OF SUBJECT MATTER

G06F 12/06(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; SIPOABS; DWPI; USTXT; WOTXT; EPTXT: 地址, 寻址, 扩展, 转换, 映射, 外设, 外部设备, 存储器, 处理器, address, expand, range, space, map, transform, cpu, processor, memory, device, outside, side

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2017315912 A1 (ORACLE INTERNATIONAL CORPORATION) 02 November 2017 (2017-11-02) description, paragraphs [0022]-[0062], and figure 1	1-78
A	CN 105955892 A (INSPUR ELECTRONIC INFORMATION INDUSTRY CO., LTD.) 21 September 2016 (2016-09-21) entire document	1-78
A	CN 85101164 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 18 February 1987 (1987-02-18) entire document	1-78

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 March 2020	**23 March 2020**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2019/092886

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US 2017315912 A1	02 November 2017	US 9990282 B2	05 June 2018
CN 105955892 A	21 September 2016	None	
CN 85101164 A	18 February 1987	None	

国际检索报告

国际申请号
PCT/CN2019/092886

A. 主题的分类

G06F 12/06(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS;CNTXT;CNKI;SIPOABS;DWPI;USTXT;WOTXT;EPTXT：地址，寻址，扩展，转换，映射，外设，外部设备，存储器，处理器，address，expand，range，space，map，transform，cpu，processor，memory，device，outside，side

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	US 2017315912 A1 (ORACLE INT CORP) 2017年 11月 2日 (2017-11-02) 说明书第[0022]-[0062]段，图1	1-78
A	CN 105955892 A (浪潮电子信息产业股份有限公司) 2016年 9月 21日 (2016-09-21) 全文	1-78
A	CN 85101164 A (国际商业机器公司) 1987年 2月 18日 (1987-02-18) 全文	1-78

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2020年 3月 2日	2020年 3月 23日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 刘凤娇 电话号码 （86-512）88995746

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/092886

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
US 2017315912 A1	2017年 11月 2日	US 9990282 B2	2018年 6月 5日
CN 105955892 A	2016年 9月 21日	无	
CN 85101164 A	1987年 2月 18日	无	