

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7537637号
(P7537637)

(45)発行日 令和6年8月21日(2024.8.21)

(24)登録日 令和6年8月13日(2024.8.13)

(51)国際特許分類

F I

H 0 5 K 3/46 (2006.01)

H 0 5 K 3/46

Q

H 0 5 K 3/46

B

請求項の数 7 (全17頁)

(21)出願番号	特願2023-579251(P2023-579251)	(73)特許権者	000006231
(86)(22)出願日	令和5年2月17日(2023.2.17)		株式会社村田製作所
(86)国際出願番号	PCT/JP2023/005690		京都府長岡京市東神足1丁目10番1号
(87)国際公開番号	WO2024/004263	(74)代理人	110000914
(87)国際公開日	令和6年1月4日(2024.1.4)		弁理士法人W i s e P l u s
審査請求日	令和5年12月22日(2023.12.22)	(72)発明者	久保 竜一
(31)優先権主張番号	特願2022-102606(P2022-102606)		京都府長岡京市東神足1丁目10番1号
(32)優先日	令和4年6月27日(2022.6.27)		株式会社村田製作所内
(33)優先権主張国・地域又は機関	日本国(JP)	審査官	齊藤 健一

最終頁に続く

(54)【発明の名称】 基板

(57)【特許請求の範囲】

【請求項1】

第1面及び前記第1面と反対側の第2面を有し、内部に開口部が設けられたコア基板と、
前記開口部に少なくとも複数設けられた電子部品と、
前記開口部と前記複数の電子部品の間と、前記複数の電子部品間とに設けられ、樹脂及び
フィラーを含む封止材と、
を備え、
前記複数の電子部品間の間隔の平均が、前記開口部の壁面と前記壁面に隣接する電子部
品との間の最短距離よりも小さく、
前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子
部品との間の領域に充填されたフィラーの平均粒子径は、前記複数の電子部品間の領域に
充填されたフィラーの平均粒子径よりも大きい、基板。

【請求項2】

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子
部品との間の領域に充填されたフィラーの占有面積の割合は、前記複数の電子部品間の領
域に充填されたフィラーの占有面積の割合よりも小さい、請求項1に記載の基板。

【請求項3】

第1面及び前記第1面と反対側の第2面を有し、内部に開口部が設けられたコア基板と、
前記開口部に少なくとも複数設けられた電子部品と、
前記開口部と前記複数の電子部品の間と、前記複数の電子部品間とに設けられ、樹脂及

びフィラーを含む封止材と、
を備え、

前記複数の電子部品間の間隔の平均が、前記開口部の壁面と前記壁面に隣接する電子部品との間の最短距離よりも小さく、

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの最大粒子径は、前記複数の電子部品間の領域に充填されたフィラーの最大粒子径よりも大きい、基板。

【請求項4】

第1面及び前記第1面と反対側の第2面を有し、内部に開口部が設けられたコア基板と、
前記開口部に少なくとも複数設けられた電子部品と、

前記開口部と前記複数の電子部品の間と、前記複数の電子部品間とに設けられ、樹脂及びフィラーを含む封止材と、

を備え、

前記複数の電子部品間の間隔の平均が、前記開口部の壁面と前記壁面に隣接する電子部品との間の最短距離よりも小さく、

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの最大粒子径は、前記複数の電子部品間の間隔の平均よりも大きい、基板。

【請求項5】

第1面及び前記第1面と反対側の第2面を有し、内部に開口部が設けられたコア基板と、
前記開口部に少なくとも複数設けられた電子部品と、

前記開口部と前記複数の電子部品の間と、前記複数の電子部品間とに設けられ、樹脂及びフィラーを含む封止材と、

を備え、

前記複数の電子部品間の間隔の平均が、前記開口部の壁面と前記壁面に隣接する電子部品との間の最短距離よりも小さく、

前記複数の電子部品のうち、少なくとも一部の電子部品につき、前記電子部品の表面から前記第2面に対して直交する方向に向けた封止材の厚さが、前記複数の電子部品間の間隔の平均よりも大きく、

前記複数の電子部品のうち、少なくとも一部の電子部品につき、前記電子部品の表面から前記第2面に対して直交する方向に向けた封止材の厚さが、前記複数の電子部品間の間隔の平均よりも大きくなっている領域に充填されたフィラーの平均粒子径は、前記複数の電子部品間の領域に充填されたフィラーの平均粒子径よりも大きい、基板。

【請求項6】

前記複数の電子部品は、各々、前記第2面に対して直交する方向に長手方向が延びる形状を有する、請求項1～5のいずれか1項に記載の基板。

【請求項7】

前記電子部品の電極が前記長手方向における一方及び他方の端部に位置している、請求項6に記載の基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板に関する。

【背景技術】

【0002】

特許文献1には、コア部材と、コア部材を貫通する貫通孔と、貫通孔に配置された一つ以上の受動部品と、受動部品の少なくとも一部を覆い、貫通孔の少なくとも一部を満たす封止材と、を備える半導体パッケージが記載されている（例えば図9参照）。

【0003】

特許文献2には、コア材を貫通する開口が設けられたコア基板と、開口内に収容された

10

20

30

40

50

複数の種類の電子部品と、開口内に形成され、複数の種類の電子部品をコア基板に固定する樹脂と、を備えるプリント配線板が記載されている（例えば図 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【文献】特許第 6694931 号公報

【文献】特開 2019-207978 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

従来、基板に電子部品を表面実装する場合は、基板上にはんだ接続用のランドを形成する必要があるため、電子部品間の間隔は、数百 μm 以上は確保する必要があり、それ以上間隔を小さくすることは困難であった。

【0006】

それに対して、特許文献 1、2 に記載の技術によれば、コア基板の開口部内に埋め込まれた電子部品に対してビアを介して配線を電氣的に接続することが可能である。そのため、電子部品間の間隔をより小さくすることができる。

【0007】

しかしながら、電子部品間の間隔を小さくすると、電子部品を基板内に封止するための封止材が電子部品間の隙間に充分には充填されない可能性がある。

【0008】

本発明は、上記の問題を解決するためになされたものであり、電子部品間の封止材の充填性に優れた基板を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の基板は、第 1 面及び上記第 1 面と反対側の第 2 面を有し、内部に開口部が設けられたコア基板と、上記開口部に少なくとも複数設けられた電子部品と、上記開口部と上記複数の電子部品の間と、上記複数の電子部品間とに設けられ、樹脂及びフィラーを含む封止材と、を備え、上記複数の電子部品間の間隔の平均が、上記開口部の壁面と上記壁面に隣接する電子部品との間の最短距離よりも小さい。

【発明の効果】

【0010】

本発明によれば、電子部品間の封止材の充填性に優れた基板を提供することができる。

【図面の簡単な説明】

【0011】

【図 1】図 1 は、本発明の実施形態に係る基板の一例を模式的に示す断面図である。

【図 2】図 2 は、図 1 に示す基板が備えるコア基板及び電子部品の一例を模式的に示す平面図である。

【図 3】図 3 は、図 1 に示す基板の開口部を拡大した断面模式図である。

【図 4】図 4 は、電子部品を封止材で封止するときを模式的に示す平面図である。

【図 5】図 5 は、電子部品を封止材で封止するときを模式的に示す断面図である。

【図 6】図 6 は、図 1 に示す基板が備えるコア基板が変形した状態を模式的に示す平面図である。

【図 7】図 7 は、図 1 に示す基板の変形例を模式的に示す断面図である。

【図 8】図 8 は、コア基板に電子部品固定用の粘着フィルムを貼り付ける工程の一例を模式的に示す図である。

【図 9】図 9 は、電子部品（受動部品）を粘着フィルム上に配置する工程の一例を模式的に示す断面図である。

【図 10】図 10 は、電子部品（受動部品及び半導体チップ）を粘着フィルム上に配置する工程の一例を模式的に示す断面図である。

10

20

30

40

50

【図 1 1】図 1 1 は、コア基板の開口部に封止材を充填する工程の一例を模式的に示す断面図である。

【図 1 2】図 1 2 は、ビアを形成する工程の一例を模式的に示す断面図である。

【図 1 3】図 1 3 は、配線層を形成する工程の一例を模式的に示す断面図である。

【図 1 4】図 1 4 は、ビルドアップ層を形成する工程の一例を模式的に示す断面図である。

【発明を実施するための形態】

【0012】

以下、本発明の基板について説明する。

しかしながら、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。なお、以下において記載する個々の望ましい構成を 2 つ以上組み合わせたものもまた本発明である。

【0013】

【基板】

図 1 は、本発明の実施形態に係る基板の一例を模式的に示す断面図である。図 2 は、図 1 に示す基板が備えるコア基板及び電子部品の一例を模式的に示す平面図である。なお、図 1 は、図 2 に示す X-X 線に沿った断面図である。

【0014】

図 1 及び図 2 に示す基板 100 は、第 1 面 11 及び第 1 面 11 と反対側の第 2 面 12 を有し、内部に開口部 13 が設けられたコア基板 10 と、開口部 13 に少なくとも複数設けられた電子部品 20 と、開口部 13 と電子部品 20 の間と、複数の電子部品 20 間とに設けられ、第 1 面 11 側の第 3 面 31 及び第 2 面 12 側の第 4 面 32 を有する封止材 30 と、封止材 30 の第 3 面 31 を貫通し、複数の電子部品 20 の第 1 電極 21 に電氣的に接続された複数の第 1 ビア導体 40 と、複数の電子部品 20 の第 2 電極 22 に電氣的に接続された複数の第 2 ビア導体 50 と、コア基板 10 の第 1 面 11 及び封止材 30 の第 3 面 31 上に設けられた第 1 ビルドアップ層（再配線層）60 と、コア基板 10 の第 2 面 12 及び封止材 30 の第 4 面 32 上に設けられた第 2 ビルドアップ層（再配線層）70 と、を備えている。

【0015】

コア基板 10 としては、樹脂基板、ガラス基板、セラミック基板等を用いることができる。コア基板 10 は、その表面又は内部に導体配線が設けられているプリント配線板であってもよい。コア基板 10 として好ましくは、エポキシ樹脂等の樹脂とガラスクロス等の補強材とから形成された絶縁性の支持基板（コア材）を使用することができる。支持基板には、シリカ粒子、アルミナ粒子等の無機粒子が含まれていてもよい。

【0016】

コア基板 10 の第 1 面 11 及び第 2 面 12 は、互いに平行な面であり、コア基板 10 の対向する一対の主面を構成している。

【0017】

コア基板 10 の開口部 13 は、コア基板 10 を貫通している。コア基板 10 を平面視したときの開口部 13 の形状は、特に限定されず、図 2 に示す矩形の他、円形、楕円形、長円形、n 角形（n は 5 以上の整数）等であってもよい。

【0018】

基板 100 は、複数の電子部品 20 が埋め込まれた部品埋め込み基板であり、各電子部品 20 は、コア基板 10 の第 1 面 11 及び第 2 面 12 上ではなく、コア基板 10 の開口部 13 内に収納されている。

【0019】

電子部品 20 は、図 2 に示したように開口部 13 内に二次元的に配置されてもよいし、開口部 13 内に一次的に配置されてもよい。前者の場合は、電子部品 20 は、例えば、マトリクス状に配列されてもよいし（図 2）、千鳥状に配列されてもよい。

【0020】

複数の電子部品 20 間の間隔（すなわち隣り合う電子部品 20 間の間隔）S1 は、特に

10

20

30

40

50

限定されないが、間隔 S 1 の平均は、 $10\text{ }\mu\text{m}$ 以上、 $100\text{ }\mu\text{m}$ 以下であることが好ましく、 $10\text{ }\mu\text{m}$ 以上、 $50\text{ }\mu\text{m}$ 以下であることがより好ましい。

【0021】

ここで、間隔 S 1 の平均は、基板 100 の写真を画像解析することにより求められる。より詳細には、走査型電子顕微鏡 (SEM) 又は透過型電子顕微鏡 (TEM) によりコア基板 10 の第 2 面 12 に平行な断面の拡大写真を得て、隣り合う各組の電子部品 20 について、画像解析ソフトを用いて、対向する輪郭線上にそれぞれ線分を描画して当該線分間の平均距離を求める。そして、全ての組合せの電子部品 20 から得られた平均距離の平均を求め、その平均値を間隔 S 1 の平均とする。走査型電子顕微鏡 (SEM) 又は透過型電子顕微鏡 (TEM) による写真に代えて、X 線写真を用いてもよい。

10

【0022】

なお、電子部品 20 間の間隔 S 1 は、図 1 及び図 2 に示すように実質的に一定（どこであっても同じ）であってもよいし、測定位置や対象となる電子部品 20 によって異なってもよい。

【0023】

また、間隔 S 1 の平均は、第 2 面 12 に平行な 1 つの断面だけで測定されればよく、第 2 面 12 に平行な 2 以上の断面にて測定される必要は必ずしもない。

【0024】

また、図 1 は、コア基板 10 の第 2 面 12 に対して直交する断面を示している。以下、この断面を単に「垂直断面」と言う場合がある。

20

【0025】

電子部品 20 の種類は、特に限定されないが、ここでは、コンデンサ（例えば積層セラミックコンデンサ (MLCC)）、インダクタ等の受動部品 20A が配置されている。これらの電子部品 20（受動部品 20A）は、直方体状、円柱状等の長手形状を有するチップ部品である。

【0026】

なお、同じ 1 つの開口部 13 内には、1 種のための電子部品 20 が配置されていてもよいし、2 種以上の電子部品 20 が配置（混在）されていてもよい。また、後者の場合、同種の電子部品 20 とは、チップ部品のサイズ表記で規格された同一サイズの部品である。サイズ表記は、JIS (Japanese Industrial Standards: 日本工業規格) と EIA (Electronic Industries Alliance: 電子工業会) で定められた表記であり、JIS でいえば、例えば 0603 等の表記が挙げられる。また、同種の電子部品 20 とは、例えば、コンデンサ同士やインダクタ同士のように、電気回路の基本構成部品のうちの同じ種類の部品であってもよい。また、同種の電子部品 20 とは、例えば、コンデンサ同士やインダクタ同士のうち、同一の型式を有する部品であってもよい。

30

【0027】

各電子部品 20 は、コア基板 10 の第 2 面 12 に対して直交する方向（後述する第 1 方向 D 1 又は第 2 方向 D 2）に長手方向が延びる形状を有している。この場合、特に封止材 30 を電子部品 20 間の隙間に充填し難くなるが、本実施形態によれば、後述するように、電子部品 20 間の封止材 30 の充填性を向上することが可能である。

40

【0028】

垂直断面において、各電子部品 20 の寸法は、コア基板 10 の第 2 面 12 と平行な方向よりも第 2 面 12 に対して直交する方向（後述する第 1 方向 D 1 又は第 2 方向 D 2）においてより大きい。これにより、電子部品 20 をより高密度に配置することができる。

【0029】

また、各電子部品 20 は、コア基板 10 の第 2 面 12 に対して直交する方向であって第 1 面 11 側に向かう第 1 方向 D 1 に第 1 電極 21 を有すると共に第 1 方向 D 1 と反対の第 2 方向 D 2 に第 2 電極 22 を有している。このように電子部品 20 を縦方向に実装することにより、長手形状の電子部品 20 をより高密度に配置することができる。

50

【0030】

各電子部品20において、第1電極21及び第2電極22は、それぞれ、長手形状の電子部品20の長手方向における一方及び他方の端部に位置している。

【0031】

なお、電子部品20の少なくとも1つの寸法は、垂直断面において、コア基板10の第2面12と平行な方向よりも第2面12に対して直交する方向（第1方向D1又は第2方向D2）においてより小さくてもよい。また、電子部品20の少なくとも1つは、第1電極21及び第2電極22がコア基板10と平行な方向に配置されていてもよい。

【0032】

図3は、図1に示す基板の開口部を拡大した断面模式図である。なお、図3は、図2に示すX-X線に沿った断面図の一部であり、垂直断面を示している。

10

【0033】

封止材30は、開口部13内に電子部品20を封止するための部材であり、開口部13内において各電子部品20の周囲に充填されている。図2及び図3に示すように、封止材30は、樹脂33及びフィラー34を含んでいる。

【0034】

樹脂33としては、例えば、エポキシ樹脂、ポリイミド等が挙げられるが、なかでもエポキシ樹脂が好適である。

【0035】

フィラー34は、図2及び図3に示したように、粒子を含んでいる。フィラー34としては、例えば、シリカ粒子、アルミナ粒子等の無機粒子が好適である。

20

【0036】

このように、フィラー34の材質としては、 SiO_2 及び Al_2O_3 が好適であり、フィラー34は、 SiO_2 及び Al_2O_3 の少なくとも一方を含むことが好ましい。

【0037】

フィラー34の形状は、特に限定されず、例えば、図2及び図3に示したように球状であってもよいし、その他、楕円球状、板状、針状、不定形等であってもよい。

【0038】

第1ビア導体40は、各電子部品20に少なくとも1つずつ設けられており、各電子部品20は、第1ビア導体40を介して第1ビルドアップ層60に電氣的に接続されている。各第1ビア導体40は、第1ビルドアップ層60の最もコア基板10に近い絶縁層61と、封止材30の第3面31とを少なくとも貫通し、対応する電子部品20の第1電極21まで達している。

30

【0039】

第2ビア導体50は、各電子部品20に少なくとも1つずつ設けられており、各電子部品20は、第2ビア導体50を介して第2ビルドアップ層70に電氣的に接続されている。各第2ビア導体50は、第2ビルドアップ層70の最もコア基板10に近い絶縁層71を少なくとも貫通し、対応する電子部品20の第2電極22まで達している。

【0040】

第1ビルドアップ層60は、電子部品20同士や、電子部品20と他の部品やスルーホール、端子等とを電氣的に接続しており、少なくとも1つの絶縁層61と少なくとも1つの配線層62とが交互に積層されている。

40

【0041】

第2ビルドアップ層70も同様に、電子部品20同士や、電子部品20と他の部品やスルーホール、端子等とを電氣的に接続しており、少なくとも1つの絶縁層71と少なくとも1つの配線層72とが交互に積層されている。

【0042】

図4は、電子部品を封止材で封止するときを模式的に示す平面図である。図5は、電子部品を封止材で封止するときを模式的に示す断面図である。図6は、図1に示す基板が備えるコア基板が変形した状態を模式的に示す平面図である。

50

【0043】

本実施形態では、図2及び図3に示すように、複数の電子部品20間の間隔S1の平均が、開口部13の壁面13aと壁面13aに隣接する電子部品20との間の最短距離S2よりも小さい。このように、電子部品20が実装される領域の周辺にスペースがあることで、電子部品20を封止材30で封止する際に、図4及び図5に示すように、周辺部に向けての封止材30の流れができ、封止材30の流動性が上がる。その結果、気泡噛みやフィラー34の詰まりが抑制されるため、電子部品20間の封止材30の充填性が向上する。

【0044】

また、本実施形態では、電子部品20の電極（第1電極21及び第2電極22）が長手形状の電子部品20の長手方向における一方及び他方の端部に位置している。この位置に電極が設けられていると、封止材30を充填する際にフィラー34が電子部品20に接触する位置が電極になる。電極の材質は典型的には金属であり、電極以外の部位（典型的にはセラミック）よりも強度が高いため、電極にフィラー34が接触したとしても電極は傷つきにくい。

10

一方、複数の電子部品20の間隔が小さく、大きなフィラー34が電子部品20の間に入りにくいため、電子部品20の間において大きなフィラー34が電子部品20の長手方向における端部以外の部位のセラミックに接触することが防止される。そのため、複数の電子部品20の間において電子部品20のセラミック部分が傷つくことが防止される。

以上の理由により、電極をこの位置に設けることにより、封止材30の充填時に電子部品20がフィラー34の接触によって傷つくことが防止される。

20

【0045】

また、コア基板10より弾性率の小さい封止材30の樹脂33のフレームを十分に確保できるため、図6に示すように、コア基板10が変形した際に発生するコア基板10からの応力を当該フレーム部分で緩和でき、電子部品20にかかる応力を低減できる。すなわち、コア基板10が変形しても、封止材30の幅の広い外周部がバッファとなり、電子部品20への影響を低減することができる。

【0046】

間隔S1の平均と、最短距離S2との比率は特に限定されないが、最短距離S2は、間隔S1の平均に対して、5倍以上であることが好ましく、8倍以上であることがより好ましく、実質的に10倍以上であることがさらに好ましい。

30

【0047】

また、最短距離S2も特に限定されないが、50 μm 以上であることが好ましく、100 μm 以上であることがより好ましい。

【0048】

ここで、最短距離S2は、基板100の写真を画像解析することにより求められる。より詳細には、走査型電子顕微鏡（SEM）又は透過型電子顕微鏡（TEM）によりコア基板10の第2面12に平行な断面の拡大写真を得て、開口部13の壁面13aと、壁面13aに隣接する電子部品20の各々について、画像解析ソフトを用いて、対向する輪郭線上にそれぞれ線分を描画して当該線分間の最小間隔を求める。そして、求めた最小間隔のうちの最も短い距離を最短距離S2とする。走査型電子顕微鏡（SEM）又は透過型電子顕微鏡（TEM）による写真に代えて、X線写真を用いてもよい。

40

【0049】

図2及び図3に示したように、複数の電子部品20間の間隔S1はいずれも、すなわち隣り合う各組の電子部品20間の間隔S1は全て、最短距離S2よりも小さくてもよい。

【0050】

図3に示すように、垂直断面において、開口部13の壁面13aと壁面13aに隣接する複数の電子部品20との間の領域A1に充填されたフィラー34の平均粒子径は、複数の電子部品20間の領域A2に充填されたフィラー34の平均粒子径よりも大きいことが好ましい。

【0051】

50

領域 A 1 において粒子径が大きいフィラー 3 4 が多いと、フィラー 3 4 の充填率が小さくなりやすい。フィラー 3 4 の充填率が小さい場合、樹脂 3 3 の比率が大きくなる。弾性率の小さい樹脂を電子部品 2 0 の周囲に配置できるため、コア基板 1 0 からの応力をさらに緩和することができる。

すなわち、垂直断面において、開口部 1 3 の壁面 1 3 a と壁面 1 3 a に隣接する複数の電子部品 2 0 との間の領域 A 1 に充填されたフィラー 3 4 の占有面積の割合は、複数の電子部品 2 0 間の領域 A 2 に充填されたフィラー 3 4 の占有面積の割合よりも小さいことが好ましい。なお、フィラー 3 4 の充填率は、垂直断面での画像における単位領域当たりのフィラー 3 4 の占有面積の割合として求めることができる。

領域 A 1 におけるフィラー 3 4 の充填率を調整することにより、封止材 3 0 の線膨張係数の調整や、封止材 3 0 の硬化時における熱収縮の調整等が可能になり、クラックの発生や電子部品 2 0 への負荷を抑制することができる。

【0052】

粒子径が大きいフィラー 3 4 は、複数の電子部品 2 0 間の領域 A 2 には充填されにくく、開口部 1 3 の壁面と開口部 1 3 の壁面 1 3 a と壁面 1 3 a に隣接する複数の電子部品 2 0 との間の領域 A 1 に充填されやすい。すなわち、粒子径が大きいフィラー 3 4 は領域 A 1 に偏在することになる。この性質を利用して、粒子径が大きいフィラー 3 4 と粒子径が小さいフィラー 3 4 の材質を変えることで、電子部品 2 0 の実装エリアとその周囲の領域との間で封止材 3 0 の特性を人為的に違えることができる。

【0053】

フィラー 3 4 の材質を変えることにより違えることができる封止材 3 0 の特性の例としては、線膨張係数、誘電率、ヤング率、熱伝導率、電磁波吸収性、水分吸収性といった特性が挙げられる。

一例として、粒子径が小さいフィラー 3 4 の熱伝導率を大きくし、粒子径が大きいフィラー 3 4 の熱伝導率を小さくする例が挙げられる。この場合、領域 A 2 の封止材 3 0 の熱伝導率が高くなり、領域 A 1 の封止材 3 0 の熱伝導率が低くなる。このようにすると、開口部 1 3 に内蔵された電子部品 2 0 より発せられる熱を、第 2 面 1 2 に水平な方向（横方向）に逃がすことなく基板 1 0 0 の上下面に効率的に逃がすことができる。

このようなフィラー 3 4 の組み合わせとしては、粒子径が大きいフィラー 3 4 としてシリカ、粒子径が小さいフィラー 3 4 として窒化ホウ素又は窒化アルミニウムを使用する例が挙げられる。

【0054】

他の一例として、粒子径が大きいフィラー 3 4 に電磁波吸収性能を付加する例が挙げられる。この場合、領域 A 1 において封止材 3 0 の電磁波シールド性が高くなる。このようにすると、電子部品 2 0 の周囲（領域 A 2）の封止材 3 0 において電気特性を維持しながら、開口部 1 3 の外部からのノイズの影響を遮断することができる。

このようなフィラー 3 4 の組み合わせとしては、粒子径が大きいフィラー 3 4 として酸化鉄を使用する例が挙げられる。

【0055】

他の一例として、粒子径が小さいフィラー 3 4 として誘電率と誘電損失が小さい材料を用い、粒子径が大きいフィラー 3 4 として線膨張係数の小さい材料を用いる例が挙げられる。このようにすると、電子部品 2 0 の周囲（領域 A 2）の封止材 3 0 において電子部品 2 0 の電気特性を向上（損失を低減）させながら、領域 A 1 において封止材 3 0 の線膨張係数が小さくなることで、熱による物理的影響を低減できる。

このようなフィラー 3 4 の組み合わせとしては、粒子径が大きいフィラー 3 4 としてリン酸ジルコニウム化合物（東亜合成製、ウルテア T M など）、粒子径が小さいフィラー 3 4 としてシリカを使用する例が挙げられる。

【0056】

他の一例として、粒子径が小さいフィラー 3 4 として誘電率と誘電損失が小さい材料を用い、粒子径が大きいフィラー 3 4 として熱伝導率が大きい材料を用いる例が挙げられる

10

20

30

40

50

。このようにすると、電子部品 20 の周囲（領域 A 2）の封止材 30 において電子部品 20 の電気特性を向上（損失を低減）させながら、領域 A 1 の封止材 30 を通じて熱を効率的に開口部 13 の外に逃がすことができる。

このようなフィラー 34 の組み合わせとしては、粒子径が大きいフィラー 34 として窒化ホウ素又は窒化アルミニウム、粒子径が小さいフィラー 34 としてシリカを使用する例が挙げられる。

【0057】

また、領域 A 1 の封止材 30 に粒子径が大きいフィラー 34 が多く含まれると、破断面の連続性が阻害される。すなわち、封止材 30 がより割れ難くなる。

【0058】

なお、フィラー 34 の平均粒子径は、垂直断面の写真を画像解析することにより求められる。より詳細には、走査型電子顕微鏡（SEM）又は透過型電子顕微鏡（TEM）により得られる垂直断面の拡大写真において、領域 A 1 又は A 2 内に包含される少なくとも 50 個のフィラー 34 について、それぞれの輪郭線より形成される閉曲線内の面積に等しい円の直径、すなわち円相当径を求め、その平均値をフィラー 34 の平均粒子径とする。

なお、フィラー 34 の粒子の断面について、写真に含まれるフィラー 34 の断面がフィラー 34 の粒子径が大きくなる中心付近で切断した断面であるのか、フィラー 34 の粒子径が小さくなる端部付近で切断した断面であるのかを判別することは難しいが、フィラー 34 の粒子径、形状及び面積等は、写真に見えているフィラー 34 の断面の画像に基づいて求める。

【0059】

図 3 に示すように、領域 A 1 は、垂直断面において、開口部 13 の壁面 13 a と壁面 13 a に隣接する電子部品 20 とによって挟まれた領域全体であってもよい。また、領域 A 2 は、垂直断面において、隣り合う少なくとも 1 組（各組でもよい）の 2 つの電子部品 20 によって挟まれた領域全体であってもよい。

【0060】

また、垂直断面において、通常では開口部 13 の壁面 13 a は 2 つ存在することになるが、その場合、いずれか一方の壁面 13 a と、その壁面 13 a に隣接する電子部品 20 との間の領域を領域 A 2 とすればよい。

【0061】

また、平均粒子径を比較するための垂直断面の位置は特に限定されないが、図 3 に示したように、複数の電子部品 20 と、隣り合う電子部品 20 間の隙間とが現れる断面であってもよい。また、平均粒子径を比較するための垂直断面は、最短距離 S 2 が現れる断面であってもよいし、そうでなくてもよい。

【0062】

なお、領域 A 1 に充填されたフィラー 34 の平均粒子径と領域 A 2 に充填されたフィラー 34 の平均粒子径とは、1 つの垂直断面だけで上記関係を満たせばよく、2 以上の垂直断面にて上記関係を必ずしも満たす必要はない。

【0063】

これらの平均粒子径の比率は特に限定されないが、領域 A 1 に充填されたフィラー 34 の平均粒子径は、領域 A 2 に充填されたフィラー 34 の平均粒子径に対して、5 倍以上であることが好ましく、10 倍以上であることがより好ましい。

【0064】

領域 A 1 に充填されたフィラー 34 の平均粒子径は、10 μm 以上、100 μm 以下であることが好ましく、50 μm 以上、100 μm 以下であることがより好ましい。

【0065】

領域 A 2 に充填されたフィラー 34 の平均粒子径は、10 nm 以上、100 μm 以下であることが好ましく、10 nm 以上、50 μm 以下であることがより好ましい。

【0066】

また、第 2 面 12 に対して直交する断面（垂直断面）において、壁面 13 a と壁面 13

10

20

30

40

50

aに隣接する複数の電子部品20との間の領域に充填されたフィラー34の最大粒子径は、複数の電子部品20間の領域に充填されたフィラー34の最大粒子径よりも大きいことが好ましい。

すなわち、領域A1に充填されたフィラー34の最大粒子径が、領域A2に充填されたフィラー34の最大粒子径より大きいことが好ましい。

【0067】

領域A1に充填されたフィラー34の最大粒子径は、 $10\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下であることが好ましく、 $50\mu\text{m}$ 以上、 $100\mu\text{m}$ 以下であることがより好ましい。

【0068】

領域A2に充填されたフィラー34の最大粒子径は、 10nm 以上、 $100\mu\text{m}$ 以下であることが好ましく、 10nm 以上、 $50\mu\text{m}$ 以下であることがより好ましい。

10

【0069】

また、第2面12に対して直交する断面（垂直断面）において、壁面13aと壁面13aに隣接する複数の電子部品20との間の領域A1に充填されたフィラー34の最大粒子径は、複数の電子部品20間の間隔S1の平均よりも大きいことが好ましい。このことは、領域A1には、電子部品20間に充填できない大きさのフィラー34が存在していることを示している。

【0070】

なお、フィラー34の最大粒子径は、垂直断面の写真を画像解析することにより求められる。より詳細には、走査型電子顕微鏡（SEM）又は透過型電子顕微鏡（TEM）により得られる垂直断面の拡大写真において、領域A1又はA2内に包含されるフィラー34について、大きいフィラーとして観察されるフィラーのいくつかについて、それぞれの輪郭線より形成される閉曲線内の面積に等しい円の直径、すなわち円相当径を求め、その最大値をフィラー34の最大粒子径とする。

20

【0071】

図7は、図1に示す基板の変形例を模式的に示す断面図である。

【0072】

図7に示すように、コア基板10の開口部13には、電子部品20として、受動部品20Aと共に、集積回路（IC）等の半導体チップ20Bが混載されていてもよい。この場合、間隔S1の平均は、図7に示すように、受動部品20A間の間隔S1（平均距離）のみならず、受動部品20Aと半導体チップ20Bの間隔S1（平均距離）も用いて算出される。

30

【0073】

なお、本変形例では、半導体チップ20Bは、開口部13の壁面13aに隣接して配置されてもよく、この場合、上記最短距離S2は、壁面13aと壁面13aに隣接する半導体チップ20Bとの間の距離であってもよい。また、この場合、上記領域A1は、垂直断面において、壁面13aと壁面13aに隣接する半導体チップ20Bとの間の領域であってもよい。

【0074】

さらに、本変形例では、上記領域A2は、垂直断面において、隣り合う少なくとも1組（各組でもよい）の受動部品20A及び半導体チップ20Bによって挟まれた領域を含んでいてもよい。

40

【0075】

また、複数の電子部品20のうち、少なくとも一部の電子部品20につき、電子部品20の表面から第2面12に対して直交する方向に向けた封止材30の厚さが、複数の電子部品20間の間隔S1の平均よりも大きいことが好ましい。

そして、複数の電子部品20のうち、少なくとも一部の電子部品20につき、電子部品20の表面から第2面12に対して直交する方向に向けた封止材30の厚さが、複数の電子部品20間の間隔S1の平均よりも大きくなっている領域に充填されたフィラー34の平均粒子径は、複数の電子部品20間の領域に充填されたフィラー34の平均粒子径より

50

も大きいことが好ましい。

【0076】

図7における半導体チップ20Bについてこの条件が満たされており、半導体チップ20Bの上面に存在する封止材30の厚さS3が間隔S1の平均よりも大きくなっている。

このようになっていいると、半導体チップ20Bの上面に位置する封止材30に粒子径の大きいフィラー34を存在させることができる。そして、当該領域に存在するフィラー34の平均粒子径は、複数の電子部品20間の領域に充填されたフィラー34の平均粒子径よりも大きくなる。

粒子径の大きいフィラー34を熱伝導率が高いフィラーとすることで、半導体チップ20Bから封止材30の第3面31側への放熱性を高めることができる。

また、粒子径の大きいフィラー34を電磁波吸収性能の高いフィラーとすることで、半導体チップ20Bに対する外部からのノイズの影響を遮断することができる。

また、粒子径の大きいフィラー34を線膨張係数の小さい材料とすることにより、封止材30の線膨張係数を小さくして、半導体チップ20Bに対する熱による物理的影響を低減できる。

【0077】

[基板の製造方法]

基板100は、以下の方法により製造することができる。図8は、コア基板に電子部品固定用の粘着フィルムを貼り付ける工程の一例を模式的に示す図である。

【0078】

まず、図8に示すように、コア基板10に開口部13を形成し、コア基板10の第2面12に電子部品固定用の粘着フィルム80を貼り付ける。

【0079】

図9は、電子部品（受動部品）を粘着フィルム上に配置する工程の一例を模式的に示す断面図である。図10は、電子部品（受動部品及び半導体チップ）を粘着フィルム上に配置する工程の一例を模式的に示す断面図である。

【0080】

次に、図9に示すように、複数の電子部品20（受動部品20A）を粘着フィルム80上に配置する。例えば、第1電極21が上方向を、第2電極22が下方向を向くように受動部品20Aを粘着フィルム80上に配置する。これにより、第2電極22が粘着フィルム80に貼り付けられる。このとき、図10に示すように、受動部品20Aと半導体チップ20Bとを混載してもよい。

【0081】

図11は、コア基板の開口部に封止材を充填する工程の一例を模式的に示す断面図である。

【0082】

次に、図11に示すように、電子部品20を封止材30で封止する。具体的には、真空中においてコア基板10の第1面11上に、熱硬化性樹脂とフィラーとを含む未硬化のフィルムを積層する。その後、このフィルムを加熱プレスして軟化させることによって、開口部13内において各電子部品20の周囲に熱硬化性樹脂及びフィラーを充填する。このとき、上述のように、電子部品20間の間隔S1の平均が、壁面13aと電子部品20との間の最短距離S2よりも小さいことから、電子部品20の実装エリアからその周囲に向かって軟化した材料の流れが発生するため、電子部品20間の隙間に当該材料を効果的に充填することができる。そして、熱硬化性樹脂を硬化させることによって、電子部品20間に十分に充填された封止材30が形成される。

【0083】

図12は、ビアを形成する工程の一例を模式的に示す断面図である。

【0084】

次に、図12に示すように、粘着フィルム80を剥がした後、コア基板10の第1面11及び封止材30の第3面31上に絶縁層61を形成すると共に、コア基板10の第2面

10

20

30

40

50

12及び封止材30の第4面32上に絶縁層71を形成する。なお、粘着フィルム80は、剥がさずにそのまま用いることも可能である。そして、CO₂レーザー等により、絶縁層61にビア82を形成して第1電極21を露出させると共に、絶縁層71にビア83を形成して第2電極22を露出させる。

【0085】

図13は、配線層を形成する工程の一例を模式的に示す断面図である。

【0086】

次に、図13に示すように、めっき（例えばセミアディティブ工法）を用いて、ビア82及び83を埋めて第1ビア導体40及び第2ビア導体50を形成すると共に配線層62及び72を形成する。

【0087】

図14は、ビルドアップ層を形成する工程の一例を模式的に示す断面図である。

【0088】

その後、図14に示すように、必要に応じてレイヤーを追加して、第1ビルドアップ層60及び第2ビルドアップ層70を形成する。

【0089】

以上により、基板100を製造することができる。

【0090】

本明細書には、以下の内容が開示されている。

【0091】

<1>

第1面及び前記第1面と反対側の第2面を有し、内部に開口部が設けられたコア基板と、前記開口部に少なくとも複数設けられた電子部品と、

前記開口部と前記複数の電子部品の間と、前記複数の電子部品間とに設けられ、樹脂及びフィラーを含む封止材と、

を備え、

前記複数の電子部品間の間隔の平均が、前記開口部の壁面と前記壁面に隣接する電子部品との間の最短距離よりも小さい、基板。

【0092】

<2>

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの平均粒子径は、前記複数の電子部品間の領域に充填されたフィラーの平均粒子径よりも大きい、<1>に記載の基板。

【0093】

<3>

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの占有面積の割合は、前記複数の電子部品間の領域に充填されたフィラーの占有面積の割合よりも小さい、<2>に記載の基板。

【0094】

<4>

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの最大粒子径は、前記複数の電子部品間の領域に充填されたフィラーの最大粒子径よりも大きい、<1>～<3>のいずれか1つに記載の基板。

【0095】

<5>

前記第2面に対して直交する断面において、前記壁面と前記壁面に隣接する複数の電子部品との間の領域に充填されたフィラーの最大粒子径は、前記複数の電子部品間の間隔の平均よりも大きい、<1>～<4>のいずれか1つに記載の基板。

【0096】

10

20

30

40

50

< 6 >

前記複数の電子部品は、各々、前記第 2 面に対して直交する方向に長手方向が延びる形状を有する、< 1 > ~ < 5 > のいずれか 1 つに記載の基板。

【 0 0 9 7 】

< 7 >

前記電子部品の電極が前記長手方向における一方及び他方の端部に位置している、< 6 > に記載の基板。

【 0 0 9 8 】

< 8 >

前記複数の電子部品のうち、少なくとも一部の電子部品につき、前記電子部品の表面から前記第 2 面に対して直交する方向に向けた封止材の厚さが、前記複数の電子部品間の間隔の平均よりも大きい、< 1 > ~ < 7 > のいずれか 1 つに記載の基板。

【 0 0 9 9 】

< 9 >

前記複数の電子部品のうち、少なくとも一部の電子部品につき、前記電子部品の表面から前記第 2 面に対して直交する方向に向けた封止材の厚さが、前記複数の電子部品間の間隔の平均よりも大きくなっている領域に充填されたフィラーの平均粒子径は、前記複数の電子部品間の領域に充填されたフィラーの平均粒子径よりも大きい、< 8 > に記載の基板。

【符号の説明】

【 0 1 0 0 】

1 0 コア基板

1 1 第 1 面

1 2 第 2 面

1 3 開口部

1 3 a 壁面

2 0 電子部品

2 0 A 受動部品

2 0 B 半導体チップ

2 1 第 1 電極

2 2 第 2 電極

3 0 封止材

3 1 第 3 面

3 2 第 4 面

3 3 樹脂

3 4 フィラー

4 0 第 1 ビア導体

5 0 第 2 ビア導体

6 0 第 1 ビルドアップ層

6 1 絶縁層

6 2 配線層

7 0 第 2 ビルドアップ層

7 1 絶縁層

7 2 配線層

8 0 粘着フィルム

8 2、8 3 ビア

1 0 0 基板

D 1 第 1 方向

D 2 第 2 方向

S 1 隣り合う電子部品間の間隔

S 2 開口部の壁面と壁面に隣接する電子部品との間の最短距離

10

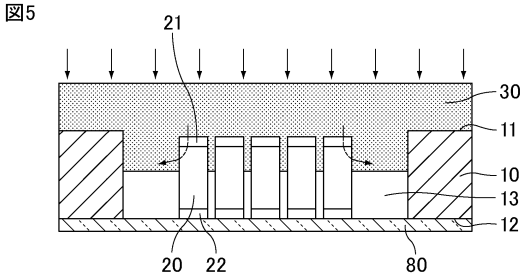
20

30

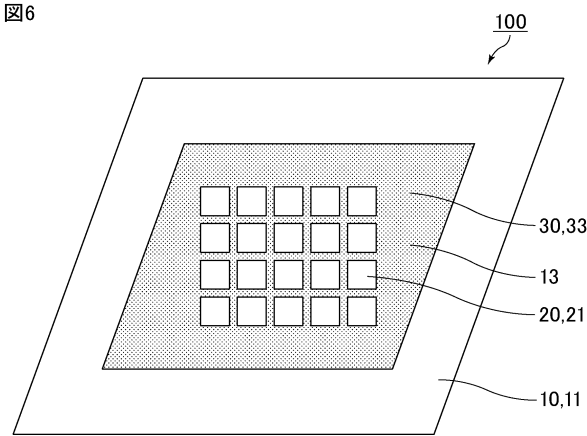
40

50

【図 5】

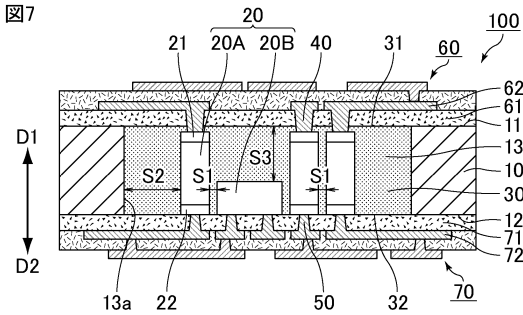


【図 6】

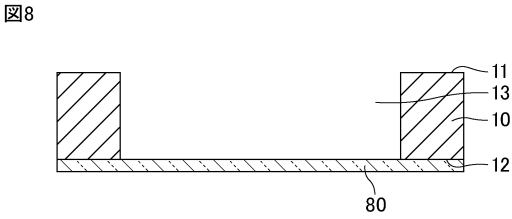


10

【図 7】

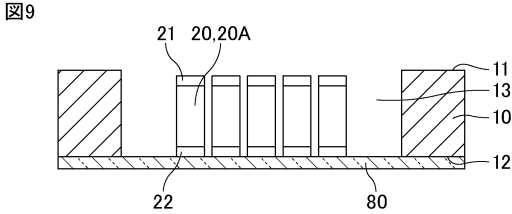


【図 8】

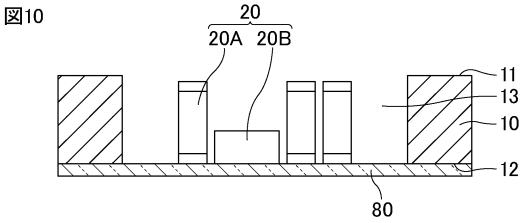


20

【図 9】



【図 10】

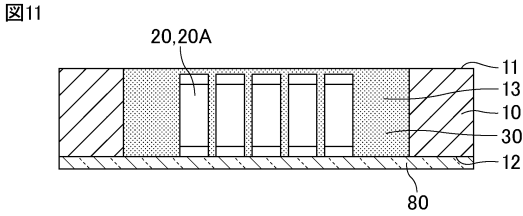


30

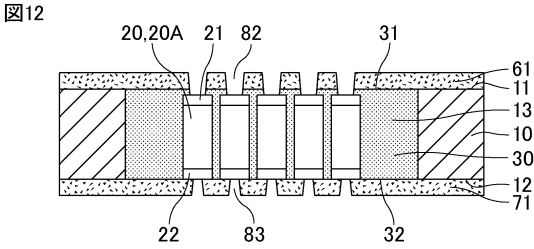
40

50

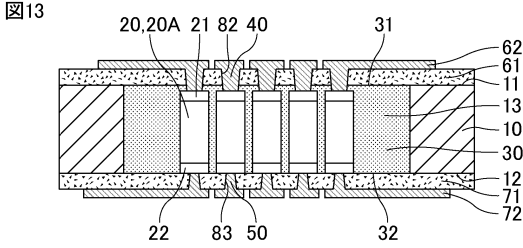
【図 1 1】



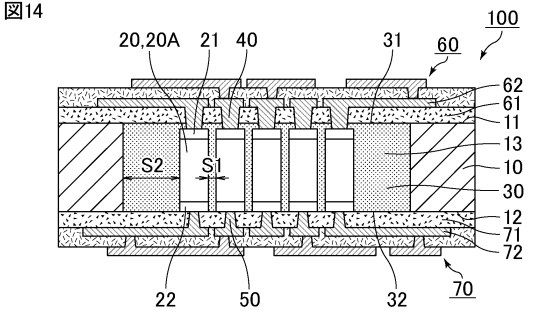
【図 1 2】



【図 1 3】



【図 1 4】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開2019-207978 (JP, A)
国際公開第2006/011508 (WO, A1)
特開2004-349672 (JP, A)
国際公開第2014/162478 (WO, A1)
米国特許出願公開第2014/0247570 (US, A1)
国際公開第2017/199825 (WO, A1)
米国特許出願公開第2016/0113139 (US, A1)
- (58)調査した分野 (Int.Cl., DB名)
H05K 1/00-3/46