



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201640468 A

(43)公開日：中華民國 105 (2016) 年 11 月 16 日

(21)申請案號：104114822

(22)申請日：中華民國 104 (2015) 年 05 月 08 日

(51)Int. Cl.：

G09G3/20 (2006.01)

H03K17/56 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72)發明人：林志隆 LIN, CHIH LUNG (TW)；杜元偉 DU, YUAN WEI (TW)；鄭賢薰 CHENG, MAO HSUN (TW)；塗俊達 TU, CHUN DA (TW)

(74)代理人：洪蘭心

申請實體審查：有 申請專利範圍項數：10 項 圖式數：5 共 27 頁

(54)名稱

閘極驅動電路

GATE-DRIVING CIRCUIT

(57)摘要

一種閘極驅動電路，包括閘極訊號產生電路、穩壓控制電路以及穩壓電路。閘極訊號產生電路依據所接收的起始訊號、第一時序訊號以及第二時序訊號而輸出閘極訊號至顯示器的其中一條掃描線。穩壓控制電路依據所接收的第一電位、第二電位以及第一時序訊號而輸出穩壓控制訊號。穩壓電路接收第一電位以及穩壓控制訊號並輸出穩壓訊號至閘極訊號產生電路，以使閘極訊號產生電路在不輸出閘極訊號的期間處於穩壓狀態。在顯示器顯示每一顯示畫面的期間內，閘極訊號產生電路接收多個起始訊號，並在此期間內輸出多個閘極訊號至顯示器的多條掃描線中的其中一條掃描線。

A gate-driving circuit includes a gate signal generating circuit, a voltage stabilizing control circuit and a voltage stabilizing circuit. The gate signal generating circuit outputs a gate signal to one of the gate lines of a display according to a start signal, a first pulse signal and a second pulse signal. The voltage stabilizing control circuit outputs a voltage stabilizing control signal according to a first voltage and a second voltage. The voltage stabilizing circuit receives the first voltage and the voltage stabilizing control signal and accordingly outputs a voltage stabilizing signal the gate signal generating circuit so that the gate signal generating circuit is in a steady state during a period without outputting the gate signal. In a period of the display displays a frame, the gate signal generating circuit receives a plurality of the start signals and accordingly outputs a plurality of gate signals to one of the gate lines.

指定代表圖：

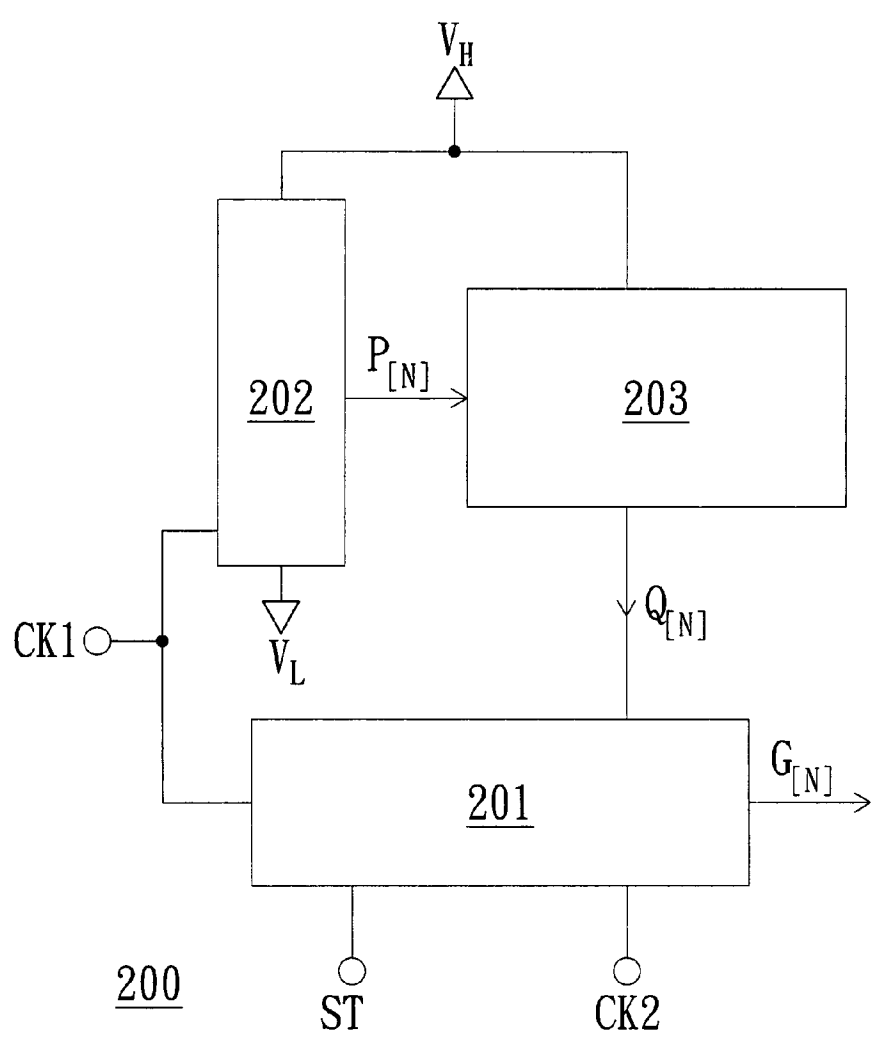


圖2

- 符號簡單說明：
- 200 . . . 閘極驅動電路
 - 201 . . . 閘極訊號產生電路
 - 202 . . . 穩壓控制電路
 - 203 . . . 穩壓電路
 - ST . . . 起始訊號
 - XCK . . . 第一時序訊號
 - CK . . . 第二時序訊號
 - $G[N]$. . . 閘極訊號
 - $P[N]$. . . 穩壓控制訊號
 - $Q[N]$. . . 穩壓訊號
 - V_H . . . 第一電位
 - V_L . . . 第二電位

201640468

發明摘要

※ 申請案號：104114822

※ 申請日：104. 5. 08

※IPC 分類：G09G3/20 (2006.01)

H03K17/56 (2006.01)

【發明名稱】閘極驅動電路

GATE-DRIVING CIRCUIT

【中文】

一種閘極驅動電路，包括閘極訊號產生電路、穩壓控制電路以及穩壓電路。閘極訊號產生電路依據所接收的起始訊號、第一時序訊號以及第二時序訊號而輸出閘極訊號至顯示器的其中一條掃描線。穩壓控制電路依據所接收的第一電位、第二電位以及第一時序訊號而輸出穩壓控制訊號。穩壓電路接收第一電位以及穩壓控制訊號並輸出穩壓訊號至閘極訊號產生電路，以使閘極訊號產生電路在不輸出閘極訊號的期間處於穩壓狀態。在顯示器顯示每一顯示畫面的期間內，閘極訊號產生電路接收多個起始訊號，並在此期間內輸出多個閘極訊號至顯示器的多條掃描線中的其中一條掃描線。

【英文】

A gate-driving circuit includes a gate signal generating circuit, a voltage stabilizing control circuit and a voltage stabilizing circuit. The gate signal generating circuit outputs a gate signal to one of the gate lines of a display according to a start signal, a first pulse signal and a second pulse signal. The voltage stabilizing control circuit outputs a voltage stabilizing control signal according to a first voltage and a second voltage. The voltage stabilizing circuit

receives the first voltage and the voltage stabilizing control signal and accordingly outputs a voltage stabilizing signal the gate signal generating circuit , so that the gate signal generating circuit is in a steady state during a period , , without outputting the gate signal. In a period of the display displays a frame, the gate signal generating circuit receives a plurality of the start signals and accordingly outputs a plurality of gate signals to one of the gate lines.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

200：閘極驅動電路

201：閘極訊號產生電路

202：穩壓控制電路

203：穩壓電路

ST：起始訊號

XCK：第一時序訊號

CK：第二時序訊號

$G_{[N]}$ ：閘極訊號

$P_{[N]}$ ：穩壓控制訊號

$Q_{[N]}$ ：穩壓訊號

V_H ：第一電位

V_L ：第二電位

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 閘極驅動電路

GATE-DRIVING CIRCUIT

【技術領域】

【0001】 本發明是有關於一種驅動電路，尤其是有關於一種閘極驅動電路。

【先前技術】

【0002】 習知的閘極驅動電路架構通常是以 4 個電晶體搭配 1 個電容(4T1C)來實現。圖 1 為習知的一種閘極驅動電路的電路圖。如圖 1 所示，閘極驅動電路 100 包括電晶體 10、電晶體 20、電晶體 30、電晶體 40 以及電容 50。電晶體 10 的其中一端以及控制端共同接收起始訊號ST，而電晶體 10 的另一端將起始訊號ST輸入至節點Q，電晶體 30 的一端接收時脈訊號CK，電晶體 30 的另一端依據時脈訊號CK而輸出閘極訊號 $G_{[N]}$ 。電晶體 20 以及電晶體 40 的控制端共同接收下一級的閘極訊號 $G_{[N+1]}$ ，電晶體 40 依據下一級的閘極訊號 $G_{[N+1]}$ 而重置節點Q以及電晶體 30 輸出閘極訊號 $G_{[N]}$ 的一端的電位。

【0003】 上述的 4T1C的閘極驅動電路 100，在顯示器(圖未示)顯示一個畫面的期間內，一般只會接收一個起始訊號，而對應地輸出一個閘極訊號至顯示器的其中一條掃描線(圖未示)。具體而言，由於當下一級的閘極訊號 $G_{[N+1]}$ 產生時，節點Q的電位會被電晶體 40 重置而使得電晶體 30 無法被導通，因此在這個時間點，電晶體 30 無法再一次輸出閘極訊號 $G_{[N]}$ 。

【0004】 此外，由於閘極驅動電路 100 不具有穩壓的功能，因此當電晶體 30 輸出閘極訊號 $G_{[N]}$ 之後，節點 Q 以及閘極訊號 $G_{[N]}$ 的輸出端實質上處於浮接的狀態，因此其電位有可能會受到時脈訊號 CK 的影響而呈現不穩定的狀態，導致輸出訊號 $G_{[N]}$ 的波型不穩定。

【0005】 另外，為了能夠快速且有效地輸出閘極訊號 $G_{[N]}$ ，因此電晶體 30 的尺寸一般來說會較大，而為了能夠在下一級的閘極訊號 $G_{[N+1]}$ 產生時，快速地重置節點 Q 以及閘極訊號 $G_{[N]}$ 輸出端的電位，因此電晶體 40 的尺寸必須對應於電晶體 30，這會造成在同一個閘極驅動電路 100 當中必須同時使用兩個尺寸較大的電晶體，使得電路的面積難以縮小。

【發明內容】

【0006】 本發明提供一種閘極驅動電路，其可改善上述習知閘極驅動電路的多個缺點。

【0007】 本發明提出的一種閘極驅動電路，用以提供閘極訊號至顯示器，顯示器用以顯示多個顯示畫面。閘極驅動電路包括閘極訊號產生電路、穩壓控制電路以及穩壓電路。閘極訊號產生電路接收起始訊號、第一時序訊號以及第二時序訊號，並依據起始訊號、第一時序訊號以及第二時序訊號而輸出閘極訊號至其中一條掃描線。穩壓控制電路接收第一電位、第二電位以及第一時序訊號，並依據第一電位、第二電位以及第一時序訊號而輸出穩壓控制訊號。穩壓電路接收第一電位以及穩壓控制訊號，並依據第一電位以及穩壓控制訊號而輸出穩壓訊號至閘極訊號產生電路，以使閘極訊號產生電路在不輸出閘極訊號時處於穩壓狀態。其中，在顯示器顯

示每一顯示畫面的期間內，閘極訊號產生電路接收多個起始訊號，並在每一顯示畫面的期間內對應地輸出多個閘極訊號至其中一條掃描線。

【0008】 在本發明的較佳實施例中，上述之閘極訊號產生電路包括第一電晶體、第二電晶體以及電容。第一電晶體具有控制端、第一端以及第二端。第一電晶體之控制端用以接收第一時序訊號，第一電晶體之第二端用以接收起始訊號。第二電晶體具有控制端、第一端以及第二端。第二電晶體之控制端電連接於第一電晶體之第一端，第二電晶體之第一端輸出閘極訊號，第二電晶體之第二端接收第二時序訊號。電容電連接於第二電晶體之控制端以及第二電晶體之第一端之間。

【0009】 在本發明的較佳實施例中，上述之穩壓控制電路包括第三電晶體以及第四電晶體。第三電晶體具有控制端、第一端以及第二端。第三電晶體之控制端電連接於第二電晶體之控制端，第三電晶體之第一端接收第一電位。第四電晶體具有控制端、第一端以及第二端。第四電晶體之控制端接收第一時序訊號，第四電晶體之第一端電連接第三電晶體之第二端並輸出穩壓控制訊號，第四電晶體之第二端接收第二電位。

【0010】 在本發明的較佳實施例中，上述之穩壓電路包括第五電晶體以及第六電晶體。第五電晶體具有控制端、第一端以及第二端，第五電晶體之控制端電連接於第四電晶體之第一端以接收穩壓控制訊號，第五電晶體之第一端接收第一電位，第五電晶體之第二端電連接於第二電晶體之控制端，第五電晶體依據穩壓控制訊號而輸出穩壓訊號至第二電晶體之

控制端。第六電晶體具有控制端、第一端以及第二端，第六電晶體之控制端電連接於第四電晶之第一端以接收穩壓控制訊號，第六電晶體之第一端接收第一電位，第六電晶體之第二端電連接於第二電晶體之第一端，第六電晶體依據穩壓控制訊號而輸出穩壓訊號至第二電晶體之第一端。

【0011】 本發明因採用 6 個電晶體以及 1 個電容(6T1C)的電路架構來實現閘極驅動電路，因此能夠在顯示器顯示一個畫面的期間內，藉由輸入多個起始訊號而對應地產生多個閘極訊號至顯示器的其中一條掃描線，並且藉由穩壓控制電路以及穩壓電路而穩定閘極訊號輸出端的電位。除此之外，在本發明中，僅透過第二電晶體即可產生閘極訊號並且重置其所產生的閘極訊號，也就是說，只要藉由第二電晶體即可對閘極訊號的輸出端進行充電以及放電，因此只需要採用一個較大尺寸的電晶體，亦即可以縮小電路面積。

【圖式簡單說明】

【0012】

圖 1 為習知的閘極驅動電路的電路圖；

圖 2 為本發明一實施例的閘極驅動電路的方塊圖；

圖 3 為本發明一實施例的閘極驅動電路的電路圖；

圖 4 為本發明一實施例的閘極驅動電路的時序圖；

圖 5 為本發明另一實施例的閘極驅動電路的時序圖。

【實施方式】

【0013】 圖 2 為本發明一實施例的閘極驅動電路的方塊圖。如圖 2 所示，閘極驅動電路 200 包括閘極訊號產生電路

201、穩壓控制電路 202 以及穩壓電路 203。閘極驅動電路 200 用以提供閘極訊號 $G_{[N]}$ 至顯示器(圖未示)，而顯示器用以顯示多個顯示畫面，且顯示器包含多條掃描線(圖未示)。閘極訊號產生電路 201 接收起始訊號 ST 、第一時序訊號 $CK1$ 以及第二時序訊號 $CK2$ ，並依據所接收的起始訊號 ST 、第一時序訊號 $CK1$ 以及第二時序訊號 $CK2$ 而輸出閘極訊號 $G_{[N]}$ 至上述的顯示器中的其中一條掃描線。穩壓控制電路 202 接收第一電位 V_H 、第二電位 V_L 以及第一時序訊號 $CK1$ ，並依據第一電位 V_H 、第二電位 V_L 以及第一時序訊號 $CK1$ 而輸出穩壓控制訊號 $P_{[N]}$ 。穩壓電路 203 接收第一電位 V_H 以及穩壓控制訊號 $P_{[N]}$ ，並依據所接收的第一電位 V_H 以及穩壓控制訊號 $P_{[N]}$ 而輸出穩壓訊號 $Q_{[N]}$ 至閘極訊號產生電路 201，以使閘極訊號產生電路 201 在不輸出閘極訊號 $G_{[N]}$ 時處於穩壓狀態。此外，在上述的顯示器顯示每一個顯示畫面的期間內，閘極訊號產生電路 201 可以接收多個起始訊號 ST ，並在每一個顯示畫面的期間內對應地輸出多個閘極訊號 $G_{[N]}$ 至上述的顯示器的其中一條掃描線。以下將詳細介紹閘極訊號產生電路 201、穩壓控制電路 202 以及穩壓電路 203 的具體電路圖。

【0014】 圖 3 為本發明一實施例的閘極驅動電路的電路圖。圖 3 中與圖 2 相同的標號表示相同的元件以及訊號。如圖 3 所示，閘極驅動電路 300 包括第一電晶體 21、第二電晶體 22、第三電晶體 23、第四電晶體 24、第五電晶體 25、第六電晶體 26 以及電容 27。閘極驅動電路 300 包括閘極訊號產生電路 201、穩壓控制電路 202 以及穩壓電路 203。閘極訊號產生電路 201 包括第一電晶體 21、第二電晶體 22 以及電容 27。第一電晶體 21 具有第一端 21-1、第二端 21-2 以及控

制端 21-3。第一電晶體 21 之控制端 21-3 用以接收第一時序訊號 CK1，第一電晶體 21 之第二端 21-2 用以接收起始訊號 ST。第二電晶體 22 具有第一端 22-1、第二端 22-2 以及控制端 22-3。第二電晶體 22 之控制端 22-3 電連接於第一電晶體 21 之第一端 21-1，第二電晶體 22 之第一端 22-1 輸出閘極訊號 $G_{[N]}$ ，第二電晶體 22 之第二端 22-2 接收第二時序訊號 CK2。電容 27 電連接於第二電晶體 22 之控制端 22-3 以及第二電晶體 22 之第一端 22-1 之間。

【0015】 承上述，如圖 3 所示，穩壓控制電路 202 包括第三電晶體 23 以及第四電晶體 24。第三電晶體 23 具有第一端 23-1、第二端 23-2 以及控制端 22-3。第三電晶體 23 之控制端 23-3 電連接於第二電晶體 22 之控制端 22-3，第三電晶體 23 之第一端 23-1 接收第一電位 V_H ，第三電晶體 23 之控制端 23-3 電連接於第二電晶體 22 之控制端 22-3。第四電晶體 24 具有第一端 24-1、第二端 24-2 以及控制端 24-3。第四電晶體 24 之控制端 24-3 接收第一時序訊號 CK1，第四電晶體 24 之第一端 24-1 電連接第三電晶體 23 之第二端 23-2 並輸出穩壓控制訊號 $P_{[N]}$ ，第四電晶體 24 之第二端 24-2 接收第二電位 V_L 。

【0016】 承上述，如圖 3 所示，穩壓電路 203 包括第五電晶體 25 以及第六電晶體 26。第五電晶體 25 具有第一端 25-1、第二端 25-2 以及控制端 25-3。第五電晶體 25 之控制端 25-3 電連接於第四電晶體 24 之第一端 24-1 以接收穩壓控制訊號 $P_{[N]}$ ，第五電晶體 25 之第一端 25-1 接收第一電位 V_H ，第五電晶體 25 之第二端 25-2 電連接於第二電晶體 22 之控制端 22-3，第五電晶體 25 依據穩壓控制訊號 $P_{[N]}$ 而輸出穩壓訊

號 $Q_{[N]}$ 至第二電晶體 22 之控制端 22-3。第六電晶體 26 具有第一端 26-1、第二端 26-2 以及控制端 26-3。第六電晶體 26 之控制端 26-3 電連接於第四電晶體 24 之第一端 24-1 以接收穩壓控制訊號 $P_{[N]}$ ，第六電晶體 26 之第一端 26-1 接收第一電位 V_H ，第六電晶體 26 之第二端 26-2 電連接於第二電晶體 22 之第一端 22-1，第六電晶體 26 依據穩壓控制訊號 $P_{[N]}$ 而輸出穩壓訊號 $Q_{[N]}$ 至第二電晶體 22 之第一端 22-1。

【0017】 特別一提的是，上述的第一時序訊號 CK1 以及第二時序訊號 CK2 互為反相且兩者的致能期間互不重疊，且較佳地，第一時序訊號 CK1 以及第二時序訊號之工作週期 CK2 實質上小於 50%，例如是介於 10%至 50%之間，也就是說，當該第一時序訊號 CK1 被禁能且經過一段預設時間之後，第二時序訊號 CK2 才被致能。此外，本實施例的閘極驅動電路 300 係以 P 型電晶體來實現，但本發明並不以此為限，本領域的技術人員亦可以藉由 N 型電晶體來實現本發明的閘極驅動電路 300。

【0018】 圖 4 為本發明一實施例之閘極驅動電路的時序圖。如圖 4 所示，在本實施例中的第一時序訊號 CK1 以及 CK2 的工作週期小於 50%且兩者的致能期間互不重疊，然而本發明並不以此為限，第一時序訊號 CK1 以及第二時序訊號 CK2 在實際上應用時亦可以採用 50%的工作週期，理由將在後面詳述。請參照圖 3 以及圖 4，當閘極訊號產生電路 201 在顯示器顯示一幀(一個畫面)的期間內接收二次起始訊號 ST，並對應地輸出二次閘極訊號時 $G_{[N]}$ ，閘極驅動電路 201 係依序操作於第一起始時期 T1、第一充電時期 T2、第一放電時期 T3、第二起始時期 T4、第二充電時期 T5、第二放電時期 T6

以及穩壓時期 T7。當操作於第一起始時期 T1，第一電晶體 21、第二電晶體 22、第三電晶體 23 以及第四電晶體 24 被導通，第五電晶體 25 以及第六電晶體 26 被截止，此時第二電晶體 22 之控制端 22-3 的電位具有第一準位。具體而言，在第一起始時期 T1 的期間內，第一時序訊號 CK1 導通第一電晶體 21 以及第四電晶體 24。第一電晶體 21 被導通而因此將起始訊號 ST 傳遞至節點 A，節點 A 的電位實質上與第二電晶體 22 的控制端 22-3 的電位相同，因此可以藉由節點 A 的電位而導通第二電晶體 22 以及第三電晶體 23。由於第三電晶體 23 以及第四電晶體 24 被導通，此時穩壓控制訊號 $P_{[N]}$ 處於禁能，因此第五電晶體 25 以及第六電晶體 26 處於截止。

【0019】 當操作於第一充電時期 T2，第一電晶體 21、第四電晶體 24、第五電晶體 25 以及第六電晶體 26 被截止，第二電晶體 22 以及第三電晶體 23 被導通，此時第二電晶體 22 之控制端 22-3 的電位藉由電容 27 的耦合作用而轉換至第二準位，並使第二電晶體 22 之第一端 22-1 輸出閘極訊號 $G_{[N]}$ 。具體而言，當操作於第一充電時期 T2 的期間內，由於第二電晶體 22 被導通，因此第二電晶體 22 的第二端 22-2 所接收的第二時序訊號 CK2 的電位會被傳遞至第二電晶體 22 的第一端 22-1，接著藉由電容 27 的耦合作用而使得節點 A 的電位由第一準位轉換至第二準位，如此一來會使得第二電晶體 22 的通道加大而讓第二電晶體 22 的第一端 22-1 的電位完全充電至第二時序訊號 CK2，並藉由第二電晶體 22 的第一端 22-1 輸出閘極訊號 $G_{[N]}$ 。

【0020】 當操作於第一放電時期 T3，第二電晶體 22 之第一端 22-1 停止輸出閘極訊號 $G_{[N]}$ ，並藉由 27 電容的耦合作

用而使第二電晶體 22 之控制端 22-3 的電位回復至第一準位。具體而言，當操作於第一放電時期 T3 的期間內，第二時序訊號 CK2 處於禁能而使得第二電晶體 22 的第一端 22-1 不再充電，且在此期間內，第一時序訊號 CK1 尚未致能，因此節點 A 的電位會藉由電容 27 的耦合作用而由第二準位回復至第一準位。值得注意的是，由於本實施例採用的第一時序訊號 CK1 以及第二時序訊號 CK2 的工作週期小於 50% 且致能期間互不重疊，因此可以在第一放電時期 T3 的期間內使第二電晶體 22 的第一端 22-1 快速地放電而停止輸出閘極訊號 $G_{[N]}$ 。然而，第一時序訊號 CK1 以及第二時序訊號 CK2 亦可以是工作週期為 50%，但致能期間依然互不重疊。

【0021】 當操作於第二起始時期 T4，第一電晶體 21、第二電晶體 22、第三電晶體 33 以及第四電晶體 24 被導通，第五電晶體 25 以及第六電晶體被截止，此時第二電晶體 22 之控制端 22-3 的電位維持在第一準位。與第一起始時期 T1 相同，在第二起始時期 T2 的期間內，第一時序訊號 CK1 導通第一電晶體 21 以及第四電晶體 24。第一電晶體 21 被導通而因此將起始訊號 ST 傳遞至節點 A，節點 A 的電位實質上與第二電晶體 22 的控制端 22-3 的電位相同，因此可以藉由節點 A 的電位而導通第二電晶體 22 以及第三電晶體 23。由於第三電晶體 23 以及第四電晶體 24 被導通，此時穩壓控制訊號 $P_{[N]}$ 處於禁能，因此第五電晶體 25 以及第六電晶體 26 處於截止。

【0022】 當操作於第二充電時期 T5，第一電晶體 21、第四電晶體 24、第五電晶體 25 以及第六電晶體 26 被截止，第二電晶體 22 以及第三電晶體 23 被導通，此時第二電晶體 22 之控制端 22-3 的電位藉由電容 27 的耦合作用而轉換至第二

準位，並使第二電晶體 22 之第一端 22-1 再次輸出閘極訊號 $G_{[N]}$ 。與第一充電時期 T2 相同，當操作於第二充電時期 T5 的期間內，由於第二電晶體 22 被導通，因此第二電晶體 22 的第二端 22-2 所接收的第二時序訊號 CK2 的電位會被傳遞至第二電晶體 22 的第一端 22-1，接著藉由電容 27 的耦合作用而使得節點 A 的電位由第一準位轉換至第二準位，如此一來會使得第二電晶體 22 的通道加大而讓第二電晶體 22 的第一端 22-1 的電位完全充電至第二時序訊號 CK2，並藉由第二電晶體 22 的第一端 22-1 而再次輸出閘極訊號 $G_{[N]}$ 。

【0023】 當操作於第二放電時期 T6，第二電晶體 22 之第一端 22-1 停止輸出閘極訊號 $G_{[N]}$ ，並藉由電容 27 的耦合作用而使第二電晶體 22 之控制端 22-3 的電位回復至第一準位。與第一放電時期 T3 相同，當操作於第二放電時期 T6 的期間內，第二時序訊號 CK2 被禁能而使得第二電晶體 22 的第一端 22-1 不再充電，且在此期間內，第一時序訊號 CK1 尚未致能，因此節點 A 的電位會藉由電容 27 的耦合作用而由第二準位回復至第一準位。值得注意的是，由於本實施例採用的第一時序訊號 CK1 以及第二時序訊號 CK2 的工作週期小於 50% 且致能期間互不重疊，因此可以在第二放電時期 T6 的期間內使第二電晶體 22 的第一端 22-1 快速地放電而停止輸出閘極訊號 $G_{[N]}$ 。然而，第一時序訊號 CK1 以及第二時序訊號 CK2 亦可以是工作週期為 50%，但致能期間依然互不重疊，只是在這種情況之下，則第二電晶體 22 的尺寸可能必須增加，才能夠較快地進行放電。

【0024】 當操作於穩壓時期 T7，第一電晶體 21、第四電晶體 24、第五電晶體 25 以及第六電晶體 26 被導通，第二電

晶體 22 以及第三電晶體 23 被截止，此時第二電晶體 22 不輸出閘極訊號 $G_{[N]}$ ，且第二電晶體 22 之控制端 22-3 以及第一端 22-1 接收穩壓訊號 $Q_{[N]}$ 而處於穩壓狀態。具體而言，當操作於穩壓時期 T7 的期間內，第一時序訊號 CK1 導通第一電晶體 21 以及第四電晶體 24，且在此期間內，起始訊號 ST 處於禁能，因此節點 A 的電位無法導通第二電晶體 22 以及第三電晶體 23，如此一來會使得第四電晶體 24 的第一端 24-1 依據第四電晶體 24 的第二端 24-2 所接收的第二電位 V_L 而輸出穩壓控制訊號 $P_{[N]}$ 並導通第五電晶體 25 以及第六電晶體 26。當第五電晶體 25 以及第六電晶體 26 被導通時，第五電晶體 25 以及第六電晶體 26 的第一端 26-1 會依據所接收的第一電位 V_H 而分別輸出穩壓訊號 $Q_{[N]}$ 至第二電晶體 22 的控制端 22-3 以及第二電晶體 22 的第一端 22-1，以確保第二電晶體 22 的控制端 22-3 以及第一端 22-1 不處於浮接狀態，因此即使第一時序訊號 CK1 以及第二時序訊號 CK2 不停地在電位上做改變，也不會影響電晶體 22 的第一端 22-1 的電位，而使得第二電晶體 22 的第一端 22-1 處於穩壓狀態。

【0025】 上述實施例係為閘極驅動電路 300 在顯示器(圖未示)顯示一個畫面的期間內接收兩個起始訊號 ST 而對應地輸出兩個閘極訊號 $G_{[N]}$ 至顯示器的其中一條閘極線的說明，然而本領域通常知識者亦可知，當閘極驅動電路 300 在顯示器顯示一個畫面的期間內僅接收一個起始訊號 ST 時，則閘極驅動電路 300 的操作順序在圖 4 中的時序會是第一起始時期 T1、第一充電時期 T2、第一放電時期 T3 接著便是穩壓時期 T7。當然，也可以是由第二起始時期 T4 做為第一個操作期間，接著是第二充電時期 T5、第二放電時期 T6 以及穩壓時期

T7，操作的方法均與前述相同，僅是在顯示器顯示一個畫面的期間內，閘極驅動電路 300 所接收的起始訊號 ST 的次數不同而已。

【0026】 圖 5 為本發明另一實施例之閘極驅動電路的時序圖。圖 5 與圖 4 的差異僅在於，閘極驅動電路 300 在不同的時間點接收第二個起始訊號 ST 而對應地輸出閘極訊號 $G_{[N]}$ ，且所輸出的兩個掃描訊號 $G_{[N]}$ 的時間間距可藉由所接收的兩個起始訊號 ST 的時間間距做調整，其餘的操作方法都與圖 4 相同，因此不再於此贅述。雖然在本發明中，僅列舉了閘極驅動電路 300 在顯示器顯示一個畫面的期間內接收一個與兩個起始訊號 ST 的實施例，但本發明並不以此為限，所接收的起始訊號 ST 的數目以及間距當可由本領域技術人員自行依照需求而做調整，且均屬於本發明所保護的範疇之內。

【0027】 綜上所述，本發明係藉由 6T1C 的電路結構來實現一種閘極驅動電路，並搭配工作週期小於 50% 且致能期間互不重疊的兩個時序訊號來進行操作，並藉此使本發明的閘極驅動電路可以在顯示器顯示一個畫面的期間內，依據多個起始訊號而產生對應的閘極訊號至顯示器的其中一條閘極線，並且僅藉由一個尺寸較大的電晶體即可對閘極訊號的輸出端進行快速的充電以及放電，且所輸出的多個掃描訊號的時間間距可藉由所接收的多個起始訊號的時間間距做調整，在應用層面上較習知的 4T1C 閘極驅動電路更為廣泛。

【0028】 雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0029】

100、200、300：閘極驅動電路

10、20、30、40：電晶體

ST：起始訊號

Q、A：節點

CK：時脈訊號

$G_{[N+1]}$ ：下一級的閘極訊號

$G_{[N]}$ ：閘極訊號

CK1：第一時序訊號

CK2：第二時序訊號

V_H ：第一電位

V_L ：第二電位

$P_{[N]}$ ：穩壓控制訊號

$Q_{[N]}$ ：穩壓訊號

201：閘極訊號產生電路

202：穩壓控制電路

203：穩壓電路

21：第一電晶體

22：第二電晶體

23：第三電晶體

24：第四電晶體

25：第五電晶體

26：第六電晶體

27：電容

21-1、22-1、23-1、24-1、25-1、26-1、27-1：第一端

21-2、22-2、23-2、24-2、25-2、26-2、27-2：第二端

21-3、22-3、23-3、24-3、25-3、26-3：控制端

XCK：第一時序訊號

CK：第二時序訊號

$G_{[N]}$ ：閘極訊號

$P_{[N]}$ ：穩壓控制訊號

$Q_{[N]}$ ：穩壓訊號

V_H ：第一電位

V_L ：第二電位

T1：第一起始時期

T2：第一充電時期

T3：第一放電時期

T4：第二起始時期

T5：第二充電時期

T6：第二放電時期

T7：穩壓時期

申請專利範圍

1.一種閘極驅動電路，用以提供一閘極訊號至一顯示器，該顯示器用以顯示多個顯示畫面，該顯示器包含多條掃描線，該閘極驅動電路包括：

一閘極訊號產生電路，接收一起始訊號、一第一時序訊號以及一第二時序訊號，並依據該起始訊號、該第一時序訊號以及該第二時序訊號而輸出該閘極訊號至該些掃描線之中的其中一條；

一穩壓控制電路，接收一第一電位、一第二電位以及該第一時序訊號，並依據該第一電位、該第二電位以及該第一時序訊號而輸出一穩壓控制訊號；以及

一穩壓電路，接收該第一電位以及該穩壓控制訊號，並依據該第一電位以及該穩壓控制訊號而輸出一穩壓訊號至該閘極訊號產生電路，以使該閘極訊號產生電路在不輸出該閘極訊號時處於一穩壓狀態；

其中，在該顯示器顯示每一顯示畫面的期間內，該閘極訊號產生電路接收多個該起始訊號，並在每一顯示畫面的期間內對應地輸出多個該閘極訊號至該些掃描線之中的其中一條。

2.如申請專利範圍第 1 項所述之閘極驅動電路，其中，該閘極訊號產生電路包括：

一第一電晶體，具有一控制端、一第一端以及一第二端，該第一電晶體之該控制端用以接收該第一時序訊號，該第一電晶體之該第二端用以接收該起始訊號；

一第二電晶體，具有一控制端、一第一端以及一第二端，該第二電晶體之該控制端電連接於該第一電晶體之該第一端，該第二電晶體之該第一端輸出該閘極訊號，該第二電晶體之該第二端接收該第二時序訊號；以及

一電容，該電容電連接於該第二電晶體之該控制端以及該第二電晶體之該第一端之間。

3.如申請專利範圍第2項所述之閘極驅動電路，其中，該穩壓控制電路包括：

一第三電晶體，具有一控制端、一第一端以及一第二端，該第三電晶體之該控制端電連接於該第二電晶體之該控制端，該第三電晶體之該第一端接收該第一電位；以及

一第四電晶體，具有一控制端、一第一端以及一第二端，該第四電晶體之該控制端接收該第一時序訊號，該第四電晶體之該第一端電連接該第三電晶體之該第二端並輸出該穩壓控制訊號，該第四電晶體之該第二端接收該第二電位。

4.如申請專利範圍第3項所述之閘極驅動電路，其中，該穩壓電路包括：

一第五電晶體，具有一控制端、一第一端以及一第二端，該第五電晶體之該控制端電連接於該第四電晶之該第一端以接收該穩壓控制訊號，該第五電晶體之該第一端接收該第一電位，該第五電晶體之該第二端電連接於該第二電晶體之該控制端，該第五電晶體依據該穩壓控制訊號而輸出該穩壓訊號至該第二電晶體之該控制端；以及

一第六電晶體，具有一控制端、一第一端以及一第二端，

該第六電晶體之該控制端電連接於該第四電晶體之該第一端以接收該穩壓控制訊號，該第六電晶體之該第一端接收該第一電位，該第六電晶體之該第二端電連接於該第二電晶體之該第一端，該第六電晶體依據該穩壓控制訊號而輸出該穩壓訊號至該第二電晶體之該第一端。

5.如申請專利範圍第4項所述之閘極驅動電路，其中，當該閘極訊號產生電路在該顯示器顯示一幀的期間內接收一次該起始訊號，並對應輸出該閘極訊號時，該閘極驅動電路係依序操作於一第一起始時期、一第一充電時期、一第一放電時期以及一穩壓時期，當操作於該第一起始時期，該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體被導通，該第五電晶體以及該第六電晶體被截止，此時該第二電晶體之該控制端的電位具有一第一準位，當操作於該第一充電時期，該第一電晶體、該第四電晶體、該第五電晶體以及該第六電晶體被截止，該第二電晶體以及該第三電晶體被導通，此時該第二電晶體之該控制端的電位藉由該電容的耦合作用而轉換至一第二準位，並使該第二電晶體之該第一端輸出該閘極訊號，當操作於該第一放電時期，該第二電晶體之該第一端停止輸出該閘極訊號，並藉由該電容的耦合作用而使該第二電晶體之該控制端的電位回復至該第一準位，當操作於該穩壓時期，該第一電晶體、該第四電晶體、該第五電晶體以及該第六電晶體被導通，該第二電晶體以及該第三電晶體被截止，此時該第二電晶體不輸出該閘極訊號，且該第二電晶體之該控制端以及該第一端接收該穩壓訊號而處於該穩壓狀態。

6.如申請專利範圍第 5 項所述之閘極驅動電路，其中，當該閘極訊號產生電路在該顯示器顯示一幀的期間內接收二次該起始訊號，並對應輸出二次該閘極訊號時，該閘極驅動電路於該第一放電時期之後以及該穩壓時期之前，更依序操作於一第二起始時期、一第二充電時期、以及一第二放電時期，當操作於該第二起始時期，該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體被導通，該第五電晶體以及該第六電晶體被截止，此時該第二電晶體之該控制端的電位維持在該第一準位，當操作於該第二充電時期，該第一電晶體、該第四電晶體、該第五電晶體以及該第六電晶體被截止，該第二電晶體以及該第三電晶體被導通，此時該第二電晶體之該控制端的電位藉由該電容的耦合作用而轉換至該第二準位，並使該第二電晶體之該第一端再次輸出該閘極訊號，當操作於該第二放電時期，該第二電晶體之該第一端停止輸出該閘極訊號，並藉由該電容的耦合作用而使該第二電晶體之該控制端的電位回復至該第一準位。

7.如申請專利範圍第 6 項所述之閘極驅動電路，其中，該第一時序訊號以及該第二時序訊號之工作週期小於 50%，且該第一時序訊號以及該第二時序訊號之工作週期互不重疊。

8.如申請專利範圍第 7 項所述之閘極驅動電路，其中，當該第一時序訊號與該第二時序訊號並不同時導通，當該第一時序訊號被截止且經過一預設時間之後，該第二時序訊號才被導通。

9.如申請專利範圍第 7 項所述之閘極驅動電路，其中，該第一時序訊號以及該第二時序訊號之工作週期介於 10%至 50%之間。

10.如申請專利範圍第 1 項所述之閘極驅動電路，其中，該第一時序訊號以及該第二時序訊號之工作週期為 50%。

圖式

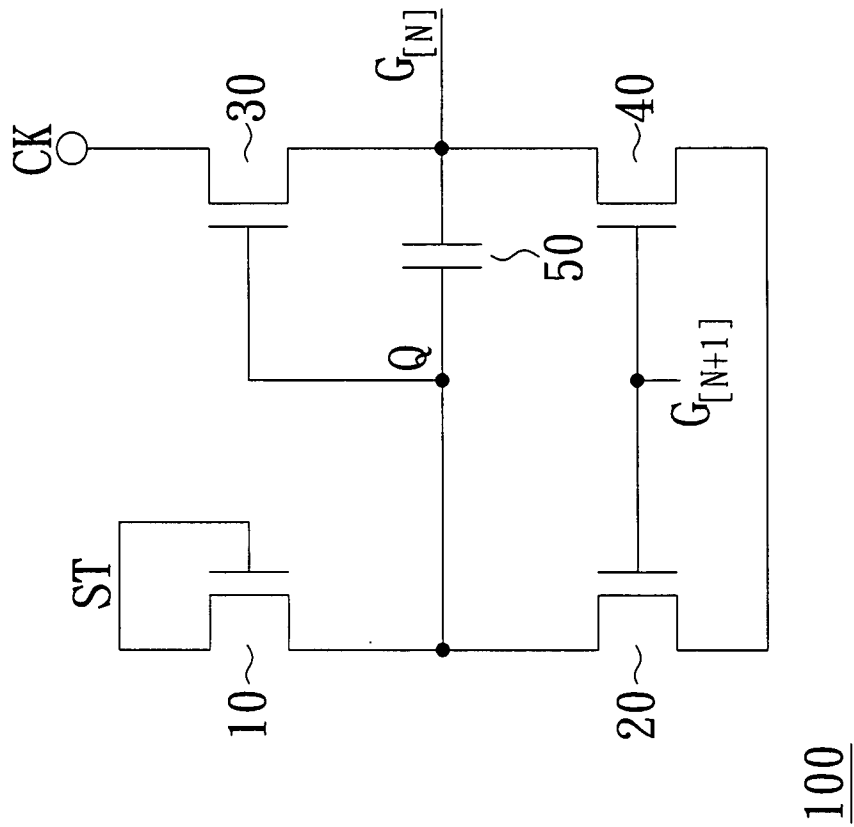


圖1

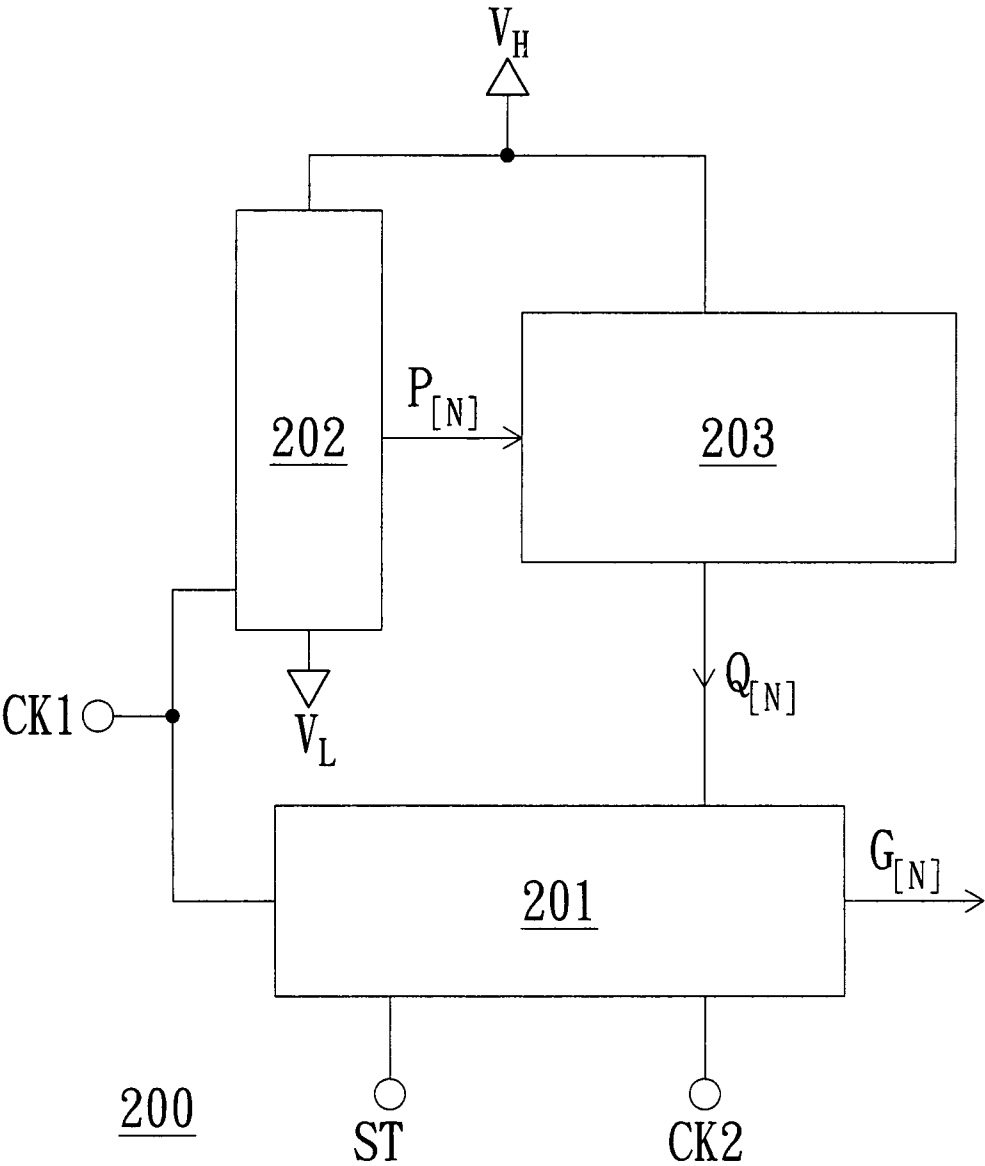


圖2

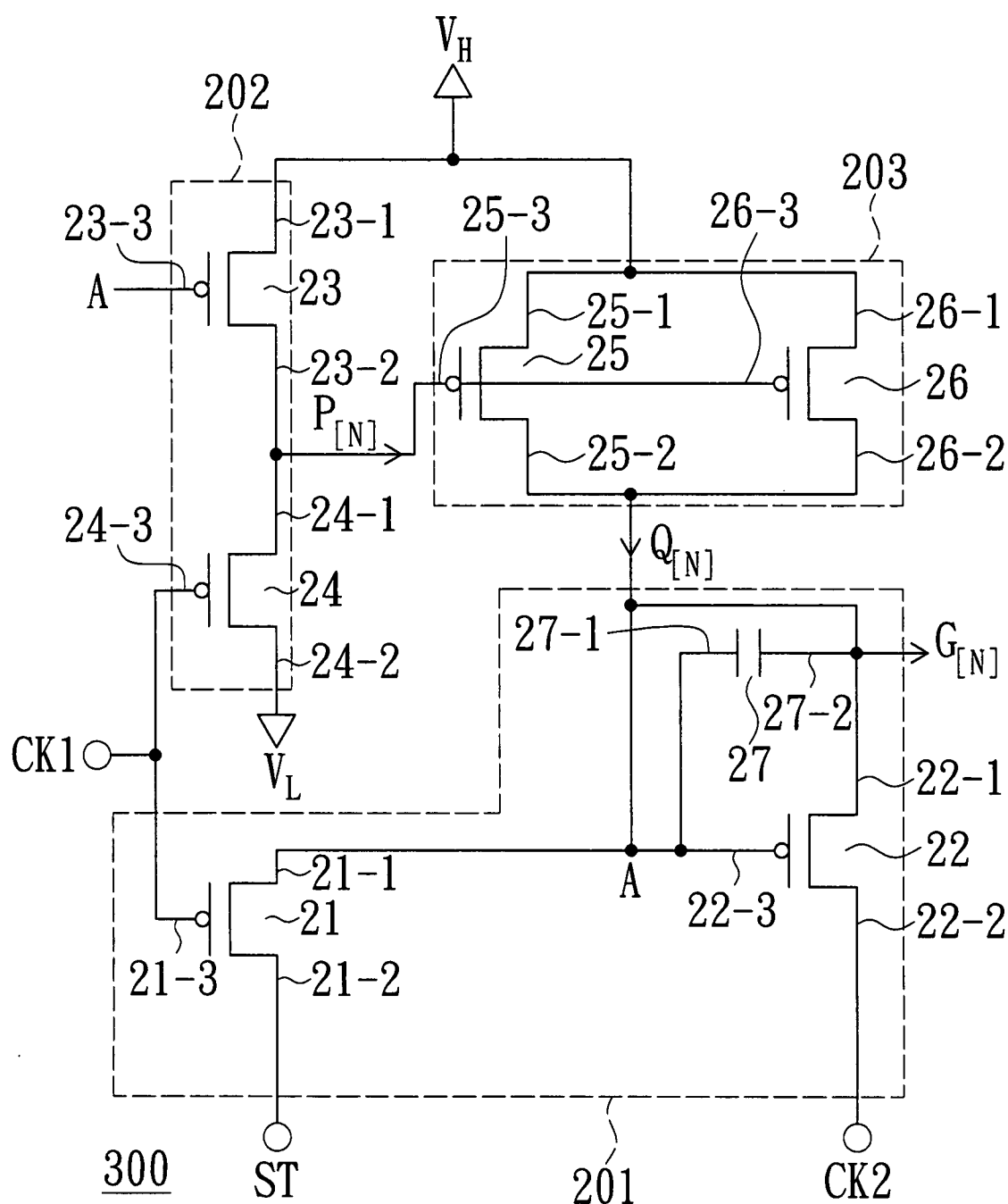


圖 3

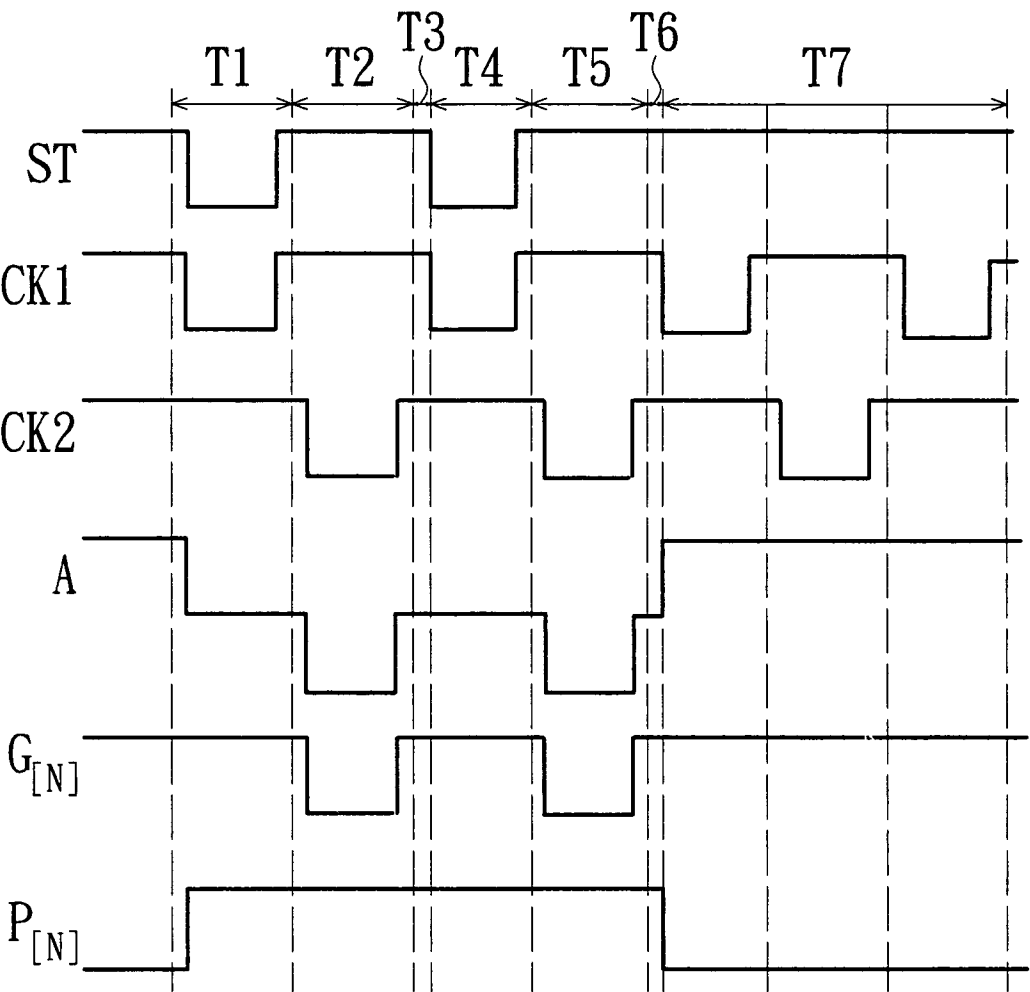


圖4

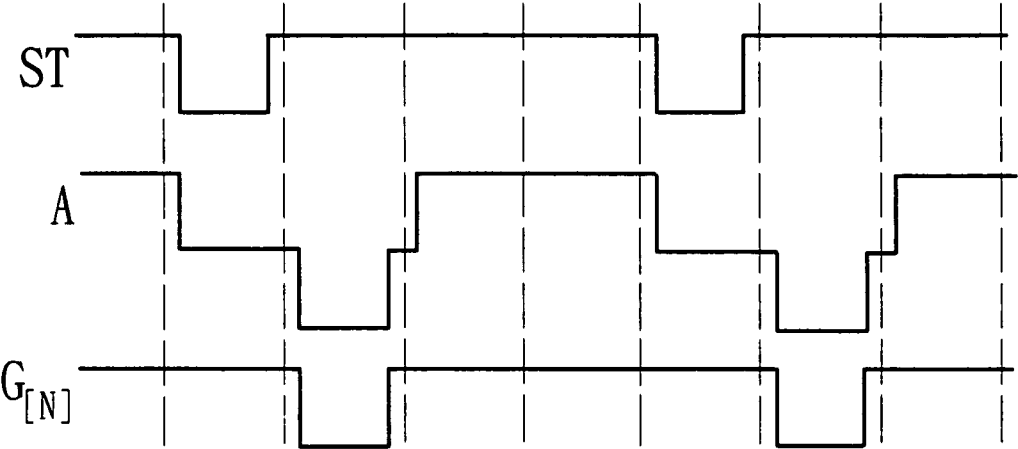


圖5