

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 2 月 20 日 (20.02.2020)



(10) 国际公布号
WO 2020/034296 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01) **H01L 27/02** (2006.01)

(21) 国际申请号: PCT/CN2018/105879

(22) 国际申请日: 2018 年 9 月 15 日 (15.09.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201810934549.6 2018 年 8 月 16 日 (16.08.2018) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

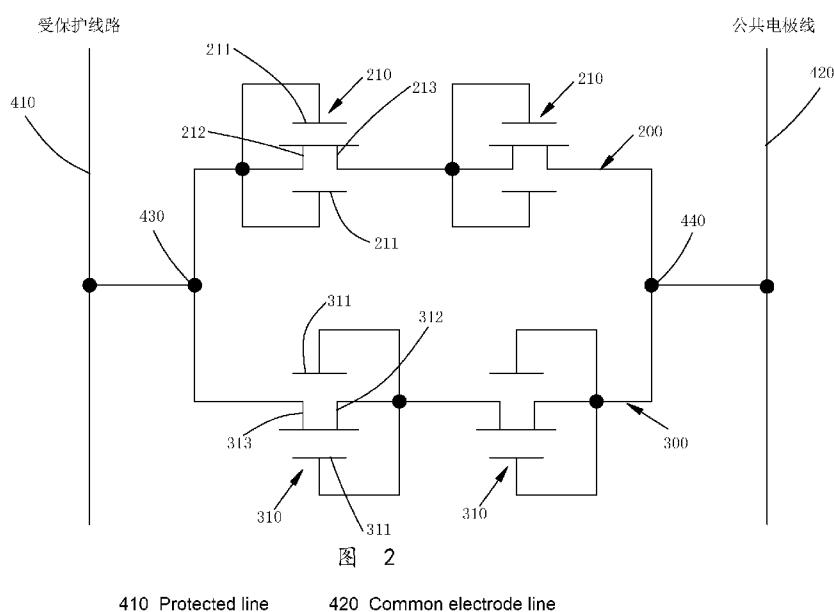
(72) 发明人: 李文英 (LI, Wenying); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司 (SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: ELECTROSTATIC DISCHARGE UNIT, ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 静电释放单元、阵列基板及液晶显示面板



(57) Abstract: An electrostatic discharge unit, an array substrate and a liquid crystal display panel. The electrostatic discharge unit comprises: a first branch (200) comprising at least one first dual-gate thin-film transistor (210); and a second branch (300) comprising at least one second dual-gate thin-film transistor (310), wherein the first branch (200) and the second branch (300) are connected in parallel and a common first end point (430) and a common second end point (440) thereof are respectively electrically connected to a protected line (410) and a common electrode line (420), and the first dual-gate thin-film transistor (210) and the second dual-gate thin-film transistor (310) have opposite conduction directions. The above structure facilitates realizing a narrow-bezel liquid crystal display panel.

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种静电释放单元、阵列基板及液晶显示面板, 静电释放单元包括: 第一支路(200), 第一支路(200)包括至少一个第一双栅极薄膜晶体管(210); 第二支路(300), 第二支路(300)包括至少一个第二双栅极薄膜晶体管(310); 其中, 第一支路(200)和第二支路(300)并联且共同的第一端点(430)用于电连接到受保护线路(410), 共同的第二端点(440)用于电连接到公共电极线(420), 第一双栅极薄膜晶体管(210)和第二双栅极薄膜晶体管(310)的导通方向相反, 该结构有利于实现液晶显示面板的窄边框。

静电释放单元、阵列基板及液晶显示面板

本发明要求 2018 年 8 月 16 日递交的发明名称为“静电释放单元、阵列基板及液晶显示面板”的申请号 201810934549.6 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及显示技术领域，特别是涉及一种静电释放单元、阵列基板及液晶显示面板。

背景技术

液晶显示面板以其显示品质高、价格低廉、携带方便等优点，成为移动通讯设备、PC、TV 等的显示面板。目前普遍采用的液晶显示面板，通常由阵列基板、彩色滤光片基板和中间液晶层组成。

在液晶显示面板的生产过程中，在如干燥、刻蚀、配向膜摩擦、切割和搬运等的工艺过程都会产生静电。为防止静电对显示面板的损坏，通常例如在液晶显示面板的阵列基板上设置静电释放电路，以释放因静电积聚产生的高电平。

图 1 是液晶显示面板外围电路的示意图，请参见图 1，为了防止液晶显示面板在制作和正常工作时被静电击伤，液晶显示面板上、下、左、右均放置了 ESD (Electro-Static discharge, 静电释放) 电路 110。随着液晶显示面板技术的发展进步，人们对液晶显示面板的显示品质、外观设计等提出了更高的要求，窄边框成为人们追求的目标，而现有的液晶显示面板的上、下、左、右的静电释放电路 110 均需占用较大的空间，不利于液晶显示面板窄边框的实现。

发明内容

本发明实施例所要解决的技术问题在于，提供一种静电释放单元、阵列基板及液晶显示面板。可减少静电释放单元占用的空间，有利于液晶显示面板窄

边框的实现。

为了解决上述技术问题，本发明第一方面实施例提供了一种静电释放单元，其位于液晶显示面板的阵列基板上，所述静电释放单元包括：

第一支路，所述第一支路包括至少一个第一双栅极薄膜晶体管；

第二支路，所述第二支路包括至少一个第二双栅极薄膜晶体管；其中，

所述第一支路和所述第二支路并联且共同的第一端点用于电连接到受保护线路，共同的第二端点用于电连接到公共电极线，所述第一双栅极薄膜晶体管和所述第二双栅极薄膜晶体管的导通方向相反。

在本发明第一方面一实施例中，每个第一双栅极薄膜晶体管包括两个第一栅极、一个第一半导体层、一个第一源极和一个第一漏极，在纵截面上所述第一源极、所述第一漏极和所述第一半导体层位于两个所述第一栅极之间，同一个第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极电连接到一起。

在本发明第一方面一实施例中，每个第二双栅极薄膜晶体管包括两个第二栅极、一个第二半导体层、一个第二源极和一个第二漏极，在纵截面上两个所述第二栅极之间设有所述第二源极、所述第二半导体层和所述第二漏极，同一个第二双栅极薄膜晶体管的两个所述第二栅极、所述第二源极电连接到一起。

在本发明第一方面一实施例中，所述第一支路包括多个所述第一双栅极薄膜晶体管，多个所述第一双栅极薄膜晶体管串联，前一个所述第一双栅极薄膜晶体管的第一漏极与后一个所述第一双栅极薄膜晶体管的第一源极电连接；或者，

所述第二支路包括多个所述第二双栅极薄膜晶体管，多个所述第二双栅极薄膜晶体管串联，前一个所述第二双栅极薄膜晶体管的第二漏极与后一个第二双栅极薄膜晶体管的第二源极电连接。

在本发明第一方面一实施例中，从第一端点数起，第一个所述第一双栅极薄膜晶体管的第一源极电连接到所述第一端点，最后一个第一双栅极薄膜晶体管的第一漏极电连接到所述第二端点，第一个所述第二双栅极薄膜晶体管的第二漏极电连接到所述第一端点，最后一个第二双栅极薄膜晶体管的第二源极电连接到所述第二端点。

在本发明第一方面一实施例中，同一个第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极通过挖孔实现电连接到一起；同一个第二双栅极薄膜

晶体管的两个所述第二栅极、所述第二源极通过挖孔实现电连接到一起。

在本发明第一方面一实施例中，两个第一栅极为上第一栅极和下第一栅极，所述第一双栅极薄膜晶体管还包括下第一栅极绝缘层、上第一栅极绝缘层，所述下第一栅极沉积在阵列基板的基板上，所述下第一栅极绝缘层形成在所述下第一栅极上方，所述第一半导体层形成在所述下第一栅极绝缘层上方，且所述第一半导体层与所述下第一栅极在水平面的投影重叠，所述第一源极、第一漏极位于所述第一半导体层上方且分别位于所述下第一栅极的两侧，所述上第一栅极绝缘层形成在所述第一源极、第一漏极、第一半导体层和下第一栅极绝缘层的上方，所述上第一栅极位于所述上第一栅极绝缘层的上方，且所述上第一栅极与所述下第一栅极正对设置。

在本发明第一方面一实施例中，两个第二栅极为上第二栅极和下第二栅极，所述第二双栅极薄膜晶体管还包括下第二栅极绝缘层、上第二栅极绝缘层，所述下第二栅极沉积在阵列基板的基板上，所述下第二栅极绝缘层形成在所述下第二栅极上方，所述第二半导体层形成在所述下第二栅极绝缘层上方，且所述第二半导体层与所述下第二栅极在水平面的投影重叠，所述第二源极、第二漏极位于所述第二半导体层上方且分别位于所述下第二栅极的两侧，所述上第二栅极绝缘层形成在所述第二源极、第二漏极、第二半导体层和下第二栅极绝缘层的上方，所述上第二栅极位于所述上第二栅极绝缘层的上方，且所述上第二栅极与所述下第二栅极正对设置。

本发明第二方面实施例提供了一种阵列基板，包括：

多条扫描线，多条所述扫描线沿第一方向延伸；

多条数据线，多条所述数据线沿与第一方向垂直的第二方向延伸；

多条公共电极线，多条所述公共电极线电连接到一起；

多个静电释放单元，所述静电释放单元为上述的静电释放单元。

本发明第三方面实施例提供了一种液晶显示面板，包括上述的阵列基板。

实施本发明实施例，具有如下有益效果：

当受保护线路上有比较大的静电时，第一支路上的第一双栅极薄膜晶体管的两个第一栅极导通，第一双栅极薄膜晶体管导通，受保护线路上的静电经由

第一支路快速传递到公共电极线上，实现静电的释放，同样的，当公共电极线上存在比较大的静电时，可以通过第二支路快速释放出来，实现静电的双向释放，可以防止液晶显示面板在制作和正常工作时被静电击伤；且，由于所述第一双栅极薄膜晶体管和第三双栅极薄膜晶体管各具有两个栅极，从而第一双栅极薄膜晶体管、第三双栅极薄膜晶体管的导通能力很强，在实现相同导通能力下，第一双栅极薄膜晶体管、第三双栅极薄膜晶体管具有更小的体积，可以减小静电释放单元占用液晶显示面板的空间，便于液晶显示面板实现窄边框；而且本发明实施例的静电释放单元成本更低、制程也相对比较简单。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 是现有技术液晶显示面板的外围电路的示意图；

图 2 是本发明一实施例静电释放单元的电路图；

图 3 是本发明一实施例第一双栅极薄膜晶体管（第二双栅极薄膜晶体管）的剖视图；

图示标号：

110-静电释放电路；200-第一支路；210-第一双栅极薄膜晶体管；211-第一栅极；212-第一源极；213-第一漏极；214-下第一栅极绝缘层；215-上第一栅极绝缘层；216-第一半导体层；300-第二支路；310-第二双栅极薄膜晶体管；311-第二栅极；312-第二源极；313-第二漏极；314-下第二栅极绝缘层；315-上第二栅极绝缘层；316-第二半导体层；410-受保护线路；420-公共电极线；430-第一端点；440-第二端点；510-基板。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是

全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

本申请说明书、权利要求书和附图中出现的术语“包括”和“具有”以及它们任何变形，意图在于覆盖不排他的包含。例如包含了一系列步骤或单元的过程、方法、系统、产品或设备没有限定于已列出的步骤或单元，而是可选地还包括没有列出的步骤或单元，或可选地还包括对于这些过程、方法、产品或设备固有的其它步骤或单元。此外，术语“第一”、“第二”和“第三”等是用于区别不同的对象，而并非用于描述特定的顺序。

本发明实施例提供一种静电释放单元，所述静电释放单元位于所述液晶显示面板的阵列基板上，请参见图 2 和图 3，所述静电释放单元包括第一支路 200 和第二支路 300。

在本实施例中，所述第一支路 200 包括至少一个第一双栅极薄膜晶体管 210，在此处，所述第一支路 200 包括两个第一双栅极薄膜晶体管 210，当然，在本发明的其他实施例中，所述第一支路上还可以包括一个第一双栅极薄膜晶体管，或者两个以上的第一双栅极薄膜晶体管。在本实施例中，每个第一双栅极薄膜晶体管 210 包括两个第一栅极 211、一个第一半导体层 216、一个第一源极 212 和一个第一漏极 213，其中，所述第一源极 212 和所述第一漏极 213 位于同一层，所述第一源极 212、第一漏极 213 和所述第一半导体层 216 位于两个所述第一栅极 211 之间。

具体说来，在本实施例中，请参见图 3，每一个第一双栅极薄膜晶体管 210，两个第一栅极 211 为上第一栅极 211 和下第一栅极 211，所述第一双栅极薄膜晶体管还包括下第一栅极绝缘层 214、上第一栅极绝缘层 215，所述下第一栅极 211 沉积在阵列基板的基板 510 上，所述下第一栅极绝缘层 214 形成在所述下第一栅极 211 上方，所述下第一栅极绝缘层 214 遮盖住所述下第一栅极 211，所述第一半导体层 216 形成在所述下第一栅极绝缘层 214 上方，且所述第一半导体层 216 与所述下第一栅极 211 在水平面的投影重叠，所述第一源极 212、第一漏极 213 位于所述第一半导体层 216 上方且分别位于所述下第一栅极 211 的两侧，所述第一源极 212、第一漏极 213 两者分开相对设置，所述上第一栅

极绝缘层 215 形成在所述第一源极 212、第一漏极 213、第一半导体层 216 和下第一栅极绝缘层 214 的上方,所述上第一栅极 211 位于所述上第一栅极绝缘层 215 的上方,且所述上第一栅极 211 与所述下第一栅极 211 正对设置。

在本实施例中,同一个第一双栅极薄膜晶体管 210 的两个所述第一栅极 211、所述第一源极 212 电连接到一起,具体说来,同一个第一双栅极薄膜晶体管 210 的两个所述第一栅极 211、第一源极 212 通过挖孔实现电性连接。

在本实施例中,请继续参见图 2,第一支路 200 左端的端点称为第一端点 430,第一支路 200 右端的端点称为第二端点 440,在第一支路 200 上设有两个第一双栅极薄膜晶体管 210,也即两个第一双栅极薄膜晶体管 210 位于第一端点 430 和第二端点 440 之间,两个第一双栅极薄膜晶体管 210 串联连接,具体为从第一端点 430 数起,前一个第一双栅极薄膜晶体管 210 的第一漏极 213 与后一个第一双栅极薄膜晶体管 210 的第一源极 212 (第一栅极 211) 电连接。另外,在本发明的其他实施例中,当第一支路包括更多个第一双栅极薄膜晶体管时,多个所述第一双栅极薄膜晶体管在第一支路上串联连接,且前一个第一双栅极薄膜晶体管的第一漏极与相邻的后一个第一双栅极薄膜晶体管的第一源极(第一栅极)电连接。

在本实施例中,所述第二支路 300 包括至少一个第二双栅极薄膜晶体管 310,在此处,所述第二支路 300 包括两个第二双栅极薄膜晶体管 310,当然,在本发明的其他实施例中,所述第二支路上还可以包括一个第二双栅极薄膜晶体管,或者两个以上的第二双栅极薄膜晶体管。另外,在本发明的其他实施例中,第一支路包括的第一双栅极薄膜晶体管的数目与第二支路包括的第二双栅极薄膜晶体管的数目可以相同、也可以不相同。在本实施例中,每个第二双栅极薄膜晶体管 310 包括两个第二栅极 311、一个第二半导体层 316、一个第二源极 312 和一个第二漏极 313,其中,所述第二源极 312 和所述第二漏极 313 位于同一层,所述第二源极 312、第二漏极 313 和所述第二半导体层 316 位于两个所述第二栅极 311 之间。

具体说来,在本实施例中,请参见图 3,每一个第二双栅极薄膜晶体管 310,两个第二栅极 311 为上第二栅极 311 和下第二栅极 311,所述第二双栅极薄膜晶体管还包括下第二栅极绝缘层 314、上第二栅极绝缘层 315,在本实施例中,

所述下第二栅极绝缘层 314 和所述下第一栅极绝缘层 214 为同一层,所述上第二栅极绝缘层 315 和所述上第一栅极绝缘层 215 为同一层,所述下第二栅极 311 沉积在阵列基板的基板 510 上,所述下第二栅极绝缘层 314 形成在所述下第二栅极 311 上方,所述下第二栅极绝缘层 314 遮盖住所述下第二栅极 311,所述第二半导体层 316 形成在所述下第二栅极绝缘层 314 上方,且所述第二半导体层 316 与所述下第二栅极 311 在水平面的投影重叠,所述第二源极 312、第二漏极 313 位于所述第二半导体层 316 上方且分别位于所述下第二栅极 311 的两侧,所述第二源极 312、第二漏极 313 两者分开相对设置,所述上第二栅极绝缘层 315 形成在所述第二源极 312、第二漏极 313、第二半导体层 316 和下第二栅极绝缘层 314 的上方,所述上第二栅极 311 位于所述上第二栅极绝缘层 315 的上方,且所述上第二栅极 311 与所述下第二栅极 311 正对设置。

在本实施例中,同一个第二双栅极薄膜晶体管 310 的两个所述第二栅极 311、所述第二源极 312 电连接到一起,具体说来,同一个第二双栅极薄膜晶体管 310 的两个所述第二栅极 311、第二源极 312 通过挖孔实现电性连接。

在本实施例中,请继续参见图 2,所述第二支路 300 与所述第一支路 200 并联连接,第二支路 300 与第一支路 200 左端的连接点为所述第一端点 430,第二支路 300 与第一支路 200 右端的连接点为第二端点 440,在第二支路 300 上设有两个第二双栅极薄膜晶体管 310,也即两个第二双栅极薄膜晶体管 310 位于第一端点 430 和第二端点 440 之间,两个第二双栅极薄膜晶体管 310 串联连接,具体为从第一端点 430 数起,前一个第二双栅极薄膜晶体管 310 的第二源极 312(第二栅极 311)与后一个第二双栅极薄膜晶体管 310 的第二漏极 313 电连接。另外,在本发明的其他实施例中,当第二支路包括更多个第二双栅极薄膜晶体管时,多个所述第二双栅极薄膜晶体管在第二支路上串联连接,且前一个第二双栅极薄膜晶体管的第二源极(第二栅极)与相邻的后一个第二双栅极薄膜晶体管的第二漏极电连接。

在本实施例中,所述第一支路 200 和所述第二支路 300 左端共同的第一端点 430 用于电连接到受保护线路 410,所述受保护线路 410 例如为阵列基板上的扫描线或/和数据线,所述第一支路 200 和第二支路 300 右端共同的第二端

点 440 用于电连接到公共电极线 420 (Com line)，在阵列基板上设有很多条公共电极线 420，所有所述公共电极线 420 电连接在一起以减小释放过来的静电对公共电极线 420 上电压的影响。在本实施例中，所述第一双栅极薄膜晶体管 210 和所述第二双栅极薄膜晶体管 310 的导通方向相反，在图 2 中，所述第一双栅极薄膜晶体管 210 的导通方向为从左到右导通，而第二双栅极薄膜晶体管 310 的导通方向为从右到左导通，当然反过来也可以。

在本实施例中，当受保护线路 410 上有比较大的静电时，第一支路 200 上的第一双栅极薄膜晶体管 210 的两个第一栅极 211 导通，第一双栅极薄膜晶体管 210 导通，受保护线路 410 上的静电经由第一支路 200 快速传递到公共电极线 420 上，实现静电的释放，同样的，当公共电极线 420 上存在比较大的静电时，可以通过第二支路 300 快速释放出来，实现静电的双向释放，可以防止液晶显示面板在制作和正常工作时被静电击伤；而且，由于所述第一双栅极薄膜晶体管 210 和第二双栅极薄膜晶体管 310 各具有两个栅极，从而第一双栅极薄膜晶体管 210、第二双栅极薄膜晶体管 310 的导通能力很强，在实现相同导通能力下，第一双栅极薄膜晶体管 210、第二双栅极薄膜晶体管 310 具有更小的体积，可以减小静电释放单元占用阵列基板的面积，便于液晶显示面板实现窄边框；而且本发明实施例的静电释放单元成本更低、制程也相对比较简单。

在本实施例中，所述第一半导体层 216、第二半导体层 316 的材料为非晶硅、IGZO 或者多晶硅等。

另外，本发明实施例还提供一种阵列基板，所述阵列基板包括多条扫描线、多条数据线、多条公共电极线和多个静电释放单元。其中，多条所述扫描线沿第一方向延伸，例如沿横向方向延伸；多条所述数据线沿第二方向延伸，例如沿纵向方向延伸，所述第二方向与第一方向垂直；多条公共电极线电连接到一块；所述静电释放单元为上述的静电释放单元。在本实施例中，所述静电释放单元可以位于阵列基板的上侧、下侧、左侧、右侧等。

在本实施例中，所述受保护线路为所述扫描线或/和所述数据线，当扫描线或者数据线存在静电时，扫描线或者数据线上的静电通过静电释放单元释放到所述公共电极线上，由于公共电极线是互相电连接的，从而静电被稀释到所

有公共电极线上，公共电极线上的电压不会引起波动。

当某一条所述受保护线路上只电连接一个所述静电释放单元时，当所述静电释放单元损坏时，例如第一支路断开时，此时该受保护线路上的静电不能通过静电释放单元释放掉，为了防止出现该问题，在本实施例中，同一条所述受保护线路电连接多个所述静电释放单元，例如同一条所述受保护线路上电连接两个、三个、四个或者更多个的静电释放单元，从而，当其中一个静电释放单元损坏时，所述受保护线路还可以通过其他的静电释放单元进行静电的释放，从而可以提高静电防护的安全性。

在本实施例中，所述阵列基板还包括栅极驱动器，所述栅极驱动器位于阵列基板的衬底基板上，也即为常说的 GOA 技术，可以进一步便于液晶显示面板实现窄边框。在本实施例中，所述栅极驱动器分别与多条所述扫描线电连接，如果所述扫描线上电连接有静电释放单元，则所述静电释放单元位于栅极驱动器的内侧。

本发明实施例还提供一种液晶显示面板，所述液晶显示面板包括上述的阵列基板。在本实施例中，所述液晶显示面板包括显示区和非显示区，所述静电释放单元位于非显示区。

需要说明的是，本说明书中的各个实施例均采用递进的方式描述，每个实施例重点说明的都是与其它实施例的不同之处，各个实施例之间相同相似的部分互相参见即可。对于装置实施例而言，由于其与方法实施例基本相似，所以描述的比较简单，相关之处参见方法实施例的部分说明即可。

以上所揭露的仅为本发明较佳实施例而已，当然不能以此来限定本发明之权利范围，因此依本发明权利要求所作的等同变化，仍属本发明所涵盖的范围。

权利要求

1、一种静电释放单元，其位于液晶显示面板的阵列基板上，其中，所述静电释放单元包括：

第一支路，所述第一支路包括至少一个第一双栅极薄膜晶体管；

第二支路，所述第二支路包括至少一个第二双栅极薄膜晶体管；其中，

所述第一支路和所述第二支路并联且共同的第一端点用于电连接到受保护线路，共同的第二端点用于电连接到公共电极线，所述第一双栅极薄膜晶体管和所述第二双栅极薄膜晶体管的导通方向相反。

2、如权利要求 1 所述的静电释放单元，其中，每个所述第一双栅极薄膜晶体管包括两个第一栅极、一个第一半导体层、一个第一源极和一个第一漏极，在纵截面上所述第一源极、所述第一漏极和所述第一半导体层位于两个所述第一栅极之间，同一个所述第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极电连接到一起。

3、如权利要求 2 所述的静电释放单元，其中，每个所述第二双栅极薄膜晶体管包括两个第二栅极、一个第二半导体层、一个第二源极和一个第二漏极，在纵截面上两个所述第二栅极之间设有所所述第二源极、所述第二半导体层和所述第二漏极，同一个所述第二双栅极薄膜晶体管的两个所述第二栅极、所述第二源极电连接到一起。

4、如权利要求 3 所述的静电释放单元，其中，所述第一支路包括多个所述第一双栅极薄膜晶体管，多个所述第一双栅极薄膜晶体管串联，前一个所述第一双栅极薄膜晶体管的第一漏极与后一个所述第一双栅极薄膜晶体管的第一源极电连接；或者，

所述第二支路包括多个所述第二双栅极薄膜晶体管，多个所述第二双栅极薄膜晶体管串联，前一个所述第二双栅极薄膜晶体管的第二漏极与后一个所述第二双栅极薄膜晶体管的第二源极电连接。

5、如权利要求 3 所述的静电释放单元，其中，从第一端点数起，第一个所述第一双栅极薄膜晶体管的第一源极电连接到所述第一端点，最后一个第一双栅极薄膜晶体管的第一漏极电连接到所述第二端点，第一个所述第二双栅极薄膜晶体管的第二漏极电连接到所述第一端点，最后一个第二双栅极薄膜晶体管的第二源极电连接到所述第二端点。

6、如权利要求 3 所述的静电释放单元，其中，同一个所述第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极通过挖孔实现电连接到一起；同一个所述第二双栅极薄膜晶体管的两个所述第二栅极、所述第二源极通过挖孔实现电连接到一起。

7、如权利要求 2 所述的静电释放单元，其中，两个所述第一栅极为上第一栅极和下第一栅极，所述第一双栅极薄膜晶体管还包括下第一栅极绝缘层、上第一栅极绝缘层，所述下第一栅极沉积在阵列基板的基板上，所述下第一栅极绝缘层形成在所述下第一栅极上方，所述第一半导体层形成在所述下第一栅极绝缘层上方，且所述第一半导体层与所述下第一栅极在水平面的投影重叠，所述第一源极、第一漏极位于所述第一半导体层上方且分别位于所述下第一栅极的两侧，所述上第一栅极绝缘层形成在所述第一源极、第一漏极、第一半导体层和下第一栅极绝缘层的上方，所述上第一栅极位于所述上第一栅极绝缘层的上方，且所述上第一栅极与所述下第一栅极正对设置。

8、如权利要求 3 所述的静电释放单元，其中，两个所述第二栅极为上第二栅极和下第二栅极，所述第二双栅极薄膜晶体管还包括下第二栅极绝缘层、上第二栅极绝缘层，所述下第二栅极沉积在阵列基板的基板上，所述下第二栅极绝缘层形成在所述下第二栅极上方，所述第二半导体层形成在所述下第二栅极绝缘层上方，且所述第二半导体层与所述下第二栅极在水平面的投影重叠，所述第二源极、第二漏极位于所述第二半导体层上方且分别位于所述下第二栅极的两侧，所述上第二栅极绝缘层形成在所述第二源极、第二漏极、第二半导

体层和下第二栅极绝缘层的上方,所述上第二栅极位于所述上第二栅极绝缘层的上方,且所述上第二栅极与所述下第二栅极正对设置。

9、一种阵列基板,其中,包括:

多条扫描线,多条所述扫描线沿第一方向延伸;

多条数据线,多条所述数据线沿与第一方向垂直的第二方向延伸;

多条公共电极线,多条所述公共电极线电连接到一起;

多个静电释放单元,所述静电释放单元包括:

第一支路,所述第一支路包括至少一个第一双栅极薄膜晶体管;

第二支路,所述第二支路包括至少一个第二双栅极薄膜晶体管;其中,

所述第一支路和所述第二支路并联且共同的第一端点用于电连接到受保护线路,共同的第二端点用于电连接到公共电极线,所述第一双栅极薄膜晶体管和所述第二双栅极薄膜晶体管的导通方向相反。

10、如权利要求9所述的阵列基板,其中,每个所述第一双栅极薄膜晶体管包括两个第一栅极、一个第一半导体层、一个第一源极和一个第一漏极,在纵截面上所述第一源极、所述第一漏极和所述第一半导体层位于两个所述第一栅极之间,同一个所述第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极电连接到一起。

11、如权利要求10所述的阵列基板,其中,每个所述第二双栅极薄膜晶体管包括两个第二栅极、一个第二半导体层、一个第二源极和一个第二漏极,在纵截面上两个所述第二栅极之间设有所述第二源极、所述第二半导体层和所述第二漏极,同一个所述第二双栅极薄膜晶体管的两个所述第二栅极、所述第二源极电连接到一起。

12、如权利要求11所述的阵列基板,其中,所述第一支路包括多个所述第一双栅极薄膜晶体管,多个所述第一双栅极薄膜晶体管串联,前一个所述第一双栅极薄膜晶体管的第一漏极与后一个所述第一双栅极薄膜晶体管的第一

源极电连接；或者，

所述第二支路包括多个所述第二双栅极薄膜晶体管，多个所述第二双栅极薄膜晶体管串联，前一个所述第二双栅极薄膜晶体管的第二漏极与后一个所述第二双栅极薄膜晶体管的第二源极电连接。

13、如权利要求 11 所述的阵列基板，其中，从第一端点数起，第一个所述第一双栅极薄膜晶体管的第一源极电连接到所述第一端点，最后一个所述第一双栅极薄膜晶体管的第一漏极电连接到所述第二端点，第一个所述第二双栅极薄膜晶体管的第二漏极电连接到所述第一端点，最后一个所述第二双栅极薄膜晶体管的第二源极电连接到所述第二端点。

14、如权利要求 11 所述的阵列基板，其中，同一个所述第一双栅极薄膜晶体管的两个所述第一栅极、所述第一源极通过挖孔实现电连接到一起；同一个所述第二双栅极薄膜晶体管的两个所述第二栅极、所述第二源极通过挖孔实现电连接到一起。

15、如权利要求 10 所述的阵列基板，其中，两个所述第一栅极为上第一栅极和下第一栅极，所述第一双栅极薄膜晶体管还包括下第一栅极绝缘层、上第一栅极绝缘层，所述下第一栅极沉积在阵列基板的基板上，所述下第一栅极绝缘层形成在所述下第一栅极上方，所述第一半导体层形成在所述下第一栅极绝缘层上方，且所述第一半导体层与所述下第一栅极在水平面的投影重叠，所述第一源极、第一漏极位于所述第一半导体层上方且分别位于所述下第一栅极的两侧，所述上第一栅极绝缘层形成在所述第一源极、第一漏极、第一半导体层和下第一栅极绝缘层的上方，所述上第一栅极位于所述上第一栅极绝缘层的上方，且所述上第一栅极与所述下第一栅极正对设置。

16、如权利要求 11 所述的阵列基板，其中，两个所述第二栅极为上第二栅极和下第二栅极，所述第二双栅极薄膜晶体管还包括下第二栅极绝缘层、上第二栅极绝缘层，所述下第二栅极沉积在阵列基板的基板上，所述下第二栅极

绝缘层形成在所述下第二栅极上方,所述第二半导体层形成在所述下第二栅极绝缘层上方,且所述第二半导体层与所述下第二栅极在水平面的投影重叠,所述第二源极、第二漏极位于所述第二半导体层上方且分别位于所述下第二栅极的两侧,所述上第二栅极绝缘层形成在所述第二源极、第二漏极、第二半导体层和下第二栅极绝缘层的上方,所述上第二栅极位于所述上第二栅极绝缘层的上方,且所述上第二栅极与所述下第二栅极正对设置。

17、一种液晶显示面板,其中,包括如权利要求9所述的阵列基板。

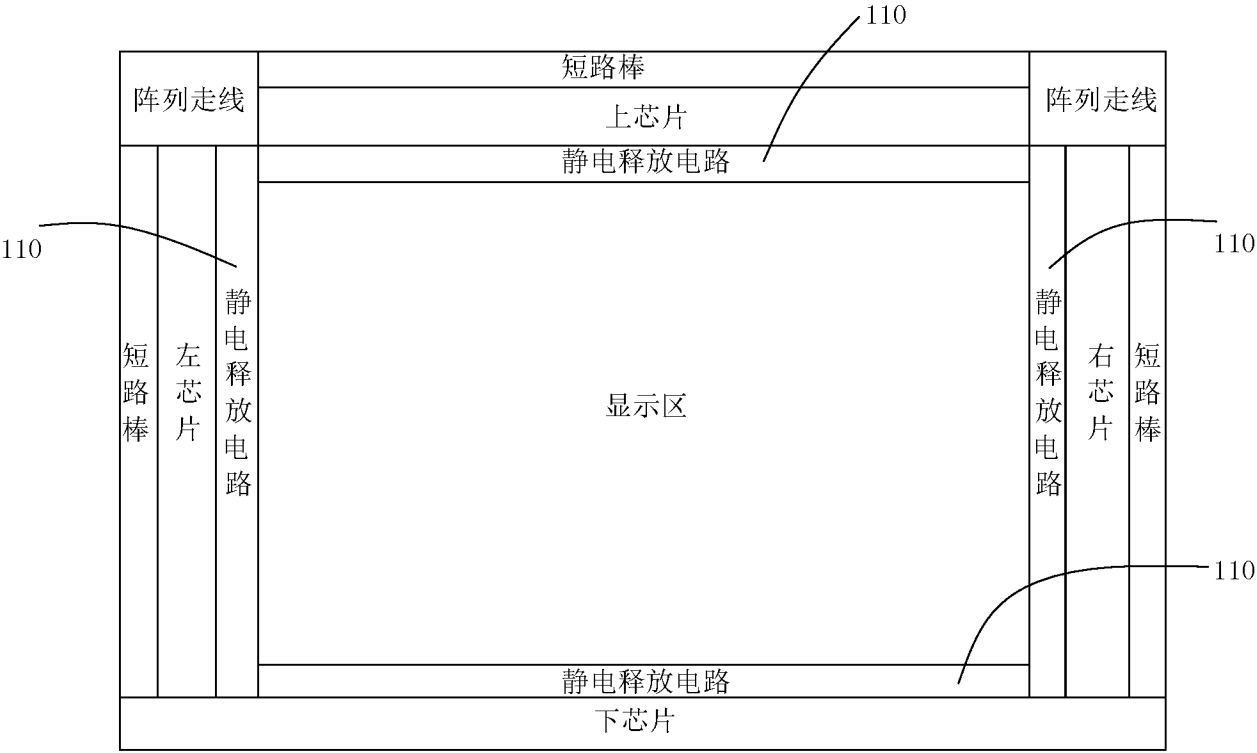


图 1

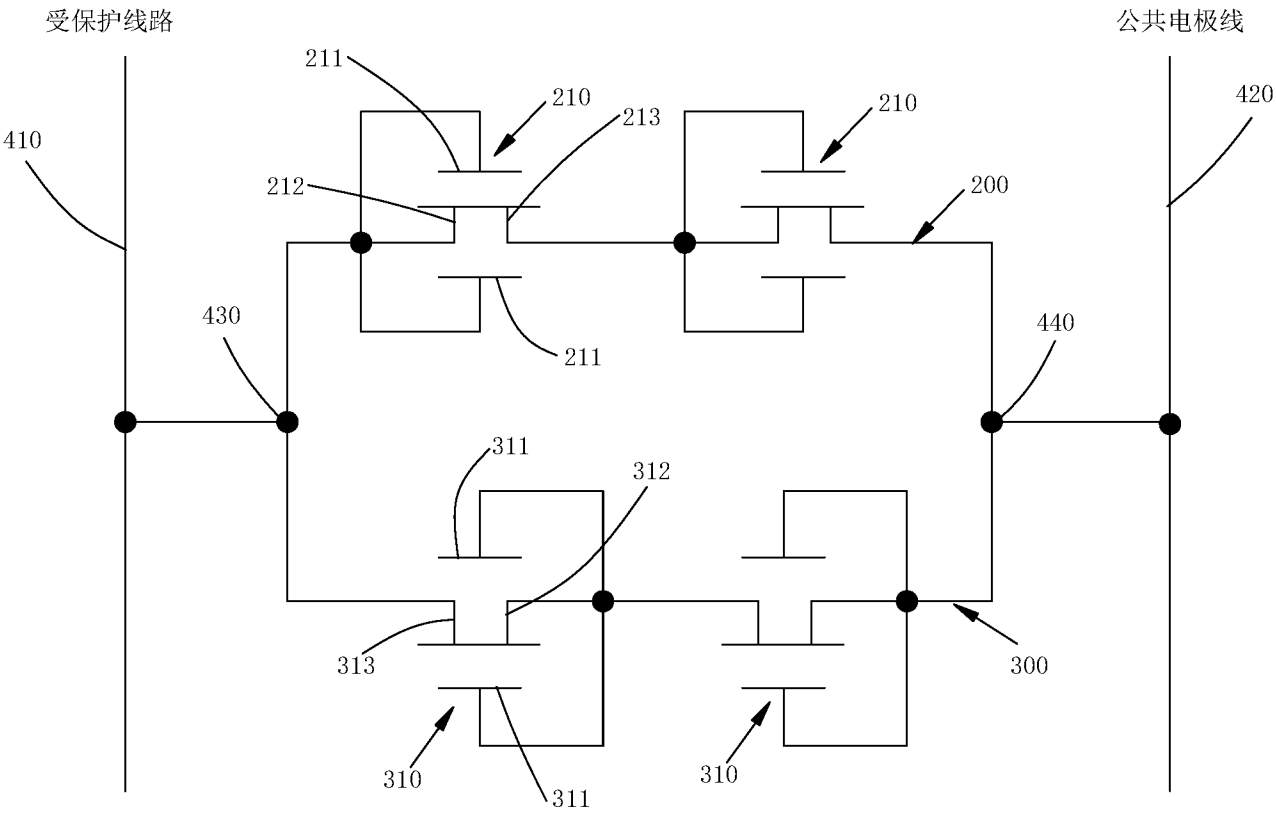


图 2

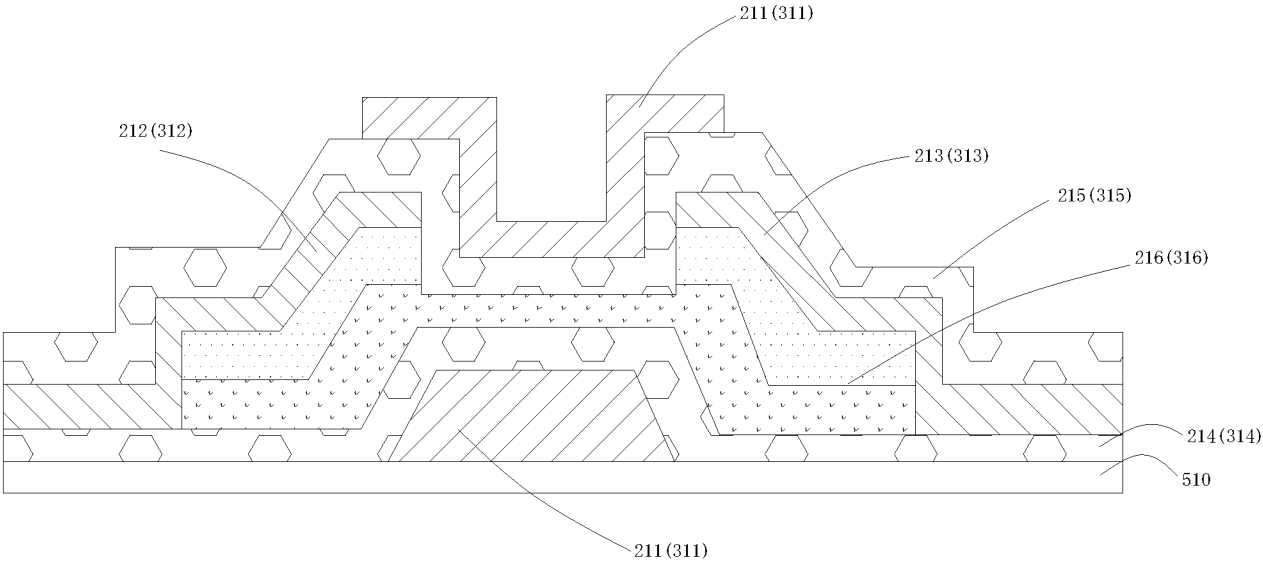


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/105879

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i; H01L 27/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; CNKI; EPODOC; WPI: 静电, 显示, 第二, 两, 双, 栅极, electro, discharge, ESD, gate, dual, double

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103941908 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD. ET AL.) 23 July 2014 (2014-07-23) description, paragraphs [0030], [0031] and [0048]-[0053], and figures 1a, 6a and 6b	1-17
Y	CN 205665504 U (BOE TECHNOLOGY GROUP CO., LTD.) 26 October 2016 (2016-10-26) description, paragraphs [0032], [0033], [0035] and [0080], and figure 2g	1-17
A	CN 106876416 A (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD. ET AL.) 20 June 2017 (2017-06-20) entire document	1-17
A	CN 101202278 A (CHUNGHWA PICTURE TUBES, LTD.) 18 June 2008 (2008-06-18) entire document	1-17
A	KR 20150011417 A (LG DISPLAY CO., LTD.) 02 February 2015 (2015-02-02) entire document	1-17
A	JP 4474900 B2 (CASIO COMPUTER CO., LTD.) 09 June 2010 (2010-06-09) entire document	1-17

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

02 April 2019

Date of mailing of the international search report

28 April 2019

Name and mailing address of the ISA/CN

**China National Intellectual Property Administration (ISA/
CN)**
**No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
 100088**
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/105879

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103941908	A	23 July 2014	CN	103941908	B	08 March 2017
				DE	102014211119	A1	25 June 2015
				US	2015177859	A1	25 June 2015
				US	9046950	B1	02 June 2015
CN	205665504	U	26 October 2016	US	2018203311	A1	19 July 2018
				WO	2017185944	A1	02 November 2017
CN	106876416	A	20 June 2017	WO	2018176896	A1	04 October 2018
CN	101202278	A	18 June 2008	CN	100533734	C	26 August 2009
KR	20150011417	A	02 February 2015	None			
JP	4474900	B2	09 June 2010	JP	2005136028	A	26 May 2005

国际检索报告

国际申请号

PCT/CN2018/105879

A. 主题的分类 G02F 1/1362(2006.01)i; H01L 27/02(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F; H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT; CNKI; EPDOC; WPI: 静电, 显示, 第二, 两, 双, 栅极, electro, discharge, ESD, gate, dual, double		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103941908 A (上海天马微电子有限公司 等) 2014年 7月 23日 (2014 - 07 - 23) 说明书第[0030]-[0031]、[0048]-[0053]段, 附图1a、6a、6b	1-17
Y	CN 205665504 U (京东方科技集团股份有限公司) 2016年 10月 26日 (2016 - 10 - 26) 说明书第[0032]、[0033]、[0035]、[0080]段, 附图2g	1-17
A	CN 106876416 A (合肥鑫晟光电科技有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 全文	1-17
A	CN 101202278 A (中华映管股份有限公司) 2008年 6月 18日 (2008 - 06 - 18) 全文	1-17
A	KR 20150011417 A (LG DISPLAY CO., LTD.) 2015年 2月 2日 (2015 - 02 - 02) 全文	1-17
A	JP 4474900 B2 (CASIO COMPUTER CO., LTD.) 2010年 6月 9日 (2010 - 06 - 09) 全文	1-17
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2019年 4月 2日		2019年 4月 28日
ISA/CN的名称和邮寄地址		受权官员
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		李飞 电话号码 86-(10)-53962377

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/105879

检索报告引用的专利文件				公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	103941908	A	2014年 7月 23日	CN	103941908	B	2017年 3月 8日		
				DE	102014211119	A1	2015年 6月 25日		
				US	2015177859	A1	2015年 6月 25日		
				US	9046950	B1	2015年 6月 2日		
CN	205665504	U	2016年 10月 26日	US	2018203311	A1	2018年 7月 19日		
				WO	2017185944	A1	2017年 11月 2日		
CN	106876416	A	2017年 6月 20日	WO	2018176896	A1	2018年 10月 4日		
CN	101202278	A	2008年 6月 18日	CN	100533734	C	2009年 8月 26日		
KR	20150011417	A	2015年 2月 2日	无					
JP	4474900	B2	2010年 6月 9日	JP	2005136028	A	2005年 5月 26日		