

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年2月4日(04.02.2021)



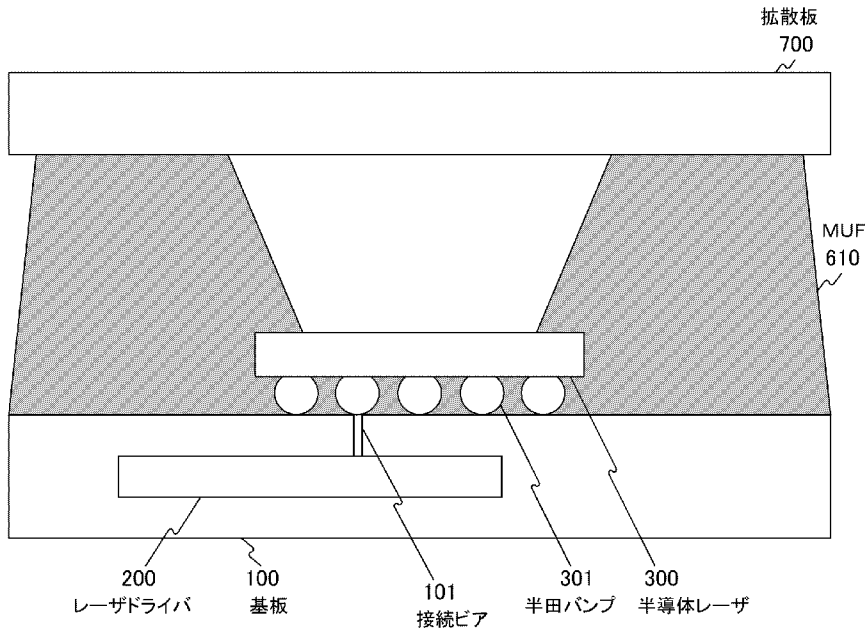
(10) 国際公開番号

WO 2021/019913 A1

- (51) 国際特許分類:
H01S 5/022 (2006.01)
- (21) 国際出願番号: PCT/JP2020/022471
- (22) 国際出願日: 2020年6月8日(08.06.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-139298 2019年7月30日(30.07.2019) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014
- 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 安川 浩永 (YASUKAWA, Hirohisa); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 丸島 敏一 (MARUSHIMA, Toshikazu); 〒1600022 東京都新宿区新宿3-3-2 京王新宿三丁目第二ビル 5F クラフト国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,

(54) Title: SEMICONDUCTOR LASER DRIVE DEVICE, ELECTRONIC APPARATUS, AND METHOD FOR MANUFACTURING SEMICONDUCTOR LASER DRIVE DEVICE

(54) 発明の名称: 半導体レーザ駆動装置、電子機器、および、半導体レーザ駆動装置の製造方法



- 100 Substrate
- 101 Connecting via
- 200 Laser driver
- 300 Semiconductor laser
- 301 Solder bump
- 700 Diffusing plate

(57) Abstract: Provided is a semiconductor laser drive device in which wiring inductance between a semiconductor laser and a laser driver is decreased. The semiconductor laser drive device is provided with a substrate, a laser driver, and a semiconductor laser. The substrate incorporates the laser driver. The semiconductor laser is mounted on one side of the substrate of the semiconductor laser drive device. A connecting wire electrically connects the laser driver and the semiconductor laser with a wiring inductance of not more than 0.5 nanohenry. A seal portion seals a connecting terminal



WO 2021/019913 A1

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

portion for the semiconductor laser with respect to the substrate.

(57) 要約: 半導体レーザー駆動装置において、半導体レーザーとレーザードライバとの間の配線インダクタンスを低減する。半導体レーザー駆動装置は、基板と、レーザードライバと、半導体レーザーとを備える。基板は、レーザードライバを内蔵する。半導体レーザーは、半導体レーザー駆動装置の基板の一方の面に実装される。接続配線は、レーザードライバと半導体レーザーとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する。封止部は、基板に対する半導体レーザーの接続端子部を封止する。

明 細 書

発明の名称：

半導体レーザ駆動装置、電子機器、および、半導体レーザ駆動装置の製造方法

技術分野

[0001] 本技術は、半導体レーザ駆動装置に関する。詳しくは、レーザドライバ内蔵基板と半導体レーザとを備える半導体レーザ駆動装置、電子機器、および、半導体レーザ駆動装置の製造方法に関する。

背景技術

[0002] 従来、測距機能を持つ電子装置において、T o F (Time of Flight) と呼ばれる測距方式がよく用いられている。このT o Fは、発光部がサイン波や矩形波の照射光を物体に照射し、その物体からの反射光を受光部が受光して、測距演算部が照射光と反射光との位相差から距離を測定する方式である。そのような測距機能を実現するため、発光素子と、その発光素子を駆動する電子半導体チップとをケース内に収容して一体化した光モジュールが知られている。例えば、基板の電極パターン上に整列して実装されたレーザーダイオードアレイと、レーザーダイオードアレイに電氣的に接続されたドライバICとを備える光モジュールが提案されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2009-170675号公報

発明の概要

発明が解決しようとする課題

[0004] 上述の従来技術では、レーザーダイオードアレイとドライバICとを光モジュールとして一体化して構成している。しかしながら、この従来技術では

、レーザーダイオードアレイとドライバICとを複数のワイヤによって電氣的に接続しており、その間の配線インダクタンスが大きくなり、半導体レーザーの駆動波形が歪んでしまうおそれがある。これは、数百メガヘルツで駆動させるT o Fでは特に問題となる。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、半導体レーザー駆動装置において、半導体レーザーとレーザードライバとの間の配線インダクタンスを低減することを目的とする。

課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、レーザードライバを内蔵する基板と、上記基板の一方の面に実装された半導体レーザーと、上記レーザードライバと上記半導体レーザーとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線と、上記基板に対する上記半導体レーザーの接続端子部を封止する封止部とを具備する半導体レーザー駆動装置およびその半導体レーザー駆動装置を備える電子機器である。これにより、レーザードライバと半導体レーザーとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続するという作用をもたらす。

[0007] また、この第1の側面において、上記封止部は、上記半導体レーザーを含む領域を囲う外壁を形成するようにしてもよい。これにより、半導体レーザーの接続端子部の封止構造と外壁とを同時に形成するという作用をもたらす。

[0008] また、この第1の側面において、上記半導体レーザーの上記接続端子部にはバンプが形成され、上記封止部は、上記バンプを含む領域を覆うモールドアンダーフィルであってもよい。これにより、モールドアンダーフィルによって外壁を同時に形成するという作用をもたらす。

[0009] また、この第1の側面において、上記半導体レーザーの上記接続端子部にはボンディングワイヤが形成され、上記封止部は、上記ボンディングワイヤを含む領域を覆うモールド樹脂であってもよい。これにより、ボンディングワイヤを含む領域を覆うモールド樹脂によって外壁を同時に形成するという作用をもたらす。

- [0010] また、この第1の側面において、上記外壁に囲まれた領域の上方を覆う拡散板をさらに具備してもよい。これにより、封止部によって形成された外壁に拡散板を取り付けるという作用をもたらす。
- [0011] また、この第1の側面において、上記半導体レーザの出射光面は、上記封止部によって覆われない構造であってもよい。これにより、半導体レーザから出射される光を妨げることなく、半導体レーザの接続端子部を封止するという作用をもたらす。
- [0012] また、この第1の側面において、上記封止部は、キャピラリーアンダーフィルであってもよい。これにより、外壁とは別に半導体レーザの接続端子部を封止するという作用をもたらす。
- [0013] また、この第1の側面において、上記接続配線は、0.5ミリメートル以下の長さを備えることが望ましい。また、上記接続配線は、0.3ミリメートル以下であることがより好ましい。
- [0014] また、この第1の側面において、上記接続配線は、上記基板に設けられる接続ビアを介してもよい。これにより、配線長を短くするという作用をもたらす。
- [0015] また、この第1の側面において、上記半導体レーザは、その一部が上記レーザドライバの上方に重ねて配置されるようにしてもよい。この場合において、上記半導体レーザは、その面積の50%以下の部分が上記レーザドライバの上方に重ねて配置されるようにしてもよい。
- [0016] また、本技術の第2の側面は、支持板の上面にレーザドライバを形成する手順と、上記レーザドライバの接続配線を形成して上記レーザドライバを内蔵する基板を形成する手順と、上記基板の一方の面に半導体レーザを実装して上記接続配線を介して上記レーザドライバと上記半導体レーザとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線を形成する手順と、上記基板に対する上記半導体レーザの接続端子部を封止する封止部を形成する手順とを具備する半導体レーザ駆動装置の製造方法である。これにより、レーザドライバと半導体レーザとを0.5ナノヘンリー以下の

配線インダクタンスにより電気接続する半導体レーザ駆動装置を製造するという作用をもたらす。

図面の簡単な説明

[0017] [図1]本技術の実施の形態における半導体レーザ駆動装置10の上面図の一例を示す図である。

[図2]本技術の第1の実施の形態における半導体レーザ駆動装置10の断面図の一例を示す図である。

[図3]本技術の実施の形態におけるレーザドライバ200と半導体レーザ300とのオーバーラップ量の定義を示す図である。

[図4]アディティブ法により配線パターンを形成した場合の、配線長Lおよび配線幅Wに対する配線インダクタンスの数値例を示す図である。

[図5]サブトラクティブ法により配線パターンを形成した場合の、配線長Lおよび配線幅Wに対する配線インダクタンスの数値例を示す図である。

[図6]本技術の実施の形態のレーザドライバ200の製造過程において銅ランドおよび銅配線層(RDL)を加工する工程の一例を示す第1の図である。

[図7]本技術の実施の形態のレーザドライバ200の製造過程において銅ランドおよび銅配線層(RDL)を加工する工程の一例を示す第2の図である。

[図8]本技術の実施の形態における基板100の製造工程の一例を示す第1の図である。

[図9]本技術の実施の形態における基板100の製造工程の一例を示す第2の図である。

[図10]本技術の実施の形態における基板100の製造工程の一例を示す第3の図である。

[図11]本技術の実施の形態における基板100の製造工程の一例を示す第4の図である。

[図12]本技術の実施の形態における基板100の製造工程の一例を示す第5の図である。

[図13]本技術の第1の実施の形態における半導体レーザ駆動装置10の製造

工程の一例を示す図である。

[図14]本技術の第2の実施の形態における半導体レーザ駆動装置10の断面図の一例を示す図である。

[図15]本技術の第2の実施の形態における半導体レーザ駆動装置10の製造工程の一例を示す図である。

[図16]本技術の第2の実施の形態における半導体レーザ駆動装置10の製造工程の一例を示す図である。

[図17]本技術の第3の実施の形態における半導体レーザ駆動装置10の製造工程の一例を示す図である。

[図18]本技術の実施の形態の適用例である電子機器800のシステム構成例を示す図である。

[図19]本技術の実施の形態の適用例である電子機器800の外観構成例を示す図である。

発明を実施するための形態

[0018] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（モールドアンダーフィルによるバンプ保護の例）
2. 第2の実施の形態（モールド樹脂によるボンディングワイヤ保護の例）
3. 第3の実施の形態（キャピラリーアンダーフィルによるバンプ保護の例）
4. 適用例

[0019] <1. 第1の実施の形態>

[半導体レーザ駆動装置]

図1は、本技術の実施の形態における半導体レーザ駆動装置10の上面図の一例を示す図である。

[0020] この半導体レーザ駆動装置10は、ToFによる距離の測定を想定したものである。ToFは、ストラクチャードライトほどではないものの奥行き精

度が高く、また、暗い環境下でも問題なく動作可能という特徴を有する。他にも、装置構成の単純さや、コストなどにおいて、ストラクチャードライトやステレオカメラなどの他の方式と比べてメリットが多いと考えられる。

[0021] この半導体レーザ駆動装置10では、レーザドライバ200を内蔵する基板100の表面に、半導体レーザ300、フォトダイオード400および受動部品500がワイヤボンディングにより電気接続されて実装される。基板100としては、プリント配線板が想定される。

[0022] 半導体レーザ300は、化合物半導体のPN接合に電流を流すことにより、レーザ光を放射する半導体デバイスである。具体的には、垂直共振器面発光レーザ（VCSEL：Vertical Cavity Surface Emitting Laser）が想定される。ただし、裏面発光型、または、表面発光型の何れであってもよい。ここで、利用される化合物半導体としては、例えば、アルミニウムガリウム砒素（AlGaAs）、インジウムガリウム砒素リン（InGaAsP）、アルミニウムガリウムインジウムリン（AlGalnP）、ガリウムナイトライド（GaN）などが想定される。

[0023] レーザドライバ200は、半導体レーザ300を駆動するためのドライバ集積回路（IC：Integrated Circuit）である。このレーザドライバ200は、フェイスアップ状態で基板100に内蔵される。半導体レーザ300との間の電気接続については、配線インダクタンスを低減させる必要があるため、出来る限り短い配線長とすることが望ましい。この具体的数値については後述する。

[0024] フォトダイオード400は、光を検出するためのダイオードである。このフォトダイオード400は、半導体レーザ300の光強度を監視して、半導体レーザ300の出力を一定に維持するためのAPC制御（Automatic Power Control）に用いられる。

[0025] 受動部品500は、コンデンサおよび抵抗などの能動素子以外の回路部品である。この受動部品500には、半導体レーザ300を駆動するためのデカップリングコンデンサが含まれる。

[0026] 図2は、本技術の第1の実施の形態における半導体レーザ駆動装置10の断面図の一例を示す図である。

[0027] 上述のように、基板100はレーザドライバ200を内蔵し、その表面には半導体レーザ300などが実装される。基板100における半導体レーザ300とレーザドライバ200との間の接続は、接続ビア101を介して行われる。この接続ビア101を用いることにより、配線長を短くすることが可能となる。なお、接続ビア101は、特許請求の範囲に記載の接続配線の一例である。

[0028] 半導体レーザ300は、基板100にフリップチップ実装される。そのため、半導体レーザ300の接続端子部には、半田バンプ301が形成される。ただし、この接続端子部としては、銅(Cu)ピラーバンプ、金(Au)バンプなどの他の材料を用いてもよい。

[0029] 半導体レーザ300の接続端子部においては、接続信頼性を担保するためにアンダーフィルで埋める必要がある。この第1の実施の形態においては、MUF(Mold UnderFill: モールドアンダーフィル)610が用いられる。このMUF610は、特許請求の範囲に記載の封止部の一例である。

[0030] また、基板100の表面に実装された半導体レーザ300、フォトダイオード400および受動部品500は、MUF610によって囲まれる。したがって、MUF610によって半導体レーザ300の接続端子部のアンダーフィルが形成されるとともに、側壁部分が同時に形成されることになる。このMUF610の材料としては、例えば、熱硬化性樹脂が想定される。

[0031] MUF610によって囲まれた上面は、拡散板700によって覆われる。この拡散板700は、半導体レーザ300からのレーザ光を拡散させるための光学素子であり、ディフューザとも呼ばれる。

[0032] 図3は、本技術の実施の形態におけるレーザドライバ200と半導体レーザ300とのオーバーラップ量の定義を示す図である。

[0033] 上述のように、半導体レーザ300とレーザドライバ200との間の接続は接続ビア101を介して行われることを想定しているため、上面から見る

と両者は重なって配置されることになる。その一方で、半導体レーザ300の下面にはサーマルビアを設けることが望ましく、そのための領域を確保する必要もある。そこで、レーザドライバ200と半導体レーザ300の位置関係を明らかにするために、両者のオーバーラップ量を以下のように定義する。

[0034] 同図におけるaに示す配置では、上面から見て両者に重なる領域が存在しない。この場合のオーバーラップ量を0%と定義する。一方、同図におけるcに示す配置では、上面から見て半導体レーザ300の全てがレーザドライバ200と重なっている。この場合のオーバーラップ量を100%と定義する。

[0035] そして、同図におけるbに示す配置では、上面から見て半導体レーザ300の半分の領域がレーザドライバ200と重なっている。この場合のオーバーラップ量を50%と定義する。

[0036] この実施の形態では、上述の接続ビア101のための領域を設けるために、オーバーラップ量は0%よりも大きいことが望ましい。一方、半導体レーザ300の直下においてある程度の数のサーマルビア102を配置することを考慮すると、オーバーラップ量は50%以下であることが望ましい。したがって、オーバーラップ量を0%より大きく、50%以下とすることにより、配線インダクタンスを小さくするとともに、良好な放熱特性を得ることが可能となる。

[0037] [配線インダクタンス]

上述のように、半導体レーザ300とレーザドライバ200との間の接続においては、配線インダクタンスが問題となる。全ての導体には誘導成分があり、Tofシステムのような高周波領域では、極めて短いリード線のインダクタンスでも悪影響をおよぼすおそれがある。すなわち、高周波動作した際に、配線インダクタンスの影響によりレーザドライバ200から半導体レーザ300を駆動するための駆動波形が歪んでしまい、動作が不安定になるおそれがある。

[0038] ここで、配線インダクタンスを計算するための理論式について検討する。

例えば、長さL [mm]、半径R [mm]の円形断面を持つ直線リード線のインダクタンスIDC [μ H]は、自由空間において次式により表される。ただし、lnは自然対数を表す。

$$IDC = 0.0002L \cdot (\ln(2L/R) - 0.75)$$

[0039] また、例えば、長さL [mm]、幅W [mm]、厚さH [mm]のストリップ・ライン（基板配線パターン）のインダクタンスIDC [μ H]は、自由空間において次式により表される。

$$IDC = 0.0002L \cdot (\ln(2L/(W+H)) + 0.2235((W+H)/L) + 0.$$

5)

[0040] プリント配線板の内部に内蔵されたレーザドライバとプリント配線板の上部に電気接続された半導体レーザとの配線インダクタンス[nH]を試算したものが、図4および図5である。

[0041] 図4は、アディティブ法により配線パターンを形成した場合の、配線長Lおよび配線幅Wに対する配線インダクタンスの数値例を示す図である。アディティブ法とは、絶縁樹脂面の必要な部分にだけ銅を析出させて、パターン形成する方法である。

[0042] 図5は、サブトラクティブ法により配線パターンを形成した場合の、配線長Lおよび配線幅Wに対する配線インダクタンスの数値例を示す図である。サブトラクティブとは、銅張積層板の不要な部分をエッチングして、パターンを形成する方法である。

[0043] ToFシステムのような半導体レーザ駆動装置の場合、数百メガヘルツで駆動させることを想定すると、配線インダクタンスとしては0.5nH以下であることが望ましく、さらに0.3nH以下であることがより好ましい。したがって、上述の試算結果を考慮すると、半導体レーザ300とレーザドライバ200との間の配線長としては、0.5ミリメートル以下にすることが望ましく、さらに0.3ミリメートル以下であることがより好ましいと考えられる。

[0044] [製造方法]

図6および図7は、本技術の実施の形態のレーザドライバ200の製造過程において銅ランドおよび銅配線層（RDL：Redistribution Layer）を加工する工程の一例を示す図である。

[0045] まず、図6におけるaに示すように、半導体ウェハにおいて、例えばアルミニウムなどによるI/Oパッド210が形成される。そして、表面にSiNなどの保護絶縁層220が成膜され、I/Oパッド210の領域が開孔される。

[0046] 次に、図6におけるbに示すように、ポリイミド（PI：Polyimide）またはポリベンゾオキサゾール（PBO：Polybenzoxazole）による表面保護膜230が成膜され、I/Oパッド210の領域が開孔される。

[0047] 次に、図6におけるcに示すように、数十乃至百nm程度のチタンタングステン（TiW）、百乃至千nm程度の銅（Cu）を連続スパッタして密着層およびシード層240を形成する。ここで、密着層は、チタンタングステン（TiW）の他にクロム（Cr）、ニッケル（Ni）、チタン（Ti）、チタン銅（TiCu）、プラチナ（Pt）等の高融点金属やその合金を適用してもよい。また、シード層には、銅（Cu）の他にニッケル（Ni）、銀（Ag）、金（Au）、または、その合金を適用してもよい。

[0048] 次に、図7におけるdに示すように、電気接合用の銅ランドと銅配線層を形成するために、フォトレジスト250をパターニングする。具体的には、表面洗浄、レジスト塗布、乾燥、露光、現像の各工程によって形成する。

[0049] 次に、図7におけるeに示すように、密着層およびシード層240の上をめっき法により、電気接合用の銅ランドおよび銅配線層（RDL）260を形成する。ここで、めっき法としては、例えば、電解銅めっき法や電解ニッケルめっき法などを用いることができる。また、銅ランドの直径は50乃至100マイクロメートル程度、銅配線層の厚さは3乃至10マイクロメートル程度、銅配線層の最小幅は10マイクロメートル程度が望ましい。

[0050] 次に、図7におけるfに示すように、フォトレジスト250を除去し、半

導体チップの銅ランドおよび銅配線層（RDL）260をマスクして、ドライエッチングを行う。ここで、ドライエッチングは、例えば、アルゴンイオンビームを照射するイオンミリングを用いることができる。このドライエッチングにより、不要領域の密着層およびシード層240を選択的に除去することができ、銅ランドおよび銅配線層が各々分離される。なお、この不要領域の除去は、王水、硝酸第二セリウムアンモニウムや水酸化カリウムの水溶液等のウエットエッチングでも可能だが、銅ランドおよび銅配線層を構成する金属層のサイドエッチや厚み減少を考慮するとドライエッチングの方が望ましい。

[0051] 図8乃至図12は、本技術の実施の形態における基板100の製造工程の一例を示す図である。

[0052] まず、図8におけるaに示すように、支持板110に接着性樹脂層120を介して、極薄銅箔132とキャリア銅箔131の2層構造から成るピーラブル銅箔130を、ロールラミネートまたは積層プレスにより片面に熱圧着させる。

[0053] 支持板110は、無機材料や金属材料、樹脂材料等からなる基板を使用することができる。例えば、シリコン（Si）、ガラス、セラミック、銅、銅系合金、アルミニウム、アルミ合金、ステンレス、ポリイミド樹脂、エポキシ樹脂を使用することができる。

[0054] ピーラブル銅箔130は、厚さ2乃至5マイクロメートルの極薄銅箔132に、厚さ18乃至35マイクロメートルのキャリア銅箔131を真空密着したものを用いる。ピーラブル銅箔130としては、例えば、3FD-P3/35（古河サーキットフォイル株式会社製）、MT-18S5DH（三井金属鉱業株式会社製）等を用いることができる。

[0055] 接着性樹脂層120の樹脂材料としては、ガラス繊維の補強材入りの、エポキシ樹脂、ポリイミド樹脂、PPE樹脂、フェノール樹脂、PTFE樹脂、珪素樹脂、ポリブタジエン樹脂、ポリエステル樹脂、メラミン樹脂、ユリア樹脂、PPS樹脂、PPO樹脂などの有機樹脂を使用することができる。

また、補強材としては、ガラス繊維以外に、アラミド不織布やアラミド繊維、ポリエステル繊維などを用いることもできる。

[0056] 次に、図8におけるbに示すように、無電解銅めっき処理により、ピーラブル銅箔130の極薄銅箔132の表面に厚さ0.5乃至3マイクロメートルの（図示しない）めっき下地導電層を形成する。なお、この無電解銅めっき処理は、次に配線パターンを形成する電解銅めっきの下地の導電層を形成するものである。ただし、この無電解銅めっき処理を省略して、ピーラブル銅箔130に直接的に電解銅めっき用の電極を接触させて、ピーラブル銅箔130の上に直接的に電解銅めっき処理を施して、配線パターンを形成してもよい。

[0057] 次に、図8におけるcに示すように、支持板の表面に感光性レジストをロールラミネートで貼り付けて、配線パターン用のレジストパターン（ソルダーレジスト140）を形成する。この感光性レジストとしては、例えば、ドライフィルムのめっきレジストを用いることができる。

[0058] 次に、図8におけるdに示すように、電解銅めっき処理により、厚さ15マイクロメートル程度の配線パターン150を形成する。

[0059] 次に、図9におけるeに示すように、めっきレジストを剥離させる。そして、層間絶縁性樹脂を形成するための前処理として、配線パターン表面を粗化処理して、層間絶縁性樹脂と配線パターンの接着性を向上させる。なお、粗化処理は、酸化還元処理による黒化処理または過水硫酸系のソフトエッチング処理によって行うことができる。

[0060] 次に、図9におけるfに示すように、配線パターン上に層間絶縁性樹脂161を、ロールラミネートまたは積層プレスで熱圧着させる。例えば、厚さ45マイクロメートルのエポキシ樹脂をロールラミネートする。ガラスエポキシ樹脂を使う場合は、任意の厚さの銅箔を重ね合わせて、積層プレスで熱圧着させる。層間絶縁性樹脂161の樹脂材料としては、エポキシ樹脂、ポリイミド樹脂、PPE樹脂、フェノール樹脂、PTFE樹脂、珪素樹脂、ポリブタジエン樹脂、ポリエステル樹脂、メラミン樹脂、ユリア樹脂、PPS

樹脂、PPO樹脂などの有機樹脂を使用することができる。また、これらの樹脂単独でも、複数樹脂を混合あるいは化合物を作成するなどした樹脂の組み合わせも使用することができる。さらに、これらの材料に無機フィラーを含有させたり、ガラス繊維の補強材を混入させたりした層間絶縁性樹脂も使用することができる。

[0061] 次に、図9におけるgに示すように、層間電気接続用のビアホールをレーザ法またはフォトエッチング法により形成する。層間絶縁性樹脂161が熱硬化性樹脂の場合は、レーザ法によりビアホールを形成する。レーザ光としては、高調波YAGレーザやエキシマレーザなどの紫外線レーザ、炭酸ガスレーザなどの赤外線レーザを用いることができる。なお、レーザ光にてビアホールを形成した場合は、ビアホール底に薄い樹脂膜が残る場合があるため、デスマリア処理を行う。このデスマリア処理は、強アルカリにより樹脂を膨潤させ、クロム酸、過マンガン酸塩水溶液等の酸化剤を使用して樹脂を分解除去する。また、プラズマ処理や研磨材によるサンドブラスト処理にて除去することもできる。層間絶縁性樹脂161が感光性樹脂の場合は、フォトエッチング法によりビアホール170を形成する。つまり、マスクを通して、紫外線を用いて露光した後に現像することにより、ビアホール170を形成する。

[0062] 次に、粗化処理の後、ビアホール170の壁面および層間絶縁性樹脂161の表面に、無電解めっき処理を行う。次に、表面に無電解めっき処理した層間絶縁性樹脂161の面に感光性レジストをロールラミネートで貼り付ける。この場合の感光性レジストとしては、例えば、ドライフィルムの感光性めっきレジストフィルムを用いることができる。この感光性めっきレジストフィルムを露光した後に現像することにより、ビアホール170の部分および配線パターンの部分を開口しためっきレジストのパターンを形成する。次に、めっきレジストパターンの開口部分に、厚さ15マイクロメートルの電解銅めっき処理を施す。次に、めっきレジストを剥離し、層間絶縁性樹脂上に残っている無電解めっきを過水硫酸系のフラッシュエッチングなどで除去

することにより、図9におけるhに示すような銅めっきで充填したビアホール170と配線パターンを形成する。そして、同様の配線パターンの粗化工程と層間絶縁性樹脂162の形成工程を繰り返し行う。

[0063] 次に、図10におけるiに示すように、厚み約30乃至50マイクロメートルに薄化した銅ランドおよび銅配線層を加工済みのダイアタッチフィルム(Die Attach Film: DAF) 290が付いたレーザドライバ200をフェイスアップ状態で実装する。

[0064] 次に、図10におけるjに示すように、層間絶縁性樹脂163を、ロールラミネートまたは積層プレスで熱圧着させる。

[0065] 次に、図10におけるkおよび図11におけるlに示すように、これまでと同様のビアホール加工、デスマリア処理、粗化処理、無電解めっき処理、電解めっき処理を行う。なお、レーザドライバ200の銅ランドへの浅いビアホール171の加工と、1階層下の深いビアホール172の加工、デスマリア処理および粗化処理とは同時に行う。

[0066] ここで、浅いビアホール171は、銅めっきで充填したフィールドビアである。ビアのサイズおよび深さは、それぞれ20乃至30マイクロメートル程度である。また、ランドのサイズは、直径60乃至80マイクロメートル程度である。

[0067] 一方、深いビアホール172は、銅めっきをビア外側のみに施したいわゆるコンフォーマルビアである。ビアのサイズおよび深さは、それぞれ80乃至150マイクロメートル程度である。また、ランドのサイズは、直径150乃至200マイクロメートル程度である。なお、深いビアホール172は、レーザドライバ200の外形より100マイクロメートル程度の絶縁性樹脂を介して配置することが望ましい。

[0068] 次に、図11におけるmに示すように、これまでと同様の層間絶縁性樹脂を、ロールラミネートまたは積層プレスにより熱圧着させる。この際、コンフォーマルビアの内側が層間絶縁性樹脂で充填される。次に、これまでと同様のビアホール加工、デスマリア処理、粗化処理、無電解めっき処理、および

、電解めっき処理を行う。

[0069] 次に、図11におけるnに示すように、支持板110を、ピーラブル銅箔130のキャリア銅箔131と極薄銅箔132の界面より剥離させることによって、分離する。

[0070] 次に、図12におけるoに示すように、硫酸-過酸化水素系ソフトエッチングを用いて極薄銅箔132とめっき下地導電層を除去することにより、配線パターンが露出した部品内蔵基板を得ることができる。

[0071] 次に、図12におけるpに示すように、露出させた配線パターン上に、配線パターンのランド部分において開口部を有するパターンのソルダーレジスト180を印刷する。なお、ソルダーレジスト180は、フィルムタイプを用いて、ロールコーターによって形成することも可能である。次に、ソルダーレジスト180の開口部のランド部分に、無電解Niめっきを3マイクロメートル以上形成し、その上に無電解Auめっきを0.03マイクロメートル以上形成する。無電解Auめっきは1マイクロメートル以上形成してもよい。さらに、その上に半田をプリコートすることも可能である。または、ソルダーレジスト180の開口部に、電解Niめっきを3マイクロメートル以上形成し、その上に電解Auめっきを0.5マイクロメートル以上形成してもよい。さらに、ソルダーレジスト180の開口部に、金属めっき以外に、有機防錆皮膜を形成してもよい。

[0072] また、外部接続用のランドに、接続端子として、クリーム半田を印刷塗布して、半田ボールのBGA (Ball Grid Array) を搭載してもよい。また、この接続端子としては、銅コアボール、銅ピラーバンプ、または、ランドグリッドアレイ (LGA : Land Grid Array) などを用いてもよい。

[0073] このようにして製造された基板100の表面に、上述のように、半導体レーザ300、フォトダイオード400および受動部品500を実装し、MUF610および拡散板700を取り付ける。一般的には、集合基板状で行った後に外形をダイサーなどで加工して個片に分離する。

[0074] なお、上述の工程ではピーラブル銅箔130と支持板110を用いた例に

ついて説明したが、これらに代えて銅張積層板（CCL：Copper Clad Laminate）を用いることも可能である。また、部品を基板へ内蔵する製造方法は、基板にキャビティ形成して搭載する方法を用いてもよい。

[0075] 図13は、本技術の第1の実施の形態における半導体レーザ駆動装置10の製造工程の一例を示す図である。

[0076] 同図におけるaおよびbに示すように、半導体レーザ300を、マスリフロー（Mass Reflow：一括リフロー）、または、熱圧着ボンディング（Thermal Compression Bonding）により、基板100に実装する。

[0077] 次に、同図におけるcに示すように、半導体レーザ300の接続端子部の周囲、および、半導体レーザ駆動装置の側壁に該当する部分をMUF610により一体成形する。この場合の成形方法としては、トランスファーモールド方法、または、コンプレッションモールド方法の何れであってもよい。なお、半導体レーザ300の出射光面は、MUF610によって覆われない構造とする必要がある。そのため、金型を用いることにより、MUF610が充填されないように成形される。

[0078] 最後に、同図におけるdに示すように、拡散板700を取付ける。

[0079] このような工程により、MUF610を用いて半導体レーザ300の接続端子部を保護しつつ、半導体レーザ駆動装置10の外壁を同時に形成することができる。

[0080] このように、本技術の第1の実施の形態によれば、半導体レーザ300とレーザドライバ200との間の電気接続を、接続ビア101を介して行うことにより、配線インダクタンスを低減することができる。具体的には、両者間の配線長を0.5ミリメートル以下とすることにより、その配線インダクタンスを0.5ナノヘンリー以下にすることができる。また、半導体レーザ300とレーザドライバ200との間のオーバーラップ量を50%以下にすることにより、半導体レーザ300の直下においてある程度の数のサーマルビアを配置することができ、良好な放熱特性を得ることができる。また、MUF610を用いることにより、半導体レーザ300の接続端子部を保護しつ

つ、半導体レーザ駆動装置 10 の外壁を同時に形成することができる。

[0081] <2. 第2の実施の形態>

上述の第1の実施の形態では、半導体レーザ 300 の接続端子部に半田バンプ 301 を形成する例について説明したが、接続端子部の構造はこれに限定されない。この第2の実施の形態では、半導体レーザ 300 と基板 100 との接続をボンディングワイヤにより実現する例について説明する。なお、レーザドライバ 200 を内蔵する基板 100 自体は上述の第1の実施の形態と同様であるため、詳細な説明を省略する。

[0082] [半導体レーザ駆動装置]

図 14 は、本技術の第2の実施の形態における半導体レーザ駆動装置 10 の断面図の一例を示す図である。

[0083] 半導体レーザ 300 の接続端子部としては、ボンディングワイヤ 302 が形成される。これにより、半導体レーザ 300 と基板 100 の配線とが電氣的に接続される。

[0084] 基板 100 の表面に実装された半導体レーザ 300、フォトダイオード 400 および受動部品 500 は、モールド樹脂 620 によって囲まれる。この第2の実施の形態では、上述の第1の実施の形態とは異なり、半導体レーザ 300 と基板 100 との間にはアンダーフィルが形成されない。なお、モールド樹脂 620 は、特許請求の範囲に記載の封止部の一例である。

[0085] モールド樹脂 620 によって囲まれた上面は、拡散板 700 によって覆われる。

[0086] [製造方法]

図 15 は、本技術の第2の実施の形態における半導体レーザ駆動装置 10 の製造工程の一例を示す図である。

[0087] 同図における a および b に示すように、半導体レーザ 300 を基板 100 に導電性ペーストによりダイアタッチするとともに、ボンディングワイヤ 302 を形成する。これにより、半導体レーザ 300 と基板 100 の配線とが電氣的に接続される。

[0088] 次に、同図におけるcに示すように、半導体レーザ300の周囲、および、半導体レーザ駆動装置10の側壁に該当する部分を熱硬化性樹脂により一体成形する。この場合の成形方法としては、トランスファーモールド方法、または、コンプレッションモールド方法の何れであってもよい。

[0089] 最後に、同図におけるdに示すように、拡散板700を取付ける。

[0090] このような工程により、モールド樹脂620を用いてボンディングワイヤ302を保護しつつ、半導体レーザ駆動装置10の外壁を同時に形成することができる。

[0091] このように、本技術の第2の実施の形態によれば、配線インダクタンスを低減した半導体レーザ駆動装置10において、モールド樹脂620を用いてボンディングワイヤ302を保護しつつ、半導体レーザ駆動装置10の外壁を同時に形成することができる。

[0092] <3. 第3の実施の形態>

上述の第1の実施の形態では、MUF610を用いて半導体レーザ駆動装置10の外壁の形成と、半導体レーザ300の接続端子部の保護とを同時に行っていたが、両者を個別に形成することも可能である。この第3の実施の形態では、キャピラリーアンダーフィルを利用した場合の例について説明する。なお、レーザドライバ200を内蔵する基板100自体は上述の第1の実施の形態と同様であるため、詳細な説明を省略する。

[0093] [半導体レーザ駆動装置]

図16は、本技術の第3の実施の形態における半導体レーザ駆動装置10の断面図の一例を示す図である。

[0094] 半導体レーザ300の接続端子部には、上述の第1の実施の形態と同様に、半田バンプ301が形成される。また、同様に、この接続端子部としては、銅(Cu)ピラーバンプ、金(Au)バンプなどの他の材料を用いてもよい。

[0095] 半導体レーザ300の接続端子部は、CUF(Capillary UnderFill: キャピラリーアンダーフィル)630によって囲まれる。このCUF630の材

料としては、例えば、熱硬化性樹脂が想定される。なお、CUF630は、特許請求の範囲に記載の封止部の一例である。

[0096] 基板100の表面に実装された半導体レーザ300の周囲には、側壁600が形成される。側壁600によって囲まれた上面は、拡散板700によって覆われる。

[0097] [製造方法]

図17は、本技術の第3の実施の形態における半導体レーザ駆動装置10の製造工程の一例を示す図である。

[0098] 同図におけるaおよびbに示すように、半導体レーザ300を、マスリフロー、または、熱圧着ボンディングにより、基板100に実装する。

[0099] 次に、同図におけるcに示すように、CUF630を塗布する。アンダーフィル樹脂は毛細管現象を利用して半導体レーザ300と基板100の隙間の奥まで進行し、半導体レーザ300と基板100の接合面を樹脂封止する。その後、CUF630のアンダーフィル樹脂が熱硬化により固まるため、そのアンダーフィル樹脂をキュアするステップが設けられる。

[0100] 次に、同図におけるdに示すように、半導体レーザ300の周囲、および、半導体レーザ駆動装置10の側壁600に該当する部分を熱硬化性樹脂により一体成形する。この場合の成形方法としては、トランスファーモールド方法、または、コンプレッションモールド方法の何れであってもよい。また、予め別体で形成した側壁を貼り付けるようにしてもよい。その後、側壁600の上に拡散板700を取付ける。

[0101] このような工程により、CUF630を用いて半導体レーザ300の接続端子部を保護する構造とは別に、側壁600により半導体レーザ駆動装置10の外壁を形成することができる。

[0102] このように、本技術の第3の実施の形態によれば、配線インダクタンスを低減した半導体レーザ駆動装置10において、CUF630により半導体レーザ300の接続端子部を保護することができる。

[0103] <4. 適用例>

〔電子機器〕

図18は、本技術の実施の形態の適用例である電子機器800のシステム構成例を示す図である。

- [0104] この電子機器800は、上述の実施の形態による半導体レーザ駆動装置10を搭載した携帯端末である。この電子機器800は、撮像部810と、半導体レーザ駆動装置820と、シャッターボタン830と、電源ボタン840と、制御部850と、記憶部860と、無線通信部870と、表示部880と、バッテリー890とを備える。
- [0105] 撮像部810は、被写体を撮像するイメージセンサである。半導体レーザ駆動装置820は、上述の実施の形態による半導体レーザ駆動装置10である。
- [0106] シャッターボタン830は、撮像部810における撮像タイミングを電子機器800の外部から指示するためのボタンである。電源ボタン840は、電子機器800の電源のオンオフを電子機器800の外部から指示するためのボタンである。
- [0107] 制御部850は、電子機器800の全体の制御を司る処理部である。記憶部860は、電子機器800の動作に必要なデータやプログラムを記憶するメモリである。無線通信部870は、電子機器800の外部との無線通信を行うものである。表示部880は、画像等を表示するディスプレイである。バッテリー890は、電子機器800の各部に電源を供給する電源供給源である。
- [0108] 撮像部810、半導体レーザ駆動装置820を制御する発光制御信号の特定の位相（例えば、立上りタイミング）を0度として、0度から180度までの受光量をQ1として検出し、180度から360度までの受光量をQ2として検出する。また、撮像部810は、90度から270度までの受光量をQ3として検出し、270度から90度までの受光量をQ4として検出する。制御部850は、これらの受光量Q1乃至Q4から、次式により物体との距離dを演算し、表示部880に表示する。

$$d = (c / 4 \pi f) \times \arctan \{ (Q3 - Q4) / (Q1 - Q2) \}$$

- [0109] 上式において距離 d の単位は、例えば、メートル (m) である。 c は光速であり、その単位は、例えば、メートル毎秒 (m/s) である。 \arctan は、正接関数の逆関数である。「 $(Q3 - Q4) / (Q1 - Q2)$ 」の値は、照射光と反射光との位相差を示す。 π は、円周率を示す。また、 f は照射光の周波数であり、その単位は、例えば、メガヘルツ (MHz) である。
- [0110] 図 19 は、本技術の実施の形態の適用例である電子機器 800 の外観構成例を示す図である。
- [0111] この電子機器 800 は、筐体 801 に収められ、側面に電源ボタン 840 を備え、表面に表示部 880 およびシャッターボタン 830 を備える。また、裏面には撮像部 810 および半導体レーザ駆動装置 820 の光学領域が設けられる。
- [0112] これにより、表示部 880 には、通常の撮像画像 881 を表示するだけでなく、ToF を利用した測距結果に応じた奥行画像 882 を表示することができる。
- [0113] なお、この適用例では、電子機器 800 として、スマートフォンのような携帯端末について例示したが、電子機器 800 はこれに限定されるものではなく、例えばデジタルカメラやゲーム機やウェアラブル機器などであってもよい。
- [0114] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。
- [0115] なお、本明細書に記載された効果はあくまで例示であって、限定されるも

のではなく、また、他の効果があってもよい。

[0116] なお、本技術は以下のような構成もとることができる。

- (1) レーザドライバを内蔵する基板と、
前記基板の一方の面に実装された半導体レーザと、
前記レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線と、
前記基板に対する前記半導体レーザの接続端子部を封止する封止部とを具備する半導体レーザ駆動装置。
- (2) 前記封止部は、前記半導体レーザを含む領域を囲う外壁を形成する前記(1)に記載の半導体レーザ駆動装置。
- (3) 前記半導体レーザの前記接続端子部にはバンプが形成され、
前記封止部は、前記バンプを含む領域を覆うモールドアンダーフィルである
前記(2)に記載の半導体レーザ駆動装置。
- (4) 前記半導体レーザの前記接続端子部にはボンディングワイヤが形成され、
前記封止部は、前記ボンディングワイヤを含む領域を覆うモールド樹脂である
前記(2)に記載の半導体レーザ駆動装置。
- (5) 前記外壁に囲まれた領域の上方を覆う拡散板をさらに具備する前記(2)に記載の半導体レーザ駆動装置。
- (6) 前記半導体レーザの出射光面は、前記封止部によって覆われない構造である
前記(1)から(5)のいずれかに記載の半導体レーザ駆動装置。
- (7) 前記封止部は、キャピラリーアンダーフィルである
前記(1)に記載の半導体レーザ駆動装置。
- (8) 前記接続配線は、0.5ミリメートル以下の長さを備える
前記(1)から(7)のいずれかに記載の半導体レーザ駆動装置。

(9) 前記接続配線は、前記基板に設けられる接続ビアを介する
前記(1)から(8)のいずれかに記載の半導体レーザ駆動装置。

(10) 前記半導体レーザは、その一部が前記レーザドライバの上方に重ね
て配置される

前記(1)から(9)のいずれかに記載の半導体レーザ駆動装置。

(11) 前記半導体レーザは、その面積の50%以下の部分が前記レーザド
ライバの上方に重ねて配置される

前記(10)に記載の半導体レーザ駆動装置。

(12) レーザドライバを内蔵する基板と、

前記基板の一方の面に実装された半導体レーザと、

前記レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配
線インダクタンスにより電気接続する接続配線と、

前記基板に対する前記半導体レーザの接続端子部を封止する封止部と
を具備する電子機器。

(13) 支持板の上面にレーザドライバを形成する手順と、

前記レーザドライバの接続配線を形成して前記レーザドライバを内蔵する
基板を形成する手順と、

前記基板の一方の面に半導体レーザを実装して前記接続配線を介して前記
レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配線イン
ダクタンスにより電気接続する接続配線を形成する手順と、

前記基板に対する前記半導体レーザの接続端子部を封止する封止部を形成
する手順と

を具備する半導体レーザ駆動装置の製造方法。

符号の説明

- [0117] 10 半導体レーザ駆動装置
100 基板
101 接続ビア
110 支持板

- 1 2 0 接着性樹脂層
- 1 3 0 ピーラブル銅箔
- 1 3 1 キャリア銅箔
- 1 3 2 極薄銅箔
- 1 4 0 ソルダーレジスト
- 1 5 0 配線パターン
- 1 6 1～1 6 3 層間絶縁性樹脂
- 1 7 0～1 7 2 ビアホール
- 1 8 0 ソルダーレジスト
- 2 0 0 レーザドライバ
- 2 1 0 I/Oパッド
- 2 2 0 保護絶縁層
- 2 3 0 表面保護膜
- 2 4 0 密着層およびシード層
- 2 5 0 フォトレジスト
- 2 6 0 銅ランドおよび銅配線層 (RDL)
- 2 9 0 ダイアタッチフィルム (DAF)
- 3 0 0 半導体レーザ
- 3 0 1 半田バンプ
- 3 0 2 ボンディングワイヤ
- 4 0 0 フォトダイオード
- 5 0 0 受動部品
- 6 0 0 側壁
- 6 1 0 MUF (Mold UnderFill)
- 6 2 0 モールド樹脂
- 6 3 0 CUF (Capillary UnderFill)
- 7 0 0 拡散板
- 8 0 0 電子機器

- 801 筐体
- 810 撮像部
- 820 半導体レーザー駆動装置
- 830 シャッターボタン
- 840 電源ボタン
- 850 制御部
- 860 記憶部
- 870 無線通信部
- 880 表示部
- 890 バッテリー

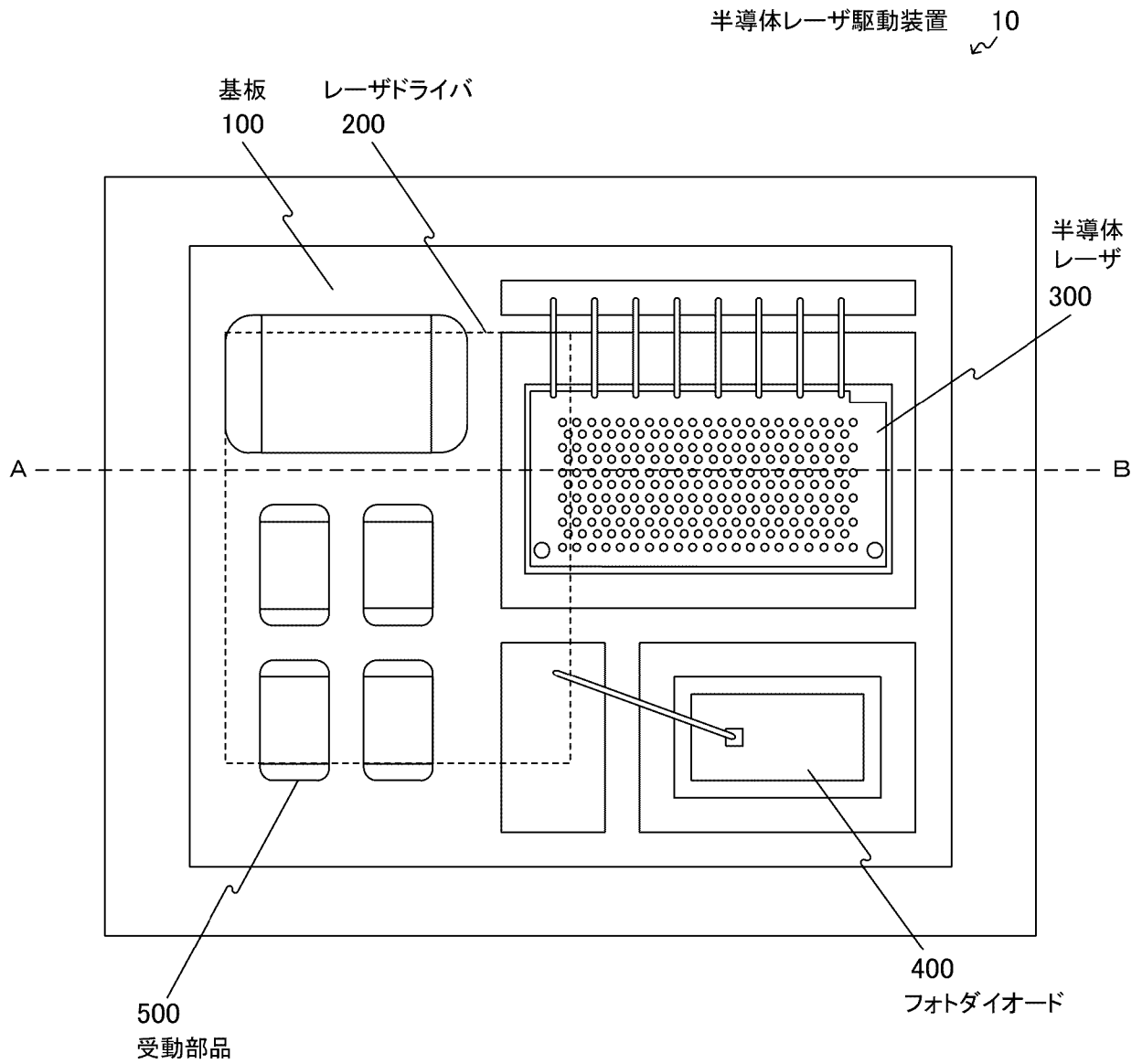
請求の範囲

- [請求項1] レーザドライバを内蔵する基板と、
前記基板の一方の面に実装された半導体レーザと、
前記レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線と、
前記基板に対する前記半導体レーザの接続端子部を封止する封止部と
を具備する半導体レーザ駆動装置。
- [請求項2] 前記封止部は、前記半導体レーザを含む領域を囲う外壁を形成する
請求項1記載の半導体レーザ駆動装置。
- [請求項3] 前記半導体レーザの前記接続端子部にはバンプが形成され、
前記封止部は、前記バンプを含む領域を覆うモールドアンダーフィルである
請求項2記載の半導体レーザ駆動装置。
- [請求項4] 前記半導体レーザの前記接続端子部にはボンディングワイヤが形成され、
前記封止部は、前記ボンディングワイヤを含む領域を覆うモールド樹脂である
請求項2記載の半導体レーザ駆動装置。
- [請求項5] 前記外壁に囲まれた領域の上方を覆う拡散板をさらに具備する請求項2記載の半導体レーザ駆動装置。
- [請求項6] 前記半導体レーザの出射光面は、前記封止部によって覆われない構造である
請求項1記載の半導体レーザ駆動装置。
- [請求項7] 前記封止部は、キャピラリーアンダーフィルである
請求項1記載の半導体レーザ駆動装置。
- [請求項8] 前記接続配線は、0.5ミリメートル以下の長さを備える
請求項1記載の半導体レーザ駆動装置。

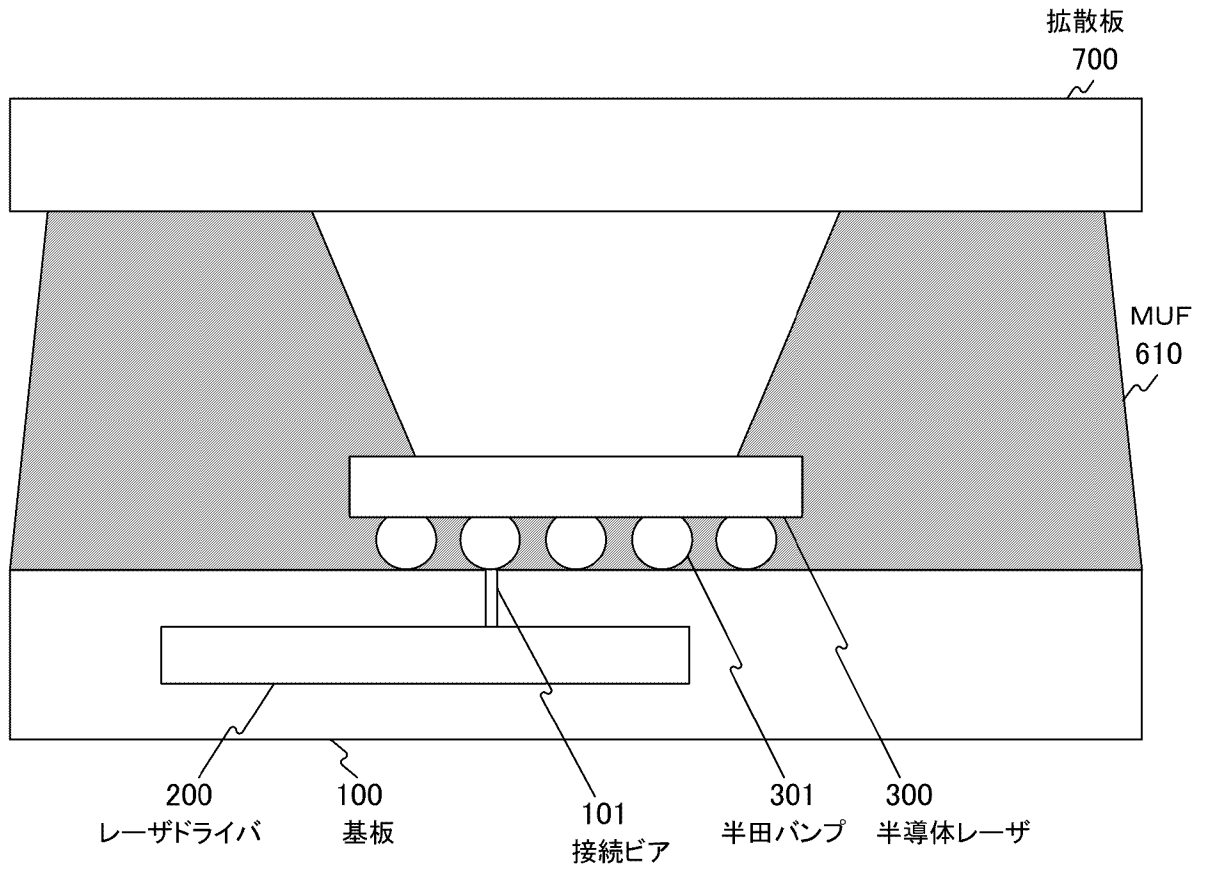
- [請求項9] 前記接続配線は、前記基板に設けられる接続ビアを介する請求項1記載の半導体レーザ駆動装置。
- [請求項10] 前記半導体レーザは、垂直共振器面発光レーザ（VCSEL：Vertical Cavity Surface Emitting Laser）である請求項1記載の半導体レーザ駆動装置。
- [請求項11] 前記半導体レーザは、その一部が前記レーザドライバの上方に重ねて配置される請求項1記載の半導体レーザ駆動装置。
- [請求項12] 前記半導体レーザは、その面積の50%以下の部分が前記レーザドライバの上方に重ねて配置される請求項1記載の半導体レーザ駆動装置。
- [請求項13] レーザドライバを内蔵する基板と、
前記基板の一方の面に実装された半導体レーザと、
前記レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線と、
前記基板に対する前記半導体レーザの接続端子部を封止する封止部と
を具備する電子機器。
- [請求項14] 支持板の上面にレーザドライバを形成する手順と、
前記レーザドライバの接続配線を形成して前記レーザドライバを内蔵する基板を形成する手順と、
前記基板の一方の面に半導体レーザを実装して前記接続配線を介して前記レーザドライバと前記半導体レーザとを0.5ナノヘンリー以下の配線インダクタンスにより電気接続する接続配線を形成する手順と、
前記基板に対する前記半導体レーザの接続端子部を封止する封止部を形成する手順と
を具備する半導体レーザ駆動装置の製造方法。

- [請求項15] レーザドライバを内蔵する基板と、
前記レーザドライバと重なるように前記基板の一方の面に実装される半導体レーザと、
前記基板と前記半導体レーザの間に配置される半田バンプと、
前記半田バンプを覆い、樹脂を含む封止部と
を具備する半導体レーザ駆動装置。
- [請求項16] 前記半導体レーザは、垂直共振器面発光レーザ（VCSEL：Vertical Cavity Surface Emitting Laser）である請求項15記載の半導体レーザ駆動装置。
- [請求項17] 前記基板の前記一方の面において前記半導体レーザを含む領域を囲う側壁をさらに具備する
請求項15記載の半導体レーザ駆動装置。
- [請求項18] 前記側壁に囲まれた領域の上方を覆う拡散板をさらに具備する請求項17記載の半導体レーザ駆動装置。
- [請求項19] 前記封止部は、前記半導体レーザを含む領域を囲う外壁を形成し、
前記外壁によって囲まれた上面を覆う拡散板をさらに具備する請求項15記載の半導体レーザ駆動装置。

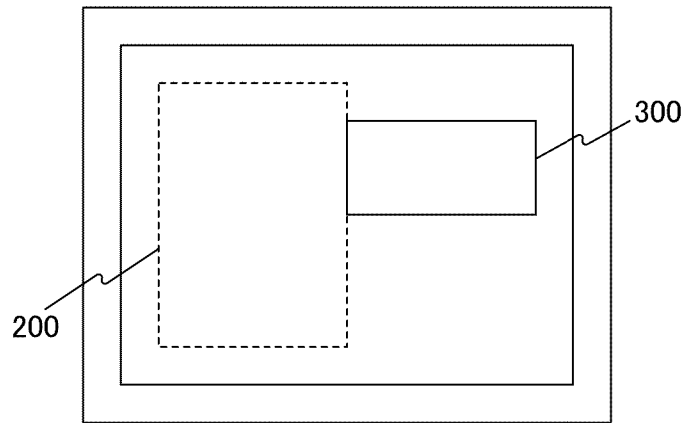
[図1]



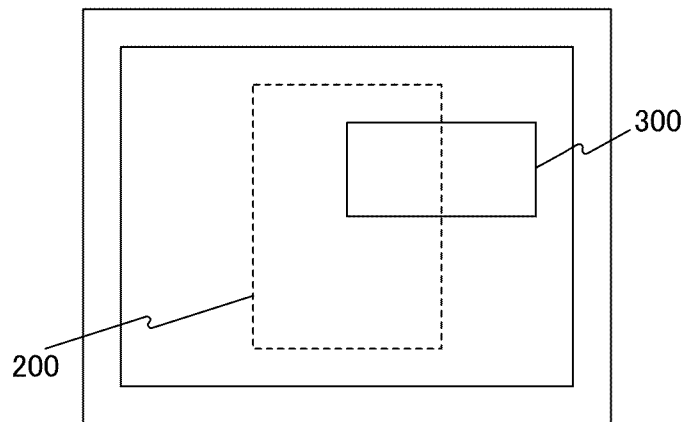
[図2]



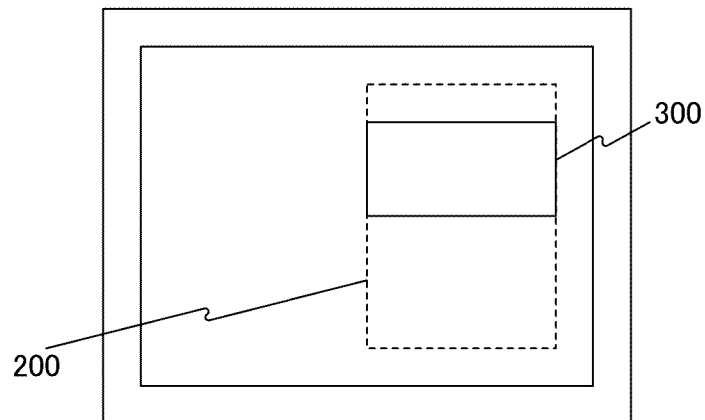
[図3]



a オーバラップ:0%



b オーバラップ:50%



c オーバラップ:100%

[図4]

アディティブ法(H=15 μ m)

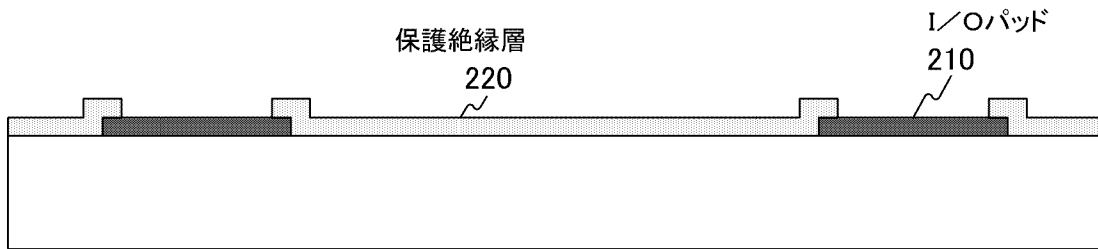
		L				
		0.3mm	0.5mm	1mm	2mm	3mm
W	0.015mm	0.21	0.40	0.94	2.16	3.48
	0.05mm	0.16	0.33	0.79	1.85	3.02
	0.1mm	0.13	0.27	0.68	1.63	2.69
	0.2mm	0.09	0.21	0.56	1.39	2.33
	0.3mm	0.07	0.17	0.48	1.24	2.11

[図5]

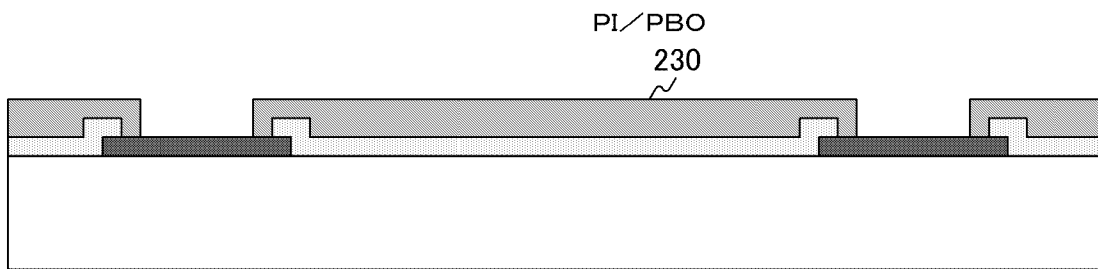
サブトラクティブ法(H=35 μ m)

		L				
		0.3mm	0.5mm	1mm	2mm	3mm
W	0.035mm	0.16	0.32	0.77	1.82	2.98
	0.05mm	0.15	0.30	0.73	1.75	2.86
	0.1mm	0.12	0.25	0.65	1.57	2.59
	0.2mm	0.09	0.20	0.54	1.35	2.27
	0.3mm	0.07	0.17	0.47	1.22	2.07

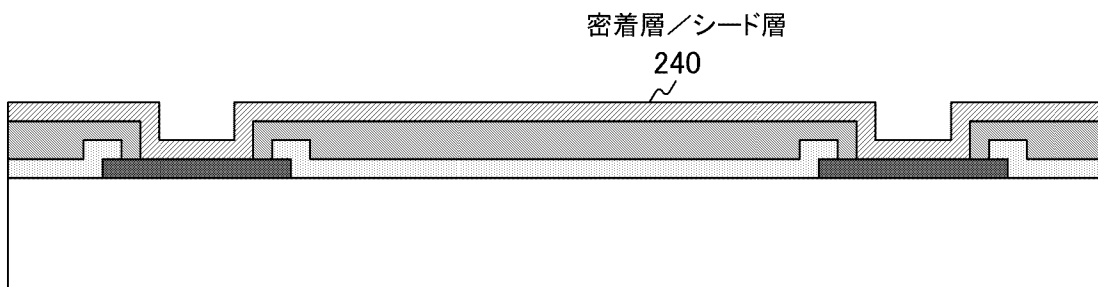
[図6]



a

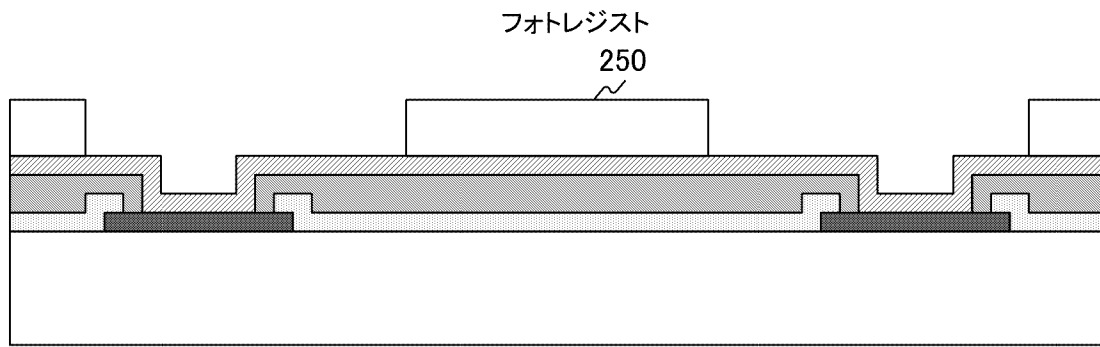


b

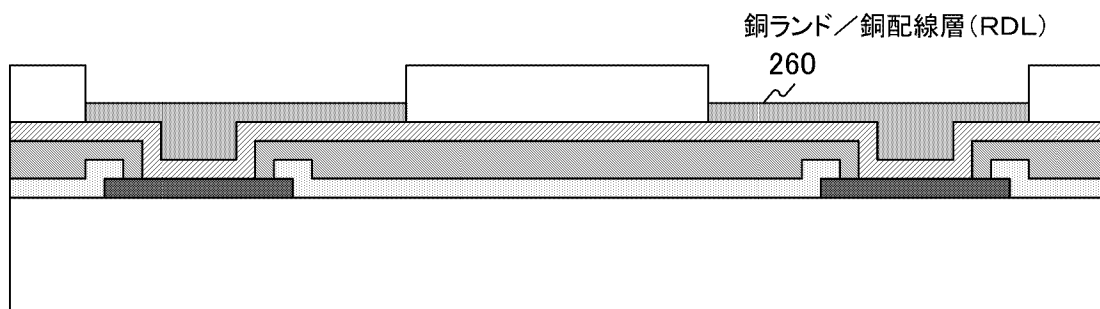


c

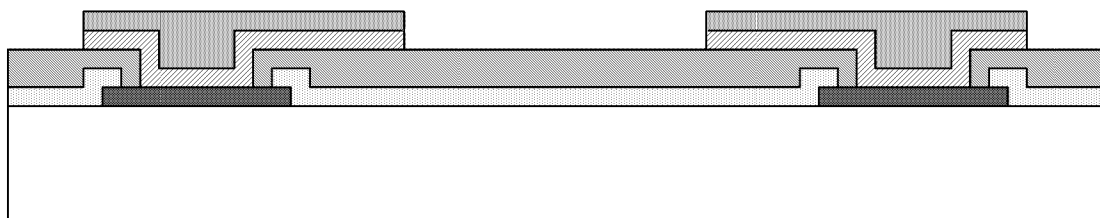
[図7]



d

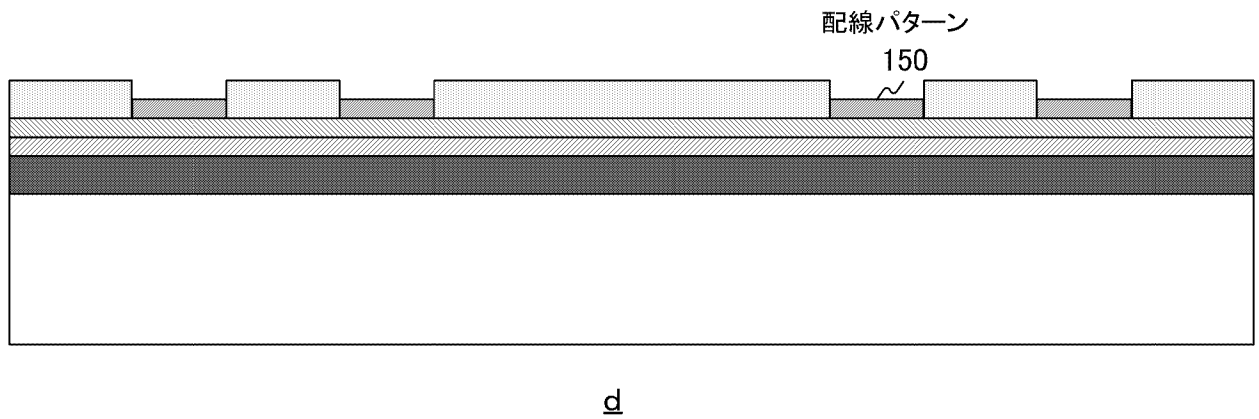
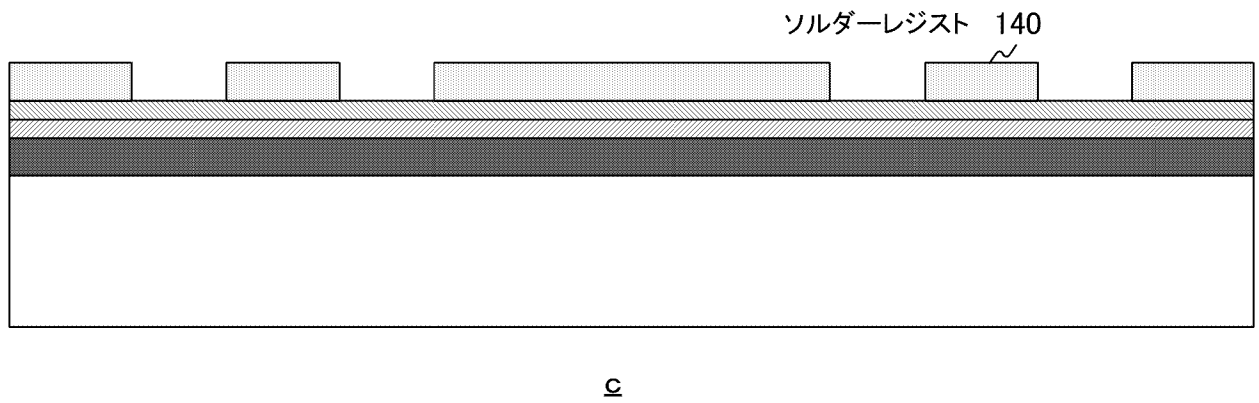
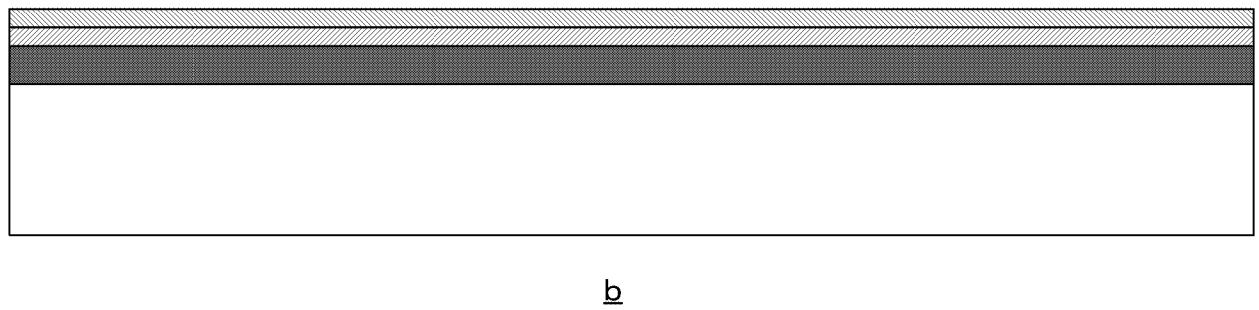
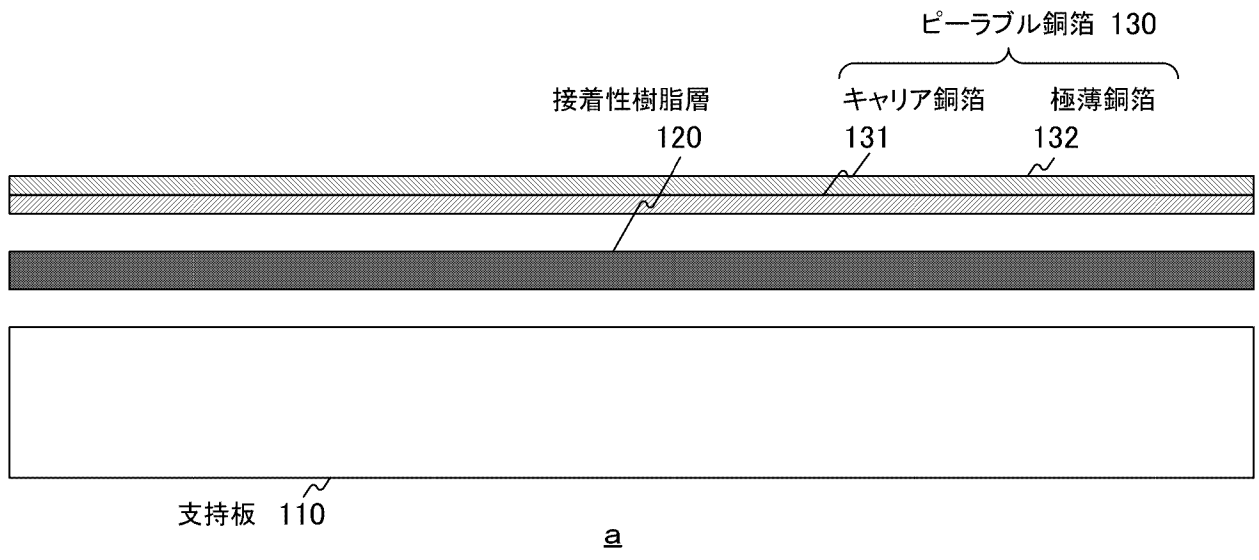


e

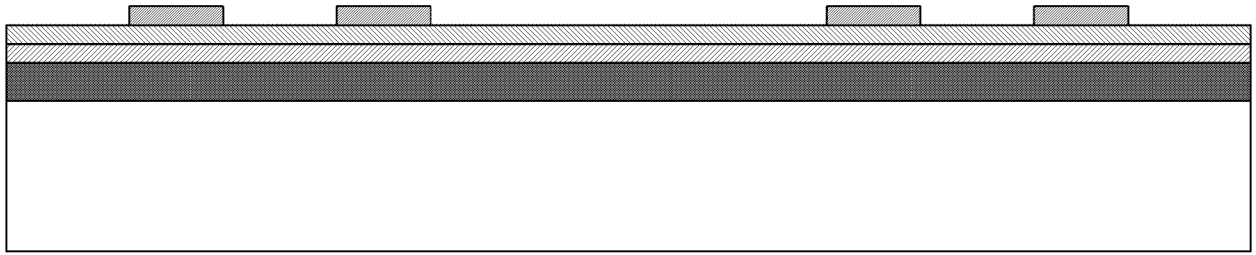


f

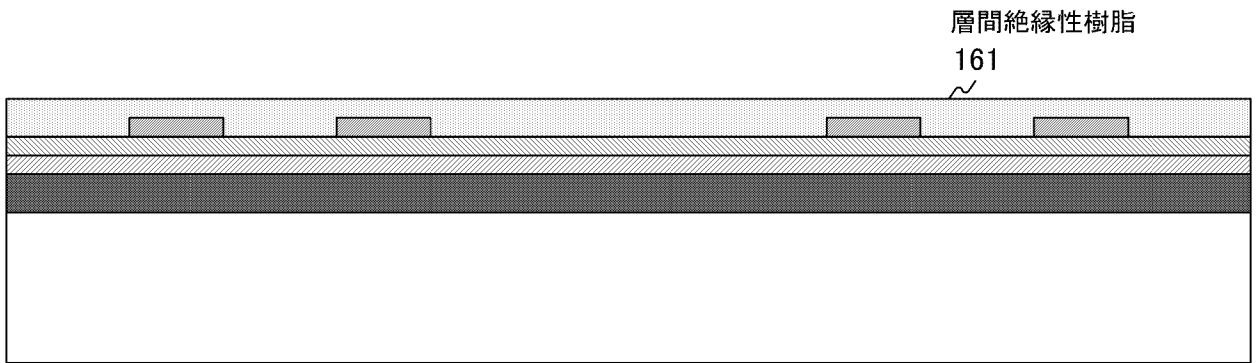
[図8]



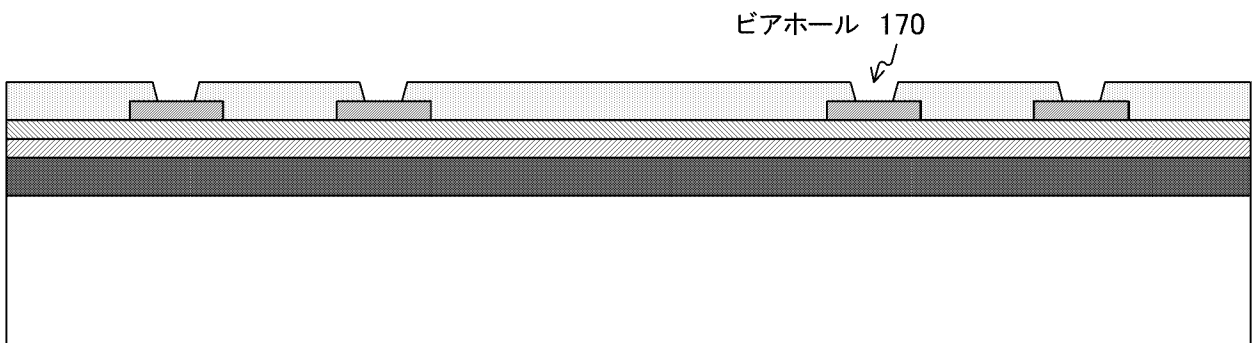
[図9]



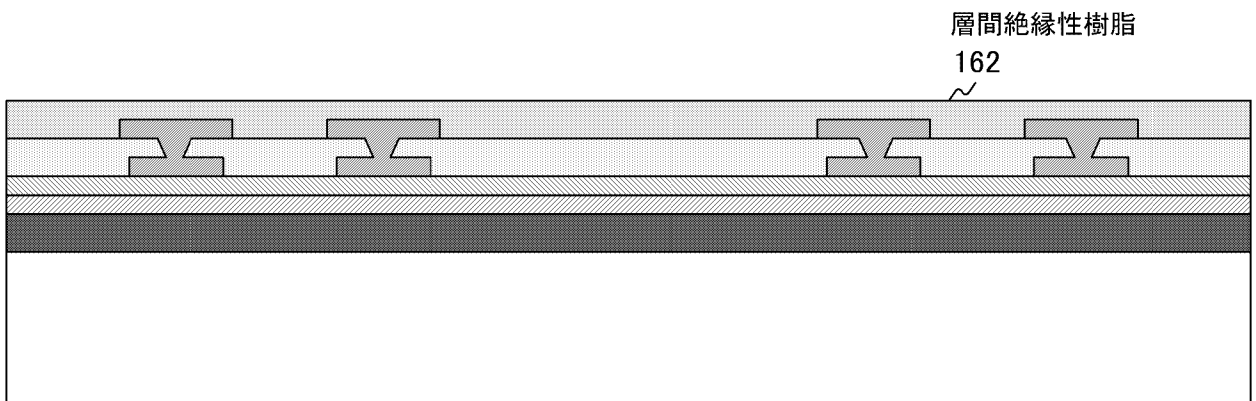
e



f

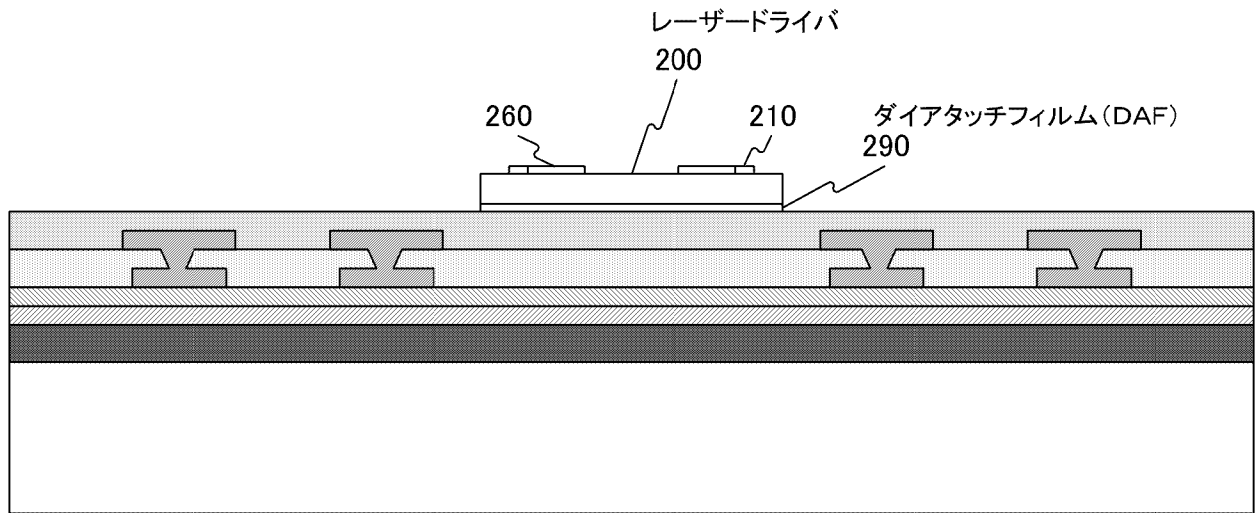


g

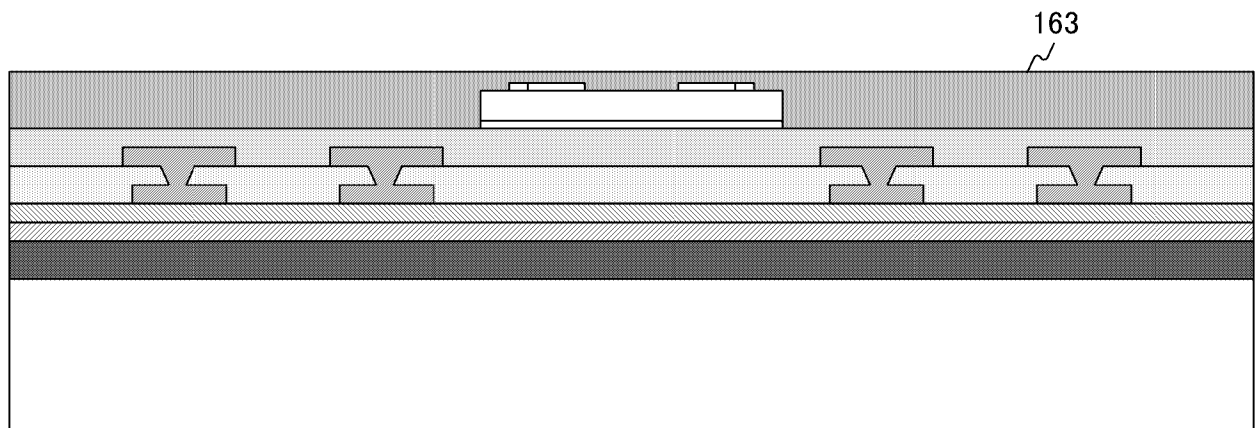


h

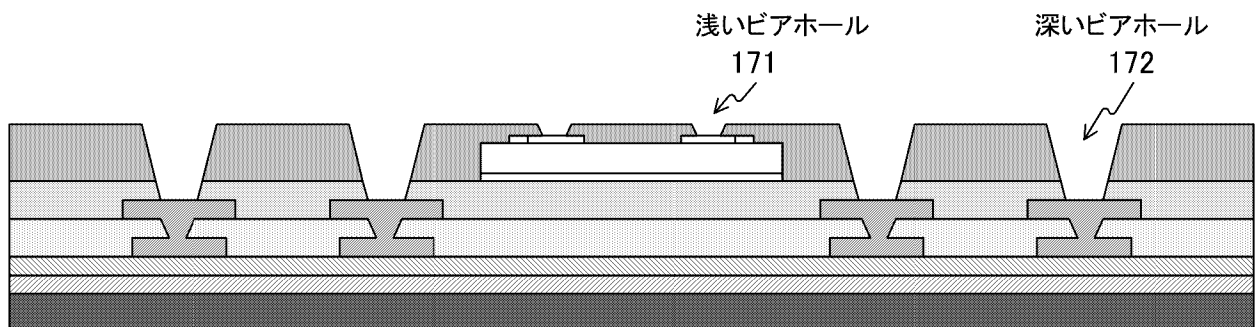
[図10]



i

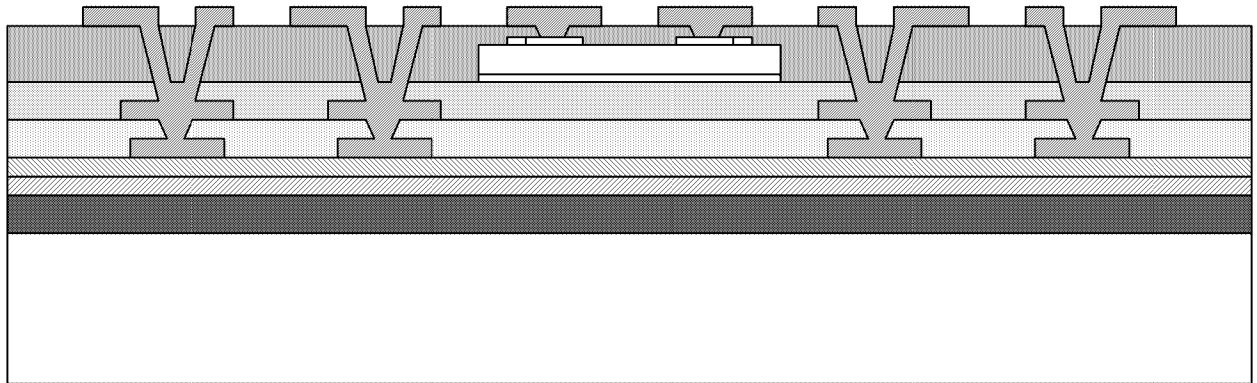


i

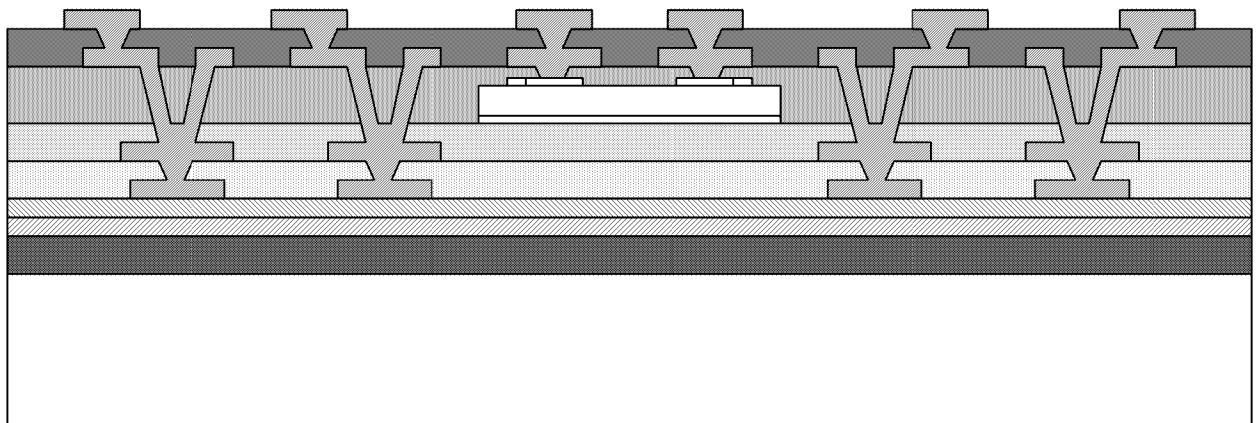


k

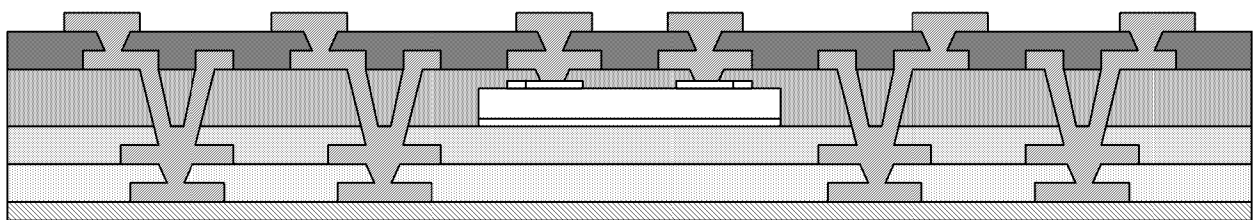
[図11]



l

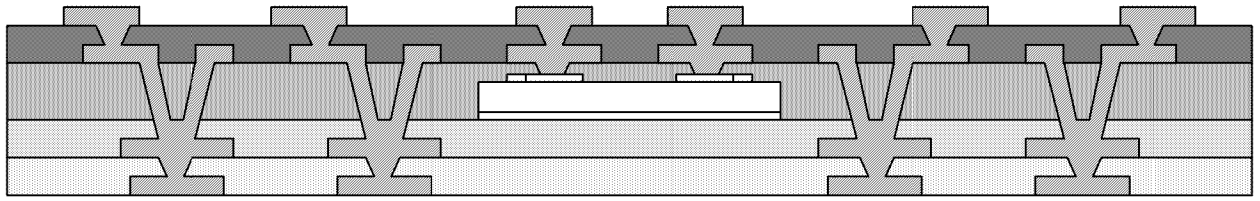


m

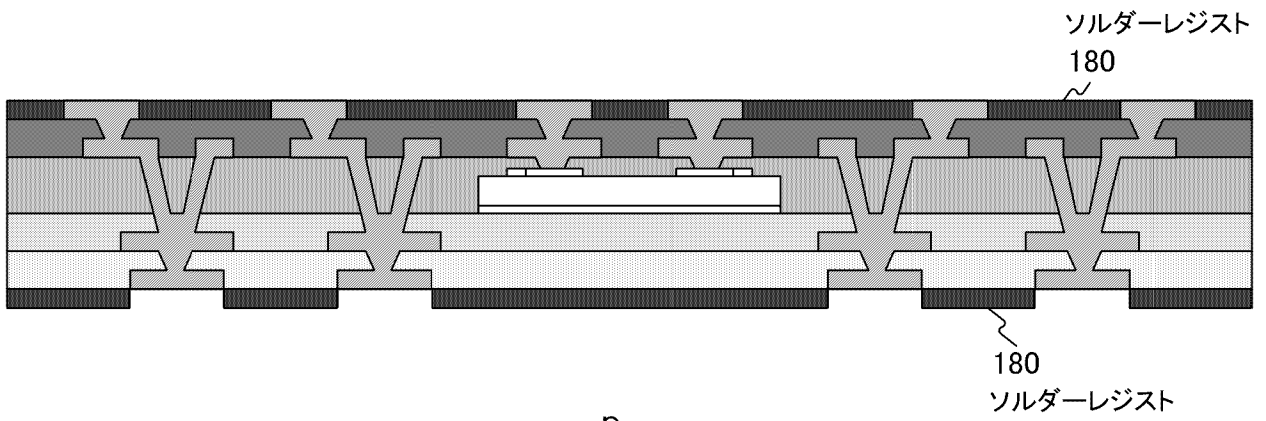


n

[図12]

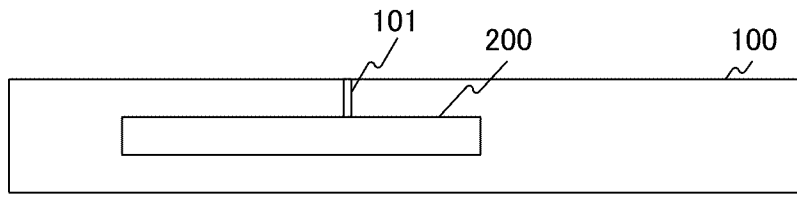


o

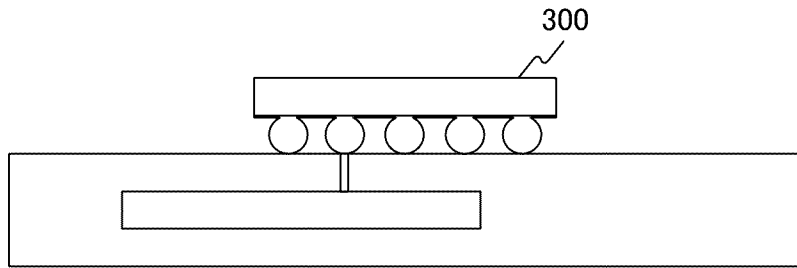


p

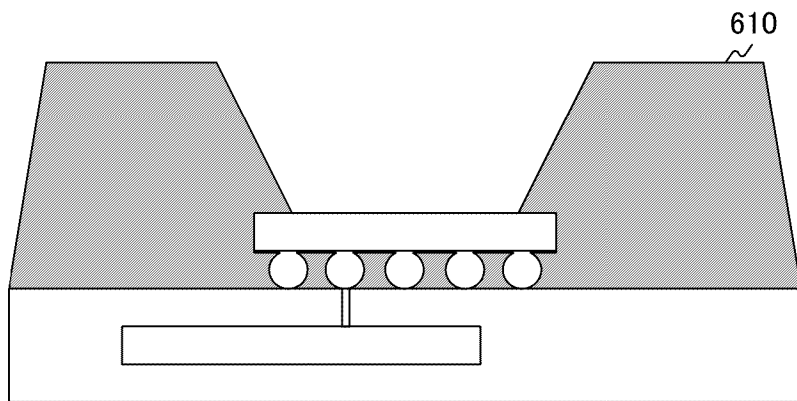
[図13]



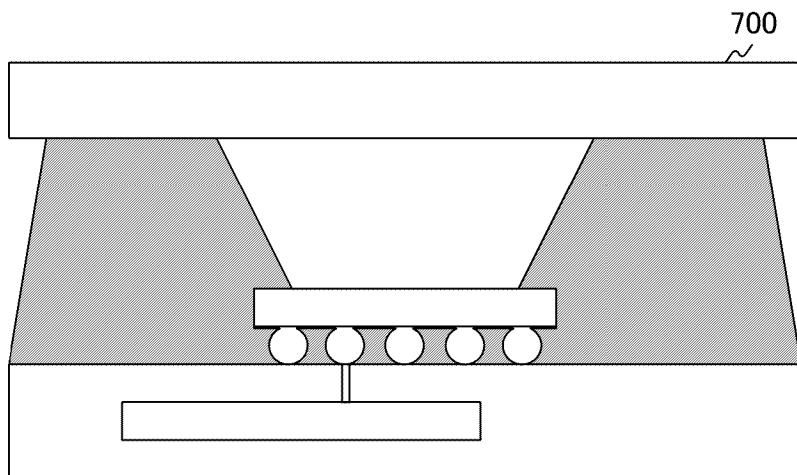
a



b

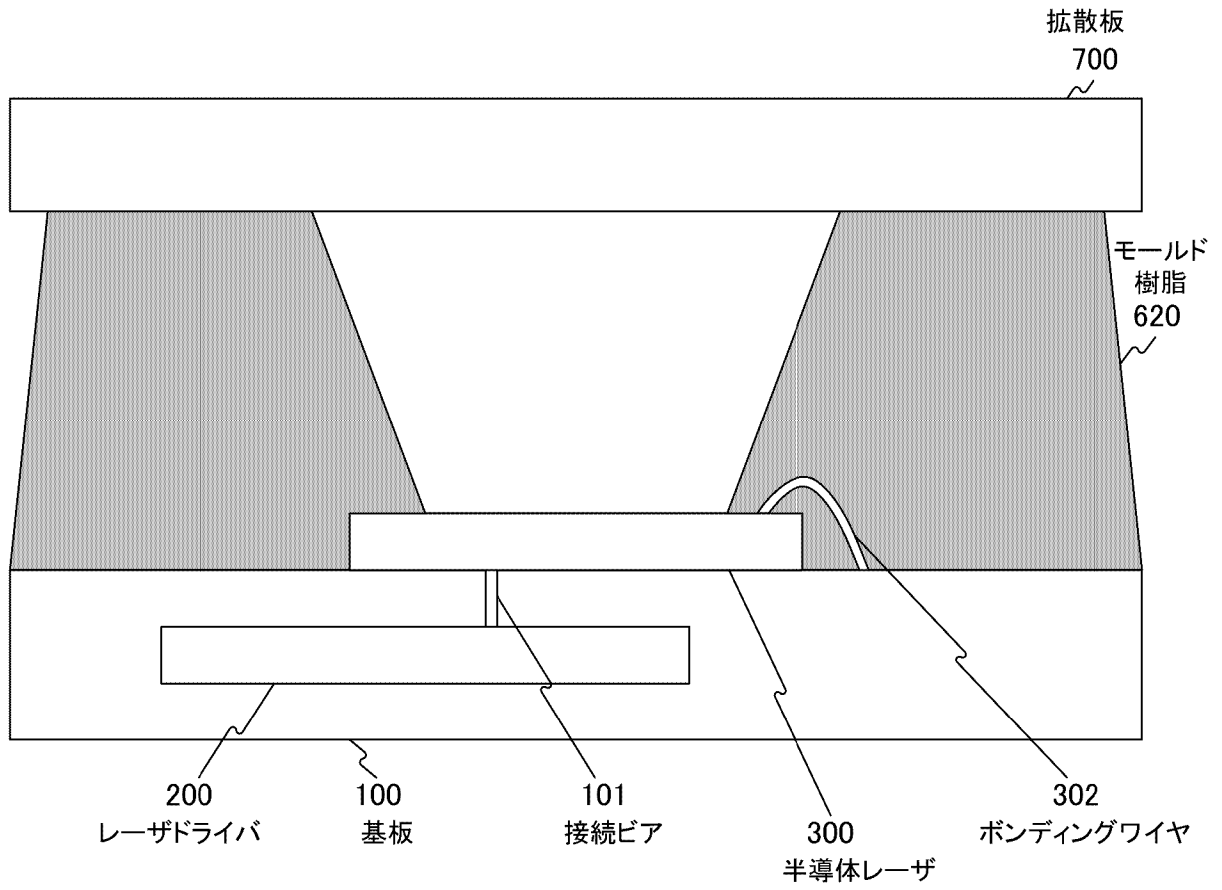


c

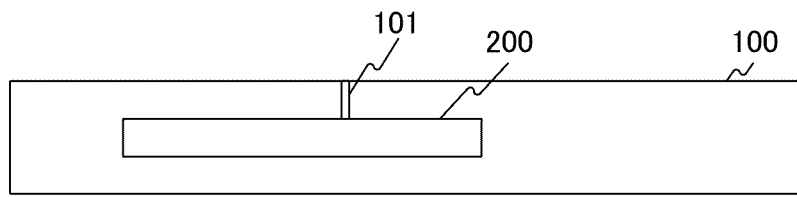


d

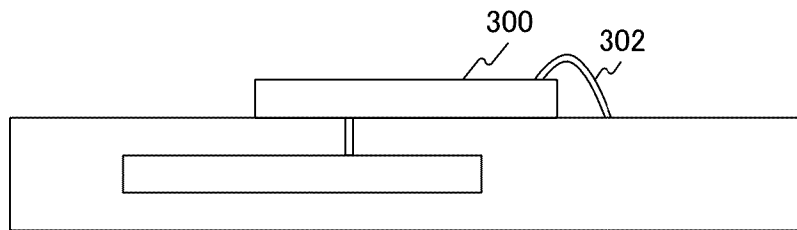
[図14]



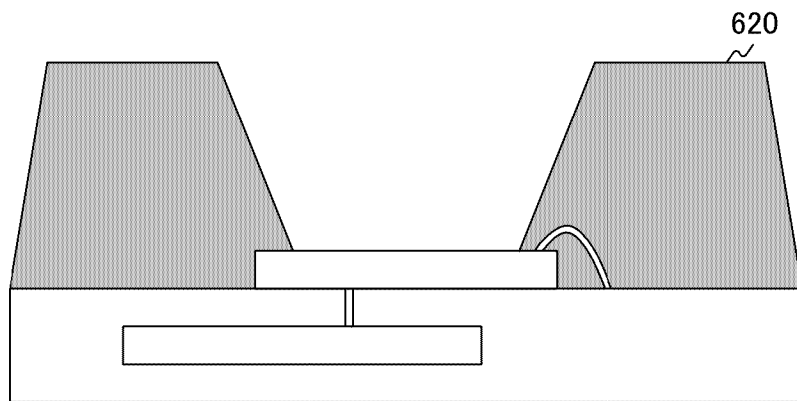
[図15]



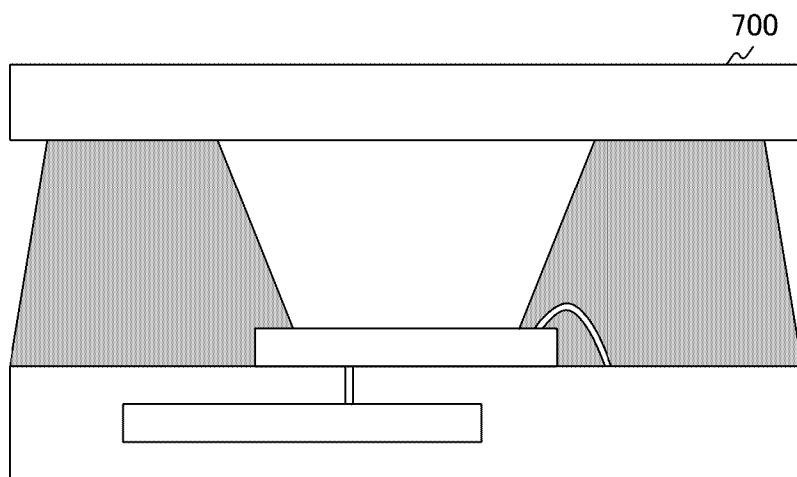
a



b

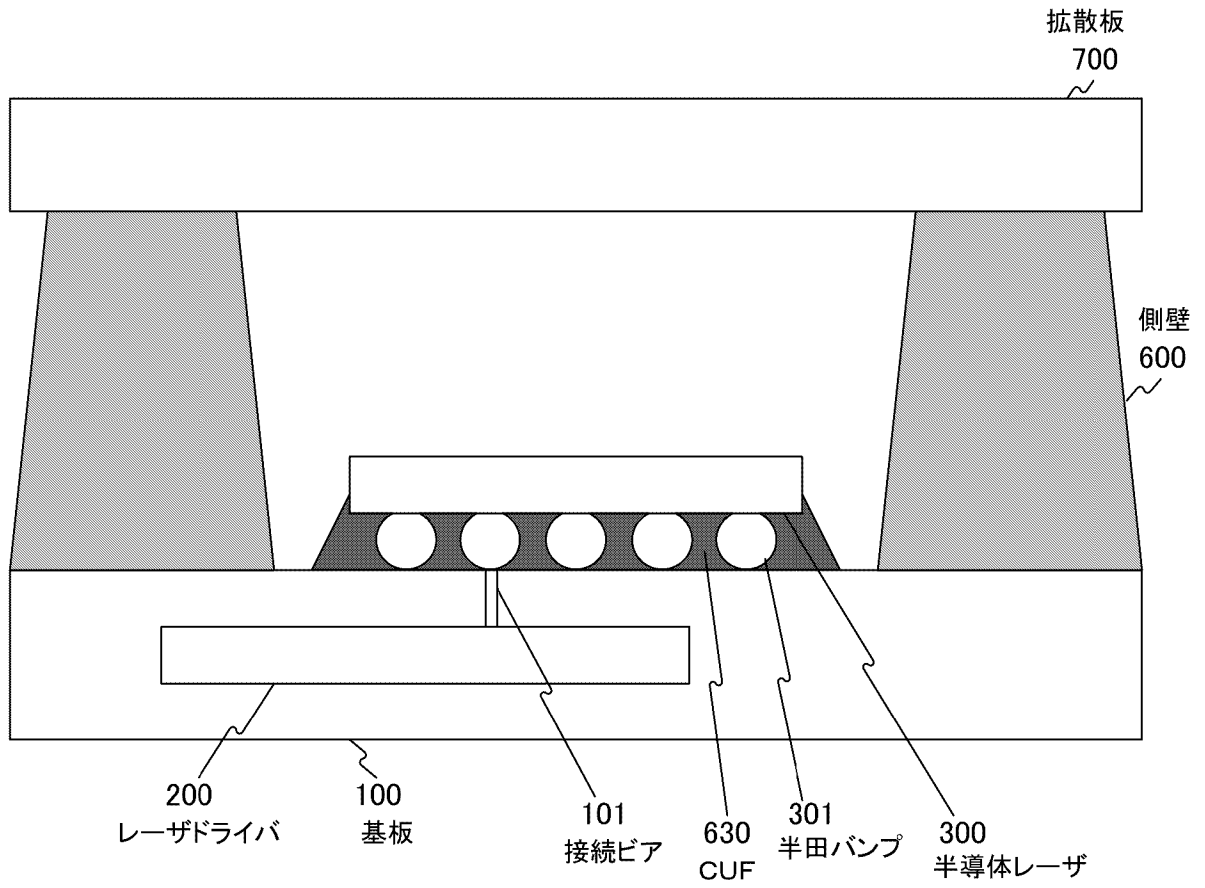


c

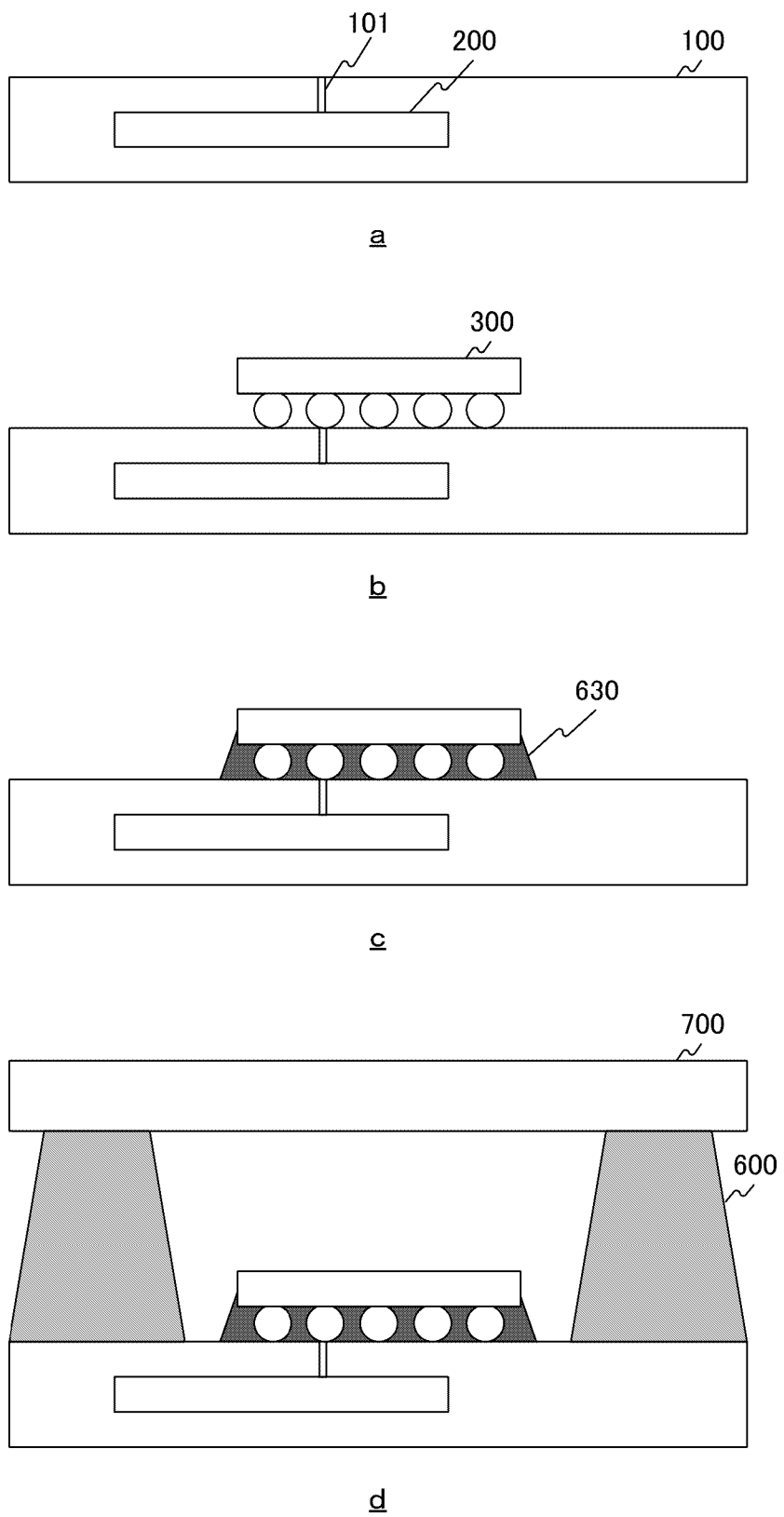


d

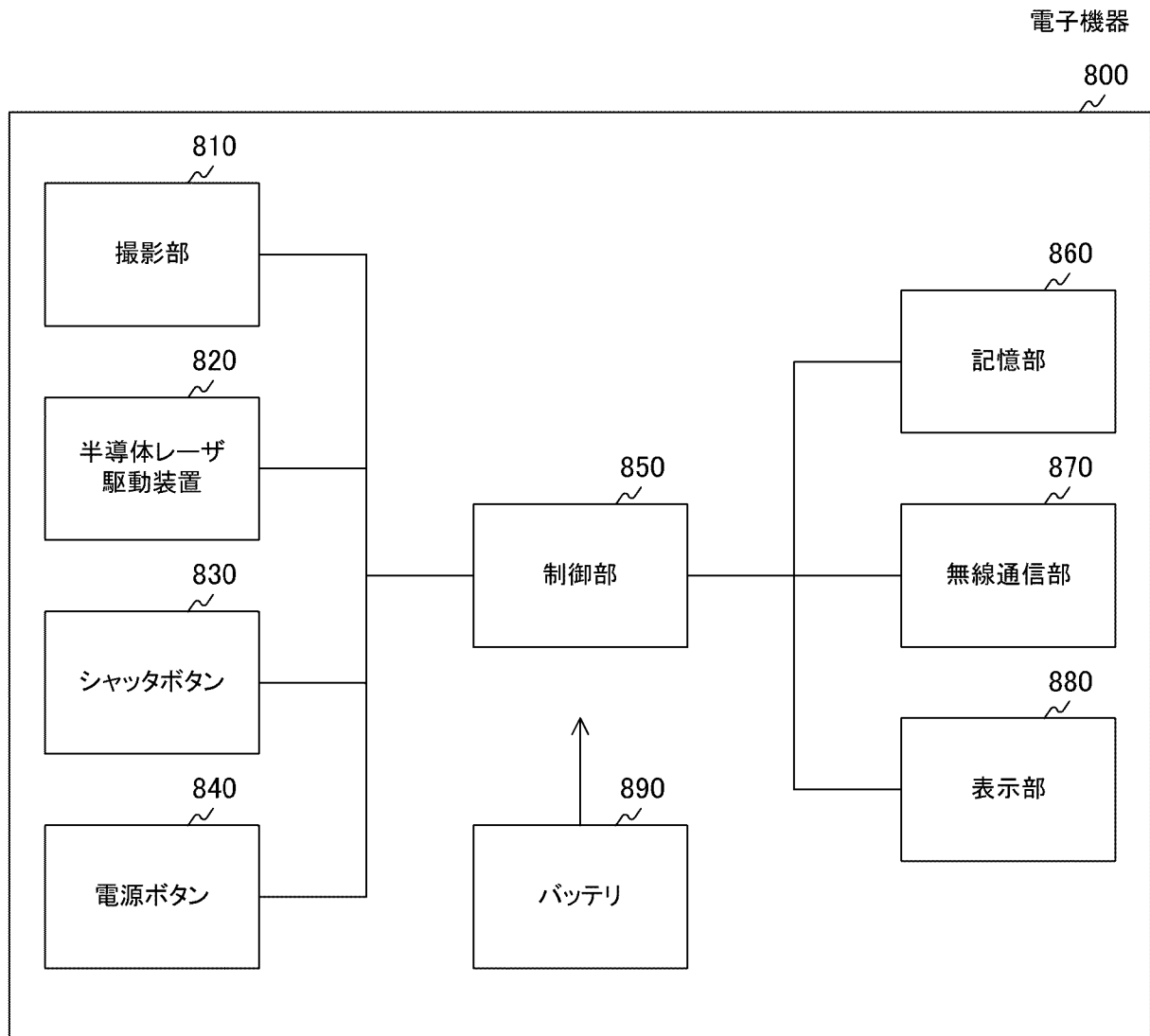
[図16]



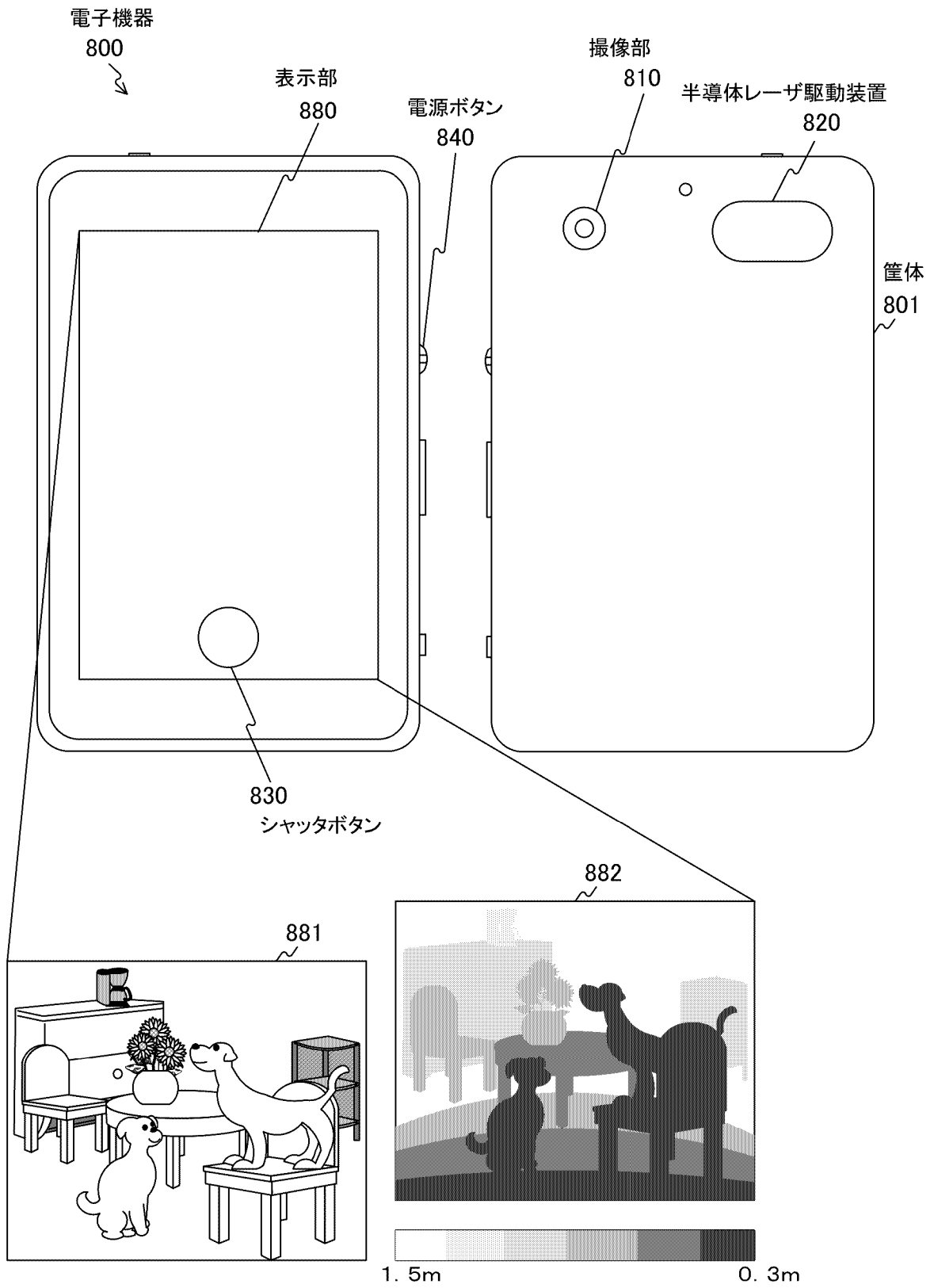
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/022471

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01S5/022 (2006.01) i
FI: H01S5/022

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 01/97294 A2 (PEREGRINE SEMICONDUCTOR CORPORATION) 20.12.2001 (2001-12-20), page 8, line 22 to page 9, line 3, page 29, line 20 to page 30, line 11, page 32, line 20 to page 34, line 12, fig. 2A, 3A	1, 6-17 2-5, 18-19
Y	JP 2013-97305 A (TOSHIBA CORPORATION) 20.05.2013 (2013-05-20), paragraph [0026], fig. 2	1, 6-17
Y	US 2018/0367767 A1 (APPLE INC.) 20.12.2018 (2018-12-20), paragraph [0060], fig. 3B	9
Y	WO 2015/136099 A2 (MESA IMAGING AG) 17.09.2015 (2015-09-17), paragraphs [0033]-[0039], fig. 2	17
A	US 2015/0229912 A1 (MICROSOFT CORPORATION) 13.08.2015 (2015-08-13), entire text, all drawings	1-19

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
14.08.2020

Date of mailing of the international search report
25.08.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/022471

WO 01/97294 A2	20.12.2001	US 6583445 B1 AU 6707901 A
JP 2013-97305 A	20.05.2013	(Family: none)
US 2018/0367767 A1	20.12.2018	WO 2018/232261 A2 CN 110754078 A
WO 2015/136099 A2	17.09.2015	US 2017/0090018 A1 paragraphs [0033]-[0039], fig. 2 CN 106104296 A KR 10-2016-0132962 A SG 11201606511Y A TW 201539011 A
US 2015/0229912 A1	13.08.2015	WO 2015/119979 A2 EP 3105615 A2 CN 105992960 A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/022(2006.01)i FI: H01S5/022		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01S5/00-5/50 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 01/97294 A2 (PEREGRINE SEMICONDUCTOR CORPORATION) 20.12.2001 (2001 - 12 - 20) 第8頁第22行-第9頁第3行, 第29頁第20行-第30頁第11行, 第32頁第20行-第34頁第12行, 図2A, 3A	1, 6-17
A		2-5, 18-19
Y	JP 2013-97305 A (株式会社東芝) 20.05.2013 (2013 - 05 - 20) 段落0026, 図2	1, 6-17
Y	US 2018/0367767 A1 (APPLE INC.) 20.12.2018 (2018 - 12 - 20) 段落0060, 図3B	9
Y	WO 2015/136099 A2 (MESA IMAGING AG) 17.09.2015 (2015 - 09 - 17) 段落0033-0039, 図2	17
A	US 2015/0229912 A1 (MICROSOFT CORPORATION) 13.08.2015 (2015 - 08 - 13) 全文, 全図	1-19
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 14.08.2020	国際調査報告の発送日 25.08.2020	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 高椋 健司 2K 3715 電話番号 03-3581-1101 内線 3255	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/022471

引用文献			公表日	パテントファミリー文献			公表日
WO	01/97294	A2	20.12.2001	US	6583445	B1	
				AU	6707901	A	

JP	2013-97305	A	20.05.2013	(ファミリーなし)			

US	2018/0367767	A1	20.12.2018	WO	2018/232261	A2	
				CN	110754078	A	

WO	2015/136099	A2	17.09.2015	US	2017/0090018	A1	
				段落0033-0039, 図2			
				CN	106104296	A	
				KR	10-2016-0132962	A	
				SG	11201606511Y	A	
				TW	201539011	A	

US	2015/0229912	A1	13.08.2015	WO	2015/119979	A2	
				EP	3105615	A2	
				CN	105992960	A	
