



(12)发明专利申请

(10)申请公布号 CN 111373407 A

(43)申请公布日 2020.07.03

(21)申请号 201880075186.3

(22)申请日 2018.09.24

(30)优先权数据

15/819,879 2017.11.21 US

(85)PCT国际申请进入国家阶段日

2020.05.20

(86)PCT国际申请的申请数据

PCT/US2018/052369 2018.09.24

(87)PCT国际申请的公布数据

W02019/103783 EN 2019.05.31

(71)申请人 超威半导体公司

地址 美国加利福尼亚州

(72)发明人 理查德·T·舒尔茨

(74)专利代理机构 上海胜康律师事务所 31263

代理人 樊英如 张静

(51)Int.Cl.

G06F 30/392(2020.01)

H01L 23/528(2006.01)

H01L 27/02(2006.01)

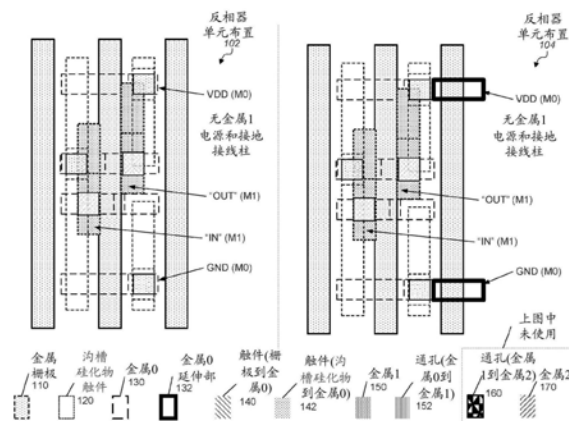
权利要求书2页 说明书8页 附图6页

(54)发明名称

用于在芯片极减小单元面积并改进单元布局的金属零电源接地短截线布线

(57)摘要

描述了一种用于布置标准单元的电网连接的系统和方法。在各种实施方案中,标准单元包括金属零中的电源接线柱和接地接线柱。所述金属零接线柱不包括到任何上金属层的通孔。所述标准单元的一些变型对金属零中的所述电源和接地接线柱进行布线以到达所述标准单元的边界边缘。更改布置规则,以允许这种类型的布线。通过邻接将金属零中的所述电源和接地接线柱连接到相邻单元的金属零中的电源和接地接线柱。布局和布线工具不需要在对所述单元进行布局之后执行另外的布线步骤。对于其他变型,未对所述电源和接地接线柱进行布线以到达所述边界边缘,并且所述布局和布线工具在所述标准单元与所述相邻单元之间对金属零中的电源和接地连接进行布线。



1. 一种单元布置,其包括:
第一金属层中的一个或多个输入节点;
所述第一金属层中的一个或多个输出节点;以及
所述第一金属层下方的第二金属层中的电源接线柱,其中所述电源接线柱不包括到任何上金属层的通孔。
2. 如权利要求1所述的单元布置,其中所述第二金属层中的所述电源接线柱进行布线,以到达所述单元的边界边缘。
3. 如权利要求1所述的单元布置,其中所述第二金属层中的所述电源接线柱通过邻接连接到相邻单元的电源接线柱。
4. 如权利要求1所述的单元布置,其还包括小于所述一个或多个输入节点、所述一个或多个输出节点以及所述电源和接地连接的总和的数量的金属栅极。
5. 如权利要求1所述的单元布置,其中所述电源接线柱位于相邻单元中的全局电源连接的轨上方或下方的所述第二金属层的轨中,其中所述全局连接是用所述第二金属层上方的第三金属层形成的。
6. 如权利要求1所述的单元布置,其还包括所述第二金属层中的接地参考接线柱,其中所述接地参考接线柱不包括到任何上金属层的通孔。
7. 如权利要求6所述的单元布置,其中所述第二金属层中的所述接地参考接线柱进行布线,以到达所述单元的边界边缘。
8. 如权利要求1所述的单元布置,其中所述第二金属层是制造方法的最低金属层。
9. 一种方法,其包括:
形成单元的第一金属层中的一个或多个输入节点;
形成所述单元的所述第一金属层中的一个或多个输出节点;以及
形成所述第一金属层下方的第二金属层中的电源接线柱,其中所述电源接线柱不包括到任何上金属层的通孔。
10. 如权利要求9所述的方法,其还包括:对所述第二金属层中的所述电源接线柱进行布线,以到达所述单元的边界边缘。
11. 如权利要求9所述的方法,其还包括:通过邻接将所述第二金属层中的所述电源接线柱连接到相邻单元的电源接线柱。
12. 如权利要求9所述的方法,将小于所述一个或多个输入节点、所述一个或多个输出节点以及所述电源和接地连接的总和的数量的金属栅极布局在所述单元中。
13. 如权利要求9所述的方法,其还包括:在相邻单元中的全局电源连接的轨上方或下方的所述第二金属层的轨中形成所述电源接线柱,其中所述全局连接是用所述第二金属层上方的第三金属层形成的。
14. 如权利要求9所述的方法,其还包括形成所述第二金属层中的接地参考接线柱,其中所述接地参考接线柱不包括到任何上金属层的通孔。
15. 如权利要求14所述的方法,其还包括:对所述第二金属层中的所述接地参考接线柱进行布线,以到达所述单元的边界边缘。
16. 如权利要求9所述的方法,其中所述第二金属层是制造方法的最低金属层。
17. 一种存储多个指令的非暂时性计算机可读存储介质,所述指令在被执行时生成一

种单元的集成电路布置,所述单元的集成电路布置包括:

第一金属层中的一个或多个输入节点;

所述第一金属层中的一个或多个输出节点;以及

所述第一金属层下方的第二金属层中的电源接线柱,其中所述电源接线柱不包括到任何上金属层的通孔。

18.如权利要求17所述的非暂时性计算机可读存储介质,其中所述第二金属层中的所述电源接线柱进行布线,以到达所述单元的边界边缘。

19.如权利要求17所述的非暂时性计算机可读存储介质,其中所述第二金属层中的所述电源接线柱通过邻接连接到相邻单元的电源接线柱。

20.如权利要求17所述的非暂时性计算机可读存储介质,其中所述单元包括小于所述一个或多个输入节点、所述一个或多个输出节点以及所述电源和接地连接的总和的数量的金属栅极。

用于在芯片极减小单元面积并改进单元布局的金属零电源接地短截线布线

背景技术

[0001] 相关技术的描述

[0002] 随着半导体制造过程发展和片上几何尺寸减小,半导体芯片在消耗更少空间的同时提供更多的功能性和性能。虽然已取得许多进展,但在处理和集成电路设计的现代技术中仍然出现限制潜在益处的设计问题。例如,电容性耦合、电迁移、漏电流和处理良率是影响跨半导体芯片的整片的器件布局和信号布线的一些问题。因此,这些问题有可能延迟设计的完成并影响上市时间。

[0003] 为了缩短半导体芯片的设计周期,在可能的情况下,用自动化来替换手动全定制设计。设计者提供了以高级描述语言(诸如Verilog、VHDL等)进行的功能单元或复合门的描述。合成工具接收逻辑描述,并提供逻辑网表。逻辑网表由一种布局和布线(PNR)工具用于提供物理布置。布局和布线工具使用单元布置库来提供物理布置。

[0004] 单元布置库包括用于提供由半导体芯片使用的各种功能性的多个标准单元布置。在一些情况下,标准单元布置是手动创建的。因此,每个新的标准单元布置或被修改的每个原始标准单元布置是手动创建的。在其他情况下,布局和布线工具所使用的规则被调整来使单元创建自动化。然而,自动化过程有时无法满足涉及以下的规则中的每一者:性能、功率消耗、信号完整性、处理良率、包括内部交叉耦合的连接的本地和外部信号布线、匹配其他单元的高度和宽度单元尺寸、引脚接入、电源轨设计等等。因此,设计者手动创建这些单元以实现多个特性的更好的结果或对布局和布线工具的规则进行重写。

[0005] 一般而言,标准单元布置使用用于电源电压连接的至少一个电源轨(也称为VDD电源轨)和用于接地连接的一个电源轨(也称为VSS电源轨)。在一些情况下,电源和接地轨使用相对长的导线,其除了对应的通孔之外利用多个金属层,诸如水平金属零、垂直金属一、水平金属二和垂直金属三。在其他情况下,固定位置接线柱在标准单元内用于形成电源和接地连接。

[0006] 在创建电源和接地连接之前,需要扩大布置单元库中的一些布置单元,以创建用于连接的空间并满足多个设计规则检查(DRC)。扩大单元布置增大了由这些单元消耗的片上面积。当芯片设计的很大一部分使用这些单元时,整体芯片面积显著增加。

[0007] 鉴于上述情况,需要用于布置标准单元的电网连接的高效的方法和系统。

附图说明

[0008] 通过结合附图参考以下描述可更好地理解本文所描述的方法和机制的优点,在附图中:

[0009] 图1是反相器的标准单元布置的顶视图的概括性示意图。

[0010] 图2是与相邻复合逻辑门一起布局的反相器的标准单元布置的顶视图的概括性示意图。

[0011] 图3是具有金属一和金属二中的电源和接地连接的反相器的标准单元布置的顶视

图的概括性示意图。

[0012] 图4是反相器的标准单元布置的顶视图的概括性示意图。

[0013] 图5是用于形成标准单元布置的电网连接的方法的概括性示意图。

[0014] 图6是用于形成标准单元布置的电网连接的方法的概括性示意图。

[0015] 虽然本发明易于具有各种修改和替代形式,但通过举例的方式在图式中示出并且在本文中详细地描述特定的实施方案。然而,应当理解,图式和对其的详细描述并不意图将本发明局限于所公开的具体形式,而相反,本发明将涵盖落入如所附权利要求所限定的本发明的范围内的所有修改、等效物和替代方案。

具体实施方式

[0016] 在以下描述中,阐述了许多特定细节以提供对本文呈现的方法和机制的透彻理解。然而,本领域的普通技术人员应当认识到,可能在没有这些特定细节的情况下实践各种实施方案。在一些情况下,尚未详细示出众所周知的结构、部件、信号、计算机程序指令和技术,以免混淆本文所述的方法。将了解,为了说明的简便和清晰起见,附图中示出的元件未必按比例绘制。例如,一些元件的尺寸可能相对于其他元件放大。

[0017] 设想了用于布置标准单元的电网连接的系统和方法。在各种实施方案中,单元包括金属一中的一个或多个输入节点、金属一中的一个或多个输出节点以及金属一中的接线柱下方的金属零中的电源接线柱和接地参考接线柱中的每一者。在一个实施方案中,单元是在单元布置库中的标准单元。在另一个实施方案中,单元是针对芯片设计的具体区域创建的定制单元。电源和接地接线柱不包括到任何上金属层的通孔。在一些实施方案中,对金属零中的电源和接地接线柱进行布线,以到达单元的边界边缘。更改布置规则,以允许这种类型的布线。通过邻接将金属零中的所述电源和接地接线柱连接到相邻单元的金属零中的电源和接地接线柱。布局 and 布线工具不需要在对所述单元进行布局之后执行另外的布线步骤。

[0018] 在其他实施方案中,对金属零中的电源和接地连接进行布线,以到达距单元的边界边缘阈值距离处。布局 and 布线工具将单元布局在相邻单元旁边,其中金属零中的电源和接地接线柱与单元中的金属零中的电源和接地接线柱的轨对齐。在布局之后,布局 and 布线工具在单元与相邻单元之间对金属零而不是金属二进行布线。在各种实施方案中,选择具有金属零中的电源和接地接线柱而无到任何上金属层的通孔的单元包括具有小于一个或多个输入节点、一个或多个输出节点以及电源和接地连接的总和的数量的金属栅极的单元。

[0019] 参见图1,示出了单元布置102和单元布置104的顶视图的概括性框图。在此,为了便于说明,未在单元布置102和104中示出有源区。在示出的实施方案中,在左侧示出无用于电源和接地连接的金属一(金属1或M1)接线柱的布局的反相器单元布置102。单元布置102具有金属一(M1)150中的标记为“IN”的输入引脚、M1 150中的标记为“OUT”的输出引脚、金属零(M0)130中的标记为“VDD”的电源引脚和M0 130中的标记为“GND”的接地参考引脚。单元布置102不包括用于电源和接地连接的M1 150中的接线柱。

[0020] 如在右侧所示,单元布置104是无用于电源和接地连接的金属一(金属1或M1)接线柱的布局的反相器的另一个实施方案。单元布置104利用与单元布置102相同的数量的垂直

金属栅极110。在一些实施方案中,单元布置102和104是单元布置库的一部分。在其他实施方案中,单元布置102和104是用于芯片设计的具体区域的定制布置单元。稍后在(图3的)标准单元布置300中示出了具有用于电源和接地连接的金属一(金属1或M1)接线柱的低效布局的反相器单元布置,所述单元布置具有额外的金属栅极110,以提供用于添加M1 150中的接线柱的面积。

[0021] 在示出的实施方案中,单元布置102和单元布置104中的每一者具有金属0 130中的接线柱,其不包括到任何上金属层的通孔。单元布置102和104在平面布置图上与相邻单元的全局布线使用金属0 130,而不是使用典型的金属2 170。单元布置104具有与单元布置102相同的量的片上面积,尽管单元布置104包括用于与相邻单元的电源连接的布线。典型地,垂直金属一(金属1或M1) 150用于布线来提供与水平金属2 (M2或金属2) 170的柔性连接,以用于与相邻单元形成电源和接地连接。然而,在此,单元布置104不将任何金属1150中的垂直接线柱或金属2 170中的水平接线柱用于电源连接。对于单元布置104,单元布置104的M0 130中的电源接线柱延伸到反相器的单元布置104的边界边缘,以实现到相邻单元的M0 130中的布线。利用M0延伸部132,在一个实施方案中,M0 130中的布线通过与相邻单元的M0 130中的电源参考接线柱的邻接来完成。

[0022] 布置设计规则检查(DRC)被修改,以允许使用M0延伸部132。执行布置的软件布置工具已使DRC进行修改。布局 and 布线工具对单元进行布局,使得单元彼此邻接,但是布局 and 布线工具不验证单元内的布置。典型地,金属0 130中的水平布线在单元边界边缘之前且在距单元边界边缘至少非零阈值距离处结束。

[0023] 虽然单元布置104示出了用于反相器的布置技术,但是布置技术可用于其他标准单元,以防止在添加电源连接时增加片上面积。例如,布置技术可用于布置库中具有含有比金属栅极110的数量更高的引脚计数的布置的任何标准单元。换句话说,布置技术可用于具有小于一个或多个输入节点、一个或多个输出节点以及电源和接地连接的总和的数量的金属栅极的任何标准单元。

[0024] 位于单元布置102和104中的每一者的顶部处的是p型金属氧化物半导体(PMOS)场效应晶体管(FET)(pfet)。n型MOS FETS(nfet)位于单元布置102和104中的每一者的底部处。因此,单元布置102和单元布置104中的每一者使用顶部处的标记为“VDD”的电源引脚和底部处的标记为“GND”的接地引脚。在一些实施方案中,标准单元布置100中的器件通过浸没式光刻技术、双重图案化技术、极紫外光刻(EUV)技术和定向自组装(DSA)光刻技术中的一种进行制造。在一些实施方案中,EUV技术相对于其他技术提供涉及通孔和触件模块的更多的灵活性。

[0025] 在各种实施方案中,单元布置102和104中的器件(晶体管)是非平面器件(晶体管)。非平面晶体管是用于降低短沟道效应的半导体加工的最近发展。三栅极晶体管、鳍式场效应晶体管(FET)和栅全包围(GAA)晶体管是非平面晶体管的实例。如图所示,单元布置102和104使用垂直方向上的金属栅极110、垂直方向上的用于源极和漏极区的沟槽硅化物触件120、水平方向上的用于局部互连的金属0 (M0或金属0) 130、用于将金属栅极110连接到金属0 130的触件140和用于将沟槽硅化物触件120连接到金属0 130的触件142。

[0026] 在各种实施方案中,氮化钛(TiN)被用于金属栅极110。在制造过程中,金属栅极110通过在沉积之后进行化学机械抛光的步骤设置在非平面晶体管的纳米线周围。单元布

置102和104另外使用垂直方向上的用于局部互连的金属1 (M1或金属1) 150和用于将水平互连金属0 130连接到垂直互连金属1 150的通孔152。通孔160用于将垂直金属1 150连接到水平金属2 170。然而,单元布置102和104不使用通孔160或金属2 170。

[0027] 如前所述,单元布置102具有四个引脚,所述四个引脚包括金属一 (M1) 150中的输入引脚“IN”、M1 150中的输出引脚“OUT”、金属零 (M0) 130中的电源引脚“VDD”和M0 130中的接地参考引脚“GND”。单元布置102具有三个金属栅极110。总引脚与金属栅极110之比大于一,因为比例是四个引脚比三个金属栅极110。单元布置102仍需要将电源参考引脚布线到相邻单元。典型地,电源参考引脚在M1 150中进行布线。例如,软件布局和布线工具会将单元布置102的副本布局在芯片设计的片上,并且稍后试图对用于VDD的金属1 150中的垂直接线柱、用于将金属1 150中的垂直电源接线柱连接到水平金属2 170的通孔160进行布局,并且然后将电源水平金属2 170布线到相邻单元的电源水平金属2 170。类似的步骤将被布局 and 布线工具执行用于接地参考连接。然而,在不通过添加额外的金属栅极110以形成额外的垂直M1沟道来扩大布置和片上面积的情况下,如单元布置102的标准单元不具有足够的垂直金属1 (M1) 沟道来添加金属1 150中的电源接线柱。

[0028] 类似于单元布置102,单元布置104具有四个引脚,所述四个引脚包括金属1 (M1) 150中的输入引脚“IN”、M1 150中的输出引脚“OUT”、延伸到单元边界的金属零 (M0) 130中的电源引脚“VDD”和延伸到单元边界的M0 130中的接地参考引脚“GND”。单元布置104也具有三个金属栅极110。总引脚与金属栅极110之比大于一,因为比例是四个引脚比三个金属栅极110。将单元布置104的电源参考接线柱布线到相邻单元是通过将M0接线柱132延伸到单元边界完成的,而不是使用用于将电源参考接线柱布线到相邻单元的水平金属1170。

[0029] 未在单元布置104中添加M1 150中的电源接线柱以用于对标记为“VDD”和“GND”的电源参考进行布线,因此未添加附加的金属栅极110来扩大单元布置104的片上面积以包括M1 150中的电源接线柱。如果添加了金属1 150中的垂直接线柱以将电源连接到金属2170中的水平接线柱,则将添加额外的金属栅极110以满足设计规则。设计规则防止金属1 150中的垂直接线柱处于单元边界边缘的阈值距离内。另外,金属1 150中的垂直接线柱需要处于垂直金属栅极110的阈值距离内。设计规则通过制造过程进行设置。额外的金属栅极110将提供金属1 150中的垂直接线柱与单元边界边缘之间的额外距离。在即将到来的 (图2的) 单元布置200中示出使用金属0 130中的水平接线柱的延伸部进行布线的类型。

[0030] 参见图2,示出单元布置200的顶视图的概括性框图。早前描述的布置元素被相同地编号。类似于单元布置102和104,用于电源连接的接线柱位置位于顶部处,并且用于接地连接的接线柱连接位于底部处。如图所示,单元布置200包括左侧的反相器和右侧的作为相邻单元的多个复合门中的任一个。在各种实施方案中,反相器和相邻单元中的每一者是单元布置库中的标准单元。在其他实施方案中,反相器和相邻单元中的一者或多者是定制设计的单元,其与单元布置库分开。

[0031] 在此,在布置200中,反相器和相邻单元中的每一者在金属0 130中的水平接线柱中具有彼此对齐的电源轨和接地参考轨。在各种实施方案中,软件布局和布线工具将反相器布局在芯片设计的片上的复合门的左侧。在一个实施方案中,反相器已经具有用于电源和接地连接的水平M0延伸部132。由布置工具执行的布置设计规则检查 (DRC) 被修改,以允许使用M0延伸部132。当软件布局和布线工具将反相器布局在左侧时,通过左侧的反相器与

右侧的复合门之间的邻接进行电源和接地连接。

[0032] 在另一个实施方案中,反相器的单元布置不包括用于电源和接地连接的水平M0延伸部132。然而,金属0 130中的水平电源和接地轨与复合门中的金属0 130中的水平电源和接地轨对齐。因此,布局 and 布线工具被修改以将反相器布局到复合门的左侧并且在反相器与复合门的电源连接之间添加金属0 130中的额外的水平布线,而不是水平金属2 170。另外,布局 and 布线工具在反相器与复合门的接地连接之间添加金属0 130中的额外的水平布线,而不是水平金属2170。

[0033] 在一些实施方案中,布置规则允许将电源连接布局在单元布置200所示的当前使用的金属0 130中的水平轨下方的水平轨上。另外,在一些实施方案中,布置规则允许将接地连接布局在单元布置200所示的当前使用的金属0 130中的水平轨上方的水平轨上。因此,可能存在用于电源和接地连接的布局的反相器单元布置的四个不同变型。然而,在布置单元库中也存在不具有到达单元边界边缘的金属0中的可用轨的单元。电源和接地连接需要在上金属层(诸如在金属2 150中的接线柱)中进行布线。

[0034] 使用金属2 150中的接线柱的附加反相器单元布置也用于单元布置库中。因此,可能存在用于电源和接地连接的布局的反相器单元布置的第五变型。在一个实施方案中,布局 and 布线工具的布局规则被修改,以基于复合门中的电源和接地连接确定将反相器单元的五个变型中的哪一个变型布局在具体的复合门旁边。在用于电源和接地连接的金属0 130中的附加可用轨的数量大于二的其他实施方案中,反相器单元布置的可能变型的数量有所增加。

[0035] 一旦确定,布局 and 布线工具选择将反相器单元的多个变型中的一个变型布局到复合门的左侧,使得电源和接地连接在反相器与复合门之间对齐。在一个实施方案中,反相器单元布置使用金属0中的水平延伸部132,并且通过邻接执行布线。在另一个实施方案中,反相器单元布置不使用金属0中的水平延伸部132,并且通过布局 and 布线工具在反相器与复合门的电源和接地连接之间添加金属0 130中的额外的水平布线而不是水平金属2 170来执行布线。

[0036] 如前所述,虽然上面的布置技术以及布局 and 布线技术是针对反相器描述的,但这些技术可用于布置库中的其他标准单元。例如,这些技术可用于具有比金属栅极110的数量更大的数量的引脚的其他标准单元。布置单元库中的具有此大于一的比例的标准单元的其他实例是2-输入布尔与非门和2-输入布尔或非门。在一个实例中,存在三个逻辑门,每个逻辑门具有用于电源和接地连接的布局的四个组合。因此,存在用于在布置库中进行支持的十二个不同的标准单元布置,每个标准单元布置使用用于电源连接的金属0 130中的水平接线柱、而不是金属2 170中的水平接线柱。

[0037] 参见图3,示出多单元布置300的顶视图的概括性框图。早前描述的布置元素被相同地编号。类似于单元布置102、104和200,用于电源连接的接线柱位置位于顶部处,并且用于接地连接的接线柱连接位于底部处。与单元布置102、104和200中的反相器单元布置相反,单元布置300在金属2 170中的水平接线柱中具有电源轨和接地参考轨。通孔160被用于将金属1 150中的垂直电源接线柱连接到金属2 170中的水平接线柱,其然后可被布线到相邻单元(未示出)的水平金属2 170中的另一个电源接线柱。通孔160以相似的方式用于接地连接。

[0038] 不利用金属0 130中的延伸部且不利利用对布局和布线工具的修改,对额外的金属栅极110进行布局,以为了用于对电源和接地连接进行布线的金属1 (M1) 150中的轨形成空间。如图所示,与早前的单元布置102、104和单元布置200中的反相器相比,单元布置300在面积上增大了距离302。距离302在添加的金属栅极110与原始的最左侧金属栅极110的左边缘之间。还对额外的沟槽硅化物触件120进行布局。添加的金属栅极110基于指定了金属1 150中的垂直接线柱与金属栅极110之间的最小距离的制造过程满足DRC。距离304示出了单元布置300的边界边缘306与金属0 130中的水平轨的端部之间的阈值距离。

[0039] 参见图4,示出单元布置400的顶视图的概括性框图。早前描述的布置元素被相同地编号。类似于单元布置102和104,用于电源连接的接线柱位置位于顶部处,并且用于接地连接的接线柱连接位于底部处。如图所示,单元布置400包括左侧的反相器和右侧的作为相邻单元的多个复合门中的任一个。在各种实施方案中,反相器和相邻单元中的每一者是单元布置库中的标准单元。在其他实施方案中,反相器和相邻单元中的一者或多者是定制设计的单元,其与单元布置库分开。在此,在单元布置400中,反相器和相邻单元在金属0 130中的水平接线柱中具有彼此对齐的电源轨和接地参考轨。例如,标记为“电源轨1”和“接地轨1”的轨指示反相器和复合门的对齐。

[0040] 在各种实施方案中,软件布局和布线工具将反相器布局在芯片设计的片上的复合门的左侧。在一个实施方案中,反相器已经具有用于电源和接地连接的水平M0延伸部132。由布置工具执行的布置设计规则检查 (DRC) 被修改,以允许使用M0延伸部132。如图所示,单元布置400另外包括用于对电源和接地连接进行布线的两个其他轨。在一个实施方案中,反相器的另一变型使用用于电源和接地连接的标记为“电源轨2”和“接地轨2”的这些其他轨。如前所述,可能存在用于电源和接地连接的布局的反相器单元布置的多个不同变型。

[0041] 现在参见图5,示出用于形成单元布置的电网连接的方法500的一个实施方案。出于讨论的目的,以顺序的次序示出本实施方案中(以及图6中)的步骤。然而,在其他实施方案中,一些步骤以与所示不同的次序发生,一些步骤同时执行,一些步骤与其他步骤结合,并且一些步骤不存在。

[0042] 确定哪个单元有资格使用用于电源和接地连接的金属零(框502)。在一个实施方案中,任何标准单元或定制单元在单元具有小于单元的一个或多个输入节点、一个或多个输出节点以及电源和接地连接的总和的数量的金属栅极时符合资格。在一些实施方案中,符合资格的单元包括反相器、2-输入布尔与非门和2-输入布尔或非门中的一者或多者。

[0043] 确定每个合格单元的多个变型以用于对金属零中的电源和接地连接进行布线(框504)。在各种实施方案中,用于电源和接地连接的金属0 (M0) 中的接线柱中的每一个具有用于布线的多个可用轨。变型的数量等于用于利用可用轨对电源和接地连接进行布线的组合的数量。例如,如果在合格的单元中存在用于电源的金属0中的两个可用轨并且在合格的单元中存在用于接地参考的金属0中的两个可用轨,则存在用于对金属零中的电源和接地连接进行布线的合格单元的四个可能变型。

[0044] 对于每个合格单元的每个变型,对金属零中的电源和接地连接进行布线,以到达单元的边界边缘(框506)。在一个实施方案中,用新标准单元更新单元布置库。接下来的步骤是对芯片设计进行平面布置。使用布局和布线工具,以从库中选择标准单元,将标准单元布局在相邻单元旁边,并对电源和接地连接进行全局布线。如果芯片平面布置图中的布局

不需要合格单元的变型(条件框508的“否”分支),则利用使用用于电源和接地连接的金属零之外的其他金属层的单元完成布局 and 布线(框510)。例如,在一些实施方案中,金属二(M2)层被用于电源和接地连接。

[0045] 如果芯片平面布置图中的布局需要合格单元中的一个的变型(条件框508的“是”分支),则基于平面布置图中的相邻单元选择多个变型中的一个(框512)。将合格单元的选择的变型布局在相邻单元旁边,并且布局 and 布线工具移动到下一个单元布局而无需另外的电源和接地布线(框514)。通过选择的合格单元与其相邻单元的邻接在金属零中形成电源和接地连接。

[0046] 现在参见图6,示出用于形成标准单元布置的电网连接的方法600的另一个实施方案。确定哪个单元有资格使用用于电源和接地连接的金属零(框602)。如前所述,在一个实施方案中,任何标准或定制单元在金属栅极的数量小于标准单元的一个或多个输入节点、一个或多个输出节点以及电源和接地连接的总和的情况下符合资格。在一些实施方案中,符合资格的单元包括反相器、2-输入布尔与非门和2-输入布尔或非门中的一者或多者。在各种实施方案中,在芯片平面布置图中,标准单元使用反相器、2-输入布尔与非门和2-输入布尔或非门的数量在许多设计中可能是可感知的。

[0047] 确定每个合格单元的多个变型以用于对金属零中的电源和接地连接进行布线(框604)。如前所述,变型的数量等于用于利用可用轨对电源和接地连接进行布线的组合的数量。在一个实例中,如果在合格的单元中存在用于电源的金属0中的两个可用轨并且在合格的单元中存在用于接地参考的金属0中的两个可用轨,则存在用于对金属零中的电源和接地连接进行布线的合格单元的四个可能变型。

[0048] 对于每个合格单元的每个变型,对金属零中的电源和接地连接进行布线,以到达距单元的边界边缘阈值距离处(框606)。在一个实施方案中,用新标准单元更新单元布置库。布局 and 布线工具的下一个步骤是:从库中选择标准单元,将标准单元布局在相邻单元旁边,并对电源和接地连接进行全局布线。如果芯片平面布置图中的布局不需要合格单元的变型(条件框608的“否”分支),则利用使用用于电源和接地连接的金属零之外的其他金属层的单元完成布局 and 布线(框610)。例如,在一些实施方案中,金属二(M2)层被用于电源和接地连接。

[0049] 如果芯片平面布置图中的布局需要合格单元中的一个的变型(条件框608的“是”分支),则基于平面布置图中的相邻单元选择多个变型中的一个(框612)。将合格单元的选择的变型布局在相邻单元旁边,布局 and 布线工具在合格单元与相邻单元之间对金属零中的电源和接地连接进行布线,并且布局 and 布线工具移动到下一个单元布局(框614)。

[0050] 应注意的是,上述实施方案中的一者或多者包括软件。在此类实施方案中,实现方法和/或机制的程序指令被传送或存储在计算机可读介质上。被配置为存储程序指令的各种类型的介质是可获得的并且包括硬盘、软盘、CD-ROM、DVD、闪存、可编程ROM(PROM)、随机存取存储器(RAM)和各种其他形式的易失性或非易失性存储装置。一般来说,计算机可存取存储介质包括在用于向计算机提供指令和/或数据期间可由所述计算机存取的任何存储介质。例如,计算机可存取存储介质包括存储介质,诸如磁性或光学介质,例如,磁盘(固定的或可移动的)、磁带、CD-ROM或DVD-ROM、CD-R、CD-RW、DVD-R、DVD-RW或蓝光。存储介质还包括易失性或非易失性存储器介质,诸如RAM(例如同步动态RAM(SDRAM)、双倍数据速率(DDR、

DDR2、DDR3等) SDRAM、低功耗DDR (LPDDR2等) SDRAM、Rambus DRAM (RDRAM)、静态RAM (SRAM)等)、ROM、闪存、可经由外围接口(诸如通用串行总线(USB)接口)存取的非易失性存储器(例如,闪存)等。存储介质包括微机电系统(MEMS)以及可经由通信介质(诸如网络和/或无线链路)存取的存储介质。

[0051] 另外,在各种实施方案中,程序指令包括以高级编程语言(诸如C语言)或设计语言(HDL)(诸如Verilog、VHDL)或数据库格式(诸如GDS II流格式(GDSII))对硬件功能性的行为级描述或寄存器传输级(RTL)描述。在一些情况下,所述描述由合成工具读取,所述合成工具对描述进行合成以从合成库产生包括一系列门的网表。所述网表包括门集合,所述门还表示包括系统的硬件的功能性。然后对网表进行布局和布线,以产生描述要应用于掩模的几何形状的数据集。所述掩模然后用于各种半导体制造步骤中,以产生对应于系统的一个或多个半导体电路。替代地,根据需要,计算机可存取存储介质上的指令是网表(带有或不带有合成库)或数据集。替代地,利用指令以便由来自供应商(诸如Cadence®、EVE®和MentorGraphics®)的基于硬件的类型的模拟器进行模拟。

[0052] 尽管已相当详细地描述了以上实施方案,但一旦完全了解以上公开内容,各种变型和修改对本领域技术人员将变得显而易见。所附权利要求意图被解释为涵盖所有此类变型和修改。

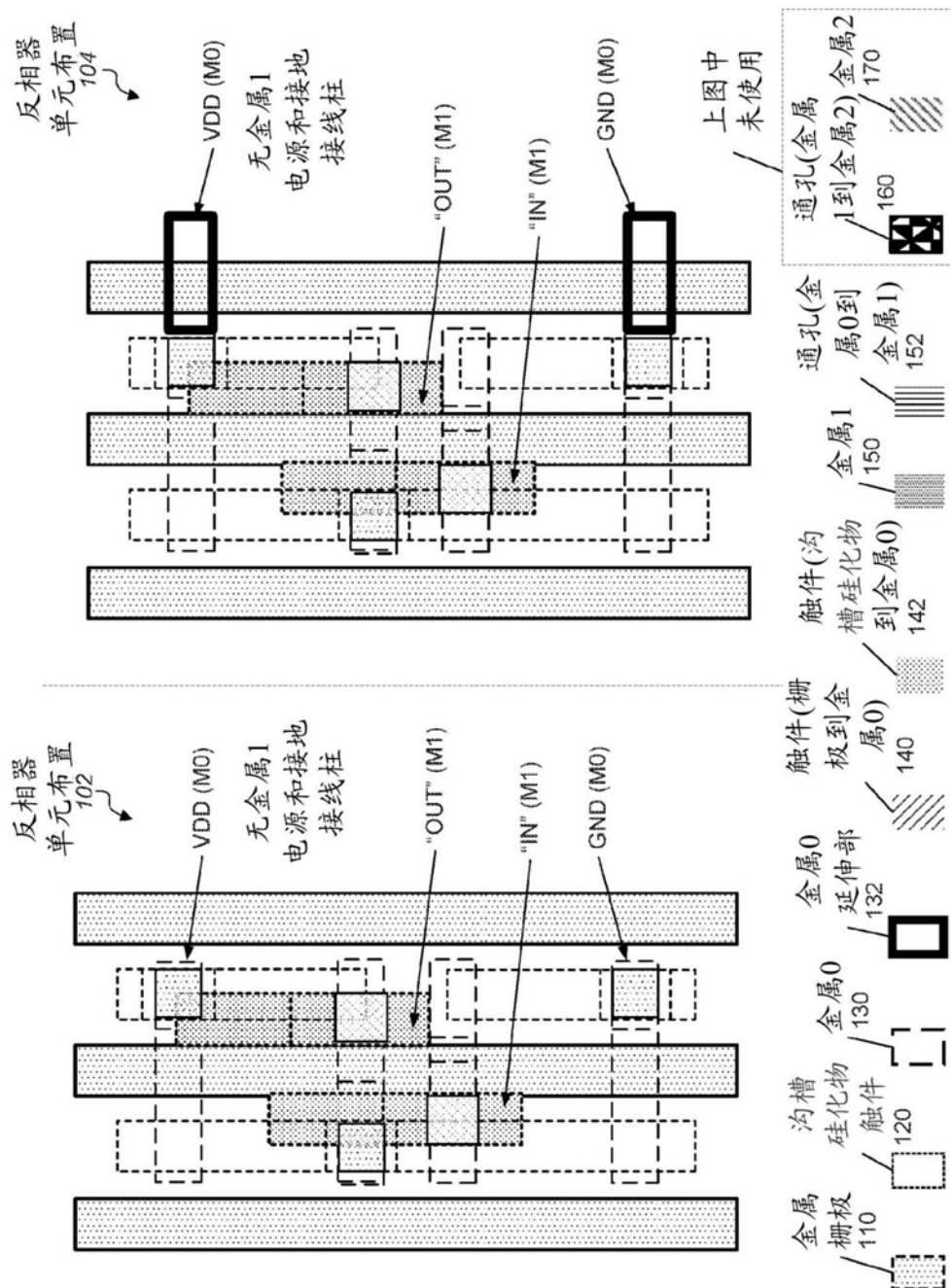


图1

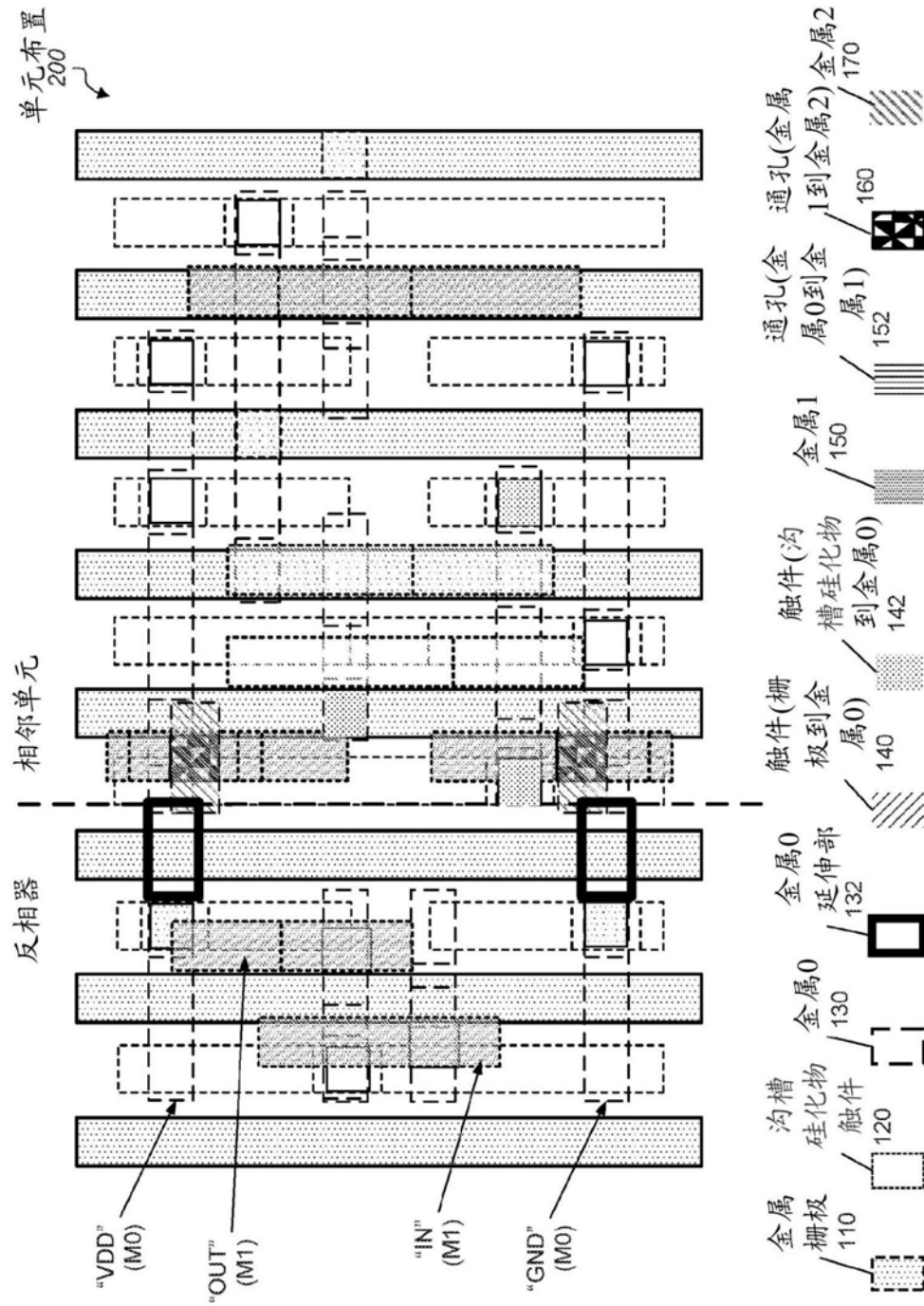


图2

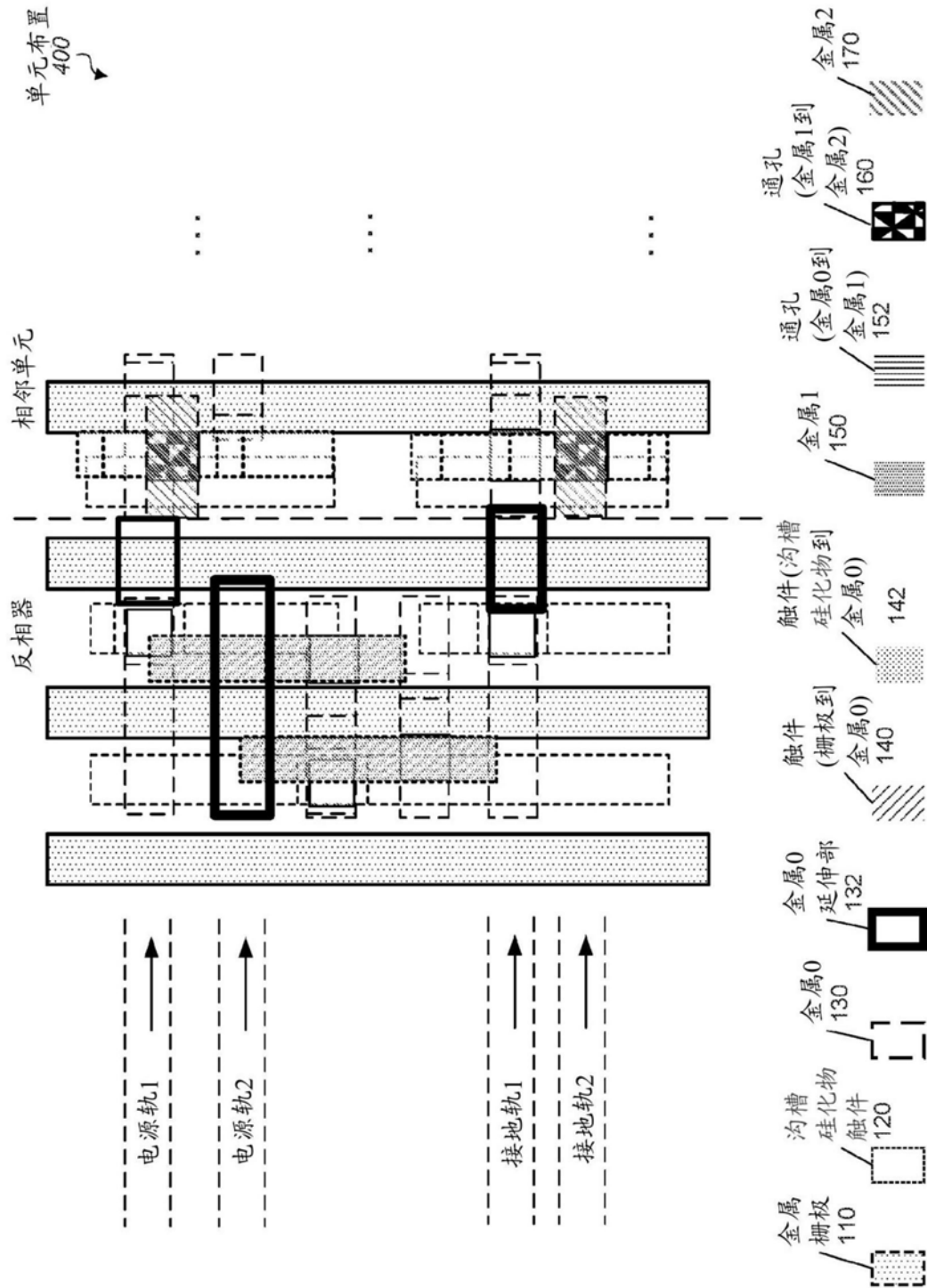


图4

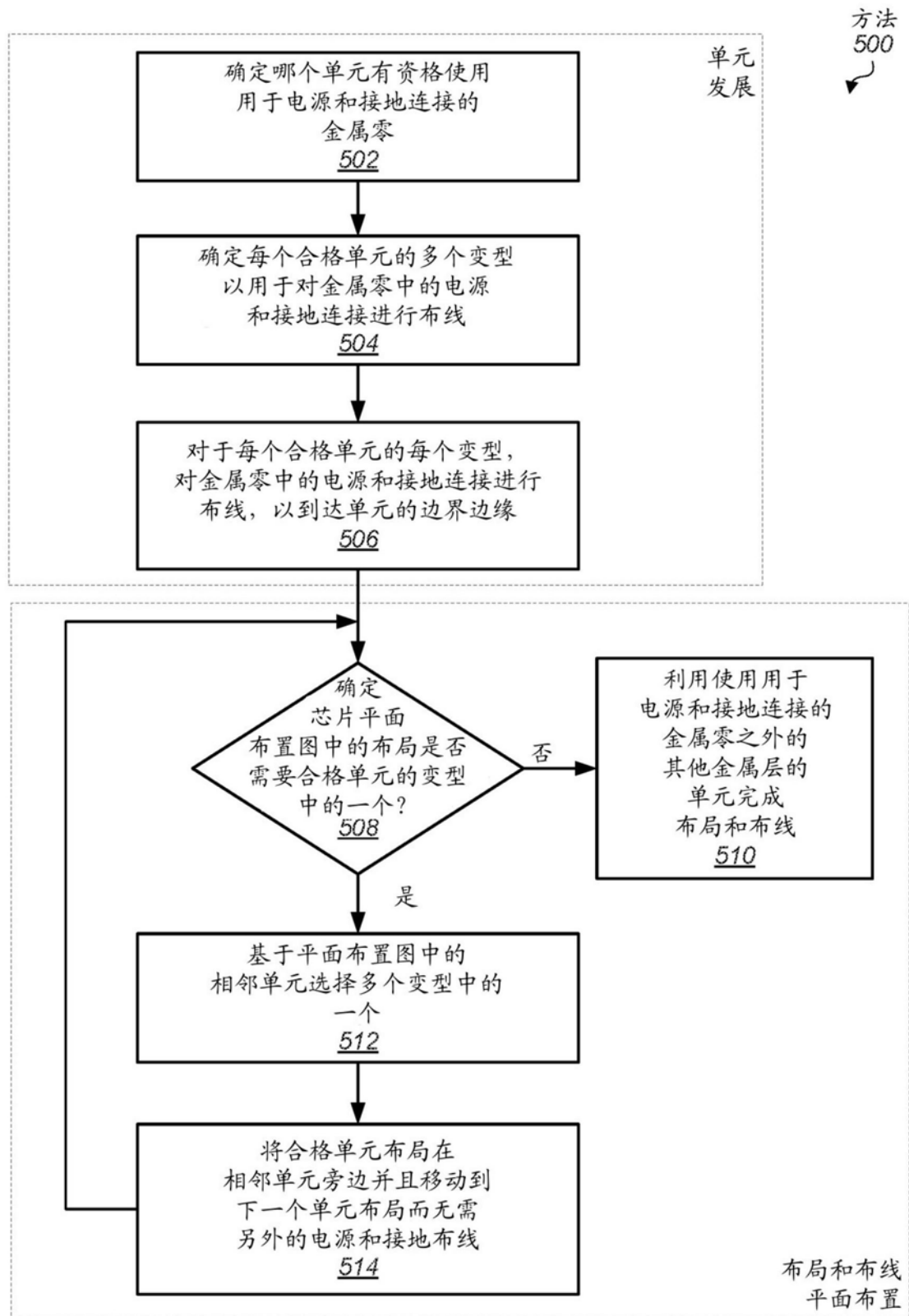


图5

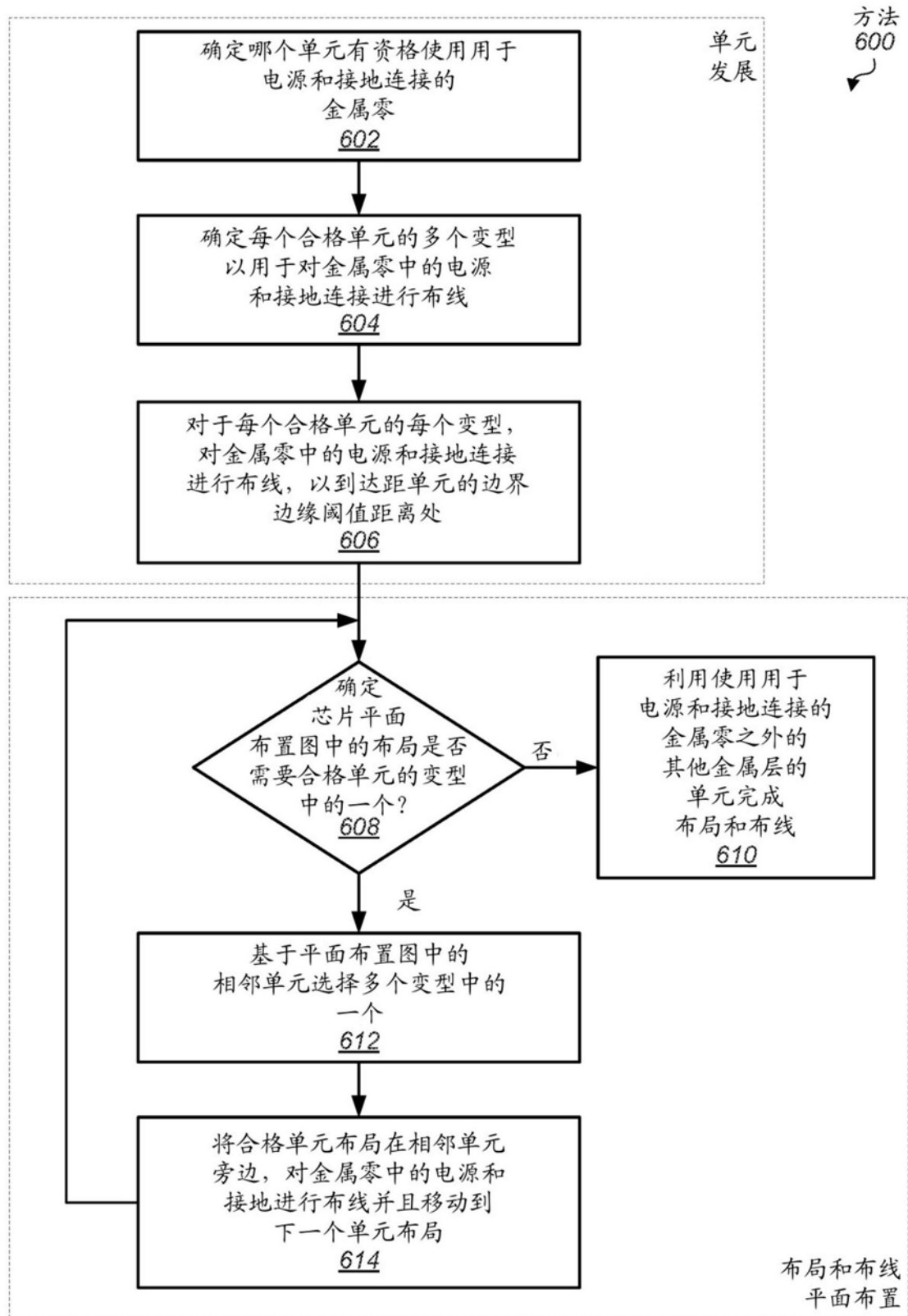


图6