(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 105247113 A
(43)申请公布日 2016.01.13

(21)申请号 201480029280.7
(22)申请日 2014.01.23
(30)优先权数据
10-2013-0056958 2013.05.21 KR
(85)PCT国际申请进入国家阶段日
2015.11.20
(86)PCT国际申请的申请数据
PCT/KR2014/000653 2014.01.23
(87)PCT国际申请的公布数据
WO2014/189194 KO 2014.11.27
(71)申请人 LG 矽得荣株式会社
地址 韩国庆尚北道
(72)发明人 洪宁皓 朴玹雨
(74)专利代理机构 上海专利商标事务所有限公司 31100
代理人 陆蔚 樊云飞
(51)Int.Cl.
C30B 13/00(2006.01)
C30B 15/00(2006.01)
C30B 29/06(2006.01)

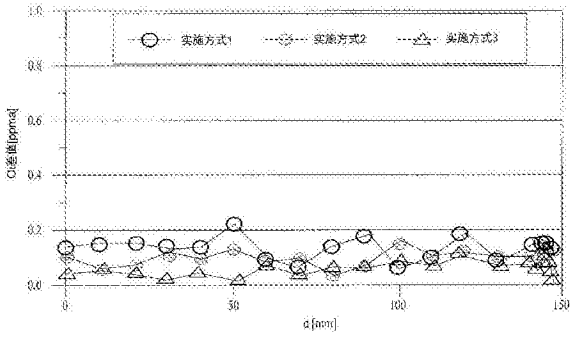
权利要求书1页 说明书12页 附图16页

(54)发明名称

用于半导体的单晶硅锭和晶片

(57)摘要

在一个实施方式中的用于半导体的单晶硅锭和晶片包括过渡区域，在包含在间隙主导的无缺陷区域中的晶体缺陷中，所述过渡区域主要含有尺寸为10-30纳米的晶体缺陷。对所述锭和所述晶片进行至少一次热处理之前的初始氧浓度与进行至少一次热处理之后的最终氧浓度之间的差别为0.5ppma或更少。



CN 105247113 A

1. 一种用于半导体的单晶硅锭和晶片，其特征在于，其包括过渡区域，在包含在间隙主导的无缺陷区域中的晶体缺陷中，所述过渡区域主要含有尺寸为 10-30 纳米的晶体缺陷，所述过渡区域，其中，对所述锭和所述晶片进行至少一次热处理之前的初始氧浓度与进行至少一次热处理之后的最终氧浓度之间的差别为 0.5ppma 或更少。

2. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，所述过渡区域还包括空位主导的无缺陷区域，

其中，以晶片的直径为基准计，所述间隙主导的无缺陷区域占据整个过渡区域的 70％或更多。

3. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，在所有包含在过渡区域中的晶体缺陷中，所述尺寸为 10-30 纳米的晶体缺陷多于 50％。

4. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，在所有包含在过渡区域中的晶体缺陷中，所述尺寸为 10-30 纳米的晶体缺陷多于 70％。

5. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，包含在所述过渡区域中的晶体缺陷的尺寸为 10-19 纳米。

6. 如权利要求 2 所述的用于半导体的单晶硅锭和晶片，其特征在于，通过 Ni 雾度方法可区分所述空位主导的无缺陷区域和间隙主导的无缺陷区域。

7. 如权利要求 1-6 中任一项所述的用于半导体的单晶硅锭和晶片，其特征在于，所述至少进行一次热处理包括重复进行热处理 6 次或更多次。

8. 如权利要求 7 所述的用于半导体的单晶硅锭和晶片，其特征在于，所述晶片是用于 SOI 的晶片。

9. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，所述初始氧浓度为 10ppma 或更低。

10. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，所述过渡区域不包括属于 0 带区域的晶体缺陷。

11. 如权利要求 1 所述的用于半导体的单晶硅锭和晶片，其特征在于，所述过渡区域包括属于 0 带区域的晶体缺陷，其含量为 30％或更少。

用于半导体的单晶硅锭和晶片

技术领域

[0001] 本实施方式涉及用于半导体的单晶硅锭和晶片。

背景技术

[0002] 通常，主要采用浮区法(Floating Zone method,FZ)或丘克拉斯基法(CZochralski method,CZ)作为用于制造硅晶片的方法。如果单晶硅锭是采用FZ法生长的，其很难制造具有大直径的硅晶片并且工艺成本很高，因此单晶硅锭通常基于CZ法生长。

[0003] 根据CZ法，将多晶硅加入到石英坩锅中，将石墨加热元件加热，随后，通过使用加热的石墨加热元件将加入的多晶硅熔融。随后，将晶种浸没在得到的熔融液体硅（熔融过程的结果）中，在熔融液体硅的界面上进行结晶以将晶种旋转并牵拉，从而生长单晶硅锭。接着，将生长的单晶硅锭切片、蚀刻并抛光，从而生产晶片。

[0004] 图1图示说明了当单晶硅锭生长成时，根据V/G的晶体缺陷区域的分布。此处，V表示单晶硅锭的牵拉速度，G表示固-液界面周围的垂直温度梯度。

[0005] 根据沃隆科夫(Voronkov)理论，如果将具有指定临界值或更高的V/G的单晶硅锭以高速牵拉，单晶硅锭在一定区域中生长，所述区域富含引起基于空穴的缺陷的空位（下文中用“V区域”表示）。也就是说，V区域是由于硅原子的不足而存在过多的空位的区域。

[0006] 此外，如果以低于指定临界值的V/G牵拉单晶硅锭，所述单晶硅锭在包括氧化诱导的堆叠层错(OSFs)的O带区域生长。

[0007] 此外，如果以低速牵拉较低V/G的单晶硅锭，所述单晶硅锭在由电势环（在该电势环中晶格间的硅聚集）引起的间隙区域(interstitial region,下文中用“I区域”表示）中生长。也就是说，I区域是由于过量的硅原子而在晶格间存在许多硅的聚集体的区域。

[0008] 空位主导的无缺陷区域（在该区域中空位是占优势的，下文中称为“VDP”区域）以及间隙主导的无缺陷区域（在该区域中间隙是占优势的，下文中称为“IDP”区域）存在于V区域和I区域之间。VDP区域和IDP区域同样是硅原子不足或不过量的，但两者之间的区别在于，在VDP区域中过量空位的聚集是占优势的，而在IDP区域中过量间隙的聚集是占优势的。

[0009] 可存在属于O带区域的且具有细小的空位缺陷（例如直接表面氧化缺陷(DSODs)）的小空穴区域。其中，为了在VDP区域和IDP区域中生长单晶硅锭，相应的V/G需要在单晶硅锭生长过程中保持不变。

[0010] 如果重复热处理通过上述方法制备的无缺陷晶片，可出现由于氧沉淀而引起的泄露问题。例如，当无缺陷晶片是用于绝缘体上的硅(SOI)的晶片时，重复进行剧烈的热处理时氧沉淀增加，从而导致产品失效和次泄露。

发明内容

[0011] 技术问题

[0012] 本实施方式的目的是提供用于半导体的单晶硅锭和晶片，其可抑制由于热处理而产生的氧沉淀。

[0013] 技术方案

[0014] 在本发明的一个实施方式中，用于半导体的单晶硅锭和晶片包含过渡区域，在包含在间隙主导的无缺陷区域中的晶体缺陷中，所述过渡区域主要具有尺寸为 10-30 纳米的晶体缺陷，其中锭和晶片至少进行了一次热处理前的初始氧浓度和锭和晶片至少进行了一次热处理后的最终氧浓度的差别为 0.5ppma 或更少。

[0015] 所述过渡区域还可包括空位主导的无缺陷区域，以晶片的直径为基准计，在整个过渡区域中所述间隙主导的无缺陷区域可占据 70％或更多。

[0016] 在包含在过渡区域中的晶体缺陷中，尺寸为 10-30 纳米的晶体缺陷可大于 50％。在包含在过渡区域中的全部晶体缺陷中，尺寸为 10-30 纳米的晶体缺陷可大于 70％。包含在过渡区域中的晶体缺陷的尺寸可为 10-19 纳米。

[0017] 空位主导的无缺陷区域和间隙主导的无缺陷区域可通过 Ni 雾度方法分割。

[0018] 至少一次热处理的进行可包括 6 次或更多次的重复热处理。

[0019] 所述晶片可以是用于 SOI 的晶片。

[0020] 所述最初氧浓度可为 10ppma 或更低。

[0021] 所述过渡区域可包含属于 O 带区域的晶体缺陷，其含量为 30％或更低，或者所述过渡区域可不包含属于 O 带区域的晶体缺陷。

[0022] 有益效果

[0023] 根据一个实施方式的用于半导体的单晶硅锭和晶片，在包含在 IDP 区域中的晶体缺陷中，主要具有尺寸为 10-30 纳米的晶体缺陷，所述单晶硅锭和晶片的氧浓度差 ΔOi 为 0.5ppma 或更少，因此即使随后进行晶片的热处理，也可抑制氧沉淀的产生，从而可控制产品失效和次泄露的发生。

附图说明

[0024] 图 1 图示说明了当单晶硅锭生长时，根据 V/G 的晶体缺陷区域的分布。

[0025] 图 2 显示了根据一个实施方式的单晶硅锭的生长装置。

[0026] 图 3 显示了根据一个实施方式的用于半导体的单晶硅锭的生长速率和晶体缺陷分布。

[0027] 图 4 是根据一个实施方式的用于半导体的单晶硅晶片的平面图。

[0028] 图 5 是根据另一个实施方式的用于半导体的高质量单晶硅晶片的平面图。

[0029] 图 6 显示了用于制备用于 SOI 的晶片的常规方法的截面图。

[0030] 图 7a 的曲线图表示了硅晶片的初始氧浓度，图 7b 的曲线图表示了在 1,000℃下 1 个小时重复了 6 次热处理后的硅晶片的最终氧浓度，图 7c 显示了已经进行了热处理后的 GOI。

[0031] 图 8 是流程图，其显示了根据一个实施方式用于分割单晶硅晶片缺陷区域的 Ni 雾度方法。

[0032] 图 9 显示了两段式热处理。

[0033] 图 10 显示了金属沉淀。

[0034] 图 11 显示了由蚀刻形成的凸出部。

[0035] 图 12 显示了根据 Ni 污染浓度的缺陷雾度 (defect haze)。

[0036] 图 13a 显示了如果采用 Cu 污染时单晶硅晶片的表面状态，图 13b 显示了如果采用 Ni 污染时单晶硅晶片的表面状态。

[0037] 图 14 是显示了两段式热处理的最佳条件的测试结果的表格。

[0038] 图 15a-15c 显示了根据基于 Cu 的氧浓度的缺陷分布。

[0039] 图 16a-16c 显示了根据基于 Ni 的氧浓度的缺陷分布。

[0040] 图 17a 显示了以通过 Cu 基缺陷检测的单晶硅晶片所定义的区域的划分，图 17b 显示了根据一个实施方式，以通过 Ni 基缺陷检测的单晶硅晶片定义的区域的划分。

[0041] 最佳实施方式

[0042] 下面将详细叙述本发明的优选实施方式，这些实施方式的例子在附图中示出。不过，所述实施方式可以进行各种改进且不限定本发明的范围。本发明的实施方式仅用于向本领域技术人员更完整地描述本发明。

[0043] 图 2 显示了根据一个实施方式的单晶硅锭的生长装置 100。

[0044] 图 2 中所示的单晶硅锭生长装置 100 包括坩锅 10、支撑轴驱动单元 16、支撑旋转轴 18、熔融液体硅 20、锭 30、晶种 32、线牵拉单元 40、牵拉线 42、热屏蔽组件 50、置于坩锅 10 周围的加热器 60、绝热器 70、磁场提供单元 80、直径传感器单元 90、旋转角速度计算单元 92、第一比较单元 94、流速控制器 96、第二比较单元 110 以及第一和第二控制器 120 和 130。

[0045] 参考图 2，根据所述实施方式的单晶硅锭生长装置 100，单晶硅锭 30 采用如下所述的 CZ 方法。

[0046] 首先，通过加热器 60 将在坩锅 10 中的高纯度多晶硅材料加热至熔点或更高的温度，从而将其熔融成熔融液体硅 20。其中，含有熔融液体硅 20 的坩锅 10 具有双层结构，其中坩锅 10 的内表面由石英 12 形成，坩锅 10 的外表面由石墨 14 形成。

[0047] 随后，牵拉单元 40 展开牵拉线 42，从而晶种 32 的前部末端与熔融液体硅 20 表面的大约中心位置接触，或者将晶种 32 的前部末端浸没在熔融液体硅 20 表面的大约中心位置。其中，所述硅晶种 32 可用晶种夹头（没有显示）保持在位置上。

[0048] 随后，所述支撑轴驱动单元 16 以所示箭头方向旋转坩锅 20 的支撑旋转轴 18，同时，牵拉单元 40 通过牵拉线 42 旋转锭 30 从而牵拉并生长锭 30。其中，通过调节锭 30 的牵拉速度 V 和温度梯度 G，ΔG，可完成圆柱形的单晶硅锭 30。

[0049] 将所述热屏蔽组件 50 置于单晶硅锭 30 和坩锅 10 之间，以围绕在锭 30 周围，用于阻隔由锭 30 辐射的热。

[0050] 图 3 显示了根据一个实施方式的用于半导体的单晶硅锭的生长速率和晶体缺陷分布。

[0051] 在图 3 中显示的单晶硅锭的缺陷分布与在图 2 中显示的单晶硅锭的缺陷分布相同，不同之处在于进一步定义了过渡区域。因此，省略了 V 区域、小空穴区域、O 带区域、VDP 区域、IPD 区域和 I 区域的详细描述。其中，将所述过渡区域定义为主要 (dominantly) 含有尺寸为 10-30 纳米的晶体缺陷的区域，其在包含在 VDP 区域中的晶体缺陷中。主要度 (dominant degree) 平均可为 50％或更高。也就是说，在包含在过渡区域中的全部晶体缺陷中，尺寸为 10-30 纳米的晶体缺陷可占有 50％或更多。或者，在包含在过渡区域中的全部

晶体缺陷中，尺寸为 10-30 纳米的晶体缺陷可占有 70％或更多。

[0052] 例如，主要包含在过渡区域中的晶体缺陷的尺寸可为 10-19 纳米。这样的过渡区域可不包括包含在环型的有机氧化物层叠的带区域（即 O 带区域）或 I 区域的晶体缺陷，但所述实施方式不限于此。

[0053] 如果图 2 所示的装置以选自如图 3 所示的目标 V/G 范围（下文中称为“T(VG)”）内的任意 V/G 生长锭 30，那么根据此实施方式的锭 30 或硅晶片可主要具有尺寸为 10-30 纳米的晶体缺陷。

[0054] 图 4 是根据一个实施方式的用于半导体的单晶硅晶片 5A 的平面图，图 5 是根据另一个实施方式的用于半导体的高质量单晶硅晶片 5B 的平面图。

[0055] 当锭 30 以图 3 所示的 T(V/G) 中的值为 4-4’ 的 V/G 生长时，硅晶片 5A 可具有如图 4 所示的晶体缺陷分布。在这种情况下，硅晶片 5A 的过渡区域分布在 IDP 区域 140 和 VDP 区域 142 上。

[0056] 或者，当锭 30 以图 3 所示的 T(V/G) 中的值为 5-5’ 的 V/G 生长时，硅晶片 5B 可具有如图 5 所示的晶体缺陷分布。在这种情况下，硅晶片 5B 的过渡区域仅分布在 IDP 区域 150 上。也就是说，硅晶片 5B 的过渡区域没有分布在 VDP 区域上。

[0057] 因此，在根据此实施方式的硅晶片中，IDP 区域可占有整个过渡区域的 m％，如下述等式 1 所示，VDP 区域可占有整个过渡区域的 n％，如下述等式 2 所示。

[0058] 等式 1

[0059] $m = 100x$

[0060] 等式 2

[0061] $n = 100(1-x)$

[0062] 其中，$0.7 \leqslant x \leqslant 1$。也就是说，以硅晶片的直径为基准计，IDP 区域可占有整个过渡区域的 70％或更多，O 带和 VDP 区域占有整个过渡区域可少于 30％。文本中，在所述过渡区域中形成的硅晶片 5A 中，如图 4 示例性地显示，在过渡区域形成的硅晶片 5A 中，所述 VDP 区域可位于硅晶片 5A 的边缘，IDP 区域可位于硅晶片 5A 边缘内部的中央。与图 4 不同，在所述过渡区域中，所述 IDP 区域可位于硅晶片的边缘，VDP 区域可位于硅晶片边缘内部的中央。不过，本文公开的内容并不限于此，在硅晶片的过渡区域中，VDP 区域和 IDP 区域可具有各种形状。

[0063] 上述硅晶片可根据各种用途进行使用。如果随后对所述硅晶片进行热处理，可形成氧沉淀。所述氧沉淀与硅晶片的初始氧浓度有关，也与提供位点的空位有关。当给予相同的初始氧浓度时，与在 IDP 区域中相比，在 VDP 区域中氧沉淀形成更多。例如，将在下文中描述使用硅晶片制备用于绝缘体上的硅 (SOI) 的晶片的工艺。

[0064] 图 6 显示了用于制备用于 SOI 的晶片的常规方法的截面图。

[0065] 首先，在起始操作 (a) 中，制备结合晶片 (bond wafer)231 作为硅活性层，基础晶片 232 作为支撑基材。其中，结合晶片 231 和 / 或基础晶片 232 可对应于具有通过上述丘克拉斯基法方法生长的过渡区域的硅晶片。也就是说，硅晶片可由采用如图 2 所示的单晶锭生长装置 100 用控制的 V/G 生长的单晶锭制备。

[0066] 随后，在操作 (b) 中，将至少一个结合晶片 231 或基础晶片 232 的表面氧化。其中，所述结合晶片 231 是热氧化的，因此在其表面上形成了氧化膜 233。所述氧化膜 233 可

具有保持绝缘性质的厚度，或者很薄的 10-100 纳米的厚度。

[0067] 在操作 (c) 中，将离子（例如氢、氦或氩）注入到在其表面具有氧化膜 233 的结合晶片 231 的一侧表面上，从而形成离子注入层 234（或切割区域）。

[0068] 在操作 (d) 中，将注入了离子的结合晶片 231 清洗之后，通过氧化膜（绝缘膜）233 将注入了离子的结合晶片 231 的表面与基础晶片 232 的表面结合。例如，可在洁净的大气环境下在室温中通过晶片 231 和 232 之间的表面接触将晶片 231 和 232 相互结合，而不需要粘合剂等。此外，由 SiO_2、SiC、Al_2O_3等形成的绝缘晶片可用作基础晶片 232。在这种情况下，所述结合晶片 231 和基础晶片 232 可直接结合而不需要氧化膜 233。

[0069] 随后，在操作 (e) 中，通过热处理将结合晶片 231 的一部分从离子注入层 234 中分离。也就是说，将结合晶片 231 的切割区域 234 水平切割，并从基础晶片 232 中分离薄层。例如，当对相互结合的结合晶片 231 和基础晶片 232 采用温度为约 500℃或更高的热处理时，在惰性气体气氛下，通过晶体重排和气泡聚集可将所述结合晶片 231 和基础晶片 232 分离成剥离晶片 235 和用于 SOI 的晶片 236[硅活性层 237+ 氧化膜 233+ 基础晶片 232]。其中，通过在剥离晶片 235 的剥离表面上进行循环利用（例如抛光），可将附带制得的剥离晶片 235 可重新用作基础晶片 232 或结合晶片 231。

[0070] 在操作 (f) 中，将用于结合的热处理施加到用于 SOI 的晶片 236 上。由于晶片（其通过结合操作或剥离热处理，操作 (d) 和 (e)，相互附着）的结合力太弱以至于不能在器件制备过程中直接使用，在操作 (f) 中，将高温下的热处理施加到用于 SOI 的晶片 236 上作为用于结合的热处理，从而充分增加了结合强度。例如，这样的热处理可在惰性气体气氛下，在 1050-1200℃的温度下进行 30 分钟至 2 小时。

[0071] 在操作 (g) 中，通过使用氢氟酸清洁将在用于 SOI 的晶片 236 表面上形成的氧化膜去除。

[0072] 如果需要，在操作 (h) 中，可进行氧化以调节硅层 237 的厚度，以及在操作 (I) 中，通过使用氢氟酸清洁进行所谓的牺牲氧化 (sacrificial oxidation) 以去除氧化膜 238。

[0073] 当通过上述操作 (a) ～ (I) 制备用于 SOI 的晶片时，在操作 (b) 之后，更新操作 (refresh operation) 可进行 6 次或更多次，多硅堆叠的热处理可进行 16 次，氮化物堆叠的热处理可进行 16 次，从而产生用于 SOI 的晶片的缺陷和次泄露。也就是说，随着硅晶片热处理的重复次数增加，并且随着硅晶片的结构变得更为复杂，通过氧沉淀在用于 SOI 的产品上的影响增加。不过，由于根据本实施方式的硅晶片的氧浓度差 ΔOi 为 0.5ppma 或更小，可控制氧沉淀的形成。其中，所述氧浓度差 ΔOi 至少是指热处理前的初始氧浓度和热处理后的最终氧浓度之间的差异。如在图 3 中示例性地显示，初始氧浓度和最终氧浓度没有在缺陷区域显示，但显示了整个晶片或锭的平均氧浓度。

[0074] 随着氧浓度差 ΔOi 增加，形成大量氧沉淀。考虑到此因素，如果氧浓度差 ΔOi 为 0.5ppma 或更小，如本实施方式所述，虽然热处理重复了 6 次或更多次，但可抑制氧沉淀的生成，从而可控制产品失效和泄露电流的产生。其中，初始氧浓度和最终氧浓度与它们在如图 3 所示的 O 带中的不同。如果硅晶片具有如上所述的氧浓度差 ΔOi，那么 O 带可以是模糊可见的。不过，在这种情况下，如果进行特定的热处理或重复的热处理，可发生成核现象，O 带可逐渐变成清晰可见的。

[0075] 如图 3 所示，根据本实施方式的硅晶片可仅具有 IDP 区域和 VDP 区域而没有 O 带

区域。其中，如上所述，如果硅晶片的直径为 300 毫米，所示 IDP 区域可占据晶片的 70％或更多。此外，根据晶体生长，为了扩大 IDP 区域，如图 2 所示的所述单晶锭生长装置 100 设计了热屏蔽组件 50 并控制了熔融液体硅 20 的对流，以扩大重组区域。

[0076] 根据晶体生长，上述过渡区域可通过温度区域（1250-1420℃，在该区域中形成了 IDP 区域）的长度部分的扩张来制备。

[0077] 如下所述，可通过如图 2 所示的单晶锭生长装置 100 制备具有上述过渡区域和氧浓度差 ΔOi 为 0.5ppma 或更小的硅晶片。

[0078] 根据图 2，计算单晶硅锭 30 的旋转角速度。为此目的，旋转角速度计算单元 92 可用由牵拉单元 40 提供的锭 30 的旋转速度和感应器 90 提供的锭 30 的直径来计算单晶硅锭 30 的旋转角速度。

[0079] 随后，第一比较单元 94 将通过旋转角速度计算单元 92 计算得到的旋转角速度与目标旋转角速度 TSR 比较，将比较的结果输出到流速控制器 96 中作为角速度误差值。

[0080] 接着，根据从第一比较单元 94 接收到的角速度误差值，在生长的单晶硅锭 30 的部位 34 处（所述生长的单晶硅锭 30 的直径在部位 34 处检测），流速控制器 96 降低了熔融液体硅 20 的流速。为此目的，所述流速控制器 96 可控制牵拉单元 40 和 / 或支撑轴驱动单元 16，以降低流速。也就是说，所述流速控制器 96 通过牵拉单元 40 控制了锭 30 的旋转速度，并通过支撑轴驱动单元 16 控制了坩锅 10 的旋转速度。如果通过角速度误差值判定测得的旋转角速度比目标旋转角速度 TSR 高，那么流速控制器 96 降低流速。如果部位 34（其直径已被检测）相当于熔融液体硅 20 的弯液面，熔融液体硅 20 的流速可降低，从而可稳定弯液面的流速。

[0081] 随后，直径传感单元 90 可感测单晶硅锭 30 的直径。

[0082] 随后，第二比较单元 110 将由直径传感单元 90 感测的直径与目标直径 TD 比较，将比较的结果输入到牵拉单元 40 作为直径误差值。

[0083] 随后，根据所述直径误差值，牵拉单元 40 改变了生长的单晶硅锭 30 的牵拉速度，并以改变的牵拉速度旋转和牵拉所述单晶硅锭 30。随后，所述生长的单晶硅锭 30 的牵拉速度可根据所述直径误差值调整。

[0084] 通常，根据直径传感单元 90 感测到的直径，牵拉单元 40 控制了单晶硅锭 30 的牵拉速度。例如，如果通过直径传感单元 90 感测到的锭 30 的直径比目标直径 TD 大，那么牵拉单元 40 以与实际测得的锭 30 的直径和目标直径之差成比例地增加锭 30 的牵拉速度。不过，如果通过直径传感单元 90 感测到的锭 30 的直径比目标直径 TD 小，那么牵拉单元 40 以与实际测得的锭 30 的直径和目标直径之差成比例地降低锭 30 的牵拉速度。其中，由于锭 30 生长时产生的结点和熔融液体硅 20 的流速强度的影响，弯液面 34（在此处检测了锭的直径）可变成不稳定的。虽然所述弯液面 34 是不稳定的，如果用通过不稳定的弯液面 34 实际测得的直径调节所述牵拉速度，那么偏离了在 T(V/G) 内的牵拉速度的目标路径 320 的牵拉速度的波动范围 322 可大大增加。在这种情况下，可增加锭 30 或包括 OISF 区域（在小空穴区域和 O 带区域之间的区域）的晶体缺陷 336 或 I 区域的晶体缺陷 334 并可能因此被当作失效处理的硅晶片的频率。

[0085] 不同的是，当弯液面 34 的料流稳定后，如上所述，通过直径传感单元 90 精确感测直径，并且基于精确感测的值调整所述牵拉速度。因此，减少了偏离了目标牵拉速度的路径

320 的牵拉速度 V 的波动范围。

[0086] 此外，根据图 2，第一控制器 120 确定了加热器 60 的最大加热部件的位置 62。随后，根据从第一控制器 120 接收到的加热器 60 的最大加热部件的确定的位置 62，第二控制器 130 确定了最大高斯平面 (MGP) 的位置。其中，所述 MGP 是指一个部件，在该部件中由磁场施加单元 80 产生的磁场的水平分量变得最大。所述磁场施加单元 80 通过绝热器 70 与加热器 60 热绝缘。所述加热器 60 可在上下方向均匀地产生热量或在上下方向调节产生的热的量。如果加热器 60 在上下方向均匀地产生热量，最热加热部分可位于加热器 60 的中央或在中央稍上方的位置。不过，如果加热器 60 在上下方向调节了产生的热的量，最热加热部分可任意调整。

[0087] 随后，第二控制器 130 控制了磁场施加单元 80 以向坩锅 10 施加磁场，从而在确定的位置形成 MGP。

[0088] 随后，当最热加热部分的位置改变时，根据改变的最热加热部分的位置 62 调整 MGP 的位置。所述第一控制器 120 可控制加热器 60 以改变最热加热部分的位置 62。如果移动加热器 60，可改变最热加热部分的位置 62。所述第二控制器 130 通过第一控制器 120 确认了改变的最热加热部分的位置 62，并根据该改变了的位置调节了形成 MGP 的位置。

[0089] 随后，所述第二控制器 130 控制了磁场施加单元 80 以在调整的位置处形成 MGP，从而对坩锅 10 施加磁场。

[0090] 根据一个实施方式，可以确定所述 MGP 以使其位于比最热加热部分的位置 62 低的位置。例如，以熔融液体硅 20 的界面为基准，所述 MGP 可位于比最热加热部分的位置 62 低 20-40％的位置。也就是说，如果通过第一间距 D1 将最热加热部分的位置 62 从熔融液体硅 20 的界面分离，那么可通过第二间距 D2（其比所述第一间距 D1 低 20-40％）将所述 MGP 从熔融液体硅 20 的界面分离。所述第二间距 D2 可为 50-300 毫米。例如 150 毫米。

[0091] 不仅可通过调节最热发热部分的位置 62 和 MGP 的位置，还可通过调节由磁场施加单元 80 施加的磁场的强度，来控制熔融液体硅 20 的对流。

[0092] 通常，如果改变了单晶硅锭 30 的旋转角速度，那么液体硅 20 界面的凸出程度、在生长方向上的锭 30 的温度梯度 G ＝ Gs+Gm［其中，Gs 表示锭的温度梯度，Gm 表示熔融液体硅 20 的温度梯度］、在锭 30 和熔融液体硅 20 之间的接触区域中在辐射方向上锭 30 的温度梯度差 ΔG ＝ Gse-Gsc［其中，Gse 和 Gsc 分别表示锭 30 较低部分的边缘和中央的温度梯度］、包含在锭 30 中的氧的浓度、以及在锭 30 和熔融液体硅 20 之间形成的过冷区域的尺寸都会改变。例如，当硅锭 30 的旋转角速度增加时，熔融液体硅 20 的界面变得非常凸出、温度梯度 G 增加、温度梯度差 ΔG 减小、氧浓度降低，并且因此可形成具有良好性能的锭 30，但很难控制该牵拉速度。相反地，当硅锭 30 的旋转角速度减小时，熔融液体硅 20 的界面变得平坦、温度梯度 G 减小、温度梯度差 ΔG 增加、氧浓度升高，并且因此可形成具有较差性能的锭 30，但很容易控制该牵拉速度。不过，这些关系可根据磁场改变。

[0093] 此外，如图 2 所示的熔融液体硅 20 通过锭 30 的旋转以箭头 22 的方向对流，并且通过坩锅 10 的旋转以箭头 24 的方向对流。不过，熔融液体硅 20 的对流可在其基于 MGP 的上部和下部之间被阻挡。

[0094] 根据此实施方式，可考虑根据最热加热部分的位置的熔融液体硅的对流来确定所述 MGP，熔融液体硅 20 的对流可通过适度调节磁场强度来控制，从而抵消了由于旋转角速

度变化而引起的问题。也就是说，当 MGP 位于从比最热加热部分的位置 62 低 20-40％的熔融液体硅 20 的界面分离出的位置时，在箭头 22 的方向向锭 30 的中央进行的对流变得强烈，因此可确保空位与间隙之间的重组部分，从而 IDP 区域的边界可增加。

[0095] 在此实施方式中，为了生长包含过渡区域的硅晶片或锭，采用如图 2 所示的装置，所述过渡区域主要含有包含在 IDP 区域中且氧浓度差 ΔOi 为 0.5ppma 或更少的尺寸为 10-30 纳米的晶体缺陷。不过，上述如图 2 所示的生长装置只是示例性的，为了进行各个操作，还可使用自动生长控制器 (AGC)（未显示）或自动温度控制器 (ATC)（未显示）。

[0096] 此外，为了根据此实施方式制备硅晶片，除了硅晶体硅锭 30 的角速度、MGP、磁场强度和最热加热部分的位置之外，还可进一步采用用作冷却气的惰性气体（例如氩气）的压力 / 流速、热屏蔽组件 50 与熔融液体硅 20 界面之间的熔融间隙、热屏蔽组件 50 的形状、加热器 60 的数量以及坩埚 10 的转速。

[0097] 下文中，根据此实施方式的硅晶片的性质将参照附图描述。

[0098] 图 7a 的曲线图表示了硅晶片的初始氧浓度，图 7b 的曲线图表示了在 1,000℃下 1 个小时内重复了 6 次热处理后的硅晶片的最终氧浓度，图 7c 显示了已经进行了热处理后的栅极氧化层完整性 (Gate Oxide Integrity,GOI)。在图 7a 和 7b 中，实施方式 1 显示了进行一次热处理的情况，实施方式 2 显示了进行两次热处理的情况，实施方式 3 显示了进行三次热处理的情况，“d”表示从晶片中央起算的距离。

[0099] 如图 7a 中示例性地显示，当硅晶片的初始氧浓度水平为 10ppma 或更低时，实施方式 1 至实施方式 3 中的氧浓度差 ΔOi 为 0.2ppma，如在图 7b 中示例性地显示。这样的原因是，在硅晶片中，IDP 区域的晶体缺陷占据 70％或更多。如果硅晶片不包含 70％或更多的 IDP 区域的晶体缺陷，但包含 30％或更多的 O 带和 VDP 区域的晶体缺陷，那么硅晶片的氧浓度差 ΔOi 不是 0.2ppma 或更少，且氧浓度差不是均一的，如图 7b 所示。也就是说，VDP 区域中的氧浓度差 ΔOi 大于 0.5ppma，只有在 IDP 区域中的氧浓度差 ΔOi 减少了，在径向方向上的晶片的氧浓度差 ΔOi 的均一性是不固定的。这意味着，如果重复热处理，将在 VDP 区域形成氧沉淀。

[0100] 如上所述，可以确认，如果重复本发明的硅晶片的热处理，则可控制氧沉淀的形成。此外，如图 7c 中示例性地显示，作为重复热处理后 GOI 测量的结果，可确认减少了由于晶体缺陷导致的失效 250、252 和 254。

[0101] 当硅晶片具有低的初始氧浓度时，如上所述，如图 3 所示，很难用常规晶体缺陷估计方法，例如 Cu 沉积方法 [或 Cu 雾度方法]，来区分 IDP 区域和 VDP 区域，可能没有发现 O 带区域。以供参考，Cu 沉积方法在韩国专利注册第 10-0838350 号中公开。

[0102] 因此，如果硅晶片具有如实施方式中所示的低初始氧浓度，那么 VDP 区域和 IDP 区域可通过 Ni 雾度方法更清楚的区分。

[0103] 下文中，将参照附图描述用于区分 VDP 区域和 IDP 区域的 Ni 雾度方法。

[0104] 图 8 是流程图，其显示了根据一个实施方式的用于区分单晶硅晶片缺陷区域的 Ni 雾度方法。

[0105] 所述单晶硅晶片可用金属溶液，例如 Ni 涂覆（操作 S101）。可用旋涂方法或浸涂方法（但不限于此）进行涂覆。

[0106] 当用 Ni 涂覆单晶硅晶片时，所述 Ni 溶液可扩散到单晶晶片中并与氧沉淀反应或

结合，从而形成金属沉淀。其中，Ni 的浓度可至少为 1E13 原子 / 平方厘米或更多，但不限于此。

[0107] Ni 可进行细小沉淀的吸杂 (gettering)，所述细小沉淀通常不能用 Cu 吸杂，从而 Ni 具有比 Cu 更好的缺陷检测能力。

[0108] 例如，如果用 Ni 确认单晶硅晶片中没有发现缺陷，那么这比用 Cu 更能清楚地确认单晶硅晶片中没有缺陷。因此，根据此实施方式可通过 Ni 雾度方法检测较细小的缺陷，并且可基于这样的 Ni 雾度方法通过优质无缺陷硅锭生长制备单晶硅晶片。

[0109] 此外，具有更细小控制的缺陷的半导体器件可用无缺陷单晶硅晶片制备。

[0110] 判定初始氧浓度 Oi 是否是临界值或更低（操作 S103）。例如，将临界值设定为 10ppma，但不限于此。

[0111] 如果初始氧浓度 Oi 不是临界值或更低，可进行第一次热处理（操作 S105）。第一次热处理可用于金属沉淀成核。例如，第一次热处理可在 870℃的热处理温度下进行 4 小时。可通过第一次热处理形成金属沉淀的核。这样的金属沉淀的核可用作由于随后的步骤（即第二次热处理）而进行的金属沉淀核生长的种子。

[0112] 当通过第一次热处理形成了金属沉淀的核时，可进行第二次热处理（操作 S107）。所述第二次热处理可用于生长金属沉淀的核从而采用金属沉淀的核作为种子来增加金属沉淀的尺寸。所述金属沉淀可通过第二次热处理在所有方向从核开始生长，但不限于此。例如所述第二次热处理可在 1000℃的热处理温度下进行 1-3 小时。

[0113] 如图 9 示例性地显示，由于通过第一次热处理（操作 S105）形成金属沉淀的核并且通过第二次热处理（操作 S107）采用所述核作为种子生长，可增加金属沉淀的尺寸。

[0114] 随着金属沉淀的尺寸的增加，在确认操作（将在下文中描述）中金属沉淀的检测可能性可增加。

[0115] 当初始氧浓度 Oi 过低时，通过 Ni 污染进行的金属沉淀的检测可能不容易。在这种情况下，可进行额外的热处理（操作 S113）。所述额外的热处理可在 800℃的热处理温度下进行 4 小时。所述额外的热处理可用于扩大金属沉淀的尺寸。虽然初始氧浓度 Oi 过低，金属沉淀的尺寸可通过额外的热处理扩大，所述扩大的金属沉淀可通过操作 S105 和 S107 的两段式热处理（即第一次热处理和第二次热处理）额外扩大。

[0116] 在根据所述实施方式的 Ni 雾度方法中，即使初始氧浓度 Oi 低，也可比用相似方法在初始氧浓度 Oi 高的情况下更精细地检测出缺陷。

[0117] 随后，可进行单晶硅晶片的蚀刻（操作 S109）。其中，蚀刻可以是湿法蚀刻。硝酸 (HNO_3) 和氢氟酸 (HF) 的混合物可用作蚀刻溶液，但公开的内容并不限于此。操作 S109 中的蚀刻用于更简单地检测缺陷，如果金属沉淀的浓度和尺寸是临界值或更高，操作 S109 中的蚀刻可以省略。

[0118] 如图 10 中示例性的显示，金属沉淀 313 可通过操作 S101-S107 在单晶硅晶片 310 的表面上形成。

[0119] 如图 11 示例性地显示，可通过在操作 S109 中的蚀刻蚀刻除了金属沉淀 313 之外的单晶硅晶片 310 的表面。在这种情况下，圆锥形突出部分 316 可在金属沉淀 313 下方形成。也就是说，突出部分 316 可在金属沉淀 313 的下方形成，除了金属沉淀 313 之外的单晶硅晶片 310 的表面可以被蚀刻。在这种情况下，单晶硅晶片表面上存在金属沉淀 313 的区

域与单晶硅晶片表面上不存在金属沉淀 313 的区域之间存在高度差，检测设备的光路（未显示）会被所述高度差改变。因此，由于光路差在由检测设备形成的图像中金属沉淀 313 可更清晰可见并可更容易地检测金属沉淀 313。

[0120] 如图 12 示例性地显示，可以确定，如果 Ni 浓度是 1E11 原子 / 平方厘米或 1E12 原子 / 平方厘米，那么虽然改变温度和热处理次数也检测不到金属沉淀。

[0121] 另一方面，如果 Ni 浓度是 1E13 原子 / 平方厘米，可检测到金属沉淀。因此，Ni 浓度可优选至少为 1E13 原子 / 平方厘米。

[0122] 图 13a 显示了如果采用 Cu 污染时单晶硅晶片的表面状态，图 13b 显示了如果采用 Ni 污染时单晶硅晶片的表面状态。

[0123] 如图 13a 示例性地显示，如果采用 Cu 污染，单晶硅晶片不显示缺陷雾度。

[0124] 另一方面，如图 13b 示例性地显示，如果采用 Ni 污染，那么单晶硅晶片清楚显示了缺陷雾度。

[0125] 因此，根据此实施方式的用于区分单晶硅晶片的缺陷区域的 Ni 雾度方法可检测出通过 Cu 雾度方法无法检测出的缺陷。

[0126] 图 14 是显示了两段式热处理的最佳条件的测试结果的表格。

[0127] 如图 14 示例性地显示，在第一次热处理中，将热处理的温度固定在 870℃但将热处理的时间变为 2 小时、3 小时和 4 小时。在第二次热处理中，将热处理的温度固定在 1000℃但将热处理的时间变为 2 小时、3 小时和 4 小时。

[0128] 样品 3 和样品 4 没有清楚地显示缺陷雾度。另一方面，样品 1 和样品 2 清楚地显示了缺陷雾度。

[0129] 因此，在根据此实施方式的 Ni 雾度方法中，可理解，在热处理温度为 870℃、热处理时间为 4 小时的第一次热处理以及热处理温度为 1000℃、热处理时间为 1-3 小时的热处理的情况中，获得良好的缺陷雾度。

[0130] 可进行在单晶硅晶片上的金属沉淀的确认（操作 S111），所述单晶硅晶片已经完成了蚀刻。

[0131] 所述金属沉淀可从通过例如照相机（但公开的内容不限于此）得到的图像确认。此外，所述金属沉淀可通过例如光学显微镜（但公开的内容不限于此）来确认。

[0132] 图 15a-15c 显示了根据基于 Cu 的氧浓度的缺陷分布。例如，图 15a 的初始氧浓度 Oi 为 8.3ppma，图 15b 的初始氧浓度 Oi 为 9.5ppma，图 15c 的初始氧浓度 Oi 为 10.8ppma。

[0133] 如果用 Cu 雾度方法检测缺陷，在初始氧浓度为 8.3ppma（图 15a 中）或 9.5ppma（图 15b 中）时不能清楚地区分 IDP 区域和 VDP 区域。当初始氧浓度为 10.8ppma 时，可以区分 IDP 区域和 VDP 区域。

[0134] 图 16a-16c 显示了根据基于 Ni 雾度方法的氧浓度的缺陷分布。例如，图 16a 的初始氧浓度 Oi 为 8.3ppma，图 16b 的初始氧浓度 Oi 为 9.5ppma，图 16c 的初始氧浓度 Oi 为 10.8ppma。

[0135] 如果用 Ni 雾度方法检测缺陷，在初始氧浓度为 8.3ppma（图 16a 中）、9.5ppma（图 16b 中）或 10.8ppma（图 16c 中）时不能清楚地区分 IDP 区域和 VDP 区域。

[0136] 所述 VDP 区域可以是存在氧沉淀的区域，而所述 IDP 区域可以是不存在氧沉淀的区域。

[0137] 在图 15c 中，单晶硅晶片的整个中央区域都是 IDP 区域，而在图 16c 中，单晶硅晶片的中央区域的最中央区域可被定义为 VDP 区域，而最中央区域的圆周可被定义为 IDP 区域。

[0138] 因此，如果用 Cu 雾度方法检测缺陷，可能不能检测到存在于中央区域的 VDP 区域（图 15c 中），但是如果用 Ni 雾度方法检测缺陷，可检测到存在于中央区域的 VDP 区域（图 16c 中）。也就是说，如果用 Cu 雾度方法检测缺陷（图 15c 中），虽然缺陷存在于中央区域，但可检测到没有缺陷的 IDP 区域。另一方面，如果用 Ni 雾度方法检测缺陷（图 16c 中），存在于中央区域的缺陷可与存在于 VDP 区域的缺陷一样被精确地检测。

[0139] 因此，可从图 15a-16c 中确认，可通过采用 Ni 雾度方法的缺陷检测而不是采用 Cu 雾度方法的缺陷检测来更精确地检测缺陷。

[0140] 图 17a 显示了以通过 Cu 雾度方法的单晶硅晶片定义的区域的划分，图 17b 显示了以通过 Ni 雾度方法的单晶硅晶片定义的区域的划分。

[0141] 如图 17a 示例性地显示，第一区域 321 和第三区域 325 是 VDP 区域，而第二区域 323 是 IDP 区域。所述第二区域 323 可置于第一区域 321 和第三区域 325 之间。

[0142] 如上所述，所述 VDP 区域可指存在缺陷的区域，所述 IDP 区域可指不存在缺陷的区域。

[0143] 如图 17b 中示例性地显示，第一区域 331 和第四区域 337 可以是 VDP 区域，第二区域 333 可以是 Ni 吸杂 (NiG) 区域，第三区域 335 是基于 Ni 的 IDP(NIDP) 区域。

[0144] 如上所述，所述 VDP 区域是存在缺陷的区域。

[0145] 所述 NiG 区域 333 可定义为基于 Cu 检测不到缺陷但仅基于 Ni 能检测到缺陷的区域。

[0146] 所述 NIDP 区域 335 可定义为基于 Ni 不存在缺陷的区域，即纯无缺陷区域。

[0147] 因此，与基于 Cu 的 VDP 区域（图 17a 中）相比，缺陷（例如氧沉淀）在基于 Ni 的 NIDP 区域（图 17b 中）中存在更少。通过在基于 Ni 的 NIDP 区域中制备单晶硅晶片，可制备具有更细微控制的缺陷的半导体器件以应对消费者的需求。

[0148] VDP 区域中的缺陷可通过 Cu 雾度方法检测。与图 3 不同，其可定义 NiG 区域，且 NIDP 区域置于 VDP 区域和 I 区域之间。

[0149] NiG 区域中的缺陷不能通过 Cu 雾度方法检测，但可仅通过 Ni 雾度方法检测。因此，NiG 区域中的缺陷和 VDP 区域中的缺陷可基于 Ni 检测。所述 NiG 区域可包含在图 3 的 VDP 区域中。

[0150] 所述 NIDP 区域是基于 Ni 不能检测到高缺陷的区域，且对应于图 3 的 DIP 区域，其可因此被定义为纯无缺陷区域。

[0151] NiG 区域的牵拉速度 V 可介于 VDP 区域的牵拉速度和 NIDP 区域的牵拉速度之间。也就是说，NiG 区域的牵拉速度 V 可比 VDP 区域的牵拉速度小，比 NIDP 区域的牵拉速度大，但公开的内容不限于此。

[0152] 在根据上述实施方式的硅晶片的情况中，由于 IDP 区域占据整个过渡区域的 70％或更多，氧浓度差 ΔOi 为 0.5ppma 或更少，可抑制氧沉淀的形成。

[0153] 因此，在常规硅晶片的情况中，由于氧沉淀的形成，初始氧浓度需降低到 5ppma 或更低，但在根据本实施方式的硅晶片的情况中，IDP 区域占主要地位，即使初始氧浓度相对

较高，即 10ppma，也可生产用于 SOI 的晶片。

[0154] 虽然出于阐述的目的描述了本发明的优选实施方式，本领域技术人员应理解，各种改进、增加和替代方式也是可能的，不背离所附权利要求书所限定的本发明的范围和精神。例如，在这些实施方式的组成部分中可进行各种变化和改进。此外，本领域技术人员应理解，与这些变化和改进的不同之处也都在公开的范围内，如所附权利要求书公开的内容定义。

[0155] 工业适用性

[0156] 所述实施方式可应用于制造用于半导体的单晶硅锭，并由所述锭制备晶片。

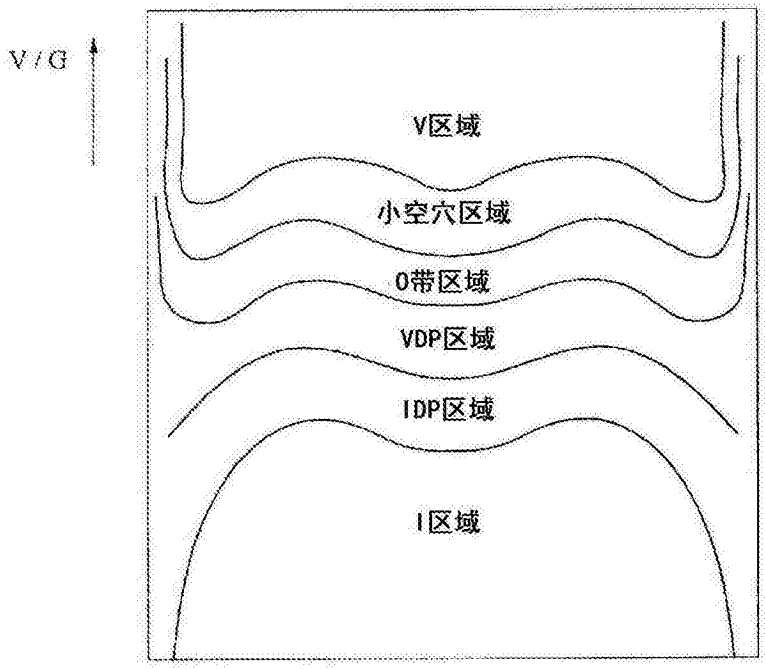

V/G
V区域
小空穴区域
0带区域
VDP区域
IDP区域
I区域

图 1

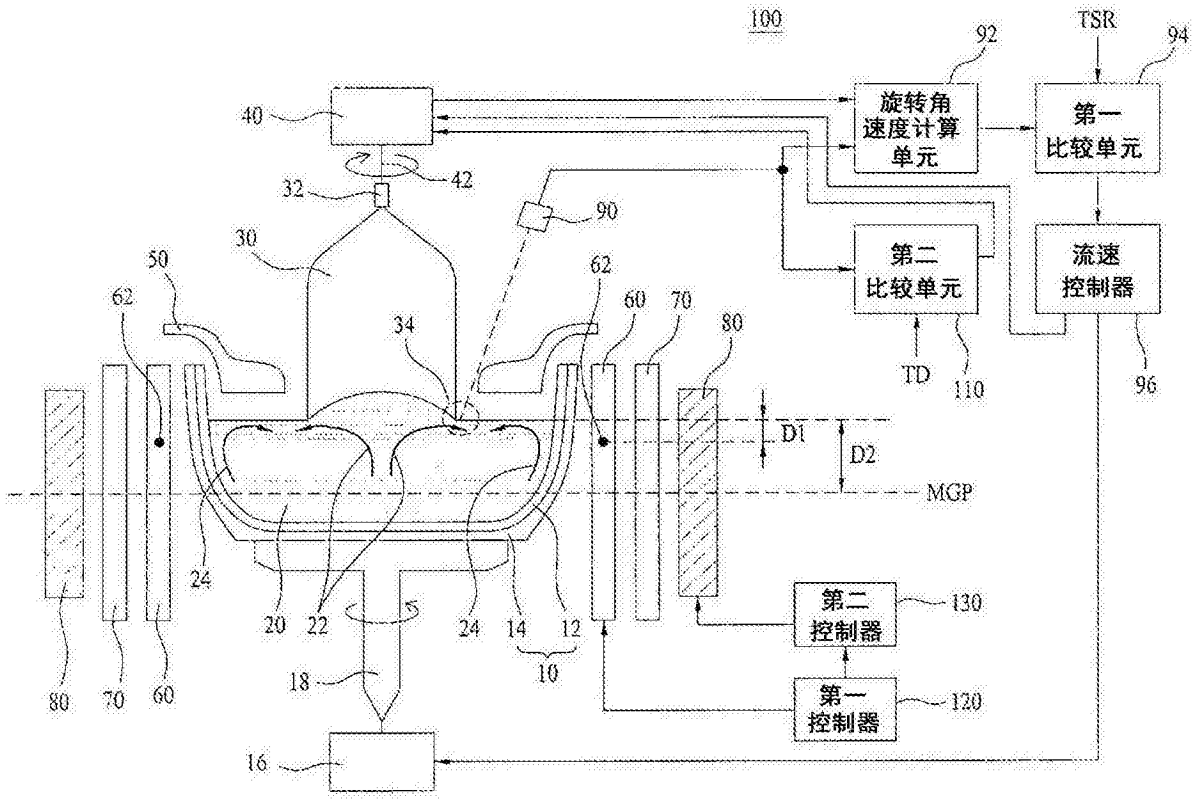

100
92
TSR
94
旋转角速度计算单元
第一比较单元
第二比较单元
流速控制器
TD
110
96
40
42
32
90
30
50
62
34
60
70
80
D1
D2
MGP
24
20
22
5
24
14
12
10
18
16
第二控制器
130
第一控制器
120

图 2

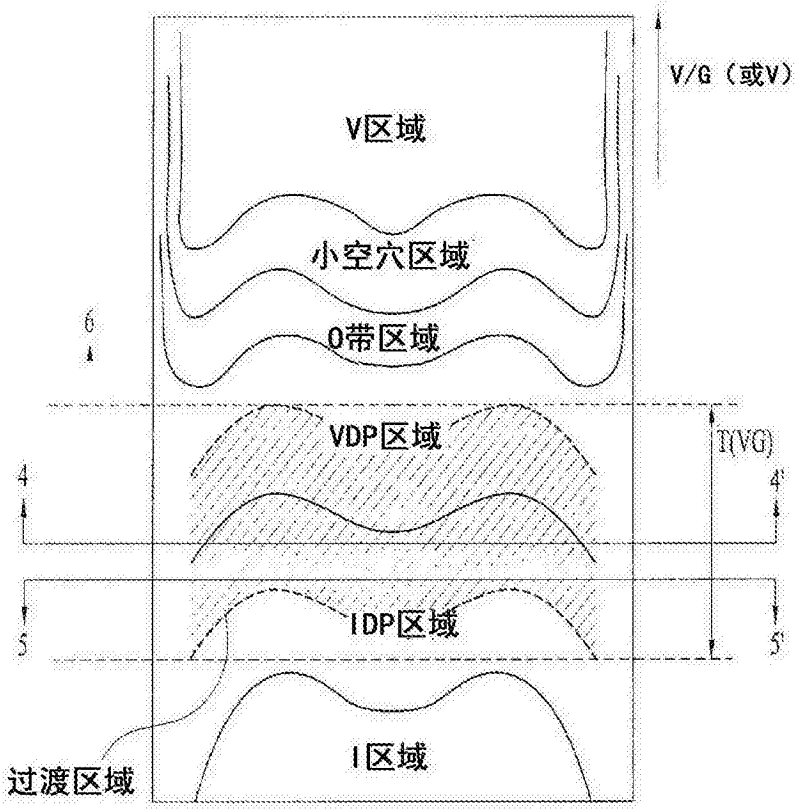


图 3

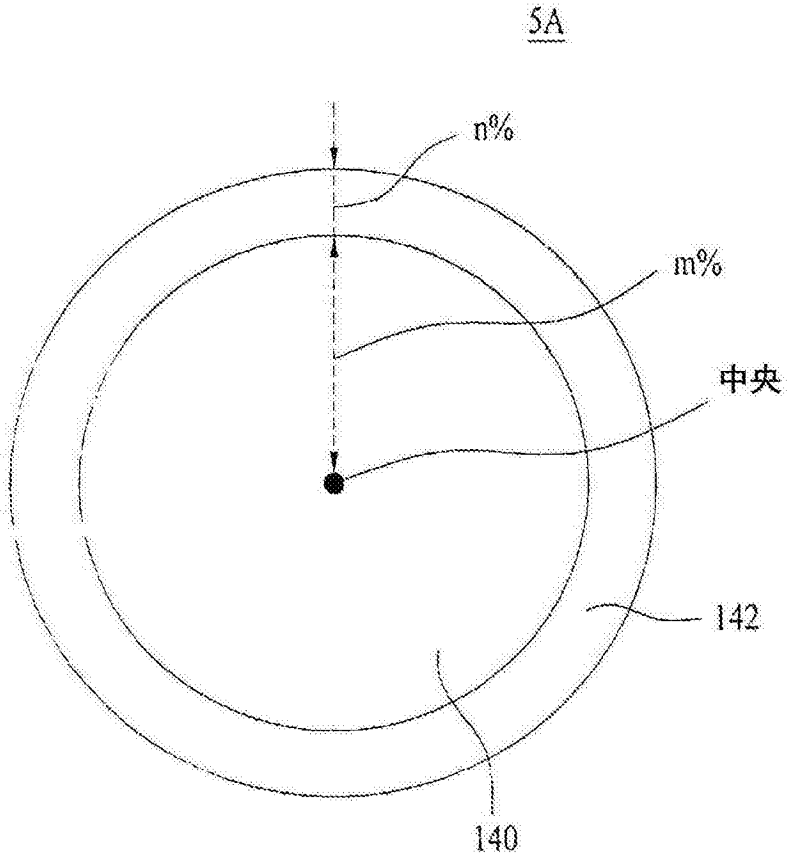


图 4

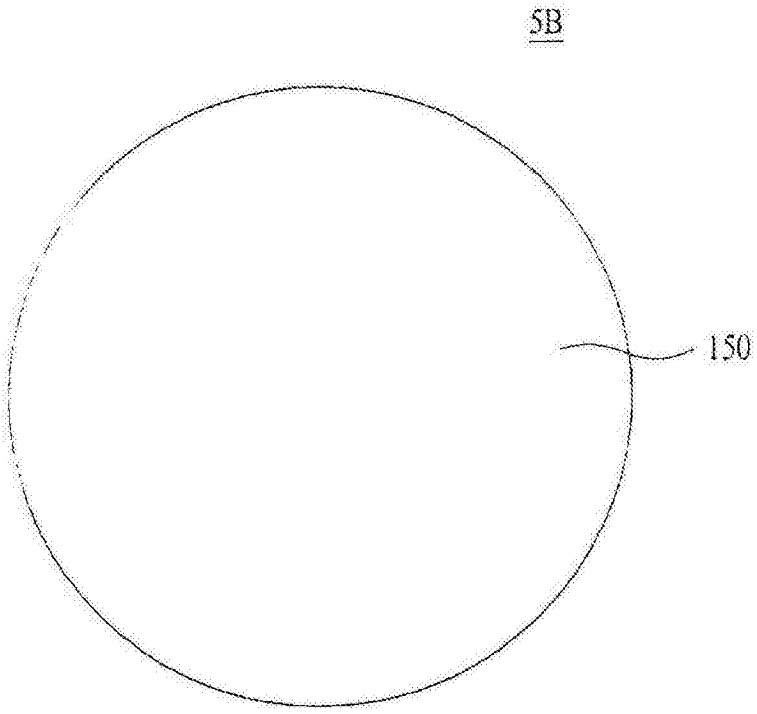


图 5

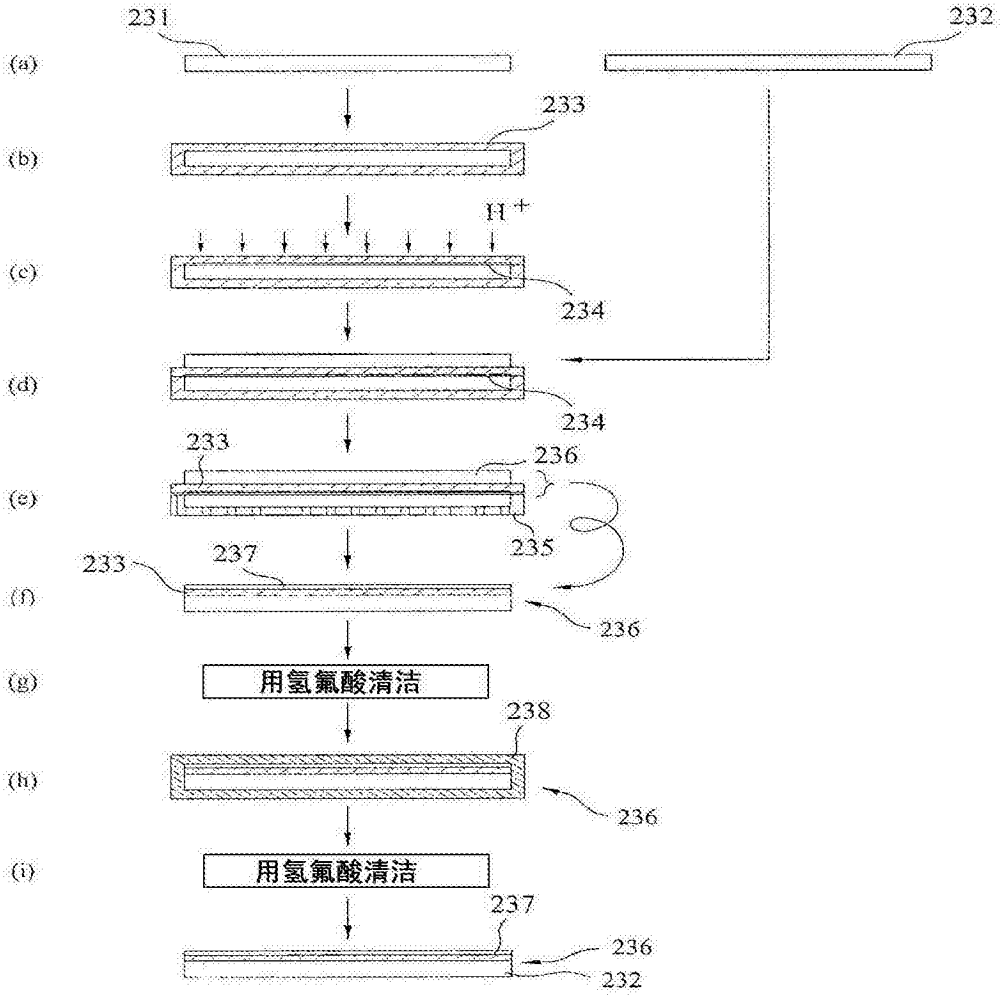

231
232
(a)
233
(b)
H+
(c)
234
(d)
234
233
236
(e)
235
233
237
(f)
236
(g)
用氫氟酸清洁
238
(h)
236
(i)
用氫氟酸清洁
237
236
232

图 6

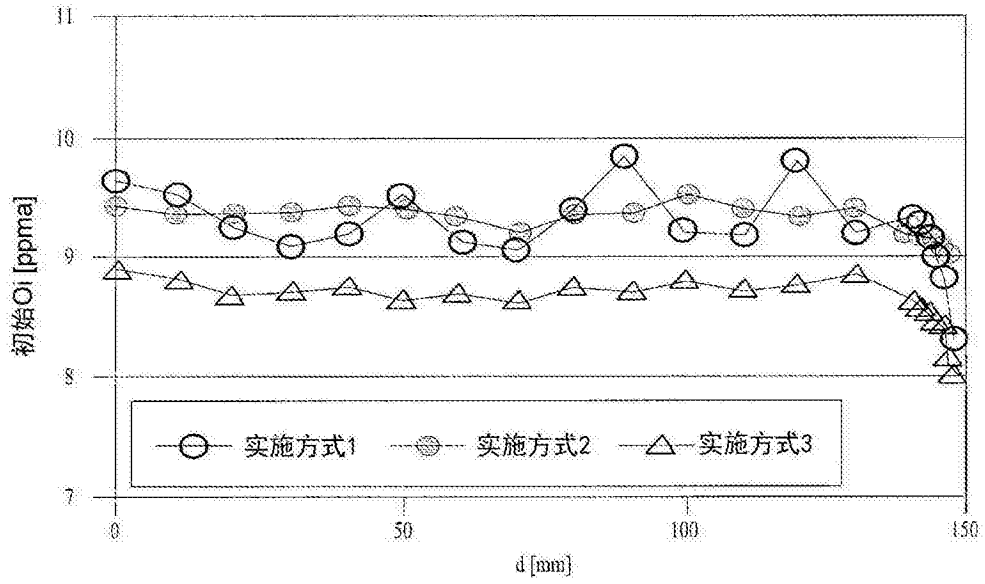

11
10
9
8
7
初始Oi [ppma]
0
50
100
150
d [mm]
实施方式1
实施方式2
实施方式3

图 7a

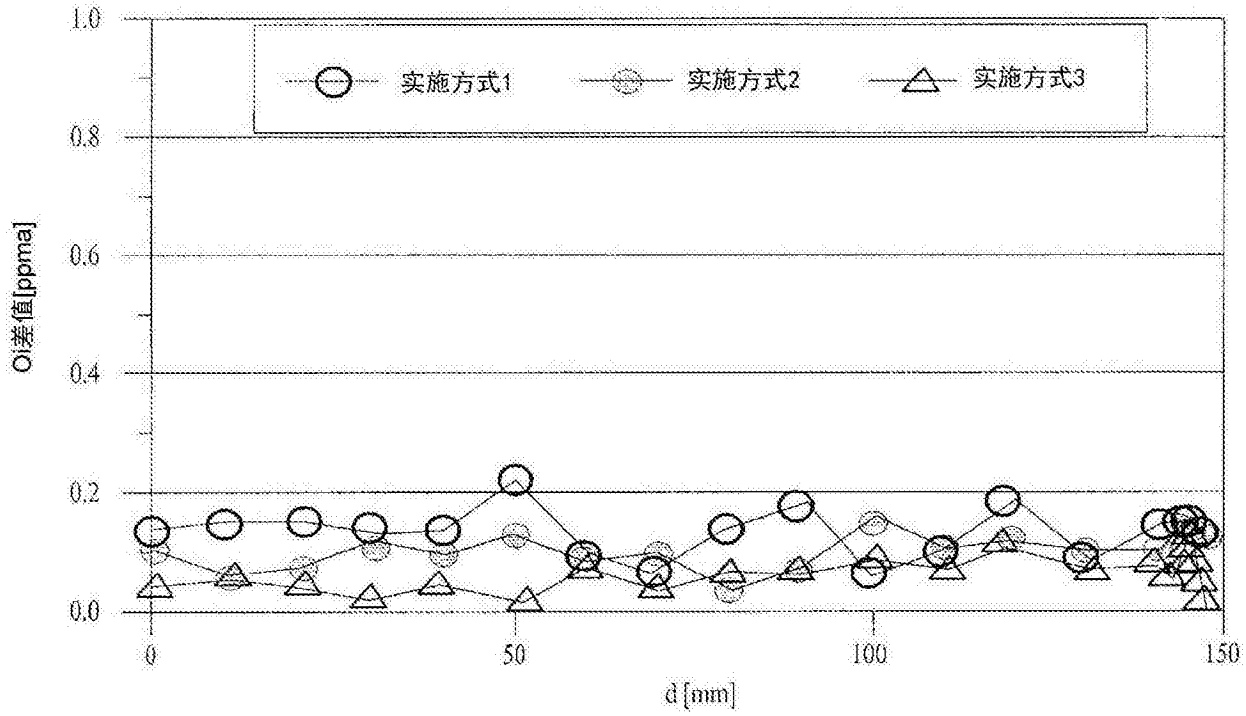

1.0
0.8
0.6
0.4
0.2
0.0
Oi差值[ppma]
实施方式1
实施方式2
实施方式3
0
50
100
150
d [mm]

图 7b

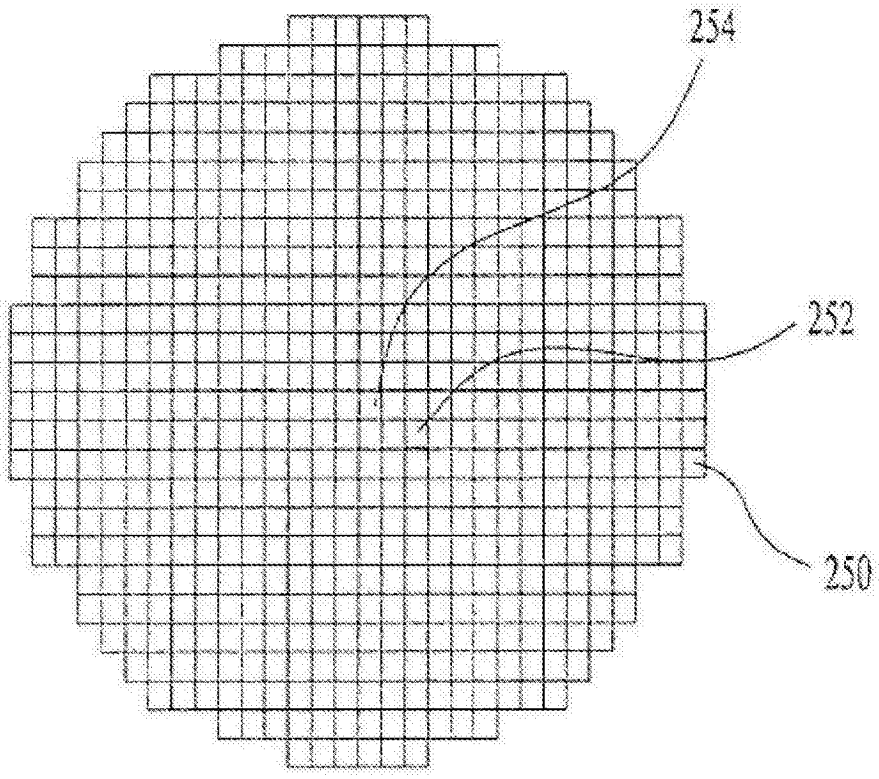

254
252
250

图 7c

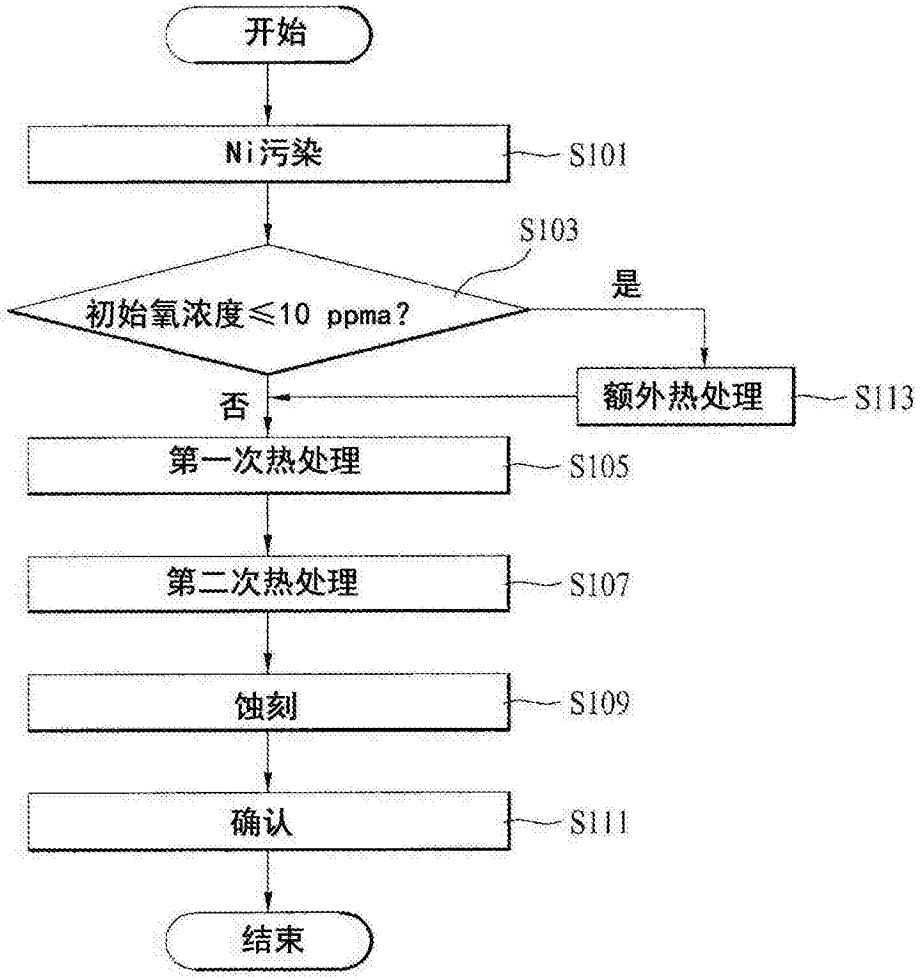

开始
Ni污染
S101
S103
初始氧浓度≤10 ppma?
是
否
额外热处理
S113
第一次热处理
S105
第二次热处理
S107
蚀刻
S109
确认
S111
结束

图 8

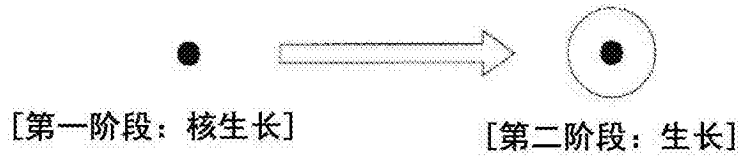

[第一阶段：核生长]
[第二阶段：生长]

图 9

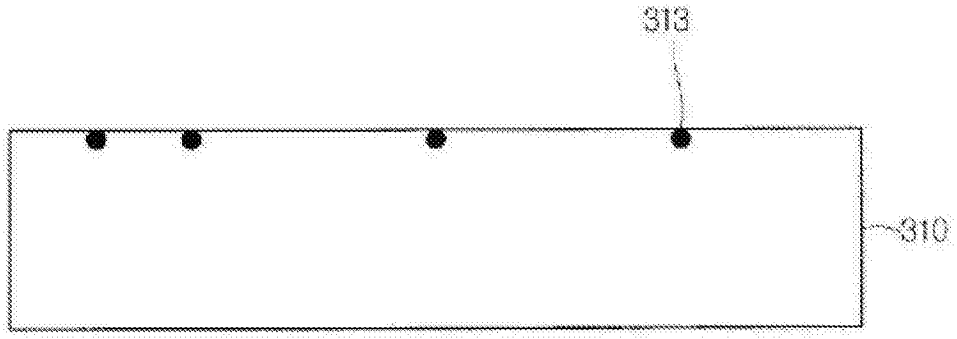


图 10

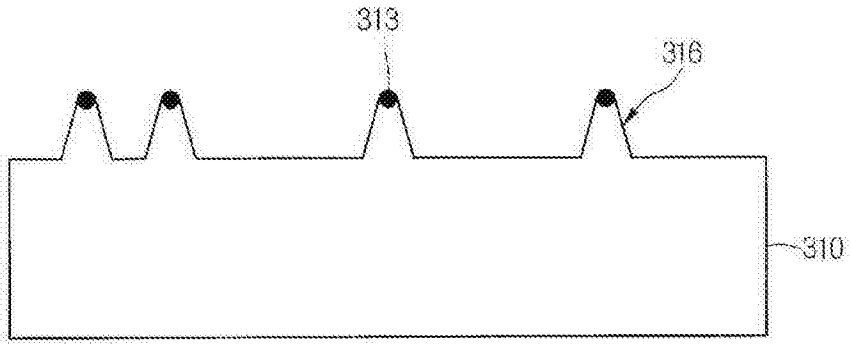


图 11

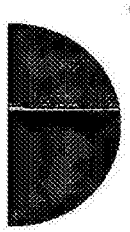
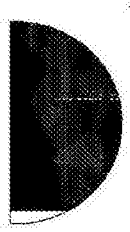
	800℃ 2小时	900℃ 1小时	1000℃ 4小时	备注
1E11污染 atom/cm²				雾度X
1E12污染 atom/cm²				雾度X
1E13污染 atom/cm²				雾度0 （1000℃）

图 12

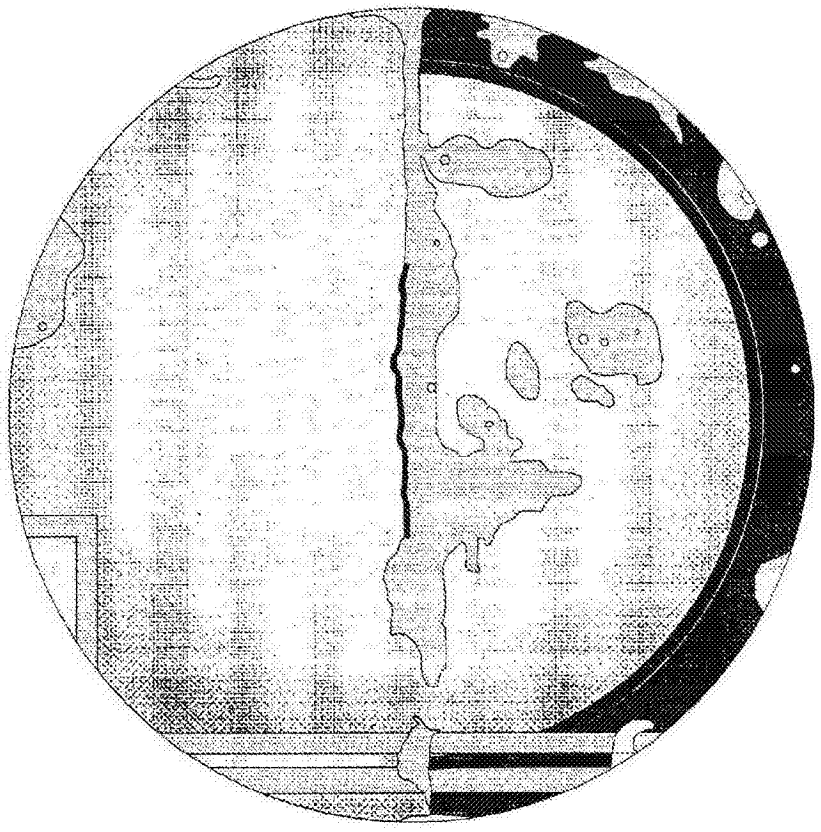


图 13a

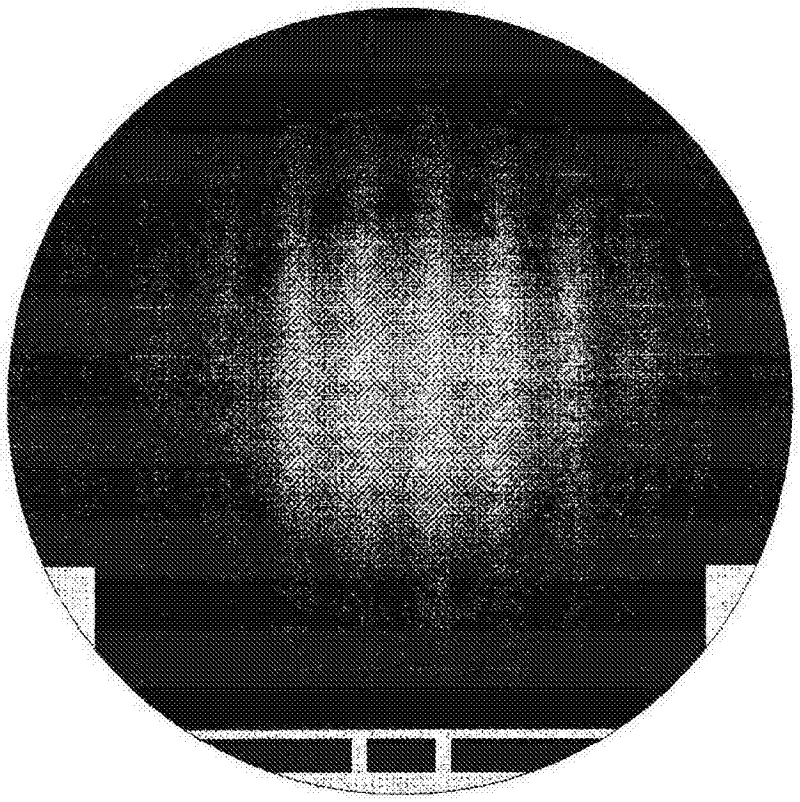


图 13b

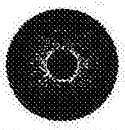
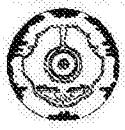
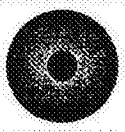
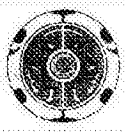
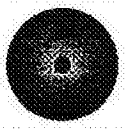
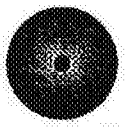
温度			Ni雾度	
	870°C	1000°C	可见	寿命
样品1	4小时	3小时		
样品2	4小时	1小时		
样品3	2小时	2小时		
样品4	3小时	2小时		

图 14

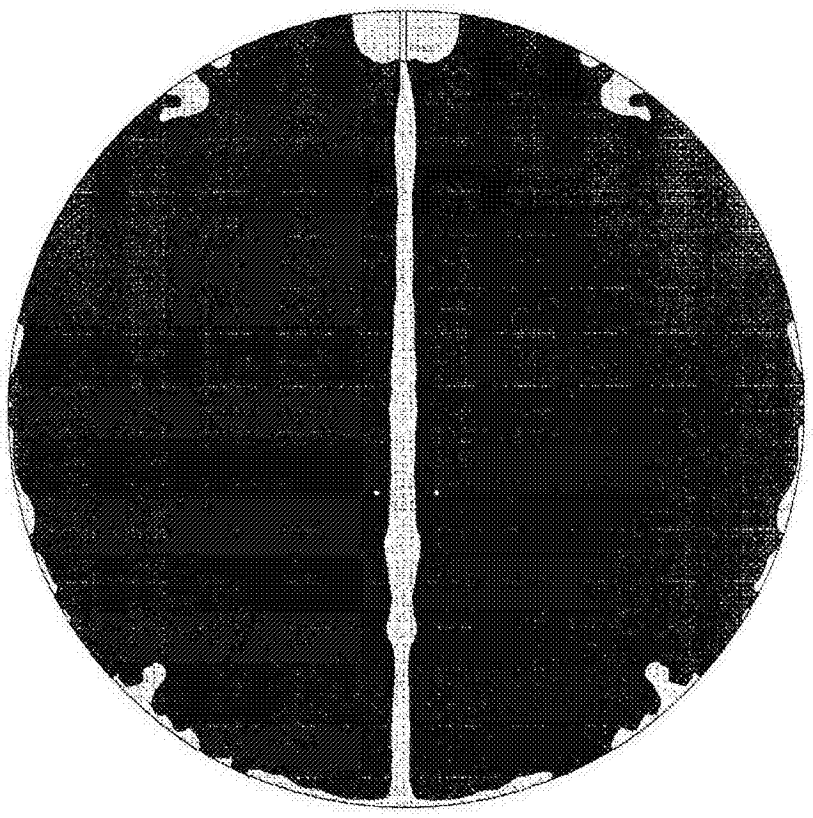


图 15a

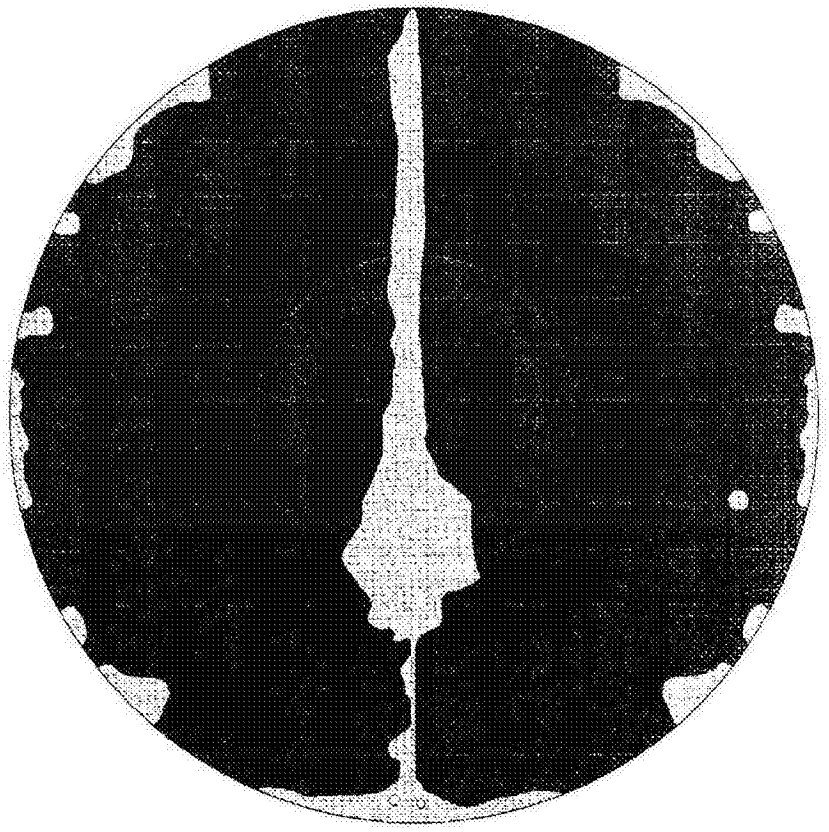


图 15b

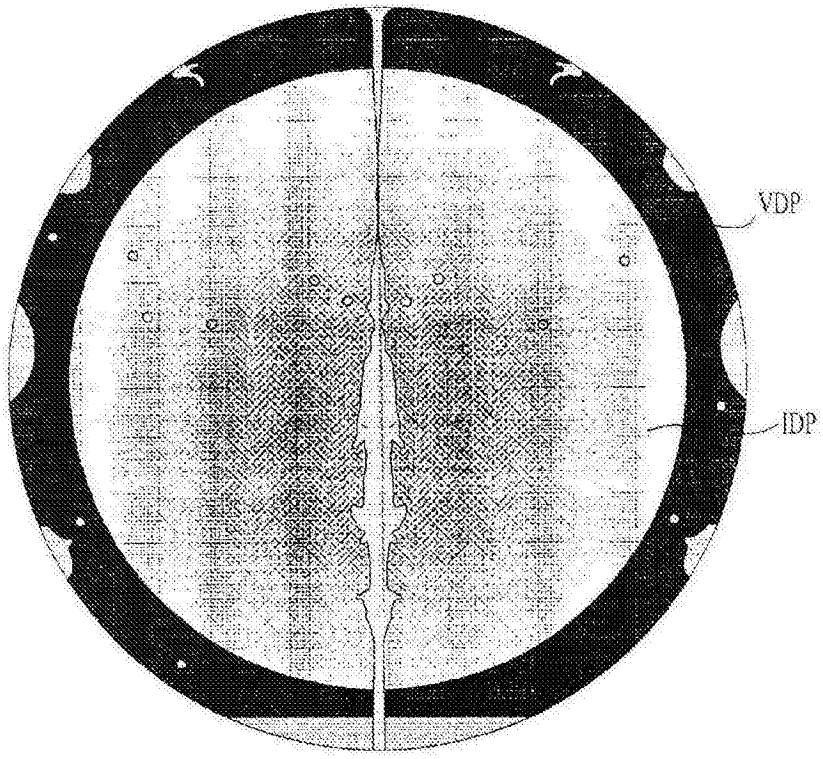


图 15c

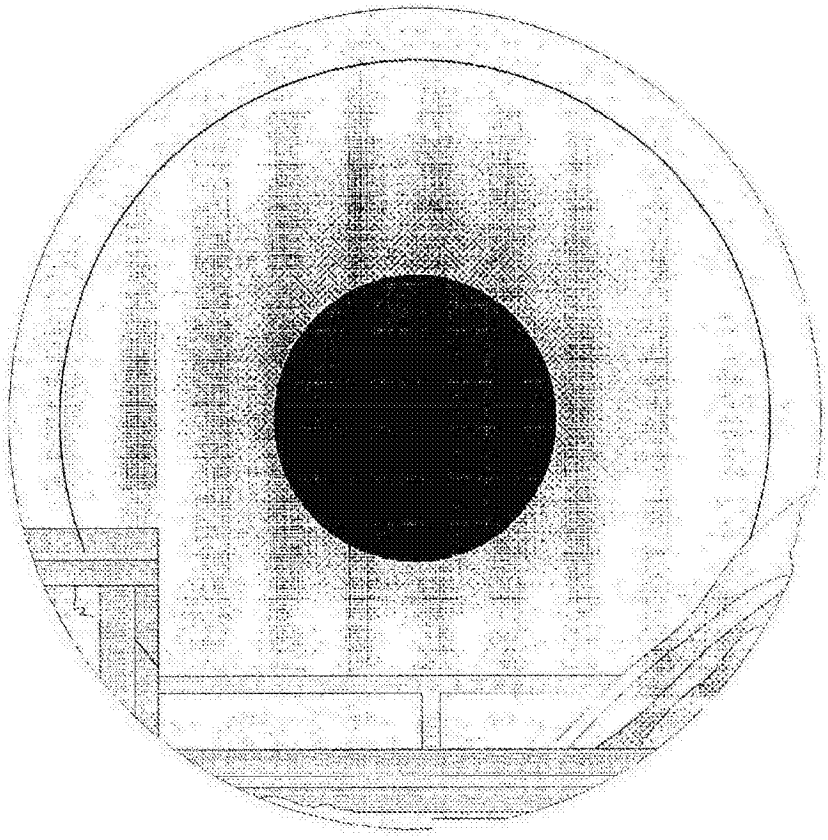


图 16a

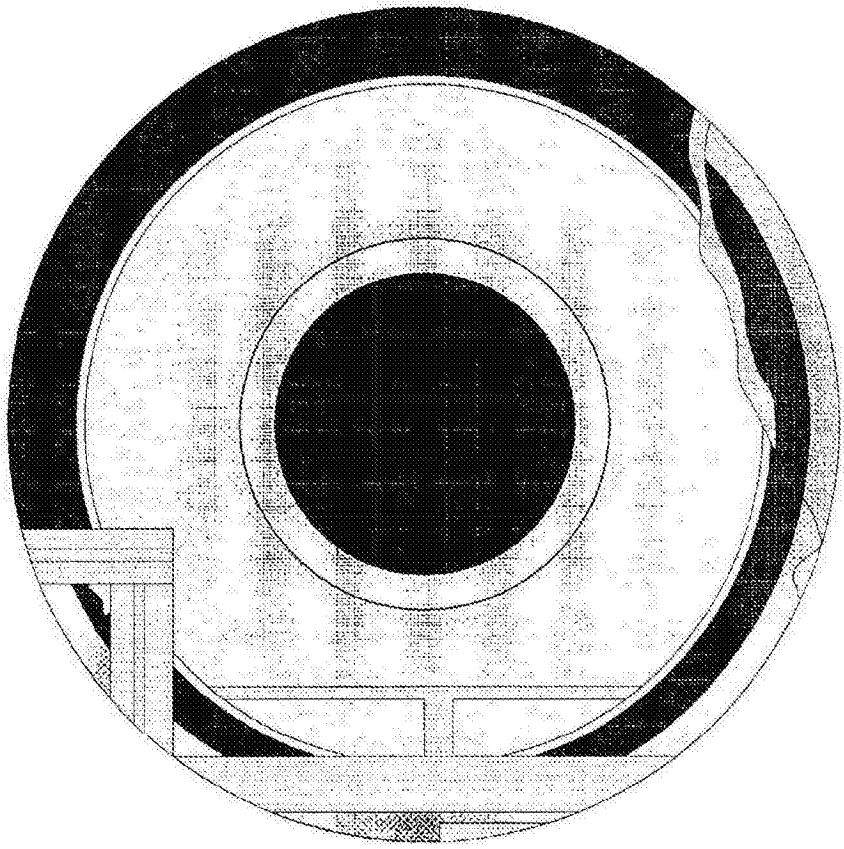


图 16b

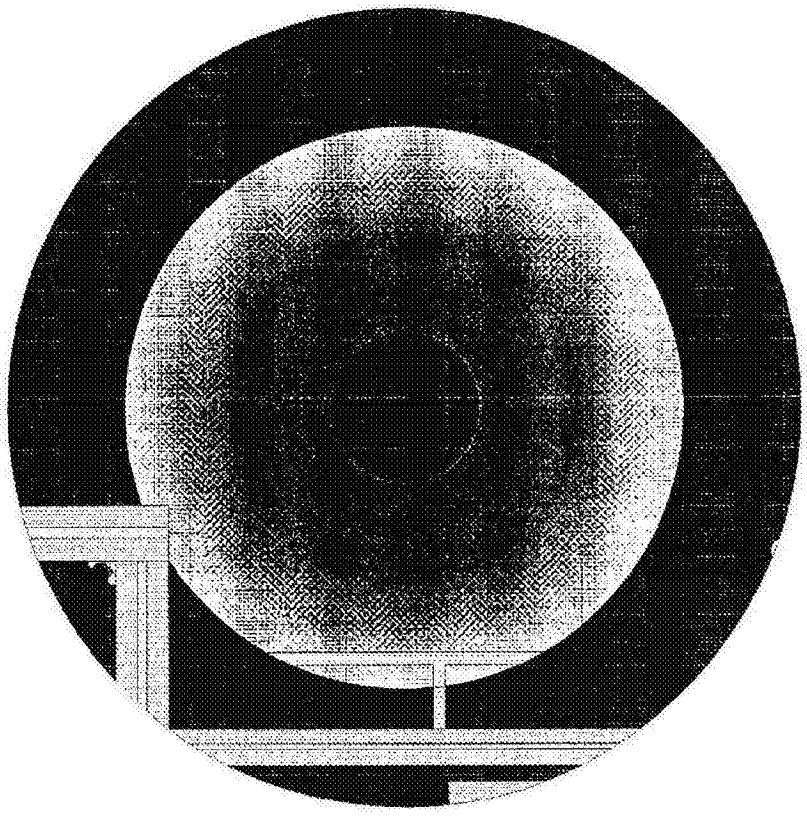


图 16c

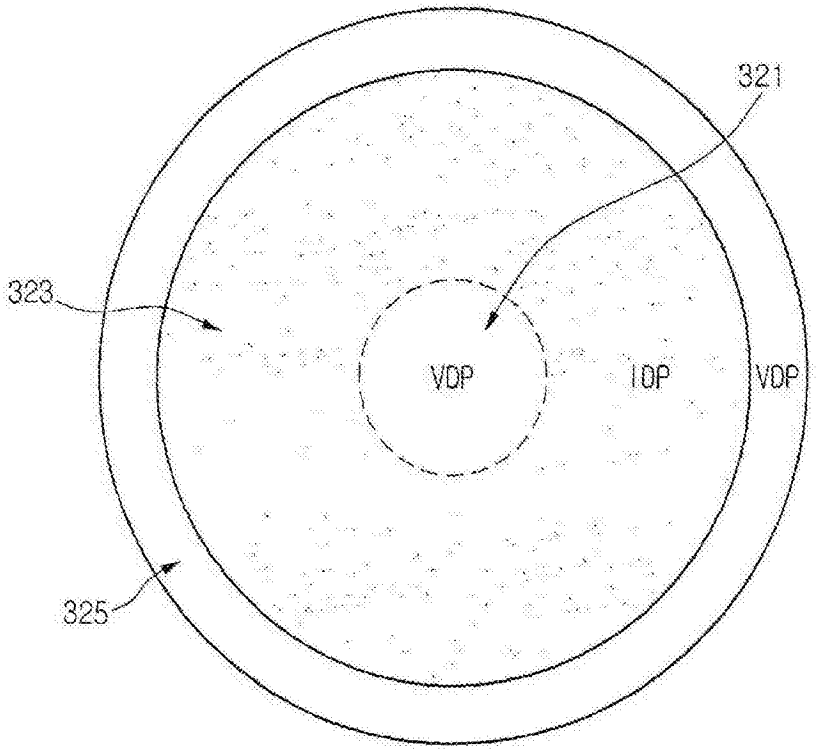


图 17a

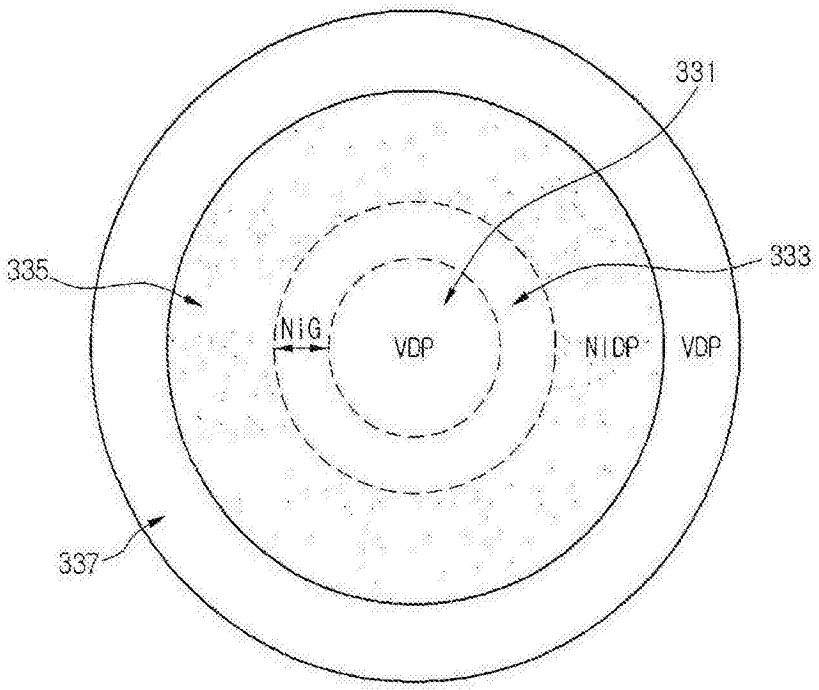


图 17b