

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H01L 23/28

H01L 23/02 H01L 21/56

[12] 发明专利申请公开说明书

[21] 申请号 98117071.4

[43]公开日 1999年6月16日

[11]公开号 CN 1219767A

[22]申请日 98.12.7 [21]申请号 98117071.4

[30]优先权

[32]97.12.8 [33]JP [31]337403/97

[32]98.8.31 [33]JP [31]246334/98

[32]98.9.10 [33]JP [31]256606/98

[71]申请人 东芝株式会社

地址 日本神奈川县

[72]发明人 清水敏天 平本裕行

关谷洋纪 木岛研二

[74]专利代理机构 上海专利商标事务所

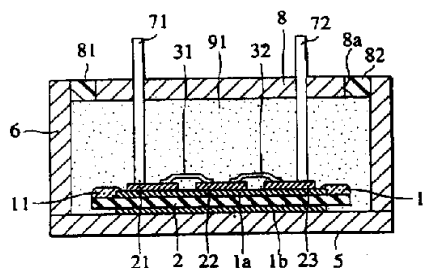
代理人 李 玲

权利要求书 4 页 说明书 26 页 附图页数 19 页

[54]发明名称 半导体功率器件的封装及其组装方法

[57]摘要

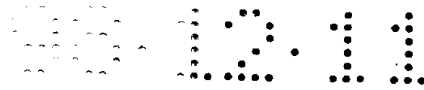
一种半导体功率器件的封装,包括导电底板;安装在底板上的绝缘基板;形成在绝缘基板上的露出绝缘基板周边区域的铜薄膜;半导体芯片安装在铜薄膜上;排列在底板上的环绕绝缘基板的容器;通过容器支撑的并与半导体芯片电连接的外部端子;填充在容器中的硅酮胶。在导电薄膜外侧边缘区和绝缘基板周边区上设置固化绝缘材料,降低截面上的电场并使之难以引起蠕变放电。在底板上形成凹槽,槽中填入高热导率树脂,可防止蠕变击穿。





权 利 要 求 书

1. 一种半导体功率器件的封装，其特征在于所述封装包括：
起热沉作用的导电底板；
安装在所述底板上的绝缘基板；
形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；
设置在所述导电薄膜外侧边缘区域和所述绝缘基板所述周边区域上的固化绝缘材料；以及
形成在所述半导体芯片上的绝缘材料。
2. 如权利要求 1 所述的封装，其特征在于：
所述固化绝缘材料的高度超过所述半导体芯片的厚度。
3. 如权利要求 1 所述的封装，其特征在于：所述固化绝缘材料进一步包括：
形成在所述导电薄膜所述外侧边缘区域和所述绝缘基板所述周边区域上的粘合剂材料；以及
由所述粘合剂材料粘合的堆积构件。
4. 一种半导体功率器件的封装，其特征在于所述封装包括：
起热沉作用的导电底板；
安装在所述底板上的绝缘基板，在其周边区域附近有一个具有给定表面粗糙度的平滑区；
有选择地形成在所述绝缘基板上的导电薄膜，半导体芯片安装在其上；以及
形成在所述半导体芯片上绝缘材料。
5. 如权利要求 4 所述的封装，其特征在于：所述平滑区形成在绝缘基板所述周边区域的上表面上，所述导电薄膜是这样定位的，以露出所述平滑区。
6. 如权利要求 4 所述的封装，其特征在于：所述平滑区形成在绝缘基板所述周边区域的下表面上，所述导电薄膜是这样定位的，以露出与所述平滑区相对的所述绝缘基板上表面。
7. 如权利要求 4 所述的封装，其特征在于：在所述导电薄膜外侧边缘区域和所述绝缘基板所述周边区域上设置固化绝缘材料。
8. 一种半导体功率器件的封装，其特征在于所述封装包括：



起热沉作用的导电底板，所述底板有一个排列在其表面周边区域中的凹槽；
安装在所述底板上的绝缘基板；

形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；以及
形成在所述半导体芯片上的绝缘材料。

9. 如权利要求 8 所述的封装，其特征在于：所述凹槽位于安装所述半导体芯片区域之外。

10. 如权利要求 8 所述的封装，其特征在于：将高热导率的绝缘材料埋入所述凹槽内。

11. 一种半导体功率器件的封装，其特征在于所述封装包括：

起热沉作用的导电底板；

安装在所述底板上的绝缘基板；

形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；

安排在所述底板上的环绕所述绝缘基板的容器；

安排在所述容器上部的上盖板；

在一部分所述上盖板上形成的入口；

通过所述入口注入的填充所述容器的绝缘材料；以及

位于所述入口上并闭合所述入口的防水柔性薄膜。

12. 如权利要求 11 所述的封装，其特征在于：所述防水柔性薄膜由金属薄膜构成。

13. 一种半导体功率器件的封装，其特征在于所述封装包括：

起热沉作用的导电底板；

安装在所述底板上的绝缘基板；

形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；

形成在所述半导体芯片上的绝缘材料；以及

设置在所述绝缘材料上的泡沫材料。

14. 一种半导体功率器件的封装，其特征在于所述封装包括：

起热沉作用的导电底板；



安装在所述底板上的绝缘基板；
形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；
安排在所述底板上的环绕所述绝缘基板的容器；
在所述容器上部孔径侧面上形成的凹凸部分；
设置在所述孔径中的密封材料，具有与所述孔径所述凹凸部分相对应的另一个凹凸部分；以及

形成在所述半导体芯片上的填充所述容器的绝缘材料。

15.一种半导体功率器件的封装，其特征在于所述封装包括：

起热沉作用的导电底板；
安装在所述底板上的绝缘基板；
形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；
安排在所述底板上的环绕所述绝缘基板的容器；
形成在所述半导体芯片上的填充所述容器的绝缘材料；
安排在所述容器上部的上盖板；
通过所述上盖板支撑的并与所述半导体芯片电连接的外部端子；以及
覆盖所述外部端子的外表面的绝缘护套。

16. 如权利要求 15 所述的封装，其特征在于：所述绝缘护套的介电常数至少高于所述上盖板材料的介电常数。

17. 如权利要求 15 所述的封装，其特征在于：所述绝缘护套的介电常数至少高于所述绝缘材料的介电常数。

18.一种半导体功率器件的封装，其特征在于所述封装包括：

起热沉作用的导电底板；
安装在所述底板上的绝缘基板；
形成在所述绝缘基板上的有选择地露出所述绝缘基板周边区域的导电薄膜，半导体芯片安装在其上；
在所述半导体芯片和至少一部分所述底板上一体地形成的热塑性绝缘树脂；以及
通过所述热塑性绝缘树脂排列的并与所述半导体芯片电连接的外部端子。

19. 如权利要求 18 所述的封装, 其特征在于: 所述热塑性绝缘树脂一体地密封所述半导体芯片和至少一部分所述基板。

20. 如权利要求 19 所述的封装, 其特征在于: 凹槽或凹口是在所述底板下部中形成的, 用于注入所述热塑性树脂。

21. 如权利要求 18 所述的封装, 其特征在于: 所述外部端子具有一个把从所述热塑性树脂引线引出方向调节到与平行于所述底板主平面的方向相一致的弯曲部分。

22. 如权利要求 18 所述的封装, 其特征在于: 所述热塑性绝缘树脂不与所述底板接触。

23. 如权利要求 22 所述的封装, 其特征在于: 所述绝缘基板的表面平面与所述热塑性树脂塑模侧面平面成 30° 角。

24. 一种组装半导体功率器件封装的方法, 其特征在于所述方法包括步骤:

(a) 将绝缘基板焊接在导电底板上;

(b) 将半导体芯片安装到所述绝缘基板上;

(c) 将所述半导体芯片与外部端子电连接;

(d) 将绝缘树脂注入塑模在所述底板上, 形成由所述绝缘树脂构成的环绕所述绝缘基板和所述半导体芯片的外壳;

(e) 将绝缘树脂填充到所述外壳中。



说明书

半导体功率器件的封装及其组装方法

本发明涉及提高半导体功率器件击穿电压和可靠性的技术，尤其涉及防止其上安装有多个功率开关器件的功率器件组件介质击穿以及增大其击穿电压和可靠性的封装技术。

随着各个领域，首先是功率电子领域需求的提高，近年来已经广泛地研究和开发了转换和控制电能流动的半导体功率器件。尤其是需要实现功率开关器件，例如能够控制大功率和实现高性能的功率 MOSFET、功率双极型晶体管(功率 BJT)、栅极断开(GTO)闸流管和绝缘栅双极晶体管(IGBT)。结果，提出并开发了称作智能功率组件(IPM)的高压半导体功率器件，它将多个功率开关器件与包括控制这些器件电路的半导体芯片集成在一个封装中。目前将 IPM 应用到诸如能量降低型直接驱动电路和智能调节器的逆变器，预计还可应用于其它领域。此外，尤其需要使 IPM 具有更高的击穿电压。

为了增大这种半导体功率器件的击穿电压，目前可以考虑对采用能够实现热辐射更先进设计的直接焊接结构基板的封装技术进行改进。采用直接焊接结构基板的封装技术是指采用直接焊接铜(DBC)基板的封装技术，它是高热导的氮化铝(以下称为“AlN”)基板和附着在 AlN 基板表面的铜薄膜组成的，能够降低热阻性和简化结构。

图 1 是采用 DBC 基板的半导体功率器件封装结构的截面图。在这个封装中，将多个半导体芯片 21、22 和 23 设置在附着在绝缘 AlN 基板 2 上表面的铜薄膜 1a 上和附着在绝缘 AlN 基板 2 下表面的另一铜薄膜 1b 上，其周边区域除外。半导体芯片 21、22 和 23 经诸如焊接线和带状线的引线 31 和 32 相互电连接。这些半导体芯片 21、22 和 23 可以是例如半导体功率芯片 21 和 23 和控制半导体功率芯片 21 和 23 的控制电路芯片 22。

焊接到 AlN 基板 2 下表面的铜薄膜 1b 附着在金属热沉 5 的中央。在热沉 5 的周边区域上配备一外壳(容器壳体)6，环绕整个 AlN 基板 2，如图 1 所示。

端子支架 8 具有外部端子(外部连接用的电极端子)71 和 72 和孔径 8a，固定在外壳(容器壳体)6 的上部，以便闭合外壳 6。采用的外部端子 71 和 72 是实现外



壳 6 内半导体功率芯片 21 和 23 和控制电路芯片 22 中每个芯片电传导到外部的构件。

将硅酮胶 91 或绝缘材料通过孔径 8a 流入到用作热沉的导电底板 5、外壳(容器壳体)6 和端子支架 8 所环绕的组件中。尔后,在硅酮胶上设置环氧树脂产生密封。采用环氧树脂进行密封后,安排端子支架 8,闭合外壳,它可以由与外壳相同或不不同的材料制成,然后,在设定硅酮胶 91 后采用密封材料 81 和 82 闭合孔径 8a。

在高压功率设备中采用 IPM 的具体情况中,硅酮胶 91 中存在的吸湿性会使电特性劣化。因此,需要采用通过外壳 6 与热沉(导电底板)之间以及盖板(端子支架)8 与环氧树脂之间强接合能够抑制元件当中产生开口和接点的合适粘合方法和粘合结构,尽可能地阻止湿气渗透到 IPM 中。在 IPM 内也要提高诸如孔间和减压阀的内部结构,防止硅酮胶 91 膨胀和流出以及降低施加到环氧树脂上热应力。

图 1 所示的封装结构通过采用高热导的 AlN 基板可以改善起热沉作用到导电底板与基板之间的热导率,通过将半导体芯片直接焊接到带有顶部铜薄膜 1a 的 AlN 基板 2 上还可以降低钼(Mo)板和焊接材料的用量。在如上所述的能够降低热阻性和简化结构的辐射设计中,这是一种先进的技术。

然而,上述的传统 IPM 存在几个由其结构导致的技术问题。以下将说明这些问题。

首先,为了承受高压,IPM 采纳了能够通过强接合抑制不同元件之间出现开口和接点的粘合方法或粘合结构。这种结构会产生降低湿气渗透的作用。然而,不可能完全消除开口和接点的产生,在半导体器件中留下微小开口或接点。此外,使元件强烈地焊接在一起会增大诸如外壳 6 与热沉(导电底板)5 的元件之间存在热膨胀系数差的部分中的热应力,以及会引起外壳 6 的开裂和存在的开口变大。外壳 6 开裂和开口变大会通过硅酮胶吸入湿气,导致其电性能和耐久性劣化。

其次,增加诸如减压阀的部件缓解 IPM 内热应力会使器件的内部结构复杂化并增大整个器件的尺寸。

第三,由于传统的 IPM 是由几种材料(如外壳 6、盖板(端子支架)8、硅酮胶 91 和环氧树脂)产生的,由于材料的热膨胀系数之间差异会产生热应力,复合力作用到器件内每个部分上,导致器件中基板和电子元件的开裂和劣化。总之,组



装器件所需的步骤随所采用的材料数目增加而增多，引起产品可靠性的降低和成本的增加。

第四，虽然传统的 IPM 封装结构具有合理安排热辐射，实现高击穿电压的优点，但是，存在介质击穿的问题。即，上述封装结构采用硅酮胶 91 作为绝缘材料，但是硅酮胶 91 具有介质击穿电压低于一般固体绝缘体介质击穿电压的性质。由于硅酮胶 91 与 AlN 基板之间的蠕变距离(从半导体功率芯片 21 或 23 到 AlN 基板 2 边缘的距离)较短，二者之间界面上粘合性不够，容易出现蠕变放电。

第五，在传统的半导体组件中，当接收半导体芯片的绝缘基板直接位于起热沉作用的金属壳(容器壳体)底板 5 上时，在绝缘基板与硅酮胶直接界面上易于出现介质击穿，因为蠕变距离短，在蠕变放电期间起背电极作用的金属底板易于延伸蠕变放电。

在额定电压下驱动时不会出现这种蠕变击穿和蠕变放电，但是，在高压额定电压的高电压下驱动时认为会出现的。一旦出现蠕变击穿或蠕变放电，会降低介质击穿电压并容易引起介质击穿。

因此，为了增大击穿电压和提高可靠性，需要抑制蠕变击穿和放电，防止介质击穿。

考虑到上述问题，本发明的目的是提供一种可靠性高的半导体功率器件封装。

本发明的另一目的是提供一种能够防止介质击穿、增大击穿电压和改善可靠性的半导体功率器件封装。

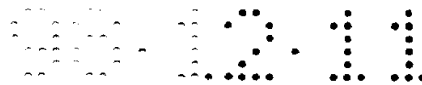
本发明的又一目的是提供一种能够防止损伤组件以及由于填充剂热膨胀和热收缩使作用在半导体芯片和容器壳上的热应力引起的半导体芯片操作失误的半导体功率器件封装。

本发明的再一目的是提供一种能够给半导体组件提供足够防水效能的半导体功率器件封装。

本发明的又一目的是提供一种具有先进电性能和高耐久性的半导体功率器件封装。

本发明的又一目的是提供一种组装具有先进电性能和高耐久性半导体功率器件封装的方法。

本发明第一和第二特征的基本点是实现半导体功率器件封装的更高击穿电



压，这是采用能够抑制两种绝缘材料界面或 DBC 基板与硅酮胶界面上蠕变击穿和蠕变放电的结构实现的。

为了抑制两种绝缘材料界面上的蠕变击穿和蠕变放电，考虑了一种通过插入一种其介质击穿电压高于两种绝缘材料介质击穿电压的诸如环氧树脂和聚酯树脂的绝缘树脂而提高击穿电压的系统(第一特征)以及一种减小两种绝缘材料之间界面上电场的系统(第一和第二特性)。

(a)根据第一特征的提高击穿电压的系统也可以缓和电场强度。此外，鉴于要抑制穿透击穿，最好通过堆积或粘合固体插入较厚的绝缘体。

(b)根据第一和第二特征的减小电场的系统包括插入绝缘体的介电常数介于两种绝缘体介电常数中间的材料类型和消除任何容易引起两种绝缘材料之间界面上产生蠕变放电的突变形状(如角落和粗糙表面)的工艺类型。

(b-1)提供以下方法作为材料类型：一种方法是在两种绝缘基板之间涂覆诸如环氧树脂和聚酯树脂；一种方法是在树脂中进一步填充诸如氧化铝(以下称为“ Al_2O_3 ”)和 AlN 的粉末陶瓷。

(b-2)考虑以下方法作为工艺类型：一种方法是通过用树脂薄膜的整个边缘和四角使铜薄膜牢固地与 AlN 基板接触；一种方法是对 DBC 基板的外侧边缘区域进行抛光使其表面平滑。

在本发明人以实验方式发现的上述新知识的基础上，本发明第一个特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；设置导电薄膜外侧边缘区域和绝缘基板周边区域上的固化绝缘材料；以及形成在半导体芯片上的绝缘材料。“固化绝缘材料”可以是例如硬化树脂。

根据本发明的第一特征，设置在导电薄膜外侧边缘区域和绝缘基板周边区域上的固化绝缘材料可以使导电薄膜外侧边缘区域与绝缘基板的周边区域牢牢地接触。此外，插入导电薄膜与绝缘基板周边区域二者之间界面当中的固化绝缘材料可以缓和二者之间界面上的电场强度，使之难以引起蠕变放电。结果，能够实现阻止介质击穿、达到更高的半导体功率器件击穿电压以及提高可靠性。如果固化绝缘材料的高度超过半导体芯片的厚度，那么，较厚的固化绝缘材料能够抑制穿透击穿(其中，放电会从导电薄膜外侧边缘区域穿过固化绝缘材料)以及能够完



全防止蠕变击穿。固化绝缘材料中含有粉末氧化铝可以进一步缓和电场强度，使之难以引起蠕变击穿。

在本发明的第一特征中，可以进一步包括安排在底板上的环绕绝缘基板的容器；安排在容器上部的上盖板；通过上盖板支撑并与半导体芯片电连接的外部端子。然后，可以将绝缘材料填入容器中覆盖半导体芯片。

本发明的第二特性在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板，在其周边区域附近有一个具有给定表面粗糙度的平滑区；有选择地形成在绝缘基板上的导电薄膜，半导体芯片安装在导电薄膜上；以及形成在半导体芯片上绝缘材料。

根据本发明第二特征，在绝缘基板周边区域处露出的上表面或者与上表面相对的下表面，即与起热辐射平面作用的导电基板相配的平面有一具有给定表面粗糙度的平滑区，它不会引起来自绝缘基板周边区域处表面的部分放电。因此，能够实现阻止介质击穿、达到更高的半导体功率器件击穿电压以及提高可靠性。

“给定表面粗糙度”意指通过抛光实现的某一平整度。例如，表面粗糙度小于 $0.05\mu\text{m}$ 是较佳的，这比绝缘材料的通常粗糙度至少小一个数量级。实现“具有给定表面粗糙度的平滑区”的抛光方法实际上基于本发明人进行的以下实验：

当在绝缘液体或全碳氟化合物(介电常数为 1.86)中通过球面-平面电极对的方式引起简单 AlN 中介质击穿时，击穿位置位于略微偏离与球面接触部分的位置上；

当在全碳氟化合物中引起 AlN 基板上介质击穿时，击穿位置位于铜薄膜的边缘，介质击穿电压值增大约 10 %；

另一方面，当在硅酮胶(介电常数约为 2.8)中引起 AlN 基板上介质击穿时，击穿位置位于偏离铜薄膜边缘的位置上，介质击穿电压值进一步增大约 10 %；

全碳氟化合物中的介质击穿在电极周围均匀地留下部分放电疤痕，而硅酮胶中的介质击穿局部留下树状放电疤痕。

当把铜薄膜边缘外侧的 AlN 基板表面抛光到 $3\mu\text{m}$ 给定表面粗糙度后在硅酮胶中引起介质击穿时，介质击穿电压值进一步增大约 10 % 或更多。

在 AlN 基板以外的绝缘基板，如氧化铝(Al_2O_3)基板和氧化铍(BeO_2)基板中同样观测到这些结果。因此，本发明结论是，部分放电疤痕的数目(面积)与介质击穿电压值成正比关系，表面平滑度与介质击穿电压成正比关系。当由于表面不规



整发生部分放电时，以及当由于 AlN 基板中部分放电出现介质击穿时，绝缘基板周边区域的上、下表面应当是完整的，以致具有给定表面粗糙度。

与第一特征的情况相似，可以将固化绝缘材料或硬化树脂施加到绝缘基板的平滑区上。因此，能够实现防止介质击穿、达到更高的半导体功率器件击穿电压以及提高可靠性。

与第一特征相似，在本发明的第二特征中，可以进一步包括安排在底板上的环绕绝缘基板的容器；安排在容器上部的上盖板；通过上盖板支撑并与半导体芯片电连接的外部端子。然后，可以将绝缘材料填入容器中覆盖半导体芯片。

本发明第三特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板，这里，底板上有一个排列在其表面周边区域中的凹槽；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；以及形成在半导体芯片上的绝缘材料。

根据本发明的第三特征，可以大大延长蠕变电流通过绝缘基板从半导体芯片中流过时产生的蠕变距离，可以增大半导体功率器件的蠕变击穿电压。凹槽最好位于安装半导体芯片区域的外侧。因此，由于安装半导体芯片区域下方的绝缘基板能够至少与热沉紧密接触，因此，能够维持半导体芯片的热辐射效应。如果将高热导率的绝缘材料埋入凹槽中，凹槽起绝缘体的作用。因此，能够在一定程度上进一步增大半导体器件的蠕变击穿电压，并足以进行绝缘基板的热辐射。

与第一和第二特征相似，在本发明的第三特征中，可以进一步包括安排在底板上的环绕绝缘基板的容器；安排在容器上部的上盖板；通过上盖板支撑并与半导体芯片电连接的外部端子。然后，可以将绝缘材料填入容器中覆盖半导体芯片。

本发明的第四特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；安排在底板上的环绕绝缘基板的容器；安排在容器上部的上盖板；在一部分上盖板上形成的入口；通过入口注入的填充容器的绝缘材料；以及位于入口上并闭合入口的防水柔性薄膜。

根据本发明的第四特征，即使由于温度变化出现绝缘材料热膨胀和收缩，由于闭合注入绝缘材料入口的柔性薄膜的变形，能够缓和热应力。可以采用金属薄



膜作为该薄膜。也可以采用由防水薄膜与金属薄膜叠合组成的多层薄膜。多层结构的薄膜中至少有一层能够用粘合力高于其它叠合薄膜的粘合剂粘合到绝缘材料入口周围的薄膜固定平面上，可以将这种多层结构应用到柔性薄膜上，保证薄膜之中的紧密接触。也可以采用至少有一层的防水薄膜和至少有另一层的抗热应力性高于防水薄膜的另一薄膜的叠层薄膜作为柔性薄膜。

本发明的第五特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；形成在半导体芯片上的绝缘材料；以及设置在绝缘材料上的泡沫材料。

根据本发明的第五特征，由于填充在绝缘材料上的泡沫材料能够起抗硅酮胶等绝缘材料的热膨胀和收缩的缓冲作用，因此，可以缓和施加到半导体功率器件封装上的热应力。

与第一至第三特征相似，可以进一步包括安排在底板上的容器。然后，可以将绝缘材料填入容器中达到中等高度，将泡沫材料提供在绝缘材料上。

本发明的第六特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；安排在底板上的环绕绝缘基板的容器；在容器上部孔径侧面上形成的凹凸部分；设置在孔径中的密封材料，具有与孔径凹凸部分相对应的另一个凹凸部分；以及形成在半导体芯片上的填充容器的绝缘材料。

根据本发明的第六特征，在容器上部形成的凹凸部分可以延长容器与密封材料之间粘合界面上的距离。粘合界面可以大大减少通过界面穿透到容器中的湿气量，因为湿气量与该距离的二次方成反比。

本发明的第七特征在于一种半导体功率器件的封装，它至少包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；安排在底板上的环绕绝缘基板的容器；形成在半导体芯片上的填充容器的绝缘材料；安排在容器上部的上盖板；通过上盖板支撑并与半导体芯片电连接的外部端子；以及覆盖外部端子外表面的绝缘护套。

根据本发明的第七特征，即使在外部端子通过具有较低介质击穿电压的材料

(如泡沫材料)的结构中，也能够增大介质击穿电压。覆盖外部端子的绝缘护套通过上部盖板和绝缘材料。绝缘护套可以由例如树脂制成。因此，如果护套的介电常数小于上部盖板和绝缘材料的介电常数，外部端子附近的电场变得大于外部端子没有被绝缘护套覆盖时的电场。因此，需要采用介电常数高于上盖板介电常数的材料作为覆盖的绝缘护套。当然，也需要覆盖用的绝缘护套的介电常数高于绝缘材料的介电常数。因此，能够增大外部端子之间的介质击穿电压，能够防止产生介质击穿。

本发明的第八特征在于一种半导体功率器件的封装，它包括包括：起热沉作用的导电底板；安装在底板上的绝缘基板；形成在绝缘基板上的有选择地露出绝缘基板周边区域的导电薄膜，半导体芯片安装在导电薄膜上；在半导体芯片上形成的热塑性绝缘树脂；以及通过热塑性绝缘树脂安排的并与半导体芯片电连接的外部端子。

根据本发明的第八特征，由于整个半导体芯片被具有防水性能高的热塑性树脂覆盖，能够防止由于吸湿造成的半导体功率器件的劣化，能够获得更好的电性能。此外，同传统结构相比能够简化内部结构，使半导体功率器件的封装小型化，缩短组装半导体功率器件所需的步骤。

在本发明的第八特征中，热塑性绝缘树脂能够一体化地密封绝缘基板、半导体芯片和至少一部分基板。然而，也可能实现这样一种结构，其中仅让热塑性树脂用模子做在绝缘基板上，不与底板相接触。通过仅让热塑性树脂用模子做在绝缘基板上，不与底板相接触，能够减小模制厚度和热塑性树脂的用量。此外，由于能够方便地进行模制以及能够缩短组装时间，因此，能够减少模制期间发生的问题，如用于构造器件的元件的变形，以及能够提高半导体功率器件封装的耐久性和可靠性。

本发明的第九特征在于一种组装半导体功率器件封装的方法，该方法至少包括步骤：(a)将绝缘基板焊接在导电底板上；(b)将半导体芯片安装到绝缘基板上；(c)将半导体芯片与外部端子电连接；(d)将绝缘树脂注入模制在底板上，形成由绝缘树脂构成的环绕绝缘基板和半导体芯片的外壳；(e)将绝缘树脂填充到外壳中。

根据本发明的第九特征，外壳是通过将绝缘树脂模制在金属底座上产生的，所以外壳与金属底座牢固地集合在一起。此外，可以改善外壳与金属底座之间的粘合性，阻止湿气渗透到器件中。绝缘树脂可以是热塑性绝缘树脂或其它树脂。

在第八和第九特征中，可以采用作为聚苯硫热塑性树脂，也可以利用聚苯硫作为主要成分适当采用催化剂、添加剂和无机填充剂来调节粘合性和缓和内部应力。无机填充剂的较佳例子有：石英玻璃、粉末石英、粉末玻璃、短玻璃纤维、氧化铝(Al_2O_3)和氮化铝(AlN)。在热塑性树脂具有双层结构的情况中，可以应用夹层模制法对树脂进行模制。也可以采用真空/加压灌输处理，最好事先将绝缘树脂灌输到绝缘基板中，通过修复绝缘基板的内部缺陷改善绝缘基板的绝缘性能。可以将由多种绝缘基板材料组成的叠层结构应用到绝缘基板上，改善绝缘基板的绝缘性能。

在第一至第九特征中，“半导体功率器件”可以诸如 IGBT、功率 MOSFET、功率 BJT、功率静电感应晶体管(SIT)、闸流管、GTO 闸流管或静电感应(SI)闸流管等各种功率器件。“半导体芯片”意指其上至少安装一个半导体功率器件的半导体芯片。这些半导体芯片还可以包括其上安装有控制半导体功率器件的电路和保护电路的芯片。也可以采用将控制电路集成在形成半导体功率器件的同一单片基板上的功率 IC。在导电薄膜上可以设置至少一个“半导体芯片”。根据本发明的半导体功率器件的封装可以包括各种电子元件，例如电阻器、电容器、电感器、电路线和诸如焊接线的引线。

理解了结合附图所描述的例举实施例，本发明的其它目的和进一步目的、特征和优点将是显然的或者将在所附权利要求书中表示，本领域的专业人员在实际使用本发明中还会出现这里没有涉及的各种优点。

图 1 是半导体功率器件的传统封装结构的截面图。

图 2A 和 2B 是根据本发明实施例 1 的半导体功率器件的封装结构的截面图。

图 3A 是根据本发明实施例 1 改进(改进 1)的半导体功率器件的另一封装结构的平面图。

图 3B 是沿图 3A 的 IIIB-IIIB 线截取的截面图。

图 4A 是根据本发明实施例 1 另一改进(改进 2)的半导体功率器件的另一封装结构的截面图。

图 4B 是根据本发明实施例 1 又一改进(改进 3)的半导体功率器件的另一封装结构的截面图。

图 5 是根据本发明实施例 2 的半导体功率器件的封装结构的截面图。

图 6 是根据本发明实施例 3 的半导体功率器件的封装结构的截面图。

图 7 是根据本发明实施例 4 的半导体功率器件的封装结构的截面图。

图 8 是根据本发明实施例 5 的半导体功率器件的封装结构的截面图。

图 9 是根据本发明实施例 6 的半导体功率器件的封装结构的截面图。

图 10 是根据本发明实施例 8 的半导体功率器件的封装结构的纵向截面图。

图 11 是根据本发明实施例 8 的半导体器件的击穿电压测试结果与现有技术的比较图。

图 12 是根据本发明实施例 8 的半导体器件封装的击穿电压测试结果与现有技术的比较图。

图 13A 是根据本发明实施例 8 改进(改进 1)的半导体功率器件的封装结构的纵向截面图。

图 13B 是根据本发明实施例 8 另一改进(改进 2)的半导体功率器件的封装结构的纵向截面图。

图 14A 是根据本发明实施例 8 不同改进(改进 3)的半导体功率器件的封装结构的纵向截面图。

图 14B 是根据本发明实施例 8 又一不同改进(改进 4)的半导体功率器件的封装结构的纵向截面图。

图 14C 是根据本发明实施例 8 又一改进(改进 5)的半导体功率器件的封装结构的纵向截面图。

图 15 是根据本发明实施例 8 又一改进(改进 6)的半导体功率器件的封装结构的纵向截面图。

图 16A 是根据本发明实施例 8 又一改进(改进 7)的半导体功率器件的封装结构的纵向截面图。

图 16B 是根据本发明实施例 8 又一改进(改进 8)的半导体功率器件的封装结构的纵向截面图。

图 17A 是根据本发明实施例 9 的半导体功率器件的封装结构的纵向截面图。

图 17B 是根据本发明实施例 9 改进的半导体功率器件的封装结构的部分延伸截面图。

图 18 是表明在本发明实施例 9 半导体功率器件的封装结构中热塑性树脂的残余应力变化对应于热塑性树脂模制侧面上角度变化的图。

图 19 是根据本发明实施例 10 的半导体功率器件的封装结构的纵向截面图。

图 20A-20D 是说明制造本发明实施例 10 半导体功率器件方法的截面工艺过程图。

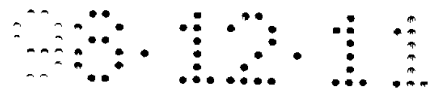
参照附图对本发明各实施例进行描述。注意：在整个附图中采用相同或相似的标号表示相同或相似的部件或元件，对相同或相似部件或元件的描述可以省略或简化。应当明白，按照半导体器件表示中惯用做法，不同附图之间以及特定附图内不是按比例画出的，具体说，为了便于阅读附图，可以任意画出层的厚度。

(实施例 1)

图 2A 是根据本发明实施例 1 的半导体功率器件的封装结构的截面图。本发明实施例 1 试图通过防止绝缘基板(陶瓷基板)2 与相邻硅酮胶 91 之间的蠕变击穿和蠕变放电而改善可靠性。然而，可以采用氮化铝(AlN)、氧化铝(Al_2O_3)和诸如氧化铍(BeO_2)的铍的氧化物作为绝缘基板(陶瓷基板)2，以下的描述针对 AlN 基板。在实际应用中，AlN 基板 2 上设置有顶部铜薄膜 1a 和底部铜薄膜 1b，它们是采用直接结合铜(DBC)技术分别附着在 AlN 基板 2 上除周边区域以外的上表面和下表面上的。AlN 基板 2 上的顶部铜薄膜 1a 是以一定内部图案的形式构成的。在这个顶部铜薄膜 1a 上设置有半导体功率芯片 21、23 和控制电路芯片 22，控制电路控制半导体功率芯片。

将上面安装有半导体芯片 21、22 和 23 的绝缘基板 2 放入外壳 6(容器壳体)中。外壳 6 的底板是由起热沉 5 作用的金属制成的，底部铜薄膜 1b 附着在底板上。焊接线 31 和 32 与绝缘基板上半导体功率芯片 21 和 23 连接，从外壳中引出外部端子(引线)71 和 72，以便与外部组件电连接。利用外部端子 71 和 72 给半导体功率芯片 21 和 23 以及控制电路芯片 22 提供电源。将硅酮胶 91 或者绝缘材料填充到外壳 6 中，保护电极引线 31 和 32。外壳 6 的上表面上设置有端子支架 8 或上盖板。通常采用树脂密封材料 81 和 82 密封注入绝缘材料的入口(注入硅酮胶的入口)。整个半导体器件的外部尺寸例如为 $100\text{mm} \times 70\text{mm} \times 10\text{mm}$ 。

可以采用诸如 IGBT、功率 MOSFET、功率 BJT、功率 SIT、闸流管、GTO 闸流管或 SI 闸流管等各种功率器件作为半导体功率芯片 21 和 23。可以采用 n-MOS 控制电路、p-MOS 控制电路、CMOS 控制电路、双极型控制电路、Bi-CMOS 控制电路和 SIT 控制电路作为控制电路。这些控制电路可以包含过压保护电路、过流保护电路和过热保护电路。半导体功率芯片 21 和 23 与控制电路芯片 22 通过连接引线 31 和 32 相互电连接。可以采用由金(Au)、铜(Cu)、铝(Al)等材



料制成的焊接线或焊接条作为连接引线 31 和 32。除了半导体功率芯片 21 和 23 以及控制电路芯片 22 外，可以将诸如电阻器、电容器、线圈等各种电子元件以及诸如电源等电路设置在本发明实施例 1 的半导体功率器件的封装中。

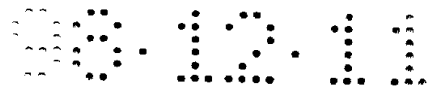
如图 2A 所示，AlN 基板 2 周边区域的上部和面向基板的铜薄膜的边缘部分(外侧边缘区域)涂覆有固化的绝缘材料或硬化的树脂 11。其击穿电压高于硅酮胶 91 击穿电压并具有良好同 AlN 基板 2 粘合性的树脂是理想的固化绝缘材料 11。例如，这里采用环氧树脂作为固化绝缘材料 11。也可以采用聚酯树脂作为固化绝缘材料 11。

固化绝缘材料 11 的厚度同半导体功率芯片 21 和 23 到 AlN 基板 2 边缘的蠕变距离有关。即使树脂较薄，蠕变距离长也可以防止击穿。在图 2A 中，顶部铜薄膜 1a 外侧边缘的肩部全部涂覆固化绝缘材料 11，但是，顶部铜薄膜 1a 的肩部不总是需要全部涂覆固化绝缘材料 11。然而，在如图 2B 所示的在顶部铜薄膜 1a 边缘壁面与 AlN 基板 2 之间形成的角落部分埋入树脂 11 的情况中，在一定程度上实现了本发明实施例 1 抑制蠕变放电的效果。采用如图 2B 所示的结构(其中露出顶部铜薄膜 1a 外侧边缘的肩部)，可节省所用的树脂 11 量，从而降低封装的制造成本。如果蠕变距离与 AlN 基板 2 的厚度基本相同，那么，通过堆积树脂 11 的结构可以进一步改善防止效果。

起热沉作用的导电底板 5 上最好不涂覆固化绝缘材料 11。如果固化绝缘材料 11 涂覆并固定在起热沉作用的导电底板 5 上，那么，由于 AlN 基板与导电底板 5 之间热膨胀系数的失配，会出现由热循环引起树脂 11 剥离的相反结果，易于产生蠕变击穿。

如上所述，由于固化树脂 11 设置在顶部铜薄膜 1a 的外侧边缘区域和 AlN 基板 2 的周边区域上，顶部铜薄膜 1a 的外侧边缘区域与 AlN 基板 2 的周边区域牢固地粘合在一起。此外，存在于顶部铜薄膜 1a 外侧边缘区域与 AlN 基板 2 周边区域之间界面上的树脂 11 能够缓和二者之间界面上的电场强度并能够防止蠕变放电。因此，能够实现防止介电击穿、提高可靠性和增大击穿电压。设置在顶部铜薄膜 1a 外侧边缘区域和 AlN 基板 2 周边区域上的固化树脂 11 可以用作加固构件。因此，由于顶部铜薄膜 1a 外侧边缘区域与 AlN 基板 2 周边区域之间的结的可靠性随 AlN 基板 2 的机械强度的提高而提高，可以预料 DBC 基板的小型化。

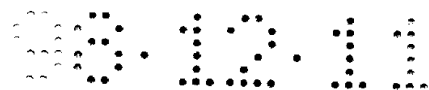
实施例 1 的改进



改进 1：在图 2A 中，仅仅在顶部铜薄膜 1a 整个外侧边缘区域的周围涂覆固化绝缘树脂 11，然而，如图 3A 和 3B 所示，不仅仅面向 AlN 基板 2 周边区域的边缘，而且顶部铜薄膜组成的引线图案 1c、1d 和 1e 的其它边缘也可以涂覆固化绝缘树脂 11。图 3A 是表明根据本发明实施例 1 改进(改进 1)的半导体功率器件的封装结构的平面图，图 3B 是沿图 3A 的 IIIB-IIIB 线截取的截面图。如图 3B 所示，DBC 基板设置有顶部铜薄膜 1c、1d 和 1e 以及底部铜薄膜 1b，二者分别附着在 AlN 基板 2 除周边区域以外的上表面和下表面上。AlN 基板 2 上的顶部铜薄膜被绘成三个内部图案 1c、1d 和 1e，在顶部铜薄膜 1d 上，设置了半导体功率器件(IGBT)芯片 24 和两个二极管芯片 25 和 26。内部图案 1c 和 1e 用作电极终端。内部图案 1e 的上部与 IGBT 芯片 24 通过焊接引线 34、35、36 和 37 电连接。内部图案 1e 的下部与 IGBT 芯片 24 通过焊接引线 38、39、40 和 41 电连接。此外，内部图案 1c 与 IGBT 芯片 24 通过焊接引线 33 电连接。如图 3A 和 3B 所示，通过涂覆其击穿电压高于硅酮胶击穿电压的树脂 11 并使之凝结，可以进一步抑制介质击穿。仅仅在顶部铜薄膜(通常为正方形)的四角涂覆和固化的结构在一定程度上也可以抑制介质击穿。

改进 2：如果在图 4A 所示的结构中 AlN 基板 2 与固化绝缘材料 11 之间界面上的蠕变击穿电压增大，那么，在顶部铜薄膜 1a 的周边区域中固化绝缘材料 11 可以经受穿透击穿，在固化绝缘材料 11 与硅酮胶 91 之间的界面上会出现蠕变放电。本改进例(改进 2)试图抑制这种穿透击穿，其中，蠕变放电会穿通铜薄膜外侧边缘区域中的固化绝缘材料 11。具体说，如图 4A 所示，采用较厚的固化绝缘材料 12 或较厚的树脂 12 代替固化绝缘材料 11，堆积高度至少要超过半导体芯片的厚度。。根据图 4A 所示的结构，较厚的树脂 12 可以防止穿通顶部铜薄膜 1a 外侧边缘区域上树脂 12 的穿透击穿，除了参照图 4A 描述的效果外，完全能够防止蠕变击穿。

改进 3：具有不同粘度的环氧树脂 12。其中，粘度较低的环氧树脂难以形成如图 4A 所示的改进例 2 中的堆积部分。本发明实施例 1 的另一改进例(改进 3)试图提出一种易于形成堆积部分的结构，在改进例 3 中，设置一个与树脂 11 装在一起的堆积构件 13，如图 4B 所示，根据这种结构，由于堆积构件 13 可以事先或事后形成，它可以与树脂 11 粘合在一起，易于形成堆积形状，除了改进例 2 的效果外，能够方便地形成较厚的固化绝缘材料。堆积构件 13 也可以由与 AlN



基板 2 相同的 AlN 材料产生，而不是由树脂产生。在堆积构件 13 由 AlN 形成的情况中，除了本实施例的效果外，还可以降低顶部铜薄膜 1a 边缘处的电场以及增大介质击穿电压。因此，能够防止介质击穿、实现高的击穿电压以及提高可靠性。

其它改进：在实施例 1 中，固化绝缘材料或硬化环氧树脂可以设置在图 2A-4B 所示结构中的半导体功率芯片 21、23 的边缘上，进一步缓和电场强度。环氧树脂的介电常数在 3.5-5.0 范围之间，介于 AlN 介电常数，约 8.8 与硅酮胶 91 介电常数，约 2.8 之间。因此，涂覆介电常数值介于 AlN 基板 2 与硅酮胶 91 介电常数之间的环氧树脂可以缓和顶部铜薄膜 1a 边缘处的电场强度。为了进一步缓和电场强度，在图 2A-4B 所示的树脂 11-13 中也可以含有粉末 Al_2O_3 。 Al_2O_3 的介电常数约为 8.3。因此，将粉末 Al_2O_3 填充到堆积构件 13(由树脂制成)或者树脂 11 和 12 中可以进一步缓和电场强度并使之难以引起蠕变放电。也可以填充粉末 AlN，替代 Al_2O_3 。也可以一起填充粉末 Al_2O_3 和 AlN。

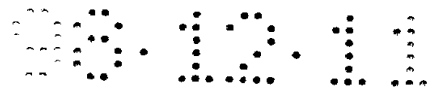
(实施例 2)

图 5 是表明本发明实施例 2 的半导体功率器件的封装结构的截面图。本发明实施例 2 试图以不同于实施例 1 的方式防止蠕变击穿和蠕变放电。

根据本发明实施例 2 的半导体功率器件的封装采用一块 AlN 基板 2，它包括采用与实施例 1 相同的 DBC 技术分别设置在 AlN 基板 2 除周边区域以外的上表面和下表面上的顶部铜薄膜 1a 和底部铜薄膜 1b。以给定内部图案的形式绘出并构成 AlN 基板 2 上的顶部铜薄膜 1a。在顶部铜薄膜 1a 上安装半导体功率芯片 21、23 和控制这些半导体功率芯片的控制电路芯片 22。

可以采用诸如 IGBT、功率 MOSFET 和功率 BJT 的各种功率器件作为半导体功率芯片 21 和 23。可以采用诸如 CMOS 控制电路、双极型控制电路和 BiCMOS 的各种控制电路作为控制电路。这些控制电路可以包含过压保护电路、过流保护电路和过热保护电路。半导体功率芯片 21 和 23 与控制电路芯片 22 通过焊接引线 31 和 32 相互电连接。

其上安装有半导体芯片 21、22 和 23 的绝缘基板 2 可以放入外壳 6(容器壳体)中。外壳 6 的底板是由起热沉 5 作用的金属制成的，底部铜薄膜 1b 附着在底板上。从外壳中引出外部端子(引线)71 和 72，使绝缘基板上的半导体功率芯片 21 和 23 与外部组件实现电连接，绝缘基板上的半导体功率芯片 21 和 23 通过焊



接引线 31 和 32 与控制电路 22 连接。外部端子 71 和 72 是给半导体功率芯片 21 和 23 以及控制电路芯片 22 提供电源的这种端子。将硅酮胶 91 填充到外壳 6 中，保护电极引线 31 和 32。外壳 6 的上表面覆盖有端子支架 8。通常采用树脂密封材料 81 和 82 密封注入绝缘材料的入口。诸如电容器和线圈等各种电子元件可以安装在 AlN 基板上。

根据本发明实施例 2 的半导体功率器件的封装采纳这样一种结构，即对 AlN 基板 2 周边区域中露出的上表面进行抛光，形成具有一定表面粗糙度的平滑区 2a。通常，半导体功率器件封装中采用的绝缘基板的表面粗糙度为 $0.4-0.6\mu\text{m}$ 。然而，本发明实施例 2 中 AlN 基板 2 平滑区 2a 的给定表面粗糙度小于 $0.05\mu\text{m}$ ，这比绝缘基板的一般粗糙度至少小一个数量级。对平滑区 2a 的抛光最好达到镜面表面。如果我们采用 #1000 筛号的 SiC 砂纸，易于在实施例 2 的 AlN 基板 2 的平滑区 2a 上获得给定的表面粗糙度。通过擦拭可获得镜面抛光光洁度。

这里，AlN 基板 2 的平滑区 2a 位于顶部铜薄膜 1a 边缘的外侧，进行抛光不会在顶部铜薄膜 1a 与 AlN 基板 2 之间产生任何间隙。如果顶部铜薄膜仍然牢固地附着在 AlN 基板 2 上而没有间隙，对顶部铜薄膜 1a 上基板的抛光可以实现更大的效果。

根据以上结构，由抛光的平滑区 2a 组成的 AlN 基板 2 周边的露出表面既没有表面粗糙度缺陷也没有平整度缺陷。因此，可以防止来自 AlN 基板 2 周边区域表面的蠕变放电，增大击穿电压。因而，能够防止介质击穿、实现较高的击穿电压以及提高可靠性。

实施例 2 与实施例 1 的组合：

图 2A-4B 所示的实施例 1 可以与实施例 2 相组合。将图 5 所示的平滑区 2a 应用到具有图 4A 所示固化绝缘材料或树脂 11、图 4A 所示厚树脂 12 和图 4B 所示树脂 11 与堆积构件 13 的结构上的组合结构是理想的。根据这些结构，可以同时获得实施例 1 和 2 的优点。将树脂 11 和 12 涂覆在平滑区 2a 上可以增大树脂 11、12 与 AlN 基板 2 之间的粘合性，预计可以提高可靠性。

实施例 2 的改进：

为了进一步缓和电场强度，可以将固化绝缘材料或硬化环氧树脂设置在实施例 2 结构或实施例 1 和 2 组合的结构中半导体功率芯片 21、23 和控制电路芯片 22 的边缘。如果将其介电常数介于 AlN 基板 2 与硅酮胶 91 介电常数之间的环氧

树脂涂覆在半导体功率芯片 21 和 23 的边缘,那么,可以缓和顶部铜薄膜 1a 边缘处的电场。环氧树脂中含有粉末 Al_2O_3 (介电常数约为 8.3)可以进一步缓和电场和防止蠕变放电。可以填充 AlN 粉末,替代 Al_2O_3 。也可以一起填充 Al_2O_3 粉末和 AlN 粉末。

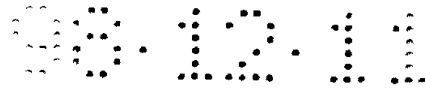
(实施例 3)

图 6 是表明本发明实施例 3 半导体功率器件封装结构的截面图。实施例 3 采纳了 AlN 基板 2 下表面上有抛光平滑区 2b 的结构,抛光平滑区 2b 面向起热沉作用的导电底板,还与 AlN 基板 2 周边区中露出的上表面相对,如图 6 所示,它代替了实施例 2 中 AlN 基板 2 露出的上表面处的平滑区 2a。

与实施例 2 相似,根据本发明实施例 3 的半导体功率器件的封装采用了 AlN 基板 2,它包括采用与实施例 1 相同的 DBC 技术在 AlN 基板 2 除周边区以外的上、下表面上分别设置的顶部铜薄膜 1a 和底部铜薄膜 1b。将 AlN 基板 2 的顶部铜薄膜 1a 描绘成特定的内部图案。在顶部铜薄膜 1a 上安装半导体功率芯片 21、23 和控制电路芯片 22。半导体功率芯片 21、23 经焊接引线 31 和 32 与控制电路芯片 22 相互电连接。

其上安装有半导体芯片 21、22 和 23 的绝缘基板 2 可以放入外壳 6 中。外壳 6 的底板是由起热沉 5 作用的金属制成的,底部铜薄膜 1b 附着在底板上。从外壳中引出外部端子 71 和 72,使绝缘基板上的半导体功率芯片 21 和 23 与外部组件实现电连接,绝缘基板上的半导体功率芯片 21 和 23 通过焊接引线 31 和 32 与控制电路 22 连接。外部端子 71 和 72 是给半导体功率芯片 21 和 23 以及控制电路芯片 22 提供电源的这种端子。将硅酮胶 91 填充到外壳 6 中,保护电极引线 31 和 32。外壳 6 的上表面覆盖有端子支架 8。通常采用树脂密封材料 81 和 82 密封注入绝缘材料的入口。

根据本发明实施例 3 的半导体功率器件的封装采纳这样一种结构,即对 AlN 基板 2 周边区域中露出的下表面进行抛光,形成具有一定表面粗糙度的平滑区 2b。本发明实施例 3 中 AlN 基板 2 的平滑区 2b 的给定表面粗糙度小于 $0.05\mu\text{m}$,这比绝缘基板的一般粗糙度至少小一个数量级。对平滑区 2b 的抛光最好达到镜面表面。尽管为了清楚地表明 AlN 基板 2 的平滑区 2b,图中示出了锥度,但是,必须注意:实施例 3 并不要求有锥度,因为平滑区 2b 的锥度与电场无关,这与 AlN 基板 2 上表面的情况恰恰相反。



实施例 3 中击穿电压略有提高。同对 AlN 基板 2 周边区露出的上表面进行抛光的实施例 2 相比, 通过抛光而实现的好处略有减少。然而, 这种封装在一定程度上仍然是有效的并进一步具有不需要区分 AlN 基板 2 上、下表面的好处。在图 5 和 6 所示的结构中对 AlN 基板 2 周边区不加限制, 可以同时提供露出的上表面平滑区 2a 和下表面平滑区 2b。

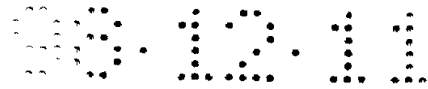
实施例 3 与实施例 1 的组合:

采用固化绝缘材料的图 6 所示结构与图 2A-4B 所示任一结构的组合允许同时获得每种结构的优点。此外, 实现图 5 和 6 所示两种结构的结构(具有两个抛光表面 2a 和 2b)与图 2A-4B 所示任一结构的组合还允许获得实施例 2 和 3 中所述的每种结构的各自效果以及同时获得图 2A-4B 所示结构中的效果。

(实施例 4)

图 7 是表明本发明实施例 4 半导体功率器件封装结构的截面图。本发明实施例 4 的封装采用在其除周边区以外的上表面上设置有诸如铜薄膜的导电薄膜 1 或由金(Au)和镍(Ni)薄膜组成的复合薄膜的 AlN 基板作为绝缘基板(陶瓷基板)2, 如图 7 所示。在图 7 中, 省略了整个底部导电薄膜, 采用 DBC 基板可以将这种底部导电薄膜附着在如实施例 1 至 3 中所示的绝缘基板 2 的底部。半导体功率芯片 21、23 和控制电路芯片 22 可以设置并牢固地固定在导电薄膜 1 上。控制电路芯片 22 包括控制这些半导体功率芯片的控制电路。可以采用诸如 IGBT、功率 MOSFET 和功率 BJT 的各种功率器件作为半导体功率芯片 21 和 23。可以采用诸如 CMOS 控制电路、双极型控制电路和 BiCMOS 的各种控制电路作为控制电路。这些控制电路可以包含过压保护电路、过流保护电路和过热保护电路。半导体功率芯片 21 和 23 与控制电路芯片 22 通过焊接引线 31 和 32 电连接。此外, 如图 7 所示, 在封装中设置有外部端子 71 和 72。外部端子 71 和 72 是给半导体功率芯片 21 和 23 以及控制电路芯片 22 提供电源的这种端子。封装结构中还可以包含诸如电容器和线圈等无源元件的各种电子元件。

其上安装有半导体芯片 21、22 和 23 的绝缘基板 2 可以放入外壳 6(容器壳体)中。外壳 6 的底板是由起热沉 5 作用的金属制成的, 底部铜薄膜 1b 附着在底板上。将硅酮胶 91 或绝缘树脂填充到外壳 6 中, 保护电极引线 31 和 32。外壳 6 的上表面覆盖有上盖板(端子支架)8。通常采用树脂密封材料 81 和 82 密封注入绝缘材料的入口。



实施例 4 的半导体功率器件封装结构的特征在于：在起热沉作用的一部分导电底板 5 中形成凹口或凹槽，它与其上安装有半导体芯片 21、22 和 23 的绝缘基板 2 的下表面接触。将高热导率的绝缘树脂 92 嵌埋在凹口(凹槽)中。

通常，当绝缘基板的另一个表面是由导体组成时，易于产生绝缘基板一个表面中引起的蠕变放电。因此，如图 7 所示，在绝缘基板 2 周边区处，在金属热沉表面上和热沉中挖凹槽部分(凹陷部分)并用绝缘树脂 92 填充该凹槽部分，可以防止放电的发生。此外，通过挖凹槽部分(凹陷部分)，可以延伸蠕变距离，以及增大蠕变击穿电压。

只要采用的起热沉作用的导电底板 5 能够承受，需要凹槽部分的深度较大，以产生蠕变距离。从半导体芯片 21 和 23 起回绕绝缘基板 2 往返的蠕变击穿电压要大于从半导体芯片 21、22 和 23 起通过绝缘基板 2 边缘散开并直接达到埋入树脂 92 以及进一步穿透埋入树脂 92 的的蠕变击穿电压。

在导电底板 5 或热沉中形成凹槽部分的开始位置需要位于半导体芯片 21、22 和 23 周边以外。如果凹槽部分直接在半导体芯片 21、22 和 23 下方形成，那么，将不足以消除来自半导体芯片 21、22 和 23 的热传导和热辐射效应。

通常采用的绝缘基板 2 是很薄的，以增大热传导和热辐射效应以及降低成本。因此，至少在半导体芯片 21、22 和 23 边缘外侧形成凹陷部分是较佳的，以避免由于电场集中而造成的绝缘基板 2 中的穿透击穿。

将诸如硅酮胶和其它绝缘树脂的填充材料注入到导电底板或热沉中形成的凹槽部分中能够获得防止蠕变击穿的效果。将高热导绝缘树脂 92 注入到凹槽部分中还能够实现如上所述的良好热导和热耗散效应。也可以采用与高热导材料相混合的绝缘树脂代替高热导绝缘树脂 92。还需要注入的树脂与绝缘基板 2 紧密接触，树脂与凹槽部分之间没有任何开口，以便获得良好的热辐射效应。

然而，如图 7 所示，注入到凹槽部分中的高热导绝缘树脂 92 的表面是平整的，高热导绝缘树脂 92 可以堆积在对应于绝缘基板 2 上表面的位置上。将电阻率小于绝缘基板 2 的树脂或半导体树脂埋到凹槽部分中也可以缓和电场强度。凹槽的开始位置或者凹槽的肩部可以做成圆形的。凹陷部分(凹槽部分)的截面形状不限于长方形，而是可以取台面形或三角形的各种形状。

(实施例 5)

图 8 是表明本发明实施例 5 半导体功率器件(半导体组件)封装结构的截面

图。实施例 5 的半导体组件的基本结构与实施例 4 中已经描述的半导体组件十分相似，因此，省略对重复项目的解释。本半导体组件的特征在于：位于外壳 6 上盖板(端子支架)外侧的注入绝缘材料的入口(注入硅酮胶的入口)是用柔性的处于松弛状态的防水薄膜 14 密封的。

在本发明实施例 5 中，厚度为 10 至 100 μm 的柔性防水薄膜 14 如图 8 所示固定。柔性防水薄膜 14 可以是例如塑料薄膜，如聚三氟乙烯氯薄膜、亚乙烯基二氟-氯乙烯共聚物薄膜等。如图 8 所示，挖掉一部分外壳 6 和端子支架 8，形成凹陷部分。然后，用粘合剂附着到凹陷部分壁面上。在此之后，将柔性防水薄膜 14 附着到其上。尽管在图 8 中未示出，但是带有粘合剂的凹陷构件粘合到薄膜上，覆盖薄膜 14。采用热熔合法代替粘合法，也可以将柔性防水薄膜 14 固定到凹陷部分上。或者，可以将柔性防水薄膜 14 事先埋入外壳 6 或端子支架 8 中的一个或者二者当中。薄膜 14 需要具有良好的电绝缘特性，但是，也可以采用诸如铝薄膜的金属薄膜。如果采用金属薄膜的话，那么，注意保持高压部分的良好电绝缘结构以防止二者之间放电是重要的。

因此，用略微松弛的柔性防水薄膜 14 密封注入硅酮胶的入口能够缓和热应力的产生。因为当由于温度变化在硅酮胶中出现热膨胀或热收缩时柔性防水薄膜 14 可以柔性地变形。于是能够抑制由于硅酮胶随温度变化膨胀和收缩造成组件发生击穿和错误操作。不让湿气穿过的柔性防水薄膜 14 能够使硅酮胶免于吸湿，与密封注入硅酮胶入口的常用密封树脂相似。

采用的薄膜最好不仅具有柔性和防水的特性而且还具有能够承受热应力的特性。薄膜也需要具有能够与外壳牢固粘合的特性。实现这种薄膜的一种方法是可采用多层结构，将选自防水薄膜、粘合特性比这防水薄膜粘合特性更好的薄膜以及抗热应力的强度特性比这防水薄膜强度更强的薄膜这样一组薄膜中两种或多种不同薄膜组合。

薄膜可以是防水薄膜与金属薄膜交叠的多层薄膜结构。或者，薄膜可以用诸如聚乙烯薄膜的柔性和粘合性更大的一组薄膜将防水薄膜夹在当中的多层结构。薄膜也可以采用至少一层薄膜的粘合性比其它叠合薄膜的粘合性更大的多层结构，薄膜可以粘合到凹陷部分周围或注入封装结构绝缘材料的入口周围的固定平面上。

(实施例 6)



图 9 是表明本发明实施例 6 半导体功率器件封装结构的截面图。实施例 6 的半导体功率器件的基本结构与实施例 4 和 5 的半导体组件十分相似，因此，省略对重复项目的解释。本半导体组件的主要特征在于：在外壳 6 中填充绝缘材料(硅酮胶)91，达到中等高度；将泡沫材料 15 填充到绝缘材料 91 上。即，硅酮胶 91 的上表面被泡沫材料 15 所覆盖。

需要气泡相互分离并均匀地分布在泡沫材料 15 中，以防止放电，需要泡沫材料 15 与硅酮胶 91 以及端子支架 9 紧密接触。

在采用泡沫材料 15 的情况中，由于需要让外部端子 71 和 72 通过较低介质击穿电压的泡沫材料 15，所以，采用绝缘护套 16 覆盖引线表面。绝缘护套 16 可以由树脂制成。如果采用护套不仅覆盖泡沫材料 15 的填充区而且覆盖端子支架 8 的上部，那么，外部端子 71 和 72 的绝缘护套 16 可以增大端子支架 8 中两个端子之间的击穿电压。可以将这一结构以及相关效果应用到其它实施例半导体功率器件的封装结构中。

需要让外部端子 71 和 72 的绝缘护套通过端子支架 8 和硅酮胶 91，所以，如果护套的介电常数小于材料的介电常数，那么，外部端子 71 和 72 附近的电场较大，而不是象不用绝缘护套 16 覆盖外部端子 71 和 72 的情况那样。因此，需要绝缘护套 16 具有高于端子支架 8 以及泡沫材料 15 的介电常数的介电常数。

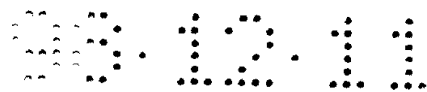
(实施例 7)

图 10 是表明本发明实施例 7 半导体功率器件封装结构的截面图。实施例 7 的半导体功率器件的基本结构与实施例 4 至 6 的半导体组件十分相似，因此，省略对重复项目的解释。

本半导体组件的主要特征在于：采用了在对应于密封构件 81 和 82 粘合部分的孔径上部侧面(内壁)上有一个阶梯形或波纹形凹凸部分的外壳 17。

外壳 17 的整个上表面被密封构件 83 而不是传统的端子支架所覆盖，密封构件 83 上也有一个与外壳 17 孔径侧面上凹凸部分相对应的凹凸部分。也能够以这样的方式将端子支架附着到外壳上，即采用具有凹凸部分的密封构件 83 部分覆盖端子支架。在这种情况下，需要在端子支架的上部侧面上形成阶梯或波纹形。

因此，通过在密封构件 83 与外壳 17 之间粘合界面处、外壳 17 上部侧面上形成阶梯或波纹形凹凸部分的方式，大大延长了密封树脂 91 与外壳之间的粘合截面距离。通过这种粘合界面通常会出现湿气渗透到外壳内。众所周知，如果粘



合界面距离变为 n 倍时，那么，通过界面扩散渗透的湿气量会降低到 $1/n^2$ 。因此，采用带有阶梯或波纹形凹凸部分的密封部分的外壳基本上能够防止湿气渗透到外壳内，能够实现具有优良湿度特性和高可靠性的半导体组件。

(实施例 8)

图 11 是表明本发明实施例 8 半导体功率器件封装结构的纵向截面图。根据实施例 8 的半导体器件包括：热沉(导电底板)5、设置在热沉(金属底座)5 上的绝缘基板 2、设置在绝缘基板 2 上的半导体功率芯片 21 和 23、以及与绝缘基板 2 连接的外部端子 73 和 75。进一步设置与半导体功率芯片 21 连接的外部端子 74、设置在绝缘基板 2 上的含有控制电路的控制电路芯片 22、以及使半导体功率芯片 21 和 23 与控制电路芯片 22 电连接的焊接引线 31 和 32。外部端子 73 和 75 是给半导体功率芯片 21、23 和控制电路芯片 22 提供电源的端子。整个半导体器件被热塑性绝缘树脂 93 所密封，其外尺寸约为 $100\text{mm} \times 70\text{mm} \times 10\text{mm}$ 。外部端子 73、75 和 74 的外部连接末端通过以注模法形成的热塑性绝缘树脂 93 引出到封装上部。

作为半导体功率芯片 21 和 23，可以采用诸如 IGBT、功率 MOSFET、功率 BJT、功率 SIT、闸流管、GTO 闸流管和 SI 闸流管的各种功率器件。作为控制电路，可以采用 nMOS 控制电路、pMOS 控制电路、CMOS 控制电路、双极型控制电路、BiCMOS 控制电路和 SIT 控制电路的各种控制电路。这些控制电路可以包含过压保护电路、过流保护电路和过热保护电路。作为焊接引线 31 和 32，可以采用由金(Au)、铜(Cu)和铝(Al)制成的焊接线和焊接条。可以安装各种电子元件，如电容器的无源元件以及诸如电源的电路。可以将包括多个绝缘基板材料层的多层结构应用到绝缘基板上，通过增大绝缘性能改善整个封装的电性能。事先将绝缘树脂灌入绝缘基板中的真空/增压灌入处理也能够改善绝缘性能。

在上述结构中，采用主要成分是填充有诸如氮化铝(AlN)粉末和短玻璃纤维的无机填充剂的聚苯硫的树脂作为热塑性绝缘树脂 93。因此，能够消除采用硅酮胶材料作为密封材料的情况中出现的热膨胀。结果，不需要封装结构中存在空的空间，能够实现封装尺寸比传统封装尺寸小的小型化和生产成本的降低。同现有技术相比，能够减少产生封装所需的材料，缩短组装半导体器件封装所需的时间。

可以把半导体器件的整个封装集成在热塑性绝缘树脂 93 中，树脂本身具有

高的防水性能，所以能够阻止湿气从外部渗入。

为了清楚地表明根据本发明实施例 8 的半导体功率器件封装的良好的防水性能，将实施例 8 的半导体器件封装的防水性能同现有技术的的半导体器件封装的防水性能进行比较。图 12 是说明现有技术半导体器件封装以及实施例 8 半导体器件封装的击穿电压测试结果图。击穿电压测试是通过以下步骤进行的，将两种半导体器件封装放在温度 60℃、湿度 90 % 的环境中一段时间，将电压施加在半导体器件上之后将电压逐步升高到 4.5kV，检测半导体器件的击穿电压。

从图 12 中显然可见，由于传统半导体器件封装的击穿电压随曝光时间消逝而降低，应当明白，半导体器件的电性能受外部环境的影响而劣化。相反，由于本发明半导体器件封装的击穿电压总是维持在一定量值上，与曝光时间无关，应当明白，其电性能不受外部环境的影响，与传统半导体器件相比耐久性和防水性能大大提高。

实施例 8 的改进：

改进 1：

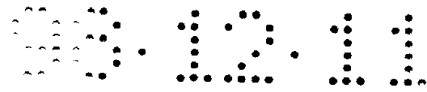
图 13A 是根据本发明实施例 8 改进(改进 1)的半导体功率器件的封装结构的纵向截面图。在改进例 1 中，对实施例 8 的热沉(导电底板)5 的形状作改进，即，在热沉(金属底座)5a 的底部形成一凹陷，实现在封装底部能够接收热塑性绝缘树脂 93 的结构。这种结构允许热塑性绝缘树脂同时存在于半导体器件上、下表面中。如果热塑性绝缘树脂仅存在于一个表面中，那么，由于树脂热收缩引起的热应力仅作用在一个表面上。结果，半导体器件会被例如畸变引入缺陷状态。相反，在半导体器件两个表面上设置热塑性绝缘树脂 93 的情况中，即使出现热应力并将热应力作用在半导体器件的两个表面上，但是，热应力可以相互平衡。因此，能够降低作用在半导体器件上的合成应力，提高半导体器件的耐久性和可靠性。

改进 2：

图 13B 是根据本发明实施例 8 另一改进(改进 2)的半导体功率器件的封装结构的纵向截面图。根据改进例 2 的半导体器件在金属底座 5b 的底部形成一凹槽，以获得与图 13A 所示半导体器件相同的功能、结果和优点。

改进 3：

图 14A 是根据本发明实施例 8 不同改进(改进 3)的半导体功率器件的封装结构的纵向截面图。在根据改进例 3 的半导体器件封装中，如图 11 所示的半导体



器件外部端子 73 和 75 的外部连接末端是从半导体器件封装的侧面引出的，而不是从上部引出的。结果，能够使整个封装做得比实施例 8 的半导体器件封装更薄。此外，易于进行热塑性绝缘树脂的塑模，以及能够防止诸如电子元件的器件组成在塑模器件出现失准和变形。

改进 4：

图 14B 是根据本发明实施例 8 又一不同改进(改进 4)的半导体功率器件的封装结构的纵向截面图。根据改进例 4 的半导体器件封装的特征在于：在图 14A 所示的半导体器件封装中外部端子 73 和 75 的表面被绝缘涂层 190a 和 190b 所覆盖。结果，能够有效地防止两个外部端子之间出现短路。有了绝缘涂层能够进一步缩短两个端子之间的距离，能够实现更小型和薄型的封装。

改进 5：

图 14C 是根据本发明实施例 8 又一改进(改进 5)的半导体功率器件的封装结构的纵向截面图。根据改进例 5 的半导体器件封装的特征在于：在靠近外部端子 73 和 75 外部连接末端从图 14A 所示半导体器件封装中引出的部分采用绝缘树脂 191 对热塑性绝缘树脂 93 的表面进行塑模。根据以上结构，能够获得与图 12A 和 12B 所示半导体器件封装相同的功能、结果和效果。此外，能够牢固地支撑外部端子的外部连接末端。

改进 6：

图 15 是根据本发明实施例 8 又一改进(改进 6)的半导体功率器件的封装结构的纵向截面图。根据改进例 6 的半导体器件封装的特征在于：采用缓冲构件 200a 和 200b 作为半导体功率芯片 21 和 23 的涂层表面。因此，能够缓和半导体器件封装中来自半导体功率芯片或最大热源之一的作用在器件中其它元件上的热应力。

改进 7：

图 16A 是根据本发明实施例 8 又一改进(改进 7)的半导体功率器件的封装结构的纵向截面图。根据改进例 7 的半导体器件封装的特征在于：热塑性绝缘树脂具有由图 11 所示半导体器件封装中表面层树脂 93a 和柔性内层树脂 93b 组成的双层结构。因此，通过内层树脂 93b 能够缓和表面层树脂 93a 内出现的热应力。热塑性绝缘树脂的双层结构最好是由夹层塑模法产生的。

改进 8：

图 16B 是根据本发明实施例 8 又一改进(改进 8)的半导体功率器件的封装结构的纵向截面图。根据改进例 8 的半导体器件封装的特征在于：在图 11 所示的半导体器件封装中，热塑性绝缘树脂 93 被热阻保护薄膜 210 覆盖。因此，当封装上出现诸如过流的突发情况时能够阻止破碎的树脂散射到外部大气中。最好采用热阻性聚合物薄膜，如基于聚酰亚胺的材料和基于氟的材料作为热阻性保护薄膜材料。

(实施例 9)

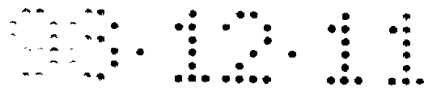
图 17A 是表明本发明实施例 9 半导体功率器件封装结构的纵向截面图。根据实施例 9 的半导体器件包括：热沉(导电底板)5、设置在热沉(金属底座)5 的绝缘基板 2、设置在绝缘基板 2 上的半导体功率芯片 21 和 23、以及与绝缘基板 2 连接的外部端子 73 和 75。半导体功率芯片 21 和 23 分别通过焊接引线 31 和 32 与控制电路芯片 22 电连接。用热塑性绝缘树脂 93 密封其它电子元件以及半导体功率芯片 21、23、控制电路芯片 22 和焊接引线 31 和 32。施加的热塑性绝缘树脂 93 不与导电底板 5 接触。外部端子 73、75 和外部端子 74 的外部连接末端通过热塑性绝缘树脂引出到封装的上部。热塑性绝缘树脂 93 是通过注入模塑的。

在本发明实施例 9 的结构中，能够获得与实施例 8 上述改进例中说明的半导体器件封装相同的功能、结果和效果。就是说，能够实现封装的防水特性改善、尺寸小型化、以及组装时间缩短。

还有一个只能从本发明实施例 9 结构导出的功能和效果。即，本发明实施例 9 减小了塑模厚度，通过将热塑性绝缘树脂 93 只注塑到绝缘基板 2 上而不与导电底板 5 接触，进一步减小热塑性绝缘树脂 93 的用量。再有一个功能和优点是提高了半导体器件封装的耐久性和可靠性，减少了诸如其注塑模期间器件构成的变形的问題，因为易于进行注塑模，缩短了组装时间。

实施例 9 的改进：

图 17B 是表明本发明实施例 9 改进例半导体功率器件封装结构的纵向截面图。根据实施例 9 改进例的半导体器件的封装具有把绝缘基板 2 平面与热塑性绝缘树脂 93 平面之间角度(塑模侧面上角度) θ 调节到最佳值的特征。这是因为在实施例 9 的改进例中通过改变塑模侧面角度 θ 可抑制热塑性绝缘树脂内的残余应力。以下将表明热塑性绝缘树脂内的残余应力变化以及塑模侧面上角度 θ 的变化。图 18 示出热塑性绝缘树脂内的残余应力变化以及塑模侧面上角度 θ 的变化。



从图 18 中显然可见,热塑性绝缘树脂内的残余应力随塑模侧面上角度 θ 的变化而变化,在塑模侧面角度 θ 等于 30° 的地方达到最小。因此,在实施例 9 中将塑模侧面角度 θ 设定为 30° ,可获得更高的可靠性。

(实施例 10)

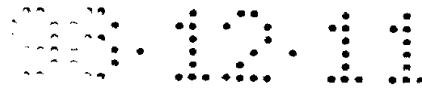
图 19 是表明本发明实施例 10 半导体功率器件封装结构的纵向截面图。根据实施例 10 的半导体器件包括:热沉(导电底板)5、设置在热沉(金属底座)5 的绝缘基板 2、由导电薄膜形成的内部图案 1f、1g、1h、设置在内部图案 1g 上的半导体功率芯片 21 和 23 和控制这些半导体功率芯片 21 和 23 的控制电路芯片 22、与绝缘基板 2 连接的外部端子 73 和 75、以及提供在热沉(金属底座)5 上环绕绝缘基板 2 的注塑模外壳 6。在绝缘基板 2 上表面上形成的导电薄膜可以是铜(Cu)薄膜或者含有金(Au)和镍(Ni)的复合薄膜。在图 19 中,虽然省略了整个底部导电薄膜,但如采用 DBC 基板的实施例 1 至 3 中所示,这个底部薄膜可以附着在绝缘基板 2 的底部。半导体功率芯片 21 和 23 通过焊接引线 31 和 32 与控制电路芯片 22 电连接。将热塑性绝缘树脂 93 注入到注塑模外壳 6 中,密封绝缘基板 2 上的器件构成。外部端子 73、75 和外部端子 74 的外部连接末端通过以注模法形成的热塑性绝缘树脂 93 引出到封装的上部。

以下将参考图 20A 至 20D 所示的过程截面图说明制造本发明实施例 10 的半导体器件封装的方法。

(a)首先,准备一个绝缘基板 2,其上形成导电薄膜。导电薄膜可以通过 DBC 技术或者采用电镀、溅射、真空蒸发等已知厚膜技术或已知薄膜技术的手段形成。然后,通过已知光刻技术或其它刻蚀技术在绝缘基板 2 导电薄膜上绘图,形成所需内部图案 1f、1g、1h,如图 20A 所示。在此之后,用焊剂或导电粘合剂将绝缘基板 2 焊接到热沉(导电底板)5 上,如图 20 A 所示。

(b)其次,将半导体功率芯片 21、23 和控制电路芯片 22 安装到内部图案 1g 上,如图 20B 所示。然后,采用引线焊接技术使半导体功率芯片 21 经电路引线(焊接引线)31 与控制电路芯片 22 相互电连接。同样,半导体功率芯片 23 经电路引线(焊接引线)32 与控制电路芯片 22 相互电连接。在此之后,如图 20B 所示,在内部图案 1f 和 1g 上设置外部端子 73 和 75,作为电极板。

(c)然后,将绝缘树脂注模在所述底板 5 上,形成由绝缘树脂制成的外壳 6,如图 20C 所示。



(d)最后, 将热塑性绝缘树脂 93 注入到由绝缘树脂制成的外壳 6 中, 如图 20D 所示, 完成本发明实施例 10 半导体器件的封装。

如上所述, 根据本发明实施例 10 的半导体器件封装结构具有通过将绝缘树脂注模在热沉(导电底板)5 上而形成的外壳 6, 从而将绝缘树脂制成的外壳 6 与热沉(导电底板)5 集成在一起。因此, 同传统的半导体器件封装结构相比, 能够改善由绝缘树脂制成的外壳 6 与热沉(导电底板)5 之间的粘合性, 能够防止湿气渗透到封装结构中。如图 20C 所示的对绝缘树脂注模的步骤(c)可以在将绝缘基板焊接到导电底板上之前进行。

(其它实施例)

对于本领域的专业人员而言, 在获得本发明公开的技术后, 在不偏离其范围的条件下显然能够各种改进。

在以上说明中采用了通过将铜薄膜附着在 AlN 基板上而形成的 DBC 基板, 但是, 也可以采用在基板上附着铝薄膜而不是铜薄膜的 AlN 基板。或者, 也可以采用让绝缘基板的整个表面露出的基板。此外, 还可以采用通过厚膜或薄膜技术在绝缘基板上形成各种金属图案的多种基板。

在实施例 1 至 10 中, 对半导体功率芯片 21、23 和控制这些半导体功率芯片 21 和 23 的控制电路芯片 22 安装在其上的 IPM 进行了描述。然而, 半导体功率芯片的数目可以是 3 个或更多个, 也可以是 1 个。本发明也可以应用于没有控制电路芯片的封装上。尽管例举的结构是将控制电路芯片设置在当中, 但是, 它们的位置是可变的, 根据封装设计可以位于任何位置上。如果不采用控制电路芯片, 半导体功率芯片可以位于绝缘基板当中, 电极焊接区可以位于实施例 1 至 10 中半导体功率芯片所处的区域。

半导体功率芯片可以是诸如 SMART POWER 集成电路的将控制电路与半导体功率器件单片集成在同一基板上的功率 IC。

可以将实施例 1 至 3 中任何一个与实施例 4 至 10 中任何一个相组合。

在实施例 1 至 3 中, 对采用环氧树脂作树脂 11 与 12 和堆起物 13 材料的这些例子作了说明, 但是, 本发明不限于这些例子。就是说, 也可以采用能够承受半导体功率芯片 21、23 和控制电路芯片 22 热量增大的耐热树脂代替环氧树脂, 获得本发明的相似效果。

在所附的权利要求书范围内能够对本发明作出各种不同改进。

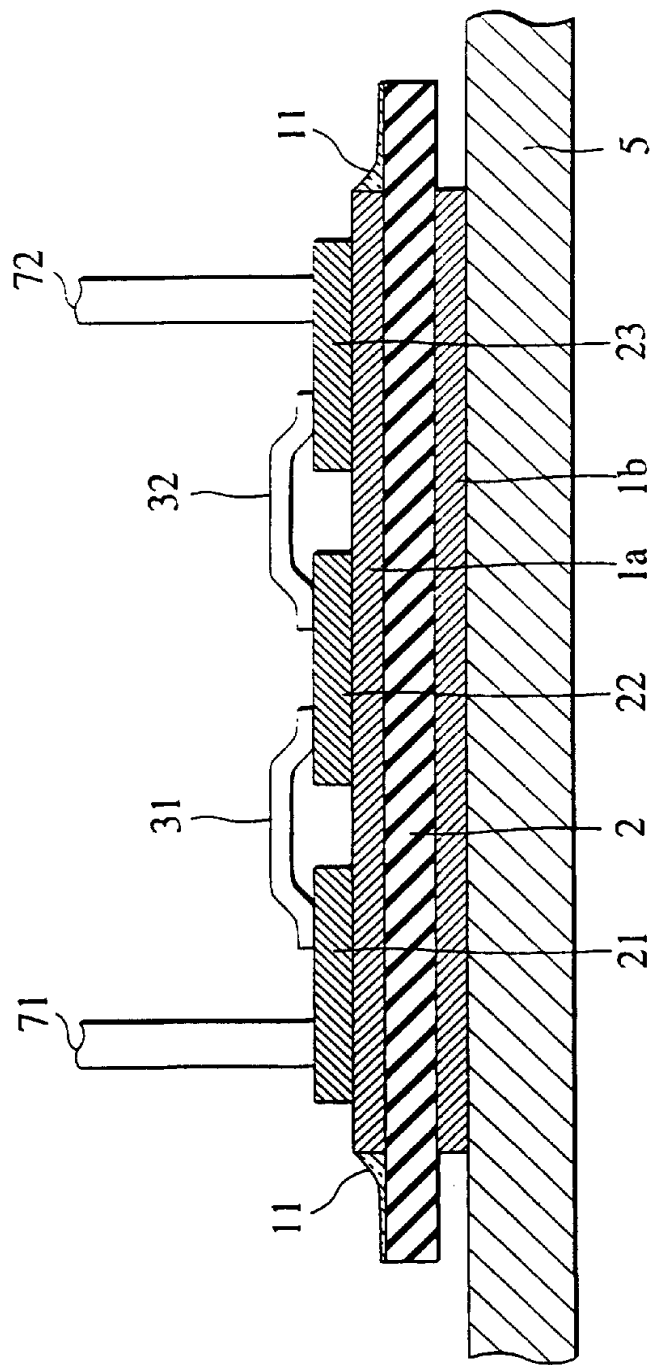


图 2B

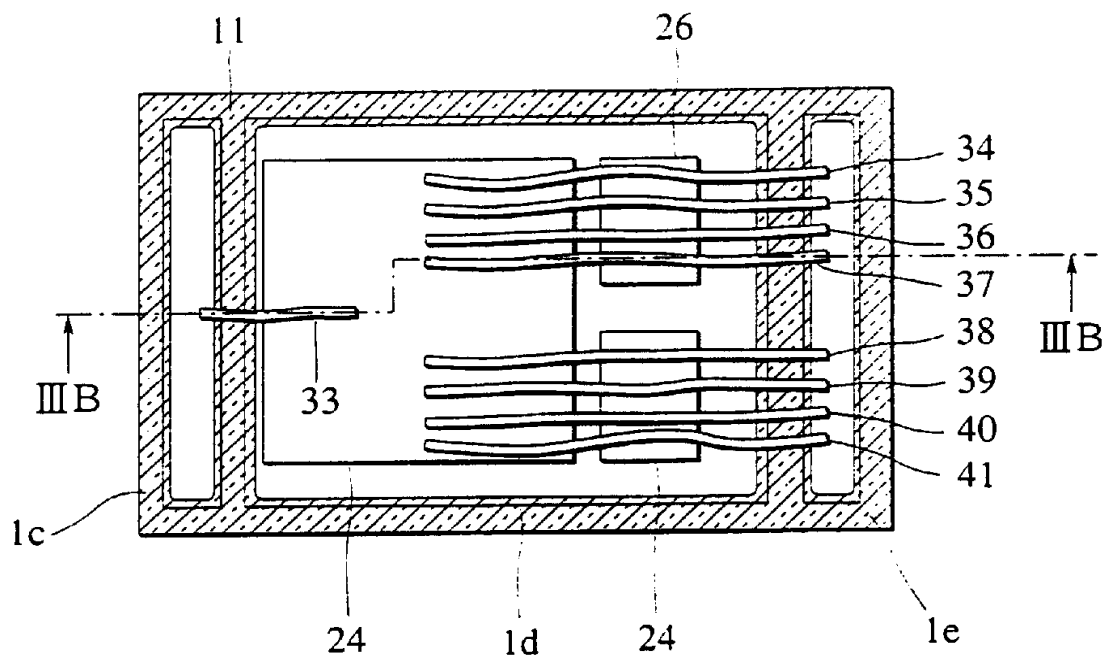


图 3A

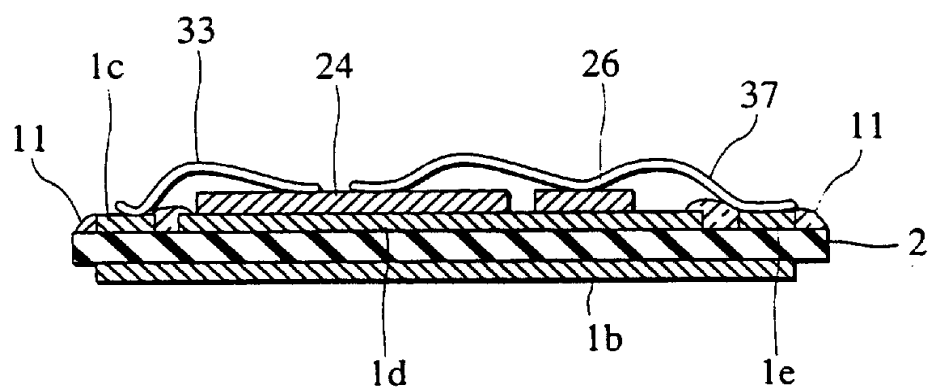


图 3B

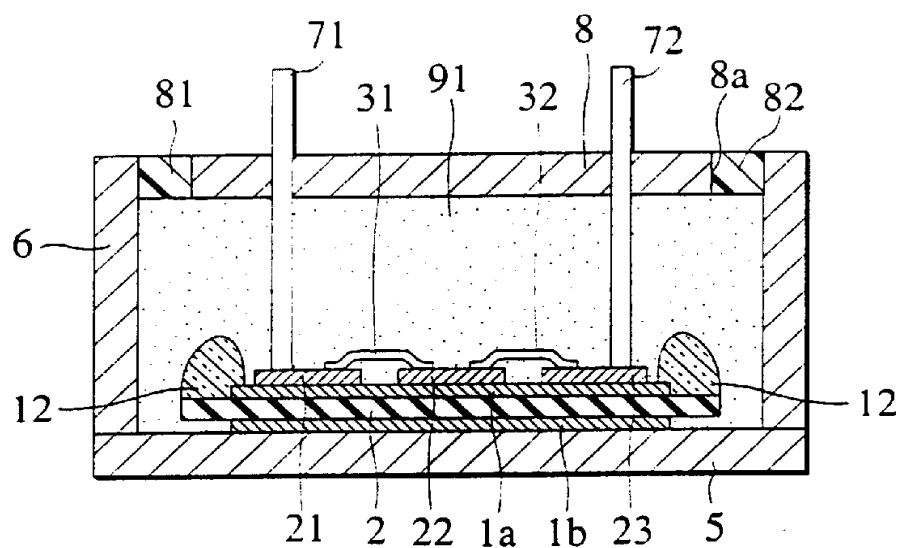


图 4A

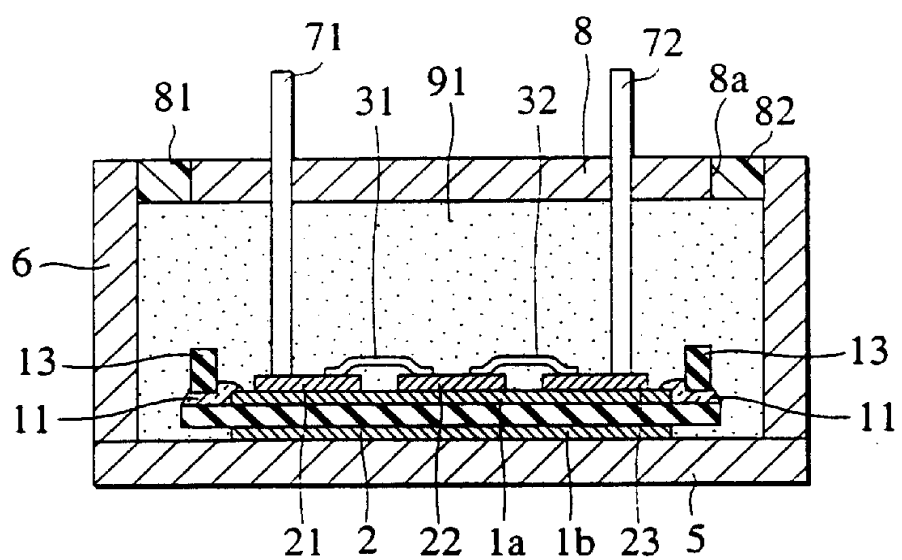


图 4B

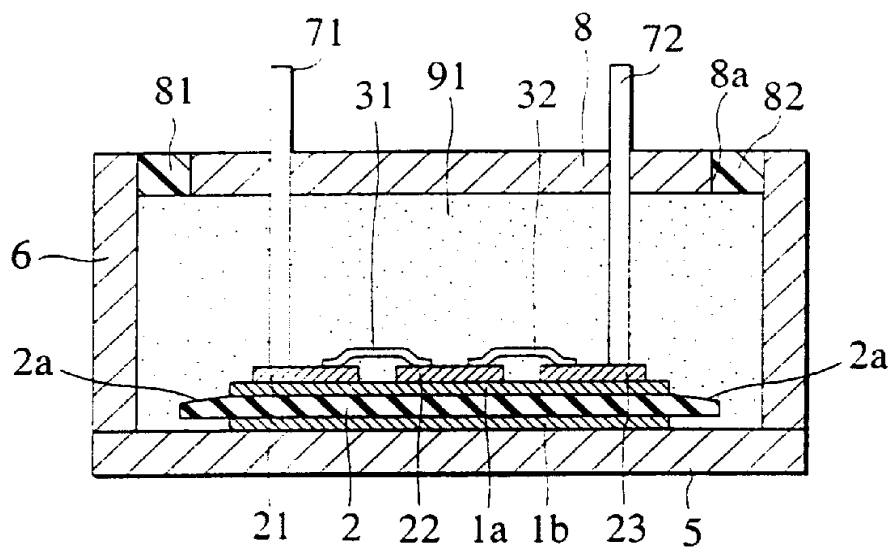


图 5

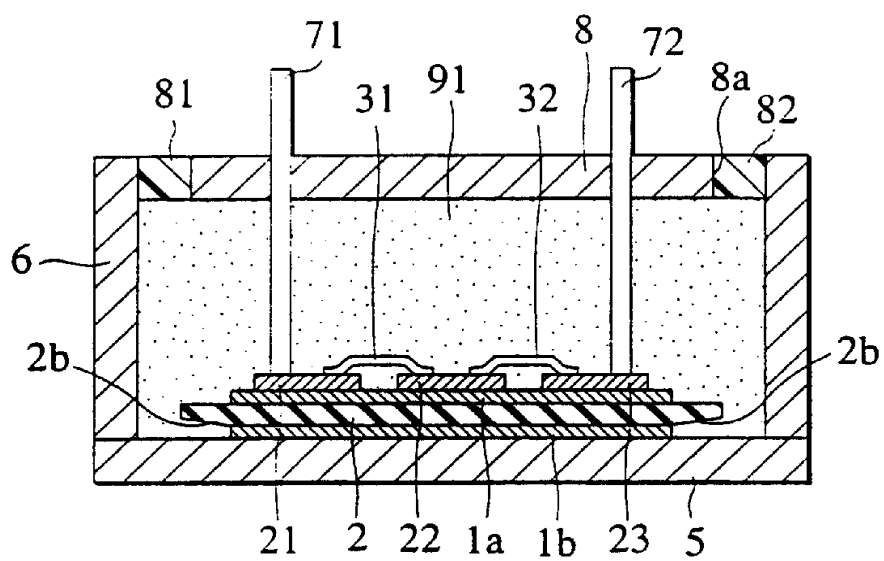


图 6

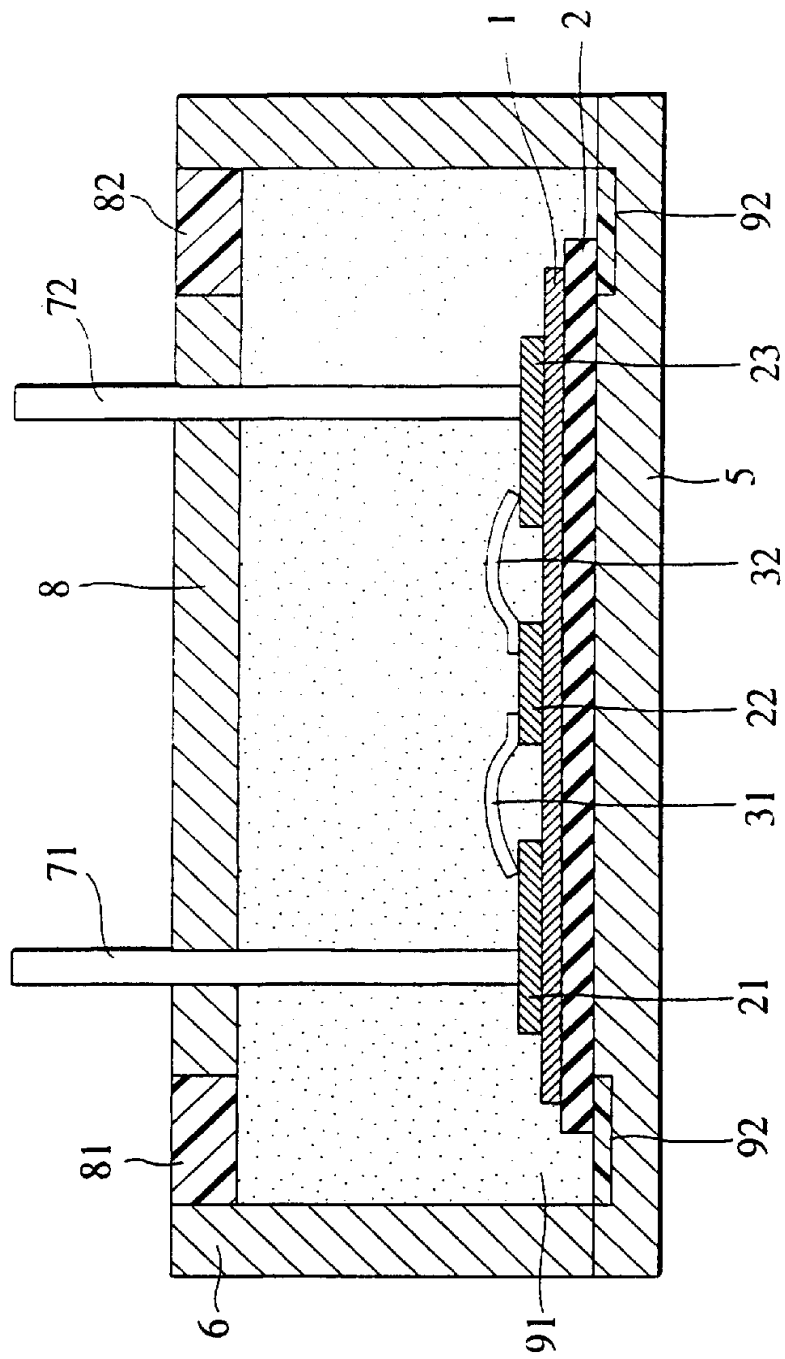


图 7

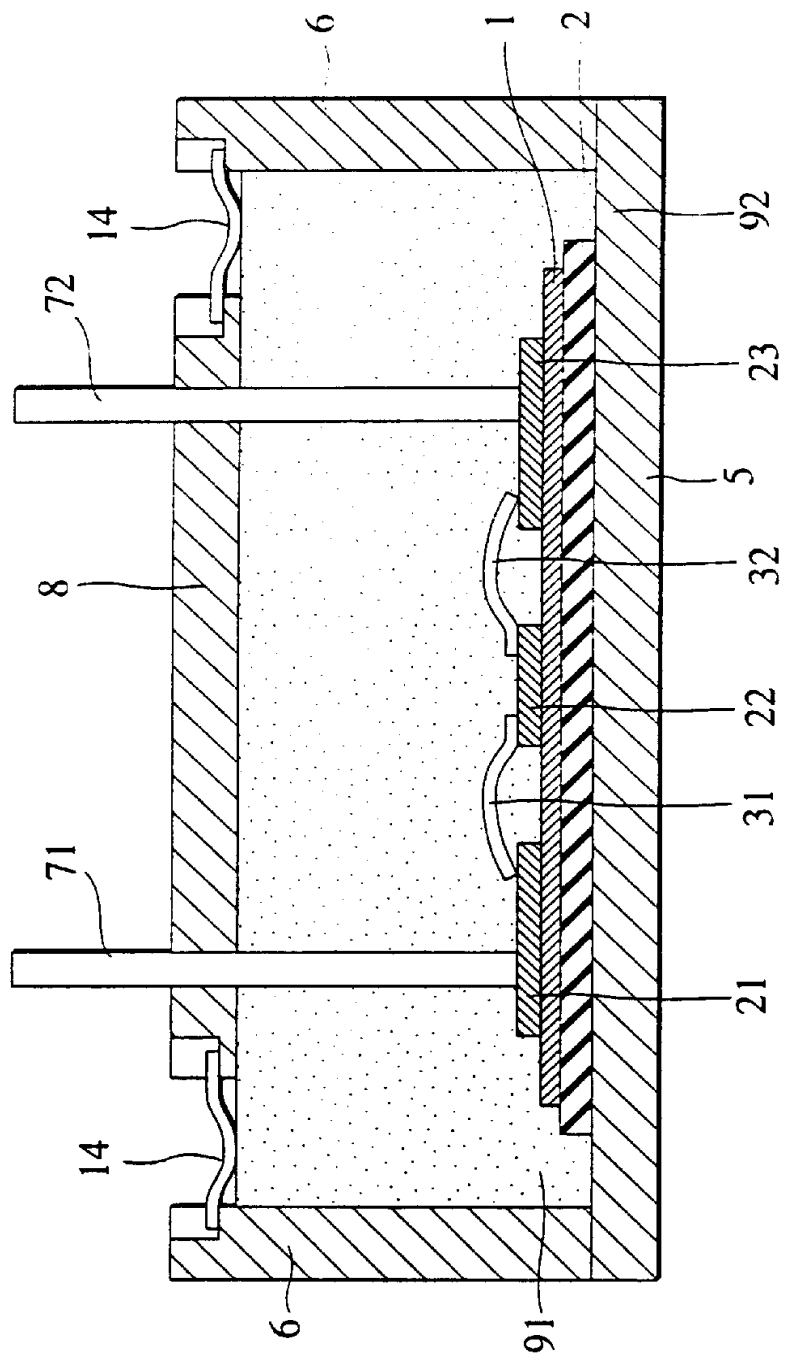


图 8

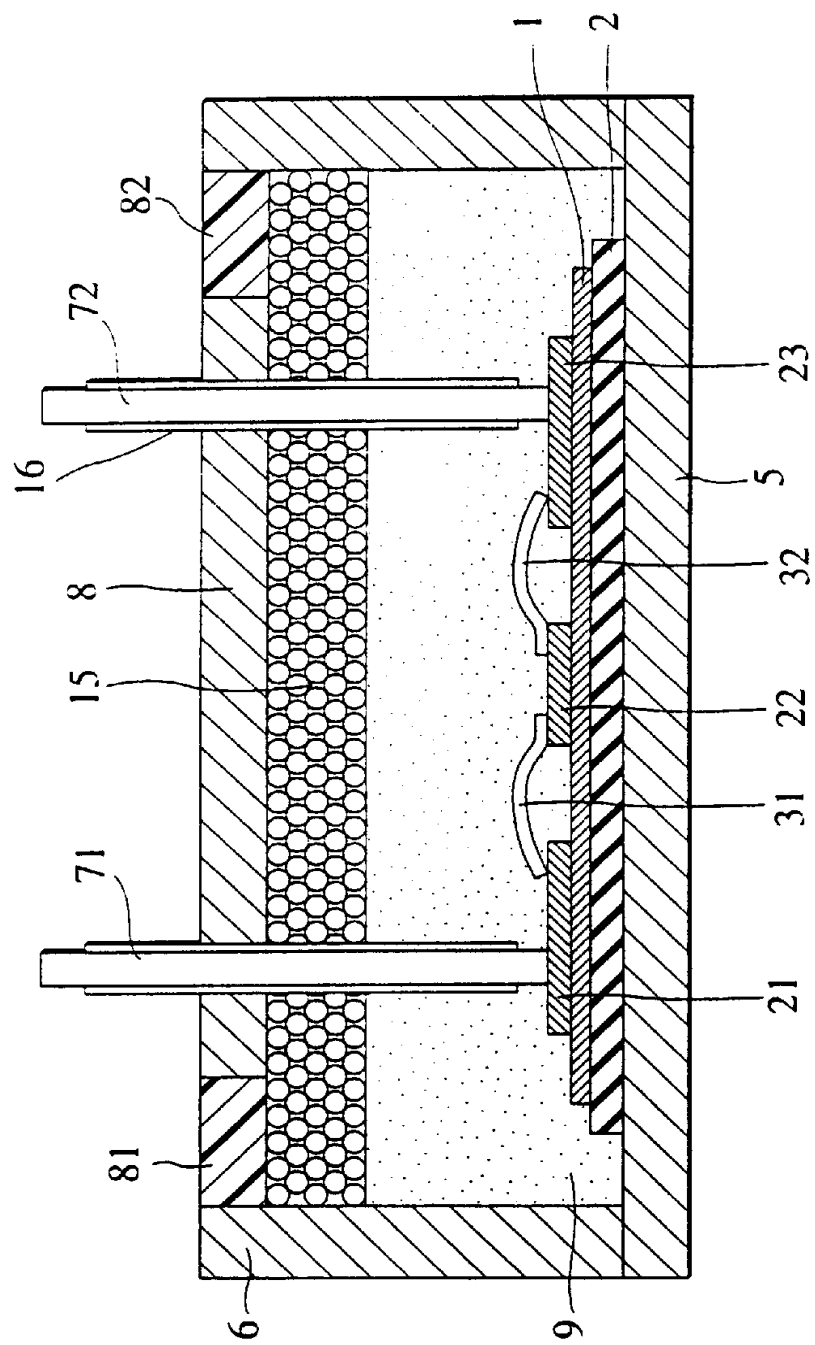
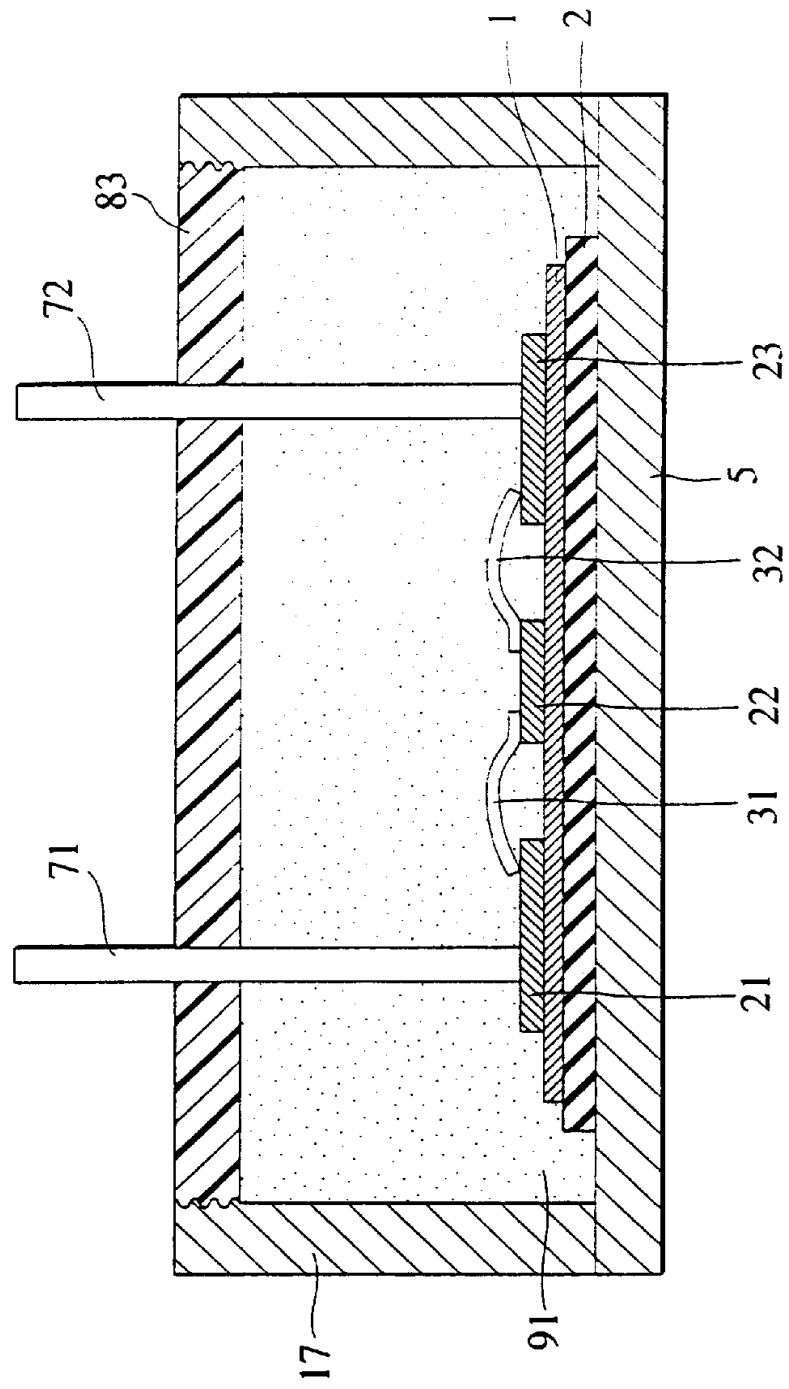


图 9


10

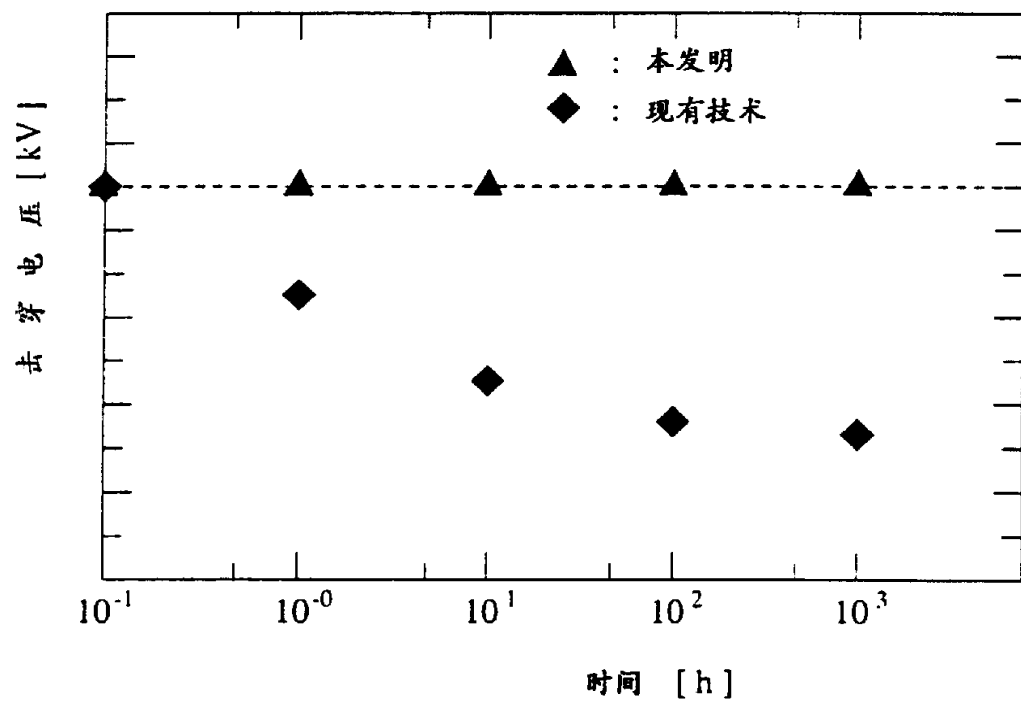


图 12

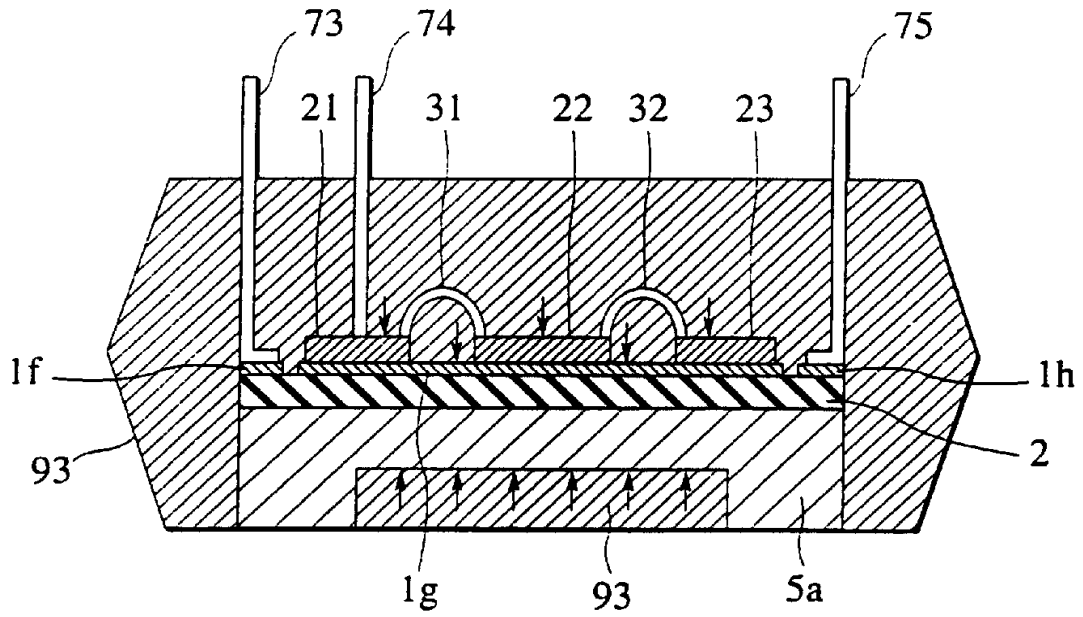


图 13A

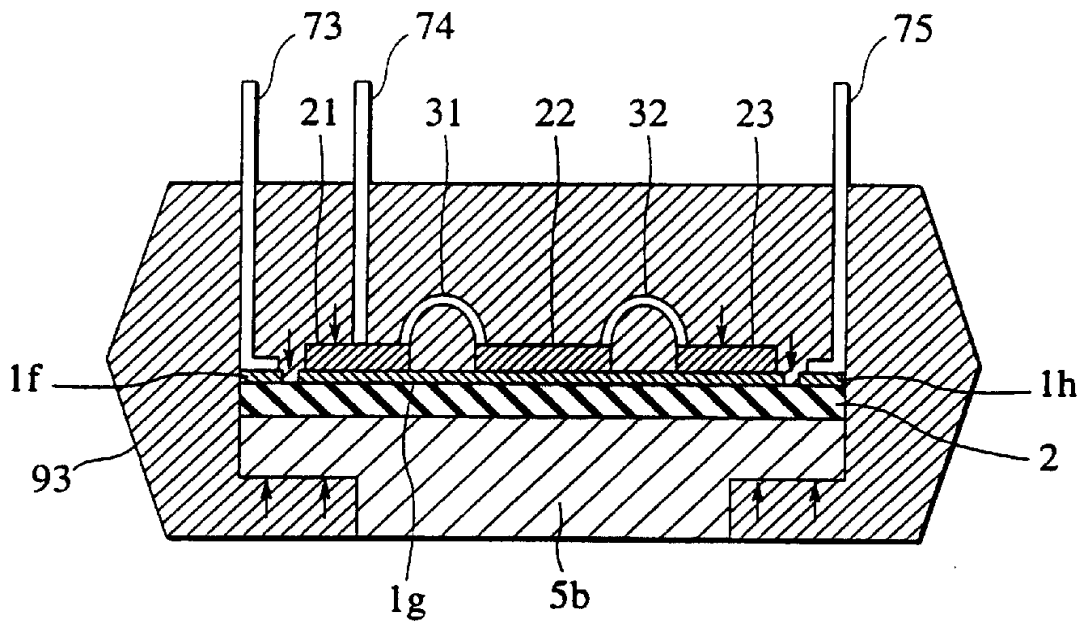


图 13B

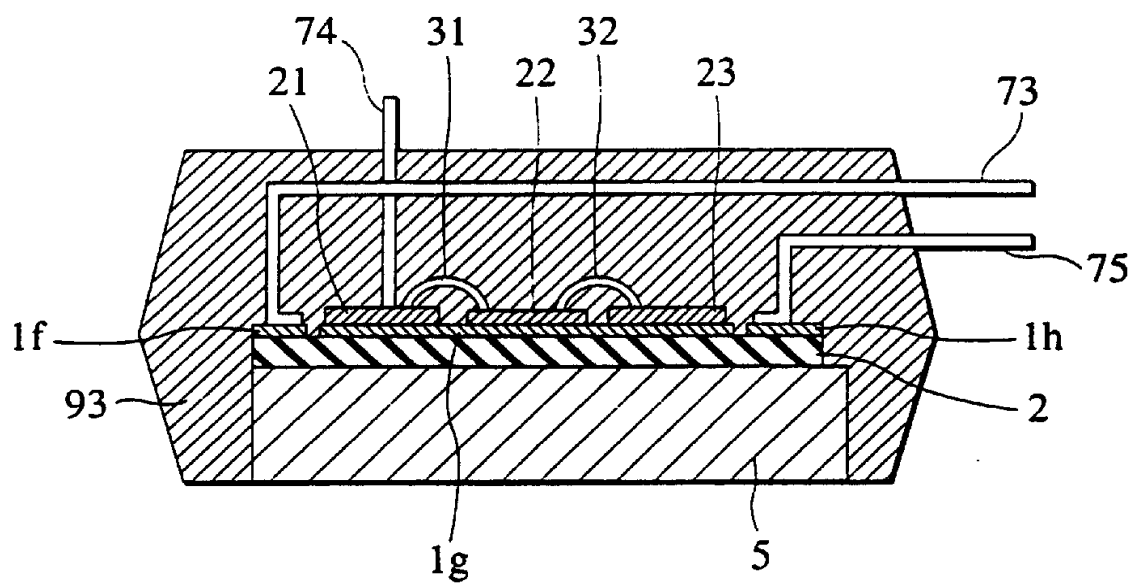


图 14A

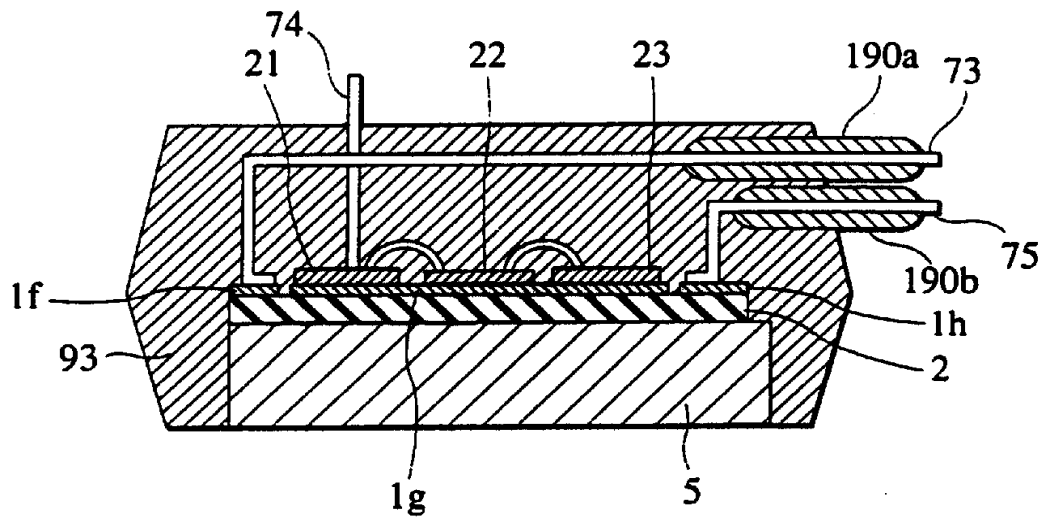


图 14B

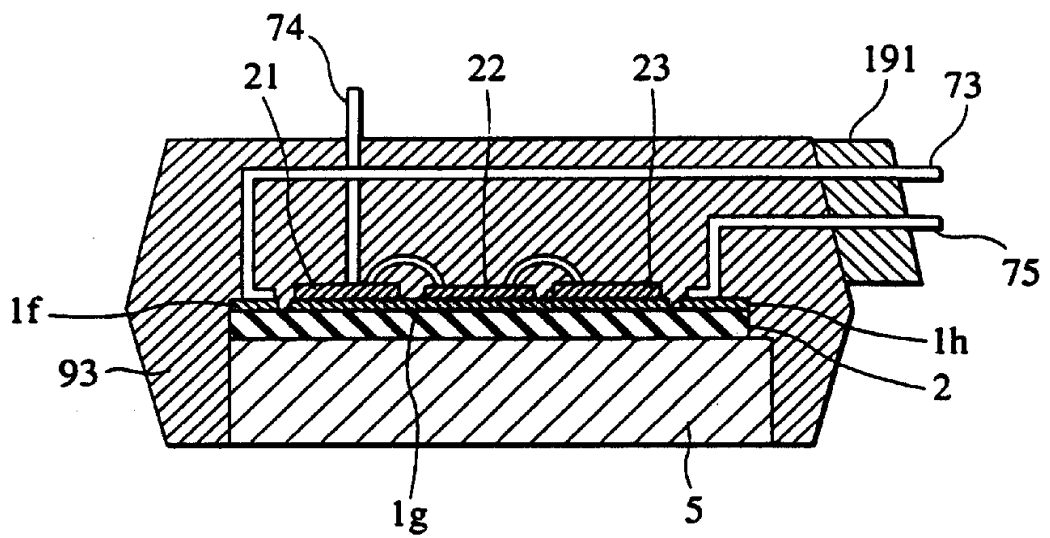


图 14C

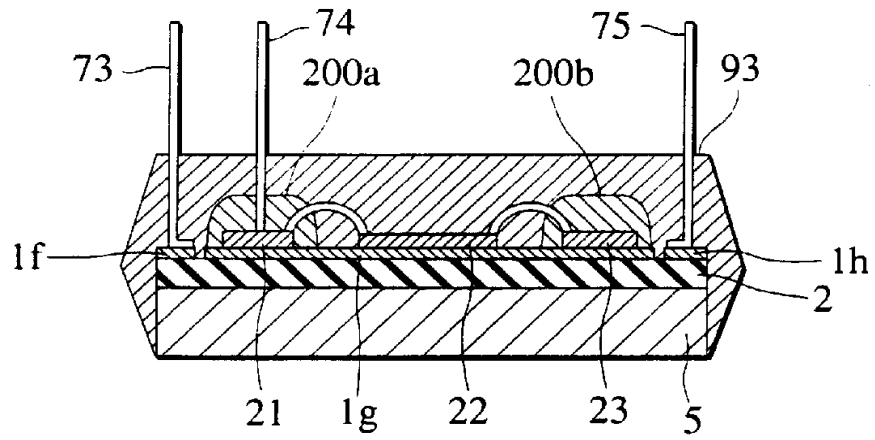


图 15

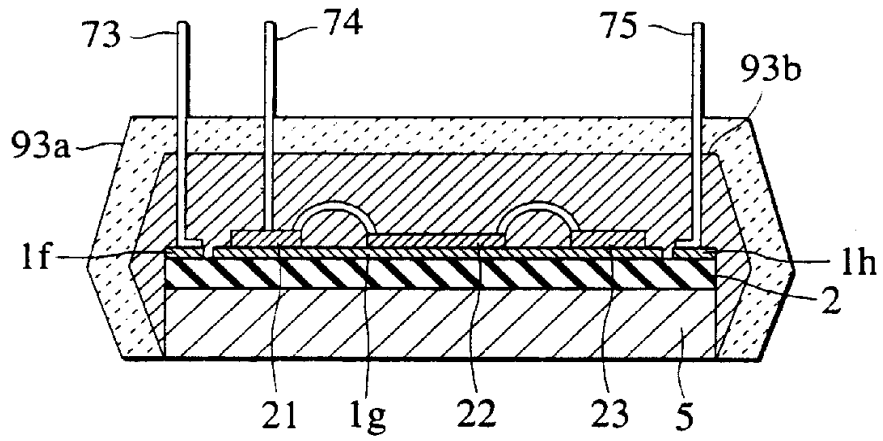


图 16A

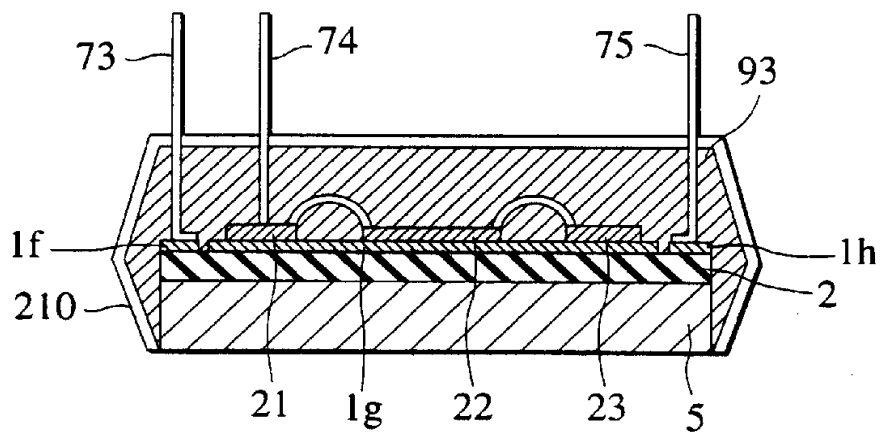


图 16B

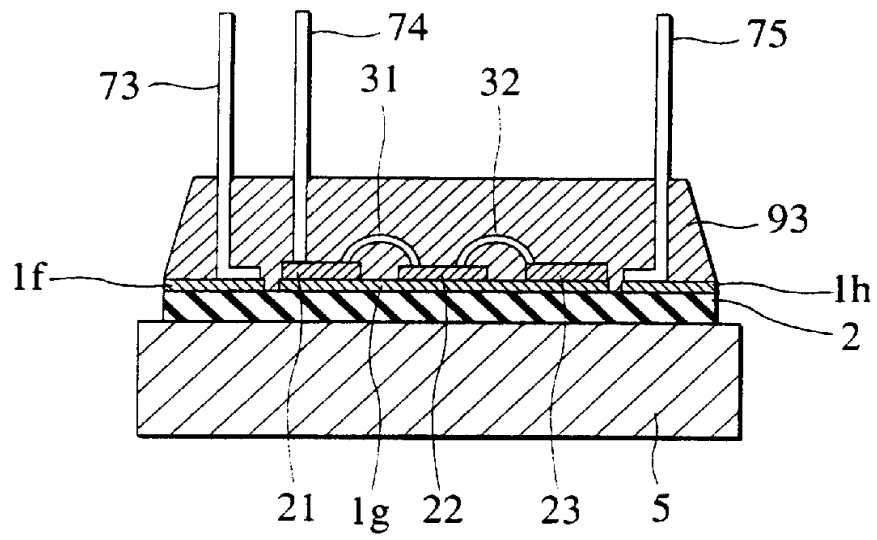


图 17A

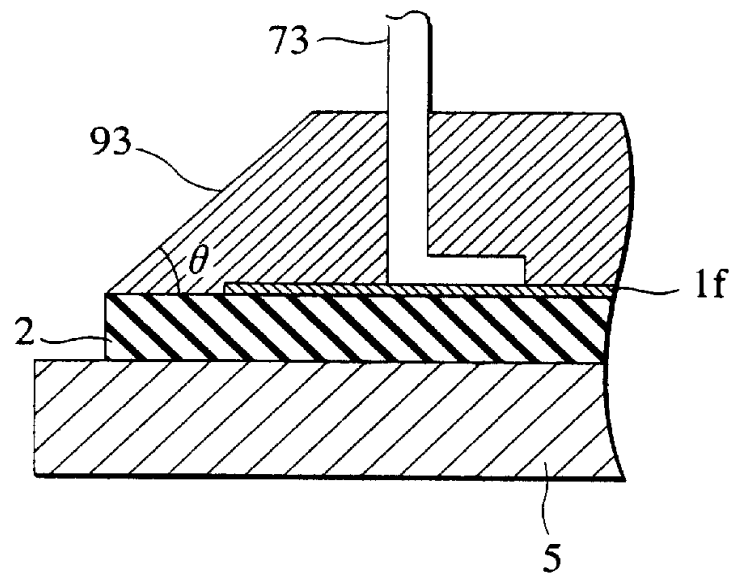


图 17B

2013.12.11

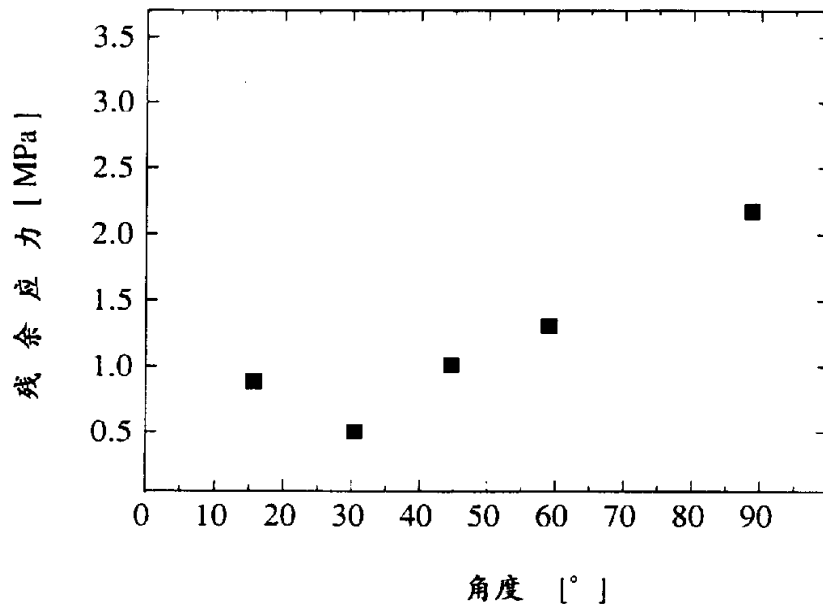


图 18

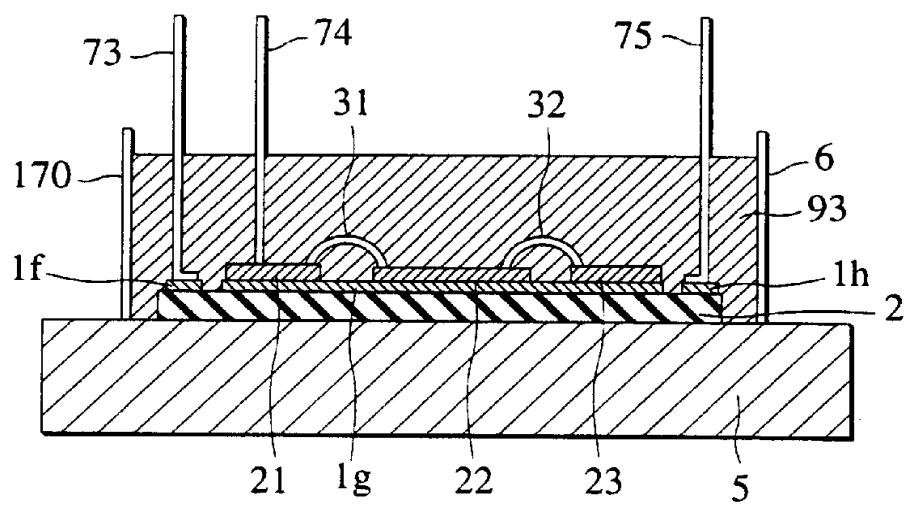


图 19

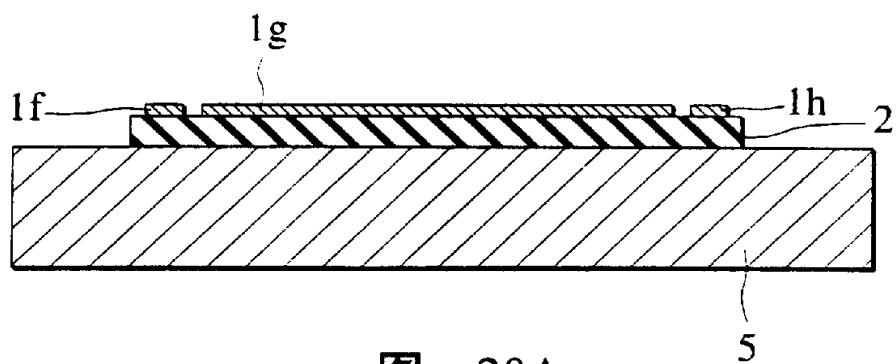


图 20A

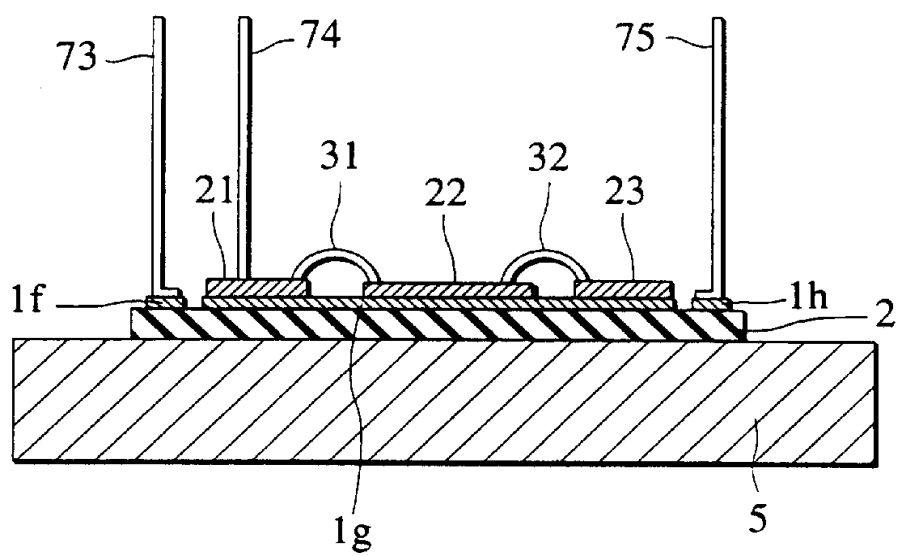


图 20B

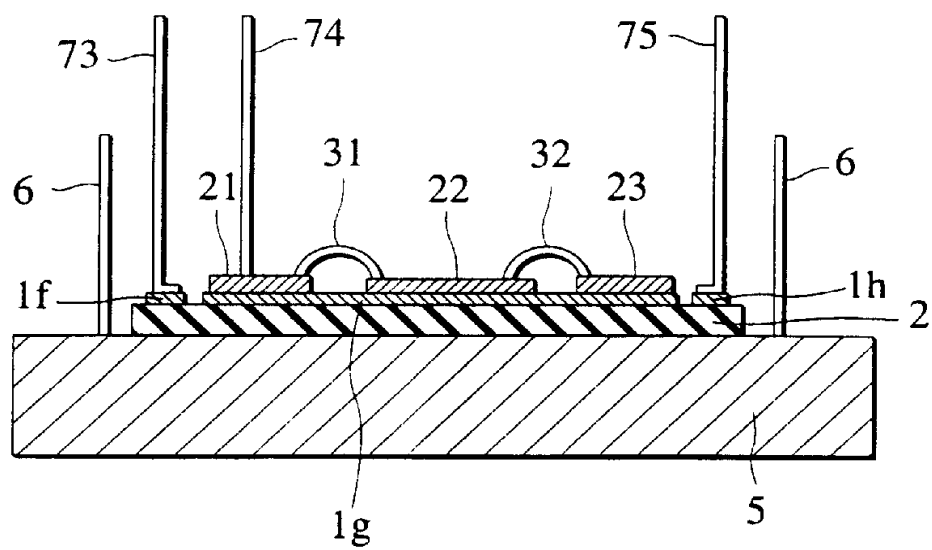


图 20C

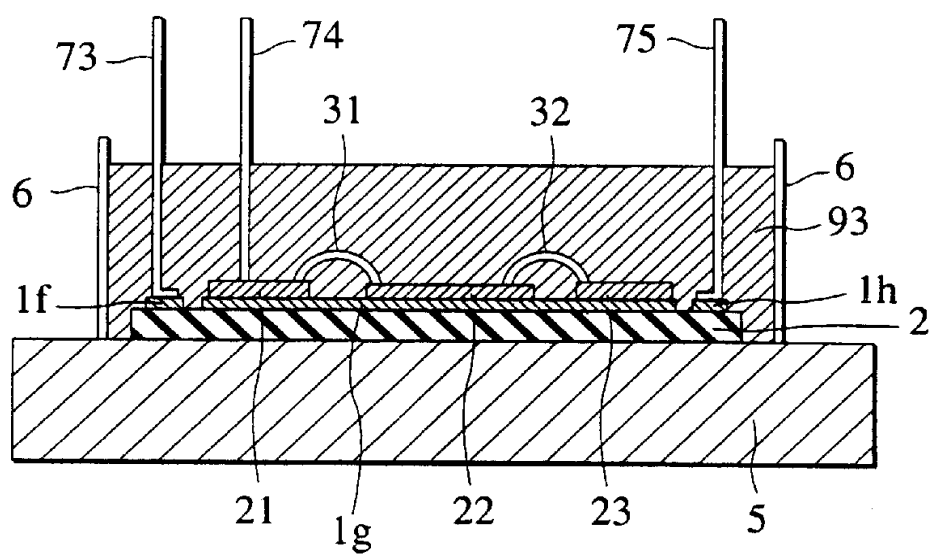


图 20D