(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
2. Oktober 2014 (02.10.2014)

WIPO | PCT

(10) Internationale Veröffentlichungsnummer
WO 2014/154566 A1

(51) Internationale Patentklassifikation:
H01L 33/46 (2010.01) *H01L 33/14* (2010.01)
H01L 33/44 (2010.01) *H01L 33/38* (2010.01)
H01L 33/40 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2014/055637

(22) Internationales Anmeldedatum:
20. März 2014 (20.03.2014)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2013 103 216.8 28. März 2013 (28.03.2013) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **MAUTE, Markus**; Köferinger Weg 15, 93087 Alteglofsheim (DE).

(74) Anwalt: **EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart)*: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten *(soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart)*: ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

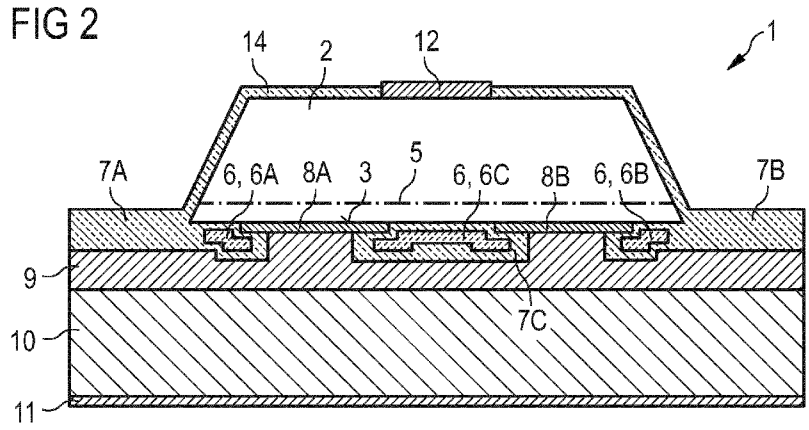
Veröffentlicht:

— *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

(54) Title: RADIATION-EMITTING SEMICONDUCTOR CHIP

(54) Bezeichnung : STRAHLUNG EMITTIERENDER HALBLEITERCHIP

FIG 2



(57) Abstract: A radiation-emitting semiconductor chip (1) is specified, comprising - a semiconductor layer sequence (2) having a first main surface (3) and a second main surface (4) situated opposite the first main surface (3) wherein the semiconductor layer sequence (2) has an active zone (5) suitable for generating electromagnetic radiation, - a structured mirror layer (6), which is electrically non-conductive during operation and is arranged on the side of the first main surface (3) of the semiconductor layer sequence (2), wherein the mirror layer (6) has at least one mirror region (6A, 6B, 6C) which regionally covers the first main surface (3), - at least one encapsulation region (7A, 7B, 7C) which surrounds the at least one mirror region (6A, 6B, 6C) on all sides and is in direct contact with the mirror region (6A, 6B, 6C), wherein the at least one encapsulation region (7A, 7B, 7C) is electrically non-conductive during operation.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]

WO 2014/154566 A1

Es wird ein Strahlung emittierender Halbleiterchip (1) angegeben aufweisend - eine Halbleiterschichtenfolge (2) mit einer ersten Hauptfläche (3) und einer der ersten Hauptfläche (3) gegenüberliegenden zweiten Hauptfläche (4), wobei die Halbleiterschichtenfolge (2) eine zur Erzeugung von elektromagnetischer Strahlung geeignete aktive Zone (5) aufweist, - eine strukturierte im Betrieb elektrisch nicht leitende Spiegelschicht (6), die auf der Seite der ersten Hauptfläche (3) der Halbleiterschichtenfolge (2) angeordnet ist, wobei die Spiegelschicht (6) mindestens einen Spiegelbereich (6A, 6B, 6C) aufweist, welcher die erste Hauptfläche (3) bereichsweise bedeckt, - mindestens einen Verkapselungsbereich (7A, 7B, 7C), welcher den mindestens einen Spiegelbereich (6A, 6B, 6C) allseitig umgibt und mit dem Spiegelbereich (6A, 6B, 6C) in direktem Kontakt steht, wobei der mindestens eine Verkapselungsbereich (7A, 7B, 7C) im Betrieb elektrisch nicht leitend ist.

Beschreibung

Strahlung emittierender Halbleiterchip

Es wird ein Strahlung emittierender Halbleiterchip angegeben, der eine Halbleiterschichtenfolge mit einer zur Erzeugung von elektromagnetischer Strahlung geeigneten aktiven Zone aufweist.

Leuchtdiodenchips für lichtemittierende Dioden (LEDs)können eine reflektierende Schicht aufweisen, um Strahlungsverluste, die durch strahlungsabsorbierende Bereiche im Chip verursacht werden, zu verringern. Bei Verwendung eines reflektierenden Materials wie Silber besteht die Gefahr, dass bei feuchter Umgebung Silberionen entstehen, die bei einem anliegenden elektrischen Feld migrieren und insbesondere in Randbereichen der Leuchtdiodenchips zu Leckströmen führen können.

Eine zu lösende Aufgabe besteht darin, einen Strahlung emittierenden Halbleiterchip anzugeben, der vergleichsweise feuchtestabil ist.

Diese Aufgabe wird durch einen Strahlung emittierenden Halbleiterchip mit den Merkmalen des unabhängigen Patentanspruchs gelöst.

Gemäß zumindest einer Ausführungsform umfasst der Strahlung emittierende Halbleiterchip eine Halbleiterschichtenfolge, die eine erste Hauptfläche, eine der ersten Hauptfläche gegenüberliegende zweite Hauptfläche und eine zur Erzeugung von elektromagnetischer Strahlung geeignete aktive Zone aufweist. Vorzugsweise wird die von der aktiven Zone erzeugte Strahlung zumindest teilweise an der zweiten Hauptfläche

ausgekoppelt. Weiterhin kann zumindest ein Teil der Strahlung an Seitenflächen der Halbleiterschichtenfolge ausgekoppelt werden.

Weiterhin umfasst der Strahlung emittierende Halbleiterchip eine strukturierte im Betrieb elektrisch nicht leitende Spiegelschicht, die auf der Seite der ersten Hauptfläche der Halbleiterschichtenfolge angeordnet ist, wobei die Spiegelschicht mindestens einen Spiegelbereich aufweist, welcher die erste Hauptfläche bereichsweise bedeckt. Die strukturierte Spiegelschicht ist insbesondere keine homogene, sondern eine unterbrochene Schicht, die durch ihre Strukturierung einen oder mehrere Spiegelbereiche aufweist.

Ferner umfasst der Strahlung emittierende Halbleiterchip mindestens einen Verkapselungsbereich, welcher den mindestens einen Spiegelbereich allseitig umgibt und mit dem Spiegelbereich in direktem Kontakt steht, wobei der mindestens eine Verkapselungsbereich im Betrieb elektrisch nicht leitend ist. „In direktem Kontakt" bedeutet hierbei, dass der Spiegelbereich und der Verkapselungsbereich eine gemeinsame Grenzfläche aufweisen. Vorteilhafterweise ist der mindestens eine Spiegelbereich durch die Einbettung in den im Betrieb elektrisch nicht leitenden Verkapselungsbereich potentialfrei, so dass keine Ionen entstehen und migrieren können.

Bei einer bevorzugten Ausführungsform enthält die nicht leitende Spiegelschicht ein elektrisch leitfähiges Material. Vorzugsweise weist die nicht leitende Spiegelschicht ein oder mehrere Metalle auf oder ist aus einem Metall gebildet. Geeignete Metalle sind beispielsweise Silber oder Gold. Insbesondere besteht die nicht leitende Spiegelschicht aus

Silber. Beispielsweise zeichnet sich Silber durch eine hohe Reflexion im sichtbaren Spektralbereich aus.

Gemäß zumindest einer Ausführungsform bedeckt ein erster, in einen ersten nicht leitenden Verkapselungsbereich eingebetteter nicht leitender Spiegelbereich einen ersten Randbereich der Halbleiterschichtenfolge. Vorzugsweise bedeckt ein zweiter, in einen zweiten nicht leitenden Verkapselungsbereich eingebetteter nicht leitender Spiegelbereich einen zweiten von dem ersten verschiedenen Randbereich der Halbleiterschichtenfolge. Vorteilhafterweise können Leckströme im Randbereich durch die randseitigen, gekapselten Spiegelbereiche verringert oder sogar verhindert werden. Zugleich kann durch die randseitigen Spiegelbereiche die Absorption im Randbereich verringert werden.

Gemäß zumindest einer Ausführungsform erstreckt sich der mindestens eine Spiegelbereich höchstens bis zu einer die erste Hauptfläche begrenzenden Chipkante. Durch Vermeidung eines Überstands des Spiegelbereichs kann die Gefahr von Leckströmen weiter verringert werden.

Gemäß zumindest einer Ausführungsform ragt der mindestens eine Spiegelbereich über eine Chipkante hinaus, welche die erste Hauptfläche begrenzt. Dies ermöglicht eine verbesserte Reflexion von Randstrahlung.

Gemäß zumindest einer Ausführungsform weist die im Betrieb elektrisch nicht leitende Spiegelschicht einen dritten, in einen dritten Verkapselungsbereich eingebetteten Spiegelbereich auf. Dieser ist vorzugsweise an der ersten Hauptfläche zwischen dem ersten und dem zweiten, gekapselten Spiegelbereich angeordnet und bedeckt einen zentralen Bereich

der Halbleiterschichtenfolge. Insbesondere ist der dritte gekapselte Spiegelbereich unterhalb eines strahlungsabsorbierenden Oberseitenkontakts angeordnet. Der dritte Verkapselungsbereich kann mit Vorteil eine Stromeinprägung in die Halbleiterschichtenfolge vermindern, so dass unterhalb des Oberseitenkontakts keine nennenswerte Strahlung erzeugt wird. Zugleich reflektiert der dritte Spiegelbereich auftreffende Strahlung mit hoher Reflektivität.

Gemäß zumindest einer Ausführungsform enthält der im Betrieb elektrisch nicht leitende Verkapselungsbereich ein elektrisch isolierendes Material. Mittels des so gebildeten Verkapselungsbereichs kann vorteilhafterweise erreicht werden, dass im Betrieb kein nennenswerter Strom durch den Spiegelbereich fließt.

Vorzugsweise ist der Verkapselungsbereich für die von der aktiven Zone emittierte Strahlung durchlässig. Dadurch entstehen im Verkapselungsbereich vorteilhafterweise nur geringfügige durch Absorption verursachte Strahlungsverluste.

Der Verkapselungsbereich kann beispielsweise ein Siliziumoxid, ein Siliziumnitrid, ein Siliziumoxinitrid oder ein Aluminiumoxid aufweisen. Besonders bevorzugt ist der Verkapselungsbereich aus SiO_2 gebildet.

Bei einer bevorzugten Ausgestaltung weist der Verkapselungsbereich eine im Betrieb elektrisch nicht leitende Verkapselungsschicht auf, die zwischen der Halbleiterschichtenfolge und dem Spiegelbereich angeordnet ist. Der Verkapselungsbereich kann eine weitere im Betrieb elektrisch nicht leitende Verkapselungsschicht aufweisen,

welche den Spiegelbereich seitlich umschließt. Schließlich kann der Verkapselungsbereich eine im Betrieb elektrisch nicht leitende Verkapselungsschicht aufweisen, welche auf einer der ersten Hauptfläche abgewandten Oberfläche des Spiegelbereichs angeordnet ist.

Gemäß zumindest einer Ausführungsform ist die zwischen der Halbleiterschichtenfolge und dem Spiegelbereich angeordnete Verkapselungsschicht dicker als die der ersten Hauptfläche abgewandte Verkapselungsschicht, da die Gefahr von Leckströmen im Bereich der Chipkante größer ist als auf einer Unterseite des Halbleiterchips. Die dickere Verkapselungsschicht weist insbesondere eine Dicke zwischen 100nm und 200nm auf. Die dünnere Verkapselungsschicht weist insbesondere eine Dicke zwischen 5nm und 50nm auf.

Gemäß zumindest einer Ausführungsform weist der Strahlung emittierende Halbleiterchip weiterhin eine strukturierte im Betrieb elektrisch leitende Spiegelschicht auf. Vorzugsweise ist die strukturierte im Betrieb elektrisch leitende Spiegelschicht auf der Seite der ersten Hauptfläche der Halbleiterschichtenfolge angeordnet. Insbesondere weist die Spiegelschicht mindestens einen Spiegelbereich auf, welcher die erste Hauptfläche bereichsweise bedeckt. Die elektrisch leitende Spiegelschicht ist insbesondere zur Stromeinprägung in die Halbleiterschichtenfolge vorgesehen.

Bei einer bevorzugten Ausführungsform enthält die elektrisch leitende Spiegelschicht ein elektrisch leitfähiges Material. Vorzugsweise weist die elektrisch leitende Spiegelschicht ein oder mehrere Metalle auf oder ist aus einem Metall gebildet. Insbesondere besteht die Spiegelschicht aus Silber. Die leitende Spiegelschicht kann aus dem gleichen Material

gebildet sein wie die elektrisch nicht leitende Spiegelschicht.

Bei einer vorteilhaften Ausgestaltung weist der Strahlung emittierende Halbleiterchip außerdem eine im Betrieb elektrisch leitende Verkapselungsschicht auf, die mit dem Spiegelbereich der elektrisch leitenden Spiegelschicht auf einer der ersten Hauptfläche abgewandten Seite des Spiegelbereichs in direktem Kontakt steht. Vorteilhafterweise kann mittels der elektrisch leitenden Spiegelschicht und mittels der elektrisch leitenden Verkapselungsschicht Strom in die Halbleiterschichtenfolge eingeprägt werden. Insbesondere kann die elektrisch leitende Verkapselungsschicht mehrschichtig aufgebaut sein. Beispielsweise kann die Verkapselungsschicht eine Diffusionsbarrierenschicht und eine Lotmetallschicht aufweisen. Die Diffusionsbarrierenschicht ist beispielsweise dafür vorgesehen, die Diffusion von Bestandteilen nachfolgender Schichten in die leitende Spiegelschicht und umgekehrt zu verhindern. Ein geeignetes Material für die Diffusionsbarrierenschicht ist zum Beispiel TiWN. Die Lotmetallschicht ist beispielsweise dafür vorgesehen, die Halbleiterschichtenfolge mit einem Trägerelement zu verbinden. Die Lotmetallschicht kann insbesondere aus AuSn gebildet sein.

Gemäß zumindest einer Ausführungsform sind die Spiegelbereiche der im Betrieb elektrisch nicht leitenden und der elektrisch leitenden Spiegelschicht versetzt zueinander entlang der ersten Hauptfläche angeordnet. Insbesondere bedecken die Spiegelbereiche der im Betrieb elektrisch nicht leitenden und der elektrisch leitenden Spiegelschicht im Wesentlichen verschiedene Bereiche der ersten Hauptfläche. Um

jedoch eine lückenlose Verspiegelung der ersten Hauptfläche zu gewährleisten, sind die Spiegelbereiche vorzugsweise überlappend angeordnet.

Bei einer vorteilhaften Ausgestaltung sind die beiden Spiegelschichten ausgehend von der Halbleiterschichtenfolge übereinander angeordnet. Insbesondere folgt auf die Halbleiterschichtenfolge die elektrisch leitende Spiegelschicht. Auf die elektrisch leitende Spiegelschicht folgt dann die elektrisch nicht leitende Spiegelschicht.

Insbesondere weist die elektrisch leitende Spiegelschicht in den Bereichen Unterbrechungen auf, wo sie von Spiegelbereichen der elektrisch nicht leitenden Spiegelschicht überdeckt wird. Weiterhin weist die elektrisch nicht leitende Spiegelschicht vorzugsweise in den Bereichen Unterbrechungen auf, wo sie von Spiegelbereichen der elektrisch leitenden Spiegelschicht überdeckt wird.

Gemäß zumindest einer Ausführungsform umfasst der Strahlung emittierende Halbleiterchip weiterhin ein Trägerelement, auf welchem die Halbleiterschichtenfolge angeordnet ist. Vorzugsweise ist das Trägerelement im Betrieb elektrisch leitend. Somit kann im Betrieb über das Trägerelement Strom in die Halbleiterschichtenfolge eingeprägt werden. Geeignete Materialien für das Trägerelement sind beispielsweise Ge und Si.

Bei einer bevorzugten Ausgestaltung ist die strukturierte, im Betrieb elektrisch nicht leitende Spiegelschicht zwischen der Halbleiterschichtenfolge und dem Trägerelement angeordnet. Strahlung, die von der aktiven Zone in Richtung des Trägerelements ausgesandt wird, kann vorteilhafterweise in

Richtung der zweiten Hauptfläche und der Seitenflächen, die zur Strahlungsauskopplung vorgesehen sind, umgelenkt werden.

Gemäß zumindest einer Ausführungsform umfasst der Strahlung emittierende Halbleiterchip weiterhin einen Rückseitenkontakt, der auf einer der Halbleiterschichtenfolge abgewandten Oberfläche des Trägerelements angeordnet ist. Der Rückseitenkontakt kann eine diese Oberfläche des Trägerelements vollständig bedeckende Metallisierung sein. Insbesondere ist der Rückseitenkontakt ein p-Kontakt. In anderen Worten ist der Rückseitenkontakt insbesondere zum elektrischen Anschluss eines p-leitenden Bereichs der Halbleiterschichtenfolge vorgesehen.

Gemäß zumindest einer Ausführungsform umfasst der Strahlung emittierende Halbleiterchip weiterhin einen Oberseitenkontakt, der auf der zweiten Hauptfläche der Halbleiterschichtenfolge angeordnet ist. Insbesondere ist der Oberseitenkontakt ein n-Kontakt. Dies bedeutet, dass der Oberseitenkontakt insbesondere zum elektrischen Anschluss eines n-leitenden Bereichs der Halbleiterschichtenfolge vorgesehen ist.

Gemäß zumindest einer Ausführungsform ist der Strahlung emittierende Halbleiterchip ein Dünnfilm-Halbleiterchip. Dies bedeutet beispielsweise, dass das Trägerelement, auf welchem die Halbleiterschichtenfolge angeordnet ist, verschieden ist von einem für die Herstellung der Halbleiterschichtenfolge verwendeten Aufwachssubstrat, welches zumindest teilweise, insbesondere vollständig, von der Halbleiterschichtenfolge entfernt ist.

Bei einer bevorzugten Ausgestaltung ist die Halbleiterschichtenfolge mesaförmig ausgebildet und weist schräg verlaufende Seitenflanken auf. Beispielsweise kann die Halbleiterschichtenfolge die Form eines Pyramidenstumpfes aufweisen. Vorteilhafterweise kann durch diese Formgebung die Strahlungsauskopplung an den Seitenflächen im Vergleich zu senkrecht verlaufenden Seitenflächen verbessert werden.

Gemäß zumindest einer Ausführungsform eines Verfahrens zur Herstellung eines wie oben beschriebenen Strahlung emittierenden Halbleiterchips wird eine Halbleiterschichtenfolge auf einem Aufwachssubstrat aufgewachsen.

Ferner wird auf einer ersten Hauptfläche der Halbleiterschichtenfolge eine strukturierte elektrisch leitende Spiegelschicht erzeugt, die im Betrieb zur Einprägung von Strom in die Halbleiterschichtenfolge vorgesehen ist.

Dann wird auf der Spiegelschicht eine weitere strukturierte Spiegelschicht erzeugt, die im Betrieb nicht zur Einprägung von Strom in die Halbleiterschichtenfolge vorgesehen ist. Die weitere strukturierte Spiegelschicht wird verkapselt, so dass jeder Spiegelbereich vollständig in einen Verkapselungsbereich eingebettet ist. Insbesondere wird ein elektrisch isolierendes, strahlungsdurchlässiges Verkapselungsmaterial für den Verkapselungsbereich verwendet.

Gemäß zumindest einer Ausführungsform wird zumindest eine Verkapselungsschicht des nicht leitenden Verkapselungsbereichs mittels eines ALD-Verfahrens (Atomic Layer Deposition, Atom-Lagen-Abscheidung) gebildet. Mittels

eines ALD-Verfahrens können sehr dünne Schichten erzeugt werden, die eine polykristalline oder amorphe Struktur aufweisen. Mittels des ALD-Verfahrens lassen sich außerdem besonders gleichmäßige Schichten, das heißt Schichten besonders gleichmäßiger Dicke herstellen. Bevorzugt wird die der ersten Hauptfläche abgewandte dünnere Verkapselungsschicht mittels eines ALD-Verfahrens hergestellt. Weiter bevorzugt wird die der ersten Hauptfläche zugewandte dickere Verkapselungsschicht mittels eines CVD (Chemical Vapor Deposition, chemische Dampfphasenabscheidung)-Verfahrens hergestellt.

Weiterhin kann auf den Spiegelschichten eine Verkapselungsschicht angeordnet werden, die im Betrieb elektrisch leitend ist. Die Verkapselungsschicht ist vorzugsweise mehrschichtig ausgebildet und kann verschiedene Metalle enthalten.

Die Halbleiterschichtenfolge kann mit den darauf aufgebrachten Schichten auf ein Trägerelement übertragen werden, so dass die Spiegelschicht zwischen dem Trägerelement und der Halbleiterschichtenfolge angeordnet ist.

Vorzugsweise wird das Aufwachssubstrat, auf welchem die Halbleiterschichtenfolge aufgewachsen wurde, gedünnt oder vollständig entfernt, so dass der fertige Halbleiterchip insbesondere frei ist von einem Aufwachssubstrat.

Die Seitenflächen der Halbleiterschichtenfolge können angeschrägt werden, so dass die Halbleiterschichtenfolge insbesondere die Form eines Pyramidenstumpfes aufweist.

Anschließend können die unbedeckten Oberflächen der Halbleiterschichtenfolge mit einer Passivierungsschicht bedeckt werden.

Die beschriebenen Merkmale und Ausführungsformen für den Strahlung emittierenden Halbleiterchip gelten gleichermaßen auch für das Verfahren zur Herstellung des Strahlung emittierenden Halbleiterchips und umgekehrt.

Weitere Vorteile und vorteilhafte Ausführungsformen und Weiterbildungen ergeben sich aus den im Folgenden in Verbindung mit den Figuren 1 bis 3 beschriebenen Ausführungsformen.

Es zeigen:

Figuren 1 bis 3 schematische Querschnittsansichten von Strahlung emittierenden Halbleiterchips gemäß verschiedenen Ausführungsbeispielen.

In Figur 1 ist ein Strahlung emittierender Halbleiterchip 1 dargestellt, der eine Halbleiterschichtenfolge 2 mit einer ersten Hauptfläche 3 und einer der ersten Hauptfläche 3 gegenüberliegenden zweiten Hauptfläche 4 aufweist. Auf der zweiten Hauptfläche 4 ist ein Oberseitenkontakt 12 angeordnet.

Die beiden Hauptflächen 3, 4 werden durch schräg verlaufende Seitenflächen 13 miteinander verbunden. Die Seitenflächen 13 sind von einer schützenden Passivierungsschicht 14 bedeckt. Auch die zweite Hauptfläche 4 ist zumindest teilweise von der schützenden Passivierungsschicht 14 bedeckt. Die

Passivierungsschicht 14 ist insbesondere elektrisch isolierend und strahlungsdurchlässig.

Die Halbleiterschichtenfolge 2 weist eine zur Erzeugung von elektromagnetischer Strahlung geeignete aktive Zone 5 auf. Insbesondere ist die aktive Zone 5 zur Emission von elektromagnetischer Strahlung im sichtbaren Spektralbereich geeignet. Die Halbleiterschichtenfolge 2 oder zumindest eine Schicht davon kann ein III-Nitrid-Verbindungshalbleitermaterial, vorzugsweise $In_xAl_yGa_{1-x-y}N$ umfassen, wobei $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x + y \leq 1$.

Die aktive Zone 5 befindet sich zwischen einem an der ersten Hauptfläche 3 angeordneten ersten Halbleiterbereich 2A erster Leitfähigkeit und einem an der zweiten Hauptfläche 4 angeordneten zweiten Halbleiterbereich 2B zweiter Leitfähigkeit. Bevorzugt ist der erste Halbleiterbereich 2A p-leitend. Weiter bevorzugt ist der zweite Halbleiterbereich 2B n-leitend. In den zweiten Halbleiterbereich 2B kann mittels des Oberseitenkontakts 12 Strom eingeprägt werden.

Der Leuchtdiodenchip 1 emittiert elektromagnetische Strahlung 13 durch die zweite Hauptfläche 4 und die Seitenflächen 13. Zur Verbesserung der Strahlungsauskopplung können die zweite Hauptfläche 4 und/oder die Seitenflächen 13 mit einer Aufrauung oder einer Auskoppelstruktur versehen sein (nicht dargestellt).

Auf der Seite der ersten Hauptfläche 3 weist der Strahlung emittierende Halbleiterchip 1 eine strukturierte Spiegelschicht 6 auf. Die strukturierte Spiegelschicht 6 ist im Betrieb elektrisch nicht leitend. Bei dem dargestellten Ausführungsbeispiel weist die Spiegelschicht 6 einen ersten

Spiegelbereich 6A und einen zweiten Spiegelbereich 6B auf, welche die erste Hauptfläche 3 bereichsweise bedecken. Die Spiegelbereiche 6A, 6B können in Draufsicht auf den Halbleiterchip 1 zusammenhängend ausgebildet sein oder durch einen Zwischenraum unterbrochen sein. Insbesondere bildet die Spiegelschicht 6 in Draufsicht einen geschlossenen Ring.

Vorzugsweise ist die Spiegelschicht 6 elektrisch leitfähig und weist mit Vorteil eine Reflektivität von wenigstens 80%, bevorzugt von wenigstens 90%, auf.
Insbesondere weist die Spiegelschicht 6 ein oder mehrere Metalle auf oder ist aus einem Metall gebildet. Geeignete Metalle sind beispielsweise Silber oder Gold.
Vorteilhafterweise besteht die Spiegelschicht 6 aus Silber, das sich durch eine hohe Reflexion im sichtbaren Spektralbereich auszeichnet.

Die beiden Spiegelbereiche 6A, 6B sind jeweils vollständig in einen Verkapselungsbereich 7A, 7B eingebettet. Das heißt, die Spiegelbereiche 6A, 6B werden von den Verkapselungsbereichen 7A, 7B jeweils allseitig umschlossen und stehen mit diesen in direktem Kontakt, was bedeutet, dass die Spiegelbereiche 6A, 6B und die Verkapselungsbereiche 7A, 7B jeweils eine gemeinsame Grenzfläche aufweisen. Die Verkapselungsbereiche 7A, 7B sind im Betrieb elektrisch nicht leitend. Insbesondere enthalten die Verkapselungsbereiche 7A, 7B ein elektrisch isolierendes Material wie SiO_2. Somit sind die Spiegelbereiche 6A, 6B durch die Verkapselungsbereiche 7A, 7B elektrisch isoliert und damit im Betrieb elektrisch nicht leitend. Weiterhin ist das Verkapselungsmaterial mit Vorteil für die von der aktiven Zone 5 emittierte Strahlung durchlässig, so dass durch die Verkapselungsbereiche 7A, 7B vergleichsweise wenig Strahlung absorbiert wird.

Die nicht leitenden Verkapselungsbereiche 7A, 7B können sich aus mehreren Schichten zusammensetzen. Beispielsweise kann eine erste nicht leitende Verkapselungsschicht 70 zwischen der Halbleiterschichtenfolge 2 und der nicht leitenden Spiegelschicht 6 angeordnet sein. Eine zweite nicht leitende Verkapselungsschicht 71 kann die Spiegelbereiche 6A, 6B seitlich umschließen. Eine dritte nicht leitende Verkapselungsschicht 72 kann auf Oberflächen der Spiegelbereiche 6A, 6B angeordnet sein, die der ersten Hauptfläche 3 abgewandt sind.

Der erste gekapselte Spiegelbereich 6A bedeckt einen ersten Randbereich der Halbleiterschichtenfolge 2. Der zweite gekapselte Spiegelbereich 6B bedeckt einen zweiten, von dem ersten verschiedenen Randbereich der Halbleiterschichtenfolge 2. Vorteilhafterweise können in diesen Randbereichen Leckströme, die beispielsweise durch Migration von Metallionen der Spiegelschicht 6 entstehen, unterdrückt werden. Zugleich kann mittels der Spiegelschicht 6 in den Randbereichen eine hohe Reflektivität erzielt werden.

Die Spiegelbereiche 6A, 6B ragen nicht über eine die erste Hauptfläche 3 begrenzende Chipkante hinaus. Durch Vermeidung eines Überstands kann die Gefahr von Leckströmen weiter verringert werden.

Der Strahlung emittierende Halbleiterchip 1 weist weiterhin eine strukturierte im Betrieb elektrisch leitende Spiegelschicht 8 auf, die auf der Seite der ersten Hauptfläche 3 der Halbleiterschichtenfolge 2 angeordnet ist. Bei diesem Ausführungsbeispiel weist die Spiegelschicht 8 zwei Spiegelbereiche 8A, 8B auf, welche die erste Hauptfläche 3 bereichsweise bedecken. Die Spiegelbereiche 8A, 8B können

in Draufsicht auf den Halbleiterchip 1 zusammenhängend ausgebildet sein oder durch einen Zwischenraum unterbrochen sein. Insbesondere bildet die Spiegelschicht 8 in Draufsicht einen geschlossenen Ring. Für die elektrisch leitende Spiegelschicht 8 kommen insbesondere dieselben Materialien in Frage wie für die nicht leitende Spiegelschicht 6.

Die beiden Spiegelschichten 6, 8 sind aufeinander angeordnet, wobei sich die leitende Spiegelschicht 8 näher an der Halbleiterschichtenfolge 2 befindet als die nicht leitende Spiegelschicht 6.

Die Spiegelbereiche 6A, 6B, 8A, 8B der nicht leitenden und der leitenden Spiegelschichten 6, 8 sind entlang der ersten Hauptfläche 3 versetzt zueinander angeordnet. Um jedoch eine lückenlose Verspiegelung der ersten Hauptfläche 3 zu gewährleisten, sind die Spiegelbereiche 6A, 6B, 8A, 8B lateral überlappend angeordnet. In anderen Worten weist die elektrisch leitende Spiegelschicht 8 in den Bereichen Unterbrechungen auf, wo sie von Spiegelbereichen (6A, 6B, 6C) der elektrisch nicht leitenden Spiegelschicht 6 überdeckt wird. Weiterhin weist die elektrisch nicht leitende Spiegelschicht 6 in den Bereichen Unterbrechungen auf, wo sie von Spiegelbereichen 8A, 8B der elektrisch leitenden Spiegelschicht 8 überdeckt wird.

Auf einer der ersten Hauptfläche 3 abgewandten Seite stehen die Spiegelbereiche 8A, 8B in direktem Kontakt mit einer im Betrieb elektrisch leitenden Verkapselungsschicht 9. Bei diesem Ausführungsbeispiel füllt die Verkapselungsschicht 9 einen Zwischenraum zwischen den beiden leitenden Spiegelbereichen 8A, 8B aus und steht in direktem Kontakt mit der Halbleiterschichtenfolge 2. Weiterhin ist die

Verkapselungsschicht 9 auf Seitenflächen und Rückseitenflächen der nicht leitenden Verkapselungsbereiche 7A, 7B angeordnet.

Mittels der leitenden Spiegelbereiche 8A, 8B und der leitenden Verkapselungsschicht 9 kann in den ersten Halbleiterbereich 2A Strom eingeprägt werden.

Die elektrisch leitende Verkapselungsschicht 9 kann mehrschichtig aufgebaut sein. Beispielsweise kann die Verkapselungsschicht 9 eine Diffusionsbarrierenschicht (nicht dargestellt) und eine Lotmetallschicht (nicht dargestellt) aufweisen. Die Diffusionsbarrierenschicht ist dafür vorgesehen, die Diffusion von Bestandteilen nachfolgender Schichten in die Verkapselungsbereiche 7A, 7B oder in die Spiegelschicht 8 und umgekehrt zu verhindern. Ein geeignetes Material für die Diffusionsbarrierenschicht ist zum Beispiel TiWN. Die Lotmetallschicht ist dafür vorgesehen, die Halbleiterschichtenfolge mit einem Trägerelement 10 zu verbinden. Die Lotmetallschicht kann insbesondere aus AuSn gebildet sein.

Der Kontaktwiderstand am Übergang zwischen der Verkapselungsschicht 9 und der Halbleiterschichtenfolge 2 kann größer sein als der Kontaktwiderstand am Übergang zwischen der Spiegelschicht 8 und der Halbleiterschichtenfolge 2, so dass in einem zentralen Bereich der ersten Halbleiterschichtenfolge 2, in welchem sich ein strahlungsabsorbierender Oberseitenkontakt 12 befindet, weniger Strom eingeprägt wird als in den Spiegelbereichen 8A, 8B.

Die Halbleiterschichtenfolge 2 ist auf einem Trägerelement 10 angeordnet, das insbesondere verschieden ist von einem Aufwachssubstrat und dem gegenüber verbesserte elektrische und/oder thermische Eigenschaften aufweist. Insbesondere kann das Trägerelement 10 aus Si oder Ge gebildet sein. Das Trägerelement 10 überragt die Halbleiterschichtenfolge 2 auf allen Seiten. Die Verkapselungsbereiche 7A, 7B erstrecken sich bis auf Bereiche des Trägerelements 10, die von der Halbleiterschichtenfolge 2 unbedeckt sind. Somit ist der Halbleiterchip 1 seitlich teilweise durch die Verkapselungsbereiche 7A, 7B und durch die Passivierungsschicht 14 geschützt.

Auf das Trägerelement 10 ist ein Rückseitenkontakt 11 aufgebracht. Mittels des Rückseitenkontakts 11 und des Oberseitenkontakts 12, die sich auf verschiedenen Seiten des Halbleiterchips 1 befinden, kann in den Halbleiterchip 1 Strom eingeprägt werden.

Der in Figur 2 dargestellte Strahlung emittierende Halbleiterchip 1 weist einen ähnlichen Aufbau auf wie der in Figur 1 dargestellte Strahlung emittierende Halbleiterchip 1. Allerdings weist die Spiegelschicht 6 gemäß dem zweiten Ausführungsbeispiel einen dritten Spiegelbereich 6C auf, der im Betrieb elektrisch nicht leitend ist. Der dritte Spiegelbereich 6C ist an der ersten Hauptfläche 3 zwischen dem ersten und dem zweiten Spiegelbereich 6A, 6B angeordnet. Der Spiegelbereich 6C ist vollständig in einen Verkapselungsbereich 7C eingebettet, der im Betrieb nicht elektrisch leitend ist. Der dritte gekapselte Spiegelbereich 6C ist in einem zentralen Bereich der ersten Hauptfläche 3 angeordnet. Weiterhin ist der dritte gekapselte Spiegelbereich 6C unterhalb des Oberseitenkontakts 12

angeordnet. Der Verkapselungsbereich 7C verhindert in diesem zentralen Bereich die Stromeinprägung in die Halbleiterschichtenfolge 2, so dass unterhalb des Oberseitenkontakts 12 wenig Strahlung erzeugt wird. Zugleich weist der Halbleiterchip 1 gemäß dem zweiten Ausführungsbeispiel im Vergleich zum ersten Ausführungsbeispiel aufgrund des dritten Spiegelbereichs 6C eine höhere Reflektivität in dem zentralen Bereich auf.

Der in Figur 3 dargestellte Strahlung emittierende Halbleiterchip 1 weist einen ähnlichen Aufbau auf wie der in Figur 2 dargestellte Strahlung emittierende Halbleiterchip 1. Allerdings weist die nicht leitende Spiegelschicht 6 bei diesem Ausführungsbeispiel einen ersten und zweiten Spiegelbereich 6A, 6B auf, die beide im Randbereich 15, 16 über die Chipkante der Halbleiterschichtenfolge 2 hinausragen. Dies ermöglicht eine verbesserte Reflexion von Randstrahlung.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 102013103216.8, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Patentansprüche

1. Strahlung emittierender Halbleiterchip (1) aufweisend
- eine Halbleiterschichtenfolge (2) mit einer ersten Hauptfläche (3) und einer der ersten Hauptfläche (3) gegenüberliegenden zweiten Hauptfläche (4), wobei die Halbleiterschichtenfolge (2) eine zur Erzeugung von elektromagnetischer Strahlung geeignete aktive Zone (5) aufweist,
- eine strukturierte im Betrieb elektrisch nicht leitende Spiegelschicht (6), die auf der Seite der ersten Hauptfläche (3) der Halbleiterschichtenfolge (2) angeordnet ist, wobei die Spiegelschicht (6) mindestens einen Spiegelbereich (6A, 6B, 6C) aufweist, welcher die erste Hauptfläche (3) bereichsweise bedeckt,
- mindestens einen Verkapselungsbereich (7A, 7B, 7C), welcher den mindestens einen Spiegelbereich (6A, 6B, 6C) allseitig umgibt und mit dem Spiegelbereich (6A, 6B, 6C) in direktem Kontakt steht, wobei
der mindestens eine Verkapselungsbereich (7A, 7B, 7C) im Betrieb elektrisch nicht leitend ist.

2. Strahlung emittierender Halbleiterchip (1) nach Anspruch 1, wobei ein erster, in einen ersten Verkapselungsbereich (7A) eingebetteter Spiegelbereich (6A) einen ersten Randbereich (15) der Halbleiterschichtenfolge (2) und ein zweiter, in einen zweiten Verkapselungsbereich (7B) eingebetteter Spiegelbereich (6B) einen zweiten von dem ersten verschiedenen Randbereich (16) der Halbleiterschichtenfolge (2) bedeckt.

3. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei sich der mindestens eine

Spiegelbereich (6A, 6B, 6C) höchstens bis zu einer die erste Hauptfläche (3) begrenzenden Chipkante erstreckt.

4. Strahlung emittierender Halbleiterchip (1) nach einem der Ansprüche 1 bis 3, wobei der mindestens eine Spiegelbereich (6A, 6B, 6C) über eine die erste Hauptfläche (3) begrenzende Chipkante hinausragt.

5. Strahlung emittierender Halbleiterchip (1) nach einem der Ansprüche 2 bis 4, wobei ein dritter, in einen dritten Verkapselungsbereich (7C) eingebetteter Spiegelbereich (6C) an der ersten Hauptfläche (3) zwischen dem ersten und dem zweiten Spiegelbereich (6A, 6B) angeordnet ist und einen zentralen Bereich der Halbleiterschichtenfolge (2) bedeckt.

6. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei der nicht leitende Verkapselungsbereich (7A, 7B, 7C) ein elektrisch isolierendes Material enthält und für die von der aktiven Zone (5) emittierte Strahlung durchlässig ist.

7. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei der nicht leitende Verkapselungsbereich (7A, 7B, 7C) eine im Betrieb elektrisch nicht leitende Verkapselungsschicht (70) aufweist, die zwischen der Halbleiterschichtenfolge (2) und dem Spiegelbereich (6A, 6B, 6C) angeordnet ist.

8. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei der Verkapselungsbereich (7A, 7B, 7C) eine im Betrieb elektrisch nicht leitende Verkapselungsschicht (71) aufweist, welche den Spiegelbereich (6A, 6B, 6C) seitlich umschließt.

9. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei der Verkapselungsbereich (7A, 7B, 7C) eine im Betrieb elektrisch nicht leitende Verkapselungsschicht (72) aufweist, welche auf einer der ersten Hauptfläche (3) abgewandten Oberfläche des Spiegelbereichs (6A, 6B, 6C) angeordnet ist.

10. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, der weiterhin aufweist
- eine strukturierte im Betrieb elektrisch leitende Spiegelschicht (8), die auf der Seite der ersten Hauptfläche (3) der Halbleiterschichtenfolge (2) angeordnet ist und mindestens einen Spiegelbereich (8A, 8B) aufweist, welcher die erste Hauptfläche (3) bereichsweise bedeckt, und
- eine im Betrieb elektrisch leitende Verkapselungsschicht (9), die mit dem Spiegelbereich (8A, 8B) auf einer der ersten Hauptfläche (3) abgewandten Seite des Spiegelbereichs (8A, 8B) in direktem Kontakt steht.

11. Strahlung emittierender Halbleiterchip (1) nach Anspruch 10, wobei die Spiegelbereiche (6A, 6B, 6C, 8A, 8B) der im Betrieb elektrisch nicht leitenden und der elektrisch leitenden Spiegelschicht (6, 8) versetzt zueinander entlang der ersten Hauptfläche (3) angeordnet sind.

12. Strahlung emittierender Halbleiterchip (1) nach Anspruch 10 oder 11, wobei die elektrisch leitende Spiegelschicht (8) in den Bereichen Unterbrechungen aufweist, wo sie von Spiegelbereichen (6A, 6B, 6C) der elektrisch nicht leitenden Spiegelschicht (6) überdeckt wird, und wobei die elektrisch nicht leitende Spiegelschicht (6) in den Bereichen Unterbrechungen aufweist, wo sie von Spiegelbereichen (8A,

8B) der elektrisch leitenden Spiegelschicht (8) überdeckt wird.

13. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, wobei mindestens eine der Spiegelschichten (6, 8) aus einem Metall gebildet ist.

14. Strahlung emittierender Halbleiterchip (1) nach einem der vorhergehenden Ansprüche, der weiterhin aufweist
- ein im Betrieb elektrisch leitendes Trägerelement (10), auf welchem die Halbleiterschichtenfolge (2) angeordnet ist, wobei die strukturierte im Betrieb elektrisch nicht leitende Spiegelschicht (6) zwischen der Halbleiterschichtenfolge (2) und dem Trägerelement (10) angeordnet ist, und
- einen Rückseitenkontakt (11), der auf einer der Halbleiterschichtenfolge (2) abgewandten Oberfläche des Trägerelements (10) angeordnet ist.

15. Strahlung emittierender Halbleiterchip (1) nach einem der Ansprüche 5 bis 14, wobei auf der zweiten Hauptfläche (4) der Halbleiterschichtenfolge (2) ein Oberseitenkontakt (2) angeordnet ist, der bei Projektion in eine Ebene des dritten Spiegelbereichs (6C) diesen an keiner Seite überragt.

FIG 1

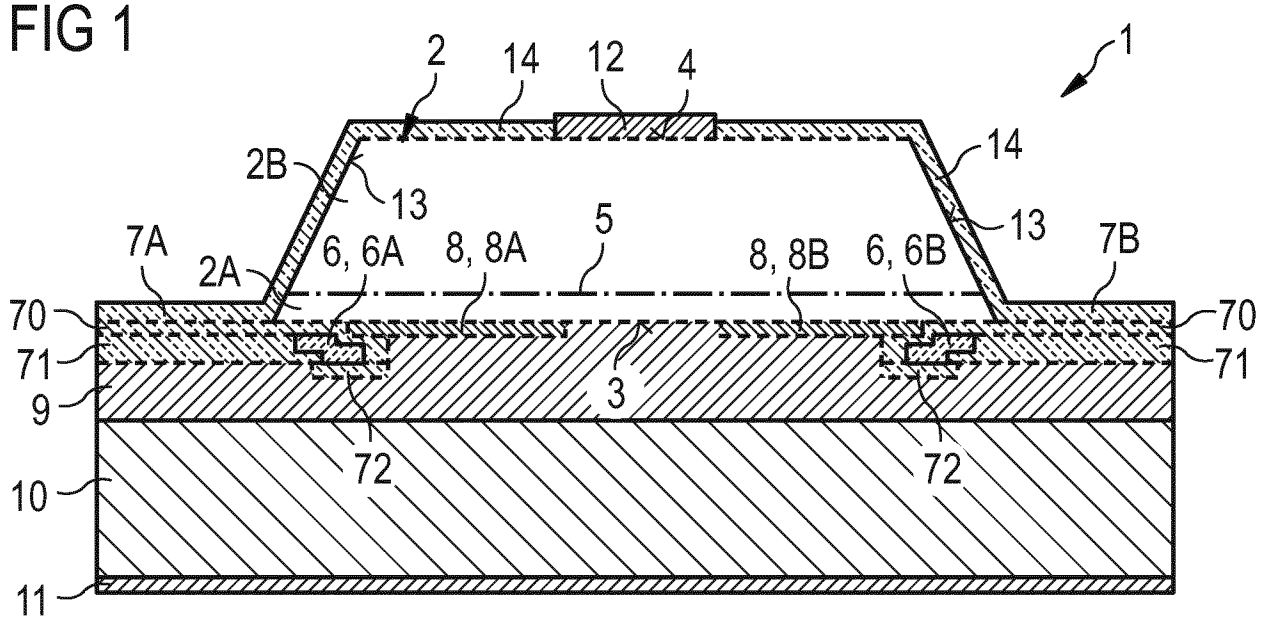

1
2
14
12
4
2B
13
14
13
7A
2A
6, 6A
8, 8A
5
8, 8B
6, 6B
7B
70
71
9
3
72
72
10
11

FIG 2

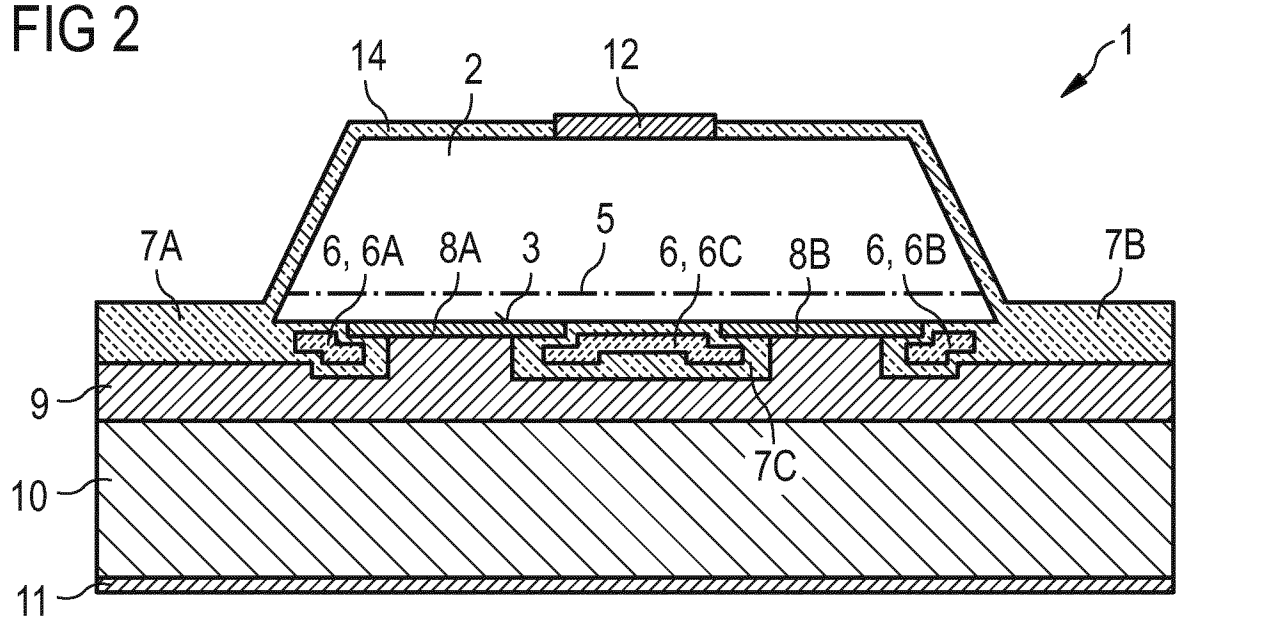
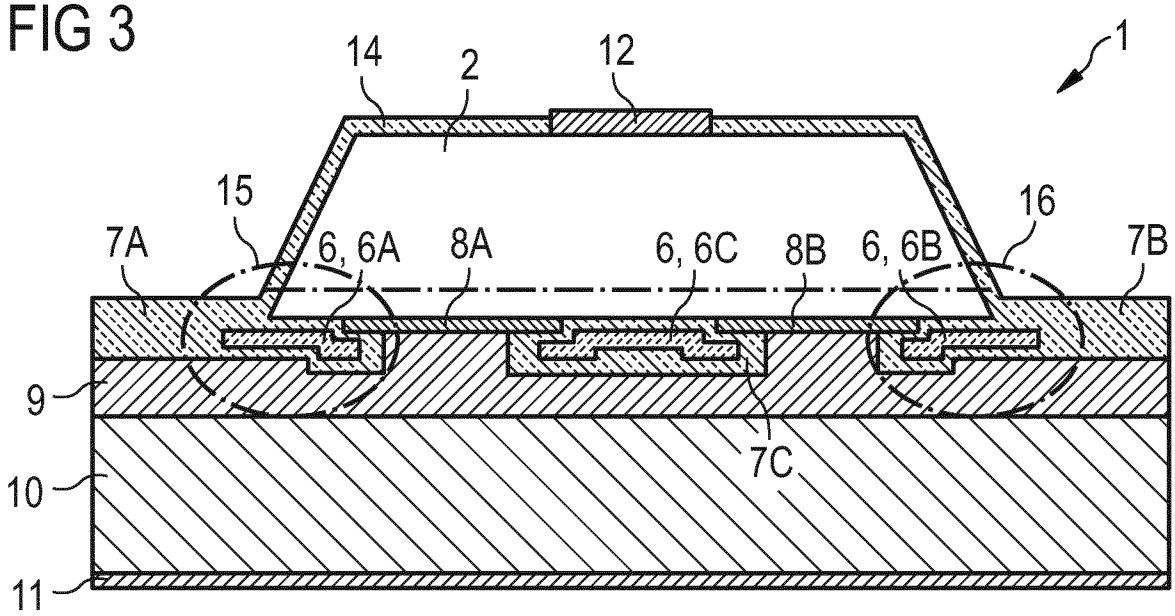

1
14
2
12
7A
6, 6A
8A
3
5
6, 6C
8B
6, 6B
7B
9
7C
10
11

FIG 3



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/055637

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/46 H01L33/44 H01L33/40
ADD. H01L33/14 H01L33/38

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, COMPENDEX, INSPEC, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2009/146165 A1 (HASNAIN GHULAM [US] ET AL) 11 June 2009 (2009-06-11) abstract; figures 1,7-10 paragraphs [0024], [0030] - [0033]	1-3,6-9, 13
X	US 2012/241720 A1 (TOTANI SHINGO [JP] ET AL) 27 September 2012 (2012-09-27) abstract; figures 1,2,6,7,11,12 paragraphs [0060] - [0061]	1-3,5-9, 13
X	EP 2 495 761 A2 (SONY CORP [JP]) 5 September 2012 (2012-09-05) abstract; figures 2A,2B paragraphs [0030] - [0032]	1,2,4, 6-9,13

-/--

[X] Further documents are listed in the continuation of Box C.

[X] See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 May 2014	04/06/2014

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Marani, Roberta

1

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/055637

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 2 219 240 A2 (LG INNOTEK CO LTD [KR]) 18 August 2010 (2010-08-18)	1,2,4-14
Y	abstract; figures 1,4 paragraphs [0018], [0033], [0037]	15
Y	US 2007/102711 A1 (AOYAGI HIDEKAZU [JP] ET AL) 10 May 2007 (2007-05-10) paragraph [0071]; figure 8.9	15
Y	WO 2012/028511 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; KLEMP CHRISTOPH [DE]; BRUENINGHOF) 8 March 2012 (2012-03-08) pages 19-20; figure 2	15

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/EP2014/055637

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2009146165 A1	11-06-2009	CN 101868866 A	20-10-2010
		EP 2225780 A2	08-09-2010
		JP 2011507234 A	03-03-2011
		KR 20100091207 A	18-08-2010
		TW 200926461 A	16-06-2009
		US 2009146165 A1	11-06-2009
		US 2011303942 A1	15-12-2011
		WO 2009075968 A2	18-06-2009
US 2012241720 A1	27-09-2012	CN 102694112 A	26-09-2012
		JP 2012212849 A	01-11-2012
		US 2012241720 A1	27-09-2012
EP 2495761 A2	05-09-2012	CN 102655197 A	05-09-2012
		EP 2495761 A2	05-09-2012
		JP 2012182276 A	20-09-2012
		KR 20120099585 A	11-09-2012
		TW 201304186 A	16-01-2013
		US 2012223345 A1	06-09-2012
EP 2219240 A2	18-08-2010	AT 527697 T	15-10-2011
		CN 101807635 A	18-08-2010
		EP 2219240 A2	18-08-2010
		EP 2328189 A1	01-06-2011
		KR 20100093977 A	26-08-2010
		US 2010207128 A1	19-08-2010
US 2007102711 A1	10-05-2007	JP 3994287 B2	17-10-2007
		JP 2006024701 A	26-01-2006
		TW I274429 B	21-02-2007
		US 2007102711 A1	10-05-2007
		WO 2006004042 A1	12-01-2006
WO 2012028511 A1	08-03-2012	DE 102010035966 A1	01-03-2012
		WO 2012028511 A1	08-03-2012

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2014/055637

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. H01L33/46 H01L33/44 H01L33/40
ADD. H01L33/14 H01L33/38

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)
EPO-Internal, COMPENDEX, INSPEC, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2009/146165 A1 (HASNAIN GHULAM [US] ET AL) 11. Juni 2009 (2009-06-11) Zusammenfassung; Abbildungen 1,7-10 Absätze [0024], [0030] - [0033]	1-3,6-9, 13
X	US 2012/241720 A1 (TOTANI SHINGO [JP] ET AL) 27. September 2012 (2012-09-27) Zusammenfassung; Abbildungen 1,2,6,7,11,12 Absätze [0060] - [0061]	1-3,5-9, 13
X	EP 2 495 761 A2 (SONY CORP [JP]) 5. September 2012 (2012-09-05) Zusammenfassung; Abbildungen 2A,2B Absätze [0030] - [0032]	1,2,4, 6-9,13

-/--

[X] Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen [X] Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
22. Mai 2014	04/06/2014

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Marani, Roberta

1

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/EP2014/055637

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X Y	EP 2 219 240 A2 (LG INNOTEK CO LTD [KR]) 18. August 2010 (2010-08-18) Zusammenfassung; Abbildungen 1,4 Absätze [0018], [0033], [0037] -----	1,2,4-14 15
Y	US 2007/102711 A1 (AOYAGI HIDEKAZU [JP] ET AL) 10. Mai 2007 (2007-05-10) Absatz [0071]; Abbildung 8.9 -----	15
Y	WO 2012/028511 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; KLEMP CHRISTOPH [DE]; BRUENINGHOF) 8. März 2012 (2012-03-08) Seiten 19-20; Abbildung 2 -----	15

1

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen
PCT/EP2014/055637

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2009146165 A1	11-06-2009	CN 101868866 A	20-10-2010
		EP 2225780 A2	08-09-2010
		JP 2011507234 A	03-03-2011
		KR 20100091207 A	18-08-2010
		TW 200926461 A	16-06-2009
		US 2009146165 A1	11-06-2009
		US 2011303942 A1	15-12-2011
		WO 2009075968 A2	18-06-2009
US 2012241720 A1	27-09-2012	CN 102694112 A	26-09-2012
		JP 2012212849 A	01-11-2012
		US 2012241720 A1	27-09-2012
EP 2495761 A2	05-09-2012	CN 102655197 A	05-09-2012
		EP 2495761 A2	05-09-2012
		JP 2012182276 A	20-09-2012
		KR 20120099585 A	11-09-2012
		TW 201304186 A	16-01-2013
		US 2012223345 A1	06-09-2012
EP 2219240 A2	18-08-2010	AT 527697 T	15-10-2011
		CN 101807635 A	18-08-2010
		EP 2219240 A2	18-08-2010
		EP 2328189 A1	01-06-2011
		KR 20100093977 A	26-08-2010
		US 2010207128 A1	19-08-2010
US 2007102711 A1	10-05-2007	JP 3994287 B2	17-10-2007
		JP 2006024701 A	26-01-2006
		TW I274429 B	21-02-2007
		US 2007102711 A1	10-05-2007
		WO 2006004042 A1	12-01-2006
WO 2012028511 A1	08-03-2012	DE 102010035966 A1	01-03-2012
		WO 2012028511 A1	08-03-2012