

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-99905  
(P2009-99905A)

(43) 公開日 平成21年5月7日(2009.5.7)

(51) Int.Cl. F I テーマコード(参考)  
 HO 1 L 23/50 (2006.01) HO 1 L 23/50 Y 5 F 0 6 7  
 HO 1 L 21/60 (2006.01) HO 1 L 21/60 3 2 1 E

審査請求 未請求 請求項の数 6 O L (全 10 頁)

(21) 出願番号 特願2007-272443 (P2007-272443)  
 (22) 出願日 平成19年10月19日(2007.10.19)

(71) 出願人 000116024  
 ローム株式会社  
 京都府京都市右京区西院溝崎町2-1番地  
 (74) 代理人 100085501  
 弁理士 佐野 静夫  
 (74) 代理人 100134555  
 弁理士 林田 英樹  
 (72) 発明者 忠岡 明彦  
 京都市右京区西院溝崎町2-1番地 ローム  
 株式会社内  
 Fターム(参考) 5F067 AB03 BB00 CC03 CC08 DF20

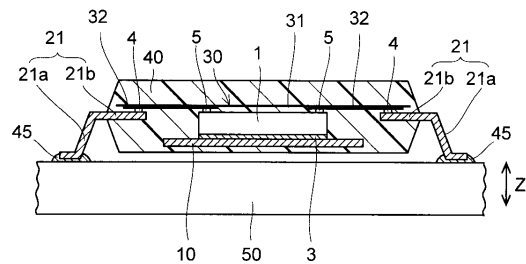
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】製造歩留り、および、信頼性の低下を抑制しながら、更なる多ピン化、狭ピッチ化に対応することが可能な半導体装置を提供する。

【解決手段】この半導体装置は、上面上に複数の電極パッド2が設けられた半導体チップ1と、インナーリード部21bを含み、インナーリード部21bが半導体チップ1側となるように配された複数のリード端子21と、互いに絶縁分離された複数の配線層32を一主面上に有するシート状の配線部材30と、少なくとも、半導体チップ1、インナーリード部21bおよび配線部材30を封止する封止樹脂層40とを備えている。そして、半導体チップ1の電極パッド2とリード端子21のインナーリード部21bとは、配線部材30の配線層32を介して互いに電氣的に接続されている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

一方表面上に複数の電極部が設けられた半導体チップと、  
前記半導体チップ側に一方端部が配された複数のリード端子と、  
互いに絶縁分離された複数の導体を一主面上に有するシート状の配線部材と、  
少なくとも、前記半導体チップ、前記リード端子の一方端部および前記配線部材を封止する封止樹脂層とを備え、

前記半導体チップの電極部と前記リード端子の一方端部とは、前記配線部材の導体を介して互いに電氣的に接続されていることを特徴とする、半導体装置。

## 【請求項 2】

前記半導体チップの電極部上および前記リード端子の一方端部上には、それぞれ、金属バンプが形成されていることを特徴とする、請求項 1 に記載の半導体装置。

## 【請求項 3】

前記金属バンプは、スタッドバンプであることを特徴とする、請求項 2 に記載の半導体装置。

## 【請求項 4】

前記シート状の配線部材は、シート状のポリイミド部材を含むことを特徴とする、請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置。

## 【請求項 5】

前記半導体チップの厚み方向において、前記リード端子の一方端部の上面と前記半導体チップの上面とが、略同じ高さとなるように構成されていることを特徴とする、請求項 1 ~ 4 のいずれか 1 項に記載の半導体装置。

## 【請求項 6】

前記半導体チップが前記封止樹脂層で封止されることによって、QFP 型のパッケージ形態に構成されていることを特徴とする、請求項 1 ~ 5 のいずれか 1 項に記載の半導体装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明は、半導体装置に関し、特に、リードフレームを用いて形成された樹脂封止型の半導体装置に関する。

## 【背景技術】

## 【0002】

従来、リードフレームを用いて形成された樹脂封止型の半導体装置の一例として QFP (Quad Flat Package) 型の半導体装置が知られている。このような QFP 型の半導体装置では、一般的に、リードフレームのインナーリード部 (リード端子) の幅を狭くすることにより、半導体素子の高集積化に対応した多ピン化、狭ピッチ化が図られている。

## 【0003】

しかしながら、インナーリード部 (リード端子) の幅の形成には限界があるため、多ピン化によってインナーリード部 (リード端子) の数を増加する場合には、リードフレーム自体の大きさを大きくする必要がある。そして、リードフレームを大きくした場合には、半導体チップの電極パッドと、対応するインナーリード部との間の距離が長くなる。これにより、電極パッドとインナーリード部とを電氣的に接続するボンディングワイヤの長さが長くなるという不都合が生じる。

## 【0004】

ここで、ボンディングワイヤの長さが一定以上の長さとなった場合には、封止樹脂で半導体チップを封止する樹脂封止工程において、封止樹脂の流れ方向にボンディングワイヤが変形する所謂ワイヤ流れが生じる。これにより、隣り合うボンディングワイヤ同士が接触することに起因して電氣的な短絡が発生するという不都合が生じる。また、QFP 型の

10

20

30

40

50

半導体装置では、一般的に、半導体チップの角部のボンディングワイヤが最も長くなるため、半導体装置の角部において上記したワイヤ流れの発生が顕著となる。

【0005】

そこで、従来、半導体装置の角部におけるワイヤ流れを抑制することが可能なQFP型の半導体装置が知られている（たとえば、特許文献1参照）。上記特許文献1には、半導体チップの角部の電極パッドに接続されるインナーリード部が、隣り合うインナーリード部よりも半導体チップに接近するように配されたQFP型の半導体装置が開示されている。このように構成された従来の半導体装置では、半導体チップの角部のボンディングワイヤが他のボンディングワイヤよりも長くなるのを抑制することが可能となるので、半導体装置の角部におけるワイヤ流れを抑制することが可能となる。

10

【0006】

【特許文献1】特開平10-116953号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記特許文献1に開示された従来の半導体装置では、更なる多ピン化に対応するためにリード端子（インナーリード部）の数を更に増加させた場合には、リードフレームが更に大きくなるため、半導体装置の角部以外のボンディングワイヤが一定以上の長さになってしまうという不都合がある。このため、上記のように構成することによって、半導体装置の角部におけるワイヤ流れを抑制することができたとしても、半導体装置の角部以外の部分においてワイヤ流れが発生するという不都合がある。したがって、上記特許文献1の半導体装置では、更なる多ピン化、狭ピッチ化に対応しようとした場合には、ワイヤ流れに起因するボンディングワイヤ同士の電氣的な短絡により、半導体装置の製造歩留り、および、信頼性が低下するという問題点がある。なお、樹脂封止工程における樹脂封止条件の変更や、ボンディングワイヤの材料変更などでは、上記した問題点を解消することは困難である。

20

【0008】

この発明は、上記のような課題を解決するためになされたものであり、この発明の目的は、製造歩留り、および、信頼性の低下を抑制しながら、更なる多ピン化、狭ピッチ化に対応することが可能な半導体装置を提供することである。

30

【課題を解決するための手段】

【0009】

上記目的を達成するために、この発明の一の局面による半導体装置は、一方表面上に複数の電極部が設けられた半導体チップと、半導体チップ側に一方端部が配された複数のリード端子と、互いに絶縁分離された複数の導体を一主面上に有するシート状の配線部材と、少なくとも、半導体チップ、リード端子の一方端部および配線部材を封止する封止樹脂層とを備えている。そして、半導体チップの電極部とリード端子の一方端部とは、配線部材の導体を介して互いに電氣的に接続されている。

【0010】

この一の局面による半導体装置では、上記のように、互いに絶縁分離された複数の導体を一主面上に有するシート状の配線部材を備え、この配線部材の導体を介して、半導体チップの電極部とリード端子の一方端部とを互いに電氣的に接続することによって、半導体チップの電極部とリード端子の一方端部との電氣的な接続にボンディングワイヤを用いた場合と異なり、ワイヤ流れのような問題が発生するのを抑制することができる。すなわち、封止樹脂層で半導体チップなどを封止する樹脂封止工程において、シート状の配線部材に設けられた導体は、ボンディングワイヤと異なり、封止樹脂の流れ方向に変形し難いので、多ピン化、狭ピッチ化に伴い、半導体チップの電極部と、対応するリード端子の一方端部との間の距離が長くなるとともに、配線部材の導体間の間隔が小さくなった場合でも、隣り合う導体同士の電氣的な短絡を抑制することができる。これにより、更なる多ピン化、狭ピッチ化に対応しようとする場合でも、製造歩留り、および、信頼性の低下を抑制

40

50

することができる。

【0011】

上記一の局面による半導体装置において、好ましくは、半導体チップの電極部上およびリード端子の一方端部上には、それぞれ、金属パンプが形成されている。このように構成すれば、容易に、配線部材の導体を介して半導体チップの電極部とリード端子の一方端部とを互いに電氣的に接続することができるので、容易に、製造歩留り、および、信頼性の低下を抑制しながら更なる多ピン化、狭ピッチ化を図ることができる。

【0012】

この場合において、金属パンプは、スタッドパンプであることが好ましい。このように構成すれば、より容易に、配線部材の導体を介して、半導体チップの電極部とリード端子の一方端部とを互いに電氣的に接続することができるので、より容易に、製造歩留り、および、信頼性の低下を抑制しながら更なる多ピン化、狭ピッチ化を図ることができる。

10

【0013】

上記一の局面による半導体装置において、シート状の配線部材は、シート状のポリイミド部材を含んでいてもよい。

【0014】

上記一の局面による半導体装置において、好ましくは、半導体チップの厚み方向において、リード端子の一方端部の上面と半導体チップの上面とが、略同じ高さとなるように構成されている。このように構成すれば、さらに容易に、配線部材の導体を介して、半導体チップの電極部とリード端子の一方端部とを互いに電氣的に接続することができるので、さらに容易に、製造歩留り、および、信頼性の低下を抑制しながら更なる多ピン化、狭ピッチ化を図ることができる。

20

【0015】

上記一の局面による半導体装置において、好ましくは、半導体装置は、半導体チップが封止樹脂層で封止されることによって、QFP型のパッケージ形態に構成されている。このように構成すれば、多ピン化、狭ピッチ化され、かつ、製造歩留り、および、信頼性の低下が抑制された半導体装置を容易に得ることができる。

【発明の効果】

【0016】

以上のように、本発明によれば、製造歩留り、および、信頼性の低下を抑制しながら、更なる多ピン化、狭ピッチ化に対応することが可能な半導体装置を容易に得ることができる。

30

【発明を実施するための最良の形態】

【0017】

以下、本発明を具体化した実施形態を図面に基づいて詳細に説明する。なお、本実施形態では、樹脂封止型の半導体装置の一例であるQFP型の半導体装置に本発明を適用した場合について説明する。

【0018】

図1は、本発明の一実施形態による半導体装置の断面図である。図2は、本発明の一実施形態による半導体装置の一部を拡大して示した断面図である。図3は、本発明の一実施形態による半導体装置の配線部材の平面図である。図4および図5は、本発明の一実施形態による半導体装置の構造を説明するための図である。まず、図1～図5を参照して、本発明の一実施形態による半導体装置の構造について説明する。

40

【0019】

一実施形態による半導体装置は、図1に示すように、半導体チップ1と、半導体チップ1が固定されるダイパッド10と、複数のリード端子21と、半導体チップ1とリード端子21とを電氣的に接続するためのシート状の配線部材30と、封止樹脂層40とを備えている。

【0020】

半導体チップ1は、シリコン基板から構成されており、一方主面（上面）に集積回路な

50

どが形成されている。また、半導体チップ1の一方主面(上面、一方表面)における外周部の領域には、複数の電極パッド2(図4および図5参照)が、半導体チップ1の外周縁部に沿うように所定の間隔を隔てて配列されている。この半導体チップ1は、図1、図2および図5に示すように、ハンダなどからなる接着層3を介して、ダイパッド10の上面上に固定されている。なお、電極パッド2は、本発明の「電極部」の一例である。

#### 【0021】

ダイパッド10は、図4および図5に示すように、平面的に見て、略四角形状に形成されているとともに、一体的に連結された4つの吊りリード11を含んでいる。この4つの吊りリード11は、ダイパッド10の4つの角部の各々に1つずつ配置されており、平面的に見て、放射状に広がるように形成されている。また、4つの吊りリード11は、後述するリードフレーム20にダイパッド10を保持するために設けられている。これらの吊りリード11の各々は、ダイパッド10がダウンセットされるように折り曲げられている。したがって、本実施形態のダイパッド10は、図1に示すように、後述するインナーリード部21b(リード端子21の一方端部)よりも下方側に配置された状態となっている。

10

#### 【0022】

複数のリード端子21は、燐青銅や無酸素銅などの銅系(銅または銅合金)材料から構成されている。また、複数のリード端子21の各々は、図1および図4に示すように、封止樹脂層40から導出された部分である OUTER-リード部21aと、半導体チップ1と共に封止樹脂層40により覆われている INNER-リード部21bとを含んでいる。この OUTER-リード部21aは、図1に示すように、リード端子21がガルウイング形状となるように折り曲げられており、ハンダ層45を介して実装基板50上に表面実装される。

20

#### 【0023】

また、複数のリード端子21は、図4に示すように、互いに分離されているとともに、ダイパッド10を4方向から囲むように配置されている。具体的には、複数のリード端子21は、所定数のリード端子21をそれぞれ含む4つのグループに分けられている。そして、その所定数のリード端子21をそれぞれ含む4つのグループは、ダイパッド10を4方向から囲むように配置されている。また、複数のリード端子21の各々は、その INNER-リード部21b(リード端子21の一方端部)が半導体チップ1側となるように配置されている。上記のように複数のリード端子21を配置することにより、ガルウイング形状の複数のリード端子21が4方向に所定数ずつ取り出される。

30

#### 【0024】

ここで、本実施形態では、図1および図2に示すように、半導体チップ1がダイパッド10の上面上に固定された状態において、半導体チップ1の上面が、INNER-リード部21bの上面とZ方向(半導体チップ1の厚み方向)に略同じ高さとなっている。また、複数の INNER-リード部21bの各々の上面上、および、半導体チップ1の電極パッド2の各々の上面上には、それぞれ、所定の高さを有するとともに、金(Au)からなる金属スタッドバンプ4および5が形成されている。なお、金属スタッドバンプ4および5は、本発明の「金属バンプ」および「スタッドバンプ」の一例である。また、金属スタッドバンプ4および5の各々の表面には、図示しない錫(Sn)メッキ層が形成されている。

40

#### 【0025】

また、図3に示すように、シート状の配線部材30は、シート状のポリイミド部材31の一方主面上に、互いに絶縁分離された複数の配線層32が形成された構造を有している。このシート状の配線部材30(ポリイミド部材31)は、平面的に見て、四角形状を有している。また、シート状の配線部材30(ポリイミド部材31)は、後述する封止樹脂層40の平面積よりも小さい平面積となるように構成されている。一方、複数の配線層32の各々は、30 $\mu$ m程度の厚みを有する金(Au)層から構成されており、蒸着法などによって、INNER-リード部21bと、その INNER-リード部21bに対応する電極パッド2とを電氣的に接続可能な配線パターンに形成されている。なお、配線層32は、本発明の「導体」の一例である。

50

## 【0026】

また、本実施形態では、リード端子21と半導体チップ1とは、上記した配線部材30の配線層32を介して、互いに電氣的に接続されている。具体的には、図2に示すように、配線層32の一方端部および配線層32の他方端部が、それぞれ、インナーリード部21b上に形成された金属スタッドパンプ4、および、電極パッド2上に形成された金属スタッドパンプ5と熱圧着（金錫共晶結合）により固定されている。これにより、リード端子21のインナーリード部21bと、半導体チップ1の電極パッド2とが、配線層32を介して互いに電氣的に接続されている。

## 【0027】

また、封止樹脂層40は、たとえば、エポキシ樹脂などの熱硬化性樹脂によって構成されており、半導体チップ1や配線部材30などを樹脂封止することにより、ガスや水分などから半導体チップ1や配線部材30などを保護する機能を有している。また、封止樹脂層40は、図4に示すように、平面的に見て、四角形状に形成されている。すなわち、封止樹脂層40は、平面的に見て、4つの辺を有している。この四角形状の封止樹脂層40の4つの辺からは、それぞれ、所定数のリード端子21（アウターリード部21a）が突出している。

## 【0028】

本実施形態では、上記のように、互いに絶縁分離された複数の配線層32を一主面上に有するシート状の配線部材30を備え、この配線部材30の配線層32を介して、半導体チップ1の電極パッド2とリード端子21のインナーリード部21bとを互いに電氣的に接続することによって、半導体チップ1の電極パッド2とリード端子21のインナーリード部21bとの電氣的な接続にボンディングワイヤを用いた場合と異なり、ワイヤ流れのような問題が発生するのを抑制することができる。すなわち、封止樹脂層40で半導体チップ1などを封止する樹脂封止工程において、シート状の配線部材30に設けられた配線層32は、ボンディングワイヤと異なり、封止樹脂の流れ方向に変形し難いので、多ピン化、狭ピッチ化に伴い、半導体チップ1の電極パッド2と、対応するインナーリード部21bとの間の距離が長くなるとともに、配線層32間の間隔が小さくなった場合でも、隣り合う配線層32同士の電氣的な短絡を抑制することができる。これにより、更なる多ピン化、狭ピッチ化に対応しようとする場合でも、製造歩留り、および、信頼性の低下を抑制することができる。

## 【0029】

また、本実施形態では、リード端子21のインナーリード部21b上および半導体チップ1の電極パッド2上に、それぞれ、金属スタッドパンプ4および5を形成することによって、容易に、配線部材30の配線層32を、半導体チップ1の電極パッド2およびリード端子21のインナーリード部21bに電氣的に接続することができるので、容易に、配線部材30の配線層32を介して、半導体チップ1の電極パッド2とリード端子21のインナーリード部21bとを互いに電氣的に接続することができる。このため、容易に、製造歩留り、および、信頼性の低下を抑制しながら、更なる多ピン化、狭ピッチ化を図ることができる。

## 【0030】

また、本実施形態では、半導体チップ1の厚み方向（Z方向）において、インナーリード部21bの上面と半導体チップ1の上面とが、略同じ高さとなるように半導体装置を構成することによって、より容易に、配線部材30の配線層32を介して、半導体チップ1の電極パッド2とリード端子21のインナーリード部21bとを互いに電氣的に接続することができる。このため、より容易に、製造歩留り、および、信頼性の低下を抑制しながら、更なる多ピン化、狭ピッチ化を図ることができる。

## 【0031】

また、本実施形態では、半導体チップ1を封止樹脂層40で封止することにより、半導体装置をQFP型のパッケージ形態に構成することによって、多ピン化、狭ピッチ化され、かつ、製造歩留り、および、信頼性の低下が抑制された半導体装置を容易に得ることが

10

20

30

40

50

できる。

【0032】

図6～図10は、本発明の一実施形態による半導体装置の製造方法を説明するための図である。次に、図1および図5～図10を参照して、本発明の一実施形態による半導体装置の製造方法について説明する。

【0033】

まず、図6に示すように、燐青銅や無酸素銅などの銅系（銅または銅合金）材料から構成される薄板に、打ち抜きプレス加工またはエッチング加工などを施すことによって、リードフレーム20を一体的に形成する。この際、リードフレーム20は、複数のリード端子21、ダム部22、および、位置決め孔23などを含むように構成する。なお、リードフレーム20は、ダイパッド10を含まないように構成する。

10

【0034】

次に、リードフレーム20のインナーリード部21bの上面に、金（Au）からなる金属スタッドバンプ4を形成する。次に、燐青銅や無酸素銅などの銅系（銅または銅合金）材料から構成される薄板に、打ち抜きプレス加工またはエッチング加工などを施すことによって、リードフレーム20とは別体でダイパッド10を形成する。この際、ダイパッド10は、平面的に見て、四角形状に形成するとともに、図5および図7に示したように、ダイパッド10の4つの角部に、平面的に見て、放射状に広がる吊りリード11をそれぞれ一体的に形成する。

【0035】

続いて、図5に示したように、半導体チップ1の電極パッド2の上面に金（Au）からなる金属スタッドバンプ5を形成した後、この半導体チップ1を、接着層3を介してダイパッド10の上面に固定する。

20

【0036】

そして、4つの吊りリード11を折り曲げるとともに、図7に示すように、吊りリード11の先端部を、リードフレーム20の所定位置にそれぞれ接続する。これにより、ダイパッド10がインナーリード部21bよりも下方側に配置された状態でリードフレーム20に接続され、図8に示すように、半導体チップ1の上面とインナーリード部21bの上面とがZ方向（半導体チップ1の厚み方向）に略同じ高さとなる。

【0037】

次に、図8および図9に示すように、半導体チップ1の電極パッド2とインナーリード部21bとを、配線部材30の配線層32を介して互いに電氣的に接続する。具体的には、配線層32と半導体チップ1とが対向するように、シート状の配線部材30を半導体チップ1上に配置した後、配線層32の一方端部がインナーリード部21bの金属スタッドバンプ4と当接するとともに、配線層32の他方端部が電極パッド2の金属スタッドバンプ5と当接するように、シート状の配線部材30の位置合わせを行う。そして、熱圧着装置などによって、配線層32の一方端部および配線層32の他方端部を、それぞれ、インナーリード部21bの金属スタッドバンプ4、および、電極パッド2の金属スタッドバンプ5と熱圧着（金錫共晶結合）することにより、配線層32と金属スタッドバンプ4および5とを固定する。

30

【0038】

続いて、トランスファ成形装置などを用いて、図10に示すように、封止樹脂層40で、半導体チップ1、ダイパッド10、シート状の配線部材30、および、リード端子21のインナーリード部21bなどを樹脂封止する。

40

【0039】

その後、吊りリード11の封止樹脂層40からの突出部、リード端子21（アウターリード部21a）、および、ダム部22をそれぞれ切断する。最後に、アウターリード部21aを封止樹脂層40の外部でガルウィング形状に折り曲げる。このようにして、図1に示した本発明の一実施形態による半導体装置が製造される。

【0040】

50

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0041】

たとえば、上記実施形態では、QFP型の半導体装置に本発明を適用した例を示したが、本発明はこれに限らず、QFP型の半導体装置以外の例えばBGA(Ball Grid Array)型の半導体装置やQFN(Quad Flat Non-Leaded Package)型の半導体装置に本発明を適用してもよい。また、半導体装置を、QFP型、BGA型およびQFN型以外のパッケージ形態に構成してもよい。

10

【0042】

また、上記実施形態では、配線層および金属スタッドバンプを金(Au)から構成した例を示したが、本発明はこれに限らず、配線層および金属スタッドバンプを金(Au)以外の導電性材料から構成してもよい。たとえば、配線層および金属スタッドバンプを銅(Cu)から構成してもよい。なお、このように構成した場合には、製造コスト削減の効果が得られる。

【0043】

また、上記実施形態では、インナーリード部の上面上および電極パッドの上面上に、それぞれ、金属スタッドバンプを形成した例を示したが、本発明はこれに限らず、インナーリード部の上面上および電極パッドの上面上に、金属スタッドバンプを形成しない構成にしてもよい。また、インナーリード部の上面の所定部分に、金属スタッドバンプに代えて、厚みの大きいメッキ層を形成してもよい。

20

【0044】

また、上記実施形態では、シート状のポリイミド部材を用いて配線部材を構成した例を示したが、本発明はこれに限らず、ポリイミド部材以外の絶縁部材を用いて配線部材を構成してもよい。

【0045】

また、上記実施形態では、半導体チップの上面とインナーリード部の上面とが、Z方向(半導体チップの厚み方向)に略同じ高さとなるように半導体装置を構成した例を示したが、本発明はこれに限らず、半導体チップの上面とインナーリード部の上面とが異なる高さとなるように半導体装置を構成してもよい。

30

【0046】

また、上記実施形態では、ダイパッドを、リードフレームと同じ材料から構成した例を示したが、本発明はこれに限らず、ダイパッドを、リードフレームとは異なる材料から構成してもよい。たとえば、ダイパッドを、42Alloy合金やコバール(Kovar)合金から構成してもよい。

【図面の簡単な説明】

【0047】

【図1】本発明の一実施形態による半導体装置の断面図である。

【図2】本発明の一実施形態による半導体装置の一部を拡大して示した断面図である。

40

【図3】本発明の一実施形態による半導体装置の配線部材の平面図である。

【図4】本発明の一実施形態による半導体装置の平面図である。

【図5】本発明の一実施形態による半導体装置のダイパッドの構造を説明するための斜視図である。

【図6】本発明の一実施形態による半導体装置の製造方法を説明するための平面図である。

。

【図7】本発明の一実施形態による半導体装置の製造方法を説明するための平面図である。

。

【図8】本発明の一実施形態による半導体装置の製造方法を説明するための断面図である。

。

50

【図9】本発明の一実施形態による半導体装置の製造方法を説明するための平面図である。

【図10】本発明の一実施形態による半導体装置の製造方法を説明するための平面図である。

【符号の説明】

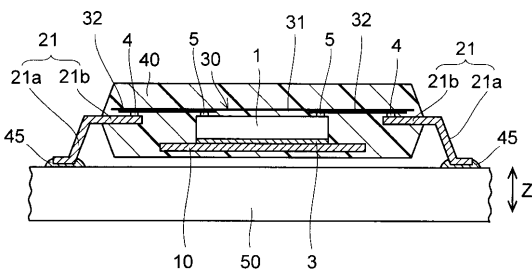
【0048】

- 1 半導体チップ
- 2 電極パッド（電極部）
- 3 接着層
- 4、5 金属スタッドバンプ（金属バンプ、スタッドバンプ）
- 10 ダイパッド
- 11 吊りリード
- 20 リードフレーム
- 21 リード端子
- 21 a アウターリード部
- 21 b インナーリード部（リード端子の一方端部）
- 22 ダム部
- 30 配線部材
- 31 ポリイミド部材
- 32 配線層（導体）
- 40 封止樹脂層
- 45 ハンダ層
- 50 実装基板

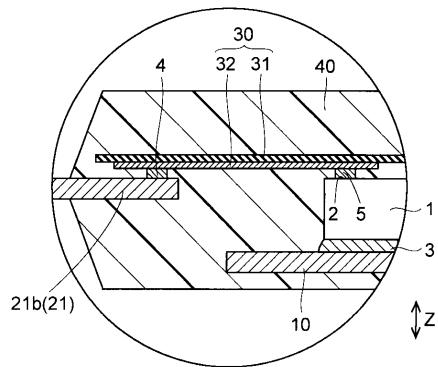
10

20

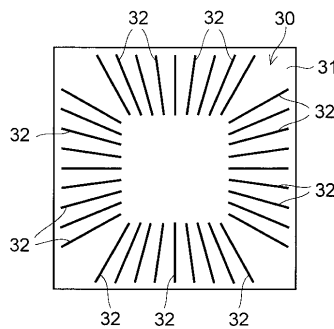
【図1】



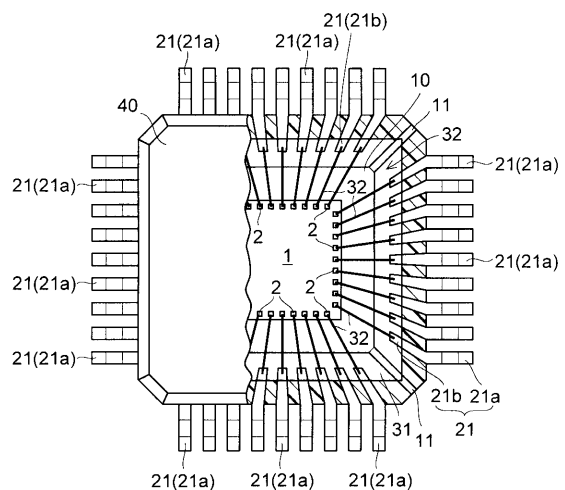
【図2】



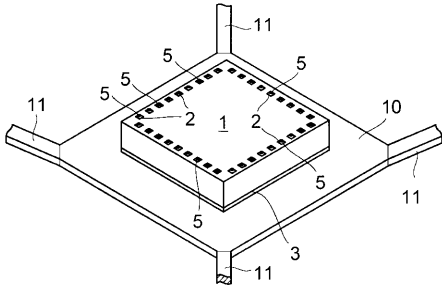
【図3】



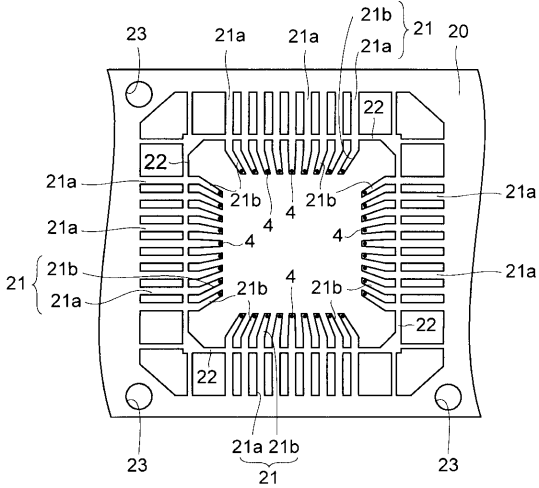
【図4】



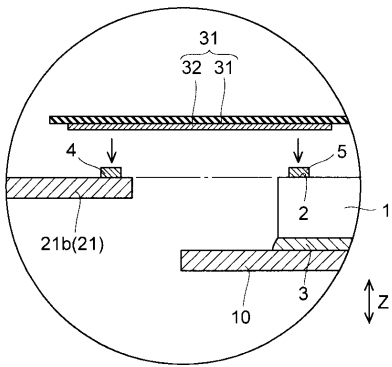
【 図 5 】



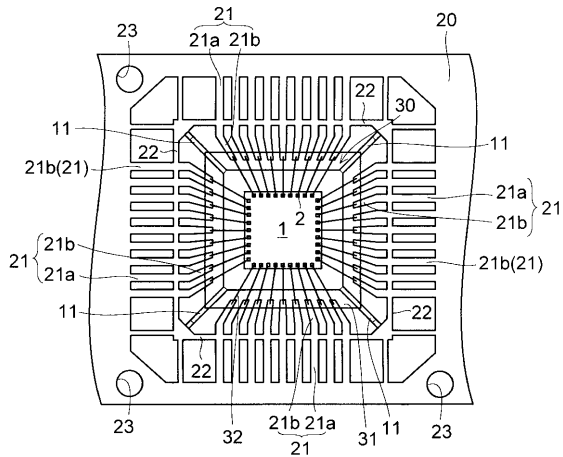
【 図 6 】



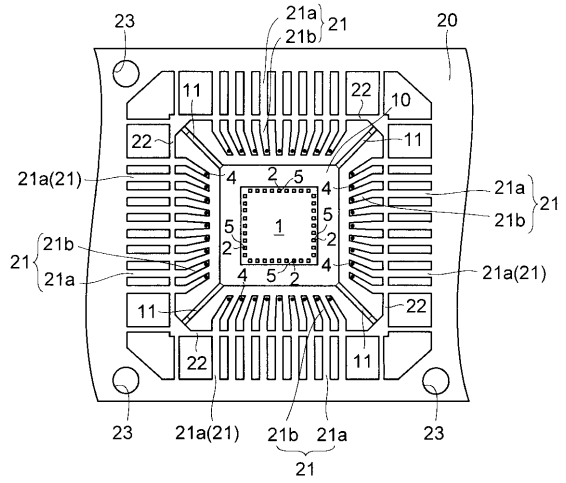
【 図 8 】



【 図 9 】



【 図 7 】



【 図 10 】

