

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2008-503784

(P2008-503784A)

(43) 公表日 平成20年2月7日 (2008. 2. 7)

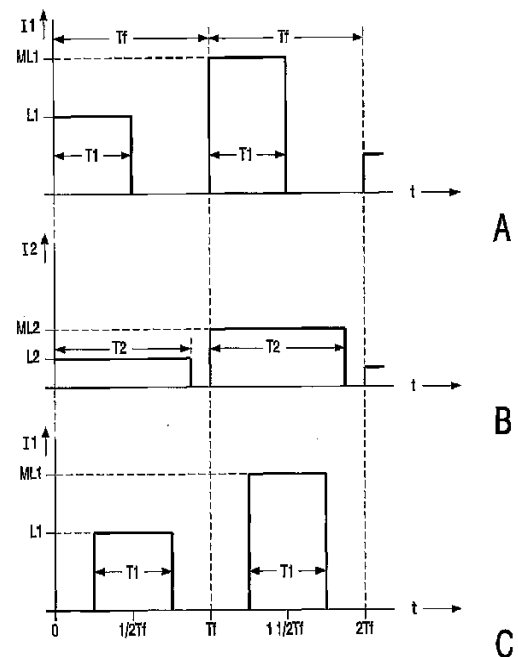
(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3 K 1 0 7
G09G 3/20 (2006.01)	G09G 3/20 6 2 3 D	5 C 0 8 0
H01L 51/50 (2006.01)	G09G 3/20 6 4 1 D	
	G09G 3/20 6 7 0 J	
	G09G 3/20 6 2 1 A	
審査請求 未請求 予備審査請求 未請求 (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2007-517585 (P2007-517585)	(71) 出願人	590000248
(86) (22) 出願日	平成17年6月13日 (2005. 6. 13)		コーニンクレッカ フィリップス エレク
(85) 翻訳文提出日	平成18年11月20日 (2006. 11. 20)		トロニクス エヌ ヴィ
(86) 国際出願番号	PCT/IB2005/051939		オランダ国 5 6 2 1 ベーアー アイン
(87) 国際公開番号	W02006/000938		ドーフエン フルーネヴァウツウェッハ
(87) 国際公開日	平成18年1月5日 (2006. 1. 5)		1
(31) 優先権主張番号	04102860.6	(74) 代理人	100087789
(32) 優先日	平成16年6月22日 (2004. 6. 22)		弁理士 津軽 進
(33) 優先権主張国	欧州特許庁 (EP)	(74) 代理人	100114753
			弁理士 宮崎 昭彦
		(74) 代理人	100122769
			弁理士 笛田 秀仙
		(72) 発明者	コルデス クラウス エヌ
			オランダ国 5 6 5 6 アーアー アイン
			ドーフエン プロフ ホルストラーン 6
			最終頁に続く

(54) 【発明の名称】 アクティブマトリクスLEDディスプレイにおける経年変化を軽減する駆動

(57) 【要約】

ドライバ (DD, SD, PD1, PS1, PD2, PS2) は、フレームレートで、第1の電流 (I1) を1より小さい第1のデューティサイクルでアクティブマトリクスディスプレイ (AMD) の第1の発光素子 (PL1) に供給し、第2の電流 (I2) をアクティブマトリクスディスプレイ (AMD) の第2の発光素子 (PL2) に供給する。第2の発光素子 (PL2) は、第1の発光素子 (PL1) より短い寿命を持つ。ドライバ (DD, SD, PD1, PS1, PD2, PS2) は、第2のデューティサイクルを第1のデューティサイクルより大きくなるように制御する。前記ドライバは、第2の電流 (I2) を第1の電流 (I1) より小さくなるようにも制御する。



【特許請求の範囲】

【請求項 1】

フレームレートで、第 1 の電流を 1 より小さな第 1 のデューティサイクルでアクティブマトリクスディスプレイの第 1 の発光素子に供給し、第 2 の電流を第 2 のデューティサイクルで前記アクティブマトリクスディスプレイの第 2 の発光素子に供給するドライバにおいて、前記第 2 の発光素子が前記第 1 の発光素子より短い寿命を持ち、前記ドライバが、前記第 2 の発光素子の寿命を増大するために、前記第 2 のデューティサイクルを前記第 1 のデューティサイクルより長くなるように制御するように構成されるドライバ。

【請求項 2】

前記ドライバが、フレーム期間内の第 1 の時間期間中に前記第 1 の電流を供給するのみの第 1 の画素スイッチ回路と、前記フレーム期間内の第 2 の時間期間中に前記第 2 の電流を供給するのみの第 2 の画素スイッチ回路とを有し、前記第 2 の時間期間の最小の持続期間が、前記第 1 の時間期間の最小の持続期間より長い、請求項 1 に記載のドライバ。

10

【請求項 3】

前記第 1 の時間期間が、前記フレーム期間の半分に等しく又は前記フレーム期間の半分より短くなるように選択され、前記第 2 の時間期間が、前記フレーム期間の半分より長くなるように選択される、請求項 1 に記載のドライバ。

【請求項 4】

前記第 2 の時間期間が、前記フレーム期間に実質的に等しくなるように選択され、前記第 1 の時間期間が、前記フレーム期間の半分より短くなるように選択される、請求項 1 に記載のドライバ。

20

【請求項 5】

前記第 1 の画素スイッチ回路及び前記第 2 の画素スイッチ回路は、前記第 1 の時間期間及び前記第 2 の時間期間を互いに対して実質的に中心に配置されるように構成される、請求項 2 に記載のドライバ。

【請求項 6】

前記ドライバが、
前記第 1 の電流を前記第 1 の画素スイッチ回路に供給する第 1 の画素駆動回路であって、前記第 1 の電流のレベルが第 1 のデータ信号により決定される当該第 1 の画素駆動回路と、

30

前記第 2 の電流を前記第 2 の画素スイッチ回路に供給する第 2 の画素駆動回路であって、前記第 2 の電流のレベルが第 2 のデータ信号により決定され、前記第 1 の時間期間及び前記第 2 の時間期間が、フレーム期間毎のモーションブラーの予測量に依存して、フレーム期間毎に所定の固定持続期間を持つ、当該第 2 の画素駆動回路と、
を更に有する、請求項 2 に記載のドライバ。

【請求項 7】

第 1 の発光素子と、第 2 の発光素子と、請求項 1 に記載のドライバとを有するアクティブマトリクスディスプレイを有するディスプレイモジュール。

【請求項 8】

前記第 1 の発光素子及び前記第 2 の発光素子が有機発光ダイオードである、請求項 7 に記載のディスプレイモジュール。

40

【請求項 9】

前記第 1 の発光素子が、第 1 の色を持つ光を発するように構成され、前記第 2 の発光素子が、前記第 1 の色と異なる第 2 の色を持つ光を発するように構成される、請求項 8 に記載のディスプレイモジュール。

【請求項 10】

前記第 1 の色が赤であり、前記第 2 の色が青である、請求項 9 に記載のディスプレイモジュール。

【請求項 11】

請求項 8 に記載のディスプレイモジュールを有するディスプレイ装置。

50

【請求項 1 2】

第 1 の発光素子及び第 2 の発光素子を有するアクティブマトリクスディスプレイを駆動する方法において、前記方法が、

フレームレートで、第 1 の電流を 1 より小さな第 1 のデューティサイクルで前記アクティブマトリクスディスプレイの前記第 1 の発光素子に供給し、第 2 の電流を第 2 のデューティサイクルで前記アクティブマトリクスディスプレイの前記第 2 の発光素子に供給するステップを有し、前記第 2 の発光素子が前記第 1 の発光素子より短い寿命を持ち、

前記供給するステップが、前記第 2 の発光素子の寿命を増大するために、前記第 2 のデューティサイクルを前記第 1 のデューティサイクルより大きくなるように制御する、方法。

10

【請求項 1 3】

前記供給するステップが、

第 1 のデータ信号により決定されるレベルを持つ前記第 1 の電流を供給し、

第 2 のデータ信号により決定されるレベルを持つ前記第 2 の電流を供給し、

フレーム期間内の第 1 の時間期間の間のみ前記第 1 の電流を前記第 1 の発光素子に供給し、

前記フレーム期間内の第 2 の時間期間の間のみ前記第 2 の電流を前記第 2 の発光素子に供給し、前記第 1 の時間期間及び前記第 2 の時間期間が、所定の固定持続期間を持ち、前記第 2 の時間期間の最小持続期間が、前記第 1 の時間期間の最小持続期間より長い、請求項 1 2 に記載のアクティブマトリクスディスプレイを駆動する方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクスディスプレイ用ドライバ、アクティブマトリクスディスプレイ及びこのようなドライバを有するディスプレイモジュール、前記ディスプレイモジュールを有するディスプレイ装置、及びアクティブマトリクスディスプレイを駆動する方法に関する。

【背景技術】

【0002】

米国特許第 US 6 5 8 3 7 7 5 B 1 号公開公報は、画素が発光素子を有し、前記発光素子が、前記発光素子に供給された電流の量に依存する輝度レベルを持つアクティブマトリクスディスプレイを開示している。前記発光素子は、OLED（有機発光ダイオード）である。走査線駆動回路は、画素の行をそれぞれ行選択期間の間に 1 つずつ選択する。データ線駆動回路は、選択された画素の行に平行にデータ信号を供給する。前記画素は、受信されたデータに依存する電流のレベルを決定する画素駆動回路を有する。行選択期間の開始時において、前記発光素子は、前記電流により決定される輝度で発光を開始する。前記行選択期間後には、前記発光素子は、通常は、1 走査期間又は 1 フレーム期間後に同じ画素の行が再び選択され、新しいデータ信号が受信されるまで、この輝度で発光しつづける。

30

【0003】

米国特許第 US 6 5 8 3 7 7 5 B 1 号公開公報は、前記画素駆動回路が、停止制御線を介して停止信号を受信する入力部を更に有することを開示している。前記停止信号の発生は、この行が再び選択される前の時刻（instant）に、関連した行の発光素子に発光を停止させる。デューティサイクルは、画素のオン時間とフレーム期間との間の比を示す。全画素のデューティサイクルを調整することにより、表示輝度が調整されることができる。ピーク電流を増大させ、各画素に含まれるアクティブマトリクス内の薄膜トランジスタのチャネル長を減少させるために、前記デューティサイクルが 1 より小さくされる、例えば 1 / 10 にされることができることが、更に重要であると開示されている。このように、前記デューティサイクルを適切に選択することにより、前記薄膜トランジスタを設計する自由度が増大する。

40

50

【 0 0 0 4 】

赤色、緑色及び青色画素が存在するカラーディスプレイにおいて、1行の全ての赤色画素が、前記停止制御線のうち同一の線に接続され、1行の全ての緑色画素が、前記停止制御線の他の線に接続され、1行の全ての青色画素が、前記停止制御線の更に他の線に接続される。異なる色を持つ画素の発光は、異なる時刻に停止されることができる。これらの異なる停止の時刻は、単純な形でカラーバランスを制御するのに使用される。

【 0 0 0 5 】

更に、デューティサイクルを約50%、又は好ましくは25%以下に設定することによりモーションブラーの減少が達成されることができると開示されている。

【 0 0 0 6 】

しかしながら、前記画素のオンタイムと前記フレーム期間との間の比が小さくなると、同じ輝度を得るためには、前記発光素子を流れる電流が大きくならなければならない。これらの高電流は、経年変化関数の非線形性により前記発光素子に、より速く経年変化させる。前記比は、デューティサイクルとも称される。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

本発明の目的は、異なる色を持つ光を発する発光素子の経年変化がより等しくなるようなアクティブマトリクスディスプレイ用ドライバを提供することである。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明の第1の態様は、請求項1に記載のドライバを提供する。本発明の第2の態様は、請求項7に記載のディスプレイモジュールを提供する。本発明の第3の態様は、請求項11に記載のディスプレイ装置を提供する。本発明の第4の態様は、請求項12に記載のアクティブマトリクスディスプレイを駆動する方法を提供する。有利な実施例は、従属請求項に規定される。

【 0 0 0 9 】

前記第1の態様によるドライバは、アクティブマトリクスディスプレイの第1の発光素子に第1の電流を供給し、前記アクティブマトリクスの第2の発光素子に第2の電流を供給する。データはフレームレートでリフレッシュされるので、これらの電流もフレームレートで発生する。前記第2の発光素子は、同じデューティサイクルが使用される場合に特定の輝度において前記第1の発光素子より速く経年変化する。前記ドライバは、前記第1の発光素子のデューティサイクルより高い値における前記第2の発光素子のデューティサイクルを選択する。これは、前記第2の発光素子のデューティサイクルが前記第1の発光素子のデューティサイクルに等しい場合より比較的低い最大値に前記第2の電流を制限する。結果として、前記第2の発光素子の速すぎる経年変化は、前記第2の発光素子を通る電流を制限することにより防止される。他方で、前記第1の発光素子のデューティサイクルは1より小さいので、モーションブラーは減少される。

【 0 0 1 0 】

米国特許第US 6 5 8 3 7 7 5 B 1号公開公報は、輝度制御、モーションブラー減少、及び薄膜トランジスタを設計するより高い自由度が、全画素のデューティサイクルが1より短くされなければならないことを必要とすることを開示している。特別な実施例において、異なる色の画素のデューティサイクルは、カラーバランスを制御するために異なってもよい。しかしながら、この従来技術は、(第2の色を持つ)経年変化が速い画素のデューティサイクルが、(第1の色を持つ)経年変化が遅い画素のデューティサイクルより大きくなるように制御されることを開示及び教示しない。これらは関連した問題ではなく、カラーバランス設定は、ディスプレイの所望の表示される白色点により決定される。これは、例えば、観察者の好み又は異なる色の材料の効率により決定されることができ。経年変化速度は、異なる色の材料の経年変化性質により決定される。

【 0 0 1 1 】

請求項 2 に記載の実施例において、最速経年変化発光素子を通る電流の最大値は、前記最速経年変化発光素子の最小デューティサイクルを最遅経年変化発光素子の最小デューティサイクルより高い値に制限することにより、前記最遅経年変化発光素子を通る電流の最大値に対して制限される。前記最速経年変化発光素子に対して利用可能な、より長いデューティサイクルのため、この素子を通る最大電流はより低い値に制限され、したがって経年変化は減速される。結果として、異なる発光素子の経年変化は、より等しくなる。これは、ポリマ材料の寿命 L_T が、輝度 L_U が発生される時間 T に依存し、式 $L_T \sim L_U^{-p} / T$ で与えられるという事実により、ここで p は材料性質に依存する指数因子である。本発明は、1 より大きい因子 p に対して上述の性質を示す全ての発光素子に対して使用されることができる。小分子 OLED 及びポリマ OLED 材料が、このような性質で知られている。文献 "Technology and materials for full-color polymer light-emitting displays" by Simone I.E. Vulto et al, Proceedings of the SPIE, Volume 5214-6, 2003 は、ポリマ材料の経年変化性質に言及している。

10

20

30

40

50

【0012】

請求項 3 に記載の本発明による実施例において、前記最遅経年変化発光素子が発光する第 1 の時間期間は、モーションブラーを許容可能なレベルに減少させるために、前記フレーム期間の半分に等しく又はより短くなるように選択される（デューティサイクルは 0.5 に等しい又はより小さい）。しかしながら、前記最速経年変化発光素子が過剰に速く経年変化することを防ぐために、前記最速経年変化素子は 0.5 より大きなデューティサイクルで駆動される。結果として、前記最速経年変化発光素子の同じ光出力が得られなければならないので、前記最速経年変化発光素子を通る電流のレベルは、対応して減少される。

【0013】

前記発光素子の 1 つが、他の発光素子に対して比較的大きなデューティサイクルで駆動されるが、前記他の発光素子は、比較的小さなデューティサイクルで駆動され、全体的なモーションブラーは減少する。これは、特に、前記最速経年変化発光素子が、画素の輝度に対する最小寄与を持つ色を持つ、又は前記モーションブラーに対する効果が最小になる色を持つ場合である。

【0014】

カラーディスプレイの実際的な実装において、赤色、緑色及び青色を発光する 3 つの異なる発光素子が存在しうる。OLED ディスプレイにおいて、通常は、青色光を発する発光素子が最短寿命を持つ。青色は輝度に対して比較的小さな寄与を持つので、モーションブラーの視認性は、青色発光素子のデューティサイクルを赤色及び緑色発光素子のデューティサイクルより長くなるように選択することによりほとんど影響を受けない。

【0015】

請求項 4 に記載の本発明による実施例において、前記最速経年変化発光素子のデューティサイクルは、寿命が最大になるようにこの発光素子を通る可能な最小電流を得るように実質的に 1 になるように選択される。前記最遅経年変化発光素子のデューティサイクルは、モーションブラーを減少するために 1 より小さく選択される。

【0016】

請求項 5 に記載の本発明による実施例において、前記デューティサイクルが 1 より小さい場合に、前記発光素子が発光している時間期間は、アドレス及びフラッシュアドレス指定方式が使用される、即ち 1 つの色の全ての画素が同時にオン又はオフである場合に、色分解効果 (color break-up effect) を最小化するために前記フレーム期間内で中心に配置される。他のオプションは、行が 1 つずつアドレスされ、順番に光を与えるシステムである。この場合、光発生期間は、ここで、行ごとに互いに対して中心に配置される。

【0017】

請求項 6 に記載の本発明による実施例において、前記発光素子を通る電流は、表示されるべき画像に対応するデータ信号により決定される。異なる寿命を持つ発光素子に対する異なるデューティサイクルは、フレーム期間毎に異なる固定値を持つように選択される。

前記フレーム期間ごとの異なる固定値は、例えば、電力制限を実行するために平均画像コンテンツに依存してもよい。この場合、異なる色のデューティサイクル間の比は固定である。最速経年変化画素のデューティサイクルと他の画素のデューティサイクルとの間の比は、他のデューティサイクル制御機構にかかわらず、可能な限り大きくあるべきである。これは、前記最速経年変化画素のデューティサイクルが、可能な限り大きく、通常は1であり、他の色の画素のデューティサイクルが、モーションブラーの視認性の可能な限り大きな減少を得るために可能な限り小さいことを意味する。異なる色の画素の光出力（デューティサイクルと電流との積）間の比は、所望の白色点を得るように固定されるべきである。各色に対する最大電流は、この場合、選択されたデューティサイクルから自動的に得られるか、又はその逆である。

10

【0018】

好ましくは、前記発光素子は、有機発光ダイオード（OLED）である。好ましくは、異なる発光素子は、異なる色を持つ光を発する。

【0019】

本発明のこれら及び他の態様は、以下に記載される実施例を参照して説明され、明らかになる。

【発明を実施するための最良の形態】

【0020】

図1は、アクティブマトリクスディスプレイ装置の概略図を示す。図示されるアクティブマトリクスディスプレイAMDは、3つの画素1、2及び3のみを有する。実際的な実施例においては、前記マトリクスディスプレイは、更に多くの画素を有する。

20

【0021】

各画素1、2及び3は、まとめてPDiと称される画素駆動回路PD1、PD2及びPD3と、まとめてPSiと称される画素スイッチ回路PS1、PS2及びPS3と、まとめてPLiと称され、それぞれ光LI1、LI2及びLI3を発する発光素子PL1、PL2及びPL3との直列構成を有する。画素駆動回路PDiのそれぞれは、電源電圧VBを受ける入力部と、データ信号Di（図示される画素1、2、3に対してそれぞれRD1、BD1及びGD1）を受ける入力部と、行選択信号RSを受ける入力部と、関連する画素スイッチ回路PSiに電流を供給する出力部とを有する。画素1、2、3は、まとめてPiと称される。

30

【0022】

画素スイッチ回路PSiのそれぞれは、関連する画素駆動回路PDiからの電流及びデューティサイクル信号DCi（図示される画素Piに対してそれぞれDR、DB及びDG）を受け、関連する発光素子PLiに電流Ii（図示される画素Piに対してそれぞれI1、I2及びI3）を供給する。電流Iiは、デューティサイクル信号DCiによるデューティサイクルで発光素子PLiに供給される。前記デューティサイクルは、フレーム期間Tf中の発光素子PLiのオン時間とフレーム期間Tfの持続期間との比として定義される。

【0023】

電源電圧VBは、電源PSにより供給される。同じ電源電圧VBは、全ての画素Piに供給されることができる。選択ドライバSDは、制御信号CRを受信し、行選択信号RSを供給する。通常は、行選択信号RS（1つのみが示される）は、画素Piの行を1つずつ選択するために1つずつ活性化される。データドライバDDは、制御信号CC及び入力画像信号IVを受信し、選択された画素Piの行に平行にデータ信号Diを供給する。タイミング回路TCは、入力画像信号IVに関連付けられた同期情報SYを受信し、選択ドライバSD及びデータドライバDDを互いに対して及び入力画像信号IVに対して同期するように制御信号CC及びCRを供給する。図1は、選択ドライバSDがデューティサイクル信号DCiを更に供給することを示す。前記デューティサイクルが固定である場合、これは、単純な形で可能である。前記デューティサイクルが可変である場合、選択ドライバSDは、入力信号IVに関する情報を必要とする。入力信号IVの代わりに、選択ドラ

40

50

イバSDは、データドライバDDからのデューティサイクル情報を受信してもよい。代替的に、デューティサイクル信号DCiが、選択ドライバSDの代わりにデータドライバDDにより供給されてもよい。

【0024】

発光素子PLiは、前記発光素子を通る電流Iiに依存する輝度LIiを持つ光を発生する如何なる素子であってもよい。例えば、発光素子PLiは、OLEDとも称される有機発光ダイオードでありうる。このようなOLEDの高いピークの輝度及び結果として前記OLEDを通る高い電流Iiは、非線形劣化効果により寿命を劇的に短縮しうる。このように、特定の所望の輝度を得るために比較的低い関連するピーク電流が必要とされるので、長いデューティサイクルが好ましい。しかしながら、長いデューティサイクルは、モーションブラアーチファクトを生じる。発光素子PLiは、同じ電流が供給される同じ時間期間の後に輝度の減衰がより大きい他の発光素子より速く経年変化する。

【0025】

現在のOLEDディスプレイに対して、異なる色の光を発する異なるOLEDの寿命は異なる。特に、青色OLEDの寿命は、赤色及び緑色OLEDの寿命より大幅に短い。寿命とモーションブラアーチファクトとの間の妥協は、前記青色OLEDのデューティサイクルが比較的大きく保たれたまま、前記赤色及び緑色OLEDのデューティサイクルを減少することにより可能である。この妥協において、青色光が画像の鮮明度の印象にほとんど寄与しないので、モーションブラーの大幅な減少が達成され、同時に前記青色OLEDの経年変化が最小化される。

【0026】

アクティブマトリクスディスプレイAMDは、しばしばディスプレイパネルと称され、画素Piを有すると規定される。実際的な実施例において、ディスプレイパネルAMDは、ドライバ回路DD、SD及びTCの全て又は一部をも有しうる。ドライバ回路DD、SD及びTCとディスプレイパネル1との組み合わせは、しばしばディスプレイモジュールと称される。このディスプレイモジュールは、多くのディスプレイ装置、例えばテレビ、コンピュータディスプレイ装置、ゲームコンソール又はPDA（パーソナルデジタルアシスタント）若しくは携帯電話のような携帯機器において使用されることができる。

【0027】

図2は、アクティブマトリクスディスプレイ装置内で発生する信号を示す。図2A及び2Cは、発光素子PL1に供給される電流I1を示す。図2Bは、発光素子PL1より速く経年変化する発光素子PL2に供給される電流I2を示す。

【0028】

図2Aは、発光素子PL1を通る電流I1が、一例として、0.5のデューティサイクルを持つことを示す。前記発光素子のオン時間T1は、フレーム期間Tfの半分の持続期間を持つ。時刻0から時刻Tfまで持続する第1のフレーム期間Tfの間、電流I1は、最大レベルML1より低いレベルL1を持つ。時刻Tfから時刻2Tfまで持続する第2のフレーム期間Tfの間、電流I1は、最大レベルML1を持つ。

【0029】

図2Bは、発光素子PL1を通る電流I2が、一例として、1に近いデューティサイクルを持つことを示す。発光素子PL2のオン時間T2は、ほとんどフレーム期間Tfの持続期間を持つ。時刻0から時刻Tfまで持続する第1のフレーム期間Tfの間、電流I2は、最大レベルML2より低いレベルL2を持つ。時刻Tfから時刻2Tfまで持続する第2のフレーム期間Tfの間、電流I2は、（他の画素の）最大レベルML1より低い最大レベルML2を持つ。結果として、最速経年変化発光素子PL2を通る最大レベルML2が、最遅経年変化発光素子PL1を通る最大レベルML1より低いので、最速経年変化発光素子PL2及びディスプレイシステム全体の実際の寿命が増大される。好適な実施例において、最大レベルML2より低い値に最大レベルML1を制限することは、電流I2のデューティサイクルの最小値を電流I1のデューティサイクルの最小値より高い値に制限することにより得られる。換言すると、最速経年変化発光素子PL2が光を発する時間

10

20

30

40

50

期間 T_2 の最小持続期間を、最遅経年変化発光素子 PL_1 が光を発する時間期間 T_1 の最小持続期間より大きな値に制限することにより得られる。

【0030】

図2Cは、図2Aに示されたものと同じパルスであるが、色分解アーチファクトを減少するために、それぞれフレーム期間 T_f の中心 $1/2 T_f$ 、 $3/2 T_f$ に対して中心配置されたパルスを示す。画素の行が順番にアドレスされ、順番に光を発する場合、異なる色の画素のオン期間は、同じ行内の画素に関して中心に配置されるべきである。

【0031】

図3は、画素の駆動回路の実施例を示す。一例として、画素1の詳細な構成が示される。他の画素は、原則的に同じ構造を持つ。

10

【0032】

画素駆動回路 PD_1 は、第1の行選択信号 RS_1 を受信するために結合された制御電極、及びデータ線とノード N_1 との間に結合された主電流経路 (main current path) を持つ第1のトランジスタ S_1 を有する。前記データ線は、データ信号 RD_1 を運ぶ。キャパシタ C_1 は、ノード N_1 と電源電圧 V_B を運ぶ電源線との間に配置される。キャパシタ C_2 は、ノード N_1 とノード N_2 との間に配置される。トランジスタ S_2 は、ノード N_2 に結合された制御電極、及び前記電源線とノード N_3 との間に配置された主電流経路を持つ。トランジスタ S_3 は、第2の行選択信号 RS_2 を受信するように結合された制御電極、及びノード N_2 とノード N_3 との間に配置された主電流経路を持つ。

【0033】

20

画素スイッチ回路 PS_1 は、デューティサイクル信号 DR を受信するように結合された制御入力部、及び画素駆動回路 PD_1 の出力部であるノード N_3 と $OLED_{PL_1}$ のアノードとの間に配置された主電流経路を持つトランジスタ S_4 を有する。 $OLED_{PL_1}$ のカソードはグラウンドに結合される。

【0034】

前記画素の前記駆動回路の動作は、ここで以下に説明される。トランジスタ S_1 ないし S_4 が $MOSFET$ であると仮定される。開始状況において、行選択信号 RS_1 及び RS_2 並びにデューティサイクル信号 DR の両方がハイレベルを持ち、結果としてトランジスタ S_1 、 S_3 及び S_4 が導通状態である。データ信号 RD_1 は、明確に規定された基準電圧レベルを持つ。電流 I_1 は、発光素子 PL_1 を流れる。この段階は非常に短い持続期間、例えば1ないし2マイクロ秒を持つので、発生される光の量は無視できる。次に、デューティサイクル信号 DR はローレベルになり、トランジスタ S_4 は電流 I_1 を導通するのを停止する。電流 I_1 は、この場合、トランジスタ S_2 のゲート-ソース間電圧が閾値電圧に等しくなり、トランジスタ S_2 が導通を停止するまで、トランジスタ S_2 のゲート電極を介して前記データ線に流れる。導通状態のトランジスタ S_1 及び S_3 並びに基準データ電圧 RD_1 のため、この閾値電圧は、キャパシタ C_2 に記憶される。

30

【0035】

ここで、アドレス指定ステップが後に続き、行選択信号 RS_1 がハイレベルを持ち、行選択信号 RS_2 及び前記デューティサイクル信号がローレベルを持つ。前記閾値電圧が測定される前の段階に対して、ここで、スイッチ S_3 が閉じられ、データ電圧 RD_1 がノード N_1 に供給され、したがってキャパシタ C_2 に記憶された前記閾値電圧に合計される。結果として、トランジスタ S_2 のゲートにおける駆動電圧は、前記閾値電圧を加算したデータ電圧に等しく、補正電流 I が生成される。次に、行選択信号 RS_1 はローレベルに変化し、トランジスタ S_1 も導通を停止する。キャパシタ C_1 における電圧は、次のサイクルまで保たれる。更に、デューティサイクル信号 DR は、電流 I_1 が発光素子 PL_1 を流れ始めるようにハイレベルに変化する。オン期間 T_1 の終了時に、デューティサイクル信号 DR はローレベルに戻り、電流 I_1 は流れるのを停止する。

40

【0036】

代替的に、多くの他の画素駆動回路が可能である。

【0037】

50

図 4 は、前記フレーム期間に対して前記駆動パルスを中心配置する効果を説明する。一例として、前記マトリクスディスプレイが、赤色、緑色及び青色発光素子 P L 1、P L 3 及び P L 2 を有すると仮定される。更に、一例として、赤色及び緑色発光素子 P L 1 及び P L 3 のデューティサイクルが 50 % であり、青色発光素子 P L 2 のデューティサイクルが 100 % である。

【 0 0 3 8 】

図 4 A は、4 つの連続したフレーム期間 T f において画面上の移動する白色ブロックの位置 S P を示す。白色ブロックに対する緑色及び赤色の寄与は、50 % のデューティサイクルで表示され、青色の寄与が 100 % のデューティサイクルで表示される。フレーム期間 T f 内の白色バーは、赤色及び緑色発光素子 P L i のオン時間を示し、フレーム期間 T f 内の黒色バーは、赤色及び緑色発光素子 P L i のオフ時間を示す。見ることはできないが、前記青色発光素子が完全なフレーム期間 T f の間アクティブであるので、前記黒色バーは実際には青色である。例としてのみ、前記白色ブロックは、時間に線形に移動している。

10

【 0 0 3 9 】

図 4 B は、観察者の目が前記移動するブロックを追跡する場合の前記移動する白色ブロックの前記観察者の知覚を示す。ここで、前記観察者は、各フレーム期間 T f の間、前記移動する白色ブロックを同じ位置に投影し、その寄与は前記目により合計（積分）される。結果として生じる積分された輝度は、右側のバーにより示される。この輝度バー内の白色領域は高い輝度を持ち、黒色領域は低い輝度を持つ。しかしながら、前記青色の寄与が完全なフレーム期間 T f の間存在し、前記赤色及び緑色の寄与がフレーム期間 T f の前半の間しか存在しないという事実のため、前記バーの下端における黒色領域は、実際には青みがかっている。したがって、色分解が生じる。縦軸は、再配置された画面位置 R S P を表す。

20

【 0 0 4 0 】

図 4 C は、4 つの連続したフレーム期間内の前記画面上の前記移動する白色ブロックの位置 S P を再び示す。これは、図 4 A に示されたものと同じ状況であるが、前記赤色及び緑色発光素子 P L 1 及び P L 3 のオン時間が、フレーム期間 T f の中心の周りに中心配置される。再び、青色発光素子 P L 2 は、完全なフレーム期間 T f の間、光を発する。結果として、ここで、前記白色バーは、フレーム期間 T f の中心の周りに中心配置される。

30

【 0 0 4 1 】

図 4 D は、図 4 B と同様に、観察者の目が前記移動するブロックを追跡する場合の前記移動する白色ブロックの前記観察者の知覚を示す。ここで、前記観察者は、各フレーム期間 T f の間、前記移動する白色ブロックを同じ位置に投影し、その寄与は前記目により合計（積分）される。結果として生じる積分された輝度は、右側のバーにより示される。ここで、前記右側のバーの青みがかった部分は、前記右側のバーの上端及び下端領域に分割され、見えにくくなっている。縦軸は、再配置された画面位置 R S P を表す。

【 0 0 4 2 】

上述の実施例が本発明を限定するのではなく説明しており、当業者が添付の請求項の範囲から逸脱することなく多くの代替実施例を設計することができることに注意すべきである。

40

【 0 0 4 3 】

請求項において、括弧内に配置された参照符号は前記請求項を限定するように解釈されるべきではない。動詞"有する"及びその活用形の使用は、請求項に記載されたもの以外の要素又はステップの存在を除外しない。要素に先行する冠詞"1つの"は、複数のこのような要素の存在を除外しない。本発明は複数の別個の要素を有するハードウェアを用いて及び適切にプログラムされたコンピュータを用いて実施されることができる。複数の手段を列挙する装置請求項において、これらの手段の一部が同一のハードウェアアイテムにより実施されてもよい。特定の方策が相互に異なる従属請求項に記載されるという単なる事実は、これらの方策の組み合わせが有利に使用されることができないことを示さない。

50

【図面の簡単な説明】

【 0 0 4 4 】

【図 1】 アクティブマトリクスディスプレイ装置の一部の概略図を示す。

【図 2 A】 アクティブマトリクスディスプレイ内で発生する信号を示す。

【図 2 B】 アクティブマトリクスディスプレイ内で発生する信号を示す。

【図 2 C】 アクティブマトリクスディスプレイ内で発生する信号を示す。

【図 3】 画素の駆動回路の実施例を示す。

【図 4 A】 フレーム期間に対して駆動パルスを中心に配置する効果を説明する。

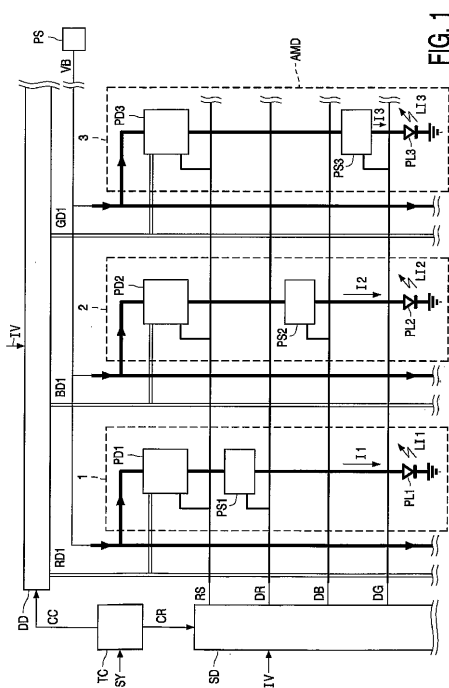
【図 4 B】 フレーム期間に対して駆動パルスを中心に配置する効果を説明する。

【図 4 C】 フレーム期間に対して駆動パルスを中心に配置する効果を説明する。

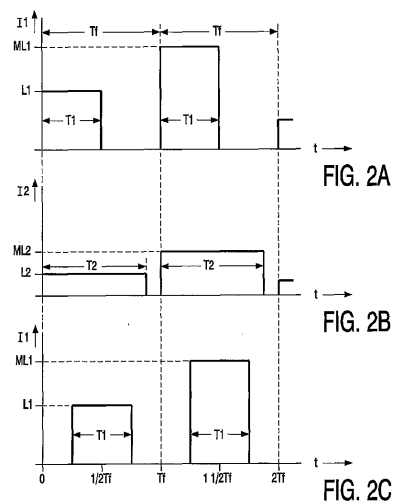
【図 4 D】 フレーム期間に対して駆動パルスを中心に配置する効果を説明する。

10

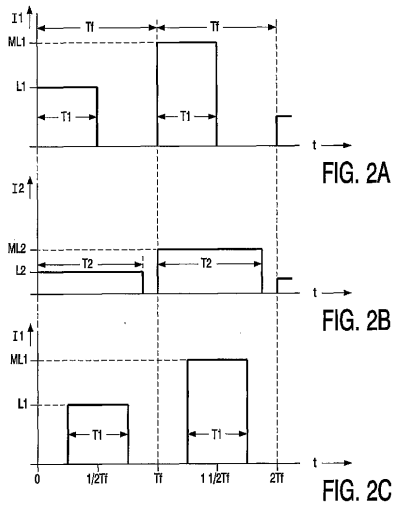
【 図 1 】



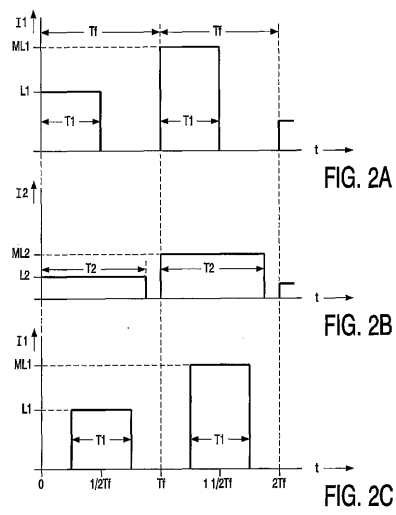
【 図 2 A 】



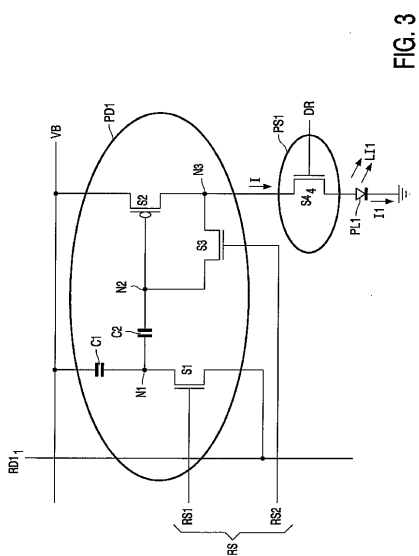
【図 2 B】



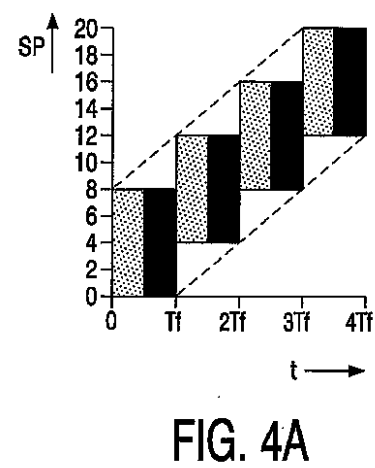
【図 2 C】



【図 3】



【図 4 A】



【 図 4 B 】

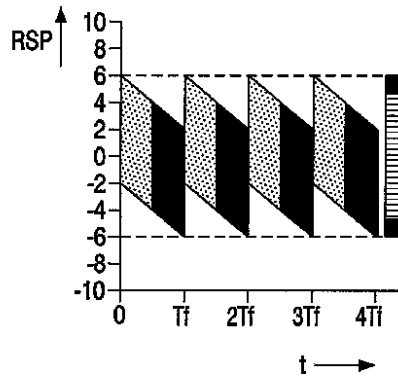


FIG. 4B

【 図 4 C 】

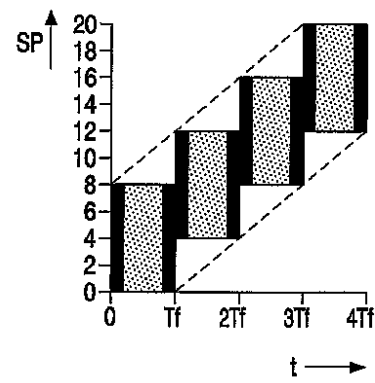


FIG. 4C

【 図 4 D 】

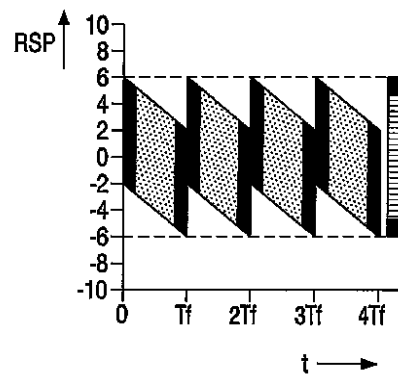


FIG. 4D

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB2005/051939

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G09G3/32		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2004/100463 A1 (MIYAGAWA KEISUKE ET AL) 27 May 2004 (2004-05-27) paragraph '0019! - paragraph '0021! paragraph '0034! paragraph '0063! - paragraph '0070! -----	1-13
Y	EP 1 061 497 A (SONY CORPORATION) 20 December 2000 (2000-12-20) cited in the application paragraph '0040! - paragraph '0041!; figures 1,2 paragraph '0047!; figure 4 paragraph '0050!; figures 6,7 ----- -/-	5
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family		
Date of the actual completion of the international search 13 September 2005		Date of mailing of the international search report 22/09/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3018		Authorized officer Morris, D

INTERNATIONAL SEARCH REPORT

Intern Application No
PCT/JP2005/051939

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2004/049289 A (KONINKLIJKE PHILIPS ELECTRONICS N.V.; CHILDS, MARK, J) 10 June 2004 (2004-06-10) page 5, line 9 - page 6, line 13 page 9, line 14 - page 12, line 17; figures 3,4	1-13
P,Y	VULTO S I E ET AL: "TECHNOLOGY AND MATERIALS FOR FULL-COLOR POLYMER LIGHT-EMITTING DISPLAYS" PROCEEDINGS OF THE SPIE, SPIE, BELLINGHAM, VA, US, vol. 5214, no. 1, 4 August 2004 (2004-08-04), pages 40-49, XP001207200 ISSN: 0277-786X cited in the application page 42, paragraph 2 - page 43, paragraph 3; figures 2,3; table 2 page 44, paragraph 2 page 47, paragraph 3 - page 48, paragraph 4; figure 9	1-13
A	US 2001/052606 A1 (SEMPEL ADRIANUS ET AL) 20 December 2001 (2001-12-20) paragraph '0005! - paragraph '0008! paragraph '0021! - paragraph '0029!; figures 1-4	1-13
A	WO 2004/025616 A (KONINKLIJKE PHILIPS ELECTRONICS N.V.; ROSMALEN, GERARD, E) 25 March 2004 (2004-03-25) page 9, line 24 - page 12, line 20; figures 1-9	1-13
P,A	WO 2005/008622 A (KONINKLIJKE PHILIPS ELECTRONICS N.V.; JOHNSON, MARK, T; FISEKOVIC, NEBO) 27 January 2005 (2005-01-27) page 7, line 18 - page 8, line 12; figure 5 page 10, line 7 - page 10, line 31	1,12

INTERNATIONAL SEARCH REPORT

International Application No
PCT/IB2005/051939

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2004100463 A1	27-05-2004	AU 2003301712 A1 EP 1556847 A1 WO 2004040541 A1	25-05-2004 27-07-2005 13-05-2004
EP 1061497 A	20-12-2000	CN 1278635 A JP 2001060076 A TW 502233 B US 6583775 B1	03-01-2001 06-03-2001 11-09-2002 24-06-2003
WO 2004049289 A	10-06-2004	AU 2003278499 A1 EP 1568004 A1	18-06-2004 31-08-2005
US 2001052606 A1	20-12-2001	CN 1381032 A WO 0191095 A1 JP 2003534574 T TW 493153 B	20-11-2002 29-11-2001 18-11-2003 01-07-2002
WO 2004025616 A	25-03-2004	AU 2003253164 A1	30-04-2004
WO 2005008622 A	27-01-2005	NONE	

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/30	H
G 0 9 G	3/20	6 4 1 E
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 4 2 L
G 0 9 G	3/20	6 2 4 B
H 0 5 B	33/14	A

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KP,KR,KZ,LC,LK,LR,LS,L T,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 ブゼラール フランク

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 フォヒェルス イングリド エム エル シー

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 ホッペンブラウヴェルス ユルヒエン

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 クロムペンハウヴェル ミヒエル エイ

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

(72)発明者 ファン デル ファールト ネイス シー

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

F ターム(参考) 3K107 AA01 BB01 CC08 CC21 EE03 HH02 HH04 HH05

5C080 AA06 BB05 CC03 DD29 EE28 EE30 FF11 HH09 JJ02 JJ03

JJ04