



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0039781
(43) 공개일자 2008년05월07일

(51) Int. Cl.

G01N 27/82 (2006.01) G01N 27/72 (2006.01)

G01R 33/09 (2006.01)

(21) 출원번호 10-2007-0080324

(22) 출원일자 2007년08월09일

심사청구일자 2007년08월09일

(30) 우선권주장

1020060107338 2006년11월01일 대한민국(KR)

(71) 출원인

조선대학교산학협력단

광주광역시 동구 서석동 375, 조선대학교 산학기
획팀

(72) 발명자

이진이

광주 서구 풍암동 대주2차아파트 202-805

전종우

부산 수영구 망미2동 수영강변e편한세상아파트
105-1903

황지성

전남 담양군 금성면 봉황리 366

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 29 항

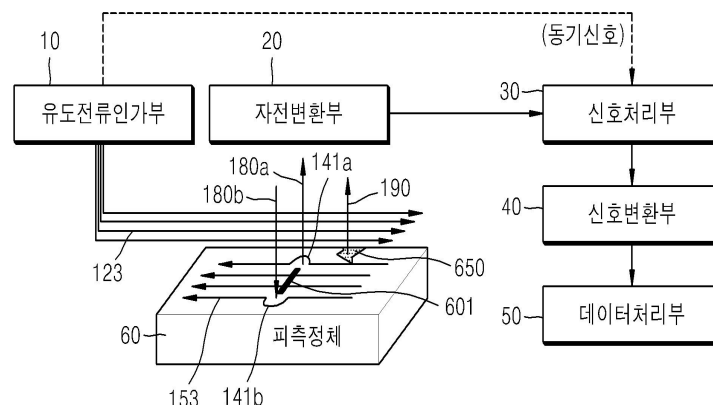
(54) 자기 센서 어레이 및 그 자기 센서 어레이를 이용하는 결합탐상 장치

(57) 요약

강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 표면 결함, 이면 결함 및 내면 결함을 정량적으로 분석하지 못하면 검사자의 지식이나 숙련도에 따라서 탐상 결과가 다르게 해석될 수 있다.

본 발명에 따른 결함 탐상 장치는 유도 전류 인가부, 자전 변환부, 신호 처리부, 신호 변환부 및 데이터 처리부를 구비한다. 상기 유도 전류 인가부는 탐상하고자 하는 깊이에서 다른 주파수를 가지는 교류 전류를 이용하여 피측정체에 선 전류 또는 면 전류를 인가한다. 상기 자전 변환부는 상기 선 전류 또는 상기 면 전류에 의해 상기 피측정체로부터 발생하는 자기장을 감지하고, 감지된 자기장의 세기에 대응하는 자기장 감지 신호를 발생시킨다. 상기 신호 처리부는 상기 자기장 감지 신호를 필터링 및 증폭하고, 필터링 및 증폭된 신호의 진폭에 대응되는 신호를 출력한다. 상기 신호 변환부는 상기 신호 처리부의 출력 신호를 디지털 신호로 변환한다. 상기 데이터 처리부는 상기 신호 변환부의 출력 신호에 기초하여, 상기 피측정체로부터 발생하는 자기장의 세기 분포를 정량적으로 수치화한다.

대표도 - 도2



특허청구의 범위

청구항 1

탐상하고자 하는 깊이에 따라서 다른 주파수를 가지는 교류 전류를 이용하여 피측정체에 선 전류 또는 면 전류를 인가하는 유도 전류 인가부;

상기 선 전류 또는 상기 면 전류에 의해 상기 피측정체로부터 발생하는 자기장을 감지하고, 감지된 자기장의 세기에 대응하는 자기장 감지 신호를 발생시키는 자전 변환부;

상기 자기장 감지 신호를 필터링 및 증폭하고, 필터링 및 증폭된 신호의 진폭에 대응되는 신호를 출력하는 신호 처리부;

상기 신호 처리부의 출력 신호를 디지털 신호로 변환하는 신호 변환부; 및

상기 신호 변환부의 출력 신호에 기초하여, 상기 피측정체로부터 발생하는 자기장의 세기 분포를 정량적으로 수치화하는 데이터 처리부;

를 구비하는 결함 탐상 장치.

청구항 2

제 1 항에 있어서, 상기 유도 전류 인가부는,

상기 교류 전류를 발생시키는 교류 전원 공급기;

상기 교류 전류로부터 유도되는 상기 선 전류 또는 상기 면 전류를 상기 피측정체에 인가하는 도체판;

을 구비하는 것을 특징으로 하는 결함 탐상 장치.

청구항 3

제 2 항에 있어서,

상기 교류 전류를 전송하는 1 차 코일; 및

상기 1 차 코일과 상기 도체판 사이에서 유도 작용을 매개하는 코어(core);

를 더 구비하는 것을 특징으로 하는 결함 탐상 장치.

청구항 4

제 3 항에 있어서,

상기 1 차 코일, 상기 코어 및 상기 도체판 각각이 복수개인 경우에,

상기 교류 전류를 상기 복수개의 1차 코일들 각각에 분배하는 분배기;

를 더 구비하는 것을 특징으로 하는 결함 탐상 장치.

청구항 5

제 4 항에 있어서,

상기 분배기는 상기 복수개의 1 차 코일들 각각으로 분배되는 교류 전류의 위상을 제어하며, 상기 복수개의 도체판들은 상호 직교하도록 배치되는 것을 특징으로 결함 탐상 장치.

청구항 6

제 3 항에 있어서,

상기 코어는 복수개의 관통 경로를 구비하며,

상기 도체판이 상기 복수개의 관통 경로를 교차로 통과하도록 하여, 상기 피측정체에 인가되는 상기 선 전류 또는 상기 면 전류를 강화하는 것을 특징으로 하는 결함 탐상 장치.

청구항 7

제 2 항에 있어서,

상기 교류 전원 공급기는, 상기 피측정체의 표면으로부터 어느 정도의 깊이를 탐상하고자 하는가에 따라서, 상기 교류 전류의 주파수를 가변시키는 것을 특징으로 하는 결함 탐상 장치.

청구항 8

제 1 항에 있어서,

상기 자전 변환부는 M 행 N 열로 배치되는 홀 센서(hall sensor)들, M 행 N 열로 배치되는 자기 저항 센서들 또는 M 행 N 열로 배치되는 거대 자기 저항 센서들을 구비하며,

상기 M 행 N 열로 배치되는 센서들은 2 차원 평면 상에 배치되거나 3 차원 원통형 곡면 상에 배치되는 것을 특징으로 하는 결함 탐상 장치.

청구항 9

제 1 항에 있어서,

상기 자전 변환부는 M 행 N 열로 배치되는 홀 센서들, M 개의 제 1 전원 라인들, M 개의 제 2 전원 라인들 및 N 개의 제 1 출력 라인들을 구비하며,

제 m(m은 1 ~ M) 행에 속하는 홀 센서들 각각의 제 1 전원 단자들은 제 m 행의 제 1 전원 라인에 접속되고, 제 m 행에 속하는 홀 센서들 각각의 제 2 전원 단자들은 제 m 행의 제 2 전원 라인에 접속되며, 제 n(n은 1 ~ N) 열에 속하는 홀 센서들 각각의 제 1 출력 단자들은 제 n 열의 제 1 출력 라인에 접속되는 것을 특징으로 하는 결함 탐상 장치.

청구항 10

제 9 항에 있어서, 제 m 행 제 n 열에 배치되는 홀 센서는,

제 m 행의 제 1 전원 라인에 제 1 전원이 인가되고 제 m 행의 제 2 전원 라인에 제 2 전원이 인가되는 경우에,

상기 피측정체로부터 발생되어 상기 제 m 행 제 n 열에 배치되는 홀 센서로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 n 열의 제 1 출력 라인을 통하여 출력하는 것을 특징으로 하는 결함 탐상 장치.

청구항 11

제 10 항에 있어서,

상기 제 m 행 제 n 열에 배치되는 홀 센서가 상기 제 n 열의 제 1 출력 라인을 통하여 상기 자기장 감지 신호를 출력하는 경우에,

상기 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자는 플로팅(floating) 상태 또는 접지(ground) 상태인 것을 특징으로 하는 결함 탐상 장치.

청구항 12

제 9 항에 있어서,

상기 자전 변환부는 N 개의 제 2 출력 라인들을 더 구비하며,

제 n 열에 속하는 홀 센서들 각각의 제 2 출력 단자들은 제 n 열의 제 2 출력 라인에 접속되는 것을 특징으로 하는 결함 탐상 장치.

청구항 13

제 12 항에 있어서,

제 m 행 제 n 열에 배치되는 홀 센서는,

제 m 행의 제 1 전원 라인에 제 1 전원이 인가되고 제 m 행의 제 2 전원 라인에 제 2 전원이 인가되는 경우에, 상기 피측정체로부터 발생되어 상기 제 m 행 제 n 열에 배치되는 홀 센서로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 n 열의 제 1 출력 라인 및 제 n 열의 제 2 출력 라인을 통하여 출력하는 것을 특징으로 하는 결합 탐상 장치.

청구항 14

제 9 항에 있어서,

상기 자전 변환부는 M 행 N 열로 배치되는 저항들을 더 구비하며,

제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자는 제 m 행 제 n 열에 배치되는 저항을 통하여 제 m 행의 제 1 전원 라인에 접속되는 것을 특징으로 하는 결합 탐상 장치.

청구항 15

제 1 항에 있어서,

상기 자전 변환부는 M 행 N 열로 배치되는 홀 센서들을 구비하며,

제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자는 제 m 행 제 $n-1$ 열에 배치되는 홀 센서의 제 2 전원 단자에 접속되고,

제 m 행 제 n 열에 배치되는 홀 센서의 제 2 전원 단자는 제 m 행 제 $n+1$ 열에 배치되는 홀 센서의 제 1 전원 단자에 접속되고,

제 m 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자는 제 $m-1$ 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자에 접속되며,

제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자는 제 $m+1$ 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자에 접속되는 것을 특징으로 하는 결합 탐상 장치.

청구항 16

제 15 항에 있어서,

제 m 행 제 1 열에 배치되는 홀 센서의 제 1 전원 단자에 제 1 전원을 인가하고, 제 m 행 제 N 열에 배치되는 홀 센서의 제 2 전원 단자에 제 2 전원을 인가하는 경우에,

제 1 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자와 제 M 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자 간의 전압 차이를, 상기 피측정체로부터 발생되어 상기 제 m 행 제 n 열에 배치되는 홀 센서로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호로서 출력하는 것을 특징으로 하는 결합 탐상 장치.

청구항 17

제 1 항에 있어서, 상기 자전 변환부는,

기판 상에 도포되는 소정 크기의 홀(hall) 효과 재료;

상기 홀 효과 재료의 제 1 단면에 형성되는 M 개의 제 1 전원 단자들;

상기 M 개의 제 1 전원 단자들 각각에 접속되는 M 개의 제 1 전원 스위치들;

상기 홀 효과 재료의 제 2 단면에 형성되는 M 개의 제 2 전원 단자들;

상기 M 개의 제 2 전원 단자들 각각에 접속되는 M 개의 제 2 전원 스위치들;

상기 홀 효과 재료의 제 3 단면에 형성되는 N 개의 제 1 출력 단자들; 및

상기 홀 효과 재료의 제 4 단면에 형성되는 N 개의 제 2 출력 단자들;

을 구비하는 것을 특징으로 하는 결합 탐상 장치.

청구항 18

제 17 항에 있어서,

상기 홀 효과 재료를 M 행 N 열로 구분하고, 제 m 행의 제 1 전원 스위치와 제 m 행의 제 2 전원 스위치를 턴 온(turn on)시키는 경우에,

제 n 열의 제 1 출력 단자와 제 n 열의 제 2 출력 단자 간의 전압 차이를, 상기 피측정체로부터 발생되어 제 m 행 제 n 열 부분의 홀 효과 재료로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호로서 출력하는 것을 특징으로 하는 결함 탐상 장치.

청구항 19

제 1 항에 있어서,

상기 자전 변환부는 M 행 N 열로 배치되는 자기 저항 센서들을 구비하며,

제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 1 단자는 제 m 행 제 n-1 열에 배치되는 자기 저항 센서의 제 2 단자에 접속되고,

제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 2 단자는 제 m 행 제 n+1 열에 배치되는 자기 저항 센서의 제 1 단자에 접속되고,

제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자는 제 m-1 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자에 접속되고,

제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 제 m+1 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자에 접속되고,

제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자는 접지 저항을 통하여 접지 전압에 접속되며,

제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 접지 저항을 통하여 접지 전압에 접속되는 것을 특징으로 하는 결함 탐상 장치.

청구항 20

제 19 항에 있어서,

제 m 행 제 1 열에 배치되는 자기 저항 센서의 제 1 단자에 전원 전압을 인가하여 제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자의 전압을 측정하고,

제 1 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자에 전원 전압을 인가하여 제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자의 전압을 측정하고,

측정된 제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자의 전압과 측정된 제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자의 전압에 기초하여, 상기 피측정체로부터 발생되어 제 m 행 제 n 열에 배치되는 자기 저항 센서로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 출력하는 것을 특징으로 하는 결함 탐상 장치.

청구항 21

제 1 항에 있어서, 상기 신호 처리부는,

상기 자기장 감지 신호 또는 증폭된 자기장 감지 신호를 고역 통과 필터링, 대역 통과 필터링 또는 저역 통과 필터링하는 필터;

상기 필터링된 신호를 증폭시켜 출력하거나 상기 자기장 감지 신호를 증폭시켜 출력하는 증폭기; 및

상기 필터링 및 증폭된 신호의 진폭에 대응하는 신호를 출력하는 평활 회로;

를 구비하는 것을 특징으로 하는 결함 탐상 장치.

청구항 22

제 21 항에 있어서, 상기 평활 회로는,

제곱평균근(RMS, Root Mean Square) 회로, 록-인-앰프(Lock-In-Amplifier), 최대치 검출 회로 중 어느 하나인 것을 특징으로 결합 탐상 장치.

청구항 23

제 1 항에 있어서, 상기 데이터 처리부는,

상기 피측정체의 각 위치에서 발생하는 자기장의 진폭, 진폭의 면 전류 방향에 대한 미분치(dB/dx), 진폭의 면 전류 수직 방향에 대한 미분치(dB/dy) 및 진폭의 면 전류 수평 수직 방향에 대한 미분치($dB^2/dxdy$)를 계산하고, 그 계산된 값을 수치화하여 상기 피측정체에 존재하는 결함을 정량적으로 분석하는 것을 특징으로 하는 결함 탐상 장치.

청구항 24

제 1 항에 있어서,

강자성체인 피측정체, 상자성체인 피측정체 또는 강자성체와 상자성체가 혼재된 피측정체의 표면 결함, 이면 결함 또는 내면 결함을 탐상하는 것을 특징으로 하는 결함 탐상 장치.

청구항 25

M 행 N 열로 배치되는 홀 센서들;

M 개의 제 1 전원 라인들;

M 개의 제 2 전원 라인들; 및

N 개의 제 1 출력 라인들;을 구비하며,

제 m(m은 1 ~ M) 행에 속하는 홀 센서들 각각의 제 1 전원 단자들은 제 m 행의 제 1 전원 라인에 접속되고, 제 m 행에 속하는 홀 센서들 각각의 제 2 전원 단자들은 제 m 행의 제 2 전원 라인에 접속되며, 제 n(n은 1 ~ N) 열에 속하는 홀 센서들 각각의 제 1 출력 단자들은 제 n 열의 제 1 출력 라인에 접속되는 것을 특징으로 하는 자기 센서 어레이.

청구항 26

제 25 항에 있어서,

N 개의 제 2 출력 라인들;을 더 구비하며,

제 n 열에 속하는 홀 센서들 각각의 제 2 출력 단자들은 제 n 열의 제 2 출력 라인에 접속되는 것을 특징으로 하는 자기 센서 어레이.

청구항 27

M 행 N 열로 배치되는 홀 센서들을 구비하며,

제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자는 제 m 행 제 n-1 열에 배치되는 홀 센서의 제 2 전원 단자에 접속되고,

제 m 행 제 n 열에 배치되는 홀 센서의 제 2 전원 단자는 제 m 행 제 n+1 열에 배치되는 홀 센서의 제 1 전원 단자에 접속되고,

제 m 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자는 제 m-1 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자에 접속되며,

제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자는 제 m+1 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자에 접속되는 것을 특징으로 하는 자기 센서 어레이.

청구항 28

기관 상에 도포되는 소정 크기의 홀(hall) 효과 재료;

상기 홀 효과 재료의 제 1 단면에 형성되는 M 개의 제 1 전원 단자들;
 상기 M 개의 제 1 전원 단자들 각각에 접속되는 M 개의 제 1 전원 스위치들;
 상기 홀 효과 재료의 제 2 단면에 형성되는 M 개의 제 2 전원 단자들;
 상기 M 개의 제 2 전원 단자들 각각에 접속되는 M 개의 제 2 전원 스위치들;
 상기 홀 효과 재료의 제 3 단면에 형성되는 N 개의 제 1 출력 단자들; 및
 상기 홀 효과 재료의 제 4 단면에 형성되는 N 개의 제 2 출력 단자들;
 을 구비하는 것을 특징으로 하는 자기 센서 어레이.

청구항 29

M 행 N 열로 배치되는 자기 저항 센서들을 구비하며,
 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 1 단자는 제 m 행 제 n-1 열에 배치되는 자기 저항 센서의 제 2 단자에 접속되고,
 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 2 단자는 제 m 행 제 n+1 열에 배치되는 자기 저항 센서의 제 1 단자에 접속되고,
 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자는 제 m-1 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자에 접속되고,
 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 제 m+1 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자에 접속되고,
 제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자는 접지 저항을 통하여 접지 전압에 접속되며,
 제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 접지 저항을 통하여 접지 전압에 접속되는 것을 특징으로 하는 자기 센서 어레이.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 결함을 탐상하는 장치 및 이에 이용될 수 있는 자기 센서 어레이에 관한 것이다.

배경 기술

- <2> 자기적 현상을 이용한 비파괴(Nondestructive) 검사 방법은 구조물의 표면 결함이나 표면 근방의 이면 결함 또는 내면 결함을 찾아내는데 유용한 검사 방법이다. 비파괴 검사 방법을 이용하여, 원자력 발전, 화력 발전, 화학 산업 등에 사용되는 대형 플랜트나 구조물의 결함을 찾아낼 수 있다.
- <3> 항공기나 원자력 발전 설비에는 알루미늄 합금 또는 스테인레스강과 같은 상자성 재료가 사용되고 있다. 상자성 재료의 손상을 계측하는 방법으로서, 자기 광학 효과를 이용한 비파괴 검사법이 주목받고 있다. 특히, PRI R&D Co.사에서 개발된 자기 광학 와전류 탐상기(MOI: Magneto-Optical eddy current Imager)는 항공기를 비파괴 탐상하려는 목적으로 개발되었다. 자기 광학 와전류 탐상기에 의하면, 상자성 재료의 표면 피로(fatigue) 균열, 부식, 이면 결함 등을 나타내는 영상을 얻을 수 있다.
- <4> 도 1a는 자기 광학 와전류 탐상기(MOI)를 사용하여 상자성체(paramagnetic substance)인 알루미늄 합금(Aluminum alloy) 판재에 존재하는 표면 피로 균열(crack)을 탐상한 결과를 예시한다. 도 1b는 자기 광학 와전류 탐상기(MOI)를 사용하여 강자성체(ferromagnetic substance)와 상자성체가 혼재된 오스테나이트(austenite) 스테인레스강(Stainless steel)의 표면 결함을 탐상한 결과를 예시한다. 도 1b에는 스테인레스강에 존재하는 결함(crack)과 함께 마텐자이트(martensite) 구조 영역이 도시되어 있다.

<5> 도 1a에 도시된 바와 같이 피측정체가 상자성체인 경우에는, 자기 광학 와전류 탐상기(MOI)를 이용하여 육안으로 식별이 불가능한 균열 결함을 용이하게 탐상할 수 있다. 그러나, 도 1b에 도시된 바와 같이 피측정체가 국부적으로 강자성체가 혼재된 상자성체 구조물인 경우에는, 자기 광학 와전류 탐상기(MOI)를 이용하여 피측정체에 존재하는 결함을 탐상하기가 매우 어렵다.

<6> 또한, 자기 광학 와전류 탐상기(MOI)를 이용하는 경우에는, 균열 근방에서 유도 전류의 흐트러짐에 의해 발생하는 누설 자속을 정량적으로 취득하는 것이 어렵다. 즉, 자기 광학 와전류 탐상기(MOI)는 도 1a나 도 1b와 같은 균열에 관한 이미지 데이터만을 제공하므로, 균열의 실제 형상이나 치수 등을 정량적으로 평가하기가 어려우며 검사자의 지식이나 숙련도에 따라서 탐상 결과가 다르게 해석될 수 있다.

발명의 내용

해결 하고자하는 과제

<7> 본 발명은 강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 표면 결함, 이면 결함 및 내면 결함을 정량적으로 분석할 수 있는 결함 탐상 장치를 제공하고자 한다. 또한, 본 발명은 상기 결함 탐상 장치에 이용되는 자기 센서 어레이를 제공하고자 한다.

과제 해결수단

<8> 본 발명에 따른 결함 탐상 장치는 유도 전류 인가부, 자전 변환부, 신호 처리부, 신호 변환부 및 데이터 처리부를 구비한다. 상기 유도 전류 인가부는 탐상하고자 하는 깊이에 따라서 다른 주파수를 가지는 교류 전류를 이용하여 피측정체에 선 전류 또는 면 전류를 인가한다. 상기 자전 변환부는 상기 선 전류 또는 상기 면 전류에 의해 상기 피측정체로부터 발생하는 자기장을 감지하고, 감지된 자기장의 세기에 대응하는 자기장 감지 신호를 발생시킨다. 상기 신호 처리부는 상기 자기장 감지 신호를 필터링 및 증폭하고, 필터링 및 증폭된 신호의 진폭에 대응되는 신호를 출력한다. 상기 신호 변환부는 상기 신호 처리부의 출력 신호를 디지털 신호로 변환한다. 상기 데이터 처리부는 상기 신호 변환부의 출력 신호에 기초하여, 상기 피측정체로부터 발생하는 자기장의 세기 분포를 정량적으로 수치화한다.

<9> 본 발명의 제 1 실시예에 따른 자기 센서 어레이는, M 행 N 열로 배치되는 홀 센서들; M 개의 제 1 전원 라인들; M 개의 제 2 전원 라인들; 및 N 개의 제 1 출력 라인들;을 구비한다. 제 m(m은 1 ~ M) 행에 속하는 홀 센서들 각각의 제 1 전원 단자들은 제 m 행의 제 1 전원 라인에 접속되고, 제 m 행에 속하는 홀 센서들 각각의 제 2 전원 단자들은 제 m 행의 제 2 전원 라인에 접속되며, 제 n(n은 1 ~ N) 열에 속하는 홀 센서들 각각의 제 1 출력 단자들은 제 n 열의 제 1 출력 라인에 접속된다. 상기 자기 센서 어레이는 N 개의 제 2 출력 라인들;을 더 구비할 수 있다. 이 경우에 제 n 열에 속하는 홀 센서들 각각의 제 2 출력 단자들은 제 n 열의 제 2 출력 라인에 접속된다.

<10> 본 발명의 제 2 실시예에 따른 자기 센서 어레이는 M 행 N 열로 배치되는 홀 센서들을 구비하며, 제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자는 제 m 행 제 n-1 열에 배치되는 홀 센서의 제 2 전원 단자에 접속되고, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 전원 단자는 제 m 행 제 n+1 열에 배치되는 홀 센서의 제 1 전원 단자에 접속되고, 제 m 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자는 제 m-1 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자에 접속되며, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자는 제 m+1 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자에 접속된다.

<11> 본 발명의 제 3 실시예에 따른 자기 센서 어레이는, 기판 상에 도포되는 소정 크기의 홀(hall) 효과 재료; 상기 홀 효과 재료의 제 1 단면에 형성되는 M 개의 제 1 전원 단자들; 상기 M 개의 제 1 전원 단자들 각각에 접속되는 M 개의 제 1 전원 스위치들; 상기 홀 효과 재료의 제 2 단면에 형성되는 M 개의 제 2 전원 단자들; 상기 M 개의 제 2 전원 단자들 각각에 접속되는 M 개의 제 2 전원 스위치들; 상기 홀 효과 재료의 제 3 단면에 형성되는 N 개의 제 1 출력 단자들; 및 상기 홀 효과 재료의 제 4 단면에 형성되는 N 개의 제 2 출력 단자들;을 구비한다.

<12> 본 발명의 제 4 실시예에 따른 자기 센서 어레이는 M 행 N 열로 배치되는 자기 저항 센서들을 구비하며, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 1 단자는 제 m 행 제 n-1 열에 배치되는 자기 저항 센서의 제 2 단자에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 2 단자는 제 m 행 제 n+1 열에 배치되는 자기 저항 센서의 제 1 단자에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자는 제 m-1 행 제 n

열에 배치되는 자기 저항 센서의 제 4 단자에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 제 m+1 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자에 접속되고, 제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자는 접지 저항을 통하여 접지 전압에 접속되며, 제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자는 접지 저항을 통하여 접지 전압에 접속된다.

효 과

<13> 본 발명에 의하면, 강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 표면 결함, 이면 결함 및 내면 결함을 탐상할 수 있다. 또한, 본 발명에 따른 결함 탐상 장치를 사용하면, 피측정체에 존재하는 결함을 정량적으로 분석할 수 있다.

발명의 실시를 위한 구체적인 내용

<14> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

<15> 도 2는 본 발명의 실시예에 따라 강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 결함을 탐상하는 장치를 설명하는 도면이다. 도 2에는 피측정체(60), 유도 전류 인가부(10), 자전 변환부(20), 신호 처리부(30), 신호 변환부(40) 및 데이터 처리부(50)가 도시되어 있다.

<16> 유도 전류 인가부(10)가 피측정체(60)에 선 전류 또는 면 전류(123)를 인가하면, 피측정체(60)에서는 유도 선 전류 또는 유도 면 전류(153)가 유도된다. 도 2에 도시된 바와 같이, 유도 선 전류 또는 유도 면 전류(153)가 결함(601) 부근에서 흐트러지면, 즉, 141a 및 141b와 같이 유도 전류의 경로가 변하면, 결함(601)의 부근에서는 피측정체(60)의 표면에 대해 수직인 방향으로 자기장(180a, 180b)이 발생한다. 한편, 상자성체인 피측정체에 국부적으로 강자성체(650)가 혼재되어 있는 경우에는, 강자성체의 잔류 자화의 존재에 의해서도 자기장(190)이 발생한다. 굳이 구별하자면, 결함(601)의 존재로 인한 자기장(180a, 180b)을 교류 자기장이라고 명명하고, 강자성체(650)의 존재로 인한 자기장(190)을 직류 자기장이라고 명명할 수 있다. 본 발명에서 신호 처리부(30)는 결함(601)의 존재로 인한 교류 자기장(180a, 180b) 성분과 강자성체(650)의 존재로 인한 직류 자기장(190) 성분을 분리할 수 있다. 이에 대한 자세한 내용은 도 5에서 설명한다.

<17> 도 3a는 도 2에서의 유도 전류 인가부(10)를 자세하게 설명하는 도면이다.

<18> 도 3a에 도시된 유도 전류 인가부(10)는 교류 전원 공급기(110), 분배기(120), 하나 이상의 1차 코일(131a, 131b), 하나 이상의 코어(core. 132a, 132b) 및 하나 이상의 도체판(133a, 133b)을 구비한다. 코어(132a, 132b)로서 페라이트(ferrite) 및 퍼멀로이(Permalloy)를 포함하는 강자성체 재료의 코어를 사용할 수 있고, 도체판(133a, 133b)으로서 동, 금, 은 또는 알루미늄 재료의 도체판을 사용할 수 있다. 도 3a에서 보듯이, 도체판(133a)의 일부분이 피측정체(60)에 밀착되도록 배치할 수 있다.

<19> 교류 전원 공급기(110)는 교류 전류를 발생시킨다. 발생된 교류 전류는 분배기(120)를 통해서 하나 이상의 1차 코일(131a, 131b)로 각각 제공된다. 코어(132a, 132b)는 1 차 코일(131a, 131b)과 도체판(133a, 133b) 사이에서 유도 작용을 매개한다. 한편, 도체판(133a, 133b)의 폭이 도체판(133a, 133b)의 길이에 비하여 충분히 좁은 경우에는 코어(132a, 132b)를 사용하지 않고 교류 전류를 도체판(133a, 133b)에 직접 인가하여도 무방하다. 도체판(133a, 133b)은 교류 전류에 의하여 유도되는 선 전류 또는 면 전류(도 2에서 123)를 피측정체(60)에 인가한다. 선 전류 또는 면 전류(123)가 인가되면 피측정체(60)에 존재하는 표면 결함(601), 이면 결함(603) 또는 내면 결함(602) 부근에서는 누설 자속에 의한 자기장이 발생된다.

<20> 도 3a에서 교류 전원 공급기(110)는 주파수 발생기(111) 및 전력 증폭기(112)를 구비한다. 주파수 발생기(111)는 소정의 주파수를 갖는 교류 전류를 발생시킨다. 주파수 발생기(111)는 동기 신호를 신호 처리부(30)로 출력하여 신호 처리부(30)의 동작을 제어할 수 있다. 동기 신호에 대한 자세한 내용은 도 5에서 설명한다. 전력 증폭기(112)는 주파수 발생기(111)로부터 발생하는 교류 전류를 전력 증폭한다. 교류 전원 공급기(110)는 사인파, 반정류파 또는 펄스파 등과 같은 다양한 파형의 교류 전류를 공급할 수 있다. 또한, 교류 전원 공급기(110)는 피측정체(60)의 표면으로부터 어느 정도의 깊이를 탐상하고자 하는가에 따라서, 교류 전류의 주파수를 가변시킬 수 있다. 예컨대, 표면 결함(601)을 탐상하고자 하는 경우에는 저주파수 또는 고주파수를 사용하고, 이면 결함(603) 또는 내면 결함(602)을 탐상하고자 하는 경우에는 저주파수를 사용할 수 있다. 저주파수의 신호일수록 피측정체(60)에 깊이 침투할 수 있다는 물리적 원리를 이용하는 것이다.

<21> 유도 전류 인가부(10)가 하나의 1 차 코일, 하나의 코어 및 하나의 도체판만을 구비하는 경우에는 분배기(120)

가 필요하지 않다. 그러나, 피측정체(60)에 존재하는 결함을 다각도로 탐상하기 위해서, 복수개의 1 차 코일(131a, 131b), 복수개의 코어(132a, 132b) 및 복수개의 도체판(133a, 133b)을 사용할 수 있다. 이 경우에 분배기(120)는 교류 전원 공급기(110)에서 출력되는 교류 전류를 복수개의 1차 코일들(131a, 131b) 각각에 분배한다. 분배기(120)는 복수개의 1 차 코일들(131a, 131b) 각각으로 분배되는 교류 전류의 위상을 제어한다. 구체적으로, 분배기(120)는 도체판들(133a, 133b) 간의 상호 각도를 고려하여 1 차 코일들(131a, 131b) 각각으로 분배되는 교류 전류의 위상을 제어한다. 그래서, 어느 도체판에 유도되는 선 전류 또는 면 전류의 위상과 다른 도체판에 유도되는 선 전류 또는 면 전류의 위상 간에는 일정한 위상차가 존재하게 된다.

<22> 도 3b는 도체판들(133a, 133b)의 배치를 설명하는 도면이다.

<23> 도 3b에서 도체판들(133a, 133b)의 일부분은 피측정체(60)에 밀착되어 있다. 피측정체(60)의 결함(604a, 604b) 부근에서는 유도 전류가 흐트러진다. 도 3b에 도시된 바와 같이, 도체판들(133a, 133b) 간의 상호 각도가 직각이 되도록 도체판들(133a, 133b)을 배치하는 것이 바람직하다. 도체판(133a, 133b)에서 유도 전류의 방향이 피측정체(60)에서 결함(604a, 604b)의 길이 방향과 동일하거나, 유도 전류의 방향과 결함(604a, 604b)의 길이 방향이 이루는 각도가 작으면, 결함(604a, 604b) 부근에서 유도 전류의 흐트러짐이 작아져서 누설 자속에 의한 자기장의 발생도 적어진다. 누설 자속에 의한 자기장의 발생이 적어지면 피측정체(60)에 존재하는 결함(604a, 604b)을 찾아내는 것이 어려워진다. 본 발명에서는 도체판들(133a, 133b)을 상호 직각으로 배치하여 결함(604a, 604b) 부근에서 유도 전류가 많이 흐트러지게 한다. 도체판들(133a, 133b)을 상호 직각으로 배치하면, 결함(604a, 604b)의 길이 방향에 관계없이 결함(604a, 604b)을 탐상할 수 있다.

<24> 다만, 하나의 도체판(133a)만을 구비하는 경우이더라도, 피측정체(60)의 표면 상에서 하나의 도체판(133a)을 여러 방향으로 회전시키면서 측정하면, 결함(604a, 604b)의 길이 방향에 관계없이 결함을 탐상할 수 있다. 앞서 설명하였듯이 하나의 도체판(133a)만을 구비하는 경우에는 분배기(120)가 필요하지 않다.

<25> 도 3c는 1 차 코일(131), 코어(132) 및 도체판(133)의 결합 구조를 예시하는 도면이다.

<26> 도 3c에서 코어(132)는 복수개의 관통 경로(132_1, 132_2, 132_3, 132_4)를 구비한다. 도체판(133)이 복수개의 관통 경로(132_1, 132_2, 132_3, 132_4)를 교차로 통과하도록 하면, 피측정체(60)에 인가되는 선 전류 또는 면 전류를 강화할 수 있다. 즉, 도체판(133)이 코어(132)를 관통하는 면적을 넓게 하여 도체판(133)에 유도되는 선 전류 또는 면 전류를 강화시킨다. 도체판(133)에 유도되는 선 전류 또는 면 전류가 강화되면, 피측정체(60)에 인가되는 선 전류 또는 면 전류도 강화된다. 그렇게 되면, 피측정체(60)의 결함 부근에서 발생하는 누설 자속에 의한 자기장의 세기가 강화되므로, 피측정체(60)에 존재하는 결함을 그만큼 용이하게 탐상할 수 있다. 즉, 결함 부근에서 발생하는 누설 자속에 의한 자기장의 세기를 강화시킴으로써 결함 탐상 능력을 향상시킬 수 있다.

<27> 도 2에서 자전 변환부(20)는 선 전류 또는 면 전류(153)에 의해 피측정체(60)로부터 발생하는 자기장(180a, 180b, 190)을 감지하고, 감지된 자기장(180a, 180b, 190)의 세기에 대응하는 자기장 감지 신호를 발생시킨다. 자전 변환부(20)는 홀 센서(hall sensor), 홀 IC, 자기 저항 센서 또는 거대 자기 저항 센서를 이용하여 구현될 수 있다. 이하에서는 도 4a 내지 도 4j를 참조하여 자전 변환부(20)를 자세히 설명한다.

<28> 도 4a는 홀 센서를 나타내는 도면이고, 도 4b 내지 도 4i는 홀 센서 어레이를 예시하는 도면이고, 도 4j는 자기 저항 센서 어레이를 예시하는 도면이다. 도 2에 도시된 자전 변환부(20)는 도 4a 도시된 홀 센서를 구비하거나 도 4b 내지 도 4i에 도시된 홀 센서 어레이를 구비하거나 도 4j에 도시된 자기 저항 센서 어레이를 구비할 수 있다.

<29> 도 4a에 도시된 바와 같이, 홀 센서(2001)는 제 1 전원 단자(2001a), 제 2 전원 단자(2001c), 제 1 출력 단자(2001d) 및 제 2 출력 단자(2001b)를 구비한다. 제 1 전원 단자(2001a)에 제 1 전원(Vcc)이 인가되고 제 2 전원 단자(2001c)에 제 2 전원(Vg)이 인가되면, 홀 센서(2001)는 홀 센서(2001)로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 1 출력 단자(2001d) 및 제 2 출력 단자(2001b)를 통하여 신호 처리부(30)로 출력한다. 홀 센서(2001)에서 전기장 및 자기장이 직교하면 제 1 출력 단자(2001d)와 제 2 출력 단자(2001b) 간에 전압 차이가 발생하며, 자기장 감지 신호는 제 1 출력 단자(2001d)와 제 2 출력 단자(2001b) 간의 전압 차이에 상응하는 신호이다. 한편, 자전 변환부(20)는 홀 IC를 구비할 수도 있다. 홀 IC는 홀 센서와 차동 증폭 회로를 결합시킨 소자이다.

<30> 단일의 홀 센서(2001)를 피측정체(60)와 평행한 평면 상에서 정밀하게 이동시키면서 피측정체(60)의 결함 부근에서 발생하는 자기장을 감지할 수 있다. 이와 같은 방법에서는 피측정체(60)를 정밀하게 스캔(scan)할 수 있도록 홀 센서(2001)를 이동시켜야 한다. 한편, 단일의 자기 센서를 사용하는 방법 외에, 1 차원적으로 배치된 자

기 센서 어레이, 2 차원적으로 배치된 자기 센서 어레이 또는 3 차원적으로 배치된 자기 센서 어레이를 사용하는 방법으로 피측정체(60)의 결함 부근에서 발생하는 자기장을 감지할 수 있다.

- <31> 도 4b에 도시된 홀 센서 어레이는 M 행 N 열(도 4b에서는 4 행 4 열이지만 본 발명의 실시예가 이에 한정되는 것은 아님)로 배치되는 홀 센서들(2101, 2102, 2103, 2104, 2115), M 개의 제 1 전원 라인들(L11, L21, L31, L41), M 개의 제 2 전원 라인들(L12, L22, L32, L42), N 개의 제 1 출력 라인들(V1+, V2+, V3+, V4+) 및 N 개의 제 2 출력 라인들(V1-, V2-, V3-, V4-)을 구비한다. 도 4b에서 보듯이, 제 m(여기서, m은 1부터 M까지의 자연수) 행에 속하는 홀 센서들 각각의 제 1 전원 단자들(a)은 제 m 행의 제 1 전원 라인(Lm1)에 접속되고, 제 m 행에 속하는 홀 센서들 각각의 제 2 전원 단자들(c)은 제 m 행의 제 2 전원 라인(Lm2)에 접속되고, 제 n(여기서, n은 1부터 N까지의 자연수) 열에 속하는 홀 센서들 각각의 제 1 출력 단자들(d)은 제 n 열의 제 1 출력 라인(Vn+)에 접속되며, 제 n 열에 속하는 홀 센서들 각각의 제 2 출력 단자들(b)은 제 n 열의 제 2 출력 라인(Vn-)에 접속된다. 스위치 SW1a는 제 1 행의 제 1 전원 라인(L11)에 제 1 전원(Vcc)을 전달하고, 스위치 SW1b는 제 1 행의 제 2 전원 라인(L12)에 제 2 전원(Vg)을 전달한다. 비슷하게, 스위치 SW4a는 제 4 행의 제 1 전원 라인(L41)에 제 1 전원(Vcc)을 전달하고, 스위치 SW4b는 제 4 행의 제 2 전원 라인(L42)에 제 2 전원(Vg)을 전달한다.
- <32> 도 2b에서 제 m 행 제 n 열에 배치되는 홀 센서는, 제 m 행의 제 1 전원 라인(Lm1)에 제 1 전원(Vcc)이 인가되고 제 m 행의 제 2 전원 라인(Lm2)에 제 2 전원(Vg)이 인가되는 경우에, 피측정체(60)로부터 발생되어 제 m 행 제 n 열에 배치되는 홀 센서로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 n 열의 제 1 출력 라인(Vn+) 및 제 n 열의 제 2 출력 라인(Vn-)을 통하여 출력한다. 예컨대, 제 1 행 제 2 열에 배치되는 홀 센서(2102)는, 스위치 SW1a 및 스위치 SW1b가 턴 온되는 경우에, 홀 센서(2102)로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 2 열의 제 1 출력 라인(V2+) 및 제 2 열의 제 2 출력 라인(V2-)을 통하여 출력한다. 제 4 행 제 3 열에 배치되는 홀 센서(2115)는, 스위치 SW4a 및 스위치 SW4b가 턴 온되는 경우에, 홀 센서(2115)로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호를 제 3 열의 제 1 출력 라인(V3+) 및 제 3 열의 제 2 출력 라인(V3-)을 통하여 출력한다.
- <33> 도 4c에 도시된 홀 센서 어레이는 도 4b에 도시된 홀 센서 어레이와 매우 유사하다. 다만, 홀 센서의 단자들(a, b, c, d)의 패드(pad) 모양이 약간 다를 뿐이다.
- <34> 도 4d에 도시된 홀 센서 어레이는 M 행 N 열로 배치되는 저항들(Rd)을 더 구비한다. 도 4d에서 보듯이, 제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자(a)는 제 m 행 제 n 열에 배치되는 저항(Rd)을 통하여 제 m 행의 제 1 전원 라인(Lm1)에 접속된다. M 행 N 열로 배치되는 저항들(Rd)을 사용하여 M 행 N 열로 배치되는 홀 센서들의 동작 조건이 서로 동일해지도록 조절할 수 있다.
- <35> 도 4d에는 제 1 출력 라인(V1+, V2+, V3+, V4+)을 제어하는 스위치들(SW001, SW002, SW003, SW004)과, 제 2 출력 라인(V1-, V2-, V3-, V4-)을 제어하는 스위치들(SW101, SW102, SW103, SW104)이 더 도시되어 있다. 예컨대, 스위치 SW1a와 스위치 SW1b를 턴 온시키고, 스위치 SW2a, SW2b, SW3a, SW3b, SW4a, SW4b를 턴 오프시키며, 스위치 SW001, SW101, SW002, SW102, SW003, SW103, SW004, SW104를 턴 오프시키면, 제 1 행에 속하는 홀 센서들(2901, 2902, 2903, 2904) 각각으로 입사되는 자기장의 세기를 감지할 수 있다. 스위치 SW1a, SW1b, SW2a, SW2b, SW3a, SW3b를 턴 오프시키고, 스위치 SW4a와 스위치 SW4b를 턴 온시키고, 스위치 SW001, SW101, SW002, SW102, SW004, SW104를 턴 온시키며, 스위치 SW003과 스위치 SW103을 턴 오프시키면, 제 4 행 제 3 열에 속하는 홀 센서(2915)로 입사되는 자기장의 세기를 감지할 수 있다. 이와 같이 행(row) 단위로 자기장의 세기를 감지할 수도 있고, 셀(cell) 단위로 자기장의 세기를 감지할 수도 있다.
- <36> 도 4e에 도시된 홀 센서 어레이는 도 4b 또는 도 4d에 도시된 홀 센서 어레이와 달리 N 개의 제 2 출력 라인들(V1-, V2-, V3-, V4-)을 구비하지 않는다. 도 4e에 도시된 홀 센서 어레이에서는, 제 m 행 제 n 열에 배치되는 홀 센서가 제 n 열의 제 1 출력 라인(Vn+)을 통하여 자기장 감지 신호를 출력하는 경우에, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자(b)는 플로팅(floating) 상태로 된다. 실험 결과에 의하면, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자(b)를 플로팅(floating) 상태 또는 접지(ground) 상태로 하더라도, 제 m 행 제 n 열에 배치되는 홀 센서는 제 n 열의 제 1 출력 라인(Vn+)을 통하여 자기장 감지 신호를 정상적으로 출력한다. 다만, 신호 처리부(30)에서의 신호 처리 과정이 더 복잡해진다.
- <37> 이상에서 설명한 홀 센서 어레이는 2 차원 평면 상에 배치될 수도 있지만, 도 4f에 도시된 바와 같이 홀 센서 어레이를 3 차원 원통형 곡면(220) 상에 배치시킬 수도 있다. 홀 센서 어레이를 3 차원 원통형 곡면(220) 상에 배치시키면, 피측정체(60)가 원통형 배관인 경우에 원통형 배관의 내부 또는 외부에 존재하는 결함을 용이하게

탐상할 수 있다.

- <38> 도 4g에 도시된 홀 센서 어레이에서는 M 행 N 열로 배치되는 홀 센서들의 각 단자가 서로 직렬적으로 연결된다. 즉, 제 m 행 제 n 열에 배치되는 홀 센서의 제 1 전원 단자(a)는 제 m 행 제 n-1 열에 배치되는 홀 센서의 제 2 전원 단자(c)에 접속되고, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 전원 단자(c)는 제 m 행 제 n+1 열에 배치되는 홀 센서의 제 1 전원 단자(a)에 접속되고, 제 m 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자(d)는 제 m-1 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자(b)에 접속되며, 제 m 행 제 n 열에 배치되는 홀 센서의 제 2 출력 단자(b)는 제 m+1 행 제 n 열에 배치되는 홀 센서의 제 1 출력 단자(d)에 접속된다.
- <39> 도 4g에서, 제 2 행 제 1 열에 배치되는 홀 센서(2105)의 제 1 전원 단자(a)에 제 1 전원(Vcc)을 인가하고, 제 2 행 제 4 열에 배치되는 홀 센서(2108)의 제 2 전원 단자(c)에 제 2 전원(Vg)을 인가하는 경우에, 제 1 행 제 2 열에 배치되는 홀 센서(2102)의 제 1 출력 단자(d)와 제 4 행 제 2 열에 배치되는 홀 센서(2114)의 제 2 출력 단자(b) 간의 전압 차이를, 피측정체(60)로부터 발생되어 제 2 행 제 2 열에 배치되는 홀 센서(2106)로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호로서 출력한다.
- <40> 도 4h에 도시된 바와 같이, 도 4g와 같은 홀 센서 어레이를 3 차원 원통형 곡면(220) 상에 배치시킬 수도 있다.
- <41> 도 4i에 도시된 홀 센서 어레이는, 기판 상에 도포되는 소정 크기의 홀 효과 재료(2200), 홀 효과 재료(2200)의 제 1 단면에 형성되는 M 개의 제 1 전원 단자들(a), M 개의 제 1 전원 단자들(a) 각각에 접속되는 M 개의 제 1 전원 스위치들(SW1a ~ SW7a), 홀 효과 재료(2200)의 제 2 단면에 형성되는 M 개의 제 2 전원 단자들(c), M 개의 제 2 전원 단자들(c) 각각에 접속되는 M 개의 제 2 전원 스위치들(SW1b ~ SW7b), 홀 효과 재료(2200)의 제 3 단면에 형성되는 N 개의 제 1 출력 단자들(d) 및 홀 효과 재료(2200)의 제 4 단면에 형성되는 N 개의 제 2 출력 단자들(b)을 구비한다.
- <42> 도 4i에서의 홀 효과 재료(2200)는 M 행 N 열(도 4i에서는 7 행 7 열)로 구분될 수 있다. 제 m 행의 제 1 전원 스위치(SWma)와 제 m 행의 제 2 전원 스위치(SWmb)를 턴 온시키는 경우에, 제 n 열의 제 1 출력 단자(d)와 제 n 열의 제 2 출력 단자(b) 간의 전압 차이를, 피측정체(60)로부터 발생되어 제 m 행 제 n 열 부분의 홀 효과 재료로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호로서 출력한다. 예컨대, 제 2 행의 제 1 전원 스위치(SW2a)와 제 2 행의 제 2 전원 스위치(SW2b)를 턴 온시키는 경우에, 제 5 열의 제 1 출력 단자(d)와 제 5 열의 제 2 출력 단자(b) 간의 전압 차이(즉, V5+와 V5-의 전압 차이)를, 피측정체(60)로부터 발생되어 제 2 행 제 5 열 부분의 홀 효과 재료(2212)로 입사되는 자기장의 세기에 대응되는 자기장 감지 신호로서 출력한다.
- <43> 도 4j에 도시된 자기 저항 센서 어레이는 M 행 N 열로 배치되는 자기 저항 센서들, 전원 전압(Vcc)을 전달하는 스위치들(SW1c ~ SW4c, SW1d ~ SW4d) 및 접지 전압(Vg)에 접속되는 접지 저항들(Rg)을 구비한다.
- <44> 도 4j에서, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 1 단자(b)는 제 m 행 제 n-1 열에 배치되는 자기 저항 센서의 제 2 단자(d)에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 2 단자(d)는 제 m 행 제 n+1 열에 배치되는 자기 저항 센서의 제 1 단자(b)에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자(a)는 제 m-1 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자(c)에 접속되고, 제 m 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자(c)는 제 m+1 행 제 n 열에 배치되는 자기 저항 센서의 제 3 단자(a)에 접속되고, 제 m 행 제 N 열에 배치되는 자기 저항 센서의 제 2 단자(d)는 접지 저항(Rg)을 통하여 접지 전압(Vg)에 접속되며, 제 M 행 제 n 열에 배치되는 자기 저항 센서의 제 4 단자(c)는 접지 저항(Rg)을 통하여 접지 전압(Vg)에 접속된다.
- <45> 예컨대, 피측정체(60)로부터 발생되어 제 3 행 제 3 열에 배치되는 자기 저항 센서(2711)로 입사되는 자기장의 세기를 감지하기 위해서, 제 3 행 제 1 열에 배치되는 자기 저항 센서(2709)의 제 1 단자(b)에 전원 전압(Vcc)을 인가하여 제 3 행 제 4 열에 배치되는 자기 저항 센서(2712)의 제 2 단자(d)의 전압(V3a)을 측정하고, 제 1 행 제 3 열에 배치되는 자기 저항 센서(2703)의 제 3 단자(a)에 전원 전압(Vcc)을 인가하여 제 4 행 제 3 열에 배치되는 자기 저항 센서(2715)의 제 4 단자(c)의 전압(V3b)을 측정한다. 측정된 전압 V3a 및 측정된 전압 V3b에 기초하여 자기 저항 센서 2711로 입사되는 자기장의 세기를 계산할 수 있다.
- <46> 도 5는 도 2에서의 신호 처리부(30)를 자세하게 설명하는 도면이다. 도 5에는 자전 변환부(20), 신호 처리부(30) 및 신호 변환부(40)가 도시되어 있다.
- <47> 신호 처리부(30)는, 자전 변환부(20)로부터 출력되는 자기장 감지 신호(V+, V-)를 필터링 및 증폭하고, 필터링 및 증폭된 신호의 진폭에 대응되는 신호를 출력한다. 도 5에 도시된 신호 처리부(30)는 고역 통과 필터(301a, 301b), 차동 증폭기(350) 및 평활 회로(370)를 구비한다. 도 5에 도시된 바와 달리, 신호 처리부(30) 내에서,

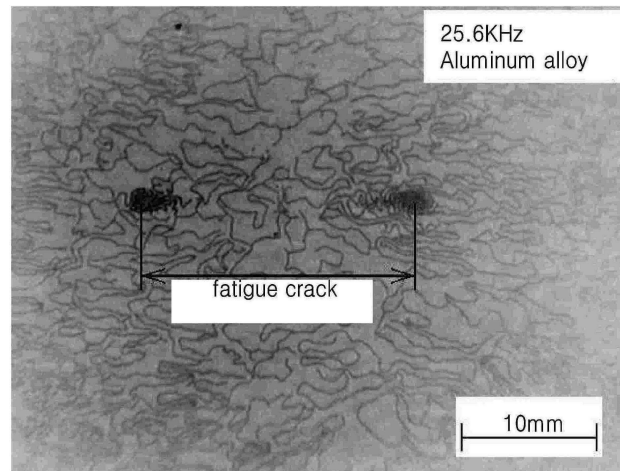
고역 통과 필터(301a, 301b)와 차동 증폭기(350)의 배치 순서가 바뀔 수도 있다.

- <48> 도 2에서 설명하였듯이, 피측정체(60)에 선 전류 또는 면 전류(123)가 인가되면, 결함(601)의 존재로 인한 교류 자기장(180a, 180b)과 강자성체(650)의 존재로 인한 직류 자기장(190)이 함께 발생한다. 자전 변환부(20)가 출력하는 자기장 감지 신호($V+$, $V-$)에는 결함(601)의 존재로 인한 교류 자기장(180a, 180b) 성분과 강자성체(650)의 존재로 인한 직류 자기장(190) 성분이 혼재되어 있다. 고역 통과 필터(301a, 301b)는 자기장 감지 신호($V+$, $V-$)에서 강자성체(650)의 존재로 인한 직류 자기장(190) 성분을 제거한다. 직류 자기장(190) 성분이 제거된 신호는 차동 증폭기(350)에 의해서 차동 증폭된다. 평활 회로(370)는 차동 증폭된 신호의 진폭에 대응하는 신호를 출력한다. 차동 증폭된 신호의 진폭에 대응하는 신호를 출력하기 위해서, 제곱 평균근(Root Mean Square) 회로, 록-인-앰프(Lock-In-Amplifier) 또는 최대치 검출 회로가 평활 회로(370)로서 사용될 수 있다. 특히, 록-인-앰프(Lock-In-Amplifier)가 평활 회로(370)로서 사용되는 경우에, 록-인-앰프(Lock-In-Amplifier)는 도 3a에 도시된 주파수 발생기(111)로부터 출력되는 동기 신호를 입력받을 수 있다.
- <49> 한편, 본 발명에서 신호 처리부(30)는, 상자성체인 피측정체(60)에 국부적으로 혼재된 강자성체의 존재를 파악하기 위해서, 결함(601)의 존재로 인한 교류 자기장(180a, 180b) 성분을 제거하고 강자성체(650)의 존재로 인한 직류 자기장(190) 성분대응되는 진폭 신호를 출력할 수도 있다. 이 경우에는 고역 통과 필터(301a, 301b) 대신에 저역 통과 필터를 사용한다. 이와 같이, 신호 처리부(30)에 구비되는 필터의 종류를 적절히 선택하면, 피측정체(60)에 존재하는 결함(601)을 파악할 수도 있고 피측정체(60)에 혼재된 강자성체를 파악할 수도 있다. 고역 통과 필터, 저역 통과 필터 또는 대역 통과 필터를 적절히 선택하여, 결함(601)의 존재로 인한 교류 자기장(180a, 180b) 성분 또는 강자성체(650)의 존재로 인한 직류 자기장(190) 성분을 선택적으로 추출할 수 있다.
- <50> 도 2에서 신호 변환부(40)는 신호 처리부(30)의 출력 신호를 디지털 신호로 변환한다. 신호 변환부(40)는 자전 변환부(20)에 구비되는 자기 센서의 수와 동일하거나 적은 수의 AD 변환기를 구비할 수 있다. 신호 변환부(40)가 자전 변환부(20)에 구비되는 자기 센서의 수보다 적은 수의 AD 변환기를 구비하는 경우에는 멀티플렉서를 사용할 수 있다.
- <51> 도 2에서 데이터 처리부(50)는 신호 변환부(40)의 출력 신호에 기초하여 피측정체(60)로부터 발생하는 자기장의 세기 분포를 정량적으로 수치화한다. 예컨대, 데이터 처리부(50)는, 피측정체(60)의 각 위치에서 발생하는 자기장의 진폭, 진폭의 면 전류 방향에 대한 미분치(dB/dx), 진폭의 면 전류 수직 방향에 대한 미분치(dB/dy) 및 진폭의 면 전류 수평 수직 방향에 대한 미분치($dB^2/dxdy$)를 계산하고, 그 계산된 값을 수치화한다. 이와 같은 수치화에 의해서 피측정체(60)에 존재하는 결함을 정량적으로 분석할 수 있다. 즉, 피측정체(60)에 존재하는 결함의 위치, 결함의 방향, 결함의 형상, 결함의 크기 등을 정량적으로 분석할 수 있다.
- <52> 도 6은 본 발명에 따른 결함 탐상 장치를 사용하여 강자성체와 상자성체가 혼재된 피측정체의 표면 결함을 탐상한 결과를 예시한다. 도 6에서 탐상된 피측정체는 도 1b에서 탐상된 피측정체와 동일하다.
- <53> 도 6의 (a)에서 평면 좌표는 피측정체의 표면 방향 위치를 나타내며, 수직 좌표는 각 위치에서의 교류 자기장의 진폭(B)을 나타낸다. 도 6의 (b)는 진폭(B)의 면 전류 방향에 대한 미분치(dB/dx)를 나타내고, 도 6의 (c)는 진폭(B)의 면 전류 수직 방향에 대한 미분치(dB/dy)를 나타내며, 도 6의 (d)는 진폭의 면 전류 수평 수직 방향에 대한 미분치($dB^2/dxdy$)를 나타낸다.
- <54> 도 6에서 원형(5001, 5002, 5101, 5102, 5201, 5202, 5301, 5302)은 결함의 선단 위치를 나타내며, 두 원형 간의 거리(6001)는 결함의 길이에 대응된다. 또한, 각 원형의 지름(6002)은 결함의 폭에 대응되고, 최대치의 평균(6003)은 결함의 깊이에 대응된다.
- <55> 도 7은 도 6에서의 탐상 결과를 정량적으로 분석한 도면이다.
- <56> 도 7에 도시된 바와 같이, 도 6에서 두 원형 간의 거리(6001), 각 원형의 지름(6002) 및 최대치의 평균(6003)에 기초하여 결함의 실제 크기를 정량적으로 분석한다.
- <57> 도 7의 (a)에서 보듯이, 진폭(B)의 면 전류 방향에 대한 미분치(dB/dx)의 평균 지름(Average diameter)으로부터 결함의 깊이(Crack depth)를 알 수 있다. 도 7의 (b)에서 보듯이, 두 원형 간의 거리(Center Distance)로부터 결함의 길이(Length of Crack)를 알 수 있다. 도 7의 (c)에서 보듯이, 진폭(B)의 면 전류 방향에 대한 미분치(dB/dx)의 최대 지름(Maximum diameter)으로부터 결함의 폭(Crack width)을 알 수 있다. 도 7의 (d)에서 보듯이, 진폭(B)의 면 전류 방향에 대한 미분치(dB/dx)의 최대치의 평균(Average of Max)으로부터 결함의 체적(Crack Volume)을 알 수 있다.

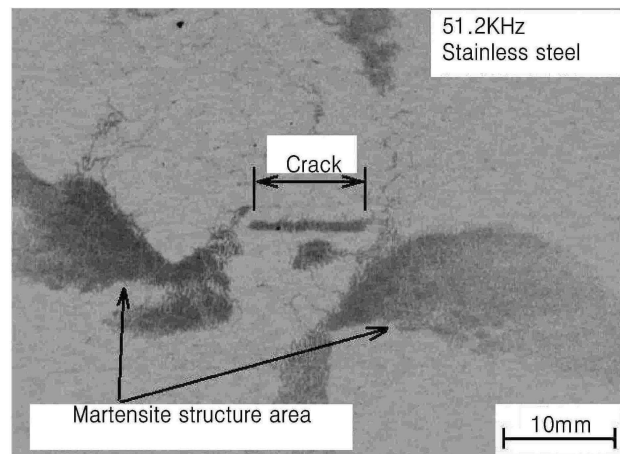
- <58> 도 8a는 본 발명에 따른 결함 탐상 장치를 사용하여 상자성체 구조물(알루미늄 합금)의 표면 결함을 탐상한 결과를 예시한다. 도 8b는 본 발명에 따른 결함 탐상 장치를 사용하여 강자성체 구조물(탄소강)의 표면 결함을 탐상한 결과를 예시한다.
- <59> 이와 같이 본 발명에 따른 결함 탐상 장치는, 도 6에 도시된 바와 같이 강자성체와 상자성체가 혼재된 피측정체의 결함을 탐상할 수 있을 뿐만 아니라, 도 8a에 도시된 바와 같이 상자성체 구조물의 결함을 탐상할 수도 있고, 도 8b에 도시된 바와 같이 강자성체 구조물의 결함을 탐상할 수도 있다.
- <60> 이상에서는 도면에 도시된 구체적인 실시예를 참고하여 본 발명을 설명하였으나 이는 예시적인 것에 불과하다. 본 발명이 속하는 기술 분야에서 통상의 기술을 가진 자는 그로부터 다양한 수정 및 변형이 가능하다는 점을 알 것이다. 따라서, 본 발명의 보호 범위는 후술하는 특허청구범위에 의하여 해석되어야 하고, 그와 동등 및 균등한 범위 내에 있는 모든 기술적 사상은 본 발명의 보호 범위에 포함되는 것으로 해석되어야 할 것이다.
- 도면의 간단한 설명**
- <61> 도 1a는 자기 광학 와전류 탐상기(MOI)를 사용하여 상자성체(paramagnetic substance)인 알루미늄 합금(Aluminum alloy) 판재에 존재하는 표면 피로 균열(crack)을 탐상한 결과를 예시한다.
- <62> 도 1b는 자기 광학 와전류 탐상기(MOI)를 사용하여 강자성체(ferromagnetic substance)와 상자성체가 혼재된 오스테나이트(austenite) 스테인레스강(Stainless steel)의 표면 결함을 탐상한 결과를 예시한다.
- <63> 도 2는 본 발명의 실시예에 따라 강자성체 구조물, 상자성체 구조물, 강자성체와 상자성체가 혼재된 구조물의 결함을 탐상하는 장치를 설명하는 도면이다.
- <64> 도 3a는 도 2에서의 유도 전류 인가부(10)를 자세하게 설명하는 도면이다.
- <65> 도 3b는 도체판들(133a, 133b)의 배치를 설명하는 도면이다.
- <66> 도 3c는 1 차 코일(131), 코어(132) 및 도체판(133)의 결합 구조를 예시하는 도면이다.
- <67> 도 4a는 홀 센서를 나타내는 도면이고, 도 4b 내지 도 4i는 홀 센서 어레이를 예시하는 도면이고, 도 4j는 자기 저항 센서 어레이를 예시하는 도면이다.
- <68> 도 5는 도 2에서의 신호 처리부(30)를 자세하게 설명하는 도면이다.
- <69> 도 6은 본 발명에 따른 결함 탐상 장치를 사용하여 강자성체와 상자성체가 혼재된 피측정체의 표면 결함을 탐상한 결과를 예시한다.
- <70> 도 7은 도 6에서의 탐상 결과를 정량적으로 분석한 도면이다.
- <71> 도 8a는 본 발명에 따른 결함 탐상 장치를 사용하여 상자성체 구조물(알루미늄 합금)의 표면 결함을 탐상한 결과를 예시한다.
- <72> 도 8b는 본 발명에 따른 결함 탐상 장치를 사용하여 강자성체 구조물(탄소강)의 표면 결함을 탐상한 결과를 예시한다.

도면

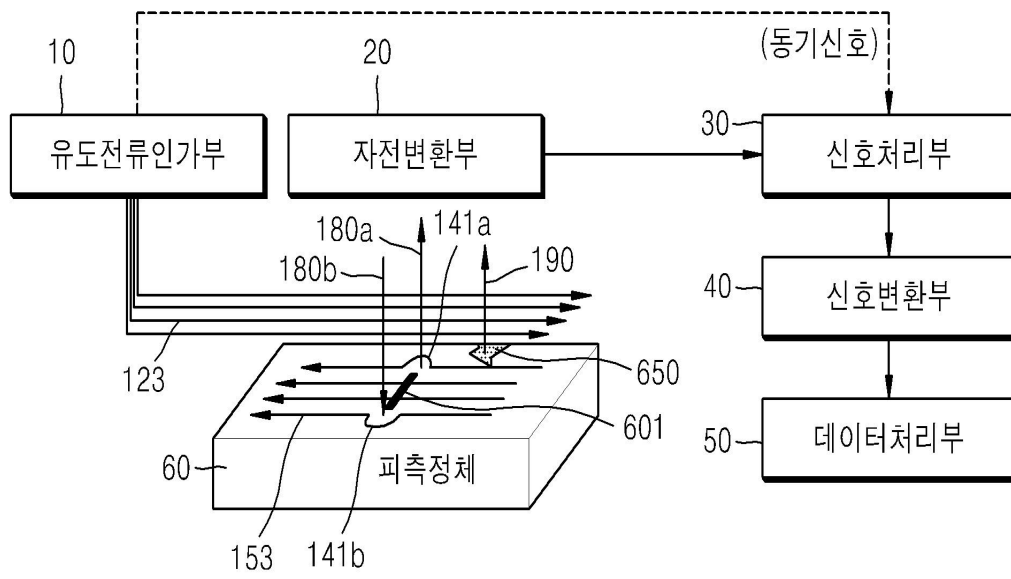
도면1a



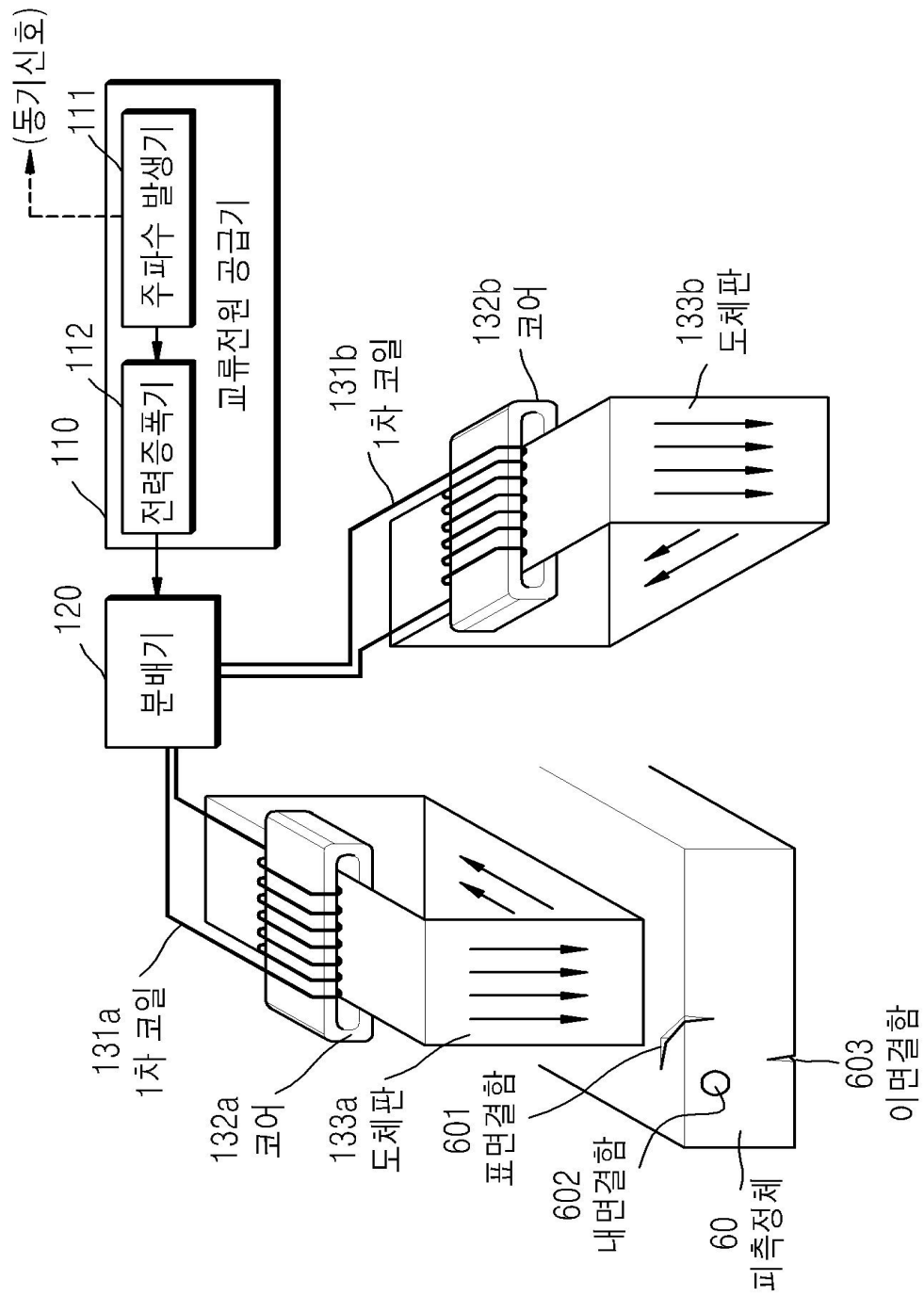
도면1b



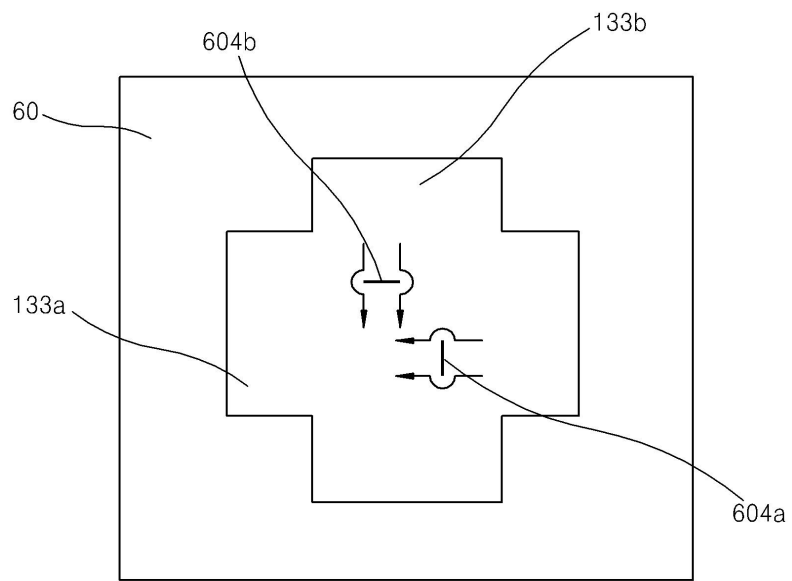
도면2



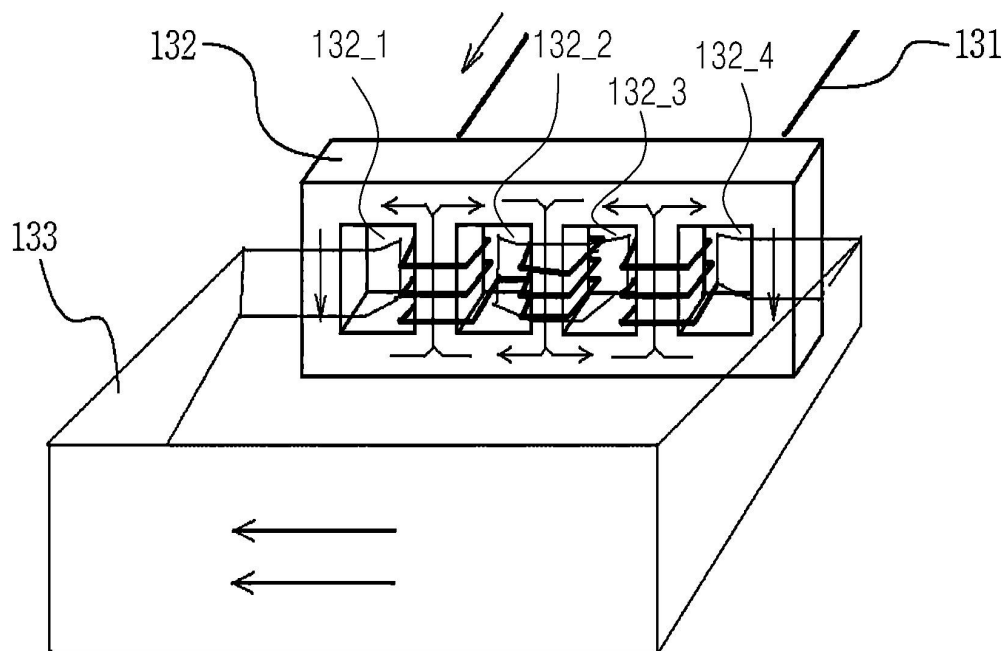
도면3a



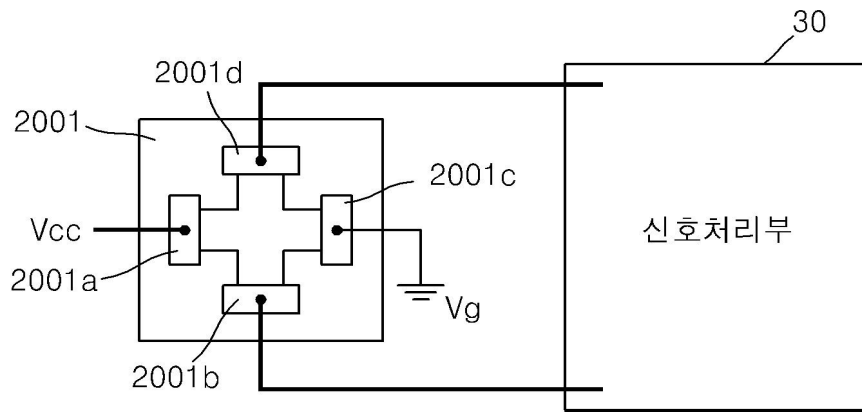
도면3b



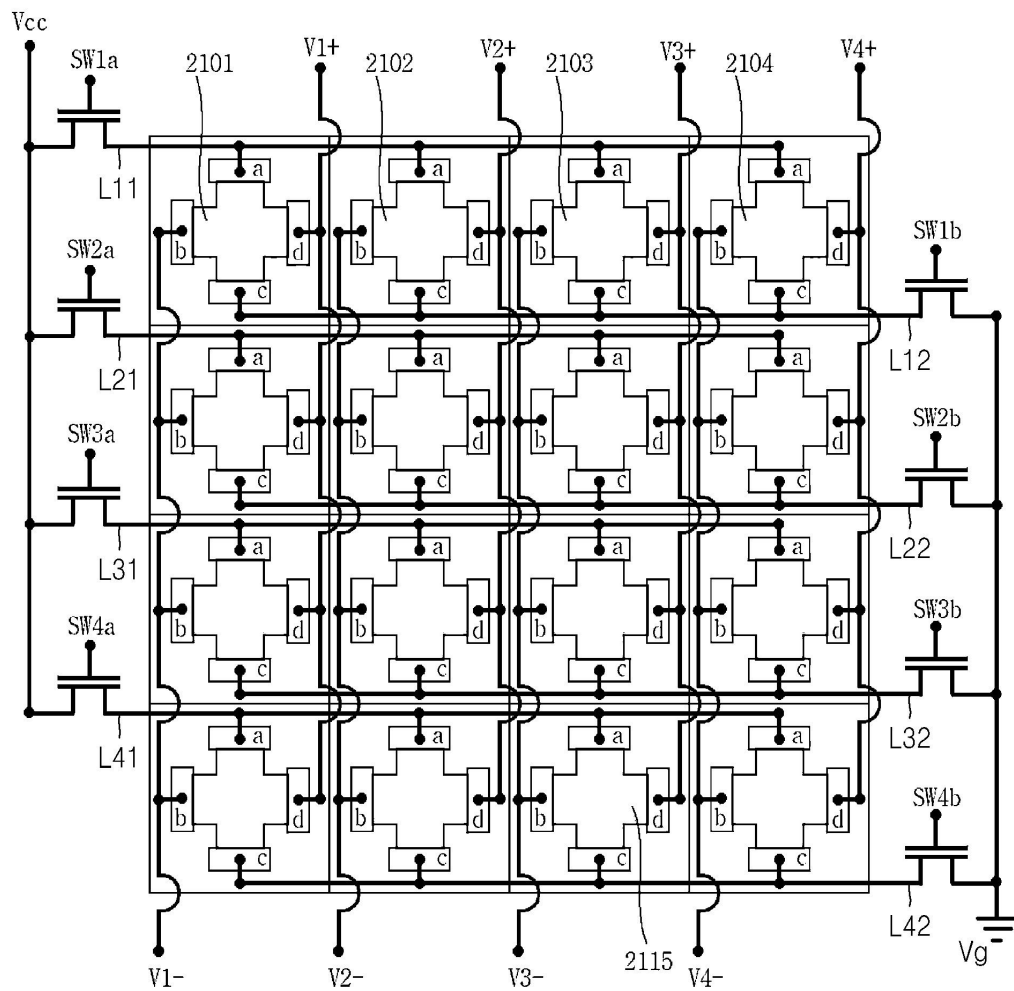
도면3c



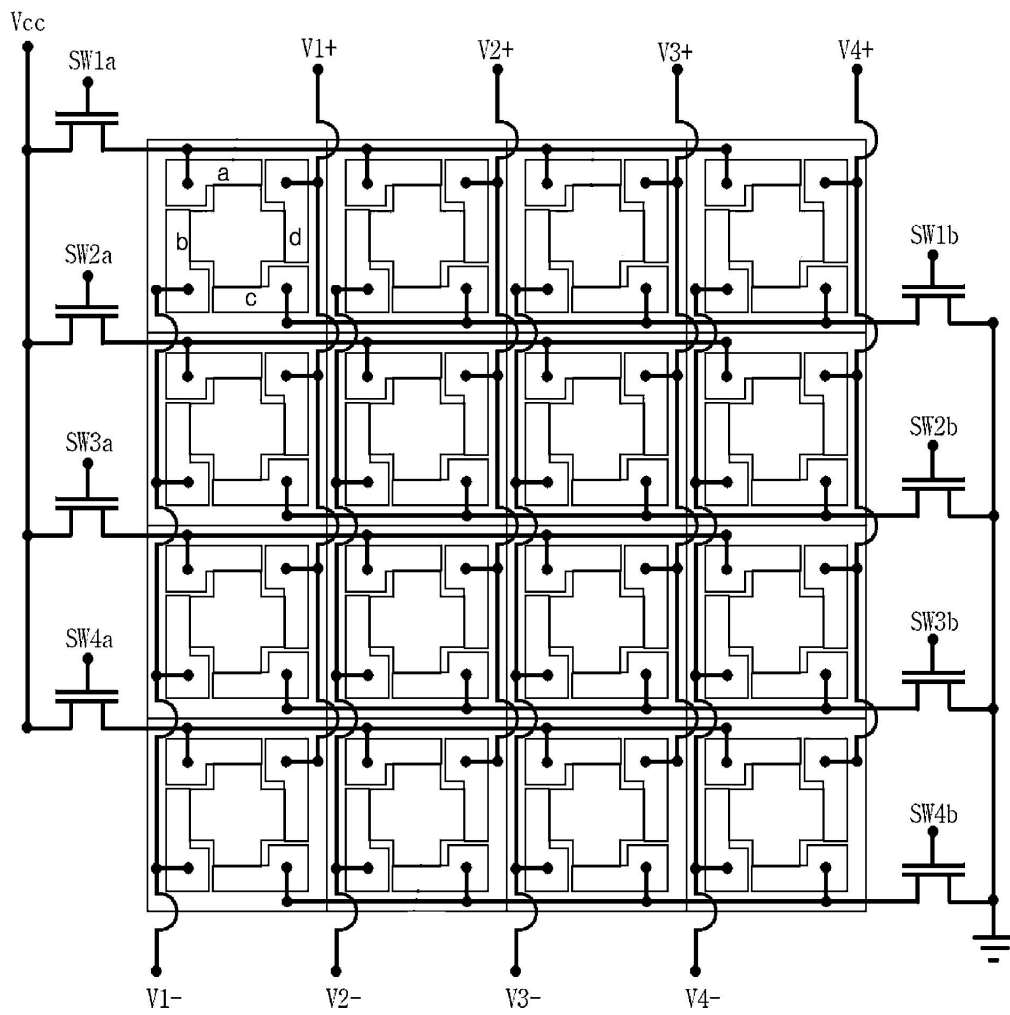
도면4a



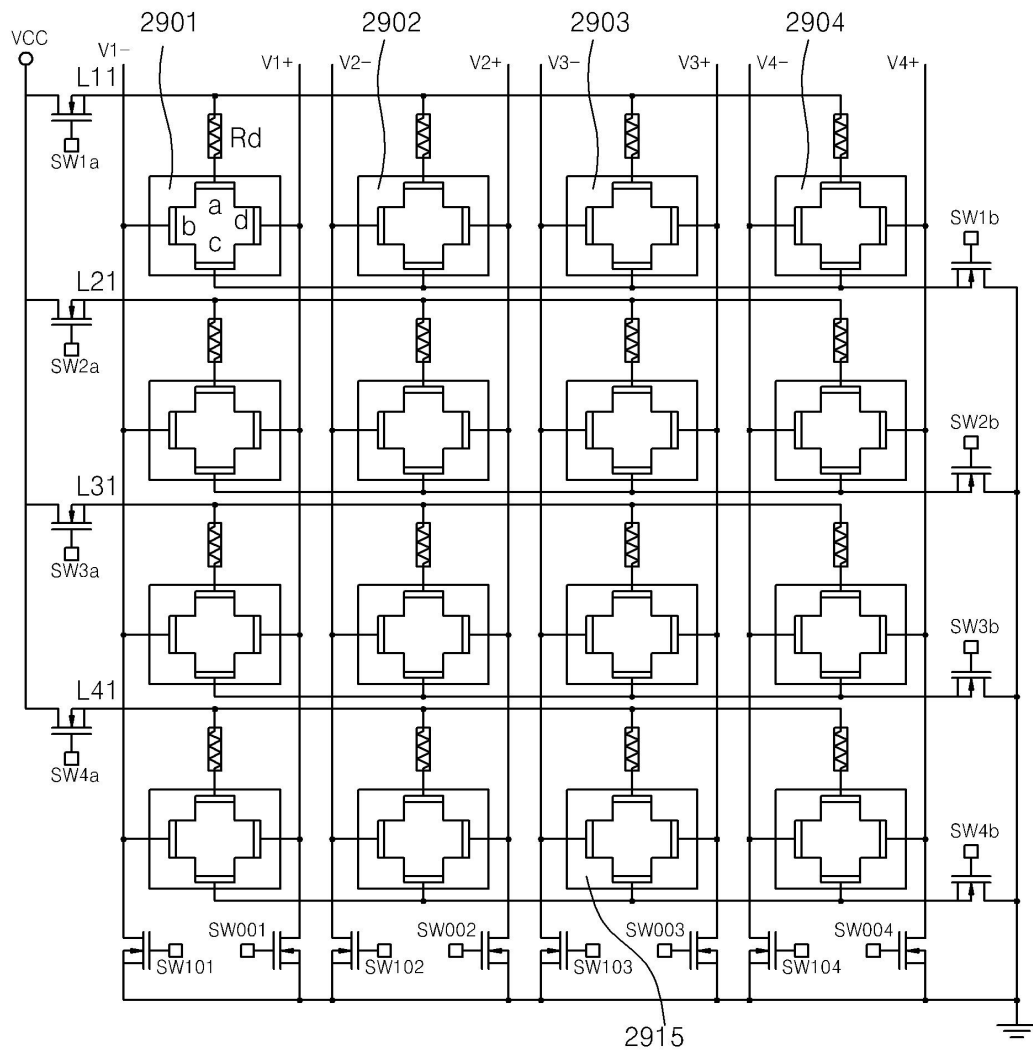
도면4b



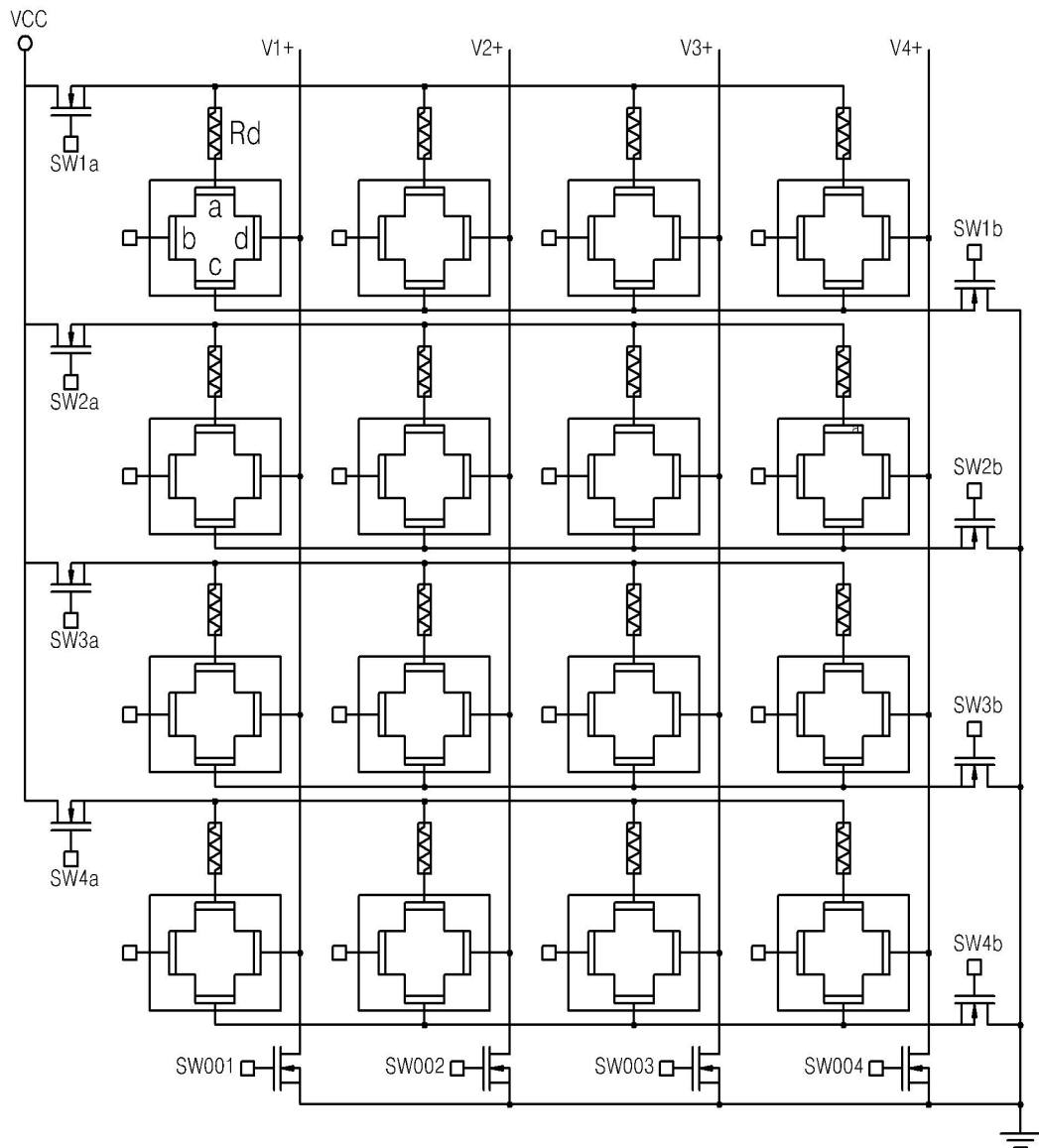
도면4c



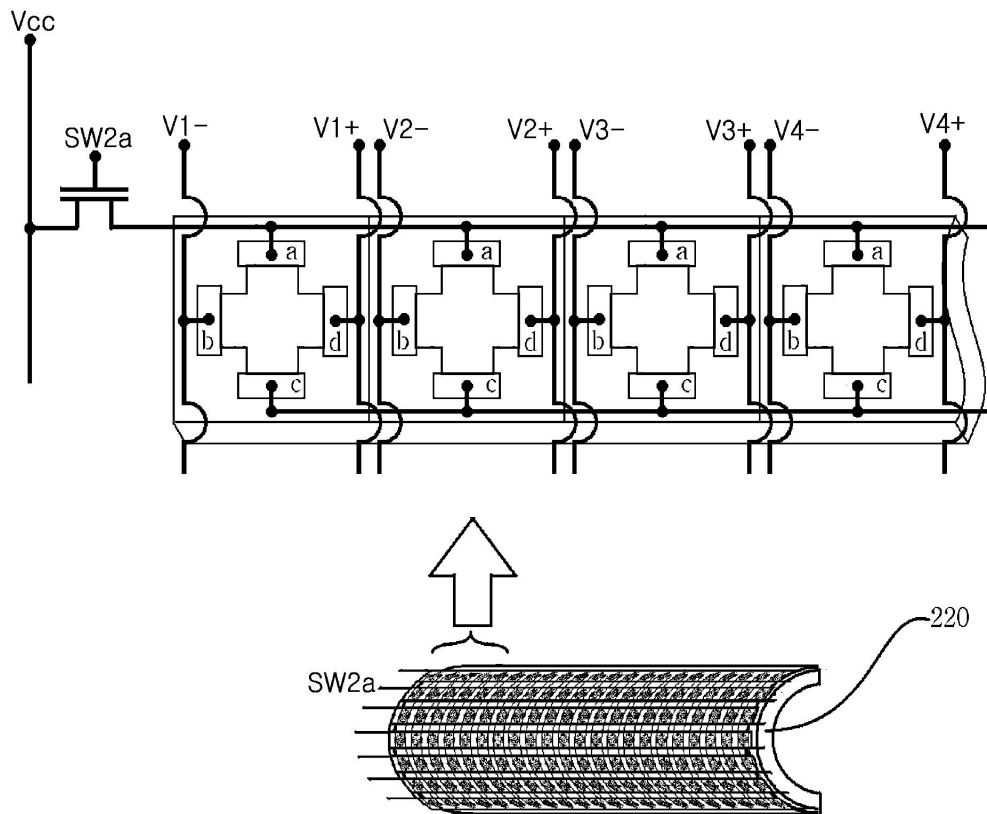
도면4d



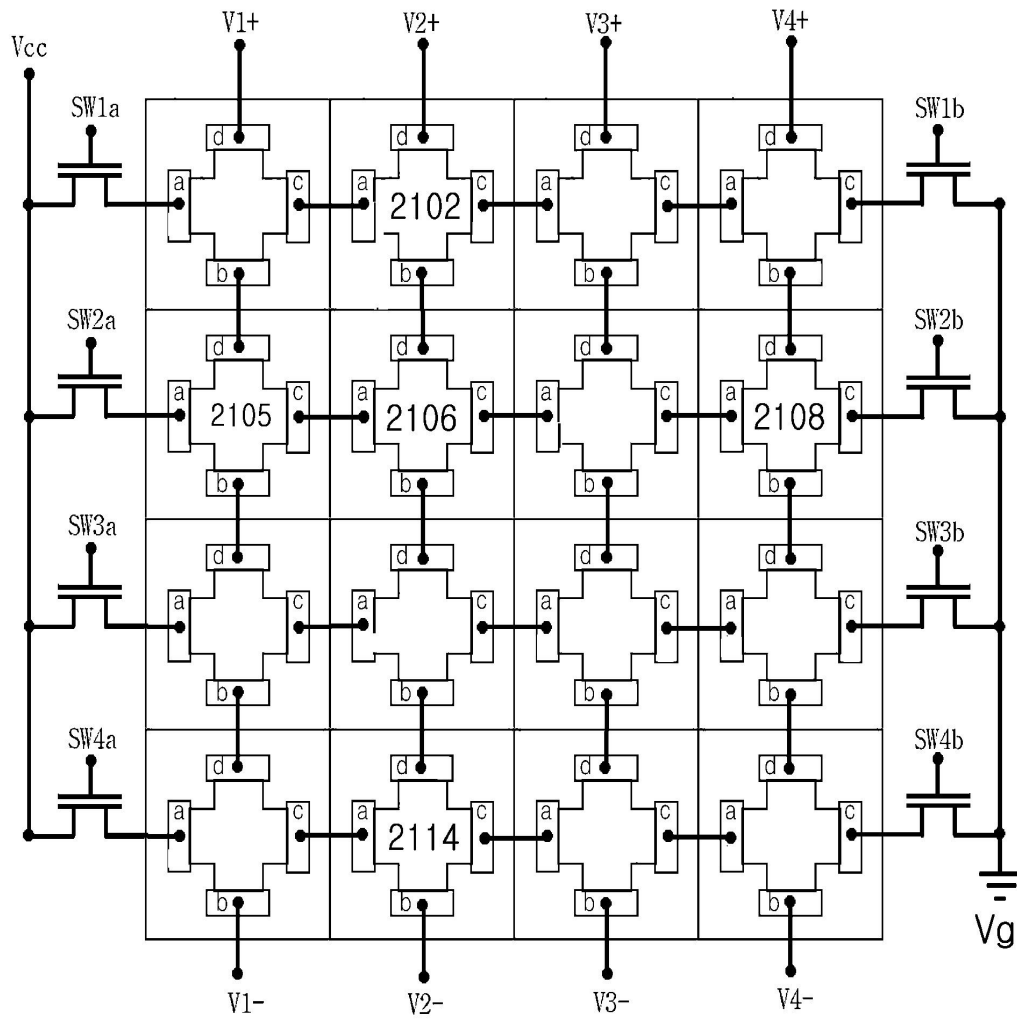
도면4e



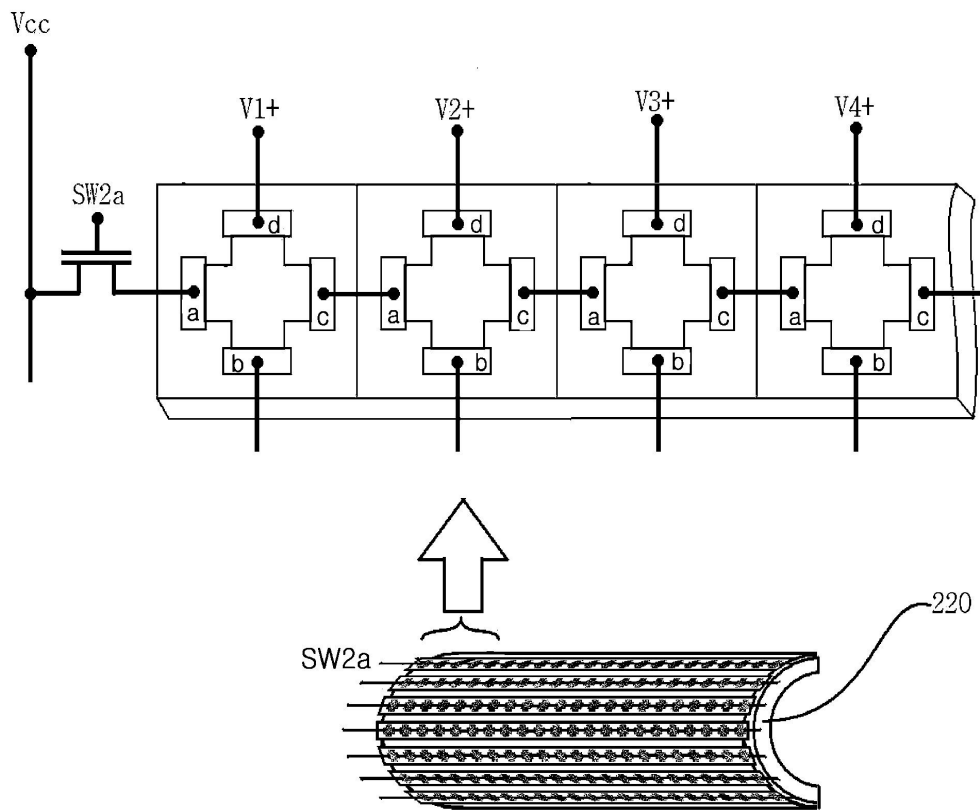
도면4f



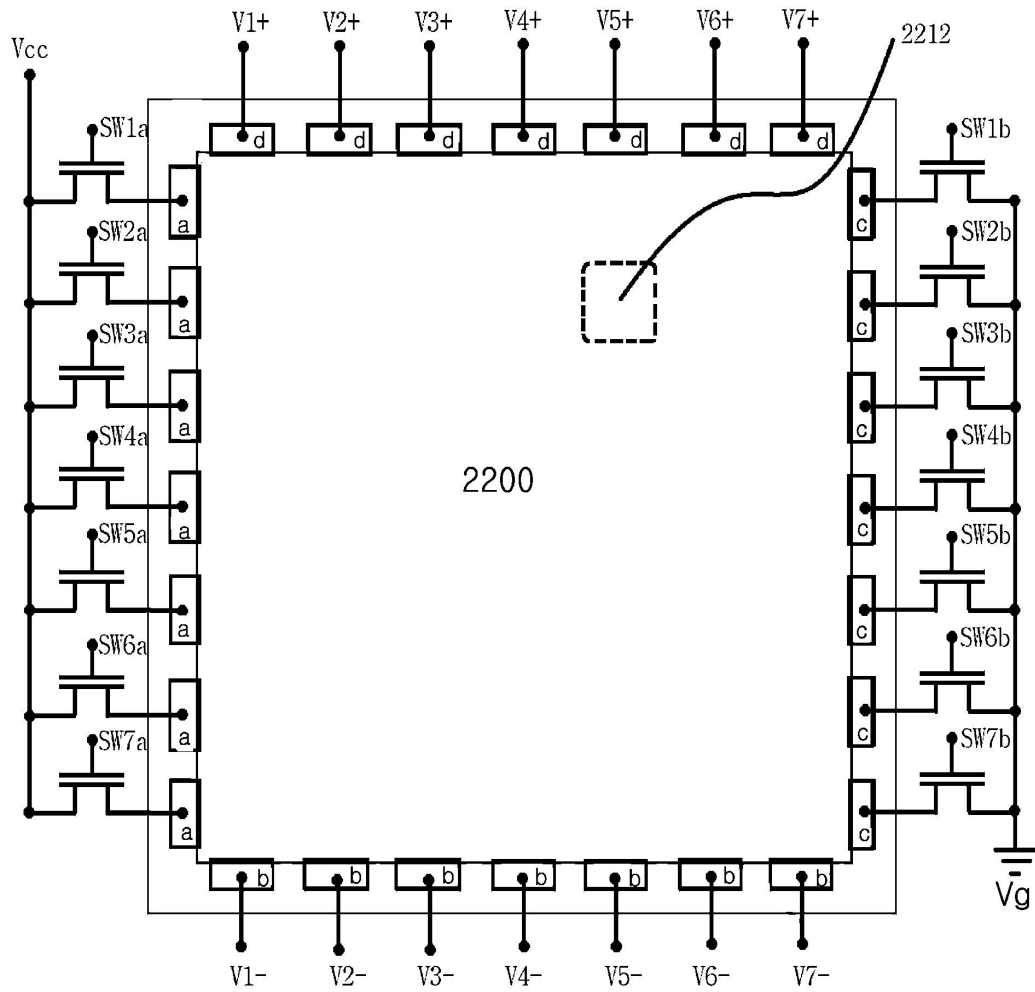
도면4g



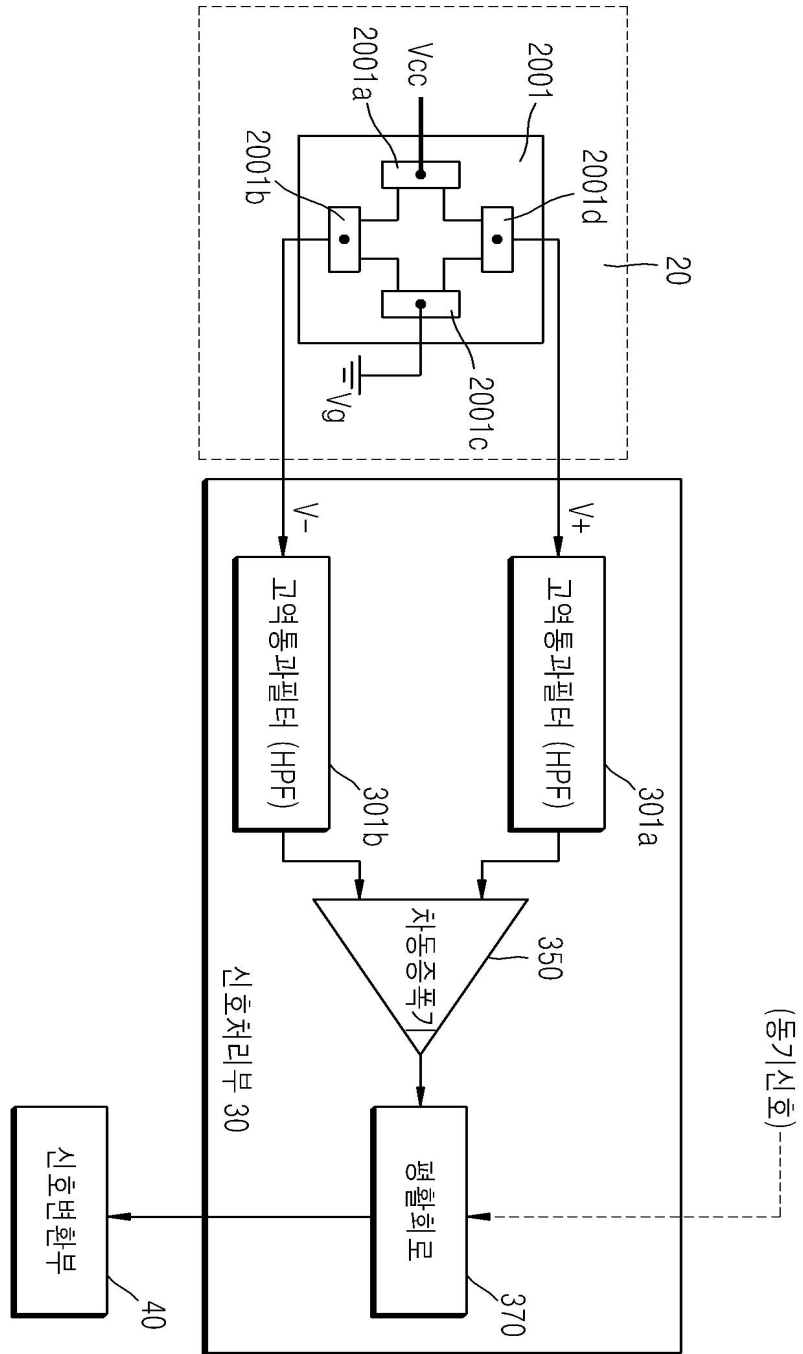
도면4h



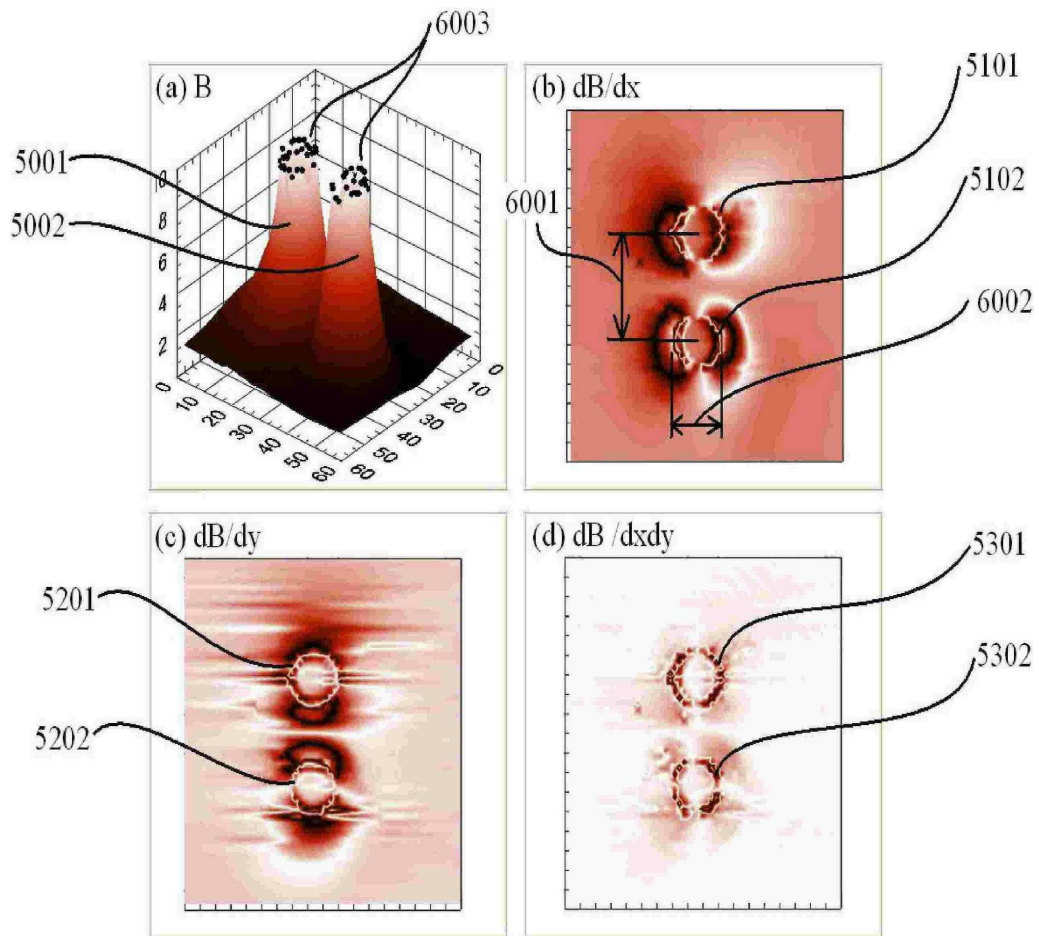
도면4i



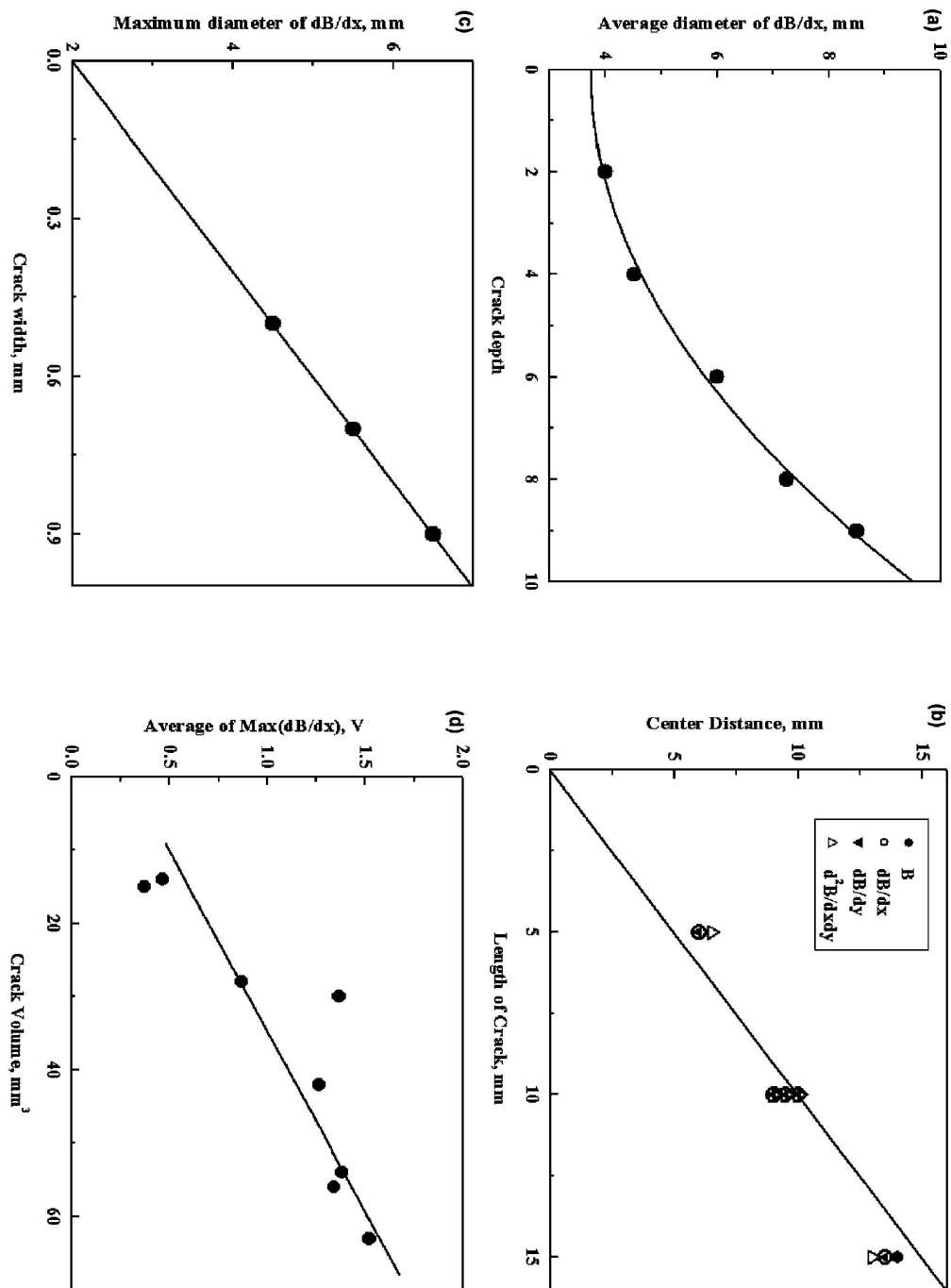
도면5



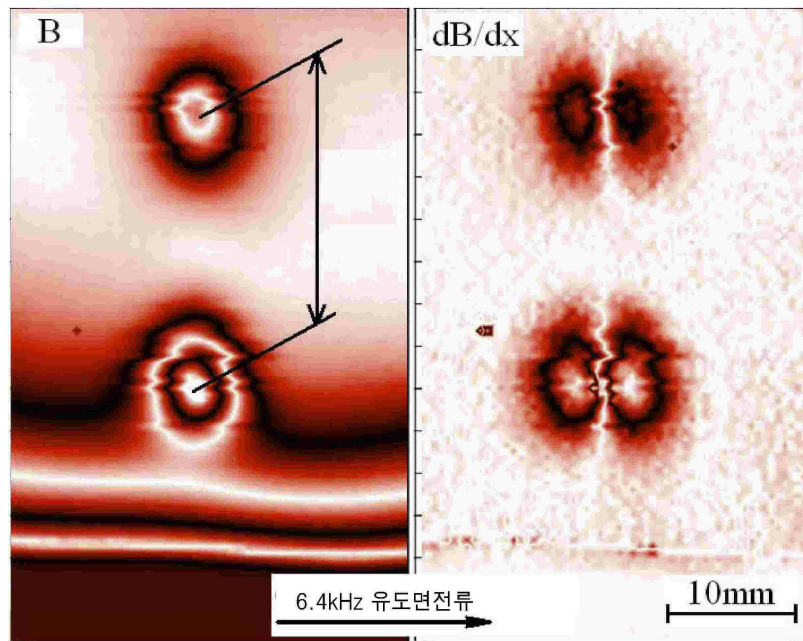
도면6



도면7



도면8a



도면8b

