



Patent dodatkowy
do patentu nr _____

Zgłoszono: 80 03 28 (P. 223 109)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 82 07 19

Opis patentowy opublikowano: 1987 10 15

Int. Cl⁸

G01R 21/00
H04J 13/00

Twórca wynalazku: Jerzy Miłek

Uprawniony z patentu: Instytut Łączności, Warszawa (Polska)

Sposób i układ do wyznaczania mocy i wartości średniej sygnału transmitowanego w wielokrotnych systemach czasowych PCM

1

Dziedzina techniki. Przedmiotem wynalazku jest sposób i układ do wyznaczania mocy i wartości średniej sygnału transmitowanego w wielokrotnych systemach czasowych PCM (modulacja impulsowo-kodowa). Wynalazek znajduje zastosowanie w technice pomiarowej kanałów cyfrowych, a zwłaszcza w elektronicznych centralach telefonicznych, w których komutowane sygnały występują wyłącznie w postaci zakodowanej jako sygnały cyfrowe.

Stan techniki. Znany dotychczas sposób wyznaczania parametrów kanałów cyfrowych PCM polega na przeprowadzeniu pomiarów mocy i wartości skutecznej sygnału analogowego, przetworzonego z sygnału cyfrowego za pomocą detektora z układem rekonstrukcji tego sygnału. I tak, znany jest z katalogu firmy Telect-TA-Airtronix przyrząd PCM Terminal Test Set typu TE 80, w którym sygnał wejściowy z kodu liniowego HDB3 jest przetworzony w transkoderze odbiorczym na kod binarny. Wyjściowy sygnał binarny jest skierowany do układu fazowania ramki i wydzielania pożądanej szczeliny czasowej, a następnie, po ekspansji cyfrowej w ekspandorze i odpowiedniej regulacji poziomu sygnału cyfrowego w tłumiku cyfrowym, wprowadza się go na wejście przetwornika cyfrowo-analogowego. Wyjściowy sygnał analogowy z przetwornika przepuszcza się przez filtr górnoprzepustowy, wzmacnia, filtruje się, a następnie wprowadza się na układ całkujący, w którym wyznacza się wartość skuteczną tego sygnału.

2

Wyjście układu całkującego jest połączone z przetwornikiem analogowo-cyfrowym z wyświetlaczem optycznym, który przedstawia wynik pomiaru w postaci cyfrowej.

5 Cyfrowo-analogowe metody badania kanałów cyfrowych są kłopotliwe w realizacji, gdyż stosowane układy wprowadzają zniekształcenia, a operując na wielkościach analogowych są bardziej zawodne od układów cyfrowych. Ponieważ są one podatne na zmiany napięć zasilających, warunki klimatyczne itp., dlatego też muszą być cechowane przed rozpoczęciem pomiaru.

10 **Istota wynalazku.** Istota sposobu według wynalazku polega na tym, że moc i wartość średnia sygnału przesyłanego jest wyznaczana metodami numerycznymi na podstawie analizy sygnału przedstawionego w kodzie cyfrowym PCM bez jego dekodowania. Określenie mocy sygnału w kodzie cyfrowym dokonuje się przez obliczenie średniej arytmetycznej kwadratów wartości kolejnych próbek a_i wyrażonych w postaci słów kodowych. W celu uzyskania dużej dokładności pomiaru, liczba n zliczonych próbek pomiaru powinna być taka, aby czas uśredniania był wielokrotnie większy od okresu sygnału reprezentowanego przez próbki. 25 Moc $\overline{a^2}$ mierzonego sygnału można określić z zależności.

$$\overline{a^2} = \frac{1}{n} \sum_{i=1}^n a_i^2$$

30

gdzie działanie $a_i^2 = a_i \cdot a_i$, sumowanie i dzielenie przez n są wykonywane numerycznie.

W niektórych przypadkach w czasie procesu próbkowania i kodowania wartość próbki sygnału ulega zmianie na skutek pojawienia się składowej stałej, której wielkość powinna być mała i kontrolowana. Można ją wyznaczyć jako średnią arytmetyczną z wartości próbek b_i ze składową stałą zliczaną z n kolejnych próbek:

$$\bar{b} = \frac{1}{n} \sum_{i=1}^n b_i$$

W przypadku występowania składowej stałej $b \neq 0$, obliczana moc $\bar{a}^2$ jest obciążona błędem, ponieważ próbki $b_i = a_i + b$ zawierają składową b nie należącą do próbek a_i właściwego sygnału mierzonego. W tym przypadku moc $\bar{a}_i^2$ mierzonego sygnału można wyznaczyć na podstawie zależności:

$$\begin{aligned} \frac{1}{n} \sum_{i=1}^n b_i^2 &= \frac{1}{n} \sum_{i=1}^n (a_i + \bar{b})^2 = \frac{1}{n} \sum_{i=1}^n [a_i^2 + 2a_i\bar{b} + (\bar{b})^2] = \\ &= \frac{1}{n} \sum_{i=1}^n a_i^2 + \frac{2}{n} \bar{b} \sum_{i=1}^n a_i + (\bar{b})^2 \end{aligned}$$

Ponieważ składniki próbek a_i nie zawierają składowej stałej stąd:

$$\sum_{i=1}^n a_i \approx 0$$

a uwzględniając że:

$$\frac{1}{n} \sum_{i=1}^n a_i^2 = \bar{a}^2 \quad \text{ i } \quad \frac{1}{n} \sum_{i=1}^n b_i^2 = (\bar{b})^2$$

otrzymamy:

$$\bar{a}^2 = \bar{b}^2 - (\bar{b})^2$$

Tworzenie sumy kwadratów wartości próbek oraz sumy wartości próbek odbywa się w czasie pomiędzy kolejno odbieranymi próbkami. Po zakończeniu sumowania i dokonaniu podziału przez liczbę próbek uzyskuje się średnią arytmetyczną kwadratów wartości próbek oraz kwadrat średniej arytmetycznej wartości próbek. Wykonując proces odejmowania od siebie wyznaczonych poprzednio wartości $\bar{b}^2$ i $(\bar{b})^2$ otrzymujemy wartość mocy sygnału w kanale cyfrowym.

Kwadraty wartości próbek uzyskuje się przez mnożenie tych liczb po ekspansji przez siebie. Ponieważ jednak wyznaczanie iloczynów wieloelementowych liczb binarnych jest kłopotliwe i wymaga zastosowania mikroprocesorów o dużej szybkości pracy, korzystne jest wykorzystanie do tego celu pamięci stałej zawierającej kwadraty wartości wszystkich 128 próbek. Wpisane do pamięci kwadraty wartości są wyznaczone dla próbek po ekspansji, a ich odczyt odbywa się na podstawie adresu zawartego w sygnale cyfrowym przed ekspansją.

Istota układu według wynalazku polega na tym, że układ do wyznaczania parametrów próbek sygnału cyfrowego posiada trzy wejścia dla bitów określających badaną próbkę. Każde z tych wejść jest połączone z jednym z wyjść pamięci wartości próbki poddanej kompresji. Pierwsze z nich sta-

nowi czterobitowe wejście dla bitów określających wartość próbki w segmencie charakterystyki kompresji, drugie jest trzybitowym wejściem dla bitów określających numer segmentu charakterystyki kompresji, a trzecie jest jednobitowym wejściem dla bitów określających znak próbki.

Ponadto układ zawiera dodatkowe wejście impulsów zegarowych określających pozycję bitów w słowie kodowym, które jest sterowane z układu fazowania ramki i wydzielania kanału cyfrowego, a każdy z podzespołów funkcjonalnych układu do wyznaczania parametrów próbek jest sterowany z układu sterującego. Wyznaczanie kwadratów wartości próbek odbywa się przez mnożenie liczb binarnych, reprezentujących te wartości, przez siebie.

Trzy wejścia dla bitów określających badaną próbkę oraz dodatkowe wejście impulsów zegarowych sterują ekspanderem cyfrowym, który poprzez zespół filtrów cyfrowych jest połączony z układem do obliczania średniej arytmetycznej wartości próbek. W układzie tym wartości kolejnych próbek są sumowane, a po n próbkach jest wyznaczana ich wartość średnia, która następnie jest przekazywana na jedno z wejść sumatora algebraicznego.

Wyjście zespołu filtru steruje również układem do obliczania kwadratów wartości próbek, w którym następuje mnożenie i -tej próbki b_i przez siebie. Kolejne sekwencje binarne kwadratów próbek b_i^2 są przekazywane na wejście układu do obliczania średniej arytmetycznej kwadratów wartości próbek. W układzie tym kolejne wartości są sumowane, wyznacza się ich średnią arytmetyczną, która jest następnie przekazywana na drugie wejście sumatora algebraicznego.

Odmiana układu do wyznaczania parametrów próbek sygnału cyfrowego posiada pamięć kwadratów wartości próbek, zawierającą 128 wartości binarnych kwadratów dla 128 różnych co do wartości bezwzględnych próbek sygnału z kompresją. Pamięć ta ma dwa wejścia: pierwsze czterobitowe dla bitów określających wartości próbki w segmencie oraz drugie, trzybitowe dla bitów określających numer segmentu charakterystyki kompresji.

Odczyt z pamięci kwadratów wartości próbek jest dokonywany na podstawie elementów x_1, x_2, x_3, x_4 oraz A_1, A_2, A_3 sygnału cyfrowego przesyłanych z pamięci wartości próbki poddanej kompresji. Odczytane kwadraty wartości są przekazywane do układu obliczania średniej arytmetycznej kwadratów wartości próbek, a uzyskany wynik jest wprowadzony do jednego z wejść sumatora algebraicznego.

Obliczanie średniej arytmetycznej wartości próbek sygnału cyfrowego odbywa się w układzie zawierającym ekspander cyfrowy o trzech wejściach, z których każde jest przeznaczone dla jednej z trzech grup elementów sygnału cyfrowego. Wyjście ekspandera steruje układem do obliczania średniej arytmetycznej wartości próbek, a uzyskany w nim wynik jest przekazywany do drugiego wejścia sumatora algebraicznego.

Ekspander cyfrowy zawiera dodatkowe wejście dla impulsów zegarowych określających pozycję

bitu w słowie kodowym, a układ do obliczania średniej arytmetycznej wartości próbek posiada wejście połączone z układem, który steruje cyklem obliczeniowym.

Inna odmiana układu do wyznaczania parametrów próbek sygnału cyfrowego posiada dwie pamięci o trzech wejściach, z których każda zawiera 16 liczb binarnych. Elementy x_1, x_2, x_3, x_4 sygnału cyfrowego określające wartość próbki w segmencie są wprowadzane do pierwszych wejść tych pamięci, a elementy A_1, A_2, A_3 sygnału cyfrowego określające numer segmentu charakterystyki kompresji są skierowane do wejścia detektora pierwszego segmentu charakterystyki kompresji. Detektor ten steruje drugimi wejściami pamięci oraz, poprzez układ określający miejsce binarne liczby — trzecimi wejściami pamięci.

Zbiór liczb binarnych pamięci drugiej wykorzystuje się do odczytu kwadratów wartości próbek pierwszego segmentu. Pamięć pierwsza zawiera liczby binarne odpowiadające kwadratowi wartości próbek drugiego segmentu charakterystyki kompresji. Na ich podstawie można wyznaczyć kwadraty wartości próbek o tej samej sekwencji x_1, x_2, x_3, x_4 występujących w pozostałych segmentach, różnią się bowiem one tylko miejscem binarnym.

Miejsce binarne określa się na podstawie elementów A_1, A_2, A_3 wiedząc, że przejście z wartości binarnej kwadratu wartości próbki w segmencie drugim do segmentu r -tego, dla określonej sekwencji x_1, x_2, x_3, x_4 wymaga przesunięcia w niej przecinka binarnego o $2(r-2)$ miejsc w prawo. Jeżeli detektor pierwszego segmentu charakterystyki kompresji, do wejścia którego są doprowadzone elementy A_1, A_2, A_3 sygnału cyfrowego, stwierdzi występowanie próbki z segmentu pierwszego, wówczas odczyt kwadratu wartości tej próbki nastąpi z pamięci drugiej na podstawie elementów x_1, x_2, x_3, x_4 . Jeżeli natomiast detektor stwierdzi, że próbka ta nie występuje w pierwszym segmencie, wówczas odczyt jest dokonany z pamięci pierwszej, a na podstawie elementów A_1, A_2, A_3 ustala się właściwe miejsce przecinka binarnego odczytywanej wartości.

Wyznaczone w ten sposób kwadraty wartości próbek są wprowadzone do układu obliczania średniej arytmetycznej kwadratów próbek, a uzyskany wynik jest przekazany do jednego z wejść sumatora algebraicznego.

Inna odmiana układu do wyznaczania parametrów próbek sygnału cyfrowego zawiera pamięć o pojemności 16 liczb binarnych, odpowiadających kwadratowi wartości próbek drugiego segmentu charakterystyki kompresji. Do jednego wejścia tej pamięci są wprowadzane elementy x_1, x_2, x_3, x_4 sygnału cyfrowego, drugie wejście jest połączone z wyjściem układu określającego miejsce binarne odczytywanej liczby. Pamięć poprzez układ przeliczający steruje układem do obliczania średniej arytmetycznej kwadratu wartości próbek.

Układ przeliczający ma dwa dodatkowe wejścia: jedno połączone jest z wyjściem detektora pierwszego segmentu charakterystyki kompresji, drugie — z układem sterującym cyklem obliczeniowym. Elementy A_1, A_2, A_3 sygnału cyfrowego są

doprowadzane na wejście detektora pierwszego segmentu, który steruje jednym z wejść układu określającego miejsce binarne odczytywanej liczby. Drugie wejście detektora jest sterowane elementami A_1, A_2, A_3 sygnału cyfrowego, a trzecie wejście — impulsami zegarowymi określającymi pozycję elementu w słowie kodowym.

Wyznaczanie kwadratów wartości próbek wszystkich segmentów charakterystyki kompresji, z wyjątkiem segmentu pierwszego, odbywa się w sposób analogiczny jak w odmianie układu zawierającego dwie pamięci. Dla określenia kwadratu wartości próbek pierwszego segmentu z pamięci odczytuje się kwadrat wartości próbki w segmencie drugim i przekazuje się ją do układu przeliczającego, który od tej wartości odejmuje liczbę binarną odpowiadającą liczbie 32^2 oraz podwojony iloczyn liczby 32 z liczbą x_1, x_2, x_3, x_4 .

Zaletą wynalazku jest eliminowanie czynności dekodowania sygnału oraz pomiarów sygnału analogowego. Detektor oraz układ do pomiaru mocy wprowadzają zniekształcenia, a operując na wielkościach analogowych są bardziej zawodne od układów cyfrowych. Zastosowanie pamięci z kwadratami wartości próbek sygnału pozwala na wielokrotne zmniejszenie szybkości pracy układu arytmetycznego i dzięki temu umożliwia stosowanie mikroprocesorów.

Objaśnienie figur rysunku. Wynalazek jest bliżej objaśniony w przykładzie wykonania przedstawionym na rysunku, na którym figura 1 przedstawia schemat blokowy urządzenia, figury 2, 3, 4 i 5 — różne warianty układu do wyznaczania parametrów próbek sygnału cyfrowego, a figura 6 — schemat ideowy układu do wyznaczania mocy i wartości sygnału w systemie PCM-30.

Przykład wykonania. W układzie przedstawionym na figurze 1 wejściowy cyfrowy sygnał zbiorczy PCM w kodzie liniowym jest wprowadzony do transkodera odbiorczego TO, w którym podlega przekodowaniu na zbiorczy sygnał binarny. Równocześnie z sygnału tego wytworzony jest sygnał zegarowy o częstotliwości 2048 kHz, który wraz z sygnałem binarnym wprowadza się do układu fazowania ramki FR i wydzielania kanału cyfrowego. Układ ten generuje ciąg impulsów zegara kanałowego, przy czym położenie impulsów jest regulowane, co pozwala na wybranie pożądanej szczeliny czasowej, w której występują sekwencje kodowe próbek. Układ fazowania ramki FR i wydzielania kanału cyfrowego podaje również sygnały zegarowe do układu sterującego US, który nadzoruje blokami funkcjonalnymi układu w czasie cyklu pomiarowego.

Za pomocą impulsów zegara kanałowego wprowadza się kolejne sekwencje kodowe badanych próbek po zanegowaniu parzystych bitów w układzie negacji NB bitu parzystego do pamięci PO wartości próbki poddanej kompresji. Z pamięci PO wychodzą zapamiętane na okres próbkowania 125 μ s następujące elementy binarne: jeden bit S określający znak próbki, trzy bity A_1, A_2, A_3 określające segment, w którym znajduje się próbka oraz cztery bity x_1, x_2, x_3, x_4 określające wartość próbki w segmencie.

Te trzy grupy elementów **X**, **A**, **S** są wprowadzane na wejścia układu **WP** do wyznaczania parametrów próbek, do którego dodatkowo jest wprowadzony z wyjścia układu fazowania ramki **FR** sygnał zegarowy oraz z wyjść układu sterującego **US** impulsy sterujące $S_1 \dots S_k$ cyklem obliczeniowym poszczególnych bloków funkcjonalnych tego układu.

Układ **WP** do wyznaczania parametrów próbek na swym wielobitowym wyjściu **W₁** przekazuje informację o średniej arytmetycznej $\bar{b}^2$ z kwadratów N wartości próbek oraz na wielobitowym wyjściu **W₂** — informację o średniej arytmetycznej $\bar{b}$ z N wartości próbek. Informacje te są wprowadzane na wejście sumatora algebraicznego **PR** wyznaczającego kwadrat wartości średniej arytmetycznej $(\bar{b})^2$ z N wartości próbek oraz różnicę $\bar{b}^2 - (\bar{b})^2$, która to różnica wraz z wartością średniej arytmetycznej $\bar{b}$ w cyfrowym przeliczniku logarytmicznym **PL** jest wyrażona w mierze logarytmicznej i wyświetlana w cyfrowym wyświetlaczu optycznym **WO**.

Figura 2 przedstawia wariant realizacji układu **WP** do wyznaczania parametrów próbek sygnału, w którym kwadraty liczb binarnych reprezentujących wartości próbek, wyznacza się przez mnożenie tych liczb po ekspansji przez siebie.

Na trzy wejścia układu ekspandera cyfrowego **EX** wprowadza się odpowiednio trzy grupy elementów binarnych **X**, **A**, **S**. Po przeprowadzeniu ekspansji wartości próbek, sygnał z ekspandera **EX** wprowadza się do zespołu filtrów **ZF**, które, zależnie od rodzaju pomiaru, w sposób cyfrowy filtrują odbierany sygnał. W układzie **PK** do obliczania kwadratów wartości próbek następuje mnożenie liczb binarnych przez siebie, a następnie kolejne sekwencje binarne kwadratów próbek są sumowane, a wynik po zakończeniu procesu zliczania, jest uśredniany w układzie **PSK** do obliczania średniej arytmetycznej kwadratów wartości próbek.

Wyjście zespołu filtrów **ZF** jest połączone ponadto z wejściem układu **PS** do obliczenia średniej arytmetycznej wartości próbek, gdzie kolejne wartości próbek są sumowane, a następnie wynik jest podzielony przez liczbę próbek N .

Figura 3 przedstawia schemat blokowy układu **WP** do wyznaczania parametrów próbek, w którym wartości kwadratów próbek są określane przez odczyt tych wartości z jednej pamięci **PP** o dużej pojemności. Zawiera ona binarne wartości kwadratów dla 128 różnych co do wartości bezwzględnej próbek po ekspansji, gdyż tyle różnych wartości próbek występuje w sygnale z kompresją w systemie PCM-30. Odczyt z pamięci **PP** jest dokonywany na podstawie elementów A_1, A_2, A_3 i x_1, x_2, x_3, x_4 przesyłanych z pamięci **PO**. Odczytane wartości kwadratów próbek są sumowane, a następnie uśredniane w układzie **PSK** do obliczania średniej arytmetycznej kwadratów wartości próbek. Średnią arytmetyczną z wartości próbek uzyskuje się przez wprowadzenie trzech grup elementów binarnych **X**, **A**, **S** na wejście ekspandera **EX** i po przeprowadzeniu ekspansji próbek, zlicza-

niu wartości, a następnie uśrednieniu wyniku w układzie **PS** do obliczania średniej arytmetycznej wartości próbek.

Figura 4 przedstawia schemat blokowy układu **WP** do wyznaczania parametrów próbek, w którym wartości kwadratów są określane za pomocą wartości zapisanych w dwóch pamięciach **P1** i **P2** o pojemności 16 liczb binarnych każda. Pamięć **P2** zawiera wartości kwadratów dla najmniejszych próbek występujących w segmencie pierwszym, natomiast pamięć **P1** — wartości kwadratów próbek drugiego segmentu. Kwadraty wartości binarnych pozostałych segmentów wyznacza się korzystając z pamięci **P1**, ponieważ dla tej samej sekwencji x_1, x_2, x_3, x_4 pozostałych segmentów odpowiadające liczby binarne różnią się jedynie miejscem binarnym. Miejsce to określa się na podstawie znajomości elementów A_1, A_2, A_3 , wiedząc, że przejście z wartości binarnej kwadratu w segmencie drugim do segmentu r -tego wymaga przesunięcia w niej przecinka binarnego o $2(r-1)$ miejsc w prawo.

Grupa bitów x_1, x_2, x_3, x_4 wprowadzona jest do pamięci **P1** i **P2**, natomiast grupa bitów A_1, A_2, A_3 — do detektora segmentu pierwszego **DS** oraz do układu **MB** określającego miejsce binarne odczytanego kwadratu liczby. Jeżeli detektor pierwszego segmentu **DS** stwierdzi wystąpienie próbki z pierwszego segmentu, wówczas odczyt wartości kwadratu, na podstawie bitów x_1, x_2, x_3, x_4 dokonywany jest z pamięci **P2**. Jeżeli natomiast detektor pierwszego segmentu **DS** stwierdzi, że próbka nie występuje w pierwszym segmencie wówczas dokonuje się odczytu z pamięci **P1**, a na podstawie elementów binarnych A_1, A_2, A_3 , układ **MB** określa właściwe miejsce przecinka binarnego odczytanej wartości.

Określone w ten sposób kwadraty wartości próbek są wprowadzane do układu **PSK** do obliczania średniej arytmetycznej kwadratów wartości próbek, gdzie są sumowane a następnie uśredniane, dając na wyjściu wartość $\bar{b}^2$.

Średnią arytmetyczną z wartości próbek uzyskuje się w identyczny sposób jak w wariacie przedstawionym na fig. 3, wykorzystując ekspander cyfrowy **EX** oraz układ **PS** do obliczania średniej arytmetycznej wartości próbek.

Figura 5 przedstawia schemat blokowy układu **WP** do wyznaczania parametrów próbek, w którym wartości kwadratów próbek są wyznaczone za pomocą jednej pamięci **P1** zawierającej wartości kwadratów próbek segmentu drugiego. Wyznaczanie kwadratów próbek pozostałych segmentów z wyjątkiem segmentu pierwszego odbywa się według tej samej zasady jaka stosowana jest w wariacie przedstawionym na fig. 4. Dla określenia wartości kwadratu próbek występujących w segmencie pierwszym, odczytuje się wartość kwadratu dla segmentu drugiego i odejmuje się od tej wartości liczbę binarną odpowiadającą wartości 32^2 oraz podwojony iloczyn liczby 32 z liczbą $x_1, x_2, x_3, x_4, 1$, co w układzie sprowadza się do odjęcia w układzie przeliczającym **UP** od wartości odczytanej

dla segmentu drugiego liczby 32^2 oraz liczby $x_1 x_2 x_3 x_4$ 1 000 000.

Figura 6 przedstawia schemat ideowy układu do wyznaczania mocy i wartości średniej sygnału transmitowanego w systemie PCM-30. Układ ten jest włączony bezpośrednio do sygnału zbiorczego PCM w kodzie liniowym za dekodernem kodu liniowego HDB-3. Za pomocą układu **FR** fazowania ramki wybiera się sygnał z badanego kanału przez wyznaczenie impulsu I_K kanałowej szczeliny czasowej. Pozwala on w kolejnych ramkach na wydzielanie próbek sygnału zakodowanego zgodnie z zasadą kompresji **A** z sygnału zbiorczego PCM przesyłanego przez bramkę **B₁** i wprowadzanie go za pomocą bramki **B₂** do rejestru przesuwne **R1**. W ten sposób w rejestrze zostają zapisane na okres trwania ramki elementy kodu z kompresją, a mianowicie element **S**, elementy A_1, A_2, A_3 określające numer segmentu oraz elementy x_1, x_2, x_3, x_4 określające wartość próbki w segmencie. W czasie trwania każdej ramki sygnału układ sterujący **US** wyznacza trzy okresy, w których przeprowadza się poszczególne operacje arytmetyczne. Jeden okres określony jest przez impuls I_1 , podczas którego wyznacza się i tworzy się sumę bieżącą, która uwzględnia wartość wyznaczoną b_1^2 . Drugi okres określony jest przez impuls I_2 , podczas którego wyznacza się i tworzy się sumę bieżącą wartości b_1 . Czas pomiaru, czyli czas sumowania i uśredniania wartości b_1^2 i b_1 dla n próbek jest wyznaczony przez impuls I_p , który trwa przez n ramek.

W układzie zastosowano dwie stałe pamięci typu ROM **P1** i **P2**. W pamięci **P1** zapisane są kwadraty 16 wartości 1 $x_1 x_2 x_3 x_4$ 1 dla segmentu drugiego, a w pamięci drugiej — kwadraty 16 wartości $x_1 x_2 x_3 x_4$ 1 dla segmentu pierwszego. Układ zawiera również dwa rejestry przesuwne **R2** i **R3** stanowiące pamięci operacyjne. Rejestr **R2** służy do gromadzenia kolejnych sum dla wartości b_1^2 , zaś **R3** — dla wartości b_1 . Wybór pamięci **R2** lub **R3** jest dokonywany przez impulsy I_1 i I_2 odpowiednio za pomocą bramek **B₁₈**, **B₁₉** i **B₂₀**, **B₂₁** w zależności od tego czy sumowane są wartości b_1^2 czy też b_1 .

W czasie trwania impulsu I_1 wartości b_1^2 są wyczytywane poprzez bramki **B₁₂**, **B₁₃** i **B₁₄** z odpowiedniej pamięci **P1** lub **P2** zależnie od numeru segmentu, w którym próbka się znajduje. Dla segmentu pierwszego detektor segmentu pierwszego **DS** impulsem w wybiera pamięć **P2** a wyłącza **P1**. Elementy x_1, x_2, x_3, x_4 z rejestru **R1** wyznaczają odpowiednie słowo kodowe z pamięci **P2** i jest ono szeregowo wyczytywane za pomocą zdeszyfrowanych elementów C_1, C_2, C_3, C_4 utworzonych w liczniku **L1**. Licznik ten jest sterowany impulsami zegarowymi Z_1 o częstotliwości 2048 kHz przez bramkę **B7** otwieraną, przechodzącym przez bramkę **B6**, impulsem w .

Sekwencja z odczytywanej pamięci podawana jest szeregowo przez bramki **B₁₂**, **B₁₃** i **B₁₄** do sumatora **SU** razem z istniejącą już sumą bieżącą z poprzedniego okresu pomiarowego, wyczytana z rejestru **R2** za pomocą impulsów zegarowych Z_1 przechodzących przez bramkę **B₁₈**.

Z chwilą pojawienia się impulsu I_1 wyczytywane są kolejne elementy binarne z pamięci **P2** i re-

jestru **R2**. Wyniki sumy kolejnych elementów z pamięci **P2** i rejestru **R2** są wpisywane przez bramkę **B₁₉** ponownie do rejestru **R2** i przesuwają się w nim aż do czasu zakończenia impulsu I_1 . Czas trwania impulsu I_1 jest tak dobrany, aby po zakończeniu sumowania informacja wpisywana do rejestru **R2** przesunęła się aż do końca rejestru.

Dla segmentów różnych od pierwszego, pamięć **P2** jest wyłączona, a impuls w włącza pamięć **P1**. Elementy x_1, x_2, x_3, x_4 wyznaczają odpowiednie słowo kodowe b_1^2 i jest ono szeregowo wyczytywane, a moment, w którym się ono rozpoczyna zależy od numeru segmentu. W tym celu moment włączenia licznika **L1** jest sterowany za pośrednictwem przerzutnika **PK** typu RS i bramek **B₅**, **B₆** i **B₇** i licznika rewersyjnego **L2**. Licznik **L2** odlicza liczbę adresów, impulsami zegarowymi Z_2 o częstotliwości 1024 kHz podawanymi przez bramki **B₈** i **B₁₀**, zależną od kodu elementów A_1, A_2, A_3 reprezentujących numer segmentu. Dla segmentu drugiego praca licznika **L1** rozpoczyna się natychmiast i odczyt elementów kodu nie jest opóźniony. Dla segmentu trzeciego kod wyczytany z pamięci **P1** musi być opóźniony w czasie sumowania w stosunku do sygnału wyczytywanego z rejestru **R2** o dwa impulsy zegarowe 2048 kHz, bowiem kwadraty wartości próbek z tego segmentu są czterokrotnie większe od wartości próbek z segmentu drugiego. Licznik **L2**, sterowany elementami A_1, A_2, A_3 wyznaczającymi segment trzeci, zapewnia opóźnienie sygnału na wyjściu pamięci **P1** o jeden impuls zegarowy o częstotliwości 1024 kHz. Podobnie licznik **L2** wprowadzi wymagane opóźnienie odczytu z pamięci **P1** dla innych segmentów o numerze p o $2(p-2)$ adresów zegara 2048 kHz.

W czasie I_2 wykonuje się sumowanie wartości próbek po ekspansji b_1 . Ich odtworzenie zachodzi w selektorze **S₁**, do którego są doprowadzone elementy x_1, x_2, x_3, x_4 , z których tworzy się sekwencja 1 $x_1 x_2 x_3 x_4$ 1. Elementy te są wyczytywane szeregowo przez bramki **B₁₅** i **B₁₄** za pomocą deszyfratora sygnałów C_1, C_2, C_3, C_4 przesyłanych z licznika **L1**.

Wyczytywanie elementów dla pierwszego i drugiego segmentu charakterystyki kompresji odbywa się bez opóźnienia, przy czym dla pierwszego segmentu nie odczytuje się pierwszego elementu o wartości 1, poprzedzającego element x_1 gdy impuls $w=1$.

Dla pozostałych segmentów o numerach $p > 2$ wprowadzane jest opóźnienie odczytu wspomnianej sekwencji o $(p-2)$ okresów zegara 2048 kHz. Opóźnienie jest uzyskane za pomocą licznika rewersyjnego **L2** podobnie jak przy sumowaniu wartości b_1^2 , przy czym licznik sterowany jest obecnie impulsami z zegara 2048 kHz przesyłanymi bramkami **B₉** i **B₁₀**.

Odczytana w odpowiednim czasie sekwencja 1 $x_1 x_2 x_3 x_4$ 1 z selektora **S₁** stanowi jeden składnik sumy i jest przekazywana do sumatora **SU** przez bramki **B₁₅** i **B₁₄** razem z elementem znaku wprowadzonym przez bramkę **B₂₂**. Z chwilą pojawienia się na wejściu bramki **B₂₂** impulsu I_2 sekwencja zapisana w rejestrze **R₃** jako drugi składnik sumy jest przekazana do sumatora **SU** przez bramki **B₂₂**

i R_{16} a jej znak jest przesyłany przez bramkę B_{24} . Wynik sumowania jest wprowadzony do rejestru R_3 a nowy znak sumy jest zapamiętany w pamięci znaku PZ .

Po zakończeniu procesu sumowania dla wszystkich n próbek zanika impuls I_p określający okres uśredniania. Suma kwadratów wartości próbek jest zapisana w rejestrze R_2 a suma wartości próbek w rejestrze R_3 . Liczba n próbek jest tak dobrana, że $\lg_2 n$ jest liczbą całkowitą r . W tej sytuacji operacja dzielenia liczb binarnych zapisanych w rejestrach R_2 i R_3 polega na odczycie tych liczb z rejestru z pominięciem r ostatnich bitów.

Do obliczenia końcowego wyniku $\bar{a}^2 = \bar{b}^2 - (\bar{b})^2$ wykorzystuje się arytmometr PR o małej szybkości pracy, który oblicza wartość $(\bar{b})^2$ a następnie różnicę $\bar{b}^2 - (\bar{b})^2$. Wynik jest sprowadzony do postaci logarytmicznej w przeliczniku logarytmicznym PR i wyświetlony w wyświetlaczu optycznym WO .

Zastrzeżenia patentowe

1. Sposób wyznaczania mocy i wartości średniej sygnału przesyłanego w systemach PCM polegający na tym, że po wydzieleniu z przychodzącego cyfrowego sygnału zbiorczego sygnału zegarowego, sygnał zbiorczy przetwarza się z kodu liniowego na kod binarny, przeprowadza się operację fazowania ramki tego sygnału i wydziela się kanałową szczelinę czasową, w której występują sekwencje kodowe próbek wartości chwilowych sygnału, po czym wpisuje się te sekwencje do pamięci buforowej, **znamienny tym**, że po wpisaniu sekwencji do pamięci buforowej wyznacza się kwadraty liczb binarnych reprezentujących wartości danych próbek i dla ustalonego przedziału czasowego wyznacza się średnie arytmetyczne wartości z liczb binarnych oraz średnie arytmetyczne wartości z kwadratów liczb binarnych, a następnie wyznacza się kwadrat wartości średniej arytmetycznej i różnicę pomiędzy wartością średnią arytmetyczną kwadratów i kwadratu wartości średniej arytmetycznej, która to różnica jest proporcjonalna do mocy sygnału przesyłanego, a otrzymane w kodzie binarnym wartość średniej arytmetycznej oraz wartość mocy sygnału wyraża się w znany sposób w kodzie dziesiętnym w mierze logarytmicznej z uwzględnieniem współczynnika proporcjonalności.

2. Sposób według zastrz. 1, **znamienny tym**, że kwadraty liczb binarnych wyznacza się przez mnożenie tych liczb po ekspansji przez siebie.

3. Sposób według zastrz. 1, **znamienny tym**, że kwadraty liczb binarnych wyznacza się przez odczyt z pamięci kwadratów wartości próbek po ekspansji na podstawie adresu zawartego w sekwencji kodowej próbki sygnału przed ekspansją.

4. Układ do wyznaczania mocy i wartości średniej sygnału przesyłanego w systemach PCM zawierający transkoder odbiorczy, układ fazowania ramki i wydzielenia kanału cyfrowego, układ negacji bitu parzystego, pamięć próbek z kompresją, sumator algebraiczny, cyfrowy przelicznik logarytmiczny oraz cyfrowy wyświetlacz optyczny, **znamienny tym**, że posiada układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego o

trzech wejściach (X , A , S), z których każde jest połączone z jednym z wyjść pamięci (PO) próbek z kompresją, przy czym jedno wejście (X) jest czterobitowym wejściem dla bitów określających wartość próbki w segmencie, drugie wejście (A) stanowi trzybitowe wejście dla bitów określających numer segmentu próbki, a trzecie wejście (S) jest jednobitowym wejściem dla bitu określającego znak próbki, a ponadto układ (WP) zawiera jedno wejście (Z_c) impulsów zegarowych połączone z jednym z wyjść układu (FR) fazowania ramki i wydzielenia kanału cyfrowego, k wejść ($S_1 \dots S_k$) sterujących cyklem obliczeniowym, z których każde jest połączone z jednym z wyjść układu (US) sterującego oraz dwa wielobitowe wyjścia (W_1 i W_2), z których pierwsze (W_1) dla bitów określających średnią arytmetyczną kwadratów wartości próbek jest połączone z jednym wejściem sumatora (PR) algebraicznego, a drugie wyjście (W_2) dla bitów określających średnią arytmetyczną z wartości próbek jest połączone z drugim wejściem sumatora (PR) algebraicznego.

5. Układ według zastrz. 4, **znamienny tym**, że wejścia (XAS) układu (WP) do wyznaczania parametrów próbek sygnału cyfrowego sterują ekspanderem (EX) cyfrowym, którego dodatkowe wieloprzewodowe wejście (Z_c) impulsów zegarowych, określających pozycje bitów w słowie kodowym jest połączone z jednym z wyjść układu (FR) fazowania ramki i wydzielenia kanałów cyfrowych, a wyjście tego ekspandera (EX) poprzez zespół filtrów (ZF) steruje wejściem układu (PS) do obliczania średniej arytmetycznej wartości próbek oraz wejściem układu (PK) do obliczenia kwadratów wartości próbek i szeregowo z nim połączonym układem (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek, przy czym wielobitowe wyjście (W_1) układu (PSK) do obliczania wartości średniej kwadratów wartości próbek niesie informację o średniej arytmetycznej kwadratów wartości próbek, a wielobitowe wyjście (W_2) układu (PS) do obliczania średniej arytmetycznej wartości próbek niesie informację o średniej arytmetycznej z wartości próbek, a ponadto układ (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek, układ (PS) do obliczania średniej arytmetycznej wartości próbek, układ (PK) do obliczania kwadratów wartości próbek oraz zespół (ZF) filtrów posiadają po jednym z wejść ($S_1 \dots S_k$) sterujących cyklem obliczeniowym, z których każde jest połączone odpowiednio z jednym z wyjść układu (US) sterującego

6. Układ według zastrz. 4, **znamienny tym**, że układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego zawiera pamięć (PP) kwadratów wartości próbek o dwóch wejściach i jednym wyjściu, z których pierwsze stanowi czterobitowe wejście (X) dla bitów określających wartość próbki w segmencie charakterystyki kompresji, a drugie stanowi trzybitowe wejście (A) dla bitów określających numer segmentu charakterystyki kompresji, natomiast wyjście pamięci (PP) steruje układem (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek, przy czym wyjście (W_1) tego układu (PSK) niesie informację o średniej arytmetycznej

kwadratów wartości próbek. a ponadto układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego zawiera czterowejsiowy ekspander (EX) cyfrowy, którego jedno wejście jest czterobitowym wejściem (X) dla bitów określających wartość próbki w segmencie charakterystyki kompresji, drugie wejście jest trzybitowym wejściem (A) dla bitów określających numer segmentu charakterystyki kompresji, trzecie wejście jest jednobitowym wejściem (S) dla bitu określającego znak próbki, a czwarte wejście stanowi wieloprzewodowe wejście (Z_c) impulsów zegarowych, określających pozycję bitu w słowie kodowym, natomiast wyjście ekspandera (EX) cyfrowego steruje wejściem układu (PS) do obliczania średniej arytmetycznej wartości próbek, a wyjście (W₂) tego układu (PS) niesie informację o średniej arytmetycznej z wartości próbek, przy czym układ (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek oraz układ (PS) do obliczania średniej arytmetycznej wartości próbek posiadają po jednym z wejść (S₁, S₂), z których każde jest połączone odpowiednio z jednym z wyjść układu (US) sterującego.

7. Układ według zastrz. 4, **znamienny tym**, że układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego zawiera pamięć (P1) kwadratów wartości próbek drugiego segmentu charakterystyki kompresji i pamięć (P2) kwadratów wartości próbek pierwszego segmentu charakterystyki kompresji, a każda z tych pamięci posiada trzy wejścia i jedno wyjście, przy czym pierwsze wejścia są czterobitowymi wejściami (X) dla bitów określających wartość próbki w segmencie, każde z drugich wejść jest połączone z jednym z wyjść detektora (DS) pierwszego segmentu charakterystyki kompresji, którego trzybitowe wejście (A) jest sterowane bitami określającymi numer segmentu charakterystyki kompresji, a każde z trzecich wejść tych pamięci (P1 i P2) jest sterowane jednym z wyjść układu (MB) określającego miejsce binarne odczytywanej liczby, przy czym wejście tego układu (MB) jest połączone z wyjściem detektora (DS) pierwszego segmentu charakterystyki kompresji, którego wejście (A) stanowi trzybitowe wejście dla bitów określających numer segmentu charakterystyki kompresji, natomiast każde z wyjść pamięci (P1, P2) steruje jednym wejściem układu (PSK) do obliczania średniej arytmetycznej wartości próbek, a wejście (W₁) tego układu (PSK) niesie informację o średniej arytmetycznej kwadratów wartości próbek, a ponadto wejścia (X, A, S) układu (WP) do wyznaczania parametrów próbek sygnału cyfrowego sterują ekspanderem (EX) cyfrowym, którego dodatkowe, wieloprzewodowe wejście (Z_c) impulsów zegarowych, określających pozycję bitu w słowie kodowym, jest połączone z jednym z wyjść układu (FR) fazowania ramki i wydzielenia kanałów cyfrowych, a wyjście tego ekspandera (EX) steruje wejściem układu (PS) do obliczania średniej arytmetycznej wartości próbek, którego wyjście (W₂) niesie informację o średniej

arytmetycznej z wartości próbek, przy czym układ (MB) określający miejsce binarne odczytywanej liczby, układ (PS) do obliczania średniej arytmetycznej wartości próbek oraz układ (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek posiadają po jednym z wejść (S₆, S₂, S₅) sterujących cyklem obliczeniowym, z których każde jest połączone odpowiednio z jednym z wyjść układu (US) sterującego.

8. Układ według zastrz. 4, **znamienny tym**, że układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego zawiera pamięć (P1) kwadratów wartości próbek drugiego segmentu charakterystyki kompresji o dwóch wejściach i jednym wyjściu połączonym z jednym wejściem układu (UP) przeliczającego, którego drugie wejście jest sterowane jednym z wyjść układu (DS) detektora pierwszego segmentu charakterystyki kompresji, a wyjście układu (UP) przeliczającego steruje układem (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek, którego wyjście (W₁) niesie informację o średniej arytmetycznej z wartości próbek, przy czym pierwsze wejście pamięci (P1) kwadratów wartości próbek stanowi czterobitowe wejście (X) dla bitów określających wartość próbki w segmencie, a drugie wejście tej pamięci (P1) jest połączone z wyjściem układu (MB) określającego miejsce binarne odczytywanej liczby, przy czym układ ten (MB) ma trzy wejścia, z których jedno stanowi trzybitowe wejście (A) dla bitów określających numer segmentu charakterystyki kompresji, drugie wejście jest połączone poprzez detektor (DS) pierwszego segmentu charakterystyki kompresji z trzybitowym wejściem (A) dla bitów określających numer segmentu charakterystyki kompresji, a trzecie — stanowi wieloprzewodowe wejście (Z_c) impulsów zegarowych określających pozycję bitu w słowie kodowym, a ponadto układ (WP) do wyznaczania parametrów próbek sygnału cyfrowego zawiera czterowejsiowy ekspander (EX) cyfrowy, którego jedno wejście jest czterobitowym wejściem (X) dla bitów określających wartość próbki w segmencie charakterystyki kompresji, drugie wejście jest trzybitowym wejściem (A) dla bitów określających numer segmentu charakterystyki kompresji, trzecie wejście jest jednobitowym wejściem (S) dla bitu określającego znak próbki, a czwarte wejście stanowi wieloprzewodowe wejście (Z_c) impulsów zegarowych, określających pozycję bitu w słowie kodowym, natomiast wyjście ekspandera (EX) steruje wejściem układu (PS) do obliczania średniej arytmetycznej wartości próbek, a wyjście (W₂) tego układu (PS) niesie informację o średniej arytmetycznej z wartości próbek, przy czym układ (PSK) do obliczania średniej arytmetycznej kwadratów wartości próbek, układ (PS) do obliczania średniej arytmetycznej wartości próbek oraz układ (UP) przeliczający posiadają po jednym z wejść (S₁, S₂, S₇), z których każde jest połączone odpowiednio z jednym z wyjść układu (US) sterującego.

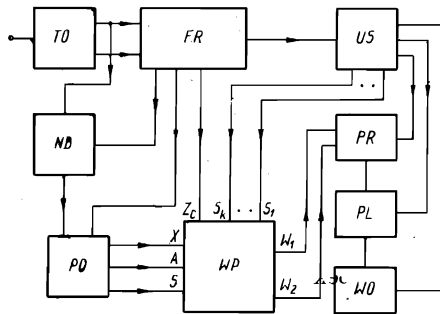


Fig. 1

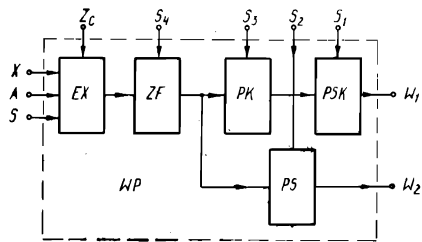


Fig. 2

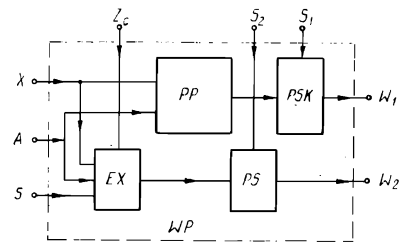


Fig. 3

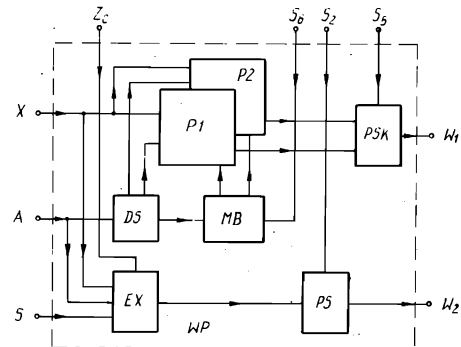


Fig. 4

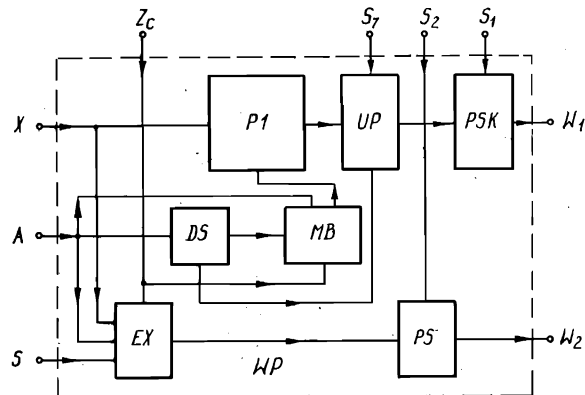


Fig. 5

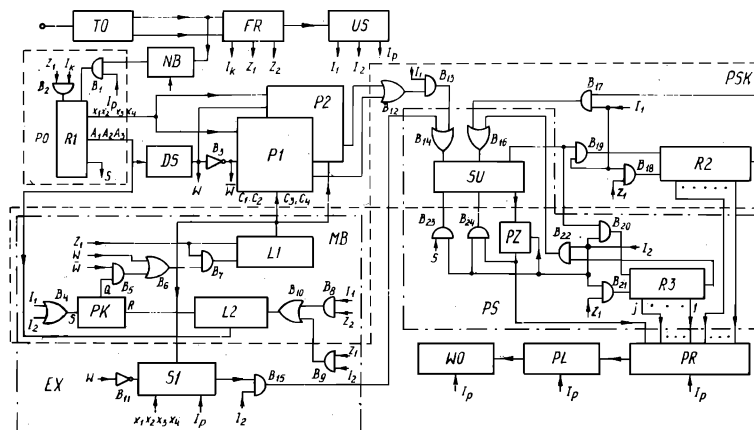


Fig. 6