



(12) 发明专利

(10) 授权公告号 CN 101307488 B

(45) 授权公告日 2012. 05. 09

(21) 申请号 200710040644. 3

第 5-28, 第 4 栏第 5 行到 15 行, 图 3.

(22) 申请日 2007. 05. 15

US 2003/021996 A1, 2003. 11. 27, 说明书第 [0011]、[0025]、[0026].

(73) 专利权人 中芯国际集成电路制造(上海)有限公司

吴嘉丽等. LPCVD 多晶硅薄膜制备技术. 第六届全国表面工程学术会议. 2006, 439-441.

地址 201203 上海市张江路 18 号

张玉等. 用 Cat-CVD 方法制备多晶硅薄膜及结构分析. 液晶与显示 21

(72) 发明人 何永根 陈旺

6. 2006, 21(6), 668-673.

(74) 专利代理机构 上海智信专利代理有限公司

审查员 贾连锁

31002

代理人 王洁

(51) Int. Cl.

C30B 29/06 (2006. 01)

C30B 25/04 (2006. 01)

H01L 21/205 (2006. 01)

(56) 对比文件

US 2005/0037555

A1, 2005. 02. 17, [0008]-[0009]、权利要求 1-2.

CN 1466192 A, 全文.

CN 1716537 A, 全文.

US 6893948 B2, 2005. 05. 17, 说明书第 2 栏

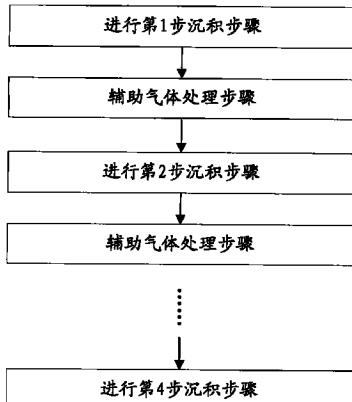
权利要求书 1 页 说明书 3 页 附图 1 页

(54) 发明名称

多晶硅薄膜的制备方法

(57) 摘要

本发明公开了一种的多晶硅薄膜的制备方法,涉及半导体领域的制造技术。该制备方法包括将沉积多晶硅薄膜的步骤分为至少两步进行,在每两步之间进行辅助气体处理步骤以抑制晶粒的增长。所述辅助气体可以是氮气或氢气或氦气。与现有技术相比,采用本发明制备方法获得的多晶硅薄膜的晶粒较小,在后续对多晶硅薄膜离子注入过程中,可有效减少注入离子对半导体衬底的渗入,同时在后续蚀刻多晶硅薄膜的过程中,有效提高特征尺寸的精度,从而减少半导体器件性能的衰减。



1. 一种多晶硅薄膜的制备方法,其特征在于,该方法将沉积多晶硅薄膜的步骤分为至少两步进行,在每两步之间进行辅助气体处理步骤以抑制晶粒的增长,所述辅助气体是氮气、氦气中的一种气体或氮气和氦气的混合气体。
2. 如权利要求1所述的多晶硅薄膜的制备方法,其特征在于:每次进行辅助气体处理步骤的时间为5-10秒。
3. 如权利要求1所述的多晶硅薄膜的制备方法,其特征在于:所述沉积步骤分为四步进行,在每两步之间进行氮气处理步骤。
4. 如权利要求1所述的多晶硅薄膜的制备方法,其特征在于:所述沉积步骤分为五步进行,在每两步之间进行氮气处理步骤。
5. 如权利要求1所述的多晶硅薄膜的制备方法,其特征在于:制备多晶硅薄膜的沉积装置包括输送进行沉积步骤的反应气体的通气管道以及用于输送辅助气体的通气管道。

多晶硅薄膜的制备方法

技术领域

[0001] 本发明涉及半导体领域的制造技术,具体地说,涉及一种半导体器件上作为栅极的多晶硅薄膜的制备方法。

背景技术

[0002] 半导体器件一般包括半导体硅衬底、位于衬底上面的栅氧化层(一般为二氧化硅,也可能是氮化硅等)以及沉积于栅氧化层上面的多晶硅薄膜,其中多晶硅薄膜为半导体器件的栅极。随着半导体技术的发展,半导体器件的运行速度越来越快,芯片电路的集成度越来越高,对电源消耗的也越来越低,从而使得半导体器件的多晶硅栅极的特性尺寸(critical dimension, CD)、栅氧化层的厚度等等参数逐渐变小,这样在多晶硅薄膜靠近栅氧化层处,较容易形成空乏层,影响半导体器件的导通特性。另外,空乏层的厚度还受到多晶硅薄膜的离子注入的浓度、深度和多晶硅薄膜热处理方法影响。目前业界较常通过提高多晶硅薄膜的离子注入浓度来降低空乏层的厚度,以减少半导体器件的性能在空乏层的衰减程度。

[0003] 对于65纳米或更高精度的技术代而言,预掺杂技术(在对多晶硅薄膜蚀刻之前进行离子掺杂)被广泛应用于半导体器件的多晶硅薄膜。为了减小多晶硅薄膜靠近栅氧化层处空乏层的厚度,在保证其他参数符合的情况下,尽量增加多晶硅薄膜的离子浓度,一般多晶硅薄膜的离子注入剂量可达到 $2 \sim 5E15/\text{平方厘米}$ 。目前作为栅极的多晶硅薄膜较多采用的是无掺杂沉积。由于无掺杂多晶硅薄膜的结构为典型的柱状晶粒,在离子注入的过程中,由于离子注入浓度一般较高,注入的离子很容易通过多晶硅薄膜晶界边缘渗入半导体衬底,引起半导体衬底沟道离子剂量的变化,从而导致半导体器件性能的衰减,降低成品率。

[0004] 为避免注入多晶硅薄膜的离子渗入半导体衬底,可以改善对多晶硅薄膜离子注入的方法、条件,也可以对多晶硅薄膜本身进行控制,如控制多晶硅薄膜厚度的一致性、晶粒的大小以及晶粒的形状等等。本发明提供了新的多晶硅薄膜的制备方法,其通过减小多晶硅薄膜晶粒大小的方法来阻止离子渗入半导体衬底。

[0005] 化学气相沉积(Chemical Vapor Deposition process, CVDP)是普遍采用的制备多晶硅薄膜的方法。现有的制备方法如下:首先将硅烷气体(SiH_4 或者 Si_2H_6)输入沉积装置的反应室内,在一定温度条件下,硅烷气体分解产生活性粒子 Si 、 H 、 SiH_2 和 SiH_3 等等;所述活性粒子在半导体衬底表面的吸附和扩散;在半导体衬底上被吸附的活性分子在其表面上发生反应生成多晶硅薄膜,并放出 H_2 。

[0006] 发明内容

[0007] 本发明解决的技术问题在于提供一种可减小半导体器件衰减的多晶硅薄膜的制备方法。

[0008] 为解决上述技术问题,本发明提供了一种多晶硅薄膜的制备方法,该方法包括将沉积多晶硅薄膜的步骤分为至少两步进行,在每两步之间进行辅助气体处理步骤以抑制晶

粒的增长,所述辅助气体是氮气、氦气中的一种气体或氮气和氦气的混合气体。

[0009] 进一步地,每次进行辅助气体处理步骤的时间为 5-10 秒。

[0010] 与现有技术相比,采用本发明制备方法获得的多晶硅薄膜的晶粒较小,在后续对多晶硅薄膜离子注入过程中,可有效减少注入离子对半导体衬底的渗入,同时在后续蚀刻多晶硅薄膜的过程中,亦可提高特征尺寸的控制精度,从而减少半导体器件性能的衰减,达到了提高半导体器件成品率的有益效果。

[0011] 附图说明

[0012] 通过以下对本发明一实施例结合其附图的描述,可以进一步理解其发明的目的、具体结构特征和优点。其中,附图为:

[0013] 图 1 为采用本发明制备方法的流程示意图。

[0014] 具体实施方式

[0015] 下面结合图 1 对本发明公开的多晶硅薄膜的制备方法作进一步详细描述。

[0016] 本发明的多晶硅薄膜的制备方法包括如下步骤:提供进行沉积反应的沉积装置,该沉积装置可以是对单片晶圆进行化学气相沉积的装置,也可以是对数片晶圆同时进行沉积的高温炉管,该沉积装置设有进行沉积反应的反应室以及与反应室相通的数个通气管道,有些管道用于输送反应气体即硅烷气体(SiH_4 或者 Si_2H_6),有些用于输送辅助气体如氮气,氢气或者氦气等等;将沉积多晶硅薄膜的步骤分为至少两步进行,温度条件约 600-650 度,且在每两步沉积步骤之间进行辅助气体处理步骤。

[0017] 若进行沉积多晶硅薄膜步骤的时间是 60 秒,按照本发明的制备方法将沉积步骤分 4 步进行,本实施方式中,四步平均分配时间,即每一步进行 15 秒。沉积步骤开始,打开输送反应气体即硅烷气体的通气管道(以下简称“管道 M”),将硅烷气体输入反应室内进行第 1 步沉积步骤 15 秒,关闭管道 M,同时打开输送辅助气体的通气管道(以下简称“管道 N”),输入氮气,氢气、氦气或者其他具有类似气体特性的气体或者两种或多种上述气体的混合气体进行气体处理步骤,进行约 5-10 秒,然后关闭管道 N,打开管道 M,进行第 2 步沉积步骤 15 秒,然后进行气体处理步骤,直至进行第 4 步沉积步骤,沉积预设厚度的多晶硅薄膜。另外,需要说明的是,沉积步骤的时间分配可以根据需要设置,几步沉积步骤可以平均分配,也可以不平均分配,只要每两个沉积步骤之间进行辅助气体处理步骤,就可以大大减少晶粒的晶键,起到有效抑制晶粒在水平方向和垂直方向的生长的效果。

[0018] 表 1 为同一晶圆采用现有 1 步沉积步骤制备方法,以及采用本发明 4 步和 5 步沉积步骤和辅助气体处理步骤的制备方法获得晶粒直径比较表。其中长度和直径的单位是纳米。从表一中可知,采用本发明的制备方法,获得的多晶硅薄膜的晶粒平均直径分别为 44.42 纳米和 46.77 纳米,均比采用现有方法获得多晶硅薄膜的晶粒的平均直径 52.66 纳米小。

[0019] 表一

[0020]

制备条件	晶圆位置	举例1			举例2			举例3			平均直径
		长度	个数	直径	长度	个数	直径	长度	个数	直径	
现有技术 1步沉积步骤	中心	1001	19	52.68	162	3	54.00	200	3	66.67	52.66
	边缘	1001	19	52.74	232	5	46.40	261	6	43.50	
4步沉积步骤 /氮气处理	中心	1206	26	46.38	204	5	40.80	228	6	38.00	44.42
	边缘	1206	24	50.25	139	3	46.33	179	4	44.75	
5步沉积步骤 /氮气处理	中心	1206	24	50.25	187	4	46.75	143	3	47.67	46.77
	边缘	1206	26	46.38	209	5	41.80	191	4	47.75	

[0021] 本发明通过将沉积多晶硅薄膜的沉积步骤分多步进行,且在每两步之间进行辅助气体处理步骤,大大抑制了多晶硅薄膜形成过程中的晶粒的增长。采用本发明制备方法获得的多晶硅薄膜不仅具有较好的典型柱状晶体结构,且晶粒较小,这样在后续对多晶硅薄膜进行离子注入的过程中,注入离子不容易穿过晶粒的晶界边缘,减少甚至避免了注入离子对半导体衬底的渗入,有效地减少了半导体器件性能的衰减,提高了产品的成品率。

[0022] 另外,由于半导体器件朝着精密化发展,多晶硅薄膜的厚度也会越来越薄,如果采用现有的多晶硅薄膜的制备方法,晶粒较大,蚀刻过程中,特征尺寸的精度就不容易控制。如果采用本发明的制备方法,多晶硅薄膜的晶粒较小,可以大大提高蚀刻过程中特性尺寸的精度。

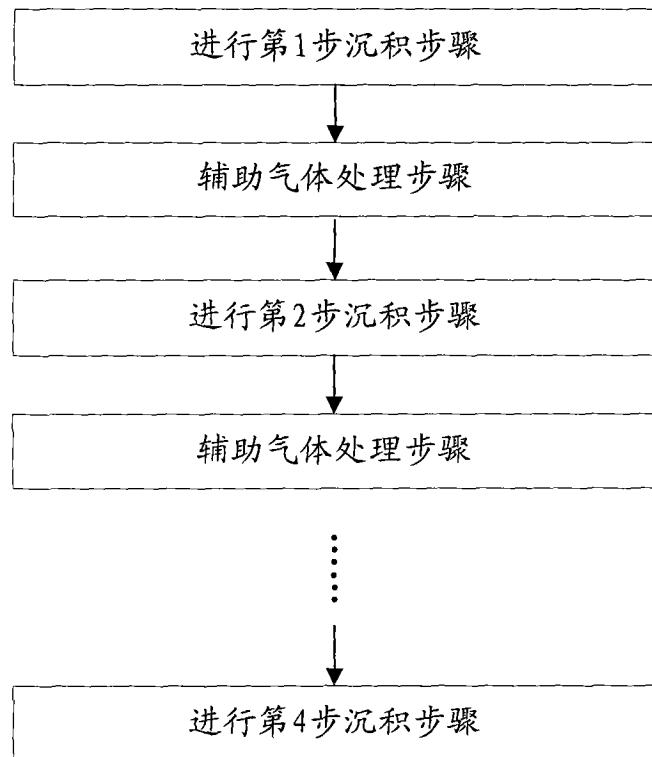


图 1