【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成24年2月16日(2012.2.16)

【公開番号】特開2009-217812(P2009-217812A)
【公開日】平成21年9月24日(2009.9.24)
【年通号数】公開・登録公報2009-038
【出願番号】特願2008-327645(P2008-327645)
【国際特許分類】
Ｇ０５Ｂ　19/05　　(2006.01)
Ｈ０４Ｌ　12/28　　(2006.01)
【ＦＩ】
Ｇ０５Ｂ　19/05　　Ｌ
Ｈ０４Ｌ　12/28　　２０３

【手続補正書】
【提出日】平成23年12月20日(2011.12.20)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
制御モジュールの機能ブロックを、プロセス制御ネットワーク内の装置内で実行されるように自動的に割り当てるための、プロセッサ上で動作可能なシステムであって、前記プロセス制御ネットワークは、１つ以上のフィールド装置にデータバスを介して接続された入出力装置に通信可能に結合されたプロセスコントローラを有し、
前記システムは、コンピュータ読み取り可能メモリと、前記プロセッサ上で実行するための、前記コンピュータ読み取り可能メモリ上に記憶されたルーチンとを具備し、
前記ルーチンは、前記プロセッサ上で実行される場合、
前記制御モジュールのフォワードフロー経路上に配置された機能ブロックの組であって、入力機能ブロックと出力機能ブロックと１つ以上の中間機能ブロックとを含む、機能ブロックの組を決定し、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとのそれぞれが、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるかどうかを判定し、及び、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるならば、前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックを、前記入出力装置内で実行されるように割り当てる、
システム。
【請求項２】
前記ルーチンは、前記プロセッサ上で実行される場合、前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとのうちの１つ以上が、前記データバス上の前記１つ以上のフィールド装置のうちのいずれかの中で実行されるように割り当てられないならば、前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックのそれぞれを、前記プロセスコントローラ内で実行されるように割り当てる、

請求項１に記載のシステム。
【請求項３】
事前に確立される通信スケジュールに従って、前記データバスを介して通信が行われ、及び、
前記ルーチンは、前記プロセッサ上で実行される場合、さらに、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのそれぞれを、前記事前に確立される通信スケジュール内で同期して動作するようにスケジュールする、
請求項２に記載のシステム。
【請求項４】
前記事前に確立される通信スケジュールは、繰り返されるマクロサイクルを含み、及び、
前記ルーチンは、前記プロセッサ上で実行される場合、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのそれぞれが、各マクロサイクルの間に少なくとも１回、前記データバスを介して通信するようにスケジュールされる、前記データバスのためのマクロサイクルを作成することによって、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのそれぞれを、前記事前に確立される通信スケジュール内でスケジュールする、
請求項３に記載のシステム。
【請求項５】
前記ルーチンは、前記プロセッサ上で実行される場合、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの１つが、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの別の１つよりも速いレートで実行されるようにスケジュールする、
請求項４に記載のシステム。
【請求項６】
前記ルーチンは、前記プロセッサ上で実行される場合、さらに、前記事前に確立される通信スケジュールのための前記マクロサイクルを作成し、前記マクロサイクルの中では、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記１つが、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記別の１つよりも多くの回数、前記マクロサイクルの間に動作するようにスケジュールされる、
請求項５に記載のシステム。
【請求項７】
マルチプライヤを指定する、前記制御モジュールの前記機能ブロックのうちの少なくとも１つのためのインジケータをさらに含み、前記マルチプライヤは、前記制御モジュールの前記機能ブロックのうちの前記少なくとも１つについての、相対的な実行レートを指示し、及び、
前記ルーチンは、前記プロセッサ上で実行される場合、前記インジケータを使用して、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記１つが、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記別の１つよりも速いレートで実行されるようにスケジュールする、
請求項６に記載のシステム。
【請求項８】
前記制御モジュールの前記機能ブロックが前記入出力装置に割り当てられることが可能かどうかを示す、前記制御モジュールに関連付けられたユーザ設定可能なプロパティをさらに含み、及び、
前記ルーチンは、前記プロセッサ上で実行される場合、前記制御モジュールの前記ユーザ設定可能なプロパティが、前記制御モジュールの機能ブロックは前記入出力装置に割り当てられるべきではないということを指示するならば、たとえ、前記制御モジュールの前記フォワードフロー経路上の前記入力機能ブロックと前記出力機能ブロックとの両方が、前

記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるとしても、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックを、前記プロセスコントローラ内で実行されるように割り当てる、
請求項７に記載のシステム。
【請求項９】
任意の制御モジュールの機能ブロックが前記入出力装置に割り当てられることが可能かどうかを示す、前記入出力装置に関連付けられたユーザ設定可能なプロパティをさらに含み、及び、
前記ルーチンは、前記プロセッサ上で実行される場合、前記入出力装置の前記ユーザ設定可能なプロパティが、機能ブロックは前記入出力装置に割り当てられるべきではないということを指示するならば、たとえ、前記制御モジュールの前記フォワードフロー経路上の前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるとしても、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックを、前記プロセスコントローラ内で実行されるように割り当てる、
請求項７に記載のシステム。
【請求項１０】
前記ルーチンは、前記プロセッサ上で実行される場合、前記入出力装置が、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックのそれぞれをサポートするかどうかを調べて判定し、
前記入出力装置が、前記１つ以上の中間機能ブロックのうちのいずれか１つでもサポートしないならば、たとえ、前記制御モジュールの前記フォワードフロー経路上の前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるとしても、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックのそれぞれを、前記プロセスコントローラ内で実行されるように割り当てる、
請求項７に記載のシステム。
【請求項１１】
前記ルーチンは、前記プロセッサ上で実行される場合、前記入出力装置が、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックのうちのすべてを実行するための十分な容量を有するかどうかを調べて判定し、
前記入出力装置が、前記１つ以上の中間機能ブロックのうちのすべてを実行するための十分な容量を有さないならば、たとえ、前記制御モジュールの前記フォワードフロー経路上の前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるとしても、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックを、前記プロセスコントローラ内で実行されるように割り当てる、
請求項７に記載のシステム。
【請求項１２】
前記ルーチンは、前記プロセッサ上で実行される場合、前記ルーチンが、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックを、前記入出力装置内で実行されるように割り当てないならば、ユーザに通知する、
請求項１１に記載のシステム。
【請求項１３】
制御モジュールの機能ブロックを、プロセス制御ネットワーク内での実行のために装置に割り当てる方法であって、前記プロセス制御ネットワークは、１つ以上のフィールド装置にデータバスを介して接続された入出力装置に通信可能に結合されたプロセスコントローラを有し、前記方法は、
前記制御モジュールのフォワードフロー経路上に配置された機能ブロックの組を決定することであって、機能ブロックの前記組は、入力機能ブロックと、出力機能ブロックと、１

つ以上の中間機能ブロックとを含む、ことと、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとのそれぞれが、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるかどうかを判定することと、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるならば、前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックのうちの少なくとも１つを、前記入出力装置内で実行されるように割り当てることとを含む、方法。
【請求項１４】
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとのうちの１つ以上が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられないならば、前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックのそれぞれを、前記プロセスコントローラ内で実行されるように割り当てることをさらに含む、
請求項１３に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項１５】
前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックのうちの少なくとも１つを、前記入出力装置内で実行されるように割り当てることは、前記制御モジュールの前記フォワードフロー経路上の、前記１つ以上の中間機能ブロックのうちのそれぞれを、前記入出力装置内で実行されるように割り当てることを含む、
請求項１３に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項１６】
事前に確立される通信スケジュールに従って、前記データバスを介して通信が行われ、及び、
前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックのうちの前記少なくとも１つとのそれぞれを、前記事前に確立される通信スケジュール内で同期して動作するようにスケジュールすることをさらに含む、
請求項１３に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項１７】
前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックのうちの前記少なくとも１つとのそれぞれをスケジュールすることは、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの１つが、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの別の１つよりも速いレートで実行されるようにスケジュールすることを含む、
請求項１６に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項１８】
前記事前に確立される通信スケジュールのためのマクロサイクルを作成することであって、前記マクロサイクルの中では、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記１つが、前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの前記別の１つよりも多くの回数、前記マクロサイクルの間に動作するようにスケジュールされる、ことをさらに含む、
請求項１７に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項１９】
前記入力機能ブロックと前記出力機能ブロックと前記１つ以上の中間機能ブロックとのうちの１つ以上のための、マルチプライヤをユーザが指定することを可能にすることであって、前記マルチプライヤは、関連する機能ブロックについての相対的な実行レートを指示する、ことをさらに含む、
請求項１８に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項２０】

前記入出力装置が、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックのうちの前記少なくとも１つを実行するための十分な容量を有するかどうかを調べて判定することと、
前記入出力装置が、前記１つ以上の中間機能ブロックのうちの前記少なくとも１つを実行するための十分な容量を有さないならば、たとえ、前記制御モジュールの前記フォワードフロー経路上の前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールド装置内で実行されるように割り当てられるとしても、前記制御モジュールの前記フォワードフロー経路上の前記１つ以上の中間機能ブロックのうちの前記少なくとも１つを、前記プロセスコントローラ内で実行されるように割り当てることとをさらに含む、
請求項１３に記載の、制御モジュールの機能ブロックを割り当てる方法。
【請求項２１】
ユーザインタフェース装置と、
第１の通信ネットワークを介して前記ユーザインタフェース装置に通信可能に結合された、プロセスコントローラと、
データバスと、前記データバスに通信可能に接続された１つ以上のフィールドバスフィールド装置とを含む、フィールドバスセグメントであって、前記１つ以上のフィールドバスフィールド装置は、事前に確立される通信スケジュールを使用して、前記データバスを介して通信する、フィールドバスセグメントと、
前記データバスに直接接続され、そして、前記プロセスコントローラと前記データバスとの間に通信可能に接続された、入出力装置と、
プロセス制御ループを実行するために一緒に動作する複数の通信可能にリンクされた機能ブロックを有する、制御モジュールであって、前記複数の通信可能にリンクされた機能ブロックは、入力機能ブロックと出力機能ブロックと少なくとも１つの中間機能ブロックとを含み、前記入力機能ブロックと前記出力機能ブロックとは前記１つ以上のフィールドバスフィールド装置内に配置され、前記少なくとも１つの中間機能ブロックは前記入出力装置内に配置され、及び、前記入力機能ブロックと前記出力機能ブロックと前記少なくとも１つの中間機能ブロックとのそれぞれは、前記事前に確立される通信スケジュールを使用して前記データバスを介して通信する、制御モジュールとを具備する、
プロセス制御ネットワークであって、
プロセッサと、コンピュータ読み取り可能メモリと、前記コンピュータ読み取り可能メモリ内に記憶されたルーチンとをさらに含み、前記ルーチンは、前記制御モジュールの前記機能ブロックを、前記プロセス制御ネットワーク内の特定の装置内での実行のために、自動的に割り当てるために、前記プロセッサ上で実行され、
前記ルーチンは、
前記制御モジュールのフォワードフロー経路上に配置された機能ブロックの組であって、前記入力機能ブロックと前記出力機能ブロックと前記少なくとも１つの中間機能ブロックとを含む、機能ブロックの組を決定し、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとのそれぞれが、前記データバス上の前記１つ以上のフィールドバスフィールド装置内で実行されるように割り当てられるかどうかを判定し、及び、
前記制御モジュールの前記フォワードフロー経路上の、前記入力機能ブロックと前記出力機能ブロックとの両方が、前記データバス上の前記１つ以上のフィールドバスフィールド装置内で実行されるように割り当てられるならば、前記制御モジュールの前記フォワードフロー経路上の、前記少なくとも１つの中間機能ブロックを、前記入出力装置内で実行されるように割り当てる、
プロセス制御ネットワーク。
【請求項２２】
前記ルーチンは、前記プロセッサ上で実行される場合、前記入力機能ブロックと前記出力機能ブロックと前記少なくとも１つの中間機能ブロックとのうちの１つが、前記入力機能

ブロックと前記出力機能ブロックと前記少なくとも１つの中間機能ブロックとのうちの別の１つよりも速いレートで、前記データバス上で実行されるようにスケジュールする、
請求項２１に記載のプロセス制御ネットワーク。
【請求項２３】
前記制御モジュールの前記機能ブロックが前記入出力装置に割り当てられることが可能かどうかを示す、前記制御モジュールに関連付けられたユーザ設定可能なプロパティをさらに含む、
請求項２２に記載のプロセス制御ネットワーク。
【請求項２４】
任意の制御モジュールの機能ブロックが前記入出力装置に割り当てられることが可能かどうかを示す、前記入出力装置に関連付けられたユーザ設定可能なプロパティをさらに含む、
請求項２２に記載のプロセス制御ネットワーク。