

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-45353

(P2010-45353A)

(43) 公開日 平成22年2月25日(2010.2.25)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/288 (2006.01)	HO 1 L 21/288	E 4M104
HO 1 L 21/3205 (2006.01)	HO 1 L 21/88	B 5F033
HO 1 L 23/52 (2006.01)	HO 1 L 21/88	J
HO 1 L 21/28 (2006.01)	HO 1 L 21/28	A

審査請求 未請求 請求項の数 33 O L 外国語出願 (全 22 頁)

(21) 出願番号	特願2009-182935 (P2009-182935)	(71) 出願人	501419107 エフ・イー・アイ・カンパニー アメリカ合衆国オレゴン州97124, ヒルズバラ, ノースイースト・ドーソンクリーク・ドライブ5350
(22) 出願日	平成21年8月6日(2009.8.6)	(74) 代理人	100103171 弁理士 雨貝 正彦
(31) 優先権主張番号	61/087, 605	(72) 発明者	テレサ・ホルターマン アメリカ合衆国 オレゴン州 97124 ヒルズバラ エヌイー アンナ・アヴェニュー 2577
(32) 優先日	平成20年8月8日(2008.8.8)	(72) 発明者	アンソニー・グラウペラ アメリカ合衆国 オレゴン州 97124 ヒルズバラ エヌイー アンナ・アヴェニュー 2577
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	12/210, 781		
(32) 優先日	平成20年9月15日(2008.9.15)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

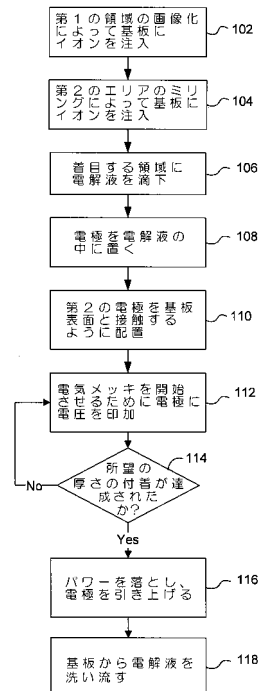
(54) 【発明の名称】 基板上にパターン金属を誘導する方法

(57) 【要約】

【課題】微小金属構造を製造すること。

【解決手段】導電率が高められたパターン形成された領域を生成し、または露出させ、次いでこの領域上に、電着を使用して導体を形成することによって、微小金属構造が製造される。いくつかの実施形態では、基板上に微小金属構造が形成され、次いで基板からこの構造を除去するために、基板がエッチングされる。いくつかの実施形態では、付着前駆体ガスを含まない集束ガリウム・イオン・ビームが、シリコン基板上にあるパターンで走査して、導電パターンを生成し、次いでこの導電パターン上に、1種または数種の金属の電気化学付着によって銅構造が形成される。エッチングによってこの構造を基板から取り出すことができ、またはその場で使用することができる。ビームを使用して、トランジスタの活性層にアクセスすることができ、導体を電着させて、トランジスタが機能している間にその動作を感知または変化させるためのリードを形成することができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

微小導電構造を製造する方法であって、
付着前駆体ガスが存在しない状態で基板表面に向かって集束ビームを誘導して、導電シード・パターンを生成するステップと、
前記導電シード・パターンの少なくとも一部分を電解液で覆うステップと、
前記電解液を通して前記導電パターンに電流を流して、前記導電シード・パターン上に導電材料を付着させるステップと
を含む方法。

【請求項 2】

基板表面に向かって集束ビームを誘導するステップが、半導体基板内ヘドープアント・イオンの集束ビームを誘導して、前記基板表面内にドープアント原子粒子を注入するステップを含む、請求項 1 に記載の方法。

【請求項 3】

基板表面に向かって集束ビームを誘導するステップが、周期表の第 3 または第 5 列からなるグループからのイオンのビームを誘導するステップを含み、前記基板が、周期表の第 4 列からなるグループからの材料からなる、請求項 1 または 2 に記載の方法。

【請求項 4】

前記基板表面に向かって集束ビームを誘導するステップが、より高導電率の層を覆っている、より低導電率の層に向かって集束ビームを誘導するステップを含み、前記より高導電率の層が、電着反応を支えるのに十分な導電率を有し、前記より低導電率の層が、電着反応を支えるには不十分な導電率を有し、前記集束ビームが、前記ビームが衝突した位置において電着反応を支えるために、前記より高導電率の層の少なくとも一部分を露出させる、請求項 1 ~ 3 のいずれかに記載の方法。

【請求項 5】

より高導電率の層を覆っている、より低導電率の層に向かって集束ビームを誘導するステップが、ドープされた半導体シリコン層の上の酸化物層に向かって集束イオン・ビームを誘導するステップを含む、請求項 4 に記載の方法。

【請求項 6】

より高導電率の層を覆っている、より低導電率の層に向かって集束ビームを誘導するステップが、前記より低導電率の層に向かってレーザ・ビームまたは電子ビームを誘導するステップを含む、請求項 4 に記載の方法。

【請求項 7】

前記基板上に前記より低導電率の層を成長させる、または付着させるステップをさらに含む、請求項 4 ~ 6 のいずれかに記載の方法。

【請求項 8】

付着前駆体ガスが存在しない状態で基板表面に向かって集束ビームを誘導して導電シード・パターンを生成するステップが、基板内のある構造を除去するステップを含む、請求項 1 ~ 7 のいずれかに記載の方法。

【請求項 9】

基板表面に向かって集束ビームを誘導するステップが、荷電粒子ビームをある 2 次元パターンに誘導するステップを含む、請求項 1 ~ 8 のいずれかに記載の方法。

【請求項 10】

基板表面に向かって集束ビームを誘導するステップが、荷電粒子ビームを誘導して、ある 3 次元構造を除去しまたは追加するステップを含む、請求項 1 ~ 9 のいずれかに記載の方法。

【請求項 11】

基板表面に向かって集束ビームを誘導するステップが、トランジスタの活性領域と接触するために、荷電粒子ビームを誘導して基板の一部を除去するステップを含み、
前記電解液を通して前記導電パターンに電流を流して導電材料を付着させるステップが

10

20

30

40

50

、前記活性領域への電気接触を提供する導電リードを付着させるステップを含む、請求項 1 に記載の方法。

【請求項 1 2】

前記導電リードを通して、前記トランジスタの電気動作を感知するステップをさらに含む、請求項 1 1 に記載の方法。

【請求項 1 3】

前記リードに電流源または電圧源を提供して、動作中の前記トランジスタの特性を変化させるステップをさらに含む、請求項 1 1 または 1 2 に記載の方法。

【請求項 1 4】

前記基板をエッチングして、前記導電材料を取り出すステップをさらに含む、請求項 1 1 ~ 1 3 のいずれかに記載の方法。

10

【請求項 1 5】

前記電流を監視して、前記導電シード・パターン上の導電材料の付着速度または付着量を決定するステップをさらに含む、請求項 1 ~ 1 4 のいずれかに記載の方法。

【請求項 1 6】

微小導電構造を製造する方法であって、
前駆体ガスが存在しない状況で基板に向かってイオンまたは原子を誘導して、導電率が高められたパターン形成された領域を生成するステップと、
前記導電率が高められたパターン形成された領域の上に金属材料を電気化学付着させるステップと
を含む方法。

20

【請求項 1 7】

前駆体ガスが存在しない状況で基板に向かってイオンまたは原子を誘導するステップが、前記基板に向かって集束イオン・ビームをあるパターンで走査するステップを含む、請求項 1 6 に記載の方法。

【請求項 1 8】

電着中に電流または電圧を監視して、電着の付着速度または付着量を決定するステップをさらに含む、請求項 1 6 または 1 7 に記載の方法。

【請求項 1 9】

前駆体ガスが存在しない状況で基板に向かってイオンまたは原子を誘導するステップが

30

、
基板の上にフォトリソ層を塗布するステップと、
前記フォトリソ層を露光するステップと、
前記フォトリソ層を現像して、露出した基板表面のパターンを残すステップと、
前記基板の露出した領域を、イオン・フラックスまたは原子フラックスに露出するステップと、
残ったフォトリソ層を除去するステップと
を含む、請求項 1 6 ~ 1 8 のいずれかに記載の方法。

【請求項 2 0】

前記基板の露出した領域を、イオン・フラックスまたは原子フラックスに露出するステップが、ドーパント・イオンまたはドーパント原子を注入することによって、前記露出した基板表面の導電率を増大させるステップを含む、請求項 1 9 に記載の方法。

40

【請求項 2 1】

前記基板の露出した領域を、イオン・フラックスまたは原子フラックスに露出するステップが、低導電率層を除去することによって、前記露出した基板表面の導電率を増大させるステップを含む、請求項 1 9 に記載の方法。

【請求項 2 2】

微小金属構造を製造する方法であって、
基板に集束ビームを誘導して、導電パターンを形成するステップと、
前記導電パターン上へ金属材料を電着させて、前記微小金属構造を形成するステップと

50

- 、
前記基板から前記微小金属構造を取り出すステップと
を含む方法。
- 【請求項 2 3】
前記基板から前記微小金属構造を取り出すステップが、前記微小金属構造の下の前記基板をエッチングするステップを含む、請求項 2 2 に記載の方法。
- 【請求項 2 4】
導電パターンを形成するステップが金属材料を付着させるステップを含み、前記基板から前記微小金属構造を取り出すステップが前記金属材料をエッチングするステップを含む、請求項 2 2 に記載の方法。 10
- 【請求項 2 5】
導電パターンを形成するステップが金属材料を付着させるステップを含む、請求項 2 4 に記載の方法。
- 【請求項 2 6】
下面の方に金属層を有するパッケージ上に取り付けられた集積回路上のトランジスタの特性を決定する方法であって、
前記基板を全体的に薄化するステップと、
前記基板の前記トランジスタの上のある領域をさらに薄化するステップと、
荷電粒子ビームを誘導して、前記トランジスタの活性領域にアクセスするための穴をミリングするステップと、 20
前記穴の中に導体を電着させて、前記トランジスタの前記活性領域への電気接触を提供するステップと
を含む方法。
- 【請求項 2 7】
前記基板を全体的に薄化するステップが、前記基板を研磨するステップを含み、
前記基板のある領域をさらに薄化するステップが、レーザ・ビームを誘導して、前記基板から材料を除去するステップを含む、
請求項 2 6 に記載の方法。
- 【請求項 2 8】
荷電粒子ビームを誘導して、活性領域にアクセスするための穴をミリングするステップ 30
が、ビームの衝突点に向かってエッチング強化ガスを誘導するステップを含む、請求項 2 6 または 2 7 に記載の方法。
- 【請求項 2 9】
荷電粒子ビームを誘導して、前記トランジスタの活性領域にアクセスするための穴をミリングするステップが、イオン・ビームを誘導するステップを含み、前記方法が、エッチング剤を使用して、注入されたイオンを前記穴の側壁から除去するステップを含む、請求項 2 6 ~ 2 8 のいずれかに記載の方法。
- 【請求項 3 0】
電気ノードを電氣的に接触させて、前記トランジスタの動作中に前記トランジスタの特性を観察するステップをさらに含む、請求項 2 6 ~ 2 9 のいずれかに記載の方法。 40
- 【請求項 3 1】
電気ノードを電氣的に接触させて、動作中に前記トランジスタの動作を変化させるステップをさらに含む、請求項 2 6 ~ 3 0 のいずれかに記載の方法。
- 【請求項 3 2】
動作中に前記トランジスタの動作を変化させるステップが、前記電気接触を通して電圧を印加し、または前記電気接触を通して電流を注入するステップを含む、請求項 3 1 に記載の方法。
- 【請求項 3 3】
前記トランジスタが CMOS トランジスタである、請求項 2 6 ~ 3 2 のいずれかに記載の方法。 50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ナノテクノロジー製造および半導体試験に関する。

【背景技術】

【0002】

さまざまなサイズの微小 (microscopic) 機械および電気デバイスがさまざまな用途で使用されている。集積回路 (IC) 素子のサイズの絶え間ない縮小は、縮小されたコンピュータ構成要素の設計、構築および試験に必要なプロセスおよび構造に相応なスケールを要求する。MEMS (マイクロエレクトロメカニカル・システム) に使用されるマイクロアセンブリの製造は、このICチップの小型化に係る。MEMSはしばしば、IC製造に対して使用されるプロセスと同様のプロセスを使用して半導体基板上に製造される。

10

【0003】

微小金属構造の製造は困難であったり、費用がかかたりすることがある。高アスペクト比の金属構造を形成する知られている1つの技法は「LIGA」と呼ばれ、これは、ドイツ語の(X線)リソグラフィ (Lithographie)、電気めっき (Galvanof ormung) および造型 (Abformung) の頭字語である。一般的なLIGAプロセスでは、導電基板上にX線感受性のフォトレジスト材料を付着させ、このフォトレジスト材料を、パターン形成されたマスクを通して高度に平行なX線で露光する。X線で露光された領域はX線によって化学的に改質され、この領域を現像液中で溶解して、X線で露光されなかった領域に対応するレジスト材料中にパターンを残すことができる。このパターン内の空間が金属の電着によって埋められる。次いで、残ったレジストが除去され、この金属パターンが、セラミックまたはポリマー微小部品を製造する射出成形用の金型として使用される。このLIGAプロセスを使用して、金属微小部品を製造するための犠牲プラスチック金型を製造することもできる。LIGAプロセスは、一般にサイクロトロンからの高度に平行なX線の使用を必要とし、それによりこのプロセスは高価になる。

20

【0004】

金属導電トラックを基板上に付着させる他のプロセスが、イオン・ビーム誘起付着 (ion beam-induced deposition) (「IBID」) であり、このプロセスでは、前駆体ガスが基板表面に吸着し、イオン・ビームの存在下でこれが分解して基板上に金属を付着させる。揮発性の分解生成物はシステムの真空ポンプによって除去される。イオン・ビーム誘起付着は例えば、電気接続を追加または除去するために集積回路、一般にプロトタイプが変更される「回路編集 (circuit edit)」の分野で使用される。前駆体ガスは、タングステンヘキサカルボニル ($W(CO)_6$) などの金属有機化合物とすることができる。付着のためのエネルギーは、格子振動によって、吸着した前駆体へ伝達されると考えられる。したがって、ビーム衝突位置の前駆体が分解して材料を付着させるだけでなく、格子振動の影響を受けるビーム衝突位置に十分に近い前駆体分子も分解する。1次イオン・ビームはさらに2次粒子の放出を引き起こし、これによってイオン・ビームの衝突位置から離れた位置で付着が起こることもある。したがって、非常に細く集束したビームを使用したとしても、付着フィーチャの最小サイズには依然として限界がある。

30

40

【0005】

本発明の譲受人に譲渡された「System for modifying small structure」という名称のGu他の米国特許出願公開第20050227484号は、イオン・ビーム誘起付着を使用して導電層を生成し、次いでこのイオン・ビーム誘起付着 (「IBID」) 層の上に別の導電層を電着させることを教示している。この電着層は一般にIBID層よりも良好な導電率を有する。しかしながらこの電着層は少なくともIBID層と同じ程度の幅を有する。したがって、このIBIDと電着の組合せは

50

、少なくともIBIDと同じフィーチャ・サイズの限界を有する。

【0006】

小型化によって生じる他の困難は回路の試験の困難さである。集積回路はしばしば、「コントロールド・コラプス・チップ・コネクション (Controlled Collapse Chip Connection)」または「C4」と呼ばれる技法を使用してパッケージ内に取り付けられる。集積回路は基板上に「逆さま」に取り付けられ、チップからの電気コネクタがパッケージ基板上の対をなすコンタクトと接触する。したがってこのようなチップは「フリップ・チップ」とも呼ばれる。取り付けられた後のこのようなチップの試験は、活性回路素子に近づくために、チップの裏面からシリコンの多くを除去することを要求する。

10

【0007】

トランジスタなどの回路素子内の信号を決定する1つの方法は、回路素子にレーザを照射し、反射光に対する電流の影響を観察することを含む。このような技法は例えば「Novel Optical Probing and Micromachining Techniques for Silicon Debug of Flip Chip Packaged Microprocessors」、Panizza他、Microelectronics Engineering 46巻、27~34ページ(1999年)に記載されている。しかしながら、回路がより小さくなると、レーザは、単一のトランジスタの影響を決定することができる十分に小さな領域に集束することができない。赤外線レーザに基づくツールは、波長の限界により評価に失敗しており、そのレーザ・スポットは現在、その領域内に複数のトランジスタを包含し、このことが、単一のトランジスタの特性を決定することを困難にしている。

20

【0008】

フリップ・チップの提案された1つの回路編集法が、「Contacting Diffusion with FIB for Backside Circuit Edit - Procedures and Material Analysis」、Kerst他、STFA 2005、米カリフォルニア州Santa Clara、Proceedings of the 31st International Symposium for Testing and Failure Analysis、64~69ページ(2005年)(以下「Kerst」)に記載されている。Kerstは、イオン・ビーム誘起付着を使用してトランジスタの拡散領域または拡散領域へのコンタクトに接触するために、ウェーハの裏面からトレンチをミリング(milling)することを記載している。イオン・ビーム誘起付着によって付着させた材料と拡散領域のドーパされた半導体との間の界面は、好ましいオーミック・コンタクトではなくショットキ・ダイオードを生成する。Kerstは、付着させたFIB導体と拡散層内のドーパされたシリコンとの間にオーミック・コンタクトを形成するために、シリサイド層を生成する手順を記載している。このプロセスは接触領域を加熱することを必要とし、このことが集積回路に損傷を与える可能性がある。

30

【0009】

したがって、より小さな金属構造を、独立した金属微小部品として、および基板上の導体として製造することが求められている。

40

【先行技術文献】

【特許文献】

【0010】

【特許文献1】米国特許出願公開第20050227484号

【非特許文献】

【0011】

【非特許文献1】「Novel Optical Probing and Micromachining Techniques for Silicon Debug of Flip Chip Packaged Microprocessors」、Pa

50

niccia他、Microelectronics Engineering 46巻、27～34ページ(1999年)

【非特許文献2】「Contacting Diffusion with FIB for Backside Circuit Edit - Procedures and Material Analysis」、Kerst他、STFA 2005、米カリフォルニア州Santa Clara、Proceedings of the 31st International Symposium for Testing and Failure Analysis、64～69ページ(2005年)

【発明の概要】

【発明が解決しようとする課題】

10

【0012】

本発明の目的は、微小金属構造を製造する方法および装置を提供することにある。

【課題を解決するための手段】

【0013】

本発明のいくつかの実施形態では、導電率が高められたパターン形成された領域を生成し、または露出させ、次いでこの領域上に電着を使用して導体を形成することによって、微小金属構造が製造される。いくつかの実施形態では、基板上に微小金属構造が形成され、次いで基板からこの構造を除去するために、基板がエッチングされる。

【0014】

以上では、以下の本発明の詳細な説明をよりいっそう理解できるように、本発明の特徴および技術的利点をやや幅広く概説した。以下では、本発明の追加の特徴および利点が説明される。本発明と同じ目的を達成するために他の構造を変更しまたは設計するための基礎として、開示される概念および特定の実施形態を容易に利用することができることを当業者は理解されたい。さらに、このような等価の構成は、添付の特許請求の範囲に記載された本発明の趣旨および範囲から逸脱しないことを当業者は認識すべきである。

20

【0015】

次に、本発明および本発明の利点のより完全な理解のため、添付図面に関連して書かれた以下の説明を参照する。

【図面の簡単な説明】

【0016】

30

【図1】本発明の第1の実施形態のステップの流れ図である。

【図2A】図1の流れ図の異なるステップを図解した図であって、具体的には、より大きな領域内の小さな領域を示す平面図である。

【図2B】図1の流れ図の異なるステップを図解した図であって、具体的には、より大きな領域内にトレンチを形成するためにミリングされた、より小さな領域の透視図である。

【図2C】図1の流れ図の異なるステップを図解した図であって、具体的には、電気めっきする領域に配置された電解液を示す図である。

【図2D】図1の流れ図の異なるステップを図解した図であって、具体的には、電気めっきのための電極の配置を示す図である。

【図2E】図1の流れ図の異なるステップを図解した図であって、具体的には、基板から分離された完成した付着構造を示す図である。

40

【図3】図1のステップを使用して製造された構造を示す顕微鏡写真である。

【図4】MEMS構成要素などの独立した部品を製造する本発明に基づく追加のステップを示す流れ図である。

【図5A】図4のステップの結果を示す図であって、具体的には、構造に取り付けられたプローブを示す図である。

【図5B】図4のステップの結果を示す図であって、具体的には、構造の上に配置された選択エッチング剤を示す図である。

【図5C】図4のステップの結果を示す図であって、具体的には、プローブによって基板から取り外された構造を示す図である。

50

【図5D】図4のステップの結果を示す図であって、具体的には、異なる基板上に置かれた構造および構造から取り出されたプローブを示す図である。

【図6】チップの裏面から電気構成要素への電気接続を形成する、本発明の他の実施形態に含まれるステップを示す図である。

【図7A】図6のステップの結果を示す図であって、具体的には、フリップ・チップの薄化された基板を示す図である。

【図7B】図6のステップの結果を示す図であって、具体的には、トランジスタの活性領域の上にエッチングされたトレンチを示す図である。

【図7C】図6のステップの結果を示す図であって、具体的には、トランジスタの活性拡散層にミリングされた穴を示す図である。

【図7D】図6のステップの結果を示す図であって、具体的には、ミリングされた穴を含む領域の上に配置された電解液を示す図である。

【図7E】図6のステップの結果を示す図であって、具体的には、穴の中に電着させた金属材料を示す図である。

【発明を実施するための形態】

【0017】

本発明のいくつかの実施形態では、より低導電率の表面に導電パターンを形成し、次いでこの導電パターン上に金属構造を電着を使用して付着させることによって、微小寸法の金属構造が製造される。電気めっきは、電子との電気化学めっき反応を供給するための導電経路を必要とし、そのため、導電パターンの形状を制御することによって構造の形状が制御される。例えば、ドーパント・イオンのビームを走査して、ドーパント原子を所望のパターンに注入することにより、半導体表面の導電率を増大させることができる。ドーパント・イオンは、ビームによって走査されなかった表面領域に比べて半導体の導電率を増大させる。フォトリソグラフィ・プロセスを使用しても、ドーパント原子をあるパターンに注入することができる。走査されたパターンは、電着を支えるための電流経路を提供し、注入されたイオンを含まない領域には金属が付着しない。

【0018】

他の実施形態では、表面の低導電率の層をパターン形成して、その下のより大きな導電率の層を露出させることによって、導電パターンが形成され、この大きなまたは高い導電率の層は、電着反応を支えるのに十分な導電率を有し、低導電率の層は、電着反応を支えるには不十分な導電率を有する。この低導電率の層は、イオン・ビーム、電子ビーム、レーザーなどの集束ビーム、またはフォトリソグラフィを使用してパターン形成することができる。電子ビームが使用される場合には、低導電率層をエッチングするために、電子ビームとともに XeF_2 などのエッチング剤が使用される。このイオン・ビームは、ドーブされたまま残る、または基板内に残るイオンからなる必要はない。例えばヘリウム、酸素またはアルゴン・イオンを使用することができる。低導電率の層は例えば、自然酸化物、あるいは付着または成長させた酸化物または窒化物層とすることができる。パターン形成された導電層を生成しまたは露出させた後、電着を使用して金属構造を付着させる。

【0019】

他の実施形態では、基板上に微小な金属構造が製造され、次いでエッチングによって基板から取り出される。この金属構造は、前述のように、パターン形成された領域の表面への電着を使用して製造することができる。この金属構造を、電着を使用しないIBIDによって製造することもできる。個々の構造を別々に製造し取り外すことができ、または複数の構造を製造し、取り出し、例えばフィルタ・メッシュを使用して回収することができる。

【0020】

好ましい一実施形態では、ガリウム・イオン源などの液体金属イオン源が、ビームとして形成され半導体シリコン基板内に注入されるイオンを提供する。プラズマ・イオン源からのイオン・ビームなど、他の粒子ビームを使用することもできる。注入されたイオンは、電気めっきプロセスを開始するには十分に導電性の弱導電性シード層を形成する。例

10

20

30

40

50

えば、注入されたガリウム原子がシリコンをドーブしてシリコンの導電率を増大させ、導電シード層を形成する。イオン・ビームを使用した導電パターンの生成は自然酸化物を形成する材料上でよく機能することを、出願人らは見出した。このビームは、表面酸化物層に損傷を与えて、半導体基板への導電経路を提供すると考えられる。いくつかの実施形態では、導電経路を提供するこの機構が、絶縁自然酸化物層を除去することと、基板をドーブすることとの組合せであると考えられる。当業者が本発明のさまざまな実施形態を実現するのに助けるため、出願人らは、根底にあるこれらの理論的な機構を説明する。本発明が機能することは経験的に示されており、その機能は、本明細書に提示される理論的な機構の正確さに依存しない。

【0021】

シード層または他の導電パターンを形成した後、このシード層の上に、より高導電率の材料を電着させる。電着材料は一般にシード層よりも低い抵抗率、および従来のIBIDによって付着させた導体よりも低い抵抗率を有する。この導電パターンはIBID層よりも高い精度を有するため、本発明のプロセスは、米国特許出願公開第20050227484号の最小フィーチャ・サイズの限界を克服する。本発明は、銅、ニッケル、クロムまたは他の導電材料などの金属から、3次元形状および3次元物体を微細製造する(microfabricate)能力を提供し、IBID層は、前駆体ガスに由来する非金属元素で常に汚染されており、IBID層と半導体層との間の接触は一般に非オーミックである、すなわち界面にショットキ障壁が生成されるため、それらの形状および物体は、IBIDによって生み出される電気特性よりも優れた電気特性を有する。

【0022】

イオン・ビームを任意のパターンに走査して、任意の形状の細線またはべたのパターンを形成することができる。リソグラフィ・プロセスを使用してシード層を形成することもできる。例えば、パターン形成された保護コーティングをウェーハに付着させ、次いで例えばプラズマ・チャンバ内での注入、または拡散によって、イオンを基板内へ、保護層によって覆われていない領域によって画定されたパターンとして追加することができる。これらのイオンは、保護層のない領域によって画定されたパターンに基板をドーブし、またはそのようなパターン内の絶縁層を除去して、保護されていない領域内にだけ十分に導電性の層が露出するようにすることができる。

【0023】

シード層を生成した後、酢酸銅または硫酸銅溶液中の銅など、付着させるタイプの金属イオンを含む電解液を使用して、パターン形成されたシード層を含む領域を覆う。その用途に応じ、電解液を基板の一部分の上に局所的に配置することができ、あるいは基板全体を電解液で覆いまたは基板全体を電解液に浸漬することができる。例えば、ドロップ(drop)またはピペットから一滴の電解液を滴下することができる。1つの電極が基板に電気接続され、別の電極が電解液中に置かれる。電着によって所望の付着厚さが達成されるまで、電極間に電圧が印加される。出願人らは、いくつかの実施形態ではその下のシリコン基板の導電率が、電気化学付着を支える電流をドーブされた領域へ流すのに十分だが、基板表面の導電率は、おそらくは自然酸化物層のため、ドーブされていない領域において付着を引き起こすのには不十分であることを見出した。シード層はこの電気化学反応のカソードとして機能し、電解液中の電極はアノードとして機能する。

【0024】

シリコンなど、周期表の第4列の元素の半導体基板に対しては、ビームが、周期表の第3または第5列、あるいは第2および第6列からなるグループからのイオンを含むことが好ましい。

【0025】

付着させる材料は、最初に電解液中に存在する金属イオンによって提供することができ、または、付着させる材料によって構成されたアノード電極からそれらの金属イオンを絶えず補給することができる。いくつかの実施形態では、めっきする材料とは異なる材料によってアノードを形成することができ、めっきする材料は電解液から付着させる。異なる

10

20

30

40

50

アノードおよびカソード点を選択することによりこのプロセスを繰り返して、金属めっきの分布を変更することができる。電解液を変更して、異なる材料の積層構造を生成することができる。このように、本発明の好ましい実施形態は、微細で複雑な導電パターンの生成を可能にする。

【0026】

図1は、本発明の好ましい一実施形態のステップを示す流れ図である。図1の処理ステップを受けている基板が図2A~2Eに示されている。ステップ102および104では、集束イオン・ビームを使用して、シード層を所望のパターンに付着させる。このビームは、ガリウム液体金属イオン・ビーム源から生成されることが好ましい。本明細書で使用される用語「集束ビーム」は、「ガウスのスポット (Gaussian spot)」とは異なる長方形、楕円形などの形状を基板表面に生成する「成形ビーム」をも含む。ビームの作用パラメータは用途によって異なるが、ビーム・エネルギーは一般に1keVから50keV、電流は一般に1pAから1μAである。

10

【0027】

好ましいいくつかの実施形態は、液体金属イオン源からのガリウム・イオン・ビームを使用してシード層を注入する。ビーム中のイオンのエネルギーおよび電流は変更することができる。例えば、ガリウム・ビームが走査され、画像化のために2次粒子が集められるときに注入されるガリウムの量は比較的少なく、表面をミリングするためにビームが使用されるときに注入されるガリウムの量はより大きい。画像化操作でもまたはミリング操作でも、導電シード層を生成するのに十分な量のイオンを注入することができる。いくつかの実施形態では、イオン・ビームを使用して基板に凹みをミリングすることができ、この凹みには後に、電着によって材料を充填し、部分的に充填し、または過充填することができる。ガリウム注入の深さは、ビーム中のイオンのエネルギーによって異なるが、一般に数ナノメートルが限界である。ガリウムは、シリコン基板に注入されたときに、電荷キャリアとしての「正孔」の寄与によって基板の導電率を増大させるp型ドーパントである。

20

【0028】

ステップ102では、イオン・ビームが基板200に誘導され、例えば約30μm×20μmの領域202(図2A)の上で走査される。ビームは基板200の表面に衝突し、画像を形成するため2次電子が集められる。ビームのエネルギーは約30keV、ビーム電流は約2nAであることが好ましい。ガリウム・イオン・ビームは常に基板200から一部の材料を除去するが、ステップ102のイオン・エネルギーおよび線量は、有効なトレンチを形成するには不十分だが、画像化のための2次電子を供給するためには十分である。ステップ104では、図2Bに示されているように深さ約1,000nmのトレンチをミリングするために、イオン・ビームが、約10μm×10μmのより小さな領域204の上で走査される。領域204をミリングする目的で使用されるとき、ビームのエネルギーは約30keV、ビーム電流は約2nAであることが好ましい。異なる領域のイオン量を変更することによって、ミリングの深さを変化させて、入り組んだ3次元構造を生み出すことができる。イオン・ビームによってエッチングされた基板は鋳型の役目を果たし、電着材料は鋳物のようにこの鋳型を満たす。

30

40

【0029】

ステップ106では、図2Cに示されているように、酢酸銅溶液などの電解液208を、電気めっきする領域を覆うように配置する。電解液は、ピペットまたはアイドロップ(eyedropper)を使用して局所的に滴下することができ、または電解液208に基板200を浸漬することができる。図2Dに示されているように、ステップ108では、電極210が電解液208の中に置かれる。電極210は、注入された領域の表面と接触しないことが好ましい。電極210は例えばタングステン針または銅線を含むことができる。ステップ110では、基板表面と接触するように第2の電極212が配置される。基板表面のどこに第2の電極212を配置しても、電気化学反応を持続させる十分な電流経路を提供することができることを、出願人らは見出した。ステップ112では、電気め

50

つき反応を開始させるために、電極 2 1 0 と電極 2 1 2 の間に電圧が印加される。ある場合には定電流源が使用され、ある実施形態では定電圧源が使用される。この例では、12 V に設定されたコンプライアンス電圧で、100 μ A の定電流が2分間印加される。一実施形態では、電極 2 1 0 に +12 V の電圧が印加され、電極 2 1 2 が接地される。他の試験例も、定電圧の使用が同じ銅めっき結果をもたらすことを示した。判断ブロック 1 1 4 に示されているように所望の付着厚さが達成された後、ステップ 1 1 6 で、電極 2 1 0 と電極 2 1 2 の間の電圧が除かれ、ステップ 1 1 8 で、基板 2 0 0 から電解液 2 0 8 が洗い流され、図 2 E に示されているような付着構造 2 2 0 が残される。図 3 は、図 1 および 2 のプロセスによって製造された実際の構造 3 0 0 の顕微鏡写真である。

【0030】

本発明に従って製造された構造は、例えば集積回路に導体を追加するために、構造が製造された同じ基板上で使用することができる。基板上に構造を製造し、その基板を除去して、独立した構造を出現させることもできる。例えば、本発明を使用して、より大きな MEMS アセンブリの部分として使用することができるギアまたは他の機械構成要素を製造することができる。

【0031】

図 4 は、独立した部品を製造する本発明に基づく追加のステップを示す流れ図である。図 5 A ~ 5 D は図 4 のステップの結果を示す。ステップ 4 0 2 では、図 5 A に示されているように、構造 2 2 0 にプローブ 5 0 2 が取り付けられる。プローブ 5 0 2 は例えば、プローブ 5 0 2 の端部の接着剤を使用して、または荷電粒子ビーム付着を使用して取り付けることができる。プローブは、構造を把持するための把持部を含むことができ、または、静電気を使用して構造を付着させるために、プローブに電圧を印加することができる。ステップ 4 0 4 では、二フッ化キセノンなどの選択エッチング剤 5 0 4 が、図 5 B に示されているように構造 2 2 0 の上に、または少なくとも構造の縁に配置される。選択エッチング剤 5 0 4 は、構造 2 2 0、プローブ 5 0 2 または構造 2 2 0 をプローブ 5 0 2 に取り付けのために使用された材料をエッチングするよりもずっと速く基板 2 0 0 をエッチングするエッチング剤であるべきである。いくつかの実施形態では、プローブが取り付けられる前にエッチングを始めることができ、その場合、プローブは、構造が取り出される前のどこかの時点で取り付けられる。ステップ 4 0 6 では、エッチング剤 5 0 4 が基板 2 0 0 の一部を溶解して、構造 2 2 0 を取り出す。半導体基板に穴をミリングし、穴の底から電気めっきすることによって、高アスペクト比の構造を形成することができる。

【0032】

ステップ 4 1 0 では、プローブ 5 0 2 を移動させることによって、図 5 C に示されているように基板 2 0 0 から構造 2 2 0 が取り出され、任意選択のステップ 4 1 2 では、エッチング剤 5 0 4 を除去または中和するために構造 2 2 0 およびプローブ 5 0 2 が洗浄される。ステップ 4 1 4 では、ホルダの上、または図 5 D に示されているように別の基板 5 1 0 の上など、構造 2 2 0 が使用される所望の位置に構造 2 2 0 を配置するため、プローブ 5 0 2 を使用して構造 2 2 0 が移動される。ステップ 4 1 6 では、やはり図 5 D に示されているように、例えば接着剤を溶解することによって、または集束イオン・ビーム・ミリングを使用することによって、プローブ 5 0 2 から構造 2 2 0 が取り出される。

【0033】

いくつかの実施形態では、ステップ 1 0 2 から 1 1 8 を使用して複数の構造を同時に製造し、次いで基板 2 0 0 の表面をエッチング剤で覆い、または基板 2 0 0 をエッチング剤に浸漬して、複数の構造 2 2 0 を取り出し、浮かび上がらせることができる。構造 2 2 0 は、メッシュ・フィルタで、または他の知られている技法を使用して捕捉することができる。図 4 の手順は、図 1 の手順が終わった場合に始まるが、図 4 のプロセスは、最初の構造がどのようにして製造されたのかに関わらず実行することができる。例えば、米国特許出願公開第 2 0 0 5 0 2 2 7 4 8 4 号に記載されているように、IBID を使用して導体を付着させ、次いでこの IBID 層上に構造を電気めっきをすることによって、構造を製造することもできる。例えば、タングステンカルボニルを使用してタングステンの IBID

10

20

30

40

50

D層を付着させ、次いでIBIDタングステン層の上に銅を電気めっきすることができる。二フッ化キセノンなどの選択エッチング剤は、銅には最小限の影響しか与えずにタングステンを選択的にエッチングし、タングステン層を溶解することによって銅構造を基板から効果的に切り離す。次いで基板から構造を分離し、使用するために他の位置へ、例えば個々の構造を移動させるためにプローブを使用して、または少数または多数の構造を捕捉するためにフィルタ・メッシュを使用して、運ぶことができる。

【0034】

上記の方法を使用して、ミクロンで測られる寸法、具体的には100 μ m未満、50 μ m未満、10 μ m未満または1 μ m未満の寸法を有する構造を製造することができる。最初にイオン・ビームを使用して基板に3次元「鑄型」をミリングすることによって、複雑な3次元形状を製造することができる。この鑄型を、異なる電解液を使用して複数の段階で満たして、異なる金属を付着させることができる。付着させた金属をイオン・ビームを使用して、付着と付着の間に、および全ての電着が完了した後で最終製品を形成するために、彫刻することができる。

10

【0035】

ガリウム・イオンを注入するときには、最初の位置決めのための画像を形成する目的にはイオン・ビームを使用しないことが好ましい。これは、画像化のためのイオン・ビームの使用が、めっきされる導電領域を生成するだけの十分なガリウムを注入する可能性があるためである。イオン・ビームと電子ビームとを含む「デュアル・ビーム」システムを使用することが好ましい。基板の領域をイオン・ビームに露出することを避けるため、最初の画像化および位置決めには電子ビームを使用することができる。

20

【0036】

上記の実施形態は、ガリウムをドーパントとして使用してシード層を生成することを記述しているが、基板の導電率を局所的に増大させる任意のドーパントを使用することができる。例えば、リチウムまたはアルミニウムを使用して、シリコンをドーブすることができる。ドーパントを決定する際にはその下の基板の特性を考慮すべきである。例えば、n型基板では、少量のp型ドーパントは導電率を低下させるが、より多量のp型ドーパントは、その局所領域をp型半導体に変化させ、その導電率を増大させることができる。前述のとおり、いくつかの実施形態では、自然酸化層などの絶縁層を除去して導電パターンを生成するためにビームが使用される。いくつかの実施形態では、表面の酸化、絶縁材料の付着などによって、導電基板を絶縁層でコーティングすることができ、次いでその絶縁層がパターン形成される。このような実施形態では、ビーム成分が基板をドーブする必要はない。例えば、ヘリウム・イオン・ビーム、電子ビームと適当なエッチング剤、またはレーザ・ビームを使用して絶縁層を選択的に除去し、電気めっきのために導電パターンを提供することができる。任意の電解液を使用することができる。例えば、硫酸銅、硫酸ニッケル、硫酸パラジウムが有用である。

30

【0037】

図6は、トランジスタの特性を測定する方法の好ましいステップを示す流れ図である。図7A~7Eは、図6に示されたプロセスのステップの結果を示す。ステップ602では、化学機械研磨によって、フリップ・チップを一般に50ないし100 μ mの厚さに薄くする。図7Aは、相補的な2つの金属酸化半導体電界効果トランジスタ「(MOSFET)」、すなわちP型基板領域712内に2つのN領域706を含むPチャネルMOSFET704と、Nウェル領域718内にP+領域716を有する相補的なNチャネルMOSFET714とを含むCMOSトランジスタ702(尺度不定)を有するフリップ・チップの薄化された基板700を示す。濃くドーブされたP+領域716およびN領域706は、トランジスタ702の活性領域または拡散領域と呼ばれる。ゲート720は、絶縁層724の上に金属コンタクト722を含む。PチャネルMOSFET704とNチャネルMOSFET714は、二酸化シリコンなどの絶縁材料の浅いトレンチ726によって分離される。

40

【0038】

50

トランジスタ702はさらに、活性領域への電気アクセスを提供する金属またはポリシリコンのコンタクト732を含む。ステップ604では、着目するフィーチャを含む領域の上にトレンチ740を形成するため、図7Bに示されているようにトランジスタ702の活性領域の上に約10 μ mが残るまで、レーザ化学エッチングによって追加の基板材料が除去される。ステップ606では、イオン・ビームを使用して、図7Cに示されているようにN領域706まで穴742をミリングする。このイオン・ビーム・ミリングは、エッチングを支援するガス、好ましくは塩素、ヨウ素、臭素などのハロゲンを使用して実行されることが好ましい。このガスは、スパッタリングされた材料の穴742の側壁への再付着を低減させる。活性層、すなわちN領域706とP+領域716のうちの一方に到達するためにFIBでミリングするとき、FIBのオペレータは、2次電子電流の変化によって示される材料の変化を検出することによって、活性層に到達した時点を決することができる。活性領域の導電率は、基板領域712またはNウェル718の導電率よりも大きく、そのためFIB SIM画像のコントラストが顕著に変化する。このコントラストの変化をFIBオペレータが観察して、またはこのコントラストの変化を自動的に検出して、活性領域に到達し、ミリングを止めるべき時点を決することができる。

10

20

30

40

50

【0039】

ステップ607では、穴742の側壁にスパッタリングされたガリウムが、塩素、臭素、ヨウ素などの気体エッチング剤、または湿式エッチング剤を使用して除去される。注入されたガリウムを側壁から除去することは、穴の底から電着が起こり、付着金属内にボイド(voids)が生じにくくなることを保証する。穴の底に注入されたガリウムもエッチング剤によって除去される可能性があるが、活性領域の導電率は、電着のための電流を提供するのに十分である。

【0040】

ステップ608では、図7Dに示されているように、穴742を含む領域の上に電解液750が滴下される。ステップ610では、電解液750中に電極752の先端が、好ましくは基板700に接触しないように浸漬され、ステップ612では、第2の電極(図示せず)が、パッケージ・リードから回路金属層を介して導体732と電氣的に接触する。ステップ614では、穴742の中に電解液から金属材料756を付着させるために、電極750と第2の電極との間に電圧が印加される。電解液750は例えば、酢酸銅、硫酸銅、硫酸ニッケル、クロム、パラジウムなどの溶液とすることができる。銅などの一部の材料はシリコン内に迅速に拡散し、その導電率を低下させること、および使用される材料は、トランジスタの動作に対して最小限の影響を有することが好ましい材料であることが理解される。

【0041】

N領域706は、電極750と金属コンタクト732との間に電圧が印加されたときに、穴742の中に金属材料756が電着し、それが図7Eに示されているように穴742を埋めるような電流経路を提供する十分な導電性を有する。トランジスタ704のN領域704にアクセスするためのコンタクトを生成するため、穴742を過充填して、穴742の頂部にキャップ760構造を形成することができる。ステップ620では、基板700から電解液750が除去される。付着した材料756は、シリサイドを生成する加熱ステップを必要とすることなくN領域706との低抵抗率接触を提供するが、接触特性を変化させるためにこのような加熱ステップを実行することもできる。

【0042】

ステップ622では回路が作動され、その間に、ステップ630で、プローブ762(図7E(導体756を介してトランジスタ704のN領域706と電氣的に接触したキャップ760と接触する))を使用して信号を検出する。動作中にトランジスタ704に流れる電流の目安とするため、この信号が解釈され、この電流の目安から、トランジスタ704の動作パラメータを決定することができる。電流と電圧のどちらを測定してもよい。あるいは、ステップ624で、トランジスタ704をターンオンまたはターンオフさせ、あるいは動作している間にトランジスタ702の特性を変化させるために、導体756を

通して電圧を印加し、または穴の中へ電流を注入することができる。上記の手順はN領域706へのアクセスを提供するが、もう一方のN領域706、いずれかのP+領域716など任意の活性領域へのアクセスを提供するために、穴742をミリングすることもできる。

【0043】

図6および7A~7Eの実施形態は、フリップ・チップ上のCMOSトランジスタに適用されたが、本発明は、特定のタイプの回路または基板に限定されない。本発明の実施形態は、例えば他のタイプのパッケージング、NMOS、PMOS、バイポーラ、およびセミコンダクタ・オン・インシュレータ(SOI)技術を使用して実現される回路を含む他のタイプの回路を使用する他のチップに容易に適合させることができる。

10

【0044】

したがって、半導体実験室において本発明を使用して、ドーブされたシリコン領域に直接に電気接触することができる。この技法は、集積回路の裏面からトランジスタのソースおよびドレインへの接続を可能にし、製品が試験条件下で正常に動作し続けることを可能にする。ソースへの電気接続は、駆動電流の直接制御を可能にし、特定の回路のスイッチ・タイミングをシフトさせることができる。ドレインへの直接接続は、トランジスタのスイッチング時間および駆動電流の測定を可能にする。

【0045】

微小導電構造を製造する本発明の好ましい実施形態は、
 付着前駆体ガスが存在しない状況で基板表面に向かって集束ビームを誘導して、導電リード・パターンを生成するステップと、
 導電リード・パターンの少なくとも一部分を電解液で覆うステップと、
 電解液を通して導電パターンに電流を流して、導電リード・パターン上に導電材料を付着させるステップとを含む。

20

【0046】

基板表面に向かって集束ビームを誘導する好ましい実施形態は、半導体基板内ヘドープメント・イオンの集束ビームを誘導して、基板表面内にドープメント原子粒子を注入するステップを含む。イオンのビームは、周期表の第3または第5列からなるグループからのイオンのビームを含むことができ、基板は、周期表の第4列からなるグループからの材料からなることができる。

30

【0047】

基板表面に向かって集束ビームを誘導する好ましい実施形態はさらに、
 より高導電率の層を覆っている、より低導電率の層に向かって集束ビームを誘導するステップであり、より高導電率の層が、電着反応を支えるのに十分な導電率を有し、より低導電率の層が、電着反応を支えるには不十分な導電率を有し、集束ビームが、ビームが衝突した位置において電着反応を支えるために、より高導電率の層の少なくとも一部分を露出させるステップ、

荷電粒子ビームをある2次元パターンに誘導するステップ、

荷電粒子ビームを誘導して、ある3次元構造を除去または追加するステップ、

トランジスタの活性領域と接触するために、荷電粒子ビームを誘導して基板の一部分を除去するステップ

40

を含むことができ、かつ/あるいは、

電解液を通して導電パターンに電流を流して導電材料を付着させるステップが、活性領域への電気接触を提供する導電リードを付着させるステップを含む。

【0048】

より高導電率の層を覆っている、より低導電率の層に向かって集束ビームを誘導する好ましい実施形態は、ドーブされた半導体シリコン層の上の酸化層に向かって集束イオン・ビームを誘導するステップ、あるいはより低導電率の層に向かってレーザ・ビームまたは電子ビームを誘導するステップを含む。

【0049】

50

微小導電構造を製造する好ましい実施形態はさらに、基板上により低導電率の層を成長させる、または付着させるステップを含む。

【0050】

付着前駆体ガスが存在しない状況で基板表面に向かって集束ビームを誘導して導電シード・パターンを生成する好ましい実施形態は、基板内のある構造を除去するステップを含む。

【0051】

本発明の好ましい実施形態はさらに、導電リードを通して、トランジスタの電気動作を感知するステップと、リードに電流源または電圧源を提供して、動作中のトランジスタの特性を変化させるステップと、基板をエッチングして、導電材料を取り出すステップと、電流を監視して、導電シード・パターン上の導電材料の付着速度または付着量を決定するステップとを含む。

10

【0052】

微小導電構造を製造する本発明の好ましい実施形態は、前駆体ガスが存在しない状況で基板に向かってイオンまたは原子を誘導して、導電率が高められたパターン形成された領域を生成するステップと、

導電率が高められたパターン形成された領域の上に金属材料を電気化学付着させるステップとを含む。

【0053】

前駆体ガスが存在しない状況で基板に向かってイオンまたは原子を誘導する好ましい実施形態は、基板に向かって集束イオン・ビームをあるパターンで走査するステップ、あるいは、

20

基板の上にフォトレジスト層を塗布するステップ、
フォトレジストを露光するステップ、
フォトレジストを現像して、露出した基板表面のパターンを残すステップ、
基板の露出した領域を、イオン・フラックスまたは原子フラックスに露出するステップ、
および/または
残ったフォトレジストを除去するステップを含む。

【0054】

本発明の好ましい実施形態はさらに、電着中に電流または電圧を監視して、電気メッキの付着速度または付着量を決定するステップを含む。

30

【0055】

基板の露出した領域を、イオン・フラックスまたは原子フラックスに露出する好ましい実施形態は、ドーパント・イオンまたはドーパント原子を注入することによって、および/あるいは低導電率層を除去することによって、露出した基板表面の導電率を増大させるステップを含む。

【0056】

微小金属構造を製造する本発明の好ましい実施形態は、基板に集束ビームを誘導して、導電パターンを形成するステップと、導電パターン上へ金属材料を電着させて、微小金属構造を形成するステップと、基板から微小金属構造を取り出すステップとを含む。

40

【0057】

基板から微小金属構造を取り出す好ましい実施形態は、微小金属構造の下の基板をエッチングするステップを含む。

【0058】

導電パターンを形成する好ましい実施形態は金属材料を付着させるステップを含み、基板から微小金属構造を取り出す好ましい実施形態は金属材料をエッチングするステップを含む。

【0059】

下面の方に金属層を有するパッケージ上に取り付けられた集積回路上のトランジスタの

50

特性を決定する本発明の好ましい実施形態は、

基板を全体的に薄化するステップと、

基板のトランジスタの上のある領域をさらに薄化するステップと、

荷電粒子ビームを誘導して、トランジスタの活性領域にアクセスするための穴をミリングするステップと、

穴の中に導体を電着させて、トランジスタの活性領域への電気接触を提供するステップとを含む。

【0060】

基板を薄化する好ましい実施形態は、基板を全体的に研磨するステップ、またはレーザー・ビームを誘導して、基板から材料を除去するステップを含む。

10

【0061】

荷電粒子ビームを誘導して、活性領域にアクセスするための穴をミリングする好ましい実施形態は、ビームの衝突点に向かってエッチング強化ガスを誘導するステップ、イオン・ビームを誘導するステップ、および/またはエッチング剤を使用して、注入されたイオンを穴の側壁から除去するステップを含む。

【0062】

好ましい実施形態はさらに、電気ノードを電氣的に接触させて、トランジスタの動作中にトランジスタの特性を観察し、かつ/または動作中にトランジスタの動作を変化させるステップを含むことができる。

20

【0063】

動作中にトランジスタの動作を変化させる好ましい実施形態は、電気接触を通して電圧を印加し、または電気接触を通して電流を注入するステップを含む。

【0064】

いくつかの好ましい実施形態のトランジスタはCMOSトランジスタとすることができる。

【0065】

上記の実施形態では、半導体パラメータ・アナライザ、チャート式記録計、マルチメータなどで電圧または電流値を観察することによって、プロセスの進行中に、付着を監視することができる。例えば電流は付着速度の目安になる。電流を時間に関して積分して回路を通過した全電荷を求めることによって、付着した材料の量を推定することができる。

30

【0066】

本発明および本発明の利点を詳細に説明したが、添付の特許請求の範囲によって定義された本発明の趣旨および範囲から逸脱することなく、さまざまな変更、置換および改変を実施することができることを理解されたい。さらに、本出願の範囲が、本明細書に記載されたプロセス、機械、製造、組成物、手段、方法およびステップの特定の実施形態に限定されることは意図されていない。当業者は、本発明の開示から、本明細書に記載された対応する実施形態と実質的に同じ機能を果たし、または実質的に同じ結果を達成する、現存しまたは今後開発されるプロセス、機械、製造、組成物、手段、方法およびステップを、本発明に従って利用することができることを容易に理解するであろう。したがって、添付の特許請求の範囲は、このようなプロセス、機械、製造、組成物、手段、方法またはステップを含むことが意図される。

40

【符号の説明】

【0067】

200 基板

202 より大きな領域

204 より小さな領域

208 電解液

210 電極

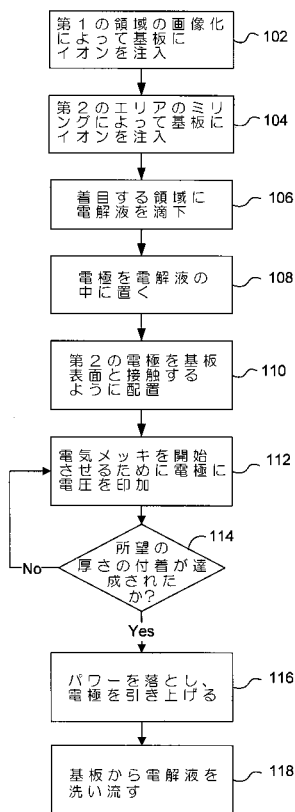
212 第2の電極

220 付着構造

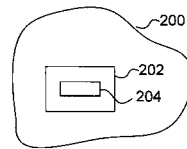
50

- 5 0 2 プローブ
- 5 0 4 選択エッチング剤
- 5 1 0 別の基板
- 7 0 0 薄化された基板
- 7 0 2 CMOSトランジスタ
- 7 0 4 PチャネルMOSFET
- 7 0 6 N領域
- 7 1 2 P型基板領域
- 7 1 4 NチャネルMOSFET
- 7 1 6 P+領域
- 7 1 8 Nウェル領域
- 7 3 2 導電コンタクト
- 7 4 0 トレンチ
- 7 4 2 穴
- 7 5 0 電解液
- 7 5 2 電極
- 7 5 6 金属材料
- 7 6 0 キャップ
- 7 6 2 プローブ

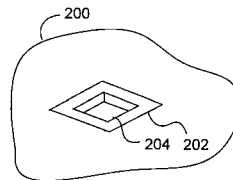
【 図 1 】



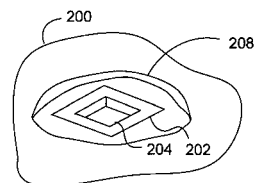
【 図 2 A 】



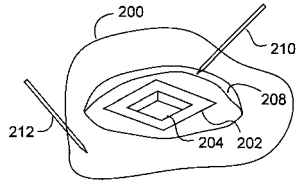
【 図 2 B 】



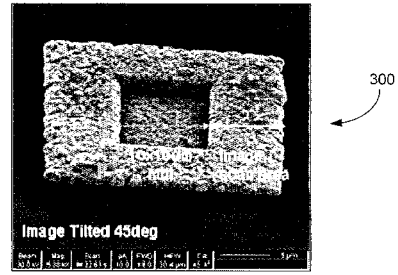
【 図 2 C 】



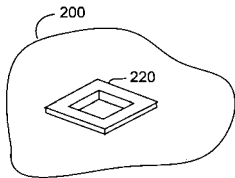
【図 2 D】



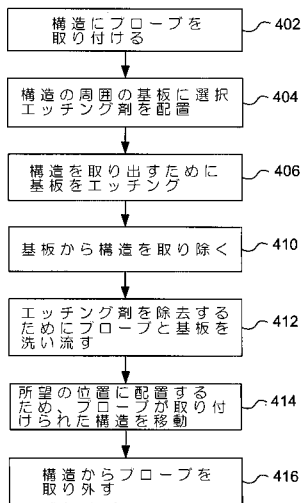
【図 3】



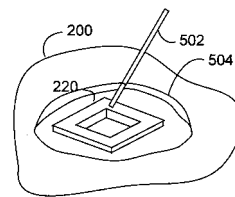
【図 2 E】



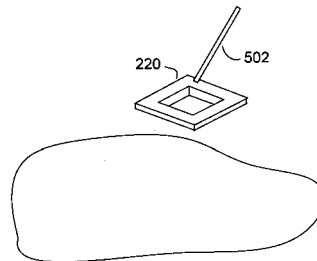
【図 4】



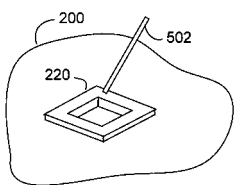
【図 5 B】



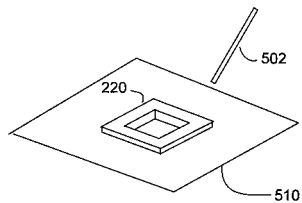
【図 5 C】



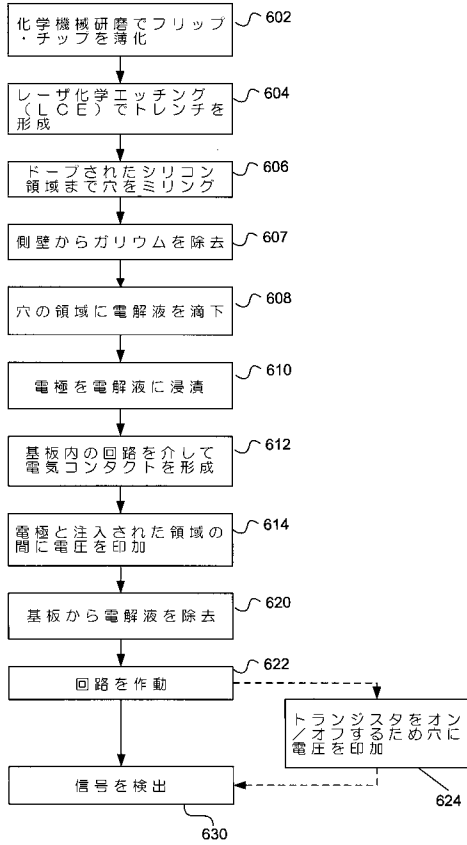
【図 5 A】



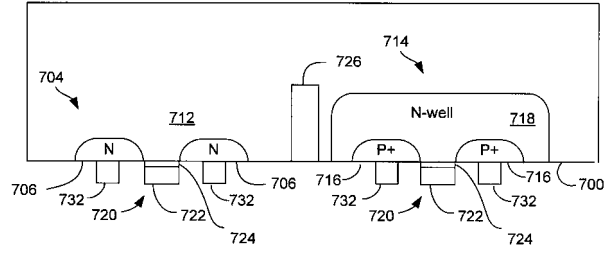
【図 5 D】



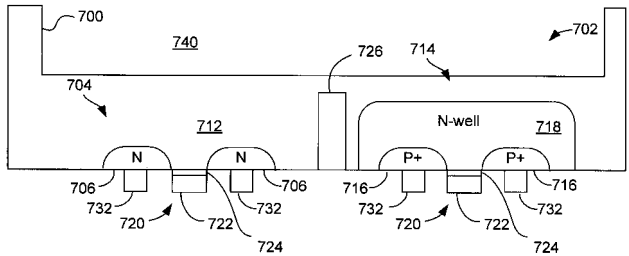
【図6】



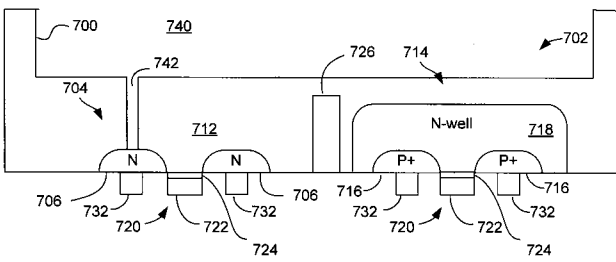
【図7A】



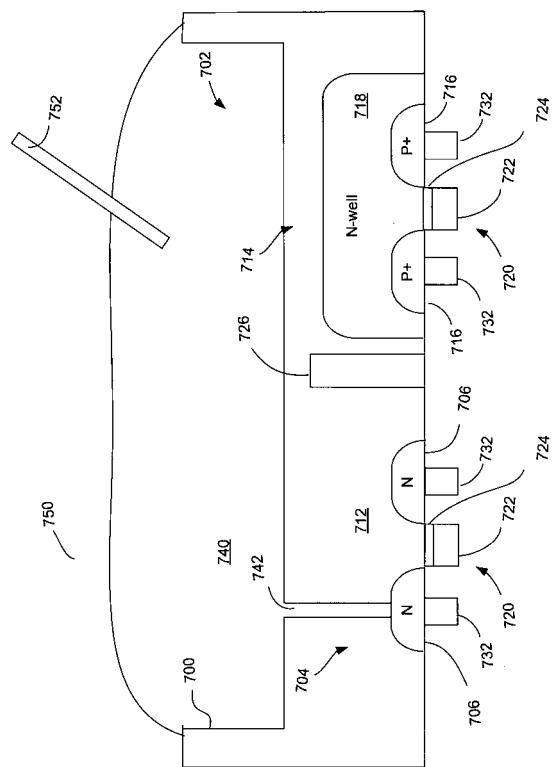
【図7B】



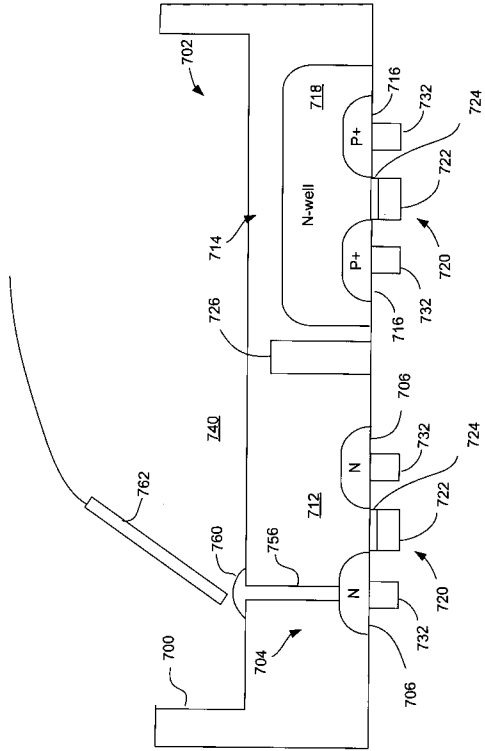
【図7C】



【図7D】



【 図 7 E 】



フロントページの続き

(72)発明者 マイケル・ディバティスタ

アメリカ合衆国 オレゴン州 97229 ポートランド エヌダブリュー チャンナ・ドライブ
14986

Fターム(参考) 4M104 BB04 DD26 DD47 DD52 HH14

5F033 HH11 JJ11 MM30 PP07 PP27 PP31 QQ53 QQ54 QQ58 QQ65

XX03

【外国語明細書】

2010045353000001.pdf

2010045353000002.pdf

2010045353000003.pdf

2010045353000004.pdf